

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2019年12月5日(05.12.2019)

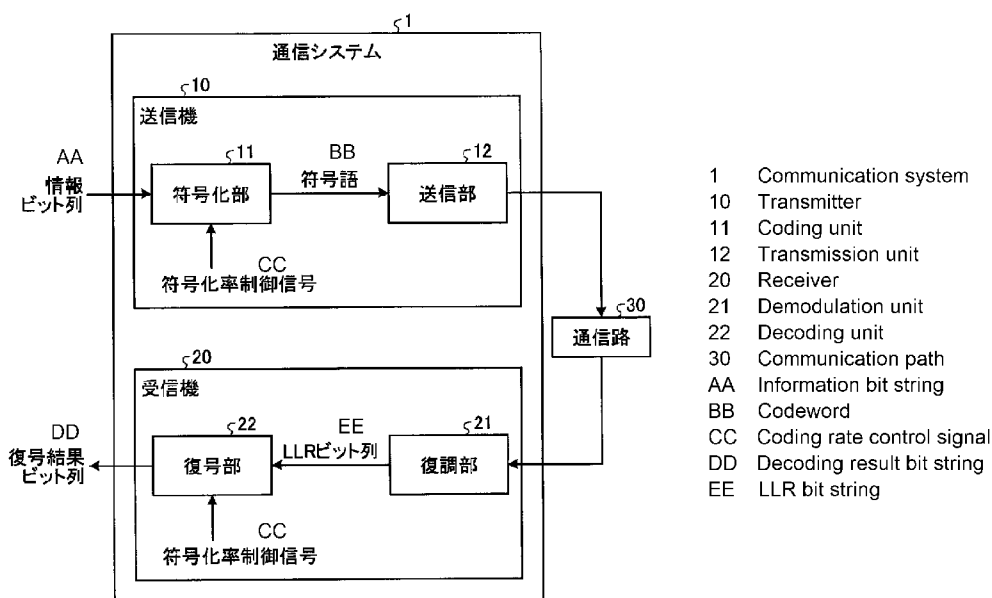


(10) 国際公開番号  
**WO 2019/229846 A1**

- (51) 国際特許分類:  
*H03M 13/19* (2006.01)
- (21) 国際出願番号: PCT/JP2018/020540
- (22) 国際出願日: 2018年5月29日(29.05.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者:久保 和夫(KUBO, Kazuo); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 吉田 英夫(YOSHIDA, Hideo); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人:高村 順(TAKAMURA, Jun); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング 特許業務法人酒井国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

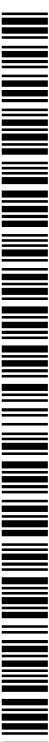
(54) Title: TRANSMITTER, RECEIVER, COMMUNICATION SYSTEM, AND CODING RATE REVISION METHOD

(54) 発明の名称: 送信機、受信機、通信システム、および符号化率の変更方法



- 1 Communication system
- 10 Transmitter
- 11 Coding unit
- 12 Transmission unit
- 20 Receiver
- 21 Demodulation unit
- 22 Decoding unit
- 30 Communication path
- AA Information bit string
- BB Codeword
- CC Coding rate control signal
- DD Decoding result bit string
- EE LLR bit string

(57) Abstract: This transmitter (10) is characterized by comprising a coding unit (11) and a transmission unit (12), the transmission unit (12) transmitting a codeword, and the coding unit (11): generating a codeword by coding a low-density parity-check code using a check matrix; being capable of switching the check matrix used in the codeword generation between a first check matrix of a first coding rate which includes a plurality of cyclic permutation matrices, and a second check matrix of a second coding rate which is smaller than the first coding rate; and generating the second check matrix



WO 2019/229846 A1

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,  
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 国際調査報告 (条約第21条(3))

---

by masking a cyclic permutation matrix at an established position of the first check matrix and adding a row having a column weight that is equal to or less than a threshold value.

(57) 要約 : 本発明にかかる送信機 (10) は、検査行列を用いて低密度パリティ検査符号の符号化を行うことにより符号語を生成し、符号語の生成に用いる検査行列を、複数の巡回置換行列を含む第1の符号化率の第1の検査行列と、第1の符号化率より小さい第2の符号化率の第2の検査行列とで切り替え可能であり、第1の検査行列の定められた位置の巡回置換行列をマスクするとともに列重みが閾値以下の行を追加することにより第2の検査行列を生成する符号化部 (11) と、符号語を送信する送信部 (12) と、を備えることを特徴とする。

## 明 細 書

発明の名称：

送信機、受信機、通信システム、および符号化率の変更方法

### 技術分野

[0001] 本発明は、LDPC (Low-Density Parity-Check : 低密度パリティ検査) 符号を用いて誤り訂正を行う送信機、受信機、通信システム、および符号化率の変更方法に関する。

### 背景技術

[0002] 近年の光通信システムおよび無線通信システムにおいて、伝送容量の拡大および伝送距離の拡大のために、データに誤り訂正符号が適用されている。誤り訂正符号は、有線通信システム、無線通信システム、および記憶装置で使用されるデータの誤りを訂正するために用いられる。誤り訂正符号化処理を行うことにより送信側で送信するデータに冗長なビットを付加することで、受信したデータに誤りが生じたとしても、誤りを訂正することができる。誤り訂正符号の符号化率、および復号方式によって、訂正可能な誤りビット数は異なる。

[0003] 誤り訂正符号としては、例えばハミング符号、BCH (Bose-Chaudhuri-Hocquenghem) 符号、またはRS (Reed-Solomon) 符号などが挙げられる。誤り訂正符号においては、送信データ (フレームを構成するオーバーヘッド等を含む) を情報ビットと呼び、情報ビットに付加される冗長ビットのことをパリティビットと呼ぶ。また、情報ビットとパリティビットとを合わせたビット列を符号語と呼ぶ。ブロック符号と呼ばれる誤り訂正符号では、あらかじめ設定されたビット数の単位で、情報ビットからパリティビットを算出する。つまり、1つの符号語内の情報ビット数およびパリティビット数は決められており、それぞれ、情報ビット数は情報ビット長と呼ばれ、パリティビット数はパリティビット長と呼ばれる。また、符号語のビット数は符号長と呼ばれる。

[0004] 光通信システムおよび無線通信システムにおいては、伝送容量の拡大および伝送距離の拡大の需要が顕著であり、日々、強力な誤り訂正符号の適用および提案が行われている。近年、誤り訂正符号として、LDPC符号が広く用いられてきている。LDPC符号は、非ゼロ要素の少ない、疎なパリティ検査行列（以下、「検査行列」と称する）で定義されるブロック符号である。これから説明する検査行列の各行列要素は、0または1であるものとする。また、検査行列の列に含まれる1の数を列重み、検査行列の行に含まれる1の数を行重みと呼ぶ。また、検査行列の各列は、符号語を構成する各ビットに対応する。つまり、検査行列の列数は、符号長となる。また、検査行列の行数は、検査行列がフルランクである場合には、パリティビット長と等しい。

[0005] 特許文献1では、LDPC符号の誤り訂正性能向上を実現する手法として、空間結合FEC (Spatially-Coupled Forward Error Correction) 構成が提案されている。また、特許文献1では、検査行列の一部の列からなる部分行列の行を並べ替えた行列構造として高い誤り訂正性能を実現するとともに、送受信するパリティビットを削減して符号化率を変更可能とする方法が示されている。つまり、特許文献1では空間結合LDPC符号の性能を維持しつつ符号化率を変更可能とし、高効率に誤り訂正性能を向上させる方法が記載されている。

## 先行技術文献

## 特許文献

[0006] 特許文献1：特許第5875713号公報

## 発明の概要

## 発明が解決しようとする課題

[0007] しかしながら、特許文献1に記載の訂正性能向上の方法は、低い符号化率の符号語から高い符号化率とする際に、パンクチャと呼ばれるパリティを間引く手法を用いているため、幾ばくかの性能劣化は否めない。また、パリティ

ィを間引く前の符号語の処理に必要なスループットで符号化および復号する必要があるため、動作周波数の増加、または繰り返し復号回数の低下等が生じ、ひいては、消費電力の増加および誤り訂正性能の劣化が生じる課題があった。

[0008] 本発明は、上記に鑑みてなされたものであって、消費電力の増加および誤り訂正性能の劣化を抑制することができる送信機を得ることを目的とする。

### 課題を解決するための手段

[0009] 上述した課題を解決し、目的を達成するために、本発明にかかる送信機は、検査行列を用いて低密度パリティ検査符号の符号化を行うことにより符号語を生成し、符号語の生成に用いる検査行列を、複数の巡回置換行列を含む第1の符号化率の第1の検査行列と、第1の符号化率より小さい第2の符号化率の第2の検査行列とで切り替え可能であり、第1の検査行列の定められた位置の巡回置換行列をマスクするとともに列重みが閾値以下の行を追加することにより第2の検査行列を生成する符号化部と、符号語を送信する送信部と、を備えることを特徴とする。

### 発明の効果

[0010] 本発明にかかる送信機は、消費電力の増加および誤り訂正性能の劣化を抑制するという効果を奏する。

### 図面の簡単な説明

[0011] [図1]実施の形態にかかる通信システムの機能ブロックを示す図

[図2]実施の形態にかかる復号部の機能ブロックを示す図

[図3]制御回路を示す図

[図4]巡回置換行列を示す図

[図5]実施の形態にかかる符号化率R1のLDPC符号の検査行列の例を示す図

[図6]実施の形態にかかる符号化率R2のLDPC符号の検査行列の例を示す図

[図7]実施の形態にかかる符号化率R2のLDPC符号の検査行列の別の一例

を示す図

[図8]実施の形態にかかる検査行列ごとのLDPC符号の誤り訂正性能の特性を示す図

[図9]本実施の形態にかかるバリエブルノードおよびチェックノードによるターナグラフを示す図

### 発明を実施するための形態

[0012] 以下に、本発明の実施の形態にかかる送信機、受信機、通信システム、および符号化率の変更方法を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

[0013] 実施の形態.

図1は、実施の形態にかかる通信システムの機能ブロックを示す図である。通信システム1は、送信機10と受信機20とを備える。送信機10および受信機20は、通信路30を介して互いに接続する。送信機10は、符号化部11と送信部12とを備える。符号化部11は、入力される情報ビット列に対して、符号化率制御信号の指示に基づいた符号化率のLDPC符号化を行い、符号語を送信部12へ出力する。送信するデータである情報ビット列は、送信機10外の図示しない生成部が生成してもよいし、送信機10内で生成してもよい。符号化率制御信号は、図示しない符号化率決定部が生成する。符号化率決定部は、データ伝送の保護要件およびデータ伝送のチャネル状態を勘案して符号化率を決定し、この符号化率を示す符号化率制御信号を符号化部11に送信する。送信部12は、符号語を電波、光、または電気信号などの送信信号に変換し、通信路30を介して送信信号を受信機20に送信する。

[0014] 受信機20は、復調部21と復号部22とを備える。復調部21は、送信機10から受信した信号を用いて対数尤度比(LLR: Log-Likelihood Ratio)ビット列を算出し、算出したLLRビット列を復号部22へ出力する。LLRは、各ビットに対して算出される値であり各ビットが0であるか、または各ビットが1であることを表すとともに、各ビット

の確からしさも表す。例えば、あるビットのLLRが正の値であって、かつ絶対値が大きければ、このビットが0である可能性が高いことを示し、あるビットのLLRが負の値であって、かつ絶対値が大きければ、このビットが1である可能性が高いことを示す。また、LLRが0の場合には、このビットが0であるか、または1であるか全く情報がないことを示す。なお、逆に、あるビットのLLRが負の値であって、かつ絶対値が大きければ、このビットが0である可能性が高いことを示し、あるビットのLLRが正の値であって、かつ絶対値が大きければ、このビットが1である可能性が高いことを示すように定義される場合もある。復号部22は、LLRビット列を用いて、符号化率制御信号の指示に基づいた符号化率のLDPC符号の復号を行い、復号結果ビット列を出力する。

[0015] 図2は、実施の形態にかかる復号部22の機能ブロックを示す図である。

復号部22は、バリエブルノード演算部221と、チェックノード演算部222と、第1の切替部223と、第2の切替部224とを備える。

[0016] バリエブルノード演算部221にはLLRビット列が入力される。バリエブルノード演算部221は、復号するために検査行列とLLRビット列とを用いた確率伝搬法による列方向の演算を行い、演算結果を第1の切替部223に出力する。チェックノード演算部222は、検査行列とLLRビット列とを用いた確率伝搬法による行方向の演算を行い、演算結果を第2の切替部224に出力する。バリエブルノード演算部221は、一定回数の繰り返し復号処理が完了すると、復号結果ビット列を外部へ出力する。第1の切替部223は、符号化率制御信号に示される符号化率に従い、バリエブルノード演算部221が演算した列とチェックノード演算部222が演算した行との接続関係を切り替える。第1の切替部223から出力されるバリエブルノード演算部221の演算結果は、チェックノード演算部222に入力される。第2の切替部224は、符号化率制御信号の指示する符号化率に従い、チェックノード演算部222が演算した行とバリエブルノード演算部221が演算した列との接続関係を切り替える。第2の切替部224から出力されるチ

ェックノード演算部 2 2 2 の演算結果は、バリエブルノード演算部 2 2 1 に入力される。第 1 の切替部 2 2 3 および第 2 の切替部 2 2 4 が行う接続関係の切替動作の詳細は後述する。

[0017] 実施の形態にかかる符号化部 1 1、送信部 1 2、復調部 2 1、および復号部 2 2 は、各処理を行う電子回路である処理回路により実現される。

[0018] 本処理回路は、専用のハードウェアであっても、メモリ及びメモリに格納されるプログラムを実行する CPU (Central Processing Unit、中央演算装置) を備える制御回路であってもよい。ここでメモリとは、例えば、RAM (Random Access Memory)、ROM (Read Only Memory)、フラッシュメモリなどの、不揮発性または揮発性の半導体メモリ、磁気ディスク、光ディスクなどが該当する。本処理回路が CPU を備える制御回路である場合、この制御回路は例えば、図 3 に示す構成の制御回路 3 0 0 となる。

[0019] 図 3 に示すように、制御回路 3 0 0 は、CPU であるプロセッサ 3 0 0 a と、メモリ 3 0 0 b とを備える。図 3 に示す制御回路 3 0 0 により実現される場合、プロセッサ 3 0 0 a がメモリ 3 0 0 b に記憶された、各処理に対応するプログラムを読みだして実行することにより実現される。また、メモリ 3 0 0 b は、プロセッサ 3 0 0 a が実施する各処理における一時メモリとしても使用される。

[0020] 符号化部 1 1 および復号部 2 2 における符号化率の変更方法について説明する。通信システム 1 は、複数の符号化率に対応するために複数の検査行列を用いて符号化および復号を行うよう構成すると、回路規模が増大してしまう。このため、通信システム 1 の省回路規模化のために効率的に符号化率を変更可能とする必要がある。まず、符号化部 1 1 および復号部 2 2 で用いられる誤り訂正符号の検査行列のデータ構造について説明する。

[0021] 図 4 は、巡回置換行列を示す図である。巡回置換行列は、単位行列を巡回シフトした行列である。巡回シフトとは、通常右にシフトする場合、シフト後に行列の右側にはみ出してしまう列を、行列の最も左側の列に挿入する操作のことである。ここで、シフトする列数は、シフト量と呼ばれる。LD

PC符号の検査行列が、巡回置換行列を小検査行列とした区分行列で表される場合に、このLDPC符号は、擬似巡回（QC：Quasi-Cyclic）LDPC符号と呼ばれる。QC-LDPC符号は、検査行列の構成および回路実装が比較的容易であり、実用上よく用いられる。

[0022] 図5は、実施の形態にかかる符号化率R1のLDPC符号の検査行列の例を示す図である。本実施の形態では、図5に示す検査行列を第1の検査行列と呼ぶ。第1の検査行列は、小検査行列が巡回置換行列の区分行列で構成されている検査行列である。符号化率R1は、第1の符号化率とも呼ばれる。符号化率は、列数の比、つまり、 $(\text{領域H1の列数}) \div (\text{領域H1の列数} + \text{領域H2の列数})$ の式によって求められる。また、符号化率R1の行数は符号化率R1のパリティ列数と等しい。巡回置換行列は、図5において斜めに連なる小さな四角形で示される。巡回置換行列は、各々シフト量が異なるものとする。しかし、シフト量が同じ巡回置換行列があってもよい。第1の検査行列は、領域H1および領域H2を有す。領域H1は、情報ビットを含む領域である。領域H2は、符号化率R1のパリティビットを含む領域である。第1の検査行列は、領域H1の列重みを閾値以下としてウォーターフォール特性の優れた高い誤り訂正性能を実現するとともに、領域H2の列重みを小さくして、省回路規模化を図った例である。列重みが閾値以下とは、列重みが4、3、または4および3の混在であることをいう。列重みが小さいとは、列重みが概ね2であることをいう。ウォーターフォール特性とは、ある入力ビット誤り率を境に急激に復号後のビット誤り率が低下する特性を示す。

[0023] 図6は、実施の形態にかかる符号化率R2のLDPC符号の検査行列の例を示す図である。本実施の形態では、図6に示す検査行列を第2の検査行列と呼ぶ。第2の検査行列は、領域H1および領域H2に加えて、領域H3および領域H4を含む。領域H3は、情報ビットを含む領域である。領域H4は、符号化率R2を満たすために追加されたパリティビットの領域であり、領域H2および領域H4を合わせた領域が符号化率R2のパリティビットと

なる。符号化率 $R_2$ は、第2の符号化率とも呼ばれる。第2の符号化率は、第1の符号化率より符号化率の値が小さい。符号化率制御信号に基づいて、符号化率 $R_1$ を小さくして誤り訂正性能を向上させる場合、第2の検査行列のように符号化率 $R_1$ の検査行列を保持したまま、列重みの小さい領域 $H_3$ 、および列重みの小さい領域 $H_4$ を設けるように符号化率 $R_2$ の検査行列を構成すると、符号化率 $R_1$ と符号化率 $R_2$ との検査行列を共用化できる。このため、省回路規模化を図ることができる。

[0024] 図7は、実施の形態にかかる符号化率 $R_2$ のLDPC符号の検査行列の別の一例を示す図である。本実施の形態では、図7に示す検査行列を第2の検査行列の別の一例と呼ぶ。第2の検査行列の別の一例は、領域 $H_1$ 以外は第2の検査行列と同様の構成である。第2の検査行列の別の一例では領域 $H_1$ において、定められた一部の擬似巡回行列がマスクされる。ここで、マスクとは行列に含まれる1を0に反転させることをいう。図7にマスクした擬似巡回行列を灰塗りで示す。第2の検査行列の別の一例は、領域 $H_3$ とマスクした領域 $H_1$ とを含めた情報ビットの列の列重みが閾値以下を維持するよう構成する。なお、検査行列は、検査行列の一部の列からなる部分行列に対して、行を並び替えた行列構造とすると、擬似巡回行列の配置は規則性を有する。このため、第2の検査行列の別の一例の領域 $H_1$ において、マスクする一部の擬似巡回行列にも規則性を持たせて定めればよく、また、領域 $H_3$ にも規則性を持たせて列重みが閾値以下を維持するような、擬似巡回行列を配置すればよい。このため、第1の検査行列および第2の検査行列は、それぞれ対応する列の重みが等しい部分を有することで、第1の検査行列と第2の検査行列とを切り替え可能にし、効率的で簡易に符号化率を変更可能とすることを高性能に実現できる。

[0025] また、第2の検査行列の領域 $H_3$ の列重みが小さすぎると、エラーフロア特性が劣化する。一方、領域 $H_3$ の列重みを一定の行重み以上にすると、領域 $H_1$ に領域 $H_3$ を加えた列重みが大きくなるため、ウォーターフォール特性が劣化する。エラーフロア特性とは、SNR (Signal-to-Noise)

ise Ratio)の向上に対する復号後のビット誤り率の低下が鈍化する特性を示し、エラーフロア特性が劣化するとは、SNRが高い状態でもビット誤り率が高いことをいう。ウォーターフォール特性が劣化するとは、急激に復号後のビット誤り率が低下するときの、入力ビット誤り率の値が低くなることをいう。第2の検査行列の別の一例では、定められた一部の擬似巡回行列がマスクされることで、領域H3の列重みが小さくなることが抑制され、また、領域H1に領域H3を加えた列重みが大きくなることが抑制されるため、エラーフロア特性およびウォーターフォール特性が劣化することを抑制することができる。

[0026] 図8は、実施の形態にかかる検査行列ごとのLDPC符号の誤り訂正性能の特性を示す図である。図8は、横軸を入力ビット誤り率、縦軸を復号後のビット誤り率として表した図である。図8では、第1の検査行列の誤り性能の特性を符号Aとして示し、第2の検査行列の誤り性能の特性を符号Bとして示し、第2の検査行列の別の一例の誤り性能の特性を符号Cとして示す。図8に示すように、符号Cは符号Bに比べて、ウォーターフォール特性に優れた誤り訂正性能を有する。また、符号化率が符号Cの方が符号Aより良いため、符号Cは符号Aに比べて優れた誤り訂正性能を有する。

[0027] 図9は、本実施の形態にかかるバリエブルノードおよびチェックノードによるタナーグラフを示す図である。チェックノードC1~Cmは検査行列の各行、バリエブルノードV1~Vnは検査行列の各列に対応する。なお、使用する検査行列に応じて、バリエブルノードとチェックノード間はそれぞれ接続されるが、詳細な接続関係は省略する。第1の切替部223は、符号化率制御信号の指示に従い、符号化率R1の検査行列、または符号化率R2の検査行列のいずれかの接続関係となるように、バリエブルノード演算部221が演算した列とチェックノード演算部222が演算した行との接続関係を切り替える。また、第2の切替部224は、符号化率制御信号の指示に従い、符号化率R1の検査行列、または符号化率R2の検査行列のいずれかの接続関係となるように、チェックノード演算部222が演算した行とバリエブル

ルノード演算部 221 が演算した列との接続関係を切り替える。換言すれば、第 1 の切替部 223 は、符号化率制御信号に従って、検査行列に応じたタナーグラフとなるように、チェックノードとバリエブルノードとの接続関係を切り替える。第 2 の切替部 224 は、符号化率制御信号に従って、検査行列に応じたタナーグラフとなるように、バリエブルノードとチェックノードとの接続関係を切り替える。

[0028] 以上、説明したように、本実施の形態では、送信機 10 は、符号化率の大きな検査行列である第 1 の検査行列を保持するとともに、一部の擬似巡回行列をマスクし、符号化率の小さな検査行列の列重みが閾値以下となるように構成した第 2 の検査行列の別の一例を保持し、符号化率制御信号に応じて第 1 の検査行列と第 2 の検査行列とを切り替え可能とするので、ウォーターフォール特性の優れた符号化率を変更可能な LDPC 符号が実現できる。また、第 1 の検査行列と第 2 の検査行列の別の一例とで検査行列を共用化するように構成し、バリエブルノードとチェックノード間の接続関係を切り替えるように構成したので、省回路規模化することができ、消費電力の増加を抑制することができる。また、第 1 の検査行列の領域 H1 の各列の列重みと、第 2 の検査行列の別の一例の領域 H1 の列重みに領域 H3 の列重みを加えた各列の列重みとが等しい部分を有することで、マスク部分のチェックノード出力を、追加したチェックノード出力に切り替えることができ、復号回路において効率的なバリエブルノード演算の共用化が可能となる。

[0029] 本実施の形態では、領域 H1 および、領域 H1 と領域 H3 とを加えた各列の列重みを全て閾値以下とした例について説明したが、一部については領域 H1 および領域 H1 と領域 H3 とを加えた各列の列重みが閾値よりも大きく構成してもよい。一部については列重みを大きく構成した場合は、ウォーターフォール特性が向上する効果が得られる場合がある。列重みを大きくする時、領域 H3 の一部に列重みを追加することとしても良い。また、本実施の形態では、領域 H2、または領域 H4 の各列の列重みを全て小さくした例について説明したが、領域 H2、または領域 H4 の列の列重みを大きく構成し

てもよく、この場合にも、エラーフロア特性が改善する効果が得られる場合がある。領域H2、または領域H4の列の列重みを大きく構成した時、領域H1と同行列の領域H4の列重みの追加が、マスク分以下であれば、マスク部分のバリエブルノード出力を、追加したバリエブルノード出力に切り替えることができ、復号回路において効率的なチェックノード演算の共用化が可能となる。なお、本実施の形態では、巡回置換行列を小検査行列とした擬似巡回LDPC符号の符号化率の変更方法について説明したが、巡回置換行列を用いないLDPC符号においても同様な効果を奏する。

[0030] 以上の実施の形態に示した構成は、本発明の内容の一例を示すものであり、別の公知の技術と組み合わせることも可能であるし、本発明の要旨を逸脱しない範囲で、構成の一部を省略、変更することも可能である。

### 符号の説明

[0031] 1 通信システム、10 送信機、11 符号化部、12 送信部、20 受信機、21 復調部、22 復号部、30 通信路、221 バリエブルノード演算部、222 チェックノード演算部、223 第1の切替部、224 第2の切替部、300 制御回路、300a プロセッサ、300b メモリ、R1, R2 符号化率。

## 請求の範囲

- [請求項1] 検査行列を用いて低密度パリティ検査符号の符号化を行うことにより符号語を生成し、前記符号語の生成に用いる前記検査行列を、複数の巡回置換行列を含む第1の符号化率の第1の検査行列と、前記第1の符号化率より小さい第2の符号化率の第2の検査行列とで切り替え可能であり、前記第1の検査行列の定められた位置の前記巡回置換行列をマスクするとともに列重みが閾値以下の行を追加することにより前記第2の検査行列を生成する符号化部と、  
前記符号語を送信する送信部と、  
を備えることを特徴とする送信機。
- [請求項2] 前記第1の検査行列および前記第2の検査行列はそれぞれ対応する列の重みが等しい部分を有することを特徴とする請求項1に記載の送信機。
- [請求項3] 請求項1または2に記載の送信機が送信する信号を受信し、受信した前記信号を復調する復調部と、  
復調した前記信号を用いて低密度パリティ検査符号の復号を行う復号部と、  
を備えることを特徴とする受信機。
- [請求項4] 前記復号部は、  
前記検査行列の列方向の演算を行うバリアブルノード演算部と、  
前記検査行列の行方向の演算を行うチェックノード演算部と、  
前記第1の符号化率および前記第2の符号化率に応じた前記検査行列の接続関係となるように、前記バリアブルノード演算部が演算した列と前記チェックノード演算部が演算した行との接続関係を切り替える第1の切替部と、  
前記第1の符号化率および前記第2の符号化率に応じた前記検査行列の接続関係となるように、前記チェックノード演算部が演算した行と前記バリアブルノード演算部が演算した列との接続関係を切り替え

る第2の切替部と、

を備えることを特徴とする請求項3に記載の受信機。

[請求項5] 請求項1または2に記載の送信機と、

請求項3または4に記載の受信機と、

を備えることを特徴とする通信システム。

[請求項6] 低密度パリティ検査符号で符号化された信号を送信する送信機および前記信号を受信する受信機で用いられる符号化率の変更方法であって、

前記送信機が、検査行列を用いて低密度パリティ検査符号の符号化を行うことにより符号語を生成し、前記符号語の生成に用いる前記検査行列を、複数の巡回置換行列を含む第1の符号化率の第1の検査行列と前記第1の符号化率より小さい第2の符号化率の第2の検査行列とで切り替え可能であり、前記第1の検査行列の定められた位置の前記巡回置換行列をマスクするとともに列重みが閾値以下の行を追加することにより前記第2の検査行列を生成する第1のステップと、

前記送信機が、前記符号語を送信する第2のステップと、

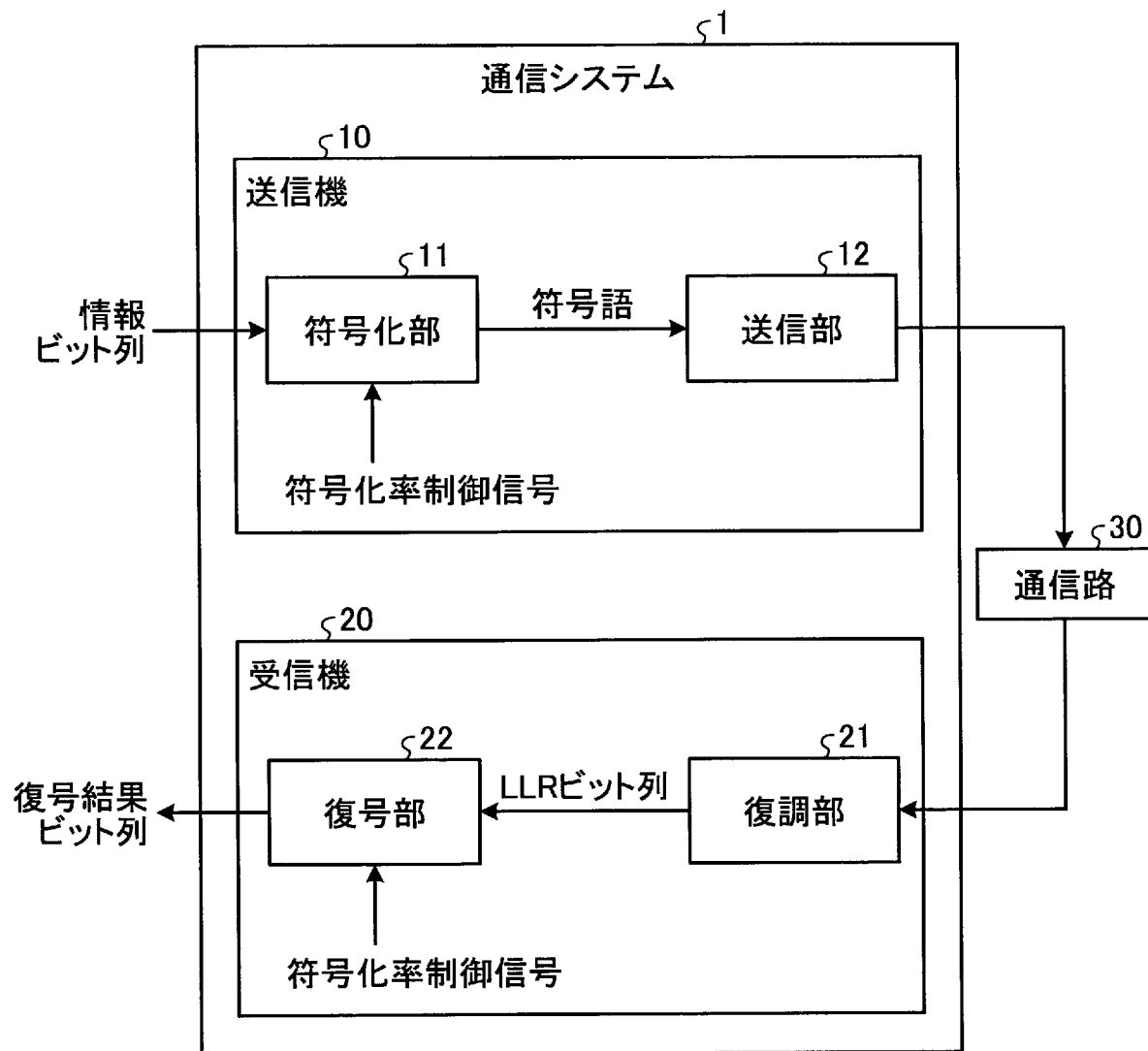
前記受信機が、前記信号を受信し、受信した前記信号を復調する第3のステップと、

前記送信機が、復調した前記信号を用いて低密度パリティ検査符号の復号を行う第4のステップと、

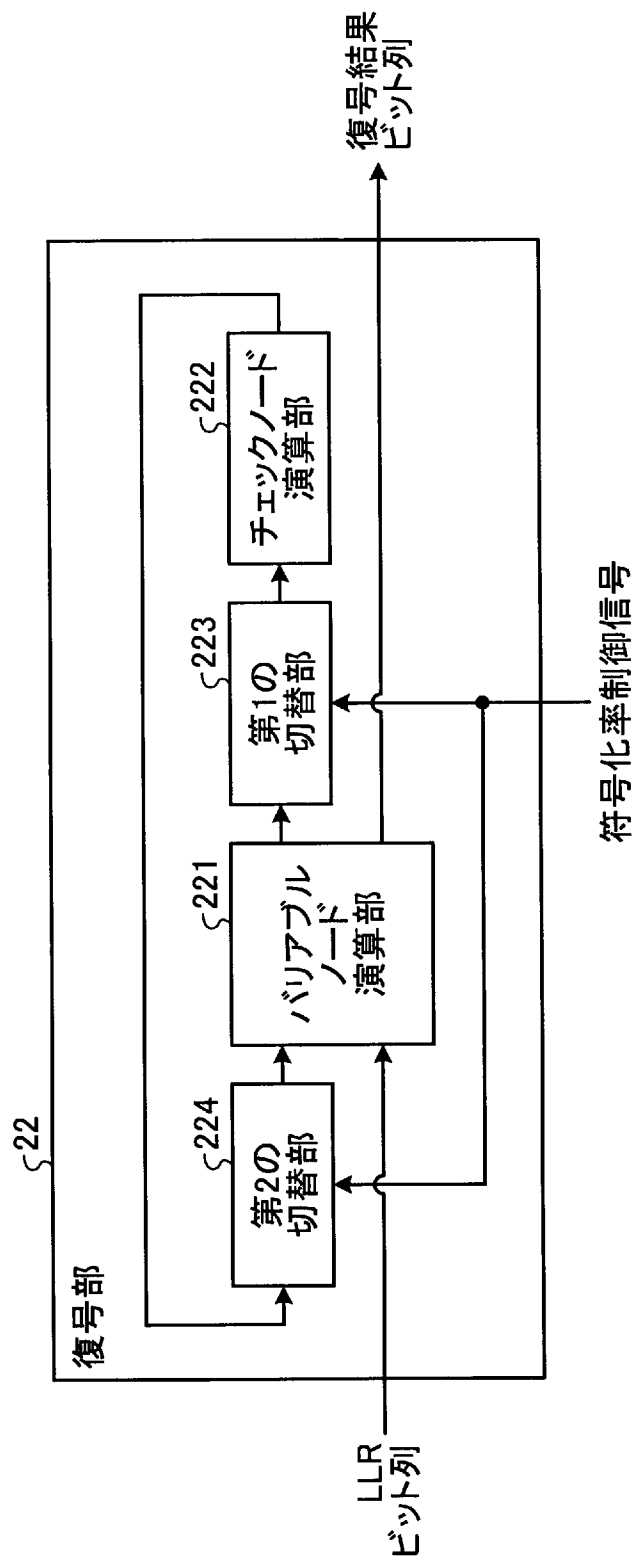
を含むことを特徴とする符号化率の変更方法。

[請求項7] 前記第1の検査行列および前記第2の検査行列はそれぞれ対応する列の重みが等しい部分を有することを特徴とする請求項6に記載の符号化率の変更方法。

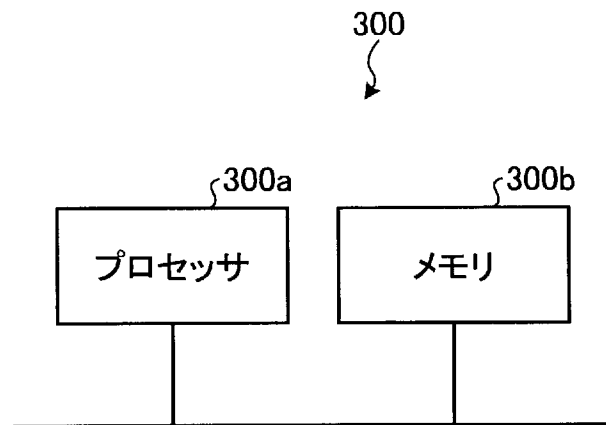
[図1]



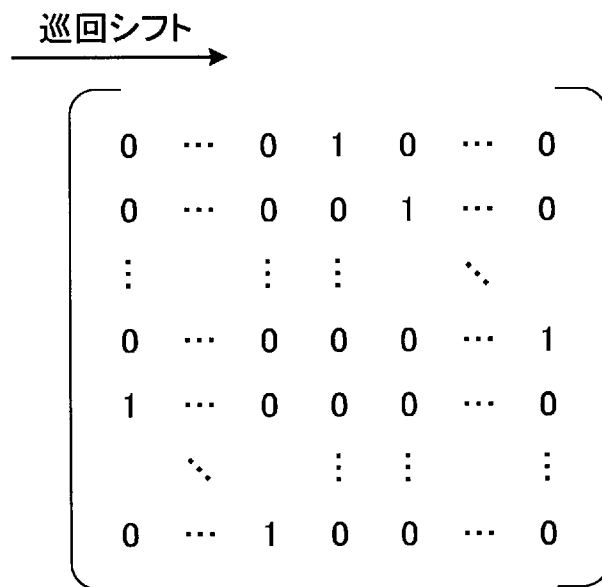
[図2]



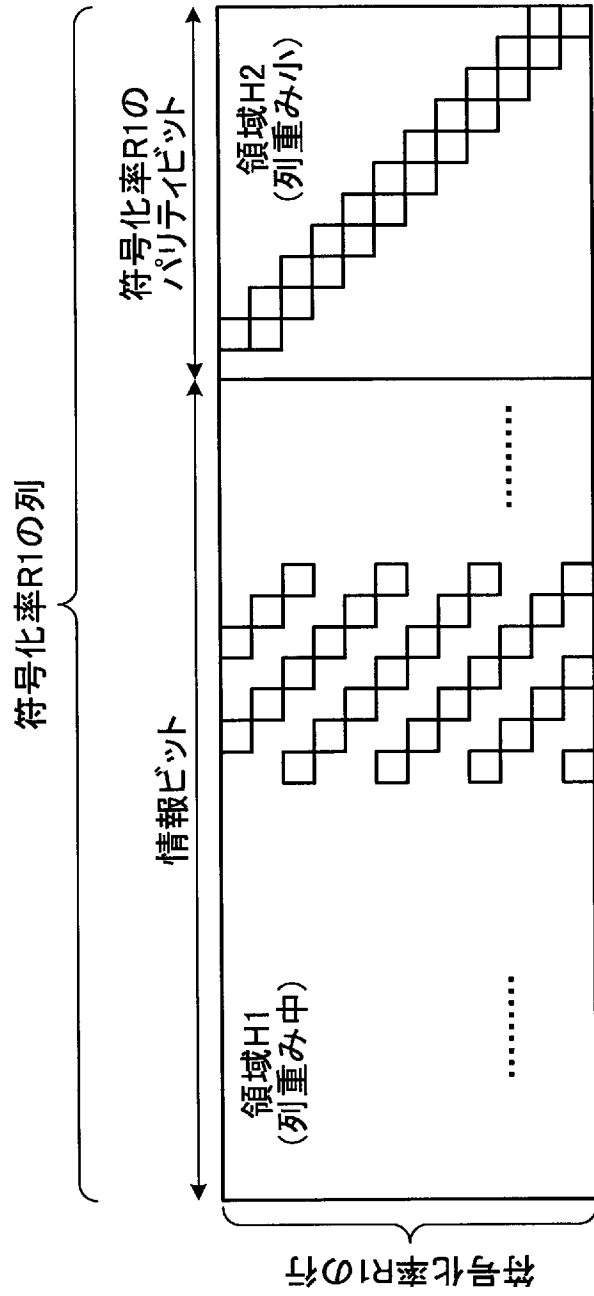
[図3]



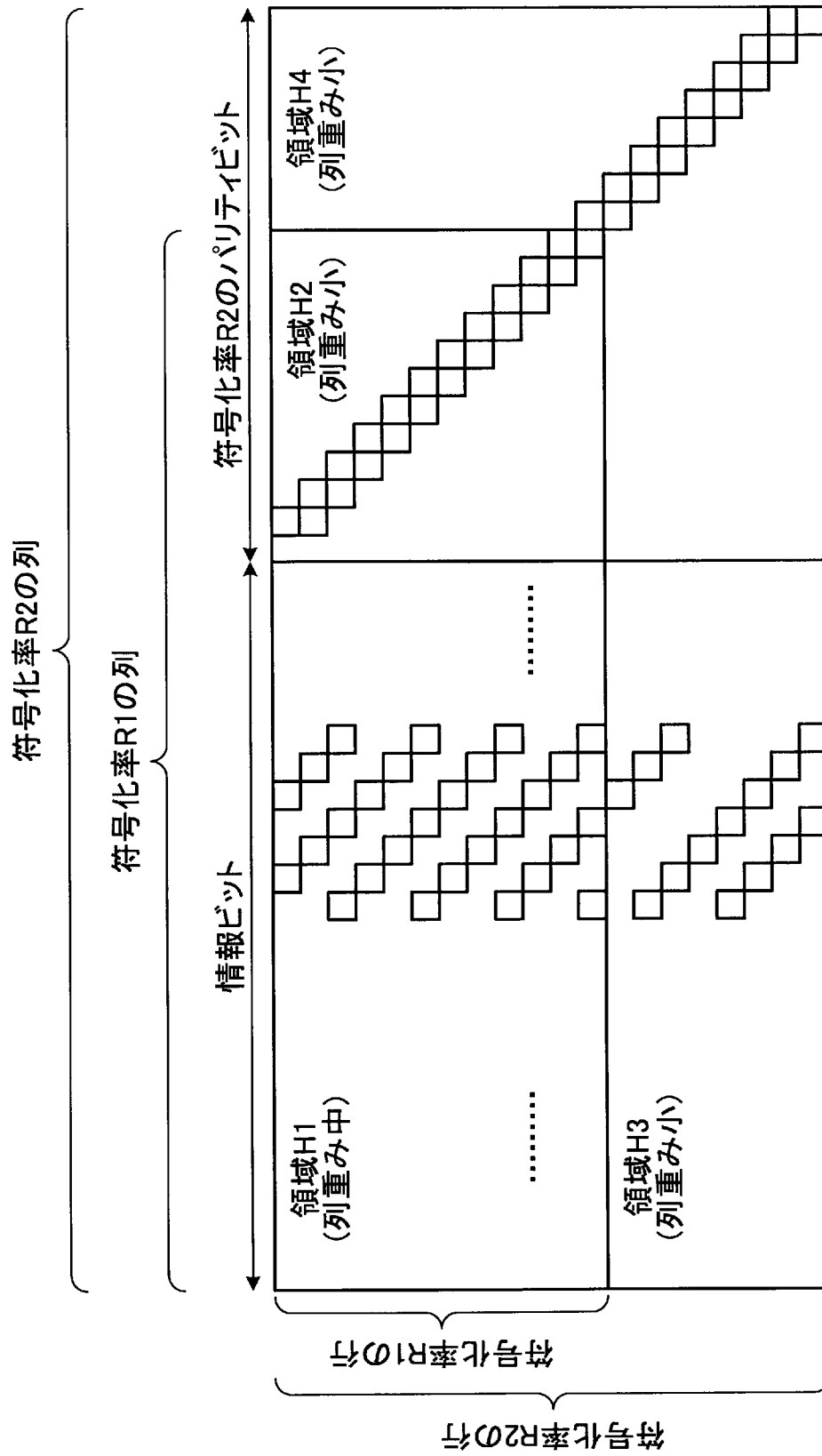
[図4]



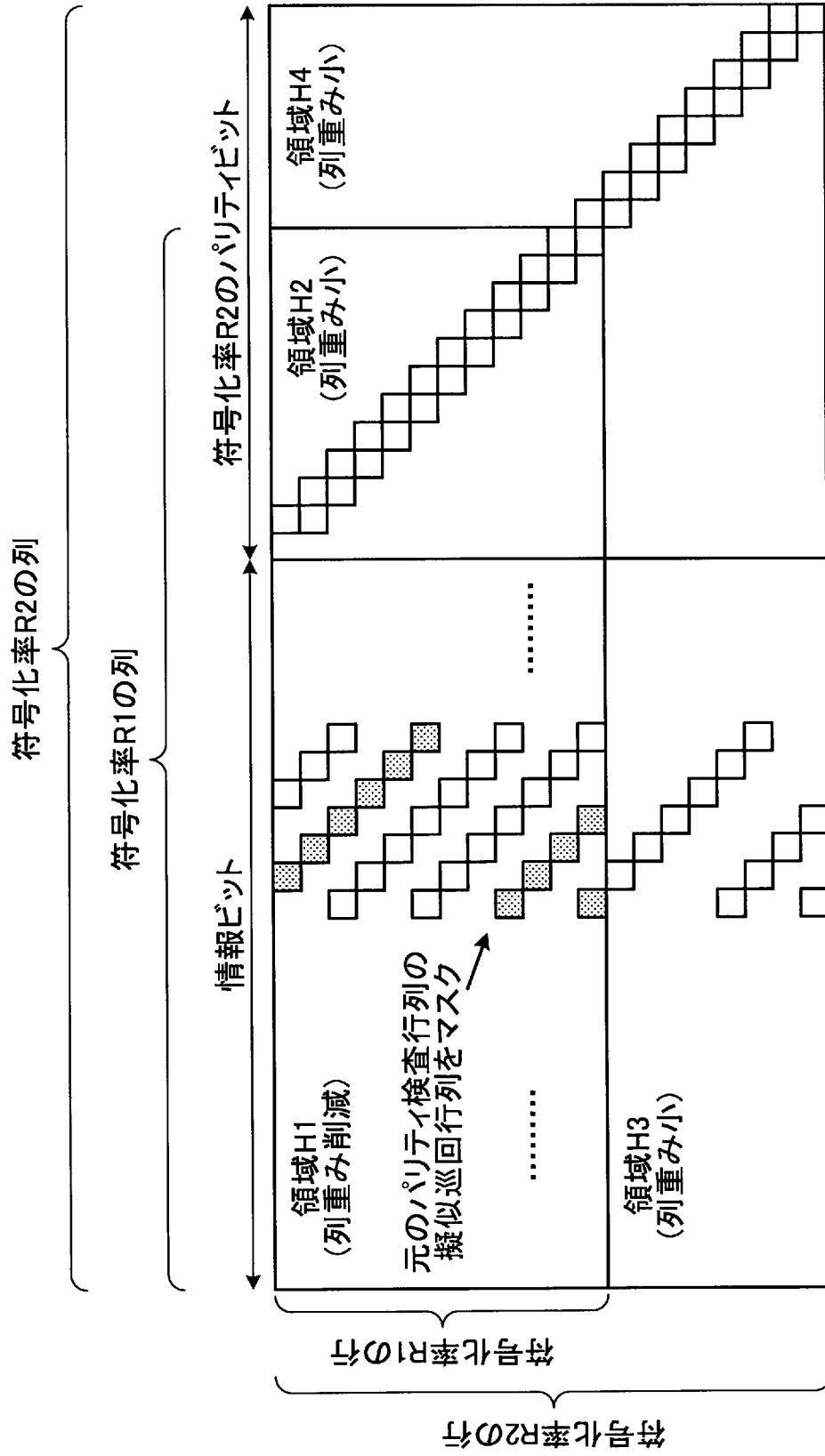
[図5]



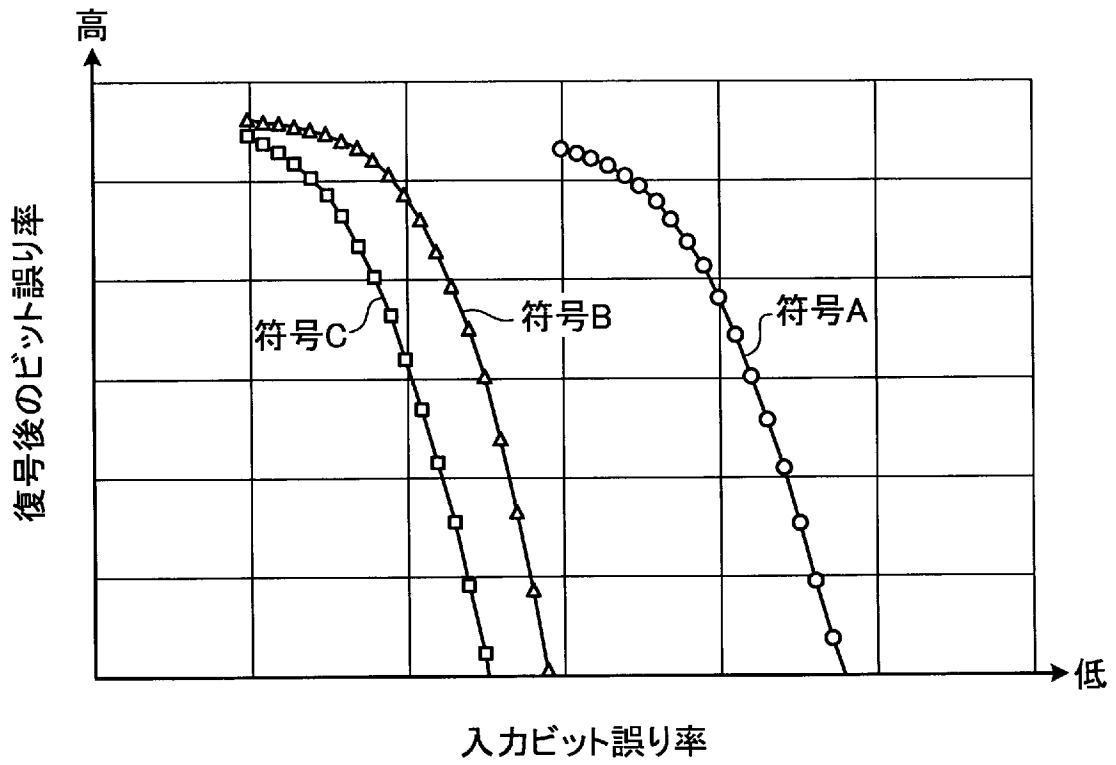
[図6]



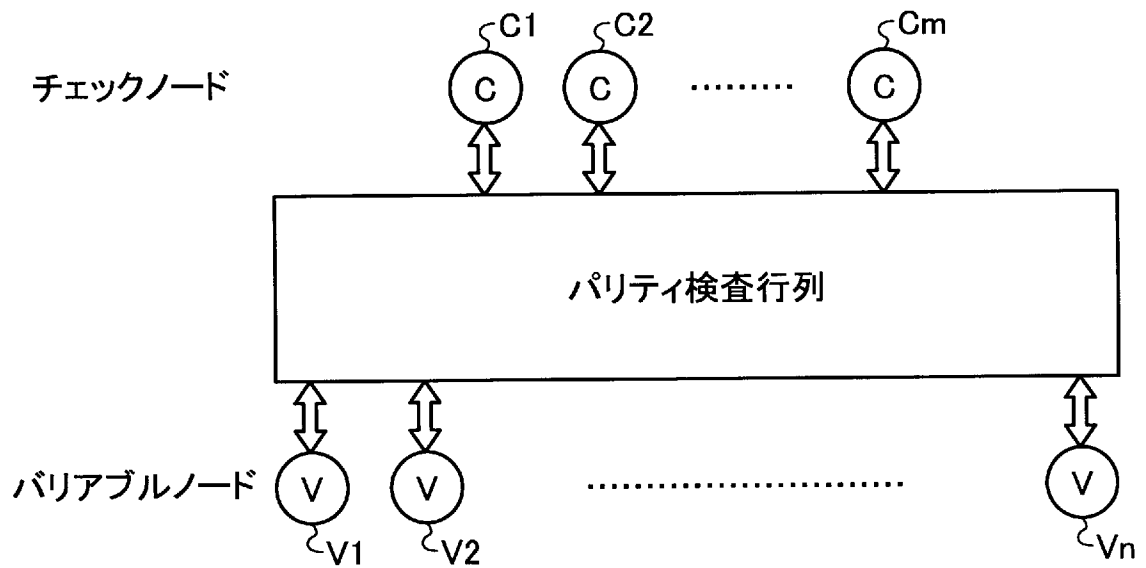
[図7]



[図8]



[図9]



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2018/020540

**A. CLASSIFICATION OF SUBJECT MATTER**

Int.Cl. H03M13/19 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H03M13/19

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	LIU, K. et al., Finite-length algebraic spatially-coupled quasi-cyclic LDPC codes, IEEE Journal on Selected Areas in Communications, vol. 34, no. 2, February 2016, pp. 329-344	1-7
A	阪井 墨 他, Rate Compatible QC-LDPC 符号を用いた消失訂正方式の検討, 電子情報通信学会 2007 年総合大会講演論文集 通信 1, 07 March 2007, p. 640, (SAKAI, Lui et al., A study on rate compatible QC-LDPC coded erasure correction, Proceedings of the IEICE General Conference 2007 Communication 1)	1-7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	“&” document member of the same patent family
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
10.08.2018

Date of mailing of the international search report  
21.08.2018

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer  
  
Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2018/020540

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2007/080827 A1 (MITSUBISHI ELECTRIC CORPORATION) 19 July 2007 & US 2010/0229066 A1 & KR 10-2009-0003164 A	1-7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03M13/19(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03M13/19

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	LIU, Keke et al., Finite-Length Algebraic Spatially-Coupled Quasi-Cyclic LDPC Codes, IEEE Journal on Selected Areas in Communications, Vol.34, No.2, 2016.02, pp.329-344	1-7
A	阪井 壘 他, Rate Compatible QC-LDPC 符号を用いた消失訂正方式の検討, 電子情報通信学会 2007年総合大会講演論文集 通信1, 2007.03.07, p.640	1-7

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 10.08.2018	国際調査報告の発送日 21.08.2018
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 福田 正悟 電話番号 03-3581-1101 内線 3556
	5K 3861

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2007/080827 A1 (三菱電機株式会社) 2007. 07. 19, & US 2010/0229066 A1 & KR 10-2009-0003164 A	1-7