

(21)申請案號：100103612

(22)申請日：中華民國 100 (2011) 年 01 月 31 日

(51)Int. Cl. : H01L27/15 (2006.01)

H01L27/14 (2006.01)

(30)優先權：2010/06/03 日本

2010-127802

(71)申請人：三菱電機股份有限公司 (日本) MITSUBISHI ELECTRIC CORPORATION (JP)
日本

(72)發明人：菊地真人武 KIKUCHI, MATOBU (JP)

(74)代理人：洪澄文

申請實體審查：有 申請專利範圍項數：6 項 圖式數：10 共 19 頁

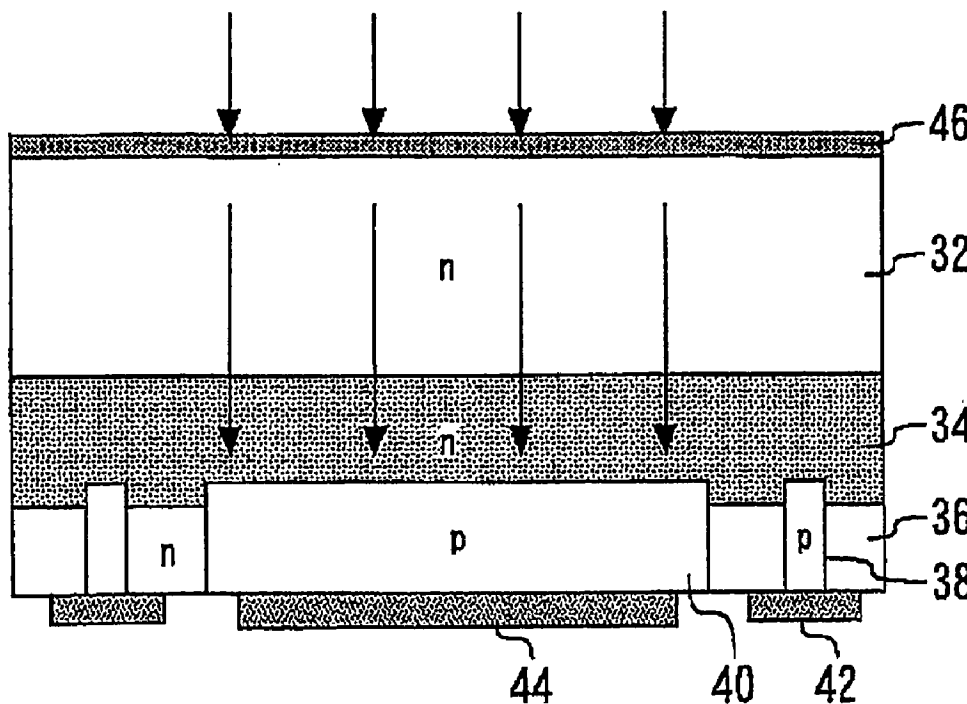
(54)名稱

半導體受光元件及光模組

SEMICONDUCTOR LIGHT-RECEIVING ELEMENT AND OPTICAL MODULE

(57)摘要

本發明為一種能夠防止不良返回光的半導體受光元件。n 型 InP 基板 32 具有相對的表面與背面。n 型 InP 基板 32 的表面上設有 n 型 InGaAs 層 34。此 n 型 InGaAs 層 34 具有比 n 型 InP 基板 32 的帶隙更小的帶隙。n 型 InGaAs 層 34 上設有 n 型 InP 層 36。n 型 InP 層 36 的一部分設有 p 型領域 40。n 型 InP 層 36 連接有陰極電極 42，p 型領域 40 連接有陽極電極 44。n 型 InP 基板 32 的背面設有低反射膜 46。n 型 InP 基板 32 的背面為入射光的受光面。n 型 InP 基板 32 的背面沒有設置任何入射光反射率會比低反射膜 46 高的物質或構造。



32：n 型 InP 基板(半導體基板)

34：n 型 InGaAs 層
(第 1 半導體層)36：n 型 InP 層(第 2
半導體層)38：p 型領域(半導體
領域)40：p 型領域(半導體
領域)42：陽極電極(第 1 電
極)44：陰極電極(第 2 電
極)

46：低反射膜

(21)申請案號：100103612

(22)申請日：中華民國 100 (2011) 年 01 月 31 日

(51)Int. Cl. : H01L27/15 (2006.01)

H01L27/14 (2006.01)

(30)優先權：2010/06/03 日本

2010-127802

(71)申請人：三菱電機股份有限公司 (日本) MITSUBISHI ELECTRIC CORPORATION (JP)
日本

(72)發明人：菊地真人武 KIKUCHI, MATOBU (JP)

(74)代理人：洪澄文

申請實體審查：有 申請專利範圍項數：6 項 圖式數：10 共 19 頁

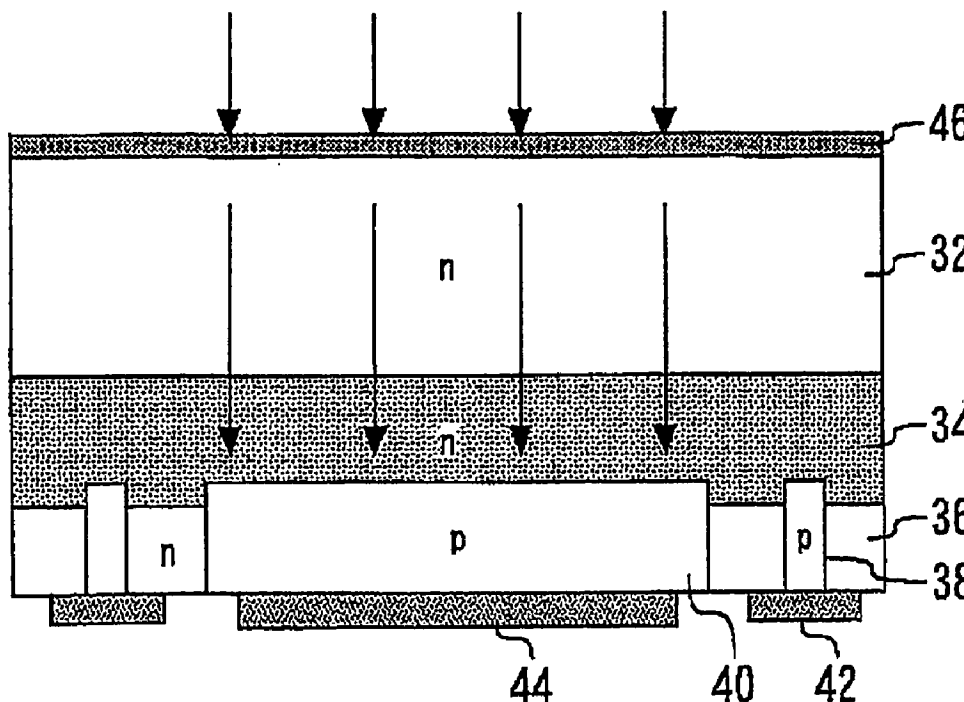
(54)名稱

半導體受光元件及光模組

SEMICONDUCTOR LIGHT-RECEIVING ELEMENT AND OPTICAL MODULE

(57)摘要

本發明為一種能夠防止不良返回光的半導體受光元件。n 型 InP 基板 32 具有相對的表面與背面。n 型 InP 基板 32 的表面上設有 n 型 InGaAs 層 34。此 n 型 InGaAs 層 34 具有比 n 型 InP 基板 32 的帶隙更小的帶隙。n 型 InGaAs 層 34 上設有 n 型 InP 層 36。n 型 InP 層 36 的一部分設有 p 型領域 40。n 型 InP 層 36 連接有陰極電極 42，p 型領域 40 連接有陽極電極 44。n 型 InP 基板 32 的背面設有低反射膜 46。n 型 InP 基板 32 的背面為入射光的受光面。n 型 InP 基板 32 的背面沒有設置任何入射光反射率會比低反射膜 46 高的物質或構造。



32：n 型 InP 基板(半導體基板)

34：n 型 InGaAs 層
(第 1 半導體層)36：n 型 InP 層(第 2
半導體層)38：p 型領域(半導體
領域)40：p 型領域(半導體
領域)42：陽極電極(第 1 電
極)44：陰極電極(第 2 電
極)

46：低反射膜

38、40～p 型領域（半導體領域）；

42～陽極電極（第 1 電極）；

44～陰極電極（第 2 電極）；

46～低反射膜。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係有關於能夠防止不良返回光的半導體受光元件及光模組。

【先前技術】

使用於光通信的光模組中，在雷射二極體等半導體發光元件的背面配置有監控半導體發光元件的發光量的半導體受光元件（例如，專利文獻 1 的段落 0007）。

專利文獻 1：特開 2000-36615 號公報

習知的半導體受光元件在入射光的受光面設置有集光鏡或電極等。入射光在這些集光鏡或電極等反射，此反射光返回半導體發光元件，造成反射光與入射光干涉，半導體發光元件的監控電流減少的問題（不良返回光）。

本發明為了解決上述的問題，而提出一種能夠防止不良返回光的半導體受光元件及光模組。

【發明內容】

本發明的半導體受光元件，包括：第 1 導電型半導體基板，具有相對的第 1 主面與第 2 主面；第 1 導電型的第 1 半導體層，設於該半導體基板的該第 1 主面，具有比該半導體基板的帶隙更小的帶隙；第 1 導電型的第 2 半導體層，設於該第 1 半導體層上；第 2 導電型的半導體領域，設於該第 2 半導體層的一部分上；第 1 電極，連接該第 2 半導體層；第 2 電極，連接該半導體領域；以及低反射膜，設於該半導體基板的該第 2 主面。該半導體基板的該第 2 主面為入射光的受光面，且該半導體基板的該第 2 主面上並沒有設置任何會使該入射光反射率比該低反射膜高的物質或構造。

利用本發明能夠防止不良的返回光。

【實施方式】

參照圖式來說明本發明實施例的半導體受光元件及光模組。相同的構成要素會標示相同的符號，而省略重複的說明。

實施例 1

第 1 圖係顯示實施例 1 的光模組的剖面圖。支持部 10 上安裝有底座 12、14。底座 12 的側面接合有半導體發光元件 16。底座 14 上接合有雷射二極體等的半導體受光元件 18。此半導體受光元件 18 配置於半導體發光元件 16 的

背面，將半導體發光元件 16 背面所發出的背面光做為入射光接收。引針 20、22 貫穿支持部 10。

第 2 圖係顯示實施例 1 的半導體受光元件用的底座的上視圖。底座 14 的上面設有配線 24、26。此配線 24、26 分別透過導線 28、30 連接到引針 20、22。

第 3 圖係顯示實施例 1 的半導體受光元件的剖面圖。n 型 InP 基板 32 具有相對的表面(第 1 主面)與背面(第 2 主面)。n 型 InP 基板 32 的表面上設有 InGaAs 層 34。此 n 型 InGaAs 層 34 具有比 n 型 InP 基板 32 的帶隙(band gap)更小的帶隙。

n 型 InGaAs 基板 34 上設有 n 型 InP 層 36。n 型 InP 層 36 的一部分設有 p 型領域 38、40。

n 型 InP 層 36 與 p 型領域 38 連接了陰極電極 42，p 型領域 40 連接了陽極電極 44。陰極電極 42 與陽極電極 44 由 Ti 膜及形成於其上的 Au 膜所組成。半導體受光元件 18 的陰極電極 42 及陽極電極 44 分別透過焊料連接到配線 24、26。

在此，也可以沒有 p 型領域 38。但是，在陰極電極 42 處設置 p 型領域 38 可與周圍的 n 型 InP 層 36 短路而形成等電位，能夠消滅反應緩慢的載子，提昇反應速度。

n 型 InP 基板 32 的背面上設有以 SiN 構成的低反射膜 46。n 型 InP 基板 32 的背面為入射光的受光面。n 型 InP 基板 32 的背面並沒有設置集光鏡或階差等會使入射光反射率會比低反射膜高的物質或構造。

在此，將本實施例與比較例比較來說明本實施例的效果。第 4 圖係顯示比較例的光模組的剖面圖。在比較例中，為了防止不良的返回光，底座 14 的上面被切成斜面。另一方面，在本實施例中，半導體受光元件已經考量了的不良返回光的因應對策，因此不需要將底座 14 切成斜面，能夠減低製造成本。

第 5 圖係顯示比較例 1 的背面入射型半導體受光元件的剖面圖。比較例 1 當中，受光面的 n 型 InP 基板 32 的背面上設有遮光罩 48 與集光鏡 50。藉由遮光罩，偏離受光部的入射光會反射，能夠去除反應緩慢的成分。因此如果在追求反應速度的用途上相當有用。然而，使用於監控半導體發光元件 16 的監控時就會有不良返回光的問題。另一方面，在本實施例中沒有受光面設置遮光罩 48 或集光鏡 50，所以能夠防止不良的返回光。

第 6 圖係顯示比較例 2 的表面入射型半導體受光元件的剖面圖。比較例 2 當中，受光面的 p 型領域 40 上設有環狀的陽極電極 44。入射光會因此陽極電極 44 而反射，造成不良反射光的問題。另一方面，在本實施例中沒有在受光面設置電極，因此能夠防止不良的返回光。又因為受光面沒有電極，受光部範圍能夠比表面入射型來得大，能夠增加監控電流。

第 7 圖係顯示比較例 2 的半導體受光元件用的底座的上視圖。比較例 2 當中，半導體受光元件 18 上的陽極 44 與底座 14 上的配線 26 必須以導線 52 連接。另一方面，在

本實施例中，半導體受光元件 18 的陰極電極 42 與陽極電極 44 僅使用焊料焊接於底座 14 上的配線 24、26 完成晶片的組立，因此不需要打線接合到半導體受光元件 18 的作業步驟。也不會有因為打線接合造成的半導體受光元件 18 的損壞。

如以上所述，在本實施例中，受光面的 n 型 InP 基板 32 的背面沒有設置遮光罩或集光鏡或階差等會使入射光反射率會比低反射膜高的物質或構造。因此能夠防止不良的返回光。

實施例 2

第 8 圖係顯示實施例 2 的半導體受光元件的剖面圖。n 型 InP 基板 32 的背面為曲面。藉此在 n 型 InP 基板 32 的背面反射而回到半導體受光元件的反射光會更小，因此更能確實地防止不良的反射光。

實施例 3

第 9 圖係顯示實施例 3 的半導體受光元件的剖面圖。n 型 InP 基板 32 的背面被切為斜面，相對入射光的入射方向傾斜。藉此在 n 型 InP 基板 32 的背面反射而回到半導體受光元件的反射光會更小，因此更能確實地防止不良的反射光。

實施例 4

第 10 圖係顯示實施例 4 的半導體受光元件的剖面圖。n 型 InP 基板 32 的背面被比起 n 型 InP 基板 32 的表面或 n 型 InP 層 36 的表面等來得粗糙。藉此在 n 型 InP 基板 32

的背面反射而回到半導體受光元件的反射光會更小，因此更能確實地防止不良的反射光。

【圖式簡單說明】

第 1 圖係顯示實施例 1 的光模組的剖面圖。

第 2 圖係顯示實施例 1 的半導體受光元件用的底座的上視圖。

第 3 圖係顯示實施例 1 的半導體受光元件的剖面圖。

第 4 圖係顯示比較例的光模組的剖面圖。

第 5 圖係顯示比較例 1 的背面入射型半導體受光元件的剖面圖。

第 6 圖係顯示比較例 2 的表面入射型半導體受光元件的剖面圖。

第 7 圖係顯示比較例 2 的半導體受光元件用的底座的上視圖。

第 8 圖係顯示實施例 2 的半導體受光元件的剖面圖。

第 9 圖係顯示實施例 3 的半導體受光元件的剖面圖。

第 10 圖係顯示實施例 4 的半導體受光元件的剖面圖。

【主要元件符號說明】

10～支持部；

12、14～底座；

16～半導體發光元件；

18～半導體受光元件；

20、22～引針；

24～配線（第 1 配線）；

26～配線（第 2 配線）；

28、30～導線；

32～n 型 InP 基板（半導體基板）；

34～n 型 InGaAs 層（第 1 半導體層）；

36～n 型 InP 層（第 2 半導體層）；

38、40～p 型領域（半導體領域）；

42～陽極電極（第 1 電極）；

44～陰極電極（第 2 電極）；

46～低反射膜

48～遮光罩；

50～集光鏡。

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100103612

※申請日：100.1.31

※IPC 分類：

H01L 27/15 :2006.01

H01L 27/14 :2006.01

一、發明名稱：(中文/英文)

半導體受光元件及光模組 / SEMICONDUCTOR
LIGHT-RECEIVING ELEMENT AND OPTICAL MODULE

二、中文發明摘要：

本發明為一種能夠防止不良返回光的半導體受光元件。n 型 InP 基板 32 具有相對的表面與背面。n 型 InP 基板 32 的表面上設有 n 型 InGaAs 層 34。此 n 型 InGaAs 層 34 具有比 n 型 InP 基板 32 的帶隙更小的帶隙。n 型 InGaAs 層 34 上設有 n 型 InP 層 36。n 型 InP 層 36 的一部分設有 p 型領域 40。n 型 InP 層 36 連接有陰極電極 42，p 型領域 40 連接有陽極電極 44。n 型 InP 基板 32 的背面設有低反射膜 46。n 型 InP 基板 32 的背面為入射光的受光面。n 型 InP 基板 32 的背面沒有設置任何入射光反射率會比低反射膜 46 高的物質或構造。

三、英文發明摘要：

A semiconductor light-receiving element comprises: a semiconductor substrate of a first conductivity type having a first principal surface

and a second principal surface opposed to each other; a first semiconductor layer of the first conductivity type on the first principal surface and having a band gap smaller than the semiconductor substrate; a second semiconductor layer of the first conductivity type on the first semiconductor layer; a semiconductor area of a second conductivity type on a part of the second semiconductor layer; a first electrode connected to the second semiconductor layer; a second electrode connected to the semiconductor area; and a low-reflection film on the second principal surface, wherein the second principal surface is a light-receiving surface of an incident light, and No substance or structure having a higher reflection factor with respect to the incident light than the low-reflection film is provided on the second principal surface.

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

32～n型 InP 基板(半導體基板)；

34～n型 InGaAs 層(第1半導體層)；

36～n型 InP 層(第2半導體層)；

七、申請專利範圍：

1. 半導體受光元件，包括：

第 1 導電型半導體基板，具有相對的第 1 主面與第 2 主面；

第 1 導電型的第 1 半導體層，設於該半導體基板的該第 1 主面，具有比該半導體基板的帶隙更小的帶隙；

第 1 導電型的第 2 半導體層，設於該第 1 半導體層上；

第 2 導電型的半導體領域，設於該第 2 半導體層的一部分上；

第 1 電極，連接該第 2 半導體層；

第 2 電極，連接該半導體領域；以及

低反射膜，設於該半導體基板的該第 2 主面，

其中該半導體基板的該第 2 主面為入射光的受光面，且該半導體基板的該第 2 主面上並沒有設置任何會使該入射光反射率比該低反射膜高的物質或構造。

2. 如申請專利範圍第 1 項所述之半導體受光元件，其中該半導體基板的該第 2 主面為曲面。

3. 如申請專利範圍第 1 項所述之半導體受光元件，其中該半導體基板的該第 2 主面相對該入射光的入射方向傾斜。

4. 如申請專利範圍第 1 項所述之半導體受光元件，其中該半導體基板的該第 2 主面比起該第 1 主面粗糙。

5. 一種光模組，包括：

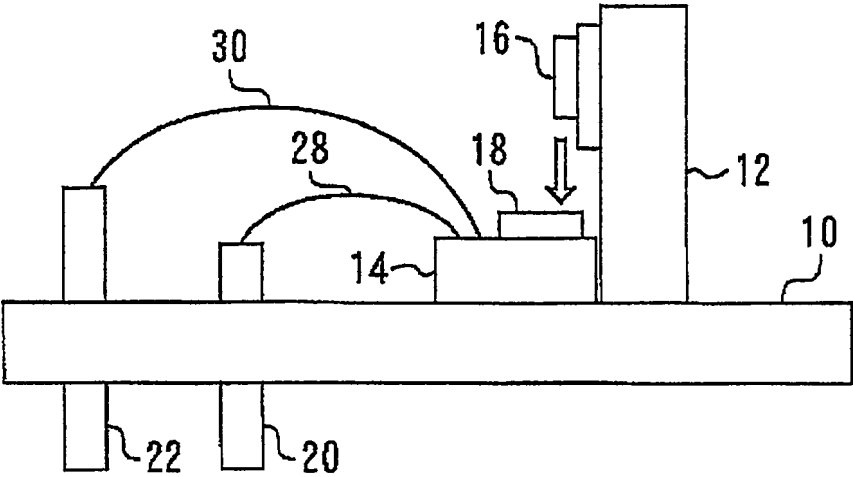
半導體發光元件；以及

如申請專利範圍第 1-4 項中任一項所述之半導體受光元件，配置於該半導體發光元件的背面，將該半導體發光元件的背面發出的背面光做為該入射光接收。

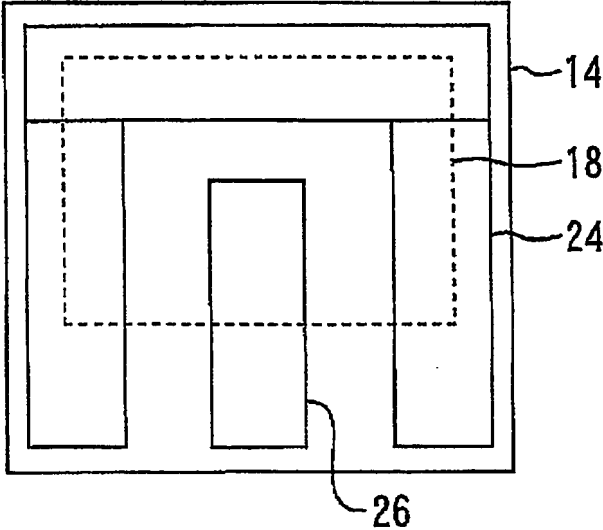
6. 如申請專利範圍第 5 項所述之光模組，更包括：

底座，具有第 1 配線及第 2 配線，分別連接至該半導體受光元件的該第 1 電極及該第 2 電極。

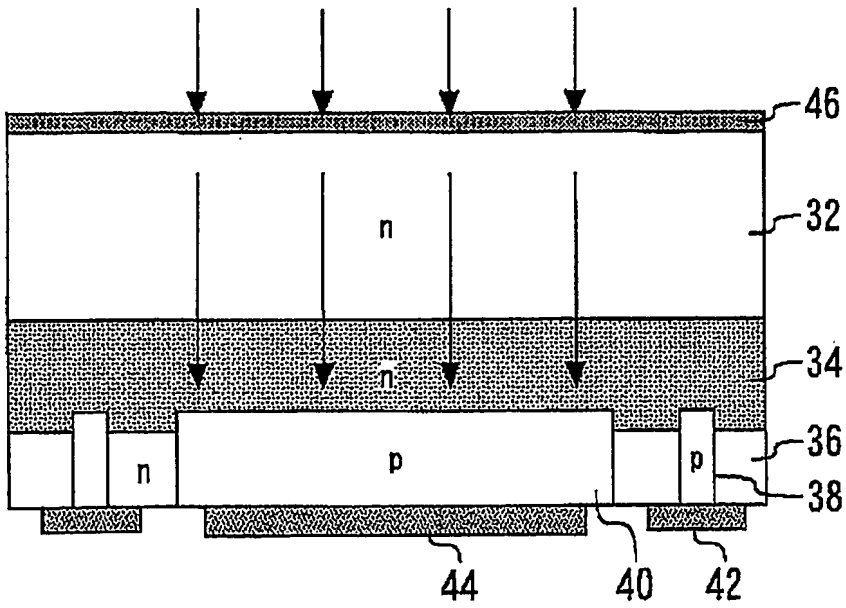
八、圖式：如後所示。



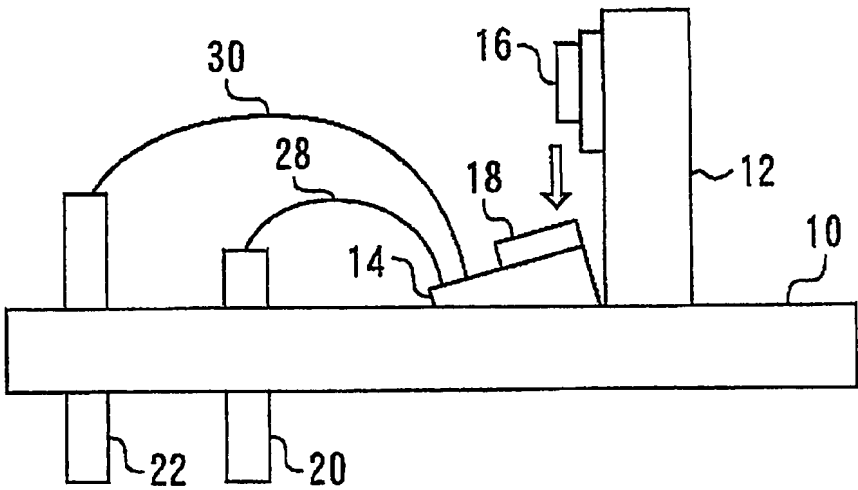
第1圖



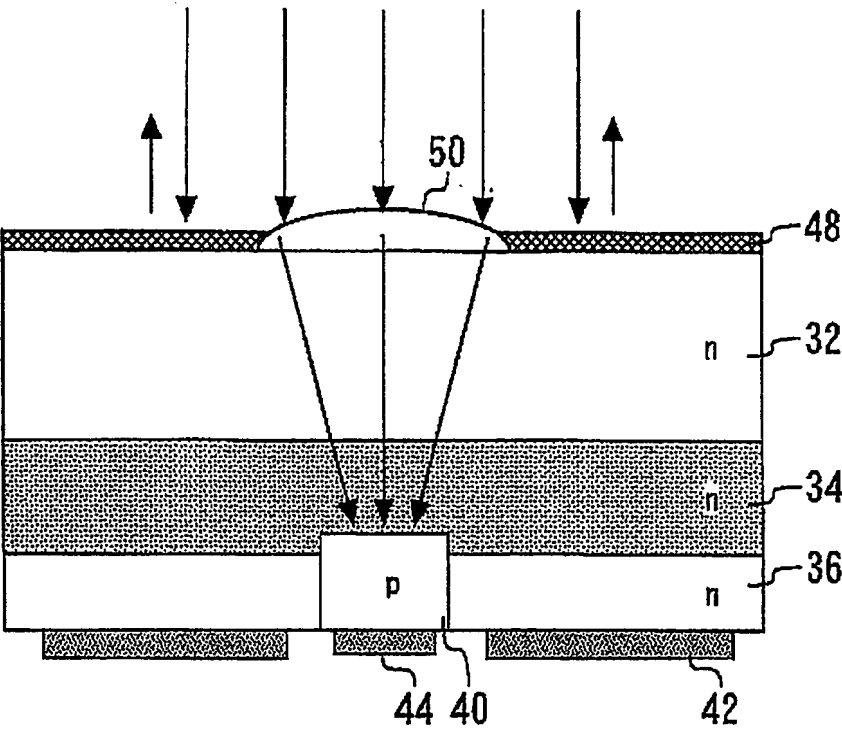
第2圖



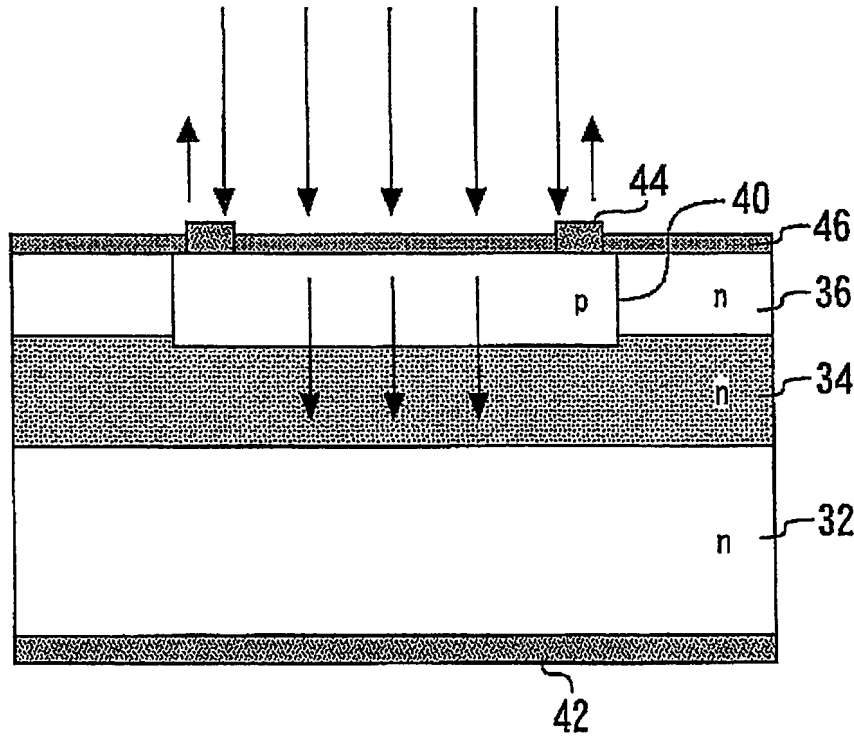
第3圖



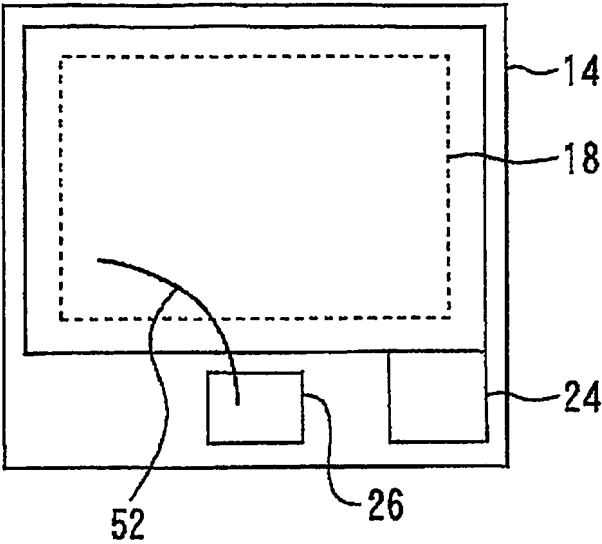
第4圖



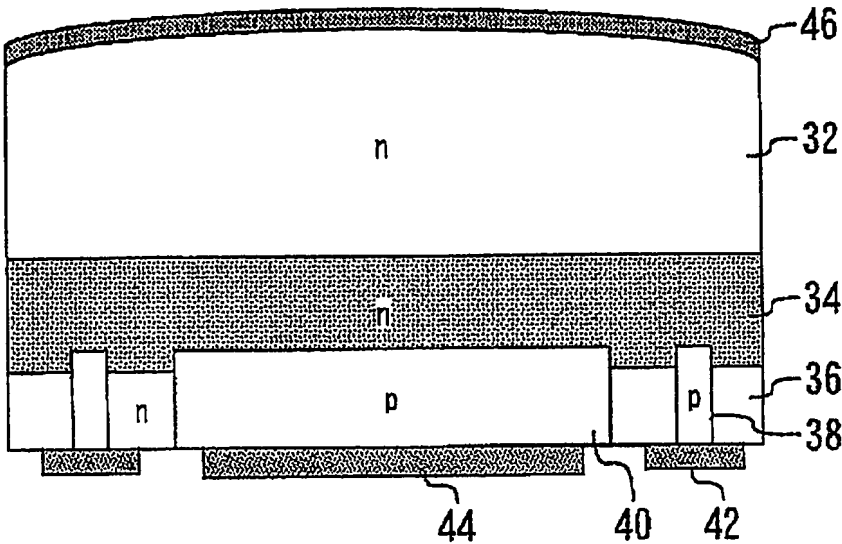
第5圖



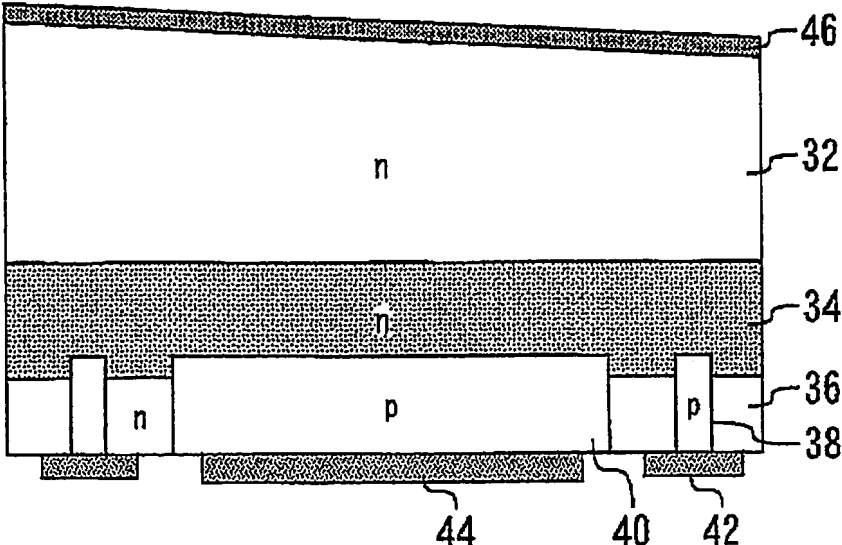
第6圖



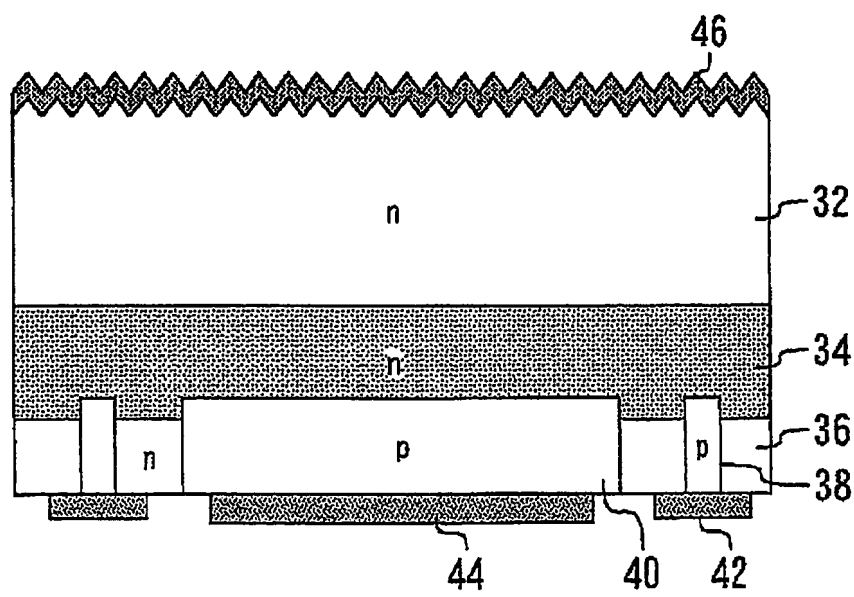
第7圖



第8圖



第9圖



第10圖

and a second principal surface opposed to each other; a first semiconductor layer of the first conductivity type on the first principal surface and having a band gap smaller than the semiconductor substrate; a second semiconductor layer of the first conductivity type on the first semiconductor layer; a semiconductor area of a second conductivity type on a part of the second semiconductor layer; a first electrode connected to the second semiconductor layer; a second electrode connected to the semiconductor area; and a low-reflection film on the second principal surface, wherein the second principal surface is a light-receiving surface of an incident light, and No substance or structure having a higher reflection factor with respect to the incident light than the low-reflection film is provided on the second principal surface.

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

32～n型 InP 基板(半導體基板)；

34～n型 InGaAs 層(第1半導體層)；

36～n型 InP 層(第2半導體層)；

38、40～p 型領域(半導體領域)；

42～陽極電極(第 1 電極)；

44～陰極電極(第 2 電極)；

46～低反射膜。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係有關於能夠防止不良返回光的半導體受光元件及光模組。

【先前技術】

使用於光通信的光模組中，在雷射二極體等半導體發光元件的背面配置有監控半導體發光元件的發光量的半導體受光元件(例如，專利文獻 1 的段落 0007)。

專利文獻 1：特開 2000-36615 號公報

習知的半導體受光元件在入射光的受光面設置有集光鏡或電極等。入射光在這些集光鏡或電極等反射，此反射光返回半導體發光元件，造成反射光與入射光干涉，半導體發光元件的監控電流減少的問題(不良返回光)。

本發明為了解決上述的問題，而提出一種能夠防止不良返回光的半導體受光元件及光模組。

本實施例中，半導體受光元件 18 的陰極電極 42 與陽極電極 44 僅使用焊料焊接於底座 14 上的配線 24、26 完成晶片的組立，因此不需要打線接合到半導體受光元件 18 的作業步驟。也不會有因為打線接合造成的半導體受光元件 18 的損壞。

如以上所述，在本實施例中，受光面的 n 型 InP 基板 32 的背面沒有設置遮光罩或集光鏡或階差等會使入射光反射率會比低反射膜高的物質或構造。因此能夠防止不良的返回光。

實施例 2

第 8 圖係顯示實施例 2 的半導體受光元件的剖面圖。n 型 InP 基板 32 的背面為曲面。藉此在 n 型 InP 基板 32 的背面反射而回到半導體發光元件的反射光會更小，因此更能確實地防止不良的反射光。

實施例 3

第 9 圖係顯示實施例 3 的半導體受光元件的剖面圖。n 型 InP 基板 32 的背面被切為斜面，相對入射光的入射方向傾斜。藉此在 n 型 InP 基板 32 的背面反射而回到半導體發光元件的反射光會更小，因此更能確實地防止不良的反射光。

實施例 4

第 10 圖係顯示實施例 4 的半導體受光元件的剖面圖。n 型 InP 基板 32 的背面被比起 n 型 InP 基板 32 的表面或 n 型 InP 層 36 的表面等來得粗糙。藉此在 n 型 InP 基板 32

的背面反射而回到半導體發光元件的反射光會更小，因此更能確實地防止不良的反射光。

【圖式簡單說明】

第 1 圖係顯示實施例 1 的光模組的剖面圖。

第 2 圖係顯示實施例 1 的半導體受光元件用的底座的上視圖。

第 3 圖係顯示實施例 1 的半導體受光元件的剖面圖。

第 4 圖係顯示比較例的光模組的剖面圖。

第 5 圖係顯示比較例 1 的背面入射型半導體受光元件的剖面圖。

第 6 圖係顯示比較例 2 的表面入射型半導體受光元件的剖面圖。

第 7 圖係顯示比較例 2 的半導體受光元件用的底座的上視圖。

第 8 圖係顯示實施例 2 的半導體受光元件的剖面圖。

第 9 圖係顯示實施例 3 的半導體受光元件的剖面圖。

第 10 圖係顯示實施例 4 的半導體受光元件的剖面圖。

【主要元件符號說明】

10～支持部；

12、14～底座；

16～半導體發光元件；

18～半導體受光元件；