

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5592269号
(P5592269)

(45) 発行日 平成26年9月17日(2014.9.17)

(24) 登録日 平成26年8月8日(2014.8.8)

(51) Int. Cl.		F I	
G06F	1/28 (2006.01)	G06F	1/00 333C
G06F	1/32 (2006.01)	G06F	1/00 332Z
G06F	1/04 (2006.01)	G06F	1/04 301C

請求項の数 16 (全 26 頁)

(21) 出願番号	特願2010-541433 (P2010-541433)	(73) 特許権者	503260918
(86) (22) 出願日	平成20年12月23日(2008.12.23)		アップル インコーポレイテッド
(65) 公表番号	特表2011-509461 (P2011-509461A)		アメリカ合衆国 95014 カリフォル
(43) 公表日	平成23年3月24日(2011.3.24)		ニア州 クパチーノ インフィニット ル
(86) 国際出願番号	PCT/US2008/014036		ープ 1
(87) 国際公開番号	W02009/088451	(74) 代理人	100092093
(87) 国際公開日	平成21年7月16日(2009.7.16)		弁理士 辻居 幸一
審査請求日	平成22年9月1日(2010.9.1)	(74) 代理人	100082005
審査番号	不服2013-11236 (P2013-11236/J1)		弁理士 熊倉 禎男
審査請求日	平成25年6月14日(2013.6.14)	(74) 代理人	100067013
(31) 優先権主張番号	11/970, 483		弁理士 大塚 文昭
(32) 優先日	平成20年1月7日(2008.1.7)	(74) 代理人	100086771
(33) 優先権主張国	米国 (US)		弁理士 西島 孝喜

最終頁に続く

(54) 【発明の名称】 データ処理システムの強制アイドル

(57) 【特許請求の範囲】

【請求項 1】

第 1 周波数及び第 1 電圧で動作するシステムの 1 つ以上の 制約パラメータを監視するステップと、

前記制約パラメータの監視に基づいて、少なくとも前記第 1 の電圧を、該第 1 の電圧よりも低い、第 2 の電圧よりもさらに低い電圧に下げることによって、インストラクションが実行されるのを防止してシステムをアイドル状態へと強制するステップとを備え、

前記強制するステップは前記 1 つ以上の制約パラメータに基づいて、システムを第 1 の時間部分中にアイドル状態へ強制する一方、システムを第 2 の時間部分中に動作を続行できるようにするステップであり、前記強制は、ターゲットアイドル時間を実際のアイドル時間と比較するのに応答して行われる、マシン実施方法。

10

【請求項 2】

前記第 1 周波数より低い第 2 周波数で前記システムを動作させる間に前記システムを前記アイドル状態に強制する前記方法であって、前記方法が、更に、システムをアイドル状態へ強制するレートを決めるステップを備え、前記制約パラメータは、電力、温度、電流、バッテリー負荷、又はその組合せであり、前記第 2 周波数は、ゼロより大きく且つ前記第 1 周波数より低く、そして前記第 2 電圧は、ゼロより大きい、請求項 1 に記載のマシン実施方法。

【請求項 3】

前記制約パラメータが制約パラメータスレッシュホールドより大きいかどうか決定する

20

ステップと、

前記第 1 電圧が最小動作電圧であるかどうか決定するステップと、

前記第 1 電圧が最小動作電圧であり且つ前記制約パラメータが制約パラメータスレッシュホールドより大きい場合にシステムをアイドル状態へ強制するステップと、
を更に備えた請求項 1 に記載のマシン実施方法。

【請求項 4】

前記システムが最小動作電圧で動作せず且つ前記制約パラメータが制約パラメータスレッシュホールドより大きい場合にシステムの動作点を下げるステップを更に備えた、請求項 3 に記載のマシン実施方法。

【請求項 5】

前記第 1 周波数及び第 1 電圧で動作するシステムに対するアイドル状態のパーセンテージを制約パラメータに基づいて決定するステップを更に備え、前記システムの少なくとも一部分に対して前記第 2 周波数がゼロであり且つ前記第 2 電圧がゼロである、請求項 1 に記載のマシン実施方法。

【請求項 6】

1 つ以上のシステム制約パラメータに基づいてシステムのターゲットアイドル時間を決定するステップと、

実際のアイドル時間を監視するステップであって、実際のアイドル時間は、ある期間にわたって累積されるようなステップと、

割り込みを受け取るステップと、

割り込みに応答してアイドル状態から動作状態へスイッチするステップと、
を更に備えた請求項 1 に記載のマシン実施方法。

【請求項 7】

アイドル時間を回避するための判断は、その判断をなすときに実際のアイドル時間がターゲットアイドル時間より大きい場合になされる、請求項 1 に記載のマシン実施方法。

【請求項 8】

システムにより実行されたときにシステムが請求項 1 から 9 のいずれかに記載の方法を遂行するようにさせるインストラクションを含むコンピュータ読み取り可能な記憶メディア。

【請求項 9】

第 1 周波数及び第 1 電圧で動作するシステムの 1 つ以上の制約パラメータを監視する手段であって、前記第 1 電圧が電力供給装置から前記システムの電圧入力に印加されるようになっている手段と、

制約パラメータの監視に基づいて、少なくとも、前記第 1 電圧を、前記第 1 電圧より低い第 2 電圧よりさらに低い電圧に、前記電圧入力において、下げることによって、インストラクションが実行されるのを防止する、システムをアイドル状態へと強制する手段と、
を備え、

前記強制する手段は前記 1 つ以上の制約パラメータに基づいて、システムを第 1 の時間部分中にアイドル状態へ強制する一方、システムを第 2 の時間部分中に動作できるようにする手段であって、前記強制は、ターゲットアイドル時間を実際のアイドル時間と比較するのに応答して行われる、データ処理システム。

【請求項 10】

前記制約パラメータが制約パラメータスレッシュホールドより大きいかどうか決定する手段と、

前記第 1 電圧が最小動作電圧であるかどうか決定する手段と、

前記第 1 電圧が最小動作電圧であり且つ前記制約パラメータが制約パラメータスレッシュホールドより大きい場合にシステムをアイドル状態へ強制する手段と、
を更に備えた請求項 9 に記載のデータ処理システム。

【請求項 11】

前記第 1 周波数及び第 1 電圧で動作するシステムに対するアイドル状態のパーセンタ

10

20

30

40

50

ジを制約パラメータに基づいて決定する手段を更に備え、前記第2周波数は、ゼロより大きく且つ前記第1周波数より低く、そして前記第2電圧は、ゼロより大きい、請求項9に記載のデータ処理システム。

【請求項12】

1つ以上のシステム制約パラメータに基づいてシステムのターゲットアイドル時間を決定する手段と、

実際のアイドル時間を監視する手段であって、実際のアイドル時間は、ある期間にわたって累積されるような手段と、

を更に備えた請求項9に記載のデータ処理システム。

【請求項13】

アイドル時間を回避するための判断は、その判断をなすときに実際のアイドル時間がターゲットアイドル時間より大きい場合になされる、請求項9に記載のデータ処理システム。

【請求項14】

実際のアイドル時間及びターゲットアイドル時間は、共通の期間に基づく、請求項9に記載のデータ処理システム。

【請求項15】

割り込みを受け取る手段と、

割り込みに応答してアイドル状態から動作状態へスイッチする手段と、

を更に備えた請求項9に記載のデータ処理システム。

【請求項16】

1つ以上の制約パラメータに関連したターゲットアイドル時間を含む1つ以上のルックアップテーブルを記憶する手段を更に備えた、請求項12に記載のデータ処理システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般的に、データ処理システムに係り、より詳細には、データ処理システムにおける電力の管理に係るが、これに限定されない。

【0002】

関連出願：本出願は、2008年1月7日に出版されたKeith Cox、David Conroy、Michael Culbert、及びGuy Sotomayorの“Forced Idle of a Data Processing System”と題する米国特許出願第11/970,483号(代理人管理番号4860P6078)に係る。

【背景技術】

【0003】

慣習的に、コンピュータシステムは、かなりワーストケースの電力負荷を連続的に運転できるように設計される。このような連続的なワーストケース電力負荷に基づく設計は、あまり問題となっていない。というのは、慣習的に、個々のコンポーネントの動作電力が控え目で且つコンピュータシステムの電力バジェットが大きく、システムは、負荷を全く自然に持続できるからである。

【0004】

コンピュータシステムの個々のコンポーネントの動作電力消費が上昇するにつれて、コンピュータシステムの電力バジェットは、より厳しいものとなった。現在では、連続的なワーストケースワーク負荷を運転しながら、他の高性能目標、例えば、高い計算パワー、コンパクトさ、静寂さ、優れたバッテリー性能、等を追求するようにコンピュータシステムを設計することが難問となりつつある。例えば、ラップトップコンピュータのようなポータブルコンピュータシステムは、バッテリー出力能力に限度があり、従って、所与のバッテリー出力能力に対するワーストケースワーク負荷は、めったに生じるものではないが、システムの性能を制限し得る。

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0005】

それ故、コンピュータシステムのバッテリー寿命及び熱的設計目標の両方を達成するためには、電力の管理が重要となる。例えば、中央処理ユニット(CPU)の電力を管理するための1つの共通の技術は、コンピュータシステムの複数の個別の状態の間でCPUコアの動作周波数及び電源電圧の両方をダイナミックに調整することである。典型的に、コンピュータシステムの電力動作点では、ダイナミック電力及び漏洩電力のように、電力消費に対して2つの成分が存在する。ダイナミック電力は、実際に望ましい回路動作を表す。これは、第2(周波数)当たりのクロック遷移の数及び電圧の二乗に比例する。漏洩電力は、CPUを完全に付勢させるコストオーバーヘッドを表す。これは、所与の電圧に対して固定され、そして通常、電圧の増加と共に指数関数的に上昇する。しかしながら、動作周波数をダイナミックに調整すると、ダイナミック電力しか管理されず、コンピュータシステムの漏洩電力には影響がない。

10

【課題を解決するための手段】

【0006】

データ処理システムの電力を管理する方法及び装置の実施形態を説明する。データ処理システムの1つ以上の制約パラメータが監視される。データ処理システムは、第1周波数及び第1電圧で動作し、その間に、1つ以上の制約パラメータが監視される。データ処理システムは、第2周波数及び第2電圧で動作する間に、1つ以上の制約パラメータに基づいて、アイドル状態へ強制される。一実施形態では、アイドル状態は、インストラクションが実行されるのを防止し、第2周波数は、ゼロより大きく且つ第1周波数未満であり、そして第2電圧は、ゼロより大きく且つ第1電圧未満である。他の実施形態では、アイドル状態は、インストラクションが実行されるのを防止し、第2周波数は、ゼロであり、そして第2電圧は、システムの少なくとも一部分について、ゼロである。一実施形態では、システムをアイドル状態へ強制するレートは、制約パラメータに基づいて決定される。制約パラメータは、例えば、電力、温度、電流、バッテリー負荷、又はその組合せである。

20

【0007】

一実施形態では、第1電圧及び第1周波数で動作するシステムの制約パラメータが監視される。システムは、第1電圧が最小電圧であり且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合に、アイドル状態へ強制される。システムの動作点は、システムが最小電圧で動作せず且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合には、下げられる。システムの動作点は、システムの動作電圧、システムの動作周波数又はその組合せを下げることにより下げられる。一実施形態では、第1周波数及び第1電圧で動作するシステムに対するアイドル状態のパーセンテージは、制約パラメータに基づいて決定される。

30

【0008】

少なくとも幾つかの実施形態では、データ処理システムは、プロセッサと、プロセッサに結合されたメモリと、第1周波数及び第1電圧で動作するシステムの制約パラメータを監視するためにプロセッサに結合された1つ以上のセンサとを備えている。プロセッサは、システムが第2周波数及び第1電圧より低い第2電圧で動作する間に、プロセッサによりインストラクションが実行されないアイドル状態へシステムを強制するように、制約パラメータに基づいて構成される。メモリは、いつ、どのように、システムをアイドル状態へ強制するかの情報を記憶する。一実施形態では、プロセッサは、更に、システムをアイドル状態へ強制するレートを決定するように構成される。一実施形態では、プロセッサは、更に、第1電圧が最小電圧であり且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合にシステムをアイドル状態へ強制するように構成される。又、一実施形態では、プロセッサは、更に、システムが最小電圧で動作せず且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合にシステムの動作点を下げるように構成される。

40

【0009】

50

一実施形態では、プロセッサは、更に、第1周波数及び第1電圧で動作するシステムに対するアイドル状態のパーセンテージを制約パラメータに基づいて決定するように構成される。

【0010】

少なくとも幾つかの実施形態では、第1周波数及び第1電圧で動作するシステムの制約パラメータを監視し、システムが第2周波数及び第1電圧より低い第2電圧で動作する間に、制約パラメータの監視に基づいて、システムをアイドル状態へ強制することを含むオペレーションをデータ処理システムが遂行するようにさせる実行可能なプログラムインストラクションを備えたマシン読み取り可能なメディアについて説明する。

【0011】

一実施形態では、マシン読み取り可能なメディアは、更に、データ処理システムがシステムをアイドル状態へ強制するレートを決定するようにさせるインストラクションも備えている。又、一実施形態では、マシン読み取り可能なメディアは、更に、第1電圧が最小電圧であり且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合にデータ処理システムがそのシステムをアイドル状態へ強制するようにさせるインストラクションも備えている。

【0012】

一実施形態では、マシン読み取り可能なメディアは、更に、システムが最小電圧で動作せず且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合にデータ処理システムがシステムの動作点（例えば、電圧、周波数、又はその組合せ）を下げるようにさせるインストラクションも備えている。

【0013】

一実施形態では、マシン読み取り可能なメディアは、更に、第1周波数及び第1電圧で動作するシステムに対するアイドル状態のパーセンテージをデータ処理システムが制約パラメータに基づいて決定するようにさせるインストラクションも備えている。

【0014】

少なくとも幾つかの実施形態では、第1周波数及び第1電圧で動作するシステムの制約パラメータを監視する手段と、システムが第2周波数及び第1電圧より低い第2電圧で動作する間に、制約パラメータの監視に基づいて、システムをアイドル状態へ強制する手段とを備えたデータ処理システムについて説明する。一実施形態では、データ処理システムは、更に、第1電圧が最小電圧であり且つ制約パラメータが制約パラメータスレッシュホールドより大きい場合にシステムをアイドル状態へ強制する手段も備えている。又、一実施形態では、データ処理システムは、更に、第1周波数及び第1電圧で動作するシステムに対するアイドル状態のパーセンテージを制約パラメータに基づいて決定する手段も備えている。

【0015】

本発明の他の特徴は、添付図面及び以下の詳細な説明から明らかとなる。

【0016】

本発明は、同様の要素が同じ参照番号で示された添付図面に一例として示されるが、これに限定されるものではない。

【図面の簡単な説明】

【0017】

【図1A】強制アイドル状態を与えるために使用できる典型的なコンピュータシステムの一例を示す。

【図1B】強制アイドル状態を与えるためのシステムの別の実施形態を示す。

【図2】強制アイドル状態を与えるシステムの一実施形態を示す。

【図3A】データ処理システムの電力動作点の一実施形態を示す図である。

【図3B】電源電圧に対する漏洩電力の依存性を示す図である。

【図4】本発明の一実施形態によりデータ処理システムが動作を続ける間にそのシステムをアイドル状態へ強制するところを示す図である。

10

20

30

40

50

【図5A】本発明の一実施形態によりデータ処理システムが動作を続ける間にそのシステムをアイドル状態へ強制するところを示す図である。

【図5B】本発明の別の実施形態によりデータ処理システムが動作を続ける間にそのシステムをアイドル状態へ強制するところを示す図である。

【図6】アイドル状態に関する情報を含むテーブルの一実施形態を示す。

【図7】データ処理システムをアイドル状態へ強制する方法の一実施形態のフローチャートである。

【図8】データ処理システムをアイドル状態へ強制する方法の一実施形態のフローチャートである。

【図9】データ処理システムを制約パラメータに基づいてアイドル状態へ強制する方法の一実施形態のフローチャートである。

10

【図10】ここに開示する幾つかの実施形態に使用される電力使用バジェットをダイナミックに決定する方法を示す。

【図11】ここに開示する幾つかの実施形態に使用される電力使用のシナリオを示す。

【図12】データ処理システムの電力をターゲット電力へ管理する方法の一実施形態のフローチャートである。

【図13】強制アイドルをもちたずに動作電力点を上げる方法の一実施形態のフローチャートである。

【図14】強制アイドルを含む動作電力点を上げる方法1400の一実施形態のフローチャートである。

20

【図15】強制アイドルをもちたずに動作電力点を下げる方法の一実施形態のフローチャートである。

【図16】強制アイドルを含む動作電力点を下げる方法の一実施形態のフローチャートである。

【図17】データ処理システムのための強制アイドル状態を与える方法の一実施形態のフローチャートである。

【図18】強制アイドル状態からスイッチする方法の一実施形態のフローチャートである。

【図19】強制アイドル状態を与える方法の一実施形態のフローチャートである。

【発明を実施するための形態】

30

【0018】

本発明の種々の実施形態及び態様を、添付図面を参照して以下に詳細に説明する。以下の説明及び添付図面は、本発明を単に例示するもので、本発明をそれに限定するものではない。本発明の種々の実施形態を完全に理解するために、多数の特定の細部について述べる。しかしながら、当業者であれば、本発明の実施形態は、これら特定の細部なしに実施されてもよいことが明らかであろう。他の点では、本発明の実施形態を不明瞭にしないために、良く知られた構造及び装置は、詳細に示さずに、ブロック図の形態で示す。

【0019】

明細書において「一実施形態」又は「実施形態」という表現は、その実施形態に関連して説明する特定の特徴、構造又は特性が、本発明の少なくとも1つの実施形態に包含されることを意味する。明細書の種々の場所に「一実施形態では」の句が現れるときは、必ずしも同じ実施形態を指していない。

40

【0020】

特に指示のない限り、この説明全体にわたり、「処理」又は「コンピューティング」又は「計算」又は「決定」又は「表示」等の用語を使用する説明は、コンピュータシステムのレジスタ及びメモリ内の物理的（電子的）量として表されたデータを、コンピュータシステムメモリ又はレジスタ或いは他のそのような情報記憶、伝送又は表示装置内の物理的量として同様に表された他のデータへと操作及び変換するデータ処理システム又は同様の電子的コンピューティング装置のアクション及び処理を指す。

【0021】

50

本発明の実施形態は、ここに述べるオペレーションの1つ以上を遂行するための装置に係る。この装置は、要求される目的のために特別に構成されてもよいし、或いはコンピュータに記憶されたコンピュータプログラムにより選択的にアクチベートされ又は再構成される汎用コンピュータを備えてもよい。このようなコンピュータプログラムは、マシン（例えば、コンピュータ）読み取り可能な記憶媒体、例えば、これに限定されないが、フロッピーディスク、光学ディスク、CD-ROM及び磁気-光学ディスクを含む任意の形式のディスク、リードオンリメモリ（ROM）、ランダムアクセスメモリ（RAM）、消去可能なプログラマブルROM（EPROM）、電氣的に消去可能なプログラマブルROM（EEPROM）、磁気又は光学カード、或いは電子的インストラクションを記憶するのに適した任意の形式のメディアに記憶することができ、これらは、各々、バスに結合される。

10

【0022】

マシン読み取り可能なメディアは、マシン（例えば、コンピュータ）により読み取り可能な形態で情報を記憶又は伝達するためのメカニズムを含む。例えば、マシン読み取り可能なメディアは、リードオンリメモリ（ROM）、ランダムアクセスメモリ（RAM）、磁気ディスク記憶メディア、光学的記憶メディア、フラッシュメモリ装置、電氣的、光学的、音響的又は他の形式のメディアを含む。

【0023】

ここに述べるアルゴリズムやディスプレイは、特定のコンピュータ又は他の装置に固有に関連したものではない。種々の汎用システムは、ここに述べる技術によりプログラムと

20

【0024】

更に、本発明の実施形態は、特定のプログラミング言語を参照して説明しない。ここに述べる本発明の実施形態の教示を具現化するのに種々のプログラミング言語を使用できることが明らかであろう。

【0025】

本発明の多数の方法は、従来の汎用コンピュータシステムのようなデジタル処理システムで遂行することができる。コンピュータシステムは、例えば、カリフォルニア州クパチノに所在するアップル社により製造されるエントリーレベルのMac mini™及び消費者レベルのiMac™デスクトップモデル、ワークステーションレベルのMac Pro™タワー、並びにMac Book™及びMac Book Pro™ラップトップコンピュータでよい。ここに述べる方法から、小型のシステム（例えば、非常に薄いラップトップコンピュータ）が有利である。1つの機能のみを遂行するよう設計され又はプログラムされた特殊目的のコンピュータ、又はセルラー電話のような消費者向け電子装置も、ここに述べる方法を遂行することができる。

30

【0026】

図1Aは、強制アイドル状態を与えるのに使用できる典型的なコンピュータシステムの一例を示す。図1Aは、コンピュータシステムの種々のコンポーネントを示しているが、コンポーネントを相互接続する特定のアーキテクチャー又は方法を表すことを意図していない点に注意されたい。というのは、このような詳細は、本発明と密接な関係がないからである。又、より少数のコンポーネント、又はおそらく、より多数のコンポーネントを有するネットワークコンピュータ及び他のデータ処理システムも、本発明に使用することも明らかであろう。図1Aのコンピュータシステムは、例えば、Apple Macintosh（登録商標）コンピュータでよい。

40

【0027】

図1Aに示すように、データ処理システムの形態のコンピュータシステム100は、マイクロプロセッサ103、ROM107、揮発性RAM105及び不揮発性メモリ106に結合されたバス102を備えている。例えば、モトローラ社又はIBMからのG3、G

50

4又はG5マイクロプロセッサ、或いはインテルからのマイクロプロセッサであるマイクロプロセッサ103は、例えば、図1Aに示すように、キャッシュメモリ104に結合される。バス102は、これら種々のコンポーネントと一緒に相互接続すると共に、コンポーネント103、107、105及び106をディスプレイコントローラ及びディスプレイ装置108へ、及び入力/出力(I/O)装置のような周辺装置へ相互接続し、入力/出力装置は、マウス、キーボード、モデム、ネットワークインターフェイス、プリンタ、スキャナ、ビデオカメラ、及び良く知られた他の装置でよい。典型的に、入力/出力装置110は、入力/出力コントローラ109を経てシステムに結合される。揮発性RAM105は、典型的に、ダイナミックRAM(DRAM)として実施され、これは、メモリ内のデータをリフレッシュ又は維持するのに常時電力を必要とする。不揮発性メモリ106は、典型的に、磁気ハードドライブ又は磁気光学ドライブ又は光学ドライブ又はDVD RAM或いは他の形式のメモリシステムであり、これは、システムから電力が取り去られた後もデータを維持する。典型的に、不揮発性メモリは、ランダムアクセスメモリであるが、これは要求されない。図1Aは、不揮発性メモリが、データ処理システムの残りのコンポーネントに直結されたローカル装置であることを示しているが、本発明は、システムから離れた不揮発性メモリ、例えば、モデム又はイーサネットインターフェイスのようなネットワークインターフェイスを経てデータ処理システムに結合されたネットワーク記憶装置を使用できることが明らかであろう。バス102は、良く知られたように、種々のブリッジ、コントローラ及び/又はアダプタを通して互いに接続された1つ以上のバスを含む。一実施形態では、I/Oコントローラ109は、USB(ユニバーサルシリアルバス)周辺機器を制御するためのUSBアダプタ、及び/又はIEEE-1394周辺機器を制御するためのIEEE-1394バスアダプタを備えている。

【0028】

本発明の一実施形態では、電力使用量に対して性能を兼ね合せるように少なくとも幾つかのコンポーネントをアクティブに絞ることができる。例えば、マイクロプロセッサ103は、異なるコア電圧及び周波数設定を有する。一実施形態では、システム100は、絞り付きコンポーネント(1つ又は複数)及び絞りなしコンポーネント(1つ又は複数)を備えている。絞り付きコンポーネントは、そのコンポーネントが異なる電力/性能レベルで機能するところの異なる絞り設定(動作設定)を有する。例えば、プロセッサは、異なるコア電圧及びコア周波数で働くように絞ることができ、ディスクドライブは、異なるスピンドルレートで働くように絞ることができ、バスは、異なる周波数で絞ることができ、等々である。コンポーネントが、電力使用量に対して性能を兼ね合せるように絞られない場合は、コンポーネントは、絞りなしコンポーネントであると考えられる。データ処理システムの絞り付き及び絞りなしコンポーネントは、参考としてここに援用する2005年8月25日出願の米国特許出願第11/212,970号に詳細に説明されている。

【0029】

本発明の一実施形態では、システム100は、更に、I/Oコントローラ109(1つ又は複数)に結合された電力使用量センサ111(1つ又は複数)を備えている。このセンサ111は、1つ以上のハードウェア及び/又はソフトウェアコンポーネントを含む。一実施形態では、センサは、ハードウェアを使用して実施される。或いは又、少なくとも幾つかのセンサを、ソフトウェアを使用して実施することもできる。例えば、ソフトウェアモジュールを使用して、動作状態及びそれに対応する期間を決定し、動作状態に対する所定の電力消費レートから実際の電力使用量を計算することができる。これは、参考としてここに援用する2005年8月25日に出願された米国特許出願第11/212,970号、2006年1月5日に出願された米国特許出願第11/327,685号、2006年1月5日に出願された米国特許出願第11/327,275号、及び2006年1月5日に出願された米国特許出願第11/327,238号に更に詳細に説明されている。

【0030】

以下に詳細に述べるように、1つ以上のセンサを使用して、システム100の1つ以上の制約パラメータを監視することができる。制約パラメータは、例えば、システム100

10

20

30

40

50

に結合できるバッテリー（図示せず）の電力、温度、電流、負荷、又はその組合せでよい。システムの1つ以上の制約パラメータを監視して、中央処理ユニット（CPU）（例えば、マイクロプロセッサ103）及び/又はグラフィック処理ユニット（GPU）（例えば、ディスプレイコントローラ108のプロセッサ）の電力使用量を決定することができる。更に、1つ以上のセンサをCPU及び/又はGPU（図示せず）に直結することができる。

【0031】

一実施形態では、センサ111により実際の電力使用量が監視される。例えば、実際の電力使用量を周期的に測定して、電力使用量の履歴を決定することができる。電力使用量の履歴を使用して、ある平均化方法で電力使用量を決定することができる。一実施形態では、過去の電力使用量を知ることで、システムは、次の時間インターバル中の許容電力バジェットをダイナミックに決定することができ、これは、参考としてここに援用する2005年8月25日に出願された米国特許出願第11/212,970号に詳細に説明されている。

【0032】

本発明の一実施形態では、マイクロプロセッサ103は、キャッシュ104、ROM107、RAM105、及び/又は不揮発性メモリ106に記憶されたインストラクションに基づいて、以下に詳細に述べるように、電力使用量のバジェットをダイナミックに決めそしてシステム100をアイドル状態へ強制する。或いは又、システム100は、更に、以下に詳細に述べるように、キャッシュ104、ROM107、RAM105、不揮発性メモリ106に記憶された情報に基づいて、電力使用量のバジェットをダイナミックに決め、そしていつ、どのように、システムを強制アイドル状態へ強制するか決定するためのマイクロコントローラ（図示せず）を備えている。一実施形態では、データ処理システム100は、複数の中央処理ユニット（CPU）/マイクロプロセッサを備えている。

【0033】

この説明から、本発明の態様は、少なくとも一部分は、ソフトウェアで実施できることが明らかであろう。即ち、その技術は、ROM107、揮発性RAM105、不揮発性メモリ106、キャッシュ104、或いは他の記憶装置又はリモート記憶装置のようなメモリに含まれた一連のインストラクションを実行するマイクロプロセッサ又はマイクロコントローラのようなプロセッサにตอบสนองして、コンピュータシステム又は他のデータ処理システムにおいて実行することができる。種々の実施形態において、ハードウェア回路をソフトウェアインストラクションと組み合わせて使用し、本発明を実施することもできる。従って、その技術は、ハードウェア回路及びソフトウェアの特定の組合せに限定されず、又、データ処理システムにより実行されるインストラクションの特定のソースにも限定されない。更に、この説明全体を通じて、説明を簡略化するため、種々の機能及びオペレーションは、ソフトウェアコードにより遂行され又は生じさせられるものとして説明する。しかしながら、当業者に明らかなように、このような説明が意味するものは、マイクロプロセッサ103のようなプロセッサ又はマイクロコントローラによってコードを実行することから機能が生じることである。

【0034】

データ処理システムにより実行されたときにシステムが本発明の種々の方法を遂行するようにさせるソフトウェア及びデータを記憶するために、マシン読み取り可能なメディアを使用することができる。この実行可能なソフトウェア及びデータは、例えば、図1Aに示すように、ROM107、揮発性RAM105、不揮発性メモリ106及び/又はキャッシュ104を含む種々の場所に記憶される。このソフトウェア及び/又はデータの部分は、これら記憶装置のいずれに記憶されてもよい。

【0035】

従って、マシン読み取り可能なメディアは、マシン（例えば、コンピュータ、ネットワーク装置、パーソナルデジタルアシスタント、製造ツール、1つ以上のプロセッサのセットをもつ装置、等）によってアクセスできる形態で情報を与える（即ち、記憶及び/又は

10

20

30

40

50

送信する)メカニズムを含む。例えば、マシン読み取り可能なメディアは、記録可能/非記録可能なメディア(例えば、リードオンリメモリ(ROM)、ランダムアクセスメモリ(RAM)、磁気ディスク記憶メディア、光学的記憶メディア、フラッシュメモリ装置、等)を含む。

【0036】

本発明の方法は、専用ハードウェア(例えば、フィールドプログラマブルゲートアレイ又は特定用途向け集積回路)又は共有回路(例えば、マシン読み取り可能なメディアに記憶されたプログラムインスタレーションの制御のもとにあるマイクロプロセッサ又はマイクロコントローラ)を使用して実施することができる。又、本発明の方法は、図1Aのシステム100のようなデータ処理システムで実行するためのコンピュータインスタレーションとして実施することもできる。

10

【0037】

図1Bは、強制アイドル状態を与えるためのシステム120の別の実施形態を示す。このシステム120は、複数のサブシステムを有する。一実施形態では、複数のサブシステムは、プロセッサ、例えば、CPU、GPU、マイクロコントローラ、等を含む。図1Bに示すように、システム120は、サブシステム121、例えば、CPUと、サブシステム122、例えば、ディスプレイ装置に結合されるGPUと、1つ以上のサブシステム129、例えば、1つ以上のI/O装置に結合される1つ以上のI/Oコントローラと、バス126に結合されるマイクロ紺とロー127とを備えている。更に、システム120は、揮発性RAM124と、不揮発性メモリ130、例えば、ハードドライブと、ROM123と、バス126に結合されたサブシステム121に結合されたキャッシュメモリ125とを備えている。

20

【0038】

少なくとも各サブシステムのサブセットにより使用される電力は、例えば、マイクロコントローラ127のようなマイクロコントローラによって制御され、そして各サブシステムにより使用される最大電力は、平均化期間にわたり全システムのダイナミック電力履歴により決定され、これは、参考としてここに援用する2005年8月25日に出願された米国特許出願第11/212,970号に詳細に説明されている。このように電力を制御することで、少なくともある環境において高性能のオペレーションを行うことができる。即ち、サブシステムは、平均化期間中に著しく低電力のオペレーション、例えば、アイドル時間がある場合には、実質的に高電力のバーストで動作することができ、これは、参考としてここに援用する2005年8月25日に出願された米国特許出願第11/212,970号に詳細に説明されている。

30

【0039】

一実施形態では、システムの電力が、負荷プロフィールに基づいてサブシステム間で再分配され、これは、参考としてここに援用する2006年1月5日に出願された米国特許出願第11/327,685号、2006年1月5日に出願された米国特許出願第11/327,275号、及び2006年1月5日に出願された米国特許出願第11/327,238号に詳細に説明されている。

【0040】

図1Bに示すように、1つ以上のセンサ128がサブシステム121、122、129及びマイクロコントローラ127に結合されている。これらセンサを使用して、電力、温度、電流、バッテリー負荷又はその組合せのような1つ以上の制約パラメータを監視、測定及び/又は推定し、ある周波数及びある電圧で動作する1つ以上のサブシステムによる実際の電力使用量を決定する。センサ128は、次いで、決定された電力使用量の値をマイクロコントローラ127に与え、このマイクロコントローラは、以下に詳細に述べるように、1つ以上の感知されたパラメータに基づいて、システム及び/又はサブシステムをアイドル状態へ強制することができる。プロセッサ、マイクロコントローラ、バス、I/Oコントローラ、I/O装置、メモリ、センサを含むシステム120のコンポーネントは、図1Aを参照して詳細に上述した。一実施形態では、以下に詳細に述べるように、いつ、

40

50

どのように、システム及び/又はサブシステムをアイドル状態へ強制するかに関する情報を含む1つ以上のルックアップテーブルがメモリ123、124及び125のいずれか、又はマイクロコントローラ127のメモリ内に記憶される。一実施形態では、マイクロコントローラ127が、図4-19を参照して以下に述べる方法を遂行する。別の実施形態では、マイクロコントローラ127ではなく、サブシステム121が、図4-19を参照して以下に述べる方法を遂行する。更に別の実施形態では、サブシステム121及びマイクロコントローラ127が、一緒に、図4-19を参照して以下に述べる方法を遂行する。

【0041】

図2は、強制アイドル状態を与えるシステムの一実施形態を示す。図2に示すように、システム200は、サブシステムA201、例えば、CPUと、サブシステムB202、例えば、ディスプレイ装置と結合されたGPUと、サブシステムC204、例えば、メモリと、サブシステムD205、例えば、マイクロプロセッサと、1つ以上のサブシステムN203、例えば、1つ以上のI/O装置に結合された1つ以上のI/Oコントローラと、相互接続部206、例えば、バスに結合された電力マネージャ208、例えば、マイクロコントローラ、システムマネジメントコントローラ(SMC)と、を備えている。サブシステムC204は、揮発性RAM、不揮発性メモリ、例えば、ハードドライブ、及び/又はROMである。1つ以上の測定装置207、例えば、図1A及び1Bを参照して上述した1つ以上のセンサは、図2に示すように、サブシステム201-205及び電力マネージャ208に結合される。図4-19を参照して以下に述べるように、いつ、どのように、強制アイドル状態に入るかの情報を含む1つ以上のルックアップテーブルを備えた電力ルックアップテーブル209が、図2に示すように、電力マネージャ208に結合される。プロセッサ、マイクロコントローラ、バス、I/Oコントローラ、I/O装置、メモリ、センサを含むシステム200のコンポーネントは、図1A及び1Bを参照して詳細に上述した。一実施形態では、コンピュータシステムの種々の性能設定に対応する1つ以上の電力ルックアップテーブルがサブシステム201により発生され(又は設計及び/又は製造プロセスにおいてテスト装置により発生され)、そしてメモリ204に記憶され、及び/又は電力マネージャ208内に配置されたメモリに記憶される。コンピュータシステムの種々の性能設定を含む1つ以上の電力ルックアップテーブルは、参考としてここに援用する2005年8月25日に出願された米国特許出願第11/212,970号、2006年1月5日に出願された米国特許出願第11/327,685号、2006年1月5日に出願された米国特許出願第11/327,275号、及び2006年1月5日に出願された米国特許出願第11/327,238号に詳細に説明されたように使用することができる。一実施形態では、電力マネージャ208が、図4-19を参照して以下に述べる方法を遂行する。別の実施形態では、サブシステム201が、図4-19を参照して以下に述べる方法を遂行する。

【0042】

図3Aは、データ処理システムの電力動作点の一実施形態を示す図である。例えば、データ処理システムは、図1A、1B及び2に示すデータ処理システムのいずれかである。図3Aに示すように、データ処理システムの電力動作点、例えば、電力動作点301-304は、データ処理システムの一対の動作周波数及び電圧に対応する。動作周波数及び電圧は、例えば、データ処理システムのマイクロプロセッサのコア電圧及び周波数である。図3Aに示すように、最も高い電力動作点、例えば、動作点 P_H (302)は、データ処理システムにより消費される最大電力を表す。データ処理システムにより消費される最大電力は、電力、温度、電流、バッテリー負荷、等の1つ以上のシステム制約パラメータに基づいて決定される。最大電力動作点 P_H (302)は、一対の最大動作周波数(f_H)及び電圧(V_H)に対応する。図3Aに示すように、中間電力動作点、例えば、動作点 P_N (303)は、データ処理システムによって消費される中間電力を表す。この中間電力動作点 P_N (303)は、一対の中間動作周波数(f_N)及び電圧(V_N)に対応する。典型的に、データ処理システムの動作周波数は、データ処理システムの電力を、最小(最低)動作

10

20

30

40

50

電圧 V_L により定義されたものより低い電力状態へ減少する必要がある場合には、下げられる。データ処理システムの動作周波数 (f_N) は、比 X で下げられる。但し、 X は、1 未満である。例えば、最低電圧における回路の動作周波数 (f_N) が 1 GHz である場合には、 $X = 20\%$ で下げると、動作周波数が 800 MHz へと変化する (第 1 のケース)。これは、ダイナミック電力を 20% だけ下げるという正味作用を有するが、漏洩電力には影響がない。

【0043】

データ処理システムの最小電力効率動作点は、データ処理システムが最低電圧で動作されるときに設計通りに振舞い続けるところの最低電圧及び最高周波数により決定される。この最小電力効率動作点、例えば、最低 (最小) 動作電圧 (V_L) 及び対応最高 (最大) 動作周波数 (F_L) に対応する動作点 $P(301_L)$ は、典型的に、低周波数モード (LFM) と称される。典型的に、最低動作電圧 V_L は、数百ミリボルト以下である。典型的に、データ処理システムは、管理可能な電力を最小電力動作点、例えば、 $P_L(301)$ へ減少するだけである。というのは、データ処理システムが、この点より低い実際上の動作点をもたないからである。即ち、データ処理システムが既に最小電圧にあるので、唯一の別の仕方は、動作周波数を下げることであるが、これは、効率が悪く、機能しない。

【0044】

典型的に、データ処理システムが遂行すべきタスクをもたないときに電力を節約するために、データ処理システムは、クロックを完全に停止する (ゼロ周波数)。これは、ダイナミック電力をゼロへ下げるように作用する。クロックを停止するのに加えて、データ処理システムは、減少電圧レベルへ移行する。これは、漏洩電圧 (P l e a k) と電源電圧との間の関係を示す図 3 B に示されたように、漏洩電力を指数関数的に下げるように作用する。この動作点が、典型的に、アイドル状態と称される。

【0045】

ここに述べる少なくとも幾つかの実施形態では、以下に詳細に述べる図 1 8 及び 1 9 に示すように実際のアイドル時間とターゲットアイドル時間との比較に基づき (実行すべきタスク、例えば、実行を待機しているソフトウェアインスタレーションがあっても) アイドル状態を強制するインテリジェントに判断される強制アイドルリングを使用することにより、システムを最小電力動作点 (例えば、 $P_L(301)$) より低く動作させることができ、即ち、この強制アイドルリングは、アイドル状態を強制すべきでないことが比較により示されるとき (例えば、既に十分なアイドル時間があつたとき) があるので、インテリジェントである。

【0046】

一実施形態では、最小電力動作点でデータ処理システムの動作を続け、そして動作時間 (例えば、クロックの周期) のあるパーセンテージ (例えば、20%) の間、データ処理システムをアイドル状態へ強制することにより、最小電力動作点より低い付加的な動作点が生成される。20% 強制アイドル (20% の時間、システムがアイドルへ強制される) での最小動作点の有効電力は、最小動作点の電力の 0.8 倍と、アイドル状態の電力の 0.2 倍との和である。アイドル状態の電力は非常に低いので、インテリジェントに判断される強制アイドルリングでのこの新たな動作点は、電力が最小動作点より低い点を表す。

【0047】

一実施形態では、データ処理システムの任意の電力動作点において強制アイドル状態が与えられる。例えば、強制アイドル状態は、電力動作点 301、302 及び 303 のいずれでも与えられ、これらの強制アイドル状態は、ある実施形態において有用な中間点を生成する。

【0048】

強制アイドルスキームを実施する際には多数の重要な事柄がある。あるソフトウェアタスク (例えば、マルチメディア再生) は、リアルタイム応答を要求し、遅延が生じる余裕がない。多数のハードウェア装置は、そのソフトウェアドライバが固定の待ち時間内にそれらに応答することを要求し、さもなければ、間違った動作が生じ得る。あるソフトウェ

10

20

30

40

50

アスレッド、例えば、リアルタイムタスク、割り込みは、強制アイドルリングを受けることができない。強制アイドルを適切に実施するには、このような問題を考慮する必要がある（が、実施されるシステムのニーズに基づく要件ではない）。一実施形態では、オペレーティングシステム（OS）カーネルは、例えば、どのスレッドをオフに保持することができ、及びどれが強制アイドル設定とは独立して中間動作を要求するかを追跡する。このカーネルは、リアルタイムスレッドの存在中に長期間平均化強制アイドルパーセンテージが維持されることを保証する役割を果たす。一実施形態では、カーネルのスケジューラが、データ処理システムで実行される全てのプロセス/スレッドにおいて強制アイドルリングを遂行する。一実施形態では、オペレーティングシステム（OS）スケジューラメカニズムを使用して、強制アイドルリングが与えられる。

10

【0049】

図4は、本発明の一実施形態によりデータ処理システムが動作を続ける間にそのシステムをアイドル状態へと強制するところを示す図である。図4に示すように、データ処理システムは、時間 T_3 （401）のような動作時間のうちの部分 T_1 （402）のような第2部分において完全（例えば、100%）動作状態 S_1 （407）で動作を続ける間に、時間 T_3 （401）のような動作時間のうちの部分 T_2 （403）のような第1部分においてアイドル状態 S_2 （406）に入るよう強制される。一実施形態では、データ処理システムは、対応動作電圧について許された動作周波数において動作状態 S_1 （407）で動作を続ける。一実施形態では、データ処理システムは、最低電圧において許された最大周波数において動作状態 S_1 （407）で動作を続ける間にアイドル状態に入るように強制される。図4に示すように、データ処理システムは、時間 t_1 、 t_2 、 t_3 及び t_4 にアイドル状態に入るように強制される。

20

【0050】

図5Aは、本発明の一実施形態によりデータ処理システムが動作を続ける間にそのシステムをアイドル状態へ強制するところを示す図である。図5Aに示すように、このシステムは、1つ以上の制約パラメータに基づくある動作周波数及び電圧において時間 T_1 の部分502のような時間の別の部分中に動作を続ける間に、時間 T_1 （506）の部分504のような時間の一部分中、アイドル状態へと強制される。一実施形態では、時間 T_1 は、データ処理システムのクロック周期（例えば、 $T \sim 1/f$ ）である。一実施形態では、アイドル状態は、システムがインストラクションを実行するのを防止する。一実施形態では、システムがアイドル状態に入ると、クロックが停止される（動作周波数がゼロとなる）。図5Aに示すように、システムをアイドル状態に強制するための変調のレートが一定に維持されて、システムがアイドル状態において費やす時間の部分及びシステムが完全動作状態において費やす時間の部分が実質的に同一に保たれるようにする。

30

【0051】

図5Bは、本発明の別の実施形態によりデータ処理システムが動作を続ける間にそのシステムをアイドル状態へ強制するところを示す図である。図5Bに示すように、システムが強制アイドル状態にある間に、時間 t_1 に割り込み1（508）が受け取られる。図5Bに示すように、システムは、割り込み1に回答して、ある周波数及び電圧において完全（例えば、100%）動作状態で動作するようにスイッチバックされる。一実施形態において、割り込み1に回答してアイドル状態から完全動作状態へスイッチすることは、以下で詳細に述べるように、実際のアイドル時間及びターゲットアイドル時間に基づいて遂行される。割り込み1に回答した後に、システムは、強制アイドル状態へスイッチバックされる。図5Bに示すように、システムは、アイドル時間512の間、強制アイドル状態に保たれる。一実施形態では、アイドル時間512は、システムの制約パラメータと、割り込み1（時間510）に回答する完全動作状態においてシステムがどれほどの時間を費やしたかに基づいて決定される。図5Bに示すように、システムがアイドル状態にある間に時間 t_2 において割り込み2が受け取られる。システムは、割り込み2に回答して完全（例えば、100%）動作状態で動作するようにスイッチバックされる。図5Bに示すように、システムは、時間518の間、完全動作状態に保たれる。一実施形態では、時間51

40

50

8 は、システムの制約パラメータ及び累積アイドル時間量に基づいて決定される。一実施形態では、累積アイドル時間は、データ処理システムの1つ以上のクロック周期にわたって決定される。図5Bに示すように、割り込みに対応した後、システムは、時間520の間、アイドル状態へ戻るよう強制され、次いで、以下に述べるようにシステム制約パラメータ及び累積アイドル時間により決定できる時間522の間、完全動作状態へスイッチして動作する。即ち、システムは、システムの応答性にとって非常に重要な熱/電力制約に基づいて強制アイドル状態中にいつでもプライオリティの高いタスクを行うよう割り込みに対応することが許される。

【0052】

別の重要な事柄は、強制アイドルの変調のレートと、連続的な強制アイドル状態においてデータ処理システムが費やす最大時間である。(例えば、計算を実行するための)インストラクションの実行をイネーブル及びディスエイブルするための変調レートが速過ぎる場合には、強制アイドルループのオーバーヘッドを管理するのに著しい電力及び計算エネルギーが費やされる。インストラクションの実行をイネーブル及びディスエイブルするための変調レートが遅過ぎる場合には、高いアイドルパーセンテージにより、強制アイドル周期が実質的に長くなる。一実施形態では、以下に詳細に述べるように、低パーセンテージの強制アイドル周期が全て実質的に同じレートで実行されるように制御が行われる。一実施形態では、強制アイドルパーセンテージが、アイドル時間が希望の最大値であるスレッシュホールドに到達すると、以下に詳細に述べるように、最大アイドル時間を越えることがないようにアイドルレートが上がり始める。

【0053】

図7は、データ処理システムをアイドル状態へ強制する方法700の一実施形態のフローチャートである。この方法は、第1周波数及び第1電圧で動作するデータ処理システムの制約パラメータを監視することを含むオペレーション701で始まる。制約パラメータは、データ処理システムにより消費される電力、データ処理システムの温度、データ処理システムへ供給される電流、データ処理システムへ電力を供給するように結合されるバッテリーの負荷、等である。制約パラメータは、上述したように、1つ以上のセンサを使用して監視され、測定される。この方法700は、制約パラメータに基づいて、第2の周波数及び前記第1の電圧とは異なる(例えば、それより低い)第2の電圧でシステムが動作を続ける間に、システムをアイドル状態へ強制することを含むオペレーション702で続けられる。一実施形態では、データ処理システムをアイドル状態へ強制することは、インストラクションがシステムにより実行されるのを防止することを含む。一実施形態では、システムがアイドル状態にある期間が散在され、及び/又はシステムが高性能レベルで動作する期間とインターリーブされ、システムにより消費される平均電力が、システムの電力及び/又は熱的制約から決定される最大平均電力を越えないようにされる。即ち、強制アイドル状態のデューティサイクリングは、以下に詳細に述べるように、ユーザがそれらのマシンに何が生じるか知る必要がないようなレートで遂行される。一実施形態では、強制アイドル状態のデューティサイクリングは、完全に周波数ドメインにおいて遂行される。強制アイドルリングメカニズムは、データ処理システムの電力管理を、図3Aに示す P_L (301)のような最小電力動作点を更に越えて拡張する。

【0054】

図8は、データ処理システムをアイドル状態へ強制する方法800の一実施形態のフローチャートである。この方法は、第1周波数及び第1電圧で動作するデータ処理システムの制約パラメータ(例えば、実際の電力、温度、電流、バッテリー負荷、等の制約パラメータ、又はその組合せ)を監視することを含むオペレーション801で始まる。この方法は、制約パラメータが第1の制約パラメータスレッシュホールドより大きいかどうかを決定することを含むオペレーション802で続けられる。制約パラメータスレッシュホールドは、データ処理システムの仕様電力、温度、バッテリー負荷、電流に関連したものである。制約パラメータスレッシュホールドは、図1B及び2に示すサブシステムのようなデータ処理システムの複数のサブシステムに対して有効なワーストケースの値である。一実施形

10

20

30

40

50

態では、制約パラメータスレッシュホールドは、例えば、多数の測定サンプルの統計学的分布曲線から決定されたワーストケース電力、温度、電流又はバッテリー負荷の値である。一実施形態では、測定された制約パラメータ、例えば、実際の測定電力、温度、電流、バッテリー負荷、又はその組合せが制約パラメータスレッシュホールドと比較されて、測定された制約パラメータが第1の制約パラメータスレッシュホールド以上であるかどうか決定する。制約パラメータが第1の制約パラメータスレッシュホールド以上でない場合には、オペレーション803において、制約パラメータが第2の制約パラメータスレッシュホールド未満であるかどうか決定される。第2の制約パラメータスレッシュホールドは、第1の制約パラメータスレッシュホールドからヒステリシスを差し引くことにより決定される。制約パラメータが第2の制約パラメータスレッシュホールド未満である場合には、動作点（例えば、周波数、電圧）がオペレーション804において上げられ、次いで、方法800は、オペレーション801へ戻る。制約パラメータが第2の制約パラメータスレッシュホールド未満でない場合には、この方法は、オペレーション801へ戻る。制約パラメータが第1の制約パラメータスレッシュホールド以上である場合には、オペレーション806において、データ処理システムの第1動作電圧及び/又は第1動作周波数を更に下げられるかどうか決定される。次いで、第1動作電圧及び/又は第1動作周波数を更に下げられると決定された場合には、電力動作点（例えば、周波数及び/又は電圧）がオペレーション805において下げられ、次いで、方法800は、オペレーション801へ戻る。第1動作電圧が、図3Aに示す V_N のような中間動作電圧に対応し、及び/又は第1動作周波数が f_N のような中間動作電圧に対応する場合には、電圧及び/又は周波数を、例えば、最低動作周波数 f_L 及び/又は電圧 V_L へ下げることにより、電力動作点を下方へ移動することができる。第1動作周波数及び/又は第1動作電圧を下げられないと決定された場合には、オペレーション807において、第1動作周波数及び第1動作電圧でシステムの動作を続けながら、データ処理システムをアイドル状態へ強制することが行われる。一実施形態では、第1動作電圧が最小動作電圧であるかどうか決定される。一実施形態では、第1動作電圧が最小電圧であり、且つ監視された実際の制約パラメータが制約パラメータスレッシュホールドより大きい場合に、システムをアイドル状態へ強制する。一実施形態では、データ処理システムをアイドル状態へ強制することは、データ処理システムによりインストラクションが実行されるのを防止することを含む。一実施形態では、システムが最小電圧で動作せず、且つ監視された実際の制約パラメータが制約パラメータスレッシュホールドより大きい場合に、システムの動作点（例えば、周波数及び/又は電圧）が下げられる。

【0055】

一実施形態では、第1周波数及び第1電圧で動作するシステムに対するアイドル状態のパーセンテージが制約パラメータに基づいて決定される。例えば、アイドル状態のパーセンテージは、制約パラメータに基づいて減少又は増加される。

【0056】

図9は、制約パラメータに基づいてデータ処理システムをアイドル状態へ強制する方法900の一実施形態のフローチャートである。この方法900は、上述したように、データ処理システムの制約パラメータ（例えば、実際の使用電力、実際の温度、電流、バッテリー負荷、又はその組合せ）を監視することを含むオペレーション901で開始する。オペレーション902において、上述したように、制約パラメータが制約パラメータスレッシュホールド以上であるかどうかの決定がなされる。オペレーション904において、制約パラメータが制約パラメータスレッシュホールド以上である場合には、全動作時間に対する強制アイドル状態のパーセンテージ（一部分）が上げられる。制約パラメータが制約パラメータスレッシュホールド未満であると決定された場合には、オペレーション903において、強制アイドル状態のパーセンテージを任意に下げることができる。

【0057】

図4に戻ると、制約パラメータに基づいて、アイドル状態 T_2 の部分が T_2' （405）へ上げられ、そして完全動作状態 T_1 の部分が T_1' （404）へ下げられる。

10

20

30

40

50

【 0 0 5 8 】

図 6 は、アイドル状態に関する情報を含むテーブル 6 0 0 の一実施形態を示す。図 6 に示すように、テーブル 6 0 0 は、アイドル比、アイドルレート、及びアイドル時間、という列を含む。一実施形態では、低パーセンテージ（例えば 3 0 % まで）強制アイドル期間は、全て、同じレートで実行される。強制アイドルパーセンテージが、アイドル状態で費やされる時間（アイドル時間）が希望の最大値であるところのスレッシュホールドに到達すると、最大アイドル時間を越えないようにアイドルレートが上がり始める。図 6 に示すように、アイドル比が 3 0 以下であるときは、アイドルレートが 3 0 0 0 0 マイクロ秒の一定値に維持され、そしてアイドル比が増加するにつれてアイドル時間が増加される。図 6 に示すように、アイドル比が 3 0 より大きくなると、アイドルレートが高くなり、一方、アイドル時間は、1 0 0 0 0 マイクロ秒の一定値に保持される。

10

【 0 0 5 9 】

図 1 2 は、データ処理システムの電力をターゲット電力へと管理するための方法 1 2 2 0 の一実施形態のフローチャートである。この方法 1 2 2 0 は、1 2 0 0 で開始される。1 2 0 1 において、初期化が行われ、「積分エラー (Integral Error)」がゼロにセットされる（積分エラー = 0）。一実施形態では、積分エラーとは、データ処理システムの測定電力とターゲット電力との間の差として定義される。オペレーション 1 2 0 2 では、方法 1 2 2 0 は、データ処理システムの電力を測定するために次のサンプルインターバルを待機する。オペレーション 1 2 0 3 では、データ処理システムのターゲット電力及び測定電力が受け取られる。一実施形態では、電力は、上述したように、1 つ以上のセンサを使用してサンプル時間インターバル中に測定される。データ処理システムのターゲット電力は、上述したように、データ処理システムの 1 つ以上のシステム制約パラメータ及び希望の性能に基づいて計算される。オペレーション 1 2 0 4 において、サンプルインターバル中に測定された電力とデータ処理システムのターゲット電力との間の差（エラー）が決定される。オペレーション 1 2 0 5 では、累積エラー（積分エラー）が決定される。一実施形態では、サンプルインターバルにわたって累積された積分エラーが決定される。一実施形態では、データ処理システムの 1 つ以上のクロック周期にわたって累積された積分エラーが決定される。オペレーション 1 2 0 6 では、ある時間（例えば、1 つ以上のクロック周期、及び / 又はデータ処理システムのサンプルインターバル）にわたる積分電力（P I）が決定される。一実施形態では、P I は、次の式を使用して制御システム利得「G 項」をエラー及び積分エラーに適用することにより計算される。

20

30

$$P I = G p * Error + G i \text{ Integral} * Error \quad (1)$$

但し、G p は、サンプリングインターバルにわたって決定されるエラーに対する重み付けファクタに関連したものであり、そして G i は、積分エラーに対する重み付けファクタに関連したものである。オペレーション 1 2 0 7 において、積分電力（P I）が上限スレッシュホールド（+スレッシュホールド）より大きいかどうかの決定がなされる。P I が上限スレッシュホールドより大きい場合には、オペレーション 1 2 0 9 において、動作電力点が下げられる。P I が上限スレッシュホールド以下である場合には、オペレーション 1 2 0 8 において、P I が下限スレッシュホールドより小さいかどうかの決定がなされる。P I が下限スレッシュホールドより小さい場合には、オペレーション 1 2 1 0 において、動作電力点が上げられる。

40

【 0 0 6 0 】

図 1 5 は、強制アイドルを伴わずに動作電力点を下げる（1 5 0 1）ための方法 1 5 0 0 の一実施形態のフローチャートである。オペレーション 1 5 0 2 において、周波数及び / 又は電圧が最低（最小）レベルであるかどうか決定される。周波数及び / 又は電圧が最低レベルでない場合には、オペレーション 1 5 0 3 において、周波数及び / 又は電圧が下げられる。周波数及び / 又は電圧が最低レベルである場合には、方法 1 5 0 0 は、1 5 0 4 で終了となる。しかしながら、多くの状況においては、この最低レベルは、十分なものでなく、この最低レベルにおいて良好な性能を得るためにインテリジェントな強制アイドルリングを使用することができる。

50

【 0 0 6 1 】

図 1 6 は、強制アイドルを含む動作電力点を下げる (1 6 0 1) ための方法 1 6 0 0 の一実施形態のフローチャートである。オペレーション 1 6 0 2 において、周波数及び / 又は電圧が最低レベルであるかどうかの決定がなされる。周波数及び / 又は電圧が最低レベルでない場合には、オペレーション 1 6 0 3 において、周波数及び / 又は電圧が下げられる。周波数及び / 又は電圧が最低レベルである場合には、オペレーション 1 6 0 4 において、強制アイドルパーセンテージが最大アイドルパーセンテージレベルであるかどうかの決定がなされる。強制アイドルパーセンテージが最大アイドルパーセンテージレベルでない場合には、オペレーション 1 6 0 5 において、強制アイドルパーセンテージが上げられる。方法 1 6 0 0 は、1 6 0 6 において終了となる。

10

【 0 0 6 2 】

図 1 3 は、強制アイドルを伴わずに動作電力点を上げる (1 3 0 1) ための方法 1 3 0 0 の一実施形態のフローチャートである。オペレーション 1 3 0 3 において、周波数及び / 又は電圧が最高 (最大) レベルであるかどうかの決定がなされる。データ処理システムの周波数及び / 又は電圧が最大レベルでない場合には、この方法は、データ処理システムの周波数及び / 又は電圧を上げることを含むオペレーション 1 3 0 3 で続けられる。周波数及び / 又は電圧が最高レベルである場合には、方法 1 3 0 0 が終了となる。

【 0 0 6 3 】

図 1 4 は、強制アイドルを含む動作電力点を上げる (1 4 0 1) ための方法 1 4 0 0 の一実施形態のフローチャートである。オペレーション 1 4 0 2 において、強制アイドルパーセンテージが 0 % であるかどうかの決定がなされる。強制アイドルパーセンテージが 0 % でない場合には、オペレーション 1 4 0 3 において、強制アイドルパーセンテージが下げられる。強制アイドルパーセンテージが 0 % である場合には、オペレーション 1 4 0 4 において、周波数及び / 又は電圧が最高レベルであるかどうかの決定がなされる。周波数及び / 又は電圧が最高レベルでない場合には、オペレーション 1 4 0 5 において、周波数及び / 又は電圧が上げられる。この方法は、1 4 0 6 において終了となる。

20

【 0 0 6 4 】

図 1 7 は、データ処理システムに対して強制アイドル状態を与える方法 1 7 0 0 の一実施形態のフローチャートである。図 1 7 に示すように、この方法 1 7 0 0 は、上述したように、データ処理システムの 1 つ以上の制約パラメータを監視することを含むオペレーション 1 7 0 1 で始まる。この方法は、1 つ以上の制約パラメータに基づいて、データ処理システムを第 1 の時間部分中にアイドル状態へ強制する一方、システムを第 2 の時間部分中に動作できるようにすることを含むオペレーション 1 7 0 2 で続けられる。このように強制することは、ターゲットアイドル時間と実際のアイドル時間との間の比較に回答して行われる。

30

【 0 0 6 5 】

図 1 8 は、強制アイドル状態からスイッチするための方法 1 8 0 0 の一実施形態のフローチャートである。この方法 1 8 0 0 は、データ処理システムの 1 つ以上の制約パラメータに基づいてターゲット強制アイドル時間を決定することを含むオペレーション 1 8 0 1 で開始される。例えば、ターゲット強制アイドル時間は、動作期間 (例えば、データ処理システムのクロック周期) をアイドル比に乗算することにより決定される。一実施形態では、アイドル比は、上述したように、全動作時間に対するアイドル時間の一部分に関連している。一実施形態では、アイドル比は、システム電力 / 熱的制約及びシステム性能に基づいて決定される。この方法は、データ処理システムがアイドル状態において費やす実際の時間 (実際のアイドル時間) を監視することを含むオペレーション 1 8 0 2 で開始される。一実施形態では、実際のアイドル時間は、1 つ以上のセンサにより測定されて、システムのメモリに記憶され、システムの 1 つ以上のクロック周期にわたる累積アイドル時間が与えられる。一実施形態では、この累積アイドル時間は、システムの 1 つ以上のクロック周期にわたり決定される。

40

【 0 0 6 6 】

50

オペレーション 1803 において、実際のアイドル時間に基づいて累積アイドル時間が決定される。オペレーション 1804 において、累積アイドル時間がターゲットアイドル時間以上であるかどうかの決定がなされる。累積アイドル時間がターゲットアイドル時間以上である場合には、システムは、オペレーション 1805 において、ターゲットアイドル時間及び累積アイドル時間に基づいて、時間の一部分中に、アイドル状態から完全動作状態へスイッチすることが許される。一実施形態では、システムは、動作時間の一部分中にオペレーションを継続するようにアイドル状態からスイッチされる。一実施形態では、アイドル状態は、データ処理システムが、実行を待機しているソフトウェアインストラクションを実行することを防止する。又、一実施形態では、データ処理システムのメモリは、1 つ以上の制約パラメータに関連したターゲットアイドル時間を含む 1 つ以上のルックアップテーブルを記憶する。

10

【0067】

図 19 は、強制アイドル状態を与えるための方法 1900 の一実施形態のフローチャートである。この方法 1900 は、強制アイドル状態をスタートさせることを含む 1901 において開始される。オペレーション 1902 において、データ処理システムの実行が許される時間と強制アイドル時間との比（動作比）が 100 より小さいかどうか決定される。この動作比が 100 より小さい場合には、アイドルパーセンテージ（部分）がオペレーション 1903 において次の式を使用して決定される。

$$\max_idle = ((100 - \text{動作比}) * \text{周期}) / 100 \quad (2)$$

但し、周期は、システムの周波数を f とすれば、システムのクロック周期 $T = 1 / f$ を表す。

20

【0068】

次いで、オペレーション 1905 において、アイドルパーセンテージが最後のアイドル ($last_idle$) より大きいかどうかの決定がなされる。一実施形態では、最後のアイドルは、手前の時間、例えば、システムのクロック周期から決定される。 \max_idle が $last_idle$ より大きい場合には、オペレーション 1907 において、次の式に基づいて最後のアイドルを考慮することにより、累積アイドルが計算される。

$$\max_idle = \max_idle - last_idle \quad (3)$$

【0069】

\max_idle が $last_idle$ 以下である場合には、 \max_idle がオペレーション 1906 において 0 にセットされる。次いで、方法 1900 は、次の式に基づきデータ処理システムの動作を許すための周期の終わりを決定することを含むオペレーション 1908 を続ける。

30

$$period_end = now + Period \quad (4)$$

但し、“now” が、現在時間であり、“Period” は、クロック周期である。

【0070】

次いで、オペレーション 1909 において、ターゲットアイドル時間が次の式に基づいて決定される ($idle_goal$)。

$$idle_goal = accumulated_idle + maximum_idle \quad (5)$$

40

但し、“accumulated_idle” は、1 つ以上の手前の時間（例えば、クロック周期）から累積されるアイドル時間の合計量であり、そして“maximum_idle” は、最新のアイドル時間である。

【0071】

更に、オペレーション 1910 において、累積アイドルが $idle_goal$ より小さいかどうか決定される。累積アイドルが $idle_goal$ より小さい場合には、オペレーション 1914 において、プライオリティの高いスレッドのみが実行を許される。データ処理システム（例えば、CPU）は、オペレーション 1915 において、 \max_idle 時間までの間、アイドル状態へ強制される。一実施形態では、割り込みによりシステムがアイドル状態から退出させられる。累積アイドルは、データ処理システムが割り込み

50

を考慮して強制アイドル状態において費やす時間量について更新される。次いで、方法 1900 は、オペレーション 1910 へ戻る。累積アイドルが `idle_goal` 以上である場合には、オペレーション 1911 において、アイドルスタート時間が `accumulated_idle` であるようにセットされる。方法 1900 は、オペレーション 1908 で決定された `period_end` までスレッドの実行を許すことを含むオペレーション 1912 で続けられる。オペレーション 1913 において、`last_idle` は、次の式に基づいて決定される。

$last_idle = accumulated_idle - idle_start$ (6)
次いで、方法 1900 は、オペレーション 1902 へ戻る。

【0072】

図 18 及び 19 に示すインテリジェントな強制アイドルリングは、2005 年 8 月 25 日に出願された米国特許出願第 11/212,970 号、及び/又は 2006 年 1 月 5 日に出願された米国特許出願第 11/327,685 号に説明された 1 つ以上の電力及び/又は熱管理技術との組合せで遂行することができる。例えば、インテリジェントな強制アイドルリングを電力使用量の平均化と共に使用して、将来の時間インターバルに対する許容電力バジェットをダイナミックに決定することができ、図 10 及び 11 は、米国特許出願第 11/212,970 号からのもので、電力使用量の平均化を使用する実施形態に関連しており、これら実施形態及び図面は、その特許出願において詳細に説明されている。

【0073】

以上、本発明の特定の実施形態を説明した。本発明の広い精神及び範囲から逸脱せずに種々の変更がなされ得ることが明らかであろう。従って、明細書及び図面は、例示に過ぎず、それに限定されるものではない。

【符号の説明】

【0074】

- 100 : コンピュータシステム
- 102 : バス
- 103 : マイクロプロセッサ
- 104 : キャッシュメモリ
- 105 : 揮発性 RAM
- 106 : 不揮発性メモリ
- 107 : ROM
- 108 : ディスプレイコントローラ
- 109 : I/O コントローラ
- 110 : I/O 装置
- 111 : 電力使用量センサ
- 120 : システム
- 121 : サブシステム
- 122 : サブシステム
- 123 : ROM
- 124 : 揮発性 RAM
- 125 : キャッシュメモリ
- 126 : バス
- 127 : マイクロコントローラ
- 128 : センサ
- 129 : サブシステム
- 130 : 不揮発性メモリ
- 200 : システム
- 201 : サブシステム A
- 202 : サブシステム B
- 203 : サブシステム N

10

20

30

40

50

- 204 : サブシステム C
- 205 : サブシステム D
- 206 : 相互接続部
- 207 : 測定装置
- 208 : 電力マネージャー
- 209 : 電カルックアップテーブル

【図 1 A】

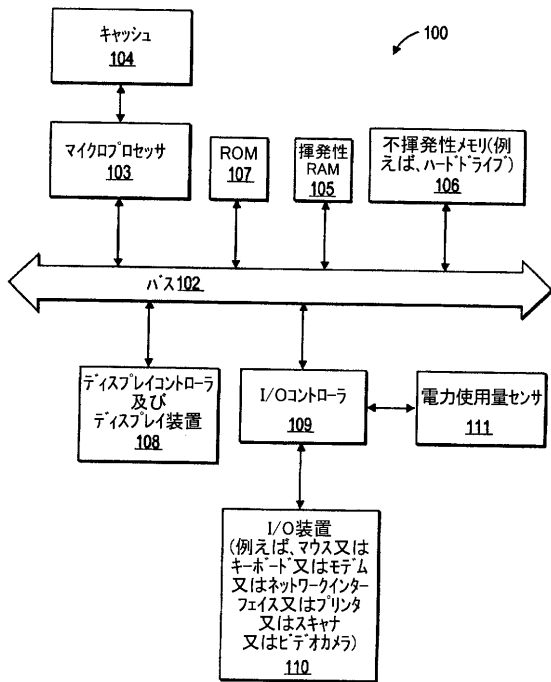


FIG. 1A

【図 1 B】

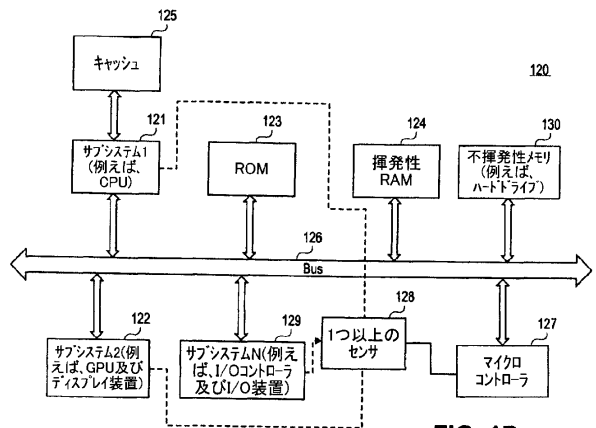


FIG. 1B

【図2】

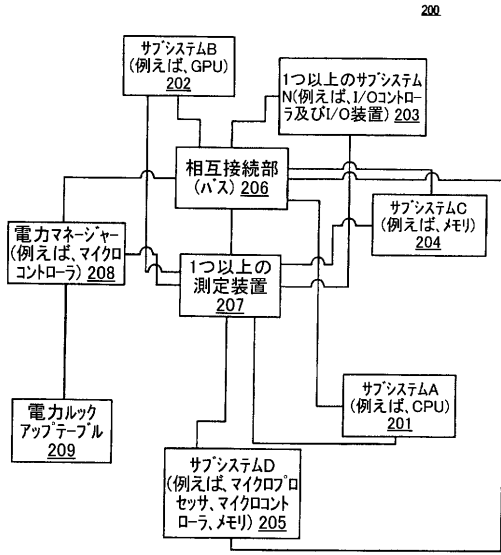


FIG. 2

【図3A】

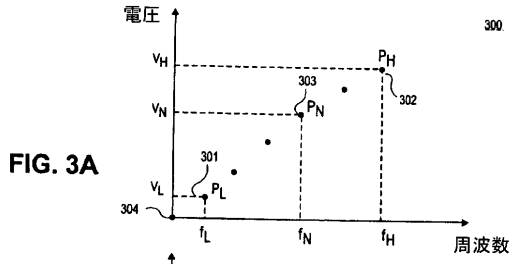


FIG. 3A

【図3B】

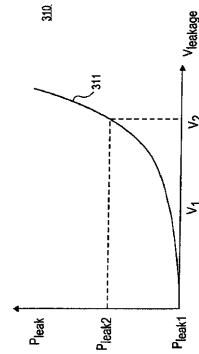


FIG. 3B

【図4】

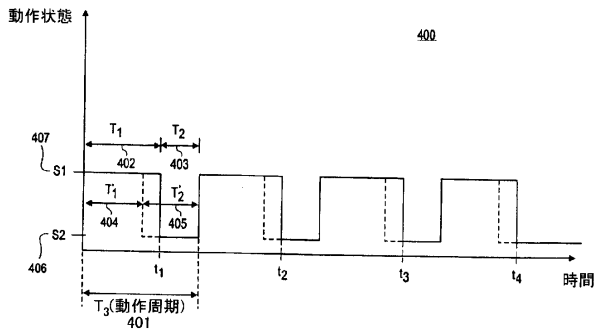


FIG. 4

【図5A】

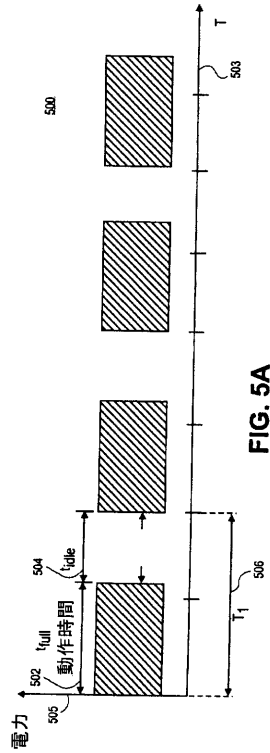


FIG. 5A

【図5B】

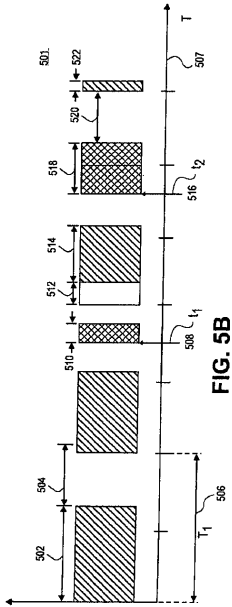


FIG. 5B

【図6】

テーブル1

601 アイドル比	603 アイドルレート	605 アイドル時間
0	30000マイクロ秒	0マイクロ秒
5	30000マイクロ秒	1500マイクロ秒
10	30000マイクロ秒	3000マイクロ秒
15	30000マイクロ秒	4500マイクロ秒
20	30000マイクロ秒	6000マイクロ秒
25	30000マイクロ秒	7500マイクロ秒
30	30000マイクロ秒	9000マイクロ秒
35	28571マイクロ秒	10000マイクロ秒
40	25000マイクロ秒	10000マイクロ秒
45	22222マイクロ秒	10000マイクロ秒
50	20000マイクロ秒	10000マイクロ秒
55	18181マイクロ秒	10000マイクロ秒
60	16666マイクロ秒	10000マイクロ秒
65	15384マイクロ秒	10000マイクロ秒

FIG. 6

【図7】

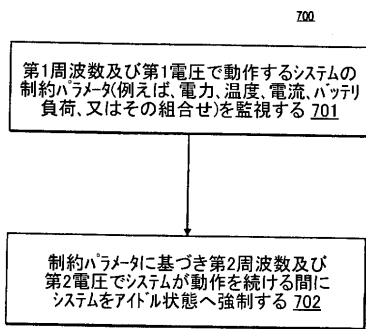


FIG. 7

【図8】

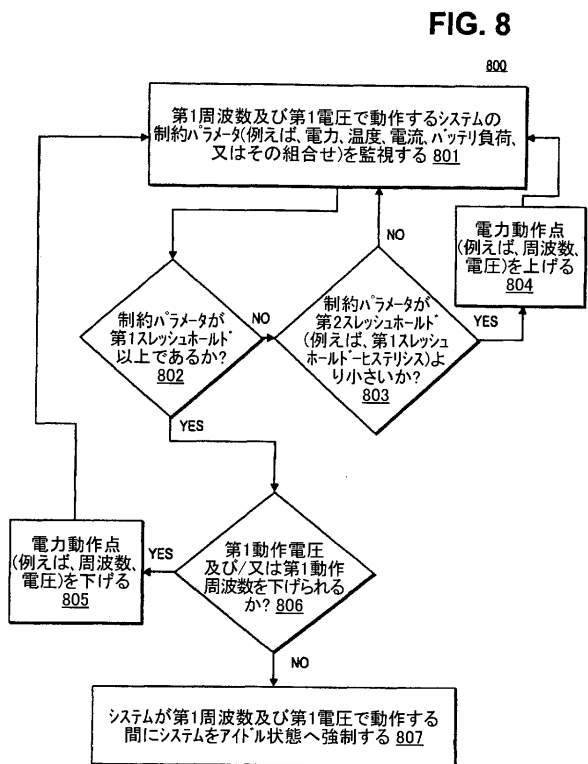
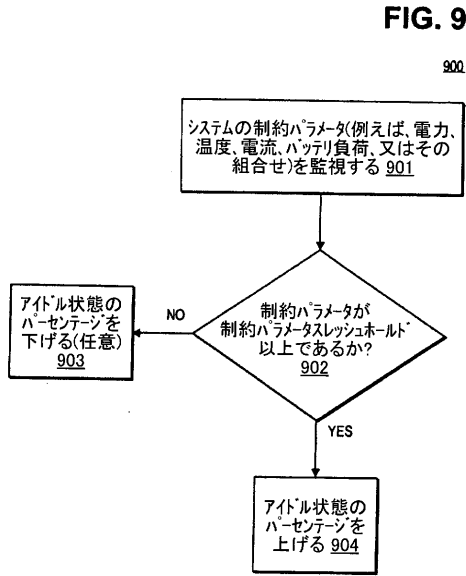


FIG. 8

【図9】



【図10】

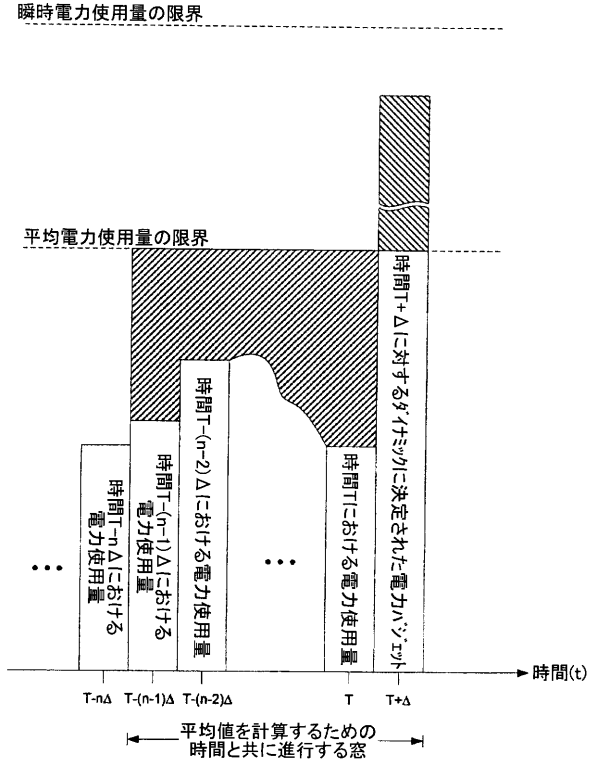


Fig. 10

【図11】

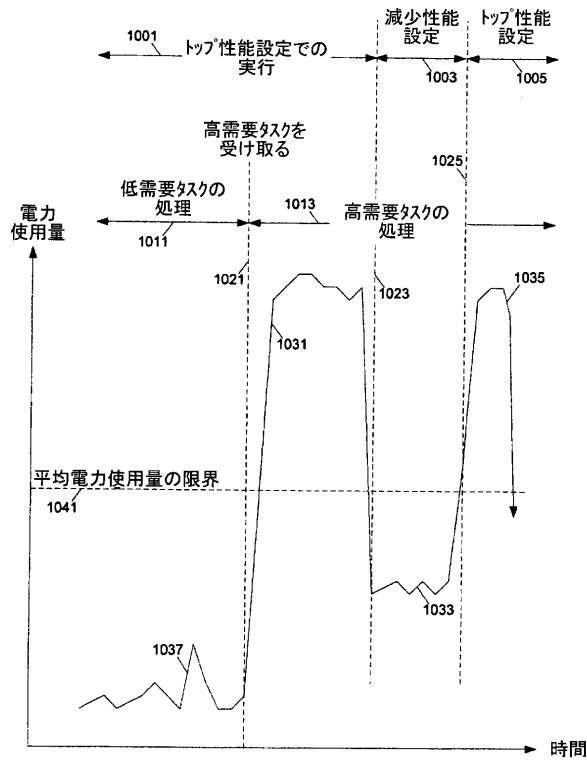


Fig. 11

【図12】

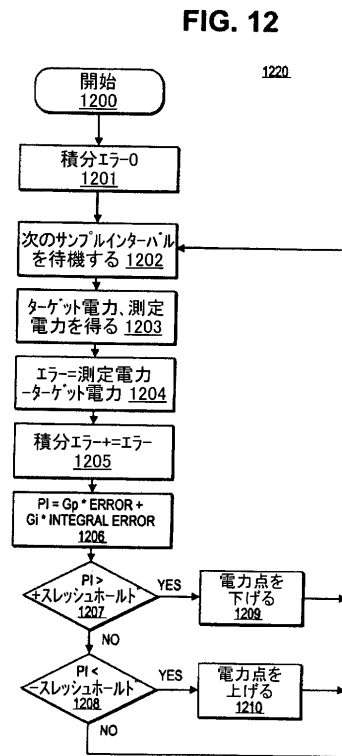
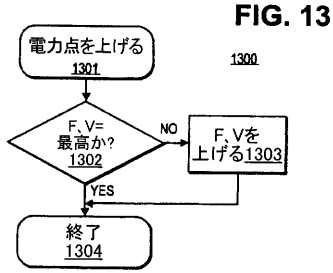
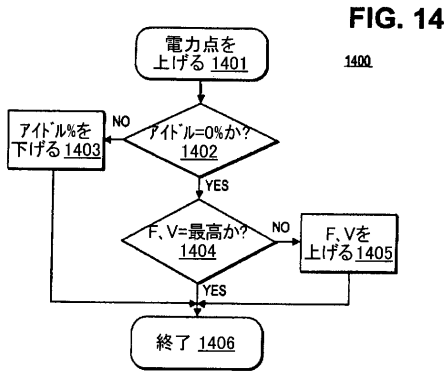


FIG. 12

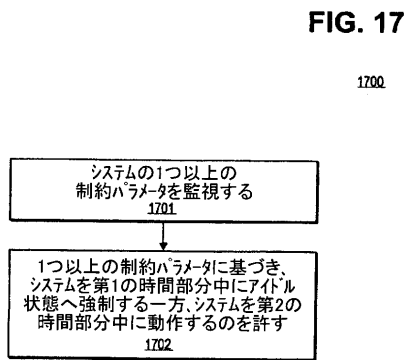
【図13】



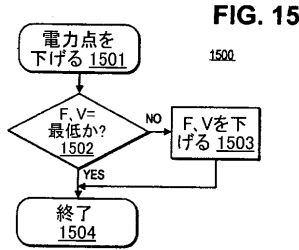
【図14】



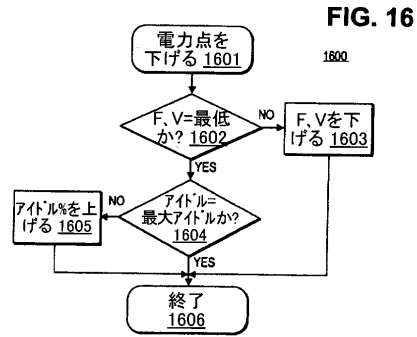
【図17】



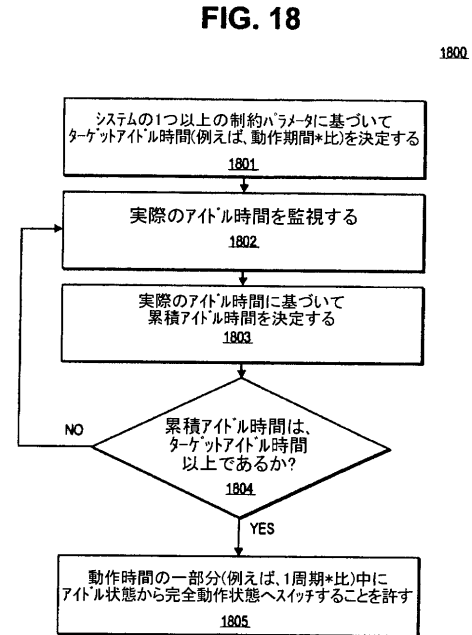
【図15】



【図16】

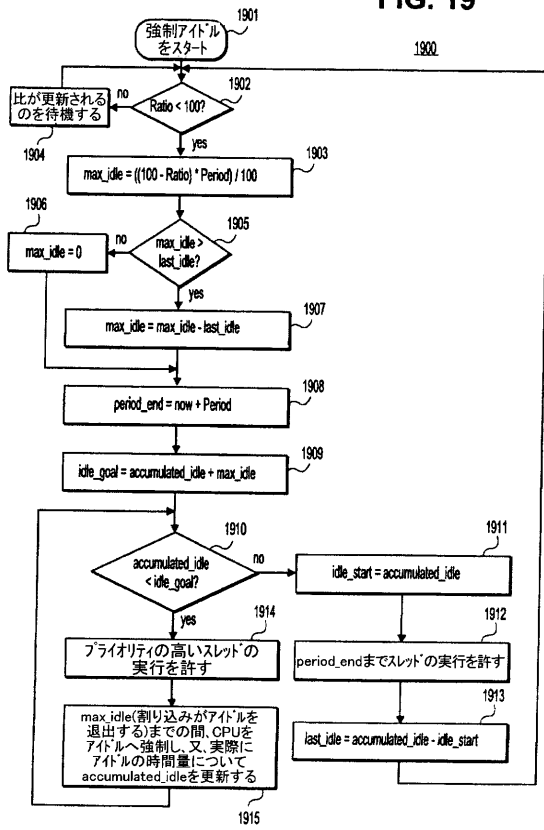


【図18】



【 図 19 】

FIG. 19



フロントページの続き

- (72)発明者 ソトメイヤー ガイ ジー ジュニア
アメリカ合衆国 カリフォルニア州 9 5 1 4 8 サン ホセ アルト コート 2 5 2 7
- (72)発明者 コックス キース
アメリカ合衆国 カリフォルニア州 9 5 0 0 8 キャンベル コリーン ウェイ 1 2 3 4
- (72)発明者 コンロイ ディヴィッド ジー
アメリカ合衆国 カリフォルニア州 9 4 0 1 8 エル グラナダ サン カーロス アベニュー
1 0 7 1
- (72)発明者 カルバート マイケル
アメリカ合衆国 カリフォルニア州 9 5 0 3 0 モンテ セレノ ヒルビュー ドライヴ 1
8 5 0 0

合議体

審判長 小曳 満昭
審判官 山田 正文
審判官 千葉 輝久

- (56)参考文献 特開2002-163038(JP,A)
国際公開第2006/019973(WO,A1)
特開2003-295986(JP,A)
国際公開第2007/069486(WO,A1)
特開2004-326236(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G06F1/26-1/32