



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(45) 공고일자 2014년06월19일  
 (11) 등록번호 10-1410184  
 (24) 등록일자 2014년06월13일

- (51) 국제특허분류(Int. Cl.)  
*H04N 5/335* (2011.01) *H04N 9/07* (2006.01)  
 (21) 출원번호 10-2010-7017165  
 (22) 출원일자(국제) 2009년01월28일  
 심사청구일자 2012년02월01일  
 (85) 번역문제출일자 2010년07월30일  
 (65) 공개번호 10-2010-0135714  
 (43) 공개일자 2010년12월27일  
 (86) 국제출원번호 PCT/US2009/000548  
 (87) 국제공개번호 WO 2009/099540  
 국제공개일자 2009년08월13일  
 (30) 우선권주장  
 12/024,743 2008년02월01일 미국(US)

## (56) 선행기술조사문헌

US06714243 B1\*

JP2000270230 A\*

\*는 심사관에 의하여 인용된 문헌

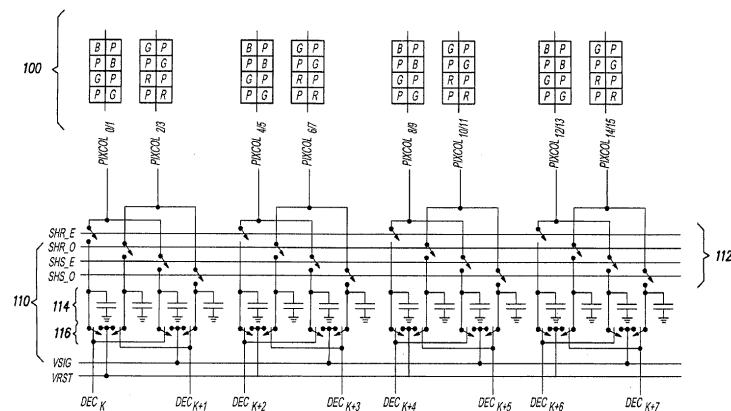
전체 청구항 수 : 총 19 항

심사관 : 김응권

## (54) 발명의 명칭 이미지 센서의 샘플링 및 판독

**(57) 요 약**

CMOS 이미지 센서 또는 다른 타입의 이미지 센서는 로우를 및 칼럼들로 배열되는 픽셀들의 어레이를 포함하고, 칼럼들은 각각이 공통 출력(공통 수직 출력 라인)을 공유하는 2개 이상의 칼럼들을 포함하는 그룹들로 분리된다. 이미지 센서는 픽셀 어레이의 칼럼들의 각 그룹에 대해, 대응하는 2개 이상의 칼럼 회로들의 세트를 포함하는 샘플링 및 판독 회로를 더 포함한다. 샘플링 및 판독 회로는 칼럼들의 각 그룹에 대한 공통 출력을 그 그룹과 연관된 칼럼 회로들 중 하나로 독립적으로 샘플링하며 그 그룹과 연관된 칼럼 회로들 중 또 하나로 이전에 샘플링 된 칼럼들의 각 그룹에 대한 공통 출력을 판독하도록 구성된다. 이미지 센서는 디지털 카메라 또는 다른 타입의 이미지 캡쳐 디바이스에서 구현될 수 있다.

**대 표 도**

## 특허청구의 범위

### 청구항 1

이미지 센서로서,

로우들 및 칼럼들로 배열된 픽셀들의 어레이 - 상기 칼럼들은, 각각이 복수의 칼럼들을 포함하고 공통 출력을 공유하는 그룹들로 분리됨 -; 및

상기 픽셀 어레이의 칼럼들의 각 그룹에 대해, 대응하는 복수의 칼럼 회로들을 포함하는 샘플링 및 판독 회로 - 상기 샘플링 및 판독 회로는, 칼럼들의 그룹들 중 주어진 하나에 대한 공통 출력을 주어진 그룹과 연관된 상기 복수의 칼럼 회로들 중 하나의 칼럼 회로로 독립적으로 샘플링하는 것을, 상기 주어진 그룹과 연관된 상기 복수의 칼럼 회로들 중 다른 칼럼 회로로 이전에 샘플링된 상기 주어진 그룹에 대한 공통 출력을 판독하는 것과 동시에 행하도록 구성됨 -

를 포함하는 이미지 센서.

### 청구항 2

제1항에 있어서, 상기 이미지 센서는 CMOS 이미지 센서를 포함하는 이미지 센서.

### 청구항 3

제1항에 있어서, 각 그룹에 대한 상기 복수의 칼럼 회로들은 상기 픽셀 어레이의 제1 측 상에 배열된 제1 칼럼 회로, 및 상기 픽셀 어레이의 제2 측 상에 배열된 제2 칼럼 회로를 포함하는 이미지 센서.

### 청구항 4

제1항에 있어서, 각 그룹에 대한 상기 복수의 칼럼 회로들은, 양쪽 모두 상기 픽셀 어레이의 하나의 측 상에 배열된 제1 및 제2 칼럼 회로들을 포함하는 이미지 센서.

### 청구항 5

삭제

### 청구항 6

제1항에 있어서, 상기 픽셀 어레이는 대응하는 공유된 공통 출력으로의, 칼럼들의 그룹들 중 주어진 하나의 그룹의 하나 이상의 픽셀들의 제어 가능한 접속을 제공하도록 구성되는 이미지 센서.

### 청구항 7

제1항에 있어서, 상기 픽셀 어레이는 희소(sparse) 컬러 필터 어레이 패턴에 따라 구성되는 이미지 센서.

### 청구항 8

제7항에 있어서, 상기 희소 컬러 필터 어레이 패턴에 따라 구성된 상기 픽셀 어레이에는 적어도 12개의 픽셀들을 포함하는 최소 반복 유닛을 구비하고, 상기 최소 반복 유닛은 복수의 셀들을 구비하며, 각각의 셀은 복수의 동일-컬러 픽셀들 및 복수의 팬크로매틱(panchromatic) 픽셀들을 구비하는 이미지 센서.

### 청구항 9

제8항에 있어서, 상기 셀들 각각은, 상기 복수의 동일-컬러 픽셀들이 서로에 대해 대각선으로 배열되고 상기 복수의 팬크로매틱 픽셀들이 서로에 대해 대각선으로 배열되는 4개의 픽셀들을 포함하는 이미지 센서.

### 청구항 10

Z P Y P  
P Z P Y  
Y P X P  
P Y P X

제9항에 있어서, 상기 최소 반복 유닛은, 와 같이 4x4 픽셀 셀들로 배열되는 16개의 픽셀들을 포함하고, P는 상기 팬크로매틱 픽셀들 중 하나를 나타내고 X, Y 및 Z는 각각의 컬러 픽셀들을 나타내는 이미지 센서.

#### 청구항 11

제10항에 있어서, X, Y 및 Z는 적색, 녹색 및 청색으로부터 개별적으로 선택되는 이미지 센서.

#### 청구항 12

제11항에 있어서, X, Y 및 Z는 각각 적색, 녹색 및 청색인 이미지 센서.

#### 청구항 13

제10항에 있어서, X, Y 및 Z는 청록색(cyan), 자홍색(magenta) 및 황색(yellow)으로부터 개별적으로 선택되는 이미지 센서.

#### 청구항 14

제13항에 있어서, X, Y 및 Z는 각각 청록색, 자홍색 및 황색인 이미지 센서.

#### 청구항 15

제8항에 있어서, 상기 샘플링 및 판독 회로는, 상기 셀들 중 주어진 하나의 셀의 컬러 픽셀들이 주어진 셀의 상기 팬크로매틱 픽셀들과는 상이한 칼럼 회로들을 이용하여 샘플링되고 판독되도록 구성되는 이미지 센서.

#### 청구항 16

제7항에 있어서, 상기 샘플링 및 판독 회로는, 상기 로우들 중 주어진 하나의 팬크로매틱 픽셀들이 상기 칼럼 회로들 중 특정 칼럼 회로들로 샘플링되는 것이, 상기 로우의 컬러 픽셀들이 상기 칼럼 회로들 중 다른 칼럼 회로들로부터 판독되는 것과 동시에 행해지도록 구성되는 이미지 센서.

#### 청구항 17

제7항에 있어서, 상기 셀들 중 주어진 하나의 셀의 동일-컬러 픽셀들은 이를 동일-컬러 픽셀들을 포함하는 칼럼들의 그룹과 연관된 동일 칼럼 회로내에 함께 샘플링되는 이미지 센서.

#### 청구항 18

제7항에 있어서, 상기 샘플링 및 판독 회로는,

동일-컬러 픽셀들의 비닝(binning)이 없는 풀 해상도 모드;

동일-컬러 픽셀들의 비닝을 가지는 풀 해상도 모드;

동일-컬러 픽셀들의 비닝 및 더블 샘플링을 가지는 풀 해상도 모드;

팬크로매틱 및 동일-컬러 픽셀들의 비닝을 가지는 1/4-해상도 모드;

팬크로매틱 및 동일-컬러 픽셀들의 비닝, 및 더블 샘플링을 가지는 1/4-해상도 모드;

디세튜레이션(desaturation)이 없는 1/4-해상도 비디오 모드;

디세튜레이션을 가지는 1/4-해상도 비디오 모드;

더블 샘플링을 가지는 1/4-해상도 비디오 모드;

팬크로매틱 핵셀들의 비닝을 가지는 고속 자동포커스 모드; 및  
 컬러 핵셀들의 비닝을 가지는 고속 자동포커스 모드  
 중 하나 이상을 포함하는 복수의 동작 모드들로 구성가능한 이미지 센서.

### 청구항 19

디지털 활상 디바이스로서,  
 이미지 센서; 및  
 상기 이미지 센서의 출력들을 처리하여 디지털 이미지를 생성하도록 구성된 하나 이상의 처리 구성요소들  
 을 포함하고,  
 상기 이미지 센서는,

로우들 및 칼럼들로 배열된 핵셀들의 어레이 - 상기 칼럼들은, 각각이 복수의 칼럼들을 포함하고 공통 출력을  
 공유하는 그룹들로 분리됨 -; 및

상기 핵셀 어레이의 칼럼들의 각각의 그룹에 대해, 대응하는 복수의 칼럼 회로들을 포함하는 샘플링 및 판독 회로 - 상기 샘플링 및 판독 회로는, 칼럼들의 그룹들 중 주어진 하나에 대한 공통 출력을 주어진 그룹과 연관된  
 상기 복수의 칼럼 회로들 중 하나의 칼럼 회로로 독립적으로 샘플링하는 것을, 상기 주어진 그룹과 연관된 상기  
 복수의 칼럼 회로들 중 다른 칼럼 회로로 이전에 샘플링된 상기 주어진 그룹에 대한 공통 출력을 판독하는 것과  
 동시에 행하도록 구성됨 - 를 포함하는

디지털 활상 디바이스.

### 청구항 20

제19항에 있어서, 상기 디지털 활상 디바이스는 디지털 카메라를 포함하는 디지털 활상 디바이스.

## 명세서

### 기술 분야

[0001]

본 발명은 디지털 카메라들 및 다른 이미지 캡쳐 디바이스들에 이용하기 위한 전자 이미지 센서들에 관한 것으로, 특히 전자 이미지 센서와 함께 이용하기 위한 샘플링 및 판독 기술들에 관한 것이다.

### 배경 기술

[0002]

전형적인 전자 이미지 센서는 2-차원 어레이로 배열된 다수의 감광성 화소들("핵셀들")을 포함한다. 그러한 이미지 센서는 핵셀들 위에 컬러 필터 어레이(CFA)를 형성함으로써 컬러 이미지를 생성하도록 구성될 수 있다. 하나의 통상적으로 이용되는 타입의 CFA 패턴은 베이어(Bayer) 패턴으로서, 발명의 명칭이 "Color Imaging Array"이고 여기에 참고로 포함되어 있는 미국특허 제3,971,065호에 개시되어 있다. 베이어 CFA 패턴은 각 핵셀에게, 가시 스펙트럼의 3개의 지정된 부분들 중 하나에 대해 우세한 민감도를 나타내는 컬러 광응답을 제공한다. 3개의 지정된 부분들은 예를 들면, 적색, 녹색 및 청색, 또는 청록색, 자홍색 및 황색일 수 있다. 주어진 CFA 패턴은 일반적으로는 패턴에 대한 기본적인 빌딩 블록으로서 작용하는 하나의 연속적인 핵셀들의 서브어레이의 형태로 된 최소 반복 유닛을 특징으로 한다. 최소 반복 유닛의 복수의 복사본들이 병치되어 완전한 패턴을 형성한다.

[0003]

베이어 CFA 패턴을 가지는 이미지 센서를 이용하여 캡쳐된 이미지는 각 핵셀에서 단지 하나의 컬러를 가지고 있다. 그러므로, 풀 컬러 이미지를 생성하기 위해서는, 각 핵셀에서의 누락된 컬러 값들이 근처의 핵셀들의 컬러 값들로부터 보간된다. 다수의 그러한 기술들이 본 기술분야에 주지되어 있다. 예를 들면, 발명의 명칭이 "Adaptive Color Plane Interpolation in Single Sensor Color Electronic Camera"이고 여기에 참고로 첨부된 미국특허 제5,652,621호를 참조하라.

[0004]

종래의 관례에 따르면, 베이어 CFA 패턴을 가지는 이미지 센서의 핵셀들의 샘플링 및 판독은 하나의 주어진 로우의 모든 핵셀들을 칼럼 회로들로 샘플링하고, 그리고나서, 핵셀들의 전체 로우가 칼럼 회로들로부터 단일 동작으로 판독될 것이다. 샘플링 및 판독은 판독 헤더의 베이어 CFA 패턴의 핵셀 순서를 유지하기 위해 이러한

방식으로 진행된다.

[0005] 발명의 명칭이 "Image Sensor with Improved Light Sensitivity"이고 여기에 참고로 첨부된 미국특허출원 공보 제2007/0024931호는 일부 픽셀들에게 팬크로매틱(panchromatic) 광 응답을 제공하는 패턴들을 포함하는 개선된 CFA 패턴들을 개시하고 있다. 그러한 패턴들은 여기에서 일반적으로 "희소(sparse)"CFA 패턴들로 지칭된다. 팬크로매틱 광 응답은 선택된 세트의 컬러 광응답들에서 표현되는 스펙트럼 민감도들보다 더 넓은 스펙트럼 민감도를 가지고 있고, 예를 들면 실질적으로 전체 가시 스펙트럼에 걸쳐 높은 민감도를 가질 수도 있다. 개선된 CFA 패턴들로 구성된 이미지 센서들은 더 큰 광 민감도를 나타내고, 따라서 낮은 장면 조명(lighting), 짧은 노출 시간, 작은 개구, 또는 이미지 센서에 도달하는 광의 양에 대한 다른 제한들과 관련되는 어플리케이션들에 이용하는데 매우 적합하다.

[0006] 베이어 CFA패턴과 관련하여 상기 설명된 것들과 같은 종래의 샘플링 및 판독 기술들은, 희소 CFA 패턴들에 적용되는 경우에 비효율적일 수 있다. 따라서, 희소 CFA 패턴들과 함께 이용하기 위한 개선된 샘플링 및 판독 기술들에 대한 필요성이 존재한다.

### 발명의 내용

[0007] 본 발명의 예시적 실시예들은 특히 희소 CFA 패턴들을 가지는 이미지 센서들과 함께 이용하는데 매우 적합한 샘플링 및 판독 기술들을 제공한다.

[0008] 본 발명의 하나의 양태에 따르면, 이미지 센서는 로우들 및 칼럼들로 배열된 픽셀들의 어레이를 포함하고, 칼럼들은 각각이 공통 출력을 공유하는 2개 이상의 칼럼들을 포함하는 그룹들로 분리된다. 이미지 센서는 픽셀 어레이의 칼럼들의 각 그룹에 대해, 하나의 대응하는 2개 이상의 칼럼 회로들의 세트를 포함하는 샘플링 및 판독 회로를 더 포함한다. 샘플링 및 판독 회로는 칼럼들의 각 그룹에 대한 공통 출력을 그 그룹과 연관된 칼럼 회로들 중 하나로 독립적으로 샘플링하며, 그 그룹과 연관된 칼럼 회로들 중 또 하나로 이전에 샘플링된 칼럼들의 각 그룹에 대한 공통 출력을 판독하도록 구성된다.

[0009] 예를 들어, 샘플링 및 판독 회로는, 주어진 그룹과 연관된 복수의 칼럼 회로들 중 또 하나로 이전에 샘플링된, 주어진 그룹에 대한 공통 출력의 판독과 동시에, 칼럼들의 그룹들 중 주어진 하나에 대한 공통 출력을 주어진 그룹과 연관된 복수의 칼럼 회로들 중 하나로 샘플링하도록 구성될 수 있다.

[0010] 예시적 실시예들 중 하나에서, 이미지 센서의 픽셀 어레이는 복수의 셀들을 포함하는 최소 반복 유닛을 구비하는 희소 CFA 패턴 컬러에 따라 구성되고, 각 셀은 복수의 동일-컬러 픽셀들 및 복수의 팬크로매틱 픽셀들을 포함한다. 예를 들면, 셀들의 각각은 2개의 동일-컬러 픽셀들이 서로에 대해 대각선으로 배열되고 2개의 팬크로매틱 픽셀들이 서로에 대해 대각선으로 배열되는 4개의 픽셀들을 포함할 수 있다. 샘플링 및 판독 회로는, 이러한 타입의 실시예에서, 셀들 중 주어진 하나의 컬러 픽셀들이 주어진 셀의 팬크로매틱 픽셀들과는 상이한 칼럼 회로들을 이용하여 샘플링되고 판독되도록 구성될 수 있다.

[0011] 본 발명에 따른 이미지 센서는 양호하게는 디지털 카메라 또는 다른 타입의 이미지 캡쳐 디바이스에서 구현될 수 있고, 매우 다양한 상이한 동작 모드들에서 이미지 생성 및 연관된 처리 동작들을 상당히 용이하게 한다. 동작 모드들은 예를 들면, 컬러 비닝(binning)을 구비하거나 그렇지 않는 풀 해상도 모드들, 팬크로매틱 비닝 및 컬러 비닝을 구비하는 1/4-해상도 모드들, 더블 샘플링 모드들, 비디오 모드들, 고속 자동포커스 모드들, 등을 포함할 수 있다.

### 도면의 간단한 설명

[0012] 본 발명의 상기 및 다른 목적들, 특징들 및 장점들은 이하의 설명 및 도면들과 함께 고려되는 경우에 더 명백하게 될 것이고, 여기에서 동일한 참조번호들은, 가능한 경우에, 도면들에 공통인 동일한 특징들을 지정하는데 이용된다.

도 1은 희소 CFA 패턴을 가지는 이미지 센서를 구비하고 본 발명의 예시적 실시예에 따른 샘플링 및 판독(readout) 회로를 포함하는 디지털 카메라의 블록도이다.

도 2는 도 1의 디지털 카메라의 이미지 센서에서 픽셀 어레이의 일부의 하나의 가능한 구현의 개략도이다.

도 3은 도 2의 픽셀 어레이의 샘플링 및 판독을 위한 칼럼 회로들을 포함하는 샘플링 및 판독 회로의 하나의 가능한 구현을 도시하고 있다.

도 4 내지 13은 본 발명의 예시적 실시예들에서 도 2의 픽셀 어레이에 적용되는 샘플링 및 판독 동작들의 예들을 도시하고 있다.

### 발명을 실시하기 위한 구체적인 내용

[0013]

본 발명은 여기에서 이미지 캡쳐 디바이스들, 이미지 센서들, 및 연관된 샘플링 및 판독 기술들의 특정 실시예들과 관련하여 예시될 것이다. 그러나, 이를 예시적 배열들은 단지 예로써 제시될 뿐이고 본 발명의 범주를 어떤 방식으로든 제한하는 것으로 받아들여서는 안 된다는 것은 자명하다. 본 기술분야의 숙련자들이라면, 개시된 배열들이 매우 다양한 다른 타입들의 이미지 캡쳐 디바이스들, 이미지 센서들, 및 연관된 샘플링 및 판독 기술들과 함께 이용하기 위해 간단한(straightforward) 방식으로 적용될 수 있다는 것을 잘 알고 있을 것이다.

[0014]

도 1은 본 발명의 예시적 실시예에서 샘플링 및 판독 기술들이 구현되는 디지털 카메라를 도시하고 있다. 디지털 카메라에서, 서브젝트 장면(subject scene)으로부터의 광(10)은 활상(imaging) 스테이지(11)에 입력된다. 활상 스테이지(11)는 렌즈(12), 중성 농도(ND, neutral density) 필터(13), 조리개(14) 및 셔터(18)를 포함한다. 광(10)은 렌즈(12)에 의해 포커싱되어 이미지 센서(20) 상에 이미지를 형성한다. 이미지 센서(20)에 도달하는 광의 양은 조리개(14), ND 필터(13), 및 셔터(18)가 개방되어 있는 시간에 의해 조절된다. 이미지 센서(20)는 입사광을 각 픽셀에 대한 전기 신호로 변환한다. 이미지 센서(20)는 다른 타입들의 이미지 센서들이 본 발명을 구현할 때 이용될 수도 있지만, 예를 들면 전하 결합된 디바이스(CCD) 타입 또는 액티브 픽셀 센서(APS) 타입 이미지 센서일 수 있다. 상보형 금속 산화물 반도체(CMOS) 프로세스를 이용하여 제조되는 APS 타입 이미지 센서들은 종종 CMOS 이미지 센서들로 지칭된다. 이미지 센서(20)는 일반적으로 희소 CFA 패턴에 따라 구성된 컬러 및 팬크로매틱 픽셀들의 2-차원 어레이를 가지고 있다. 본 발명의 다른 실시예들에서 다른 CFA 패턴들이 이용될 수도 있지만, 이미지 센서(20)와 함께 이용될 수 있는 희소 CFA 패턴들의 예들은 상기 인용된 미국특허출원공보 제2007/0024931호에 기재된 것들을 포함한다.

[0015]

이미지 센서(20)로부터의 아날로그 신호는 아날로그 신호 처리기(22)에 의해 처리되어 아날로그 대 디지털(A/D) 컨버터(24)에 인가된다. 타이밍 발생기(26)는 다양한 클럭킹 신호들을 생성하여 처리를 위해 픽셀 어레이의 특정 로우들 및 칼럼들을 선택하고, 아날로그 신호 처리기(22) 및 A/D 컨버터(24)의 동작을 동기화시킨다. 이미지 센서(20), 아날로그 신호 처리기(22), A/D 컨버터(24) 및 타이밍 발생기(26)는 집합적으로 디지털 카메라의 이미지 센서 스테이지(28)를 형성한다. 이미지 센서 스테이지(28)의 컴포넌트들은 분리하여 제조된 접적 회로들을 포함하거나, CMOS 이미지 센서들에 있어서 통상적으로 수행되는 바와 같이 단일 접적 회로로서 제조될 수도 있다. A/D 컨버터(24)는 디지털 신호 처리기(DSP, 36)와 연관된 메모리(32)에 버스(30)를 통해 공급되는 디지털 픽셀 값들의 스트림을 출력한다. 메모리(32)는 예를 들면 동기형 다이나믹 랜덤 액세스 메모리(SDRAM)와 같은 임의의 타입의 메모리를 포함할 수 있다. 버스(30)는 어드레스 및 데이터 신호들의 경로를 제공하고 DSP(36)를 메모리(32) 및 A/D 컨버터(24)에 접속시킨다.

[0016]

DSP(36)는 집합적으로 처리 스테이지(38)를 포함하는 것으로 표시된 디지털 카메라의 복수의 처리 구성요소들 중 하나이다. 처리 스테이지(38)의 다른 처리 구성요소들은 노출 컨트롤러(40) 및 시스템 컨트롤러(50)를 포함한다. 복수의 처리 구성요소들 사이에서 디지털 카메라 기능적 컨트롤의 이러한 파티셔닝은 통상적이지만, 이들 구성요소들은 카메라의 기능적 동작 및 본 발명의 어플리케이션에 영향을 미치지 않고 다양한 방식들로 조합될 수도 있다. 처리 스테이지(38)의 처리 구성요소들 중 주어진 하나는 하나 이상의 DSP 디바이스들, 마이크로컨트롤러들, 프로그램 가능한 로직 디바이스들, 또는 다른 디지털 로직 회로들을 포함할 수 있다. 3개의 분리된 처리 구성요소들의 조합이 도면에 도시되어 있지만, 다른 실시예들은 이들 구성요소들의 2개 이상의 기능을 단일 프로세서, 컨트롤러 또는 다른 처리 구성요소로 조합할 수도 있다. 여기에 기재된 샘플링 및 판독 기술들은 적어도 부분적으로는 하나 이상의 그러한 처리 구성요소들에 의해 실행되는 소프트웨어의 형태로 구현될 수 있다.

[0017]

노출 컨트롤러(40)는 휙도(brightness) 센서(42)에 의해 결정되는, 장면에서 가용한 광량의 표시에 응답하고, 적절한 제어 신호들을 활상 스테이지(11)의 ND 필터(13), 조리개(14) 및 셔터(18)에 제공한다.

[0018]

시스템 컨트롤러(50)는 버스(52)를 통해 DSP(36)에, 그리고 프로그램 메모리(54), 시스템 메모리(56), 호스트 인터페이스(57) 및 메모리 카드 인터페이스(60)에 결합된다. 시스템 컨트롤러(50)는 플래시 전기적으로 삭제가 가능한 프로그램 가능한 판독-전용 메모리(EEPROM) 또는 다른 비휘발성 메모리를 포함할 수도 있는 프로그램 메모리(54)에 저장된 하나 이상의 소프트웨어 프로그램들에 기초하여 디지털 카메라의 전체 동작을 제어한다. 이러한 메모리는 또한 이미지 센서 컬리브레이션 데이터, 사용자 세팅 선택들 및 카메라가 턴오프되어 있는 경우에

유지되어야 되는 다른 데이터를 저장하는데 이용된다. 시스템 컨트롤러(50)는 노출 컨트롤러(40)가 이전에 설명된 바와 같이 렌즈(12), ND 필터(13), 조리개(14) 및 셔터(18)를 동작시키도록 지시하고, 타이밍 발생기(26)가 이미지 센서(20) 및 연관된 구성요소들을 동작시키도록 지시하며, DSP(36)가 캡쳐된 이미지 데이터를 처리하도록 지시함으로써, 이미지 캡쳐의 시퀀스를 제어한다.

[0019] 예시된 실시예에서, DSP(36)은 프로그램 메모리(54)에 저장되고 이미지 캡쳐 동안의 실행을 위해 메모리(32)에 복사되는 하나 이상의 소프트웨어 프로그램들에 따라 그 메모리(32)의 디지털 이미지 데이터를 조작한다 (manipulate). 이미지가 캡쳐되어 처리된 후, 메모리(32)에 저장된 결과적인 이미지 파일은 예를 들면 호스트 인터페이스(57)를 통해 외부 호스트 컴퓨터에 전달되거나, 메모리 카드 인터페이스(60) 및 메모리 카드 소켓(62)을 통해 제거 가능한 메모리 카드(64)에 전달되거나, 사용자를 위해 이미지 디스플레이(65) 상에 표시될 수 있다. 이미지 디스플레이(65)는 다른 타입들의 디스플레이들이 이용될 수도 있지만, 통상 액티브 매트릭스 컬러 액정 디스플레이(LCD)이다.

[0020] 디지털 카메라는 뷰파인더 디스플레이(70), 노출 디스플레이(72), 사용자 입력들(74) 및 상태 디스플레이(76)를 포함하는 사용자 제어 및 상태 인터페이스(68)를 더 포함한다. 이들 구성요소들은 노출 컨트롤러(40) 및 시스템 컨트롤러(50) 상에서 실행되는 소프트웨어 프로그램들의 조합에 의해 제어될 수 있다. 사용자 입력들(74)은 통상 버튼들, 로커(rocker) 스위치들, 조이스틱들, 로터리 다이얼들 또는 터치스크린들의 일부 조합을 포함한다. 노출 컨트롤러(40)는 광 미터링(metering), 노출 모드, 자동포커스 및 다른 노출 기능들을 동작시킨다. 시스템 컨트롤러(50)는 하나 이상의 디스플레이들, 예를 들면 이미지 디스플레이(65) 상에 프리젠테이션되는 그래픽 사용자 인터페이스(GUI)를 관리한다. GUI는 통상적으로 다양한 옵션 선택들을 수행하기 위한 메뉴들 및 캡쳐된 이미지들을 조사하기 위한 리뷰 모드들을 포함한다.

[0021] 처리된 이미지들은 시스템 메모리(56)의 표시 버퍼에 복사되고 비디오 인코더(80)를 통해 연속적으로 판독되어 비디오 신호를 생성한다. 이러한 신호는 외부 모니터 상의 표시를 위해 카메라로부터 직접 출력되거나, 표시 컨트롤러(82)에 의해 처리되어 이미지 디스플레이(65) 상에 프리젠테이션될 수도 있다.

[0022] 도 1에 도시된 바와 같은 디지털 카메라는 본 기술분야의 숙련자들에게 주지된 타입의 추가적 또는 대안적 구성 요소들을 포함할 수도 있다는 것은 자명하다. 여기에 구체적으로 도시되거나 기술되지 않은 구성요소들은 본 기술분야에 주지된 것들로부터 선택될 수 있다. 이전에 지적된 바와 같이, 본 발명은 널리 다양한 다른 타입들의 디지털 카메라들 또는 이미지 캡쳐 디바이스들에서 구현될 수도 있다. 예를 들면, 본 발명은 모바일 폰들 및 자동차들과 관련된 활성 어플리케이션들에서 구현될 수 있다. 또한, 상기 언급된 바와 같이, 여기에 기재된 실시예들의 일부 양태들은 적어도 부분적으로는 이미지 캡쳐 디바이스의 하나 이상의 처리 구성요소들에 의해 실행되는 소프트웨어의 형태로 구현될 수 있다. 그러한 소프트웨어는 본 기술분야의 숙련자들에게 잘 알려져 있는 바와 같이, 여기에 제공된 사상들이 주어지는 경우에 단순한 방식으로 구현될 수 있다.

[0023] 도 1에 도시된 이미지 센서(20)는 각 픽셀에서 유입 광(incoming light)을 측정되는 전기 신호로 변환하는 방식을 제공하는, 실리콘 기판 상에 제조된 감광성 픽셀들의 2차원 어레이를 포함한다. 센서가 광에 노출됨에 따라, 자유 전자들이 생성되어 각 픽셀에서 전자 구조 내에 캡쳐된다. 일정 시간 주기 동안 이를 자유 전자들을 캡쳐한 후 캡쳐된 전자들의 개수를 측정하거나, 자유 전자들이 생성되는 레이트를 측정하는 것은 각 픽셀에서의 광 레벨이 측정될 수 있게 한다. 전자의 경우에, CCD 타입 이미지 센서에서와 같이, 누적된 전하가 픽셀들의 어레이로부터 전하 대 전압 측정 회로로 시프트되거나, APS 타입 또는 CMOS 이미지 센서에서와 같이, 각 픽셀에 가까운 영역이 전하 대 전압 측정 회로의 구성요소들을 포함한다.

[0024] 이하의 설명에서 이미지 센서에 대해 일반적인 참조가 이루어지는 경우마다, 도 1로부터의 이미지 센서(20)를 나타내는 것은 자명하다. 또한, 본 명세서에 개시된 본 발명의 이미지 센서 아키텍처들 및 픽셀 패턴들의 모든 예들 및 그들 등가물들이 이미지 센서(20)에 이용된다는 것은 자명하다.

[0025] 이미지 센서와 관련하여, 픽셀은 이산 광 감지 영역, 및 광 감지 영역과 연관된 전하 시프팅 또는 전하 측정 회로를 지칭한다. 디지털 컬러 이미지와 관련하여, 용어 픽셀은 통상적으로 연관된 컬러 값들을 가지고 있는 이미지의 특정 로케이션을 지칭한다.

[0026] 도 2는 예시적 실시예에서 도 1의 디지털 카메라의 이미지 센서(20)의 픽셀 어레이(100)의 일부를 도시하고 있다. 픽셀 어레이(100)의 각 픽셀(102)은 포토다이오드(104) 및 전달 게이트(TG, 106)를 포함한다. 복수의 트랜지스터들을 포함하는 추가 회로(108)는 2x2 블록으로 배열된 4개의 픽셀들의 서브어레이에 의해 공유된다. 2x2 픽셀 블록은 여기에서 더 일반적으로 "셀"로서 지칭되는 것의 하나의 예이다. 2x2 픽셀 셀들의 각각과 연

관된 상이한 세트의 추가 회로(108)가 존재한다. 본 실시예에서 픽셀 어레이(100)의 구성은, 픽셀들 중 4개 및 그들 연관된 4개의 TG들이 추가 회로(108)를 공유하고 있으므로, 4개 트랜지스터, 4개 공유된(4T4S) 배열로서 지칭된다. 어레이(100)의 각 픽셀들(102) 근처에는, 이미지 센서(20)의 지정된 회소 CFA 패턴에 따라 적색(R), 청색(B), 녹색(G) 또는 웬크로매틱(P)일 수 있는 대응하는 컬러의 표시자가 있다. 여기에 기술된 예시적 실시예들에 이용된 특정 회소 CFA 패턴은 상기-인용된 미국 특허출원 공보 제2007/0024931호에 개시된 웬크로매틱 채커보드 패턴이지만, 다수의 다른 CFA 패턴들이 이용될 수도 있다.

[0027] 도 2에 도시된 어레이(100)의 일부는 각각 8개 픽셀들인 4개의 로우들을 포함하고, 이 부분의 2개의 상부 로우들은 여기에서 청색/녹색 로우 쌍으로 지칭되며, 2개의 하부 로우들은 여기에서 적색/녹색 로우 쌍으로 지칭된다. 이러한 특정 CFA 패턴의 최소 반복 유닛은 도 2에 도시된 바와 같이 픽셀 어레이(100)의 일부의 좌측 절반 또는 우측 절반을 포함하는 16개의 연속적인 픽셀들의 서브어레이이다. 그러므로, 최소 반복 유닛은 이하와 같이 4x4 픽셀 셀들로 배열된 16개의 픽셀들을 포함한다.

[0028] Z P Y P

[0029] P Z P Y

[0030] Y P X P

[0031] P Y P X

[0032] 여기에서, P는 웬크로매틱 픽셀들 중 하나를 나타내고, X, Y 및 Z는 각 컬러 픽셀들을 나타낸다. 이러한 특정 실시예에서, X, Y 및 Z는 각각 적색, 녹색 및 청색이다. 다르게는, X, Y 및 Z는 적색, 녹색 및 청색으로부터 상이한 방식으로 개별적으로 선택되거나, 청록색, 자홍색 및 황색과 같은 다른 세트의 컬러들로부터 개별적으로 선택될 수도 있다. 상기-인용된 미국특허출원공보 제2007/0024931호에 기재된 바와 같은 적어도 12개의 픽셀들의 최소 반복 유닛들과 같은 다른 최소 반복 유닛들을 구비하는 패턴들이 이용될 수도 있다.

[0033] 도 2에 도시된 픽셀 어레이(100)의 일부의 칼럼들은 그룹들로 분리되고, 각 그룹은 칼럼들 중 2개를 포함하며 공통 출력력을 공유한다. 예를 들면, 어레이의 좌측에서 제1의 2개의 칼럼들의 픽셀들은 PixCol<sub>0/1</sub>로 표시되는 공통 출력력을 공유한다. 유사하게, 어레이의 다음 2개의 칼럼들의 픽셀들은 PixCol<sub>2/3</sub>으로 표시되는 공통 출력력을 공유한다. 칼럼들의 나머지 2개의 페어들은 PixCol<sub>4/5</sub> 및 PixCol<sub>6/7</sub>로 표시되는 각 공통 출력들을 공유한다. 2x2 픽셀 셀들 중 주어진 하나의 각 픽셀은 그 셀과 연관된 추가 회로(108)를 통해 그 공유된 공통 출력에 접속 가능하다. 본 실시예에서의 추가 회로(108)는 도시된 바와 같이 상호접속된 3개의 N-타입 금속-산화물-반도체(NMOS) 트랜지스터들을 포함한다. 다른 실시예들에서, 상이한 타입들의 칼럼 그룹화들, 픽셀 셀들 및 공유된 출력뿐만 아니라, 픽셀 셀들을 공유된 출력들에게 접속하기 위한 회로가 이용될 수도 있다.

[0034] 도 2에서 픽셀 어레이(100)의 구성요소들은 도시된 바와 같이 서플라이 전압 Vdd 및 기판 전압 Vsub에 결합된다. 픽셀 어레이에 인가된 제어 신호들은 TG 제어 신호들 TG\_P0, TG\_C1, TG\_C2 및 TG\_P3 뿐만 아니라, 로우 선택(RS) 신호들 및 리셋 게이트(RG) 신호들을 포함하는 추가적인 제어 신호들도 포함한다. 이를 신호들과 연관된 첨자들 N+1 및 N은 어레이에서 각 상부 및 하부 로우 페어들을 지칭한다.

[0035] 이하에 더 상세하게 설명되는 바와 같이, 픽셀 어레이(100)는 양호하게는 동일-컬러 픽셀들의 비닝(binning) 및 웬크로매틱 픽셀들의 비닝을 허용하도록 구성된다. 용어 "비닝(binning)"은, 여기에 이용되는 바와 같이, 일반적으로 그 출력을 샘플링하기 이전에 동일한 픽셀 셀로부터의 2개 이상의 픽셀들을 동일한 공통 출력에 동시에 접속하는 것을 지칭한다.

[0036] 도 3은 특정 칼럼 페어들의 샘플링 및 판독을 위해 구성되고 픽셀 어레이(100)의 기저부에 위치된 칼럼 회로들(110)을 포함하는 예로 든 샘플링 및 판독 회로를 예시하고 있다. 이러한 예에서, 픽셀들의 매 2개의 칼럼들마다 하나의 칼럼 출력이 존재한다. 칼럼 회로들(110)은 샘플- 및-홀드 스위치들(112), 칼럼 회로 커페시터들(114), 및 칼럼 출력 스위치들(116)을 포함한다. 스위치들(112)을 제어하는 신호들 SH<sub>x\_E</sub> 및 SH<sub>x\_O</sub>는 짹수(E) 및 홀수(O) 픽셀 칼럼들에 대한 샘플- 및-홀드를 제공하고, 여기에서 리셋에 대해서는 x = R이고 신호에 대해서는 x = S이다. 본 실시예의 샘플링 및 판독 회로는, 픽셀 어레이(100)의 상부에서, 기저부 칼럼 회로들(110)과 유사한 방식으로 구성되어 있지만 도면에서는 도시되지 않은 상부 칼럼 회로들을 더 포함한다. 도 3에 예시된 방식으로 구성된 상부 및 기저부 칼럼 회로들은 여기에서 더 구체적으로, 예를 들면 도 4와 관련하여 상부 및 기저부 칼럼 회로들(110T 및 110B)로 각각 표시될 것이다.

- [0037] 도 3에 도시된 바와 같은 공유된 공통 출력들  $\text{PixCol}_{0/1}$  내지  $\text{PixCol}_{14/15}$ 는 칼럼 회로들(110)의 세트의 각 칼럼 회로들에게 결합된다. 일반적으로, 각각의 그러한 공유된 공통 출력은 본 실시예에서 2개의 상이한 칼럼 회로들에게 결합되고, 칼럼 회로들 중 하나는 상부 칼럼 회로이며 칼럼 회로들 중 다른 하나는 기저부 칼럼 회로이다. 그러므로, 이러한 실시예에서, 주어진 하나의 그룹의 2개의 칼럼들과 연관된 2개의 칼럼 회로들은 픽셀 어레이(100)의 반대 측들 상에 있다. 다시, 픽셀 어레이의 기저부에서의 칼럼 회로들만이 도 3에 도시되어 있다. 다른 실시예들에서, 2개의 공유된 칼럼 회로들이 모두 픽셀 어레이의 동일한 측 상에 있을 수 있다.
- [0038] 도 3의 다이어그램에 도시된 다른 신호들은 디코드 신호들  $\text{DEC}_k$  내지  $\text{DEC}_{k+7}$  뿐만 아니라 전압 출력 신호(VSIG) 및 전압 출력 리셋(VRST)으로서 표시된 것들을 포함하고, 디코드 신호들 중 하나가 각 칼럼 회로와 연관된다. 이러한 실시예의 각 칼럼 회로는 커페시터들 및 연관된 스위치들의 페어를 포함한다.
- [0039] 여기에 이용된 바와 같이, 용어 "샘플링 및 판독 회로"는 일반적으로는 예를 들면 도 3에 도시된 것들과 같은 칼럼 회로들뿐만 아니라 추가 회로(108)와 같은 픽셀 어레이(100)와 연관된 다른 관련된 스위칭 구성요소들도 포함하도록 해석되도록 하려는 것이다. 그러므로, 주어진 실시예의 샘플링 및 판독 회로는 픽셀 어레이와 함께 형성되는 스위치들 또는 다른 구성요소들을 포함할 수 있다. 샘플링 및 판독 회로는 일반적으로는 예를 들면 CMOS 이미지 센서의 경우와 같이, 센서 어레이(20) 내에 구현된다.
- [0040] 이제, 예시적 실시예들에 구현된 샘플링 및 판독 동작들의 예들이 도 4 내지 13의 다이어그램들을 참조하여 더 상세하게 설명될 것이다. 도 4 내지 13에 도시된 각 예들은 도 2에 도시된 픽셀 어레이(100)의 동일한 4개-로우 부분을 활용한다. 본 발명의 주어진 실시예는 기재되는 모든 다양한 예들, 이들 예들 중 하나 이상의 단지 하나의 서브세트, 또는 하나 이상의 그 변동들을 지원하도록 구성될 수 있다는 것은 자명하다. 그러므로, 기재될 예들의 각각은 도 1의 디지털 카메라에 구현된 주어진 세트의 샘플링 및 판독 회로의 특정 오ペ레이팅 모드로서 간주될 수 있다.
- [0041] 도 4는 나머지 도면들에 대해 샘플링 및 판독 동작들을 설명할 때 활용될 도표 규약들을 일반적으로 예시하고 있다. 상기-언급된 팬크로매틱 체커보드 CFA 패턴에 따라 구성된 픽셀 어레이(100)의 일부가 도면에 도시되어 있다. 도 2에서와 같이, 도 4에 도시된 어레이의 특정 부분은 각각 8개 픽셀들인 4개의 로우들을 포함하지만, 어레이의 나머지 부분들에 대한 샘플링 및 판독 동작은 유사한 방식으로 수행되는 것은 자명하다. 픽셀 어레이는 도 2와 관련하여 기술된 4T4S 배열로 구성되는 것으로 가정되고, 그 연관된 샘플링 및 판독 회로는 도 3에 도시된 바와 같이 구성된 것으로 가정된다. 어레이의 좌측에서의 텍스트("C2")는 공유된 픽셀들의 주어진 2x2 서브어레이에 대한 샘플링 동작과 관련하여 활성화되고 있는 하나 이상의 TG들을 식별한다. 도면의 좌측 상의 "TG 배열" 다이어그램은 2x2 서브어레이에서 TG들과 픽셀들 사이의 관계를 도시하고 있고, C1 및 C2로 표시된 TG들은 동일한 컬러의 2개의 픽셀들을 나타내며 P0 및 P3으로 표시된 TG들은 2개의 팬크로매틱 픽셀들을 나타낸다.
- [0042] 픽셀 어레이(100)로부터 나오는 수직 화살표들은 상부 칼럼 회로들 또는 기저부 칼럼 회로들 중 어느 하나로의 샘플링 동작들을 도시하고 있다. 샘플링 화살표들은 매 2개의 칼럼들마다 단지 하나의 픽셀 출력 라인이 있다는 사실을 보여주고 있지만, 각 픽셀 출력 라인은 상부 및 기저부 칼럼 회로들에 의해 샘플링될 수 있다는 점에 유의하라. 수직 화살표들의 좌측에서의 텍스트("샘플 짹수" 또는 "샘플 홀수")는 샘플링 동작에 의해 어느 칼럼 회로들이 영향을 받고 있는지를 나타낸다.
- [0043] 상부 및 기저부 칼럼 회로들(110T 및 110B)은 픽셀 어레이(100)의 상부 및 기저부 각각에서 직사각형들에 의해 도시되어 있다. 직사각형들의 명명법은 상부 또는 기저부에 대해 T 또는 B를 나타내고, 판독 어드레스에 대한 숫자를 포함한다. 칼럼 회로들로부터 나오는 우측방향 지시 화살표들은 어느 칼럼 회로들이 판독되고 있는지를 나타낸다. 칼럼 회로들은 시퀀스로 판독된다. 우측방향 지시 화살표들의 좌측에서의 텍스트("판독 홀수" 또는 "판독 짹수")는 어느 칼럼 회로 어드레스들이 판독되어야 하는지를 나타내고, 여기에서 상기 언급된 바와 같이, 어드레스들은 칼럼 회로 직사각형들 내 숫자들에 의해 표시된다.
- [0044] 용어 "라인"은 판독 유닛, 즉 주어진 판독 동작에서 판독되는 픽셀들의 세트를 지칭하는데 이용된다. 그러므로, 도 4에 도시된 바와 같은 "라인 0"은 시퀀스 B0, T1, B2 및 T3에 의해 주어진 판독 유닛을 나타낸다. 이러한 도면에서, 단지 홀수 어드레스들만이 상부 칼럼 회로들(110T)로부터 판독되고 있는데 대해, 단지 짹수 어드레스들만이 기저부 칼럼 회로들(110B)로부터 판독되고 있다. 또한, 유의할 점은, 라인 0은 하나의 어레이에서 주어진 로우(이 경우에, 8개)에 포함된 다수의 픽셀들의 절반(이 경우에 4개)의 판독을 제공한다는 점이다. 동시 샘플링 및 판독 동작들이 이 도면에 도시되어 있지만, 그러한 배열이 본 발명의 요구조건은 아니

다.

[0045] 도 5a 및 5b는 풀 해상도에서 컬러들의 비닝없이 픽셀 어레이(100)의 4개-로우 부분의 샘플링 및 판독을 위한, 옵션 1 및 옵션 2로 표시된 2개의 상이한 시퀀스들의 라인들을 도시하고 있다. 라인 0 내지 라인 7로 표시된 8 개의 라인들은 2개의 상이한 옵션들 각각에서 4개의 로우들을 판독하도록 요구된다는 것은 자명하다.

[0046] 도 6a 및 6b는 신호-대-잡음비(SNR)를 개선하고 프레임 레이트를 개선하기 위해, 풀 해상도에서 컬러들의 비닝을 가지는, 픽셀 어레이(100)의 4개-로우 부분의 샘플링 및 판독을 위한, 옵션 1 및 옵션 2로 다시 표시된 2개의 상이한 시퀀스들의 라인들을 도시하고 있다. 이러한 예에서 6개의 라인들은 4개의 로우들을 판독하도록 요구된다는 점에 유의하라.

[0047] 도 6의 옵션들 양쪽 모두에서, 제1의 4개의 라인들은 동일하다. 그러나, 옵션 2에서, 라인들(4 및 5)에서 팬크로매틱 픽셀들에 대한 샘플링 및 도출 순서는 옵션 1에 이용된 것과 반대이다. 이러한 제2 옵션은, 주어진 그러한 팬크로매틱 픽셀이 청색/녹색 로우 페어 또는 녹색/적색 로우 쌍으로부터인지 여부에 관계없이, 각 2x2 픽셀 세럼에서 동일한 상대 위치들의 팬크로매틱 픽셀들이 동일한 출력 채널을 이용하여 판독되는 것을 보장한다. 예를 들면, 도 6a를 참조하면, 출력 채널 T0은 라인 1에서 2x2 픽셀 세럼의 하나에서 하부 좌측 팬크로매틱 픽셀(600)을 판독하는데 이용되는데 대해, 출력 채널 B0은 라인 4에서 또 하나의 2x2 픽셀 세럼에서 하부 좌측 팬크로매틱 픽셀(602)을 판독하는데 이용된다는 것을 알 수 있다. 그러므로, 도 6a에서, 상이한 2x2 픽셀 세럼에서 동일한 상대 위치의 팬크로매틱 픽셀들은 상이한 칼럼 회로들을 이용하여 판독된다. 도 6b의 샘플링 및 판독 배열은 이러한 이슈를 어드레싱한다. 예를 들면, 이러한 도면으로부터, 하부 좌측 팬크로매틱 픽셀들(600 및 602)은 이제 각각 라인 1 및 라인 5에서 칼럼 회로 T0을 이용하여 양쪽 모두 판독된다는 것을 알 수 있다. 그러한 배열은 다르게는 이득 정정 또는 다른 타입의 조정을 필요로 하는 상부 및 기저부 칼럼 회로들 사이에 차이들이 있는 실시예들에서 바람직할 수 있다.

[0048] 도 7은 픽셀 어레이(100)의 4개-로우 부분의 픽셀들의 로우들(좌측 다이어그램)과, 비-비닝된 컬러 픽셀들(중간 다이어그램)과 비-비닝된 컬러 픽셀들(우측 다이어그램) 양쪽 모두를 이용한 풀 해상도 판독에 대해 어레이로부터 판독되는 출력 라인들 사이의 관계를 도시하고 있다. 중간 및 우측 다이어그램들은 도 5b의 다이어그램들 "풀 해상도 비-비닝된 컬러(옵션 2)" 및 도 6b의 "풀 해상도 비-비닝된 컬러(옵션 2)"에 각각 대응한다. 판독은 어레이의 4개-로우 부분에서 기저부로부터 상부까지이고, 픽셀들은 그들 컬러 R, B, G 또는 P 그리고 이에 이어지는 번호 ij로 표시되며, 여기에서 제1 문자 i는 로우(i=0, 1, 2 또는 3)를 나타내며 제2 문자 j는 칼럼(j=0, 1, 2, ..., 7)을 나타낸다.

[0049] 이전에 언급된 바와 같이, 용어 "라인"은 판독 유닛을 지칭하는데 이용된다. 도 7로부터, 비-비NING된 컬러(중간 다이어그램)를 이용하는 경우에 하나의 풀 해상도 로우를 판독하는데 2개의 라인들이 요구된다는 것은 자명하고, 하나의 라인은 로우로부터의 모든 컬러 픽셀들을 포함하며, 나머지 라인은 로우로부터의 모든 팬크로매틱 픽셀들을 포함한다. 유사하게, 비-비NING된 컬러(우측 다이어그램)를 이용하는 경우에 2개의 풀 해상도 로우들을 판독하는데 3개의 라인들이 요구되고, 여기에서 하나의 라인은 2개의 로우들로부터의 비-비NING된 컬러 픽셀들을 포함하며 하나의 라인은 하나의 로우로부터의 모든 팬크로매틱 픽셀들을 포함하고, 나머지 라인은 나머지 로우로부터의 모든 팬크로매틱 픽셀들을 포함한다.

[0050] 이제, 도 8을 참조하면, 풀 해상도에서 컬러들의 비닝 및 더블 샘플링으로 픽셀 어레이(100)의 4개-로우 부분의 샘플링 및 판독을 위한 라인들의 시퀀스가 도시되어 있다. 이러한 예로 든 오버샘플링 배열은 감소된 프레임 레이트를 희생하여 추가 SNR 개선을 제공한다. 도면은 단지 녹색/적색 로우 페어(즉, 어레이의 4개-로우 부분의 하부 2개의 로우들)에 대한 샘플링 및 판독만을 도시하고 있지만, 녹색/청색 로우 페어(즉, 어레이의 4개-로우 부분의 상부 2개의 로우들)도 적색/녹색 로우 페어와 동일하게 판독된다는 것은 자명하다. 또한, 샘플링 및 판독은 본 예에서 비-동시적이고, 즉 분리된 시각들에서 발생한다.

[0051] 도 9a 및 9b는 SNR을 개선하고 프레임 레이트를 개선하기 위해 1/4 해상도에서 컬러들 및 팬크로매틱 픽셀들의 분리된 비닝으로, 픽셀 어레이(100)의 4개-로우 부분의 샘플링 및 판독을 위한, 옵션 1 및 옵션 2로 표시되는 2 개의 상이한 라인들의 시퀀스들을 도시하고 있다. 라인 0 내지 라인 3으로 표시되는 4개의 라인들은 2개의 상이한 옵션들 각각에서 4개의 로우들을 판독하도록 요구된다. 도 9a에 도시된 바와 같은 옵션 1에서, 녹색 픽셀들은 상부 및 기저부 칼럼 회로들 사이에 차이점들이 존재하는 구현들에서는 바람직하지 않을 수 있다. 도 9b에 도시된 샘플링 및 판독 배열은, 모든 녹색 픽셀들이 어레이의 한쪽 상의 칼럼 회로들, 즉 본 예에서는 상부 칼럼 회로들을 이용하여 판독되는 것을 보장함으로써 이러한 이슈를 어드레싱한다. 이것은 다르게는 어레이의 상부

및 기저부 양쪽 상의 칼럼 회로들로부터 판독되고 있는 녹색 픽셀 페어들에 기인할 수도 있는 녹색 응답의 임의의 차이점들을 제거한다.

[0052] 도 10은 1/4 해상도에서, 컬러들과 팬크로매틱 픽셀들의 분리된 비닝으로, 그리고 감소된 프레임 레이트를 회생하여 추가적인 SNR 개선을 제공하는 더블 샘플링으로, 픽셀 어레이(100)의 4개-로우 부분의 샘플링 및 판독을 위한 라인들의 시퀀스를 도시하고 있다. 도 8의 예에서와 같이, 도 10의 샘플링 및 판독은 단지 녹색/적색 로우 페어에 대해서만 도시되어 있지만, 녹색/청색 로우 페어가 적색/녹색 로우 페어와 동일하게 판독된다는 것은 자명하다. 또한, 샘플링 및 판독은 본 예에서 또한 비-동시적이다.

[0053] 도 11은 픽셀 어레이(100)의 4개-로우 부분의 1/4-해상도 비디오 샘플링 및 판독을 위한 3개의 상이한 라인 시퀀스들을 도시하고 있다. 이들 시퀀스들 모두는 베이어 CFA 패턴이 이용된 경우에 제공될 것과 일치하는 출력을 제공한다. 3개의 시퀀스들 사이의 차이점들은 컬러 픽셀들과 함께 팬크로매틱 픽셀 중 얼마나 많은 개수가 비닝된 결과에 포함되는지와 관련된다. 컬러 픽셀들과 함께 팬크로매틱 픽셀들을 포함하는 것은 사진 속도를 증가시키지만 컬러 포화를 감소시킨다. 도 11의 상부 다이어그램은 컬러 단독 경우를 도시하고 있고, 중간 다이어그램은 동일-컬러 픽셀들의 각 페어에 대해 하나의 팬크로매틱 픽셀을 이용하는 중간 디새트레이션(desaturation) 경우를 도시하고 있으며, 기저부 다이어그램은 동일-컬러 픽셀들의 각 페어에 대해 2개의 팬크로매틱 픽셀들을 이용하는 더 높은 디새트레이션 경우를 도시하고 있다.

[0054] 이제, 도 12를 참조하면, 픽셀 어레이(100)의 4개-로우 부분의 1/4-해상도 비디오 샘플링 및 판독을 위한 또 하나의 라인들의 시퀀스가 도시되어 있다. 이러한 시퀀스에서, 더블 샘플링은 감소된 프레임 레이트를 회생하여 SNR 개선을 제공하는데 이용된다. 유사한 시퀀스들은 도 11의 예들에서와 같이, 하나 또는 2개의 팬크로매틱 픽셀들이 동일-컬러 픽셀들의 각 페어와 비닝되는 디새트레이팅된 비디오에 이용될 수 있다.

[0055] 도 13은 특히 고속 자동포커스 어플리케이션들에 유용한 픽셀 어레이(100)의 4개-로우 부분의 샘플링 및 판독을 위한 2개의 상이한 라인들의 시퀀스들을 도시하고 있다. 상부 다이어그램은 팬크로매틱 픽셀들의 비닝을 가지는 배열을 도시하고 있는데 반해, 하부 다이어그램은 컬러 픽셀들의 비닝 및 베이어 CFA 패턴과 부합되는 출력을 가지는 배열을 도시하고 있다. 양쪽 경우들에서, 판독될 데이터의 양을 감소시키고 프레임 레이트를 증가시키는 공격적인 수직 서브샘플링(즉, 매 3개의 로우 페어들로부터 1개를 취함)이 있다. 양쪽 경우들에서 비교적 높은 수평 샘플링 주파수는 포커스의 양호한 결정을 허용한다. 팬크로매틱 경우는, 높은 프레임 레이트가 노출 시간을 제한할 것이라는 중요한 고려사항이 취해지는 경우에, 최상의 사진 민감도를 가질 것이다. 베이어 출력 경우는 데이터가 포커스의 결정뿐만 아니라 프리뷰 및 비디오 목적들 양쪽에 이용될 수 있게 할 것이다.

[0056] 예시적 실시예들의 샘플링 및 판독 배열들은 양호하게는 주어진 로우 쌍으로부터의 컬러 픽셀들이 팬크로매틱 픽셀들로부터 분리되어 판독될 수 있게 한다. 픽셀들의 2개의 칼럼들이 공통 출력을 공유하는 도 2의 예로 든 2x2 픽셀 배열은 2개의 샘플링 동작들이 주어진 로우로부터의 모든 픽셀들을 액세스하도록 요구한다는 것을 의미한다. 상기 예시적 실시예들에 이용된 팬크로매틱 체커보드 패턴과 같은 회소 CFA 패턴에 있어서, 개선된 성능은 컬러 픽셀들을 팬크로매틱 픽셀로부터 분리하여 판독하여 나중에 이들을 메모리에서 분리해야만 하는 것을 피함으로써 얻어진다. 또한, 상기-기재된 기술들은 이전에 샘플링된 픽셀들의 로우의 절반의 판독과 동시에 픽셀들의 로우의 절반(예를 들면, 팬크로매틱 픽셀들 또는 컬러 픽셀들 중 어느 하나)의 샘플링을 허용하여, 샘플링 시간의 오버헤드를 효율적으로 제거한다. 또 하나의 장점은, 기재된 기술들은 동일-컬러 픽셀들의 페어 또는 팬크로매틱 픽셀들의 페어가 판독 이전에 전하 도메인에서 조합될 수 있도록 함으로써, SNR을 개선하고 판독 시간을 줄인다는 점이다. 예를 들면, 일부 기술들은 각 로우 페어에 대해 단지 3개의 샘플링 및 판독 동작들만을, 팬크로매틱 픽셀들에 대해 2개 및 비닝된 컬러 픽셀들에 대해 1개를 요구한다.

[0057] 예시적 실시예들은, 여기에 기재된 샘플링 및 판독 기술들이 고도로 유연하고 더블 샘플링(즉, 판독 시간을 회생하여 SNR을 개선하는 오버샘플링), 비디오 및 자동포커스와 관련된 동작 모드들을 포함하여 널리 다양한 어플리케이션들에서 개선된 성능을 제공한다는 것을 명백하게 한다. 이들 및 다른 추가적인 동작 모드들은 캡쳐 조건들, 엔드 사용자 선호도 또는 다른 인자들에 따라 주어진 이미지 캡쳐 디바이스에서 선택 가능하게 될 수 있다.

[0058] 본 발명은 특히 그 일부 예시적 실시예들을 참조하여 상세하게 설명되었지만, 첨부된 청구항들에 제시된 본 발명의 범주내에서 변동들 및 변형들이 달성될 수 있다는 것은 자명하다. 예를 들면, 그 이미지 센서 및 연관된 샘플링 및 판독 회로를 포함하는 이미지 캡쳐 디바이스의 특정 구성은 대안 실시예들에서 가변될 수 있다. 또한, 이용되는 CFA 패턴들의 특정 타입들, 픽셀 어레이 및 칼럼 회로들의 구성, 및 샘플링 및 판독 동작들의 라인 시퀀스들과 같은 특징들은 다른 실시예들에서, 다른 이미지 캡쳐 디바이스들 및 동작 모드들의 요구들을 수

용하도록 변경될 수도 있다. 이들 및 다른 대안 실시예들은 본 기술분야의 숙련자들에게는 자명할 것이다.

### 부호의 설명

[0059]

10: 서브젝트 장면으로부터의 광

11: 활상 스테이지

12: 렌즈

13: 중성 농도 필터

14: 조리개

18: 셔터

20: 이미지 센서

22: 아날로그 신호 처리기

24: 아날로그 대 디지털(A/D) 컨버터

26: 타이밍 발생기

28: 이미지 센서 스테이지

30: 디지털 신호 처리기(DSP) 버스

32: 디지털 신호 처리기(DSP) 메모리

36: 디지털 신호 처리기(DSP)

38: 처리 스테이지

40: 노출 컨트롤러

42: 휘도 센서

50: 시스템 컨트롤러

52: 버스

54: 프로그램 메모리

56: 시스템 메모리

57: 호스트 인터페이스

60: 메모리 카드 인터페이스

62: 메모리 카드 소켓

64: 메모리 카드

65: 이미지 디스플레이

68: 사용자 제어 및 상태 인터페이스

70: 뷰파인더 디스플레이

72: 노출 디스플레이

74: 사용자 입력들

76: 상태 디스플레이

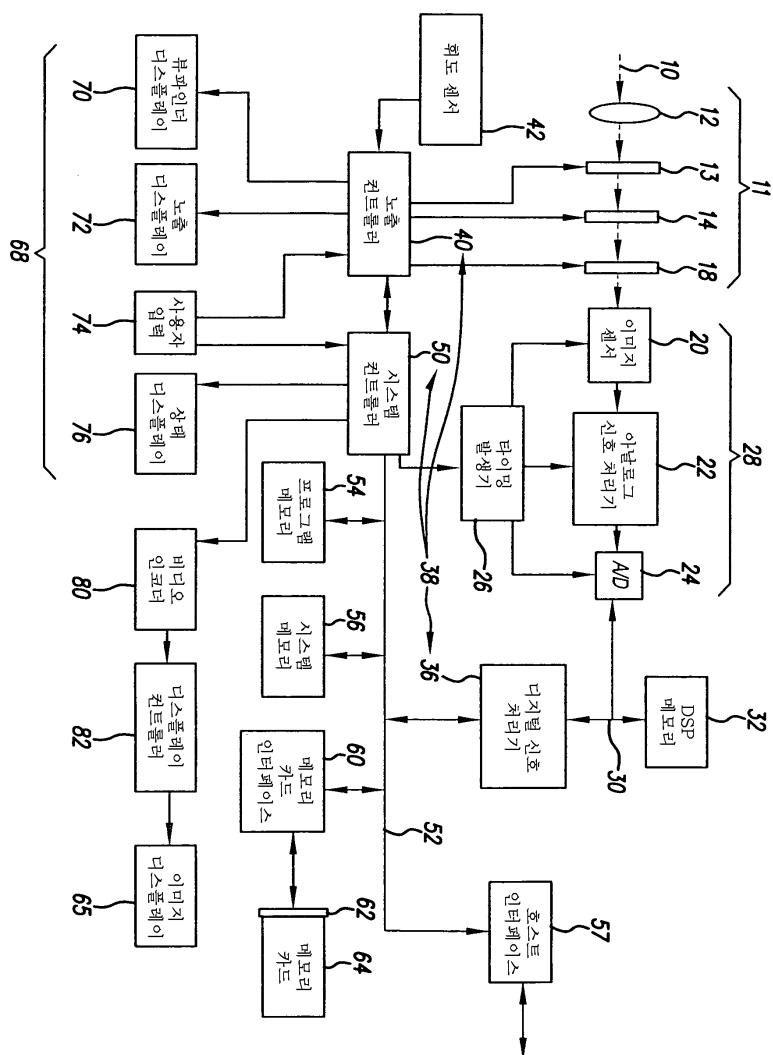
80: 비디오 인코더

82: 디스플레이 컨트롤러

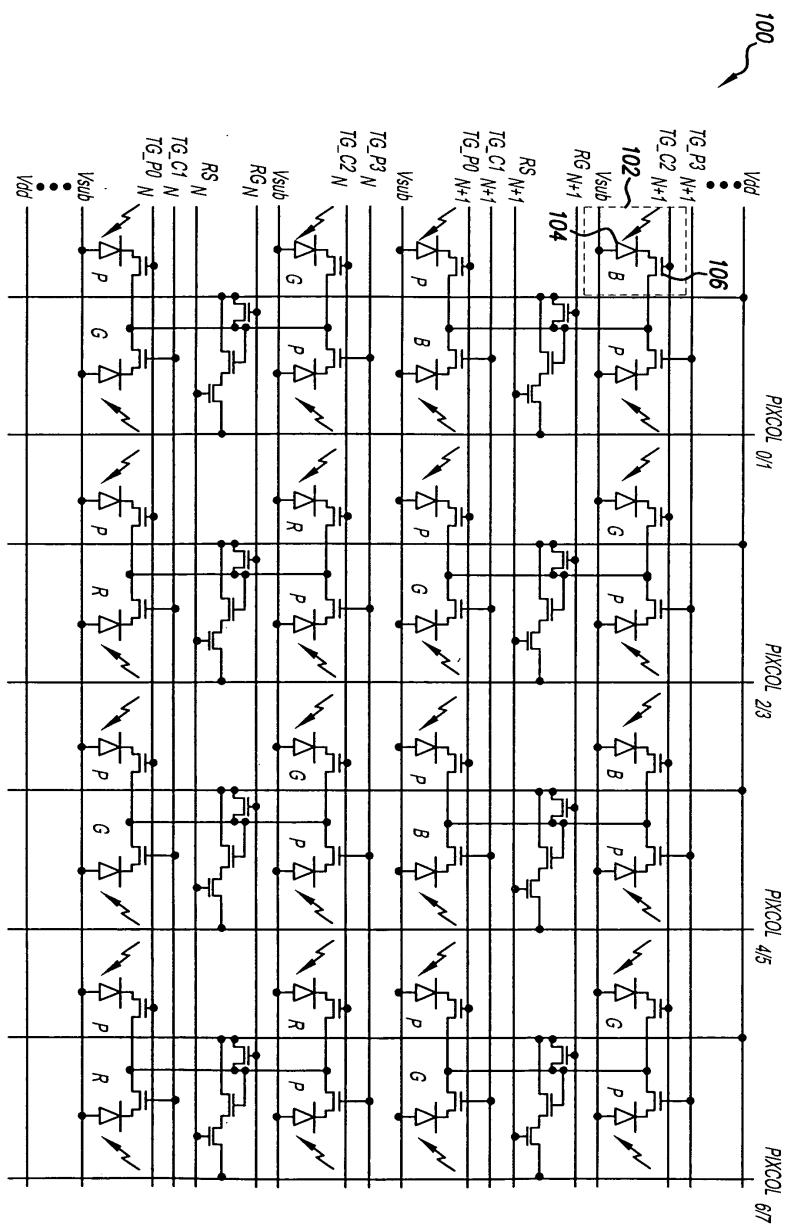
- 100: 픽셀 어레이  
102: 픽셀  
104: 포토다이오드  
106: 전달 게이트(TG)  
108: 추가 회로  
110: 칼럼 회로들  
110T: 상부 칼럼 회로들  
110B: 기저부 칼럼 회로들  
112: 샘플-및-홀드 스위치들  
114: 칼럼 회로 커패시터들  
116: 칼럼 출력 스위치들  
600: 하부-좌측 팬크로매틱 픽셀  
602: 하부-좌측 팬크로매틱 픽셀

도면

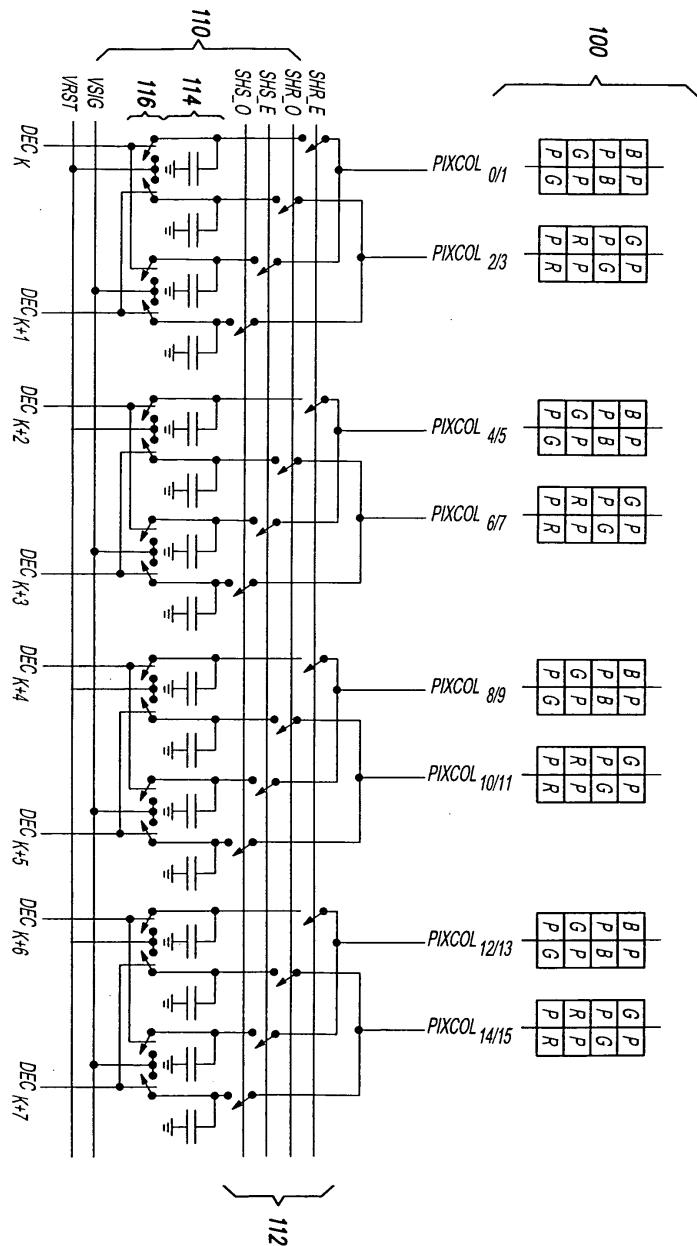
도면1



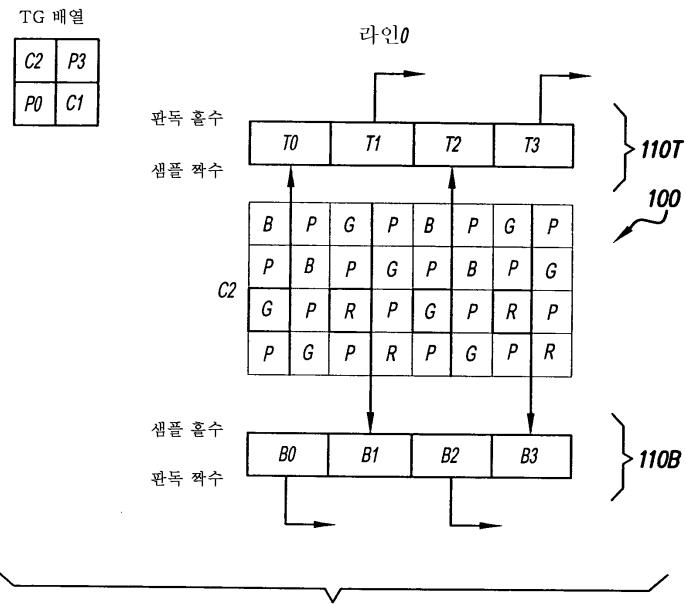
도면2



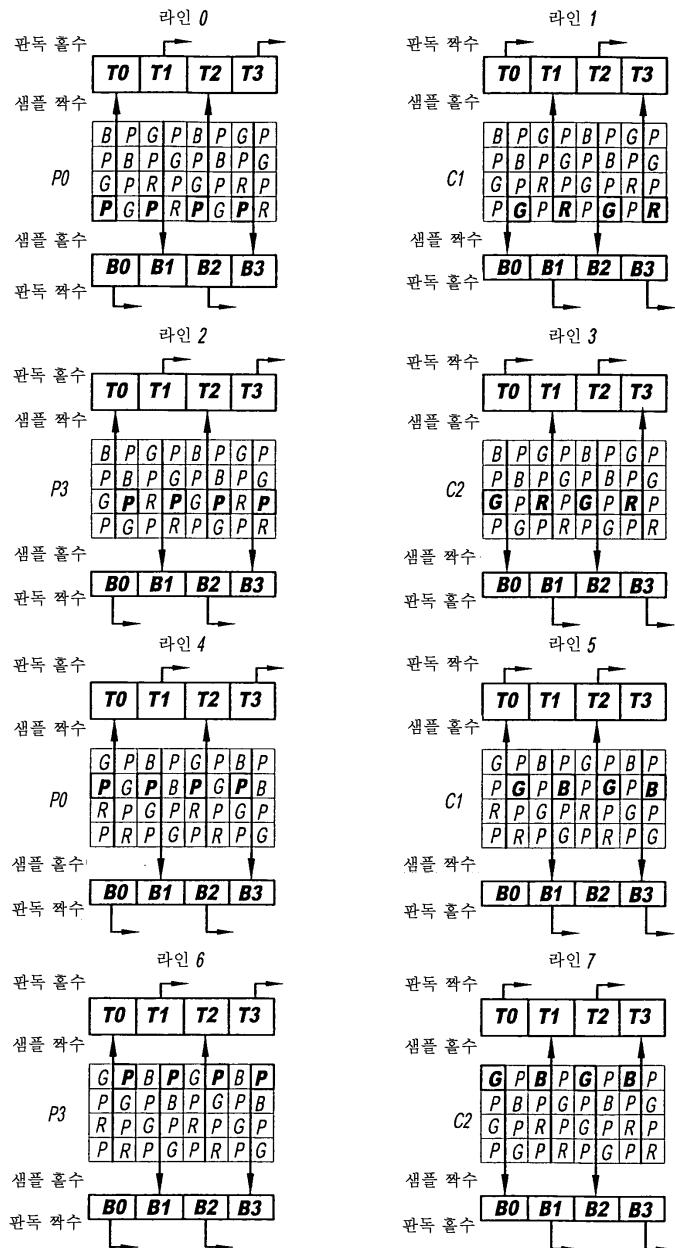
도면3



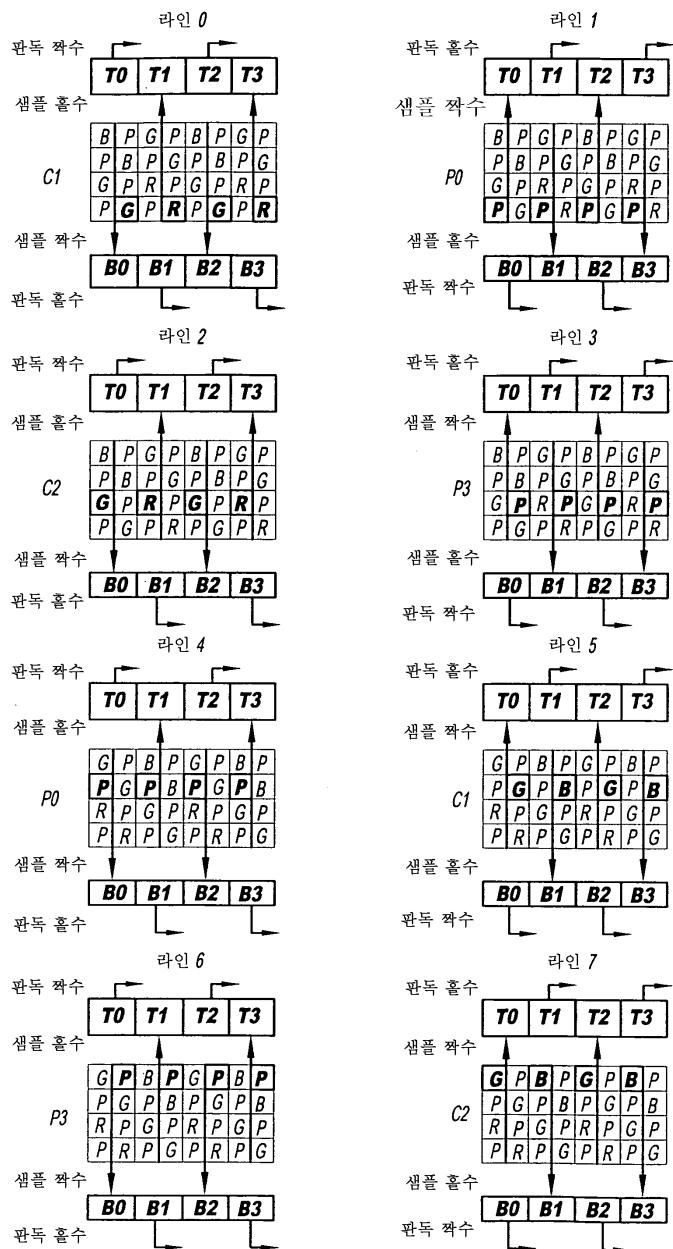
## 도면4



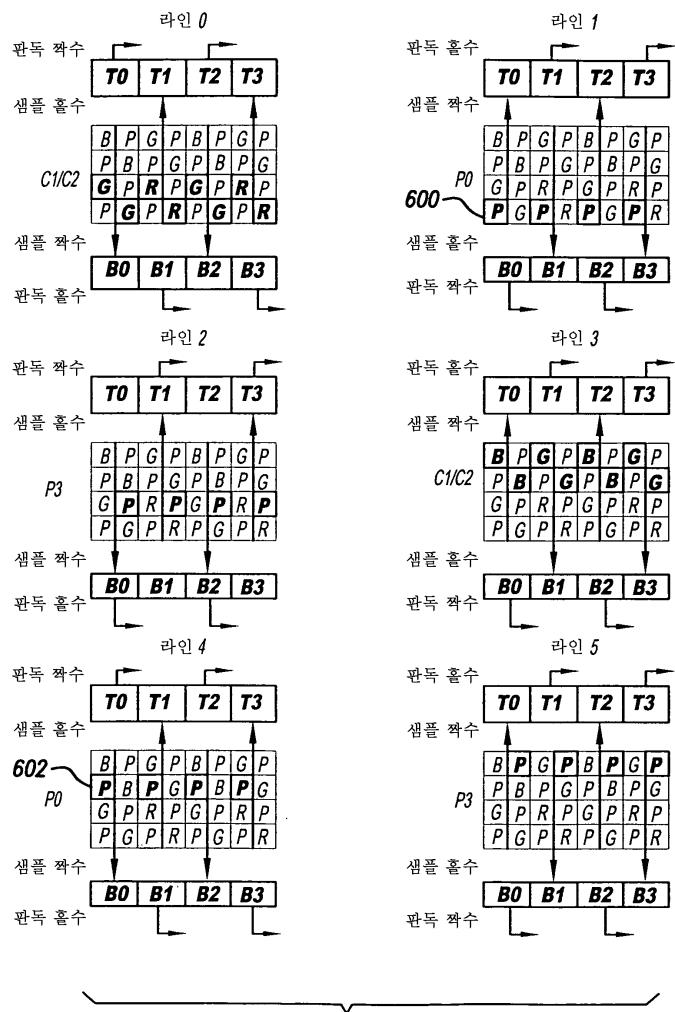
## 도면5a



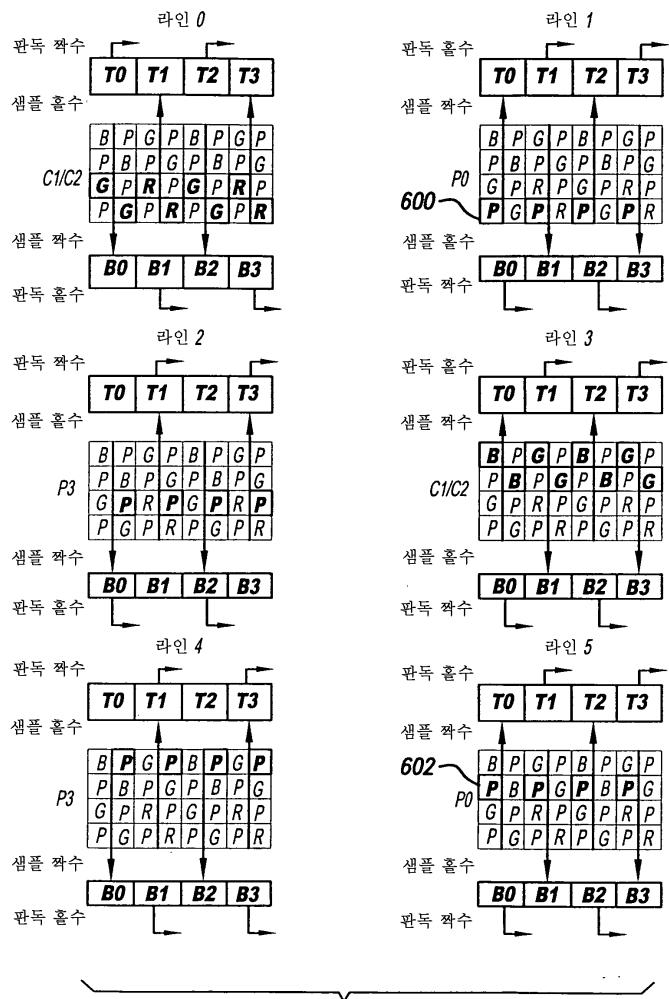
## 도면5b



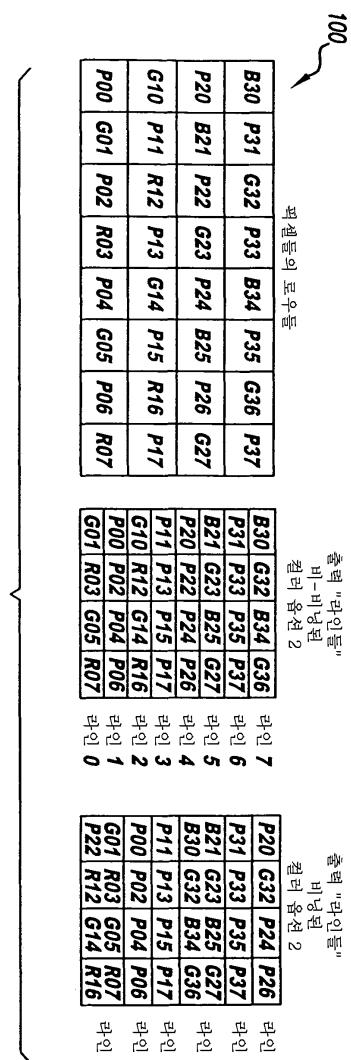
## 도면6a



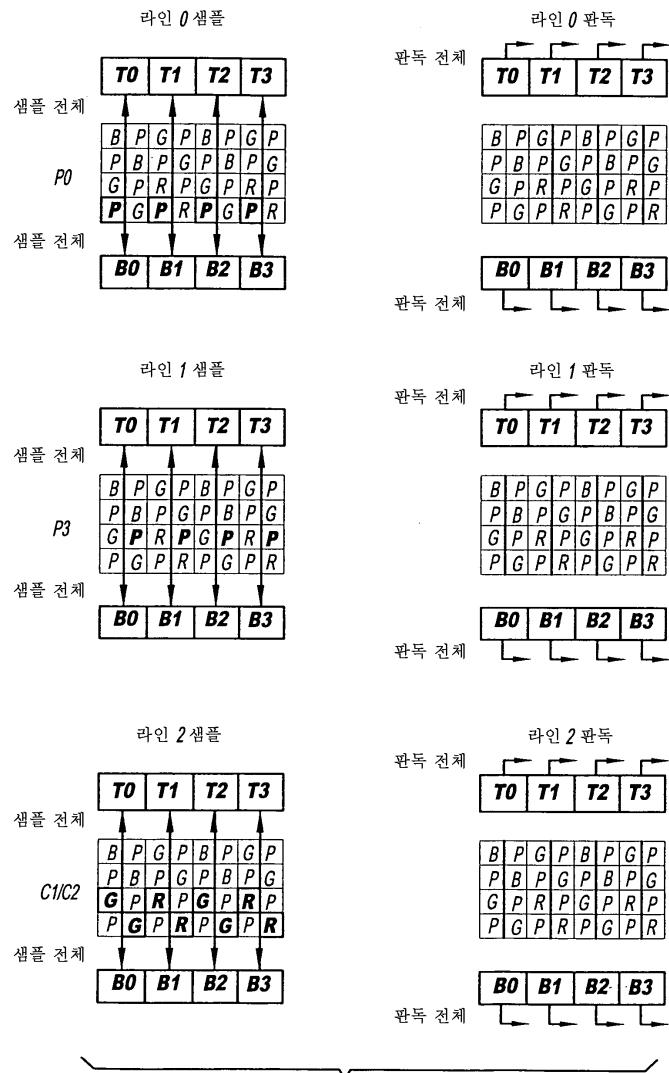
## 도면6b



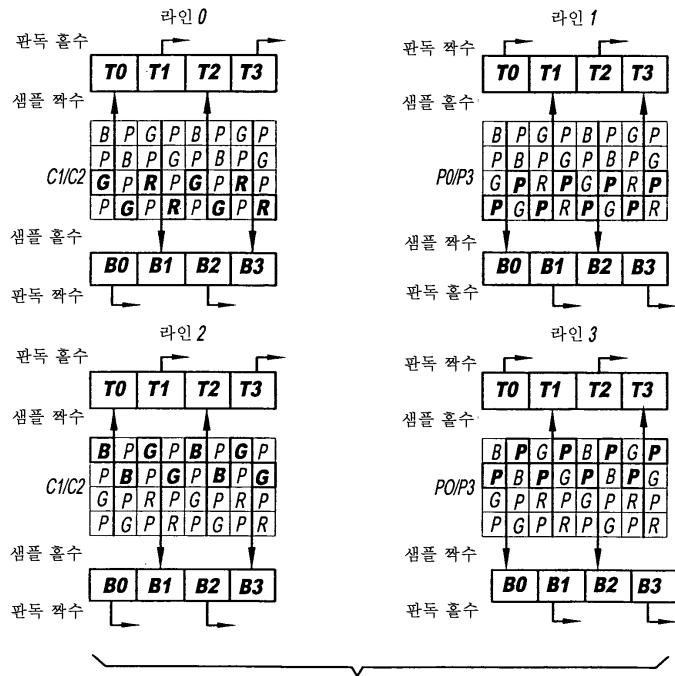
도면7



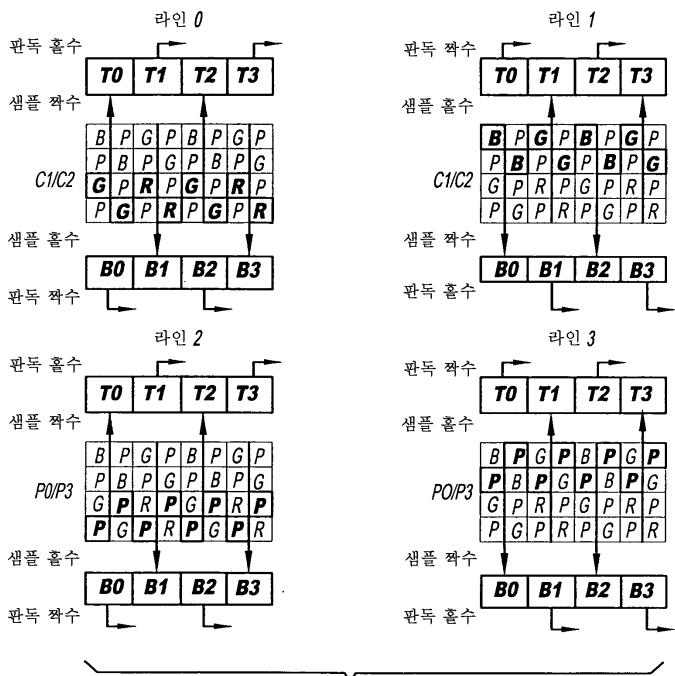
## 도면8



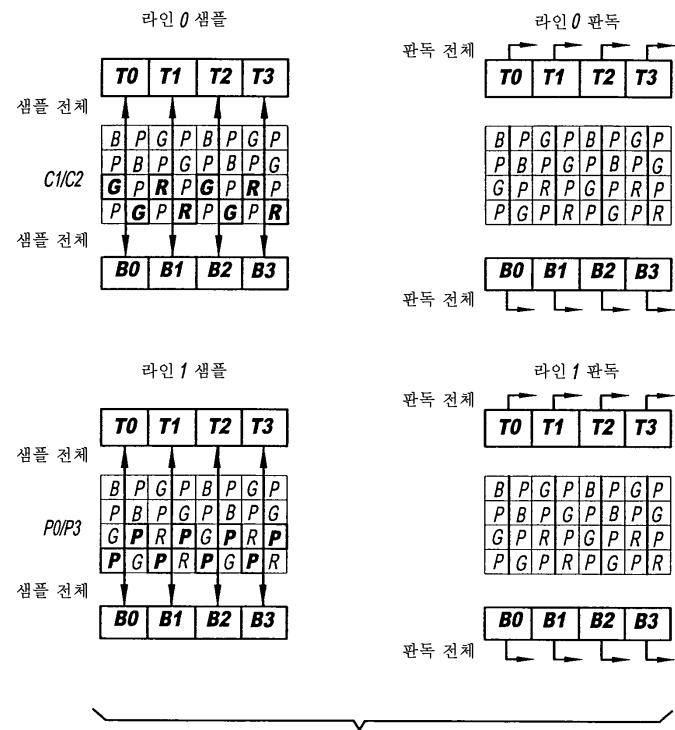
## 도면9a



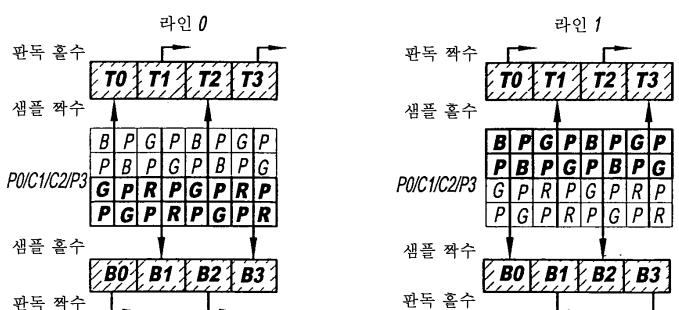
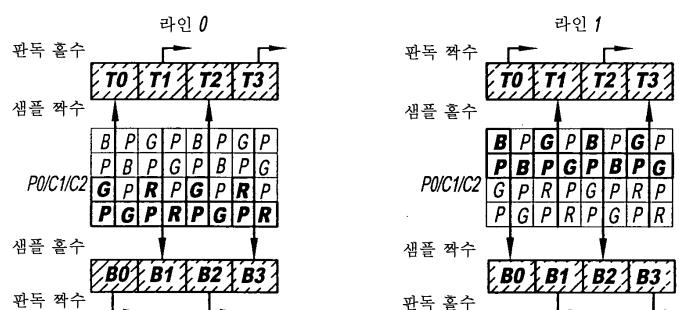
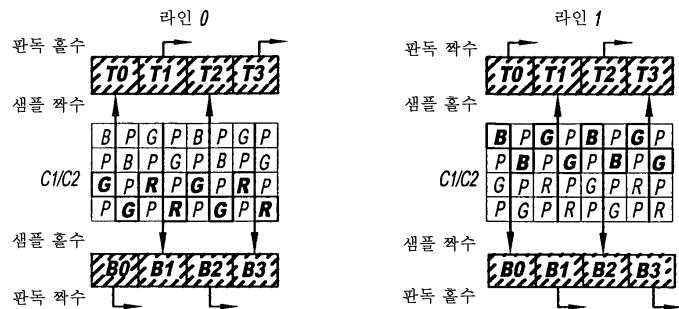
## 도면9b



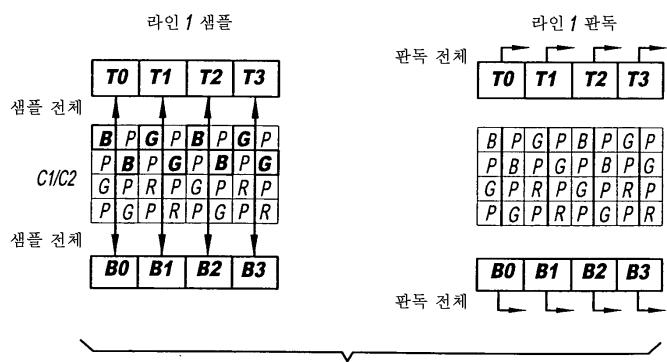
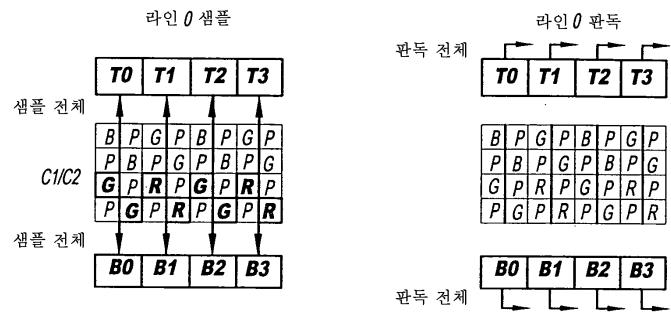
## 도면10



## 도면11



## 도면12



## 도면13

