

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7139261号

(P7139261)

(45)発行日 令和4年9月20日(2022.9.20)

(24)登録日 令和4年9月9日(2022.9.9)

(51)国際特許分類

F I

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/36

G 0 9 G 3/20 (2006.01)

G 0 9 G 3/20 6 2 1 B

G 0 2 F 1/133(2006.01)

G 0 9 G 3/20 6 2 4 E

G 0 9 G 3/20 6 2 3 D

G 0 9 G 3/20 6 3 1 B

請求項の数 7 (全16頁) 最終頁に続く

(21)出願番号 特願2019-11905(P2019-11905)

(22)出願日 平成31年1月28日(2019.1.28)

(65)公開番号 特開2020-118916(P2020-118916
A)

(43)公開日 令和2年8月6日(2020.8.6)

審査請求日 令和3年7月8日(2021.7.8)

(73)特許権者 302062931

ルネサスエレクトロニクス株式会社

東京都江東区豊洲三丁目2番24号

(74)代理人 110000350ポレール弁理士法人

(72)発明者 長澤 和浩

東京都江東区豊洲三丁目2番24号 ル

ネサスエレクトロニクス株式会社内

審査官 西島 篤宏

最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項1】

表示制御装置を含み、

前記表示制御装置は、

一定の周期の信号に基づいて、交流信号の極性を前記周期で反転させて出力する出力部と、

停止信号に基づいて、前記出力部における前記交流信号の極性の反転を停止させる停止制御部と、

表示データ書き換え信号を出力する書き換え制御部と、

前記書き換え制御部を制御する送信制御部と、を含み、

前記停止信号は、前記表示データ書き換え信号が出力される期間において、前記交流信号の極性の反転を停止させ、極性の反転を停止された前記交流信号は、極性の反転の停止の前の極性を維持し、

前記出力部は、前記表示データ書き換え信号が出力される期間の後、一定周期の前記信号に基づいて、前記交流信号の極性を前記周期で反転させて出力し、

前記出力部は、

クロックを計数し、前記一定周期でオーバーフロー信号を発生するタイマ回路と、

前記オーバーフロー信号に基づいて、前記交流信号の極性を前記周期で反転させるトグル回路と、

前記停止信号に基づいて、前記タイマ回路から出力される前記オーバーフロー信号の前記

トグル回路への供給を停止させる停止制御部と、を含む、半導体装置。

【請求項 2】

請求項 1 において、
前記送信制御部は、
データバッファ回路と、
トリガ回路と、を含み、

前記トリガ回路は、前記データバッファ回路が発生するバッファフル信号に基づいて、
前記停止信号を、前記停止制御部へ出力する、半導体装置。

【請求項 3】

請求項 2 において、
中央処理装置と、
データ転送制御装置と、をさらに含み、

前記中央処理装置または前記データ転送制御装置は、前記データバッファ回路に表示書き
き替えデータを格納し、

前記データバッファ回路は、前記表示書き替えデータの書き込み量が前記データバッファ
回路の記憶容量に一致すると、前記バッファフル信号を生成する、半導体装置。

【請求項 4】

請求項 2 において、
前記表示制御装置は、周期制御回路を含み、
前記周期制御回路は、前記タイマ回路に基準カウント値を設定し、

前記タイマ回路は、前記クロックの計数値が前記基準カウント値と一致した時に、前記
オーバーフロー信号を発生する、半導体装置。

【請求項 5】

請求項 1 において、
前記停止制御部は、AND 回路を含み、

前記 AND 回路は、前記オーバーフロー信号が入力される第 1 入力と、前記停止信号の
反転信号が入力される第 2 入力と、出力は前記トグル回路の入力に接続された出力と、を
有する、半導体装置。

【請求項 6】

表示制御装置を含み、
前記表示制御装置は、
一定の周期の信号に基づいて、交流信号の極性を前記周期で反転させて出力する出力部と、
停止信号に基づいて、前記出力部における前記交流信号の極性の反転を停止させる停止制
御部と、

表示データ書き換え信号を出力する書き換え制御部と、
前記書き換え制御部を制御する送信制御部と、を含み、

前記停止信号は、前記表示データ書き換え信号が出力される期間において、前記交流信
号の極性の反転を停止させ、極性の反転を停止された前記交流信号は、極性の反転の停止
の前の極性を維持し、

前記出力部は、前記表示データ書き換え信号が出力される期間の後、一定周期の前記信
号に基づいて、前記交流信号の極性を前記周期で反転させて出力し、

中央処理装置と、
プログラムを格納する不揮発性メモリと、をさらに含み、

前記停止信号は、前記プログラムを実行する前記中央処理装置によって発生され、

前記表示制御装置は、第 1 制御ビットを有する制御レジスタを含み、

前記プログラムを実行する前記中央処理装置は、前記第 1 制御ビットに値を書き込むこ
とにより、前記停止信号を発生させる、半導体装置。

【請求項 7】

請求項 6 において、
前記制御レジスタは、第 2 制御ビットをさらに有し、

10

20

30

40

50

前記プログラムを実行する前記中央処理装置は、前記第2制御ビットに値を書き込むことにより、前記表示データ書き替え信号の出力を開始させる、半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、半導体装置に関し、特に、表示装置を制御するマイクロコントローラ等の半導体集積回路装置に適用可能である。

【背景技術】

【0002】

液晶表示パネルを利用した表示装置では、画面の焼き付きを防止するため、画素の共通電極に供給される電位（VCOM電位）を時間的に変化させる技術が知られている。特開2018-132716号公報（特許文献1）は、「CPU101は、極性を反転すべきタイミングが、画像データが出力されている期間内である場合、当該タイミング当該期間の後のタイミングに変更する。」を開示している。

10

【先行技術文献】

【特許文献】

【0003】

【文献】特開2018-132716号公報

【発明の概要】

【発明が解決しようとする課題】

20

【0004】

マイクロコントローラ等の半導体装置は、表示装置に表示される表示データを書き換えるため、表示データの書き替え動作を行う。表示データの書き替え動作は、表示装置の仕様を満足するように行う必要がある。表示データの書き替え動作が、表示装置の仕様を満足しなかった場合、表示装置の表示品質が低下してしまう場合がある。

【0005】

本開示の課題は、表示装置の表示品質が低下を抑制しつつ、表示装置に対する表示データの書き替えを行う技術を提供することにある。

【0006】

その他の課題と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

30

【課題を解決するための手段】

【0007】

本開示のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0008】

すなわち、半導体装置は、表示制御装置を含む。前記表示制御装置は、一定周期の信号に基づいて、交流信号の極性を前記周期で反転させて出力する出力部と、停止信号に基づいて、前記交流信号出力部における前記交流信号の極性の反転を停止させる停止制御部と、表示データ書き換え信号を出力する書き換え制御部と、前記書き換え制御部を制御する送信制御部と、を含む。前記停止信号は、前記表示データ書き換え信号が出力される期間において、前記交流信号の極性の反転を停止させ、極性の反転を停止された前記交流信号は、極性の反転の停止の前の極性を維持する。前記出力部は、前記表示データ書き換え信号が出力される期間の後、一定周期の前記信号に基づいて、前記交流信号の極性を前記周期で反転させて出力する。

40

【発明の効果】

【0009】

上記半導体装置よれば、表示装置の表示品質の低下を抑制しつつ、表示装置に対する表示データの書き替えを行うことが可能である。

【図面の簡単な説明】

【0010】

50

【図 1】図 1 は、実施例 1 に係る半導体システムを示す図である。

【図 2】図 2 は、図 1 の表示制御装置の概念的な構成例を説明する図である。

【図 3】図 3 は、図 2 の送信制御部、交流信号出力部、交流信号停止制御部の詳細な構成例を示す図である。

【図 4】図 4 は、図 1 の液晶表示装置 20 の仕様を説明する図である。

【図 5】図 5 は、表示データ書き替え信号と VCOM 信号の極性の反転タイミングとが重ならない場合を示す図である。

【図 6】図 6 は、表示データ書き替え信号と VCOM 信号の極性の反転タイミングとが重なった場合を示す図である。

【図 7】図 7 は、比較例に係る表示データ書き替え信号と VCOM 信号の極性の反転タイミングとが重なった場合を示す図である。

10

【図 8】図 8 は、実施例 1 に係る複数回の表示データ書き替え動作を間欠的に行う場合を説明する図である。

【図 9】図 9 は、比較例 2 に係る複数回の表示データ書き替え動作を間欠的に行う場合を説明する図である。

【図 10】図 10 は、実施例 1 に係る表示データ書き替え動作を説明する図である。

【図 11】図 11 は、比較例 3 に係る表示データ書き替え動作を説明する図である。

【図 12】図 12 は、実施例 2 に係る半導体装置 10 の概念的な構成例を説明する図である。

【図 13】図 13 は、実施例 2 に係る制御フローを示す図である。

20

【発明を実施するための形態】

【0011】

以下、実施形態、および、実施例について、図面を用いて説明する。ただし、以下の説明において、同一構成要素には同一符号を付し繰り返しの説明を省略することがある。なお、図面は説明をより明確にするため、実際の態様に比べ、模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。

【実施例 1】

【0012】

図 1 は、実施例 1 に係る半導体システムを示す図である。半導体システム 1 は、たとえば、電子時計、商品価格などを表示するタグ装置などの表示パネルを有する電子装置である。半導体システム 1 は、半導体装置 10 と、表示パネルを有する液晶表示装置 20 と、を有する。

30

【0013】

半導体装置 10 は、マイクロコントローラ MCU であり、たとえば、単結晶シリコンなどの半導体基板に、公知の CMOS トランジスタの製造方法を用いて形成された半導体集積回路装置である。半導体装置 10 としてのマイクロコントローラ MCU は、制御部としての中央処理装置 CPU と、不揮発性メモリ ROM と、揮発性メモリ RAM と、データ転送制御装置 DMAC と、表示制御装置 LCDC と、バス BUS と、を有する。バス BUS は、中央処理装置 CPU と、不揮発性メモリ ROM と、揮発性メモリ RAM と、データ転送制御装置 DMAC と、表示制御装置 LCDC と、を相互に接続する。

40

【0014】

中央処理装置 CPU は、各種演算処理を行い、半導体システム 1 の全体動作を統括制御するプロセッサである。中央処理装置 CPU は、不揮発性メモリ ROM から制御プログラムを読み出し、揮発性メモリ RAM に格納して各種機能に係る演算制御や表示制御など各種動作処理を行う。

【0015】

不揮発性メモリ ROM は、たとえば、リードオンリメモリやフラッシュメモリなどにより構成することができる。不揮発性メモリ ROM は、制御プログラム、演算に必要とされるデータ、初期設定データ等が格納される。

【0016】

50

揮発性メモリRAMは、たとえば、スタティック型ランダムアクセスメモリ（SRAM）やダイナミック型ランダムアクセスメモリ（DRAM）などにより構成することができる。揮発性メモリRAMは、たとえば、制御プログラムを実行する中央処理装置CPUの一時データの格納領域として利用される。

【0017】

データ転送制御装置DMACは、たとえば、ダイレクトメモリアクセスコントローラにより構成することができる。データ転送制御装置DMACは、中央処理装置CPUの介在なしに、メモリとメモリとの間、または、メモリと周辺回路または周辺機器との間で直接データの転送の制御を行う。データ転送制御装置DMACは、液晶表示装置20に表示する表示データの転送に利用することができる。

10

【0018】

表示制御装置LCDCは、液晶表示装置20を制御する周辺回路であり、送信制御部11と、交流信号生成部12と、書き替え制御部13と、を含む。送信制御部11は、交流信号生成部12および書き替え制御部13の動作を制御する。

【0019】

交流信号生成部12は、VCOM信号14を生成し、液晶表示装置20へ出力する。VCOM信号14は、液晶表示装置20に設けられた液晶表示パネルの画面の焼き付きを防止するために利用される。VCOM信号14は、一例では、周期的にその極性が反転される交流電圧信号である。液晶表示装置20は、VCOM信号14の極性の反転タイミングに基づいて、複数の画素の共通電極に供給される共通電位（VCOM電位）の極性を、正電位から負電位へ、または、負電位から正電位へ変化させる。

20

【0020】

書き替え制御部13は、表示データ書き替え信号15を生成し、液晶表示装置20へ出力する。表示データ書き替え信号15は、たとえば、書き替える表示データと、同期信号と、書き込みイネーブル信号（ライトイネーブル信号）などを含む。液晶表示装置20は、表示データ書き替え信号15に基づいて、液晶表示装置20内の対応する複数の画素の表示データを書き替える。

【0021】

液晶表示装置20は、液晶表示パネルを有する表示装置である。液晶表示装置20は、一例では、複数の画素のそれぞれが表示データを記憶するメモリ素子を含むMIP（Memory In Pixel）液晶装置とすることができる。MIP液晶装置は、一般的なTFT（Thin Film Transistor）液晶装置と比較して、頻繁な書き替えを必要とせず、半導体システム1の低消費電力化を図ることができる。

30

【0022】

図2は、図1の表示制御装置の概念的な構成例を説明する図である。図2の表示制御装置LCDCに示す様に、交流信号生成部12は、交流信号出力部121と、交流信号停止制御部122と、を含む。交流信号出力部121は、交流信号生成クロックCKに基づいて、一定周期のVCOM信号14を生成し、液晶表示装置20へ送出する。交流信号停止制御部122は、送信制御部11で生成されるVCOM停止信号111に基づいて、VCOM信号14の極性の変化を停止させるためのVCOM停止指示信号123を交流信号出力部121へ送出する。交流信号出力部121は、VCOM停止指示信号123に基づいて、VCOM信号14の極性の変化を停止させる様に構成される。

40

【0023】

書き替え制御部13は、表示データ生成部131、および、表示データ書き替え信号生成部132と、を含む。表示データ生成部131と表示データ書き替え信号生成部132によって生成された表示データ書き替え信号15を液晶表示装置20に送出する。

【0024】

送信制御部11は、表示書き替えデータ116を表示データ生成部131へ出力し、送信開始指示信号117を表示データ書き替え信号生成部132へ出力する。

【0025】

50

図3は、図2の送信制御部11、交流信号出力部121、交流信号停止制御部122の詳細な構成例を示す図である。

【0026】

送信制御部11は、データバッファ回路112と、トリガ検知回路113と、VCOM周期制御回路114と、を含む。データバッファ回路112は、バスBUSに接続され、中央処理装置CPUまたはデータ転送制御装置DMACにより表示書き替えデータが格納される。データバッファ回路112は、表示書き替えデータの書き込み量がデータバッファ回路112の記憶容量に一致すると、バッファフル信号115を生成する。トリガ検知回路113は、バッファフル信号115が入力されると、VCOM停止信号111を交流信号停止制御部122に発行する。VCOM周期制御回路114は、カウンタ124の基準カウンタ値を制御するために設けられる。カウンタ124の基準カウンタ値は、半導体装置10に接続される液晶表示装置20の種類に基づいて、VCOM周期制御回路114によって設定することが可能である。

10

【0027】

交流信号出力部121は、カウンタ124と、トグル回路125と、を含む。交流信号停止制御部122は、AND回路127を含む。カウンタ124は、交流信号生成クロックCKを計数し、交流信号生成クロックCKの計数値が基準カウンタ値に一致すると、たとえば、ハイレベルのオーバーフロー信号126を発生する。カウンタ124は、オーバーフロー信号126の発生に基づいて、交流信号生成クロックCKの計数値をリセットし、再度、交流信号生成クロックCKの計数を開始する。AND回路127は、オーバーフロー信号126が入力される第1入力と、VCOM停止信号111の反転信号が入力される第2入力と、を有する。AND回路127の出力はトグル回路125の入力に接続されており、トグル回路125の出力はVCOM信号14とされている。

20

【0028】

AND回路127は、VCOM停止信号111がハイレベルとされると、ハイレベルのオーバーフロー信号126のトグル回路125への出力を禁止する。したがって、VCOM停止信号111がハイレベルとされた場合、トグル回路125の出力であるVCOM信号14の極性は変更されず、その極性は維持されることになる。

【0029】

次に、動作を説明する。液晶表示装置20の表示データを書き替える際、中央処理装置CPUまたはデータ転送制御装置DMACにより表示書き替えデータの更新をするため、データバッファ回路112の書き替えを実施する。送信制御部11はデータバッファ回路112の書き替えにより発生したバッファフル信号115等をトリガ検知回路113が受け取り、交流信号停止制御部122にVCOM停止信号111を発行する。

30

【0030】

交流信号停止制御部122は、VCOM停止信号111により、VCOM信号14の極性の変化動作を停止する。この時、カウンタ124は、交流信号生成クロックCKによる計数動作を継続しているので、VCOM停止信号111による影響を受けずに、VCOM信号14の極性反転の変化タイミングを維持する。つまり、VCOM信号14の極性反転の変化タイミングを決めているカウンタ124のオーバーフロー信号126は、一定周期(T)で継続的に出力されていることになる。

40

【0031】

VCOM信号14の極性反転の変化動作を停止(VCOM信号14の状態保持)する事で、液晶表示装置20に対するVCOM信号14の極性反転の変化時の制約無く、液晶表示装置20の表示データを書き替えが可能となる。

【0032】

また、交流信号出力部121のカウンタ124はVCOM周期制御回路114により基準カウンタ値(オーバーフローカウンタ値)を可変することで、一定周期(T)の送信に対するVCOM信号14の極性反転の変化動作の停止の連続を回避可能とするのが良い。つまり、オーバーフロー信号126の出力タイミングは、一定周期の表示書き替えデータ

50

の送信を考慮して決めるのが良い。なるべく、表示書き替えデータの更新の期間がVCOM信号14の極性反転の変化動作と重ならないように、基準カウント値を決めるのが良い。なお、基準カウント値は、各種の電子装置、各種の液晶表示装置に対応させるために、VCOM周期制御回路114によって変更可能に構成されている。基準カウント値は、一例では、VCOM信号14の極性の反転タイミングの周期Tが、0.5秒、1秒、2秒、または、5秒となるように、VCOM周期制御回路114により設定することが可能である。特に制限されるわけではないが、1つの電子装置に対していったん決めた基準カウント値は変更しないのが前提である。ただし、いったん決めた基準カウント値は、もちろん、変更されてもよい。

【0033】

次に、液晶表示装置20の仕様について説明する。図4は、図1の液晶表示装置20の仕様を説明する図である。液晶表示装置20は、VCOM信号14のハイレベルの幅（または期間） t_H とロウレベルの幅（または期間） t_L について、最小値（ t_{MIN} ）が仕様として規定されている場合がある。この場合、VCOM信号14のハイレベルの幅（または期間） t_H とロウレベルの幅（または期間） t_L は、最小値（ t_{MIN} ）以上に設定する必要がある（ $t_H > t_{MIN}$ 、 $t_L > t_{MIN}$ ）。VCOM信号14のハイレベルの幅 t_H やロウレベルの幅 t_L が、規定された最小値（ t_{MIN} ）以下の幅（または期間）になる（ $t_H < t_{MIN}$ 、 $t_L < t_{MIN}$ ）と、液晶表示装置20は、その液晶の特性を維持できなくなり、液晶表示装置20の表示品質が低下してしまう虞がある。

【0034】

また、VCOM信号14の極性が反転されるタイミングの前後において、表示データの書き替えを禁止する書き替えを禁止期間 t_{RWP} が仕様として規定されている場合がある。つまり、VCOM信号14のロウレベルからハイレベルへ遷移する極性の反転タイミングとVCOM信号14のハイレベルからロウレベルへ遷移する極性の反転タイミングとの各々の前後において、書き替えを禁止期間 t_{RWP} が設けられる。書き替えを禁止期間 t_{RWP} において、表示データの書き替えを実施すると、表示データが損失する場合や表示データが正常に表示されない場合がある。したがって、書き替えを禁止期間 t_{RWP} の間において、表示データの書き替えを実施する必要がある。

【0035】

次に、表示データ書き替え信号の期間とVCOM信号14の極性の反転タイミングとの関係を説明する。図5は、表示データ書き替え信号15とVCOM信号14の極性の反転タイミングとが重ならない場合を示す図である。図6は、表示データ書き替え信号15とVCOM信号14の極性の反転タイミングとが重なった場合を示す図である。なお、図5および図6は、図4で説明された液晶表示装置20の仕様を満足しているものとする。

【0036】

図5を参照し、VCOM信号14は、時刻 t_1 、 t_6 、 t_7 において、その極性が反転される反転タイミングを有する。VCOM信号14の極性の反転タイミングのおおのは、タイマ回路124のオーバーフロー信号126の発生タイミングに基づいており、一定の周期Tで発生する。なお、周期Tは、図4の最小値（ t_{MIN} ）より長くされている（ $T > t_{MIN}$ ）。

【0037】

時刻 t_2 において、VCOM停止信号111がロウレベルからハイレベルへ遷移し、時刻 t_3 から時刻 t_4 において、表示データ書き替え信号15が液晶表示装置20へ出力される。なお、表示データ書き替え信号15の出力されている期間 T_D （時刻 t_3 ～時刻 t_4 の期間）は、周期Tより短くされる（ $T_D < T$ ）。なお、図5において、時刻 t_1 ～時刻 t_2 の期間は、図4の書き替えを禁止期間 t_{RWP} の半分の期間（ $t_{RWP}/2$ ）よりも、長く設定されている。

【0038】

時刻 t_5 において、VCOM停止信号111がハイレベルからロウレベルへ遷移し、表示データ書き替えが完了する。なお、VCOM停止信号111がハイレベルからロウレベ

10

20

30

40

50

ルへ遷移は、表示データ書き替え信号15の出力が完了した時刻 t_4 とされてもよい。なお、図5において、時刻 t_5 ～時刻 t_6 の期間は、図4の書き替えを禁止期間 t_{RWP} の半分の期間($t_{RWP}/2$)よりも、長く設定されている。

【0039】

図5において、半導体装置10としてのマイクロコントローラMCUの動作モードMDは、時刻 t_2 において、低消費電力なスタンバイ状態 s_{tb} からアクティブ状態 a_{ct} へ移行し、時刻 t_5 において、アクティブ状態 a_{ct} からスタンバイ状態 s_{tb} へ移行する。すなわち、マイクロコントローラMCUは、この例では、VCOM停止信号111がハイレベル期間において、間欠的に、または、選択的に、アクティブ状態 a_{ct} へ移行し、その他の期間は低消費電力なスタンバイ状態 s_{tb} にされている。したがって、マイクロコントローラMCUの消費電力 I は、アクティブ状態 a_{ct} の期間において、スタンバイ状態 s_{tb} の期間と比較して、高くされる。図5において、 I_{ac1} は、マイクロコントローラMCUの平均消費電力を示しており、低く抑えられている。したがって、マイクロコントローラMCUが電池などのバッテリーで駆動される場合、データ書き替え時間を短くすることで、マイクロコントローラMCUの平均消費電力を低くすることができるので、バッテリーによるマイクロコントローラMCUの駆動時間を比較的長くすることができる。

【0040】

図6を参照し、VCOM信号14は、時刻 t_1 、 t_6 、 t_7 において、その極性が反転される反転タイミングを有している。ただし、時刻 t_a (時刻 $t_3 < \text{時刻 } t_a < \text{時刻 } t_4$)において、タイマ回路124のオーバーフロー信号126が発生されるが、ハイレベルのVCOM停止信号111によって、VCOM信号14の極性の反転が抑止されるので、VCOM信号14のハイレベルは、時刻 t_1 から時刻 t_6 まで、維持される。したがって、表示データ書き替え動作は、時刻 t_a におけるVCOM信号14の極性の反転によって阻止されることがなく、時刻 t_3 から時刻 t_4 の間に、確実に実行される。他の動作は、図5と同じであるので、説明は省略する。図6において、時刻 t_1 ～時刻 t_2 の期間および時刻 t_5 ～時刻 t_6 の期間のおおのほは、図4の書き替えを禁止期間 t_{RWP} の半分の期間($t_{RWP}/2$)よりも、長くされている。

【0041】

以上のように、表示データ書き替え信号15とVCOM信号14の極性の反転タイミング(時刻 t_a)とが重なった場合であっても、送信制御部11より発行されたVCOM停止信号111により、交流信号停止制御部122はVCOM信号14の変化を停止する。VCOM信号14の極性変化の停止により、液晶表示装置20に送られるVCOM信号14の状態がハイレベルまたはロウレベルに保持され、VCOM信号14の状態による液晶表示装置20の制約が無くなり、任意のタイミングで表示データの書き替えが可能となる。この結果、マイクロコントローラMCUのアクティブ状態 a_{ct} の期間が、延長されることなく、最小にできる。したがって、半導体システム1全体の平均消費電流の低減が実現可能となる。その結果、マイクロコントローラMCUが電池などのバッテリーで駆動される場合、データ書き替え時間を短くすることで、マイクロコントローラMCUの平均消費電力を低くすることができるので、バッテリーによるマイクロコントローラMCUの駆動時間を比較的長くすることができる。

【0042】

図7は、比較例に係る表示データ書き替え信号15とVCOM信号14の極性の反転タイミングとが重なった場合を示す図である。比較例では、時刻 t_{10} において、点線で示すように表示データ書き替え信号151を出力しようとしたが、時刻 t_{11} において、VCOM信号14の極性の反転タイミングが発生するため、表示データ書き替え信号15の出力の開始を、時刻 t_{11} 以降の時刻 t_{12} へ遅延させる様に変更し、時刻 t_{12} ～時刻 t_{13} において、表示データ書き替え動作を実施するものである。この場合、マイクロコントローラMCUのアクティブ状態 a_{ct} は、時刻 t_{10} から時刻 t_{13} の間のように、延長されることになる。したがって、半導体システム1全体の平均消費電流 I_{ac2} が増加してしまうことになる($I_{ac2} > I_{ac1}$)。たとえば、マイクロコントローラMC

Uに、VCOM信号14の極性の反転タイミングを監視する監視回路を設け、監視回路の監視結果に基づいて、表示データ書き替え信号の出力の開始時刻を変更するようにすれば、図7に示す様な動作を行うことが可能である。

【0043】

図8は、実施例1に係る複数回の表示データ書き替え動作を間欠的に行う場合を説明する図である。図9は、比較例2に係る複数回の表示データ書き替え動作を間欠的に行う場合を説明する図である。

【0044】

図8に示されるVCOM信号14は、図6で説明した様に、時刻 t_a において、タイマ回路124のオーバーフロー信号126が発生されるが、ハイレベルのVCOM停止信号111によって、VCOM信号14の極性の反転が抑止され、VCOM信号14のハイレベルは、時刻 t_a から時刻 t_6 まで、維持される。時刻 t_6 において、VCOM信号14はハイレベルからロウレベルへ遷移する極性の反転タイミングを有するので、図4で説明されたように、反転タイミングの前後において、表示データの書き替えを禁止する書き替え禁止期間 t_{RWP} が設けられることになる。

【0045】

表示データの書き替え動作を間欠的に連続して2回行う場合を考える。たとえば、1回目の表示データ書き替え信号15__1の出力の完了した後、続いて、所定の時間経過後、2回目の表示データ書き替え信号15__2の出力を開始する。この場合、1回目の表示データ書き替え信号15__1の出力の完了と2回目の表示データ書き替え信号15__2の出力の開始との間の時間 t_d は、書き替え禁止期間 t_{RWP} を考慮することなく、比較的短い時間（最短時間）とすることができる。

【0046】

図9は、図8と同様に、表示データの書き替え動作を間欠的に連続して2回行う場合を示している。図9に示されるVCOM信号14は、時刻 t_a において、1回目の表示データ書き替え信号15__1の出力期間と重なるため、VCOM信号14のハイレベルからロウレベルへ遷移する極性の反転タイミングが時刻 t_a から時刻 t_b へ変更される構成である。この構成は、たとえば、特開2018-132716号公報（特許文献1）に記載の技術を参照することができる。図4で説明されたように、時刻 t_b の反転タイミングの前後において、表示データの書き替えを禁止する書き替え禁止期間 t_{RWP} が設けられる場合、2回目の表示データ書き替え信号15__2の出力の開始は、1回目の表示データ書き替え信号15__2の出力の完了後、書き替え禁止期間 t_{RWP} を経過した後に、行われることになる。したがって、1回目の表示データ書き替え信号15__1の出力の完了と2回目の表示データ書き替え信号15__2の出力の開始との間の時間（ t_{RWP} ）は、図8に説明された構成（ t_d ）と比較し、長くなる（ $t_{RWP} > t_d$ ）。

【0047】

実施例1に従えば、1回目の表示データ書き替え動作と2回目の表示データ書き替え動作とが比較的短い時間（最短時間）で間欠的に連続して行うことができる。

【0048】

図10は、実施例1に係る表示データ書き替え動作を説明する図である。図11は、比較例3に係る表示データ書き替え動作を説明する図である。

【0049】

図10に示されるVCOM信号14は、図6で説明した様に、時刻 t_a において、タイマ回路124のオーバーフロー信号126が発生されるが、ハイレベルのVCOM停止信号111によって、VCOM信号14の極性の反転が抑止され、VCOM信号14のロウレベルは、時刻 t_a から時刻 t_6 まで、維持される。時刻 t_1 と時刻 t_a との間、および時刻 t_a と時刻 t_6 との間は、タイマ回路124の出力するオーバーフロー信号126の発生タイミングに基づいて、周期 T として設定される。つまり、周期 T は一定であるので、図4で説明した様に、VCOM信号14のハイレベルの幅（または期間） t_H とロウレベルの幅（または期間） t_L は、最小値（ t_{MIN} ）以上に設定されていることになる。

また、VCOM信号14の周期Tは必ず規定周期のN倍（Nは正の整数）になるため、液晶表示装置の仕様において、VCOM信号14のハイレベルの幅（または期間） t_H とロウレベルの幅（または期間） t_L は下限値（最小値 t_{MIN} ）を考慮する必要が無い。

【0050】

図11に示されるVCOM信号14は、時刻 t_a において、表示データ書き替え信号15—1の出力期間と重なるため、VCOM信号14のロウレベルからハイレベルへ遷移する極性の反転タイミングが時刻 t_a から時刻 t_b へ変更される構成である。VCOM信号14は、また、時刻 t_6 において、ハイレベルからロウレベルへ遷移する極性の反転タイミングを有する。ここで、時刻 t_1 と時刻 t_a との間、および時刻 t_a と時刻 t_6 との間は、周期Tは一定である。この構成は、たとえば、特開2018-132716号公報（特許文献1）に記載の技術を参照することができる。FL1は、画像データ出力中を示すフラッグに対応し、FL2は極性未変更フラッグに対応するものとする。図4で説明されたように、VCOM信号14のハイレベルの幅（または期間） t_H とロウレベルの幅（または期間） t_L は、最小値（ t_{MIN} ）以上に設定する必要がある。しかしながら、図11に示す様に、時刻 t_b と時刻 t_6 との間の期間（VCOM信号14のハイレベルの幅（または期間））は、画像データ出力の期間が比較的長く設定されると、最小値（ t_{MIN} ）以下となってしまう場合がある。そのため、液晶表示装置20は、その液晶の特性を維持できなくなり、液晶表示装置20の表示品質が低下してしまう場合もあると考えられる。

10

【0051】

実施例1によれば、VCOM信号14の幅が規定より短くなることが無いため、液晶表示装置20本来の特性を維持する事が可能であり、液晶表示装置20の表示品質の低下を抑制することができる。

20

【実施例2】

【0052】

実施例1では、送信制御部11から出力されるVCOM停止信号111によりVCOM信号14の変化を停止させる構成を示したが、それに限定されない。実施例2は中央処理装置CPUが実行するソフトウェアプログラムによって、任意のタイミングでVCOM信号14の変化を停止させることを可能とする構成を説明する。

【0053】

図12は、実施例2に係る半導体装置10の概念的な構成例を説明する図である。なお、図12では、図1に示された揮発性メモリRAMおよびデータ転送制御装置DMACの記載は省略されている。図12の表示制御装置LDCの構成が図2と異なる点は、図12において、VCOM停止信号111がソフトウェアプログラムを実行する中央処理装置CPUの制御により出力可能とされている点である。それに伴い、表示制御装置LDCには、バスBUSを介して中央処理装置CPUから設定可能な制御レジスタREGが設けられる。制御レジスタREGは、第1制御ビットB1と第2制御ビットB2とを含む様に構成される。第1制御ビットB1は、VCOM信号14の極性の変化を有効および無効を制御するビットであり、VCOM停止制御ビットと言うこともできる。第2制御ビットB2は、送信制御部11に対して表示データ書き替え信号15の出力の開始および完了を指示する制御するビットである。他の構成は、図2と同じであるので、説明は省略する。なお、ソフトウェアプログラムは不揮発性メモリROMに格納されている。

30

40

【0054】

図13は、実施例2に係る制御フローを示す図である。図13に示す制御フローは、VCOM信号14の極性の変化の停止を、中央処理装置CPUが実行するソフトウェアプログラムの制御で実施可能とするものである。実施例2では、表示データ書き替えにかかわらず、任意のタイミングでVCOM信号14の極性の変化を停止することを可能とする。

【0055】

ステップS1：VCOM信号14の極性の変化を有効（VCOM停止=0）として、VCOM信号14を出力する。ソフトウェアプログラムを実行する中央処理装置CPUが、バスBUSを介して、制御レジスタREGの第1制御ビットB1に、たとえば、有効を示

50

す値（一例では、0（ゼロ）の値）を書き込む動作を実行する。

【0056】

ステップS2：VCOM信号14の極性の変化を無効にする（VCOM停止＝1）。ソフトウェアプログラムを実行する中央処理装置CPUが、バスBUSを介して、制御レジスタREGの第1制御ビットB1に、たとえば、無効を示す値（一例では、1の値）を書き込む動作を実行する。

【0057】

ステップS3：表示データ書き替え信号15の出力を開始する。ソフトウェアプログラムを実行する中央処理装置CPUが、バスBUSを介して、制御レジスタREGの第2制御ビットB2に、たとえば、開始を指示する値（一例では、1の値）を書き込む動作を実行する。これにより、送信制御部11は、表示書き替えデータ116を表示データ生成部131へ出力し、送信開始指示信号117を表示データ書き替え信号生成部132へ出力し、書き替え制御部13は液晶表示装置20に対して表示データ書き替え信号15を出力する。

【0058】

ステップS4：表示データ書き替え信号15の出力を完了する。ソフトウェアプログラムを実行する中央処理装置CPUが、バスBUSを介して、制御レジスタREGの第2制御ビットB2に、たとえば、完了を指示する値（一例では、0（ゼロ）の値）を書き込む動作を実行する。

【0059】

ステップS5：VCOM信号14の極性の変化を有効（VCOM停止＝0）として、VCOM信号14を出力する。ソフトウェアプログラムを実行する中央処理装置CPUが、バスBUSを介して、制御レジスタREGの第1制御ビットB1に、たとえば、有効を示す値（一例では、0（ゼロ）の値）を書き込む動作を実行する。

【0060】

実施例2によれば、VCOM信号14の極性の変化の停止を、中央処理装置CPUが実行するソフトウェアプログラムの制御で実施することができる。

【0061】

以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は、上記実施形態および実施例に限定されるものではなく、種々変更可能であることはいうまでもない。

【符号の説明】

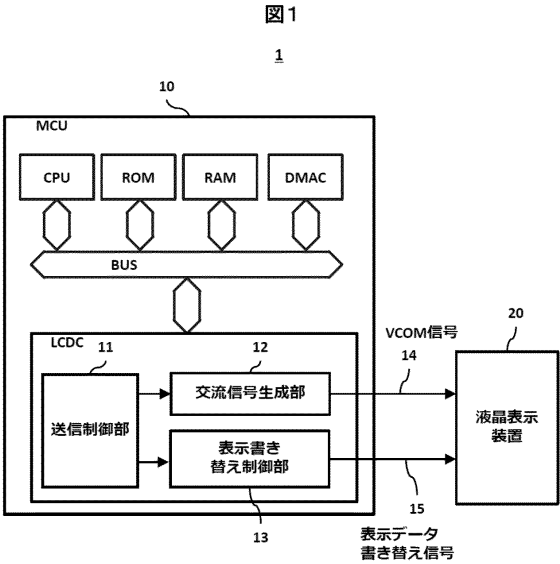
【0062】

- 1：半導体システム
- 10：半導体装置
- 11：送信制御部
- 12：交流信号生成部
- 13：表示書き替え制御部
- 14：VCOM信号（交流信号）
- 15：表示データ書き替え信号
- 20：液晶表示装置
- 111：VCOM停止信号
- 112：データバッファ回路
- 113：トリガ検知回路
- 114：VCOM周期制御回路
- 115：バッファフル信号
- 116：表示書き替えデータ
- 117：送信開始指示信号
- 121：交流信号出力部
- 122：交流信号停止制御部

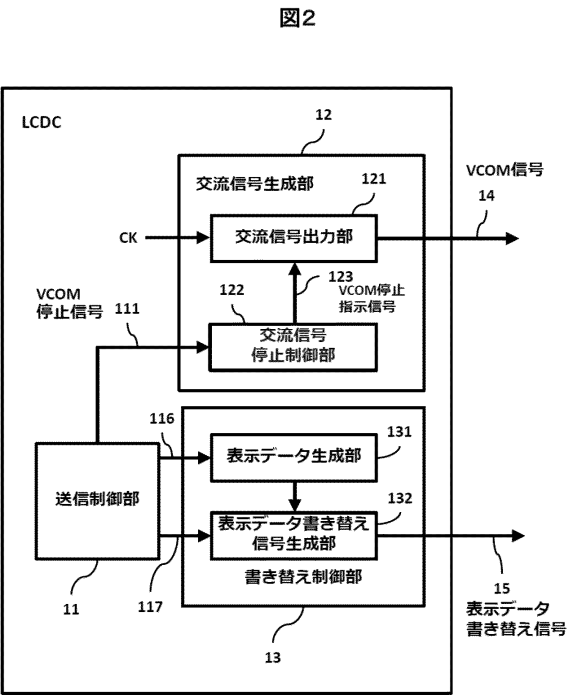
- 1 2 3 : VCOM停止指示信号
- 1 2 4 : カウンタ
- 1 2 5 : トグル回路
- 1 2 6 : オーバーフロー信号
- 1 2 7 : AND回路
- 1 3 1 : 表示データ生成部
- 1 3 2 : 表示データ書き替え信号生成部
- CPU : 中央処理装置
- ROM : 不揮発性メモリ
- RAM : 揮発性メモリ
- LCDC : 表示制御回路
- BUS : バス
- CK : 交流信号生成クロック

【図面】

【図 1】



【図 2】



10

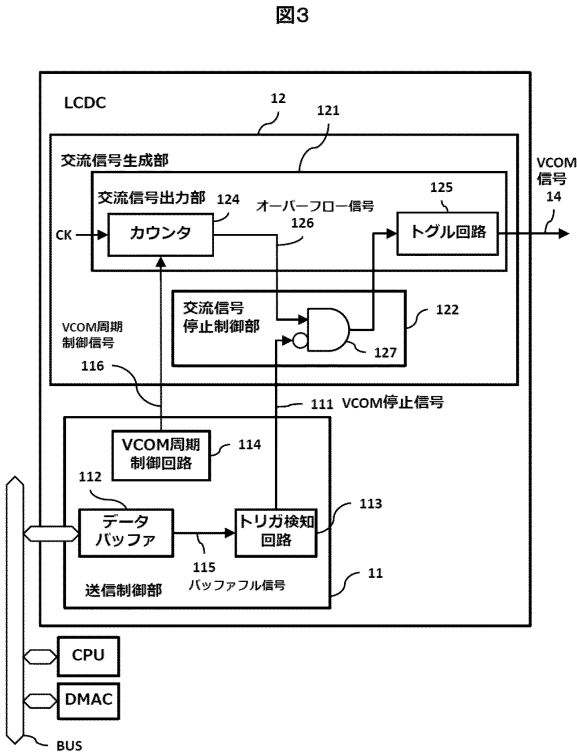
20

30

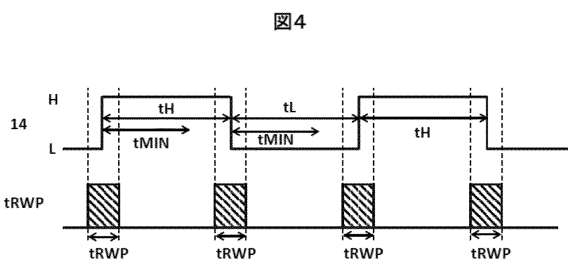
40

50

【図 3】



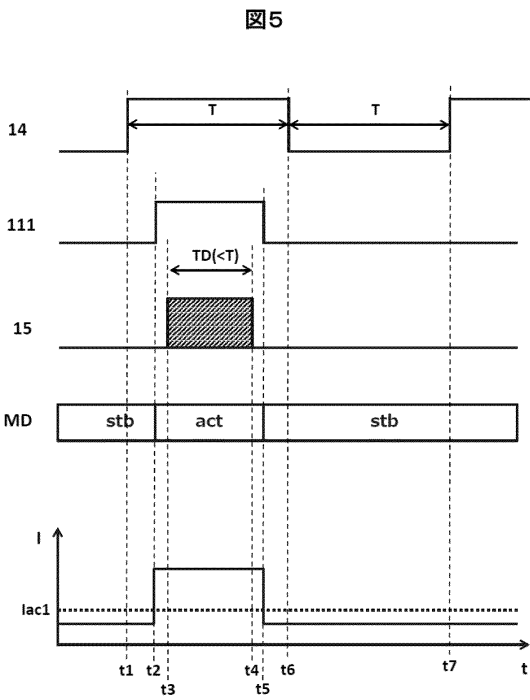
【図 4】



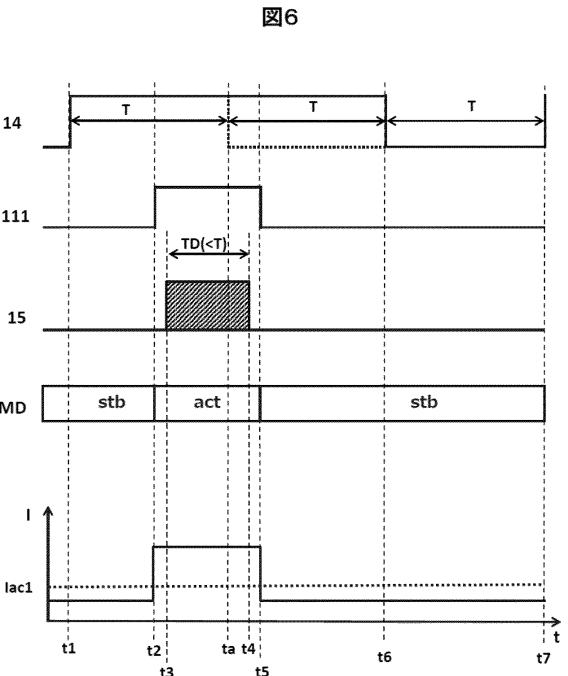
10

20

【図 5】



【図 6】

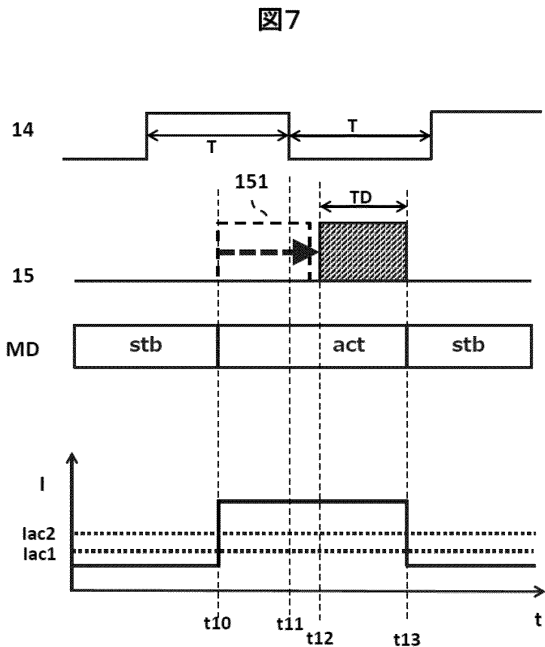


30

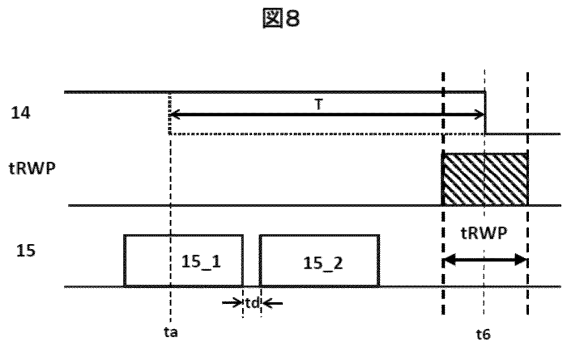
40

50

【図 7】



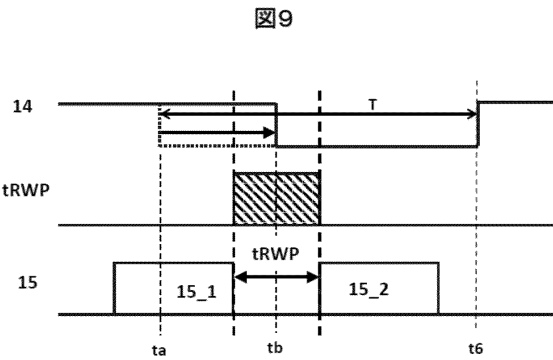
【図 8】



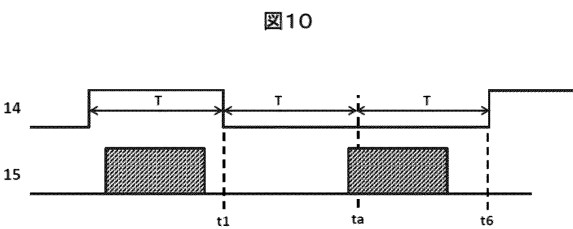
10

20

【図 9】



【図 10】

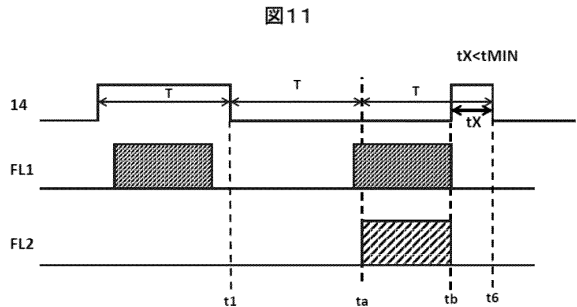


30

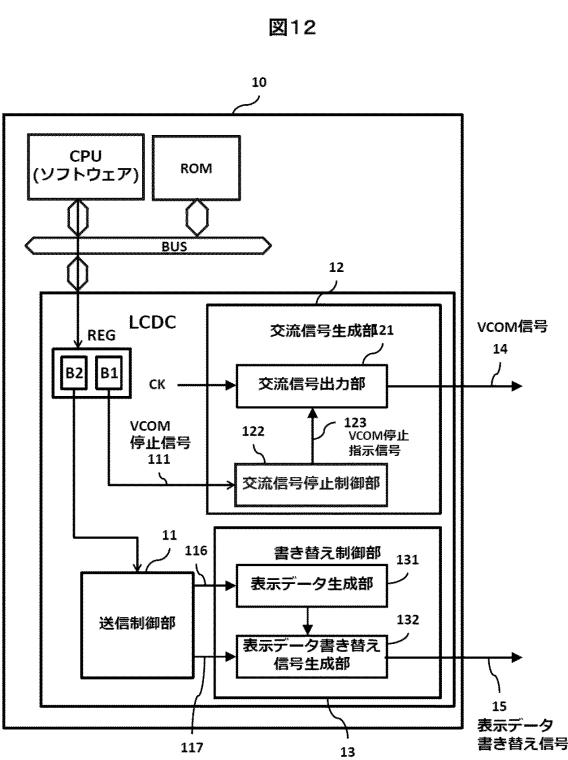
40

50

【図 1 1】

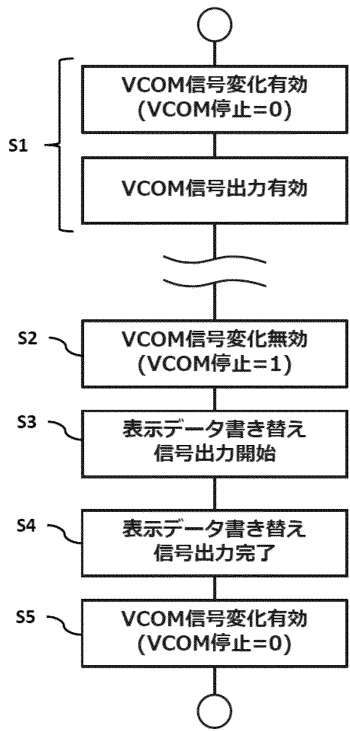


【図 1 2】



【図 1 3】

図13



10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

G 0 9 G	3/20	6 3 1 W
G 0 9 G	3/20	6 6 0 M
G 0 2 F	1/133	5 5 0

(56)参考文献

特開 2 0 1 8 - 1 3 2 7 1 6 (J P , A)

国際公開第 2 0 1 7 / 1 6 4 1 0 0 (W O , A 1)

国際公開第 2 0 1 3 / 0 8 4 8 1 3 (W O , A 1)

特開 2 0 0 8 - 1 7 0 4 6 6 (J P , A)

(58)調査した分野 (Int.Cl., D B 名)

G 0 9 G 3 / 0 0 - 3 / 3 8

G 0 2 F 1 / 1 3 3