

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2006年1月12日 (12.01.2006)

PCT

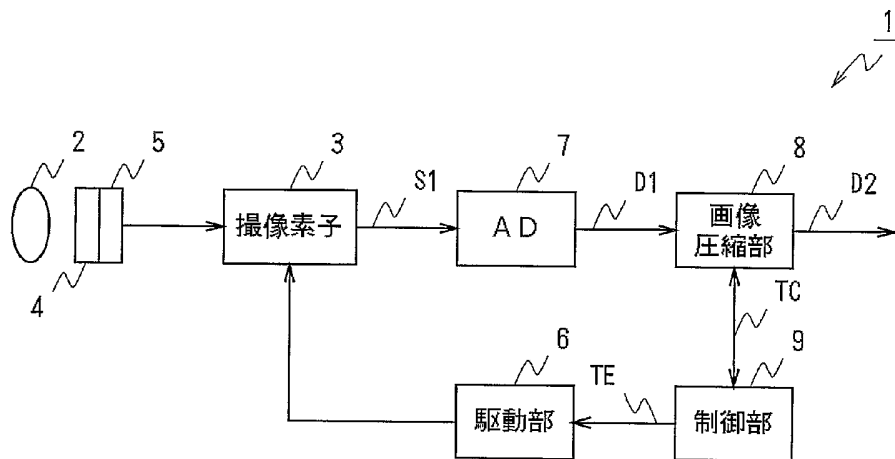
(10) 国際公開番号
WO 2006/003906 A1

- (51) 国際特許分類:
H04N 5/232 (2006.01) H04N 5/335 (2006.01)
H04N 7/26 (2006.01)
- (21) 国際出願番号: PCT/JP2005/011885
- (22) 国際出願日: 2005年6月22日 (22.06.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-195298 2004年7月1日 (01.07.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 福原 隆浩 (FUKUHARA, Takahiro) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 多田 繁範 (TADA, Shigenori); 〒1700013 東京都豊島区東池袋2丁目45番2号 ステラビル501多田特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,

[続葉有]

(54) Title: IMAGE PICKUP DEVICE, IMAGE PICKUP ELEMENT AND IMAGE PICKUP DEVICE CONTROL METHOD

(54) 発明の名称: 撮像装置、撮像素子及び撮像装置の制御方法



- 3 IMAGE PICKUP ELEMENT
- 6 DRIVING PART
- 8 IMAGE COMPRESSING PART
- 9 CONTROL PART

(57) Abstract: This invention is applicable to, for instance, a video camera, electronic still camera, monitoring device and the like, which record image pickup results by moving image. A charge accumulating time (TE) or a frame cycle of an image pickup means (3) or a processing time (TC) of a data compressing means (8) is varied corresponding to the processing time (TC) of the data compressing means (8).

[続葉有]



WO 2006/003906 A1



BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

- 国際調査報告書
- 補正書

(57) 要約: 本発明は、例えば動画による撮像結果を記録するビデオカメラ、電子スチルカメラ、監視装置等に適用して、データ圧縮手段8における処理時間TCに応じて、撮像手段3の電荷蓄積時間TE又はフレーム周期、若しくはデータ圧縮手段8の処理時間TCを可変する。

明細書

撮像装置、撮像素子及び撮像装置の制御方法

発明の背景

5

技術分野

本発明は、撮像装置、撮像素子及び撮像装置の制御方法に関し、例えば動画による撮像結果を記録するビデオカメラ、電子スチルカメラ、監視装置等に適用することができる。本発明は、データ圧縮手段における処理時間に応じて、撮像手段の電荷蓄積時間又はフレーム周期、若しくはデータ圧縮手段の処理時間を可変
10 することにより、高いフレーム周波数により撮像結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮することができるようにする。

背景技術

従来、ビデオカメラにおいては、CCD (Charge Coupled Device) 固体撮像
15 素子を用いて、フィールド読み出しによる1/60秒のフィールド周波数により撮像結果を取得し、この撮像結果をデータ圧縮して光ディスク等の記録媒体に記録している。またこのようなビデオカメラにおいては、電荷蓄積時間の制御によりいわゆる電子シャッターの機能を確保し、高速度で移動する被写体を高画質で撮像している。

20 これに対して近年、CMOS固体撮像素子が実用に供されており、このようなCMOS固体撮像素子については、例えば日本特開2004-31785号公報等に、周辺回路と一体化する構成が提案されている。

このようなCMOS固体撮像素子にあっては、数百フレーム/秒の高転送レートにより撮像結果を取得することができる。これによりこのようなCMOS固体
25 撮像素子を用いて、さらには高速度化したCCD固体撮像素子を用いて、高いフレーム周波数により撮像結果を取得することにより、従来に比して一段と臨場感の高い撮像結果を得ることができると考えられる。

しかしながらこのように高いフレーム周波数により撮像結果を取得する場合にあっては、その分、記録、伝送に供するデータ量も格段的に増大し、データ圧縮

の処理が間に合わなくなり、全体の処理に破綻をきたす恐れがある。

発明の開示

本発明は以上の点を考慮してなされたもので、高いフレーム周波数により撮像
5 結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮す
ることができる撮像装置、撮像素子及び撮像装置の制御方法を提案しようとする
ものである。

かかる課題を解決するため本発明は、撮像装置に適用して、駆動回路による駆
動により撮像結果を出力する撮像手段と、前記撮像手段から出力される撮像結果
10 をデータ圧縮して出力するデータ圧縮手段と、前記データ圧縮手段においてデー
タ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレー
ム周期、若しくは前記データ圧縮手段の処理時間を可変する制御手段とを備える
ようにする。

本発明の構成により、撮像装置に適用して、駆動回路による駆動により撮像結
15 果を出力する撮像手段と、前記撮像手段から出力される撮像結果をデータ圧縮し
て出力するデータ圧縮手段と、前記データ圧縮手段においてデータ圧縮処理に要
した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しく
は前記データ圧縮手段の処理時間を可変する制御手段とを備えるようにすれば、
撮像結果による画像が複雑な場合等にあつて、処理時間が長くなる場合には、コ
20 マ落ちが発生しないようにし得、またこれとは逆に撮像結果による画像が殆ど動
きの無い画像、いわゆる平坦な画像等であつて、処理時間が短くなると、その分
、撮像結果のフレーム周波数を増大させて臨場感の高い画像を記録、伝送するこ
とができる。これにより高いフレーム周波数により撮像結果を取得して記録、伝
送する場合にあつても、確実に撮像結果をデータ圧縮することができる。

25 また本発明は、駆動回路による駆動により撮像結果を出力する撮像手段と、前
記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段と
を一体化した撮像素子に適用して、前記データ圧縮手段においてデータ圧縮処理
に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若
しくは前記データ圧縮手段の処理時間を可変する制御手段の全部又は一部を有す

るようにする。

これにより本発明の構成によれば、高いフレーム周波数により撮像結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮することができる撮像素子を提供することができる。

- 5 また本発明は、駆動回路による駆動により撮像結果を出力する撮像手段と、前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段とを備える撮像装置の制御方法に適用して、前記データ圧縮手段においてデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する。
- 10 これにより本発明の構成によれば、高いフレーム周波数により撮像結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮することができる撮像装置の制御方法を提供することができる。

- 本発明によれば、高いフレーム周波数により撮像結果を取得して記録、伝送す
- 15 る場合にあっても、確実に撮像結果をデータ圧縮することができる。

図面の簡単な説明

- 第1図は、本発明の実施例1に係る撮像装置を示すブロック図である。
- 第2図は、本発明の実施例2に係る撮像装置を示すブロック図である。
- 20 第3図は、第2図の撮像装置の動作の説明に供するタイムチャートである。
- 第4（A）図及び第4（B）図は、本発明の実施例3に係る撮像装置の説明に供する略線図である。
- 第5図は、本発明の実施例5に係る撮像装置に適用される集積回路を示す断面図である。
- 25 第6（A）図及び第6（B）図は、CCD固体撮像素子による複数系統による出力の説明を示す模式図である。
- 第7（A）図及び第7（B）図は、CMOS固体撮像素子による複数系統による出力の説明を示す模式図である。
- 第8図は、本発明の実施例6に係る撮像装置に適用される集積回路を示す斜視

図である。

第9 (A) 図、第9 (B) 図、第9 (C) 図及び第9 (D) 図は、第8図の撮像装置における撮像結果の出力の説明に供する模式図である。

第10図は、データ圧縮手段の各系統の処理の説明に供する平面図である。

5

発明を実施するための最良の形態

以下、適宜図面を参照しながら本発明の実施例を詳述する。

(1) 実施例1の構成

第1図は、本発明の実施例1に係る撮像装置を示すブロック図である。この撮
10 像装置1は、所望の被写体の撮像結果をデータ圧縮して記録媒体に記録し、また
所望の伝送対象に送出する。

ここでこの撮像装置1において、レンズ2は、ユーザーによる操作に応動して
ズーム倍率、絞りを可変して撮像素子3の撮像面に入射光を集光する。光学ロー
パスフィルタ4は、このレンズ2の出射光より空間周波数の高い成分を抑圧し、
15 続く色補正フィルタ5は、光学ローパスフィルタ4から出射される出射光の色温
度を補正して出射する。

撮像素子3は、例えばCMOS固体撮像素子により形成され、駆動部6から出
力される各種タイミング信号により動作して、撮像面に形成された光学像を各画
素により光電変換して撮像信号S1を出力する。この処理において、撮像素子3
20 は、所定の電荷蓄積時間により、各画素の入射光を光電変換処理しながら光電変
換処理結果を各画素で蓄積し、電荷蓄積時間の終了により、各画素に蓄積した光
電変換処理結果を転送して撮像信号S1により出力すると共に、続くフレームに
係る光電変換処理を開始する。これにより撮像素子3は、電荷蓄積時間に対応す
るフレーム周波数により撮像結果を出力する。また従来のビデオ信号に比して高
25 いフレーム周波数により撮像結果を出力する。

駆動部6は、制御部9の制御により、この撮像素子3の各種タイミング信号を
生成して撮像素子3に出力し、これにより制御部9の制御により撮像素子3の動
作を制御する。この制御において、駆動部6は、撮像素子3の電荷蓄積時間が制
御部9により指示される電荷蓄積時間TEとなるように、タイミング信号を出力

する。これによりこの実施例においては、制御部 9 の制御により撮像素子 3 の電荷蓄積時間 T_E を制御し、さらには撮像結果のフレーム周期を可変する。なおここで、フレーム周期は、1 フレームの期間である。

アナログデジタル変換回路 (AD) 7 は、この撮像信号 S_1 をアナログデジタル変換処理して画像データ D_1 を出力する。この撮像装置 1 は、図示しない信号処理回路によりこの画像データ D_1 を画素補間処理、色空間変換処理、エッジ強調処理、ノイズ除去処理等した後、画像圧縮部 8 に入力する。

画像圧縮部 8 は、この画像データ D_1 をデータ圧縮し、その処理結果による符号化データ D_2 を記録系、伝送系に出力し、これによりこの撮像装置 1 では、この記録系により所定の記録媒体に符号化データ D_2 を記録し、またこの伝送系により符号化データ D_2 を外部機器に伝送する。画像圧縮部 8 は、このデータ圧縮の処理において、例えば MPEG の手法を適用して制御部 9 により指示される固定の量子化スケールによりデータ圧縮し、これにより画像データ D_1 における符号化処理の困難度に応じて、符号化処理に要する時間を可変して一定の画質により符号化データ D_2 を生成する。画像圧縮部 8 は、この 1 枚のピクチャーに係る画像データ D_1 のデータ圧縮処理に要した処理時間 T_C を検出し、この処理時間 T_C を制御部 9 に通知する。

制御部 9 は、マイコンによる演算処理手段により構成され、所定の制御プログラムの実行により、ユーザーにより操作子の操作に応動してこの撮像装置 1 全体の動作を制御する。なおこの実施例において、この制御プログラムは、この撮像装置 1 に事前にインストールされて提供されるものの、この制御プログラムにあつては、インターネット等のネットワークを介したダウンロードにより、さらには記録媒体からのダウンロードにより提供するようにしてもよく、このような記録媒体にあつては、光ディスク、メモリカード等、種々の記録媒体を広く適用することができる。

しかして制御部 9 は、ユーザーにより電源が立ち上げられると動作を開始し、ユーザーによる操作子の操作に応動して撮像素子 3 により撮像結果の取得を開始するように、またこの撮像結果の記録、伝送を開始するように、全体の動作を制御する。また制御部 9 は、このようにして撮像結果の取得、記録、伝送を開始す

ると、画像圧縮部 8 で検出される処理時間 T_C に応じて画像データ D 1 の処理速度を可変する。これにより制御部 9 は、符号化データ D 2 におけるコマ落ちを防止し、高いフレーム周波数により撮像結果を取得して記録、伝送する場合であっても、確実に撮像結果をデータ圧縮する。

- 5 具体的にこの実施例において、ユーザーがデータ圧縮処理の優先モードを選択している場合、制御部 9 は、画像圧縮部 8 の処理時間 T_C に応じて、撮像素子 3 の電荷蓄積時間 T_E を可変することにより、符号化データ D 2 におけるコマ落ちを防止する。すなわち制御部 9 は、画像データ D 1 による画像が複雑な画像であって、画像圧縮部 8 における処理時間 T_C が長くなり、その結果、電荷蓄積時間
- 10 T_E に比して処理時間 T_C が長くなると、その分、電荷蓄積時間 T_E を増大させ、これにより符号化データ D 2 におけるコマ落ちを防止する。

またこれとは逆に、画像データ D 1 による画像が殆ど動きの無い画像、いわゆる平坦な画像等であって、画像圧縮部 8 における処理時間 T_C が短くなると、その分、電荷蓄積時間 T_E を短縮し、高いフレーム周波数による臨場感の高い画像

15 を記録する。なおこのデータ圧縮処理の優先モードにおいて、制御部 9 は、ユーザーがデータ圧縮モードを指定している場合、この指示されたデータ圧縮モードにおける量子化スケール等によりデータ圧縮するように画像圧縮部 8 の動作を制御した状態で、これらの制御を実行する。

これに対してユーザーがフレームレートの優先モードを選択している場合、制

20 御部 9 は、ユーザーにより指示されたフレーム周期により画像データ D 1 を記録するように、画像圧縮部 8 における処理速度 T_C を可変する。すなわちこの場合、制御部 9 は、このユーザーにより指示されたフレーム周期により画像データ D 1 を出力するように、撮像素子 3 の電荷蓄積時間 T_E を制御した状態で、画像データ D 1 による画像が複雑な画像であって、画像圧縮部 8 における処理時間 T_C

25 が長くなり、その結果、電荷蓄積時間 T_E に比して処理時間 T_C が長くなると、その分、画像圧縮部 8 における処理時間 T_C を短縮させ、これにより符号化データ D 2 におけるコマ落ちを防止する。

またこれとは逆に、画像データ D 1 による画像が殆ど動きの無い画像、いわゆる平坦な画像等であって、画像圧縮部 8 における処理時間 T_C が短くなると、そ

の分、画像圧縮部 8 における処理時間 T_C を増大させ、これにより高いフレーム周波数による臨場感の高い画像を記録する。なおこれらの制御において、制御部 9 は、画像圧縮部 8 の動作基準であるクロック周波数の切り換えにより処理時間 T_C を可変するものの、これに代えて、又はこれに加えて量子化スケールの切り換えにより処理時間 T_C を可変してもよい。

(2) 実施例 1 の動作

以上の構成において、この撮像装置 1 では、レンズ 2 により撮像素子 3 の撮像面に被写体の画像が形成され、この画像の撮像結果が撮像素子 3 より出力されてアナログデジタル変換回路 7 により画像データ D_1 に変換される。この画像データ D_1 は、エッジ強調等の処理が実行された後、画像圧縮部 8 によりデータ圧縮されて符号化データ D_2 に変換され、この符号化データ D_2 が記録媒体に記録され、さらには外部機器に伝送される。これにより撮像装置 1 では、撮像結果をデータ圧縮して記録し、また伝送する。

これら一連の処理において、画像データ D_1 は、この画像圧縮部 8 におけるデータ圧縮に要する処理時間 T_C が計測され、この処理時間 T_C と撮像素子 3 における電荷蓄積時間 T_E との比較により各部における処理速度が可変される。すなわち画像データ D_1 による画像が複雑な場合等にあつて、電荷蓄積時間 T_E に比して画像圧縮部 8 における処理時間 T_C が長くなる場合には、この処理時間 T_C により符号化データ D_2 においてコマ落ちが発生しないように、各部における処理速度が可変制御される。またこれとは逆に、画像データ D_1 による画像が殆ど動きの無い画像、いわゆる平坦な画像等であつて、電荷蓄積時間 T_E に比して画像圧縮部 8 における処理時間 T_C が短くなると、この場合も各部における処理速度が可変制御され、これにより臨場感の高い画像により記録される。

この実施例においては、ユーザーがデータ圧縮処理の優先モードを選択している場合、この処理速度の制御対象が撮像素子 3 の電荷蓄積時間に設定され、電荷蓄積時間 T_E に比して画像圧縮部 8 における処理時間 T_C が長くなる場合には、この処理時間 T_C により符号化データ D_2 においてコマ落ちが発生しないように、撮像素子 3 における電荷蓄積時間 T_E が長くなるように制御され、これにより画像データ D_1 のフレーム周波数が低減される。また電荷蓄積時間 T_E に比して

画像圧縮部 8 における処理時間 TC が短くなると、撮像素子 3 の電荷蓄積時間 TE が短くなるように制御され、これによりフレーム周波数が増大される。

これによりこの実施例においては、高いフレーム周波数により撮像結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮して所望の記録媒体に記録することができ、また伝送することができる。

これに対してユーザーがフレームレートの優先モードを選択している場合、この処理速度の制御対象が画像圧縮部 8 に設定され、コマ落ちしないように、また可能な限り高画質によりデータ圧縮するように、画像圧縮部 8 における処理速度 TC が切り換えられる。これによりこの場合も、高いフレーム周波数により撮像結果を取得して記録、伝送する場合に、確実に撮像結果をデータ圧縮して所望の記録媒体に記録することができ、また伝送することができる。

(3) 実施例 1 の効果

以上の構成によれば、データ圧縮に要する処理時間に応じて、撮像素子における電荷蓄積時間を可変することにより、又はデータ圧縮の処理時間を可変することにより、高いフレーム周波数により撮像結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮して所望の記録媒体に記録し、また伝送することができる。

すなわち処理時間が、電荷蓄積時間より長くなると、電荷蓄積時間が長くなるように、撮像手段である撮像素子の動作を制御することにより、コマ落ちを防止して確実に撮像結果を処理することができる。

また処理時間が、電荷蓄積時間より長くなると、処理時間が短くなるように、データ圧縮手段である画像圧縮部の処理速度を制御することによっても、コマ落ちを防止して確実に撮像結果を処理することができる。

またこのデータ圧縮手段の処理時間の可変が、データ圧縮手段のクロックの切り換えによる処理時間の可変であることにより、消費電力を無駄に増大させることなく、確実に撮像結果を処理することができる。

(4) 実施例 2

第 2 図は、第 1 図との対比により本発明の実施例 2 に係る撮像装置を示すブロック図である。この撮像装置 11 においては、画像圧縮部 8 の入力側にメモリ部

1 2 が設けられ、また画像圧縮部 8、制御部 9 に代えて、画像圧縮部 1 3、制御部 1 4 が設けられている点を除いて、実施例 1 の撮像装置 1 と同一に構成される。なおこの第 2 図においては、これにより実施例 1 に係る撮像装置 1 と同一の構成は、対応する符号を付して示し、重複した説明は省略する。

- 5 この撮像装置 1 1 において、メモリ部 1 2 は、複数フレーム分の画像データ D 1 を蓄積できるように形成され、制御部 1 4 の制御により順次入力される画像データ D 1 を蓄積し、また蓄積した画像データを画像圧縮部 1 3 に出力する。

画像圧縮部 1 3 は、撮像装置 1 の画像圧縮部 8 と同様にして制御部 1 4 の制御により順次入力される画像データ D 1 をデータ圧縮し、その処理結果による符号化データ D 2 を記録系、伝送系に出力する。この処理において、画像圧縮部 1 3
10 は、アナログディジタル変換回路 7 から出力される画像データ D 1 を直接入力して、又はメモリ部 1 2 を介して入力して、この画像データ D 1 をデータ圧縮するように形成され、これにより撮像装置 1 1 は、メモリ部 1 2 をバッファメモリとして使用して、データ圧縮に係る処理時間 T C の変動による影響をこのメモリ部
15 1 2 により緩和して画像データ D 1 を処理する。

制御部 1 4 は、制御部 9 と同様にして、この撮像装置 1 1 全体の動作を制御する。この処理において制御部 1 4 は、画像圧縮部 8 で検出される処理時間 T C に
20 応じて、画像圧縮部 1 3 の処理対象を、アナログディジタル変換回路 7 から直接入力される画像データ D 1 と、メモリ部 1 2 を介して入力される画像データ D 1 とで切り換え、これによりデータ圧縮に係る処理時間 T C が変動した場合でも、コマ落ちすることなく高画質により画像データ D 1 をデータ圧縮する。

すなわち第 3 図 (A) に示すように、連続するピクチャー T 1、T 2、T 3、……による画像データ D 1 が入力されている場合にあって、ピクチャー T 3 のデータ圧縮処理に 3 フレーム分の処理時間 T C を要した場合、このままでは符号 (B) に示すように、続く 2 つのピクチャー T 4、T 5 については、データ圧縮処理する時間が無くなり、これにより符号化データ D 2 にあってはコマ落ちすることになる。

制御部 1 4 は、これにより第 3 図 (C) 及び (D) に示すように、ピクチャー T 3 までの間、アナログディジタル変換回路 7 から直接入力される画像データ D

1 をデータ圧縮するように画像圧縮部 8 の動作を制御した後、続くピクチャー T 4 以降においては、メモリ部 1 2 に一時保持した画像データ D 1 をデータ圧縮するように、画像圧縮部 8 の動作を制御する。すなわちこの場合、制御部 1 4 は、この続くピクチャー T 4 以降を一時記録するようにメモリ部 1 2 の動作を制御し
5 、またこのメモリ部 1 2 に一時記録した画像データ D 1 を処理するように画像圧縮部 1 3 の動作を制御する。

またこのようにしてメモリ部 1 2 に一時保持した画像データ D 1 をデータ圧縮するように画像圧縮部 8 の動作を制御し、画像圧縮部 1 3 における処理時間が短くなって、画像圧縮部 1 3 における処理が撮像素子 3 からの画像データ D 1 の直接の出力に追いつくと、メモリ部 1 2 に一時保持した画像データ D 1 に代えて、
10 アナログデジタル変換回路 7 から直接入力される画像データ D 1 をデータ圧縮するように画像圧縮部 8 の動作を制御する。すなわちこの場合、制御部 1 4 は、メモリ部 1 2 における画像データ D 1 の記録を所定のピクチャーで中止し、アナログデジタル変換回路 7 から直接入力される画像データ D 1 を処理するように
15 画像圧縮部 8 の動作を制御する。

制御部 1 4 は、これによりメモリ部 1 2 を用いて、画像圧縮部 1 3 における処理時間 TC の変動によるコマ落ちを防止して高画質により画像データ D 1 を処理する。またこのように処理して、メモリ部 1 2 を用いた処理によってはコマ落ちを防止できなくなると、実施例 1 について上述したと同様にして撮像素子 3 の電
20 荷蓄積時間 TE の増大により、又は画像圧縮部 1 3 における処理時間 TC の低減によりコマ落ちを防止する。またこれとは逆に、画像圧縮部 1 3 の処理に撮像素子 3 からの画像データ出力が間に合わなくなると、実施例 1 について上述したと同様にして撮像素子 3 の電荷蓄積時間 TE の低減により、又は画像圧縮部 1 3 における処理時間の増大により可能な限り高画質により画像データ D 1 を処理する
25 。

以上の構成によれば、データ圧縮手段における処理時間に応じて、撮像手段の電荷蓄積時間、データ圧縮手段の処理時間を可変する構成において、データ圧縮手段の処理時間に応じて、撮像手段から出力される撮像結果を一時記憶してデータ圧縮手段でデータ圧縮することにより、処理時間の変動をデータ圧縮手段によ

り緩和して、高いフレーム周期により撮像結果を取得して記録、伝送する場合であっても、一段と確実に撮像結果をデータ圧縮して所望の記録媒体に記録し、また伝送することができる。

(5) 実施例 3

- 5 この実施例においては、撮像素子から出力される画像データのサンプリング数の制御により、データ圧縮手段の処理速度を可変し、これによりコマ落ちを防止して高画質により画像データを記録する。この実施例においては、このサンプリング数の制御に係る構成が異なる点を除いて、第 1 図又は第 2 図について上述した撮像装置 1 又は 1 1 と同一に構成されることにより、この実施例においては、
- 10 この第 1 図又は第 2 図を用いて構成を説明する。

この実施例において、駆動部 6 は、制御部 9 又は 1 4 の制御により、撮像素子 3 に出力するタイミング信号を切り換え、これにより第 4 (A) 図との対比により第 4 (B) 図に示すように、撮像結果を出力可能な撮像素子 3 の有効画素領域 A R に対して、この有効画素領域 A R から一部領域 A R A を切り出し、この切り

15 出した一部領域 A R A の撮像結果だけを選択的に撮像素子 3 から出力できるように構成されている。

制御部 9 又は 1 4 は、上述した画像圧縮部 8 又は 1 3 の直接の制御による処理時間 T C の可変に代えて、この一部領域 A R A の大きさの可変により、撮像結果のサンプリング数を可変して画像圧縮部 8 又は 1 3 における処理時間 T C を可変

20 し、これによりコマ落ちを防止し、また可能な限り高画質により撮像結果をデータ圧縮する。

すなわち制御部 9 又は 1 4 は、画像圧縮部 8 の処理時間 T C が電荷蓄積時間 T E に比して長くなると、一部領域 A R A の大きさを小さくし、これにより撮像結果のサンプリング数の低減により画像圧縮部 8 における処理時間 T C を短くする

25 。またこれとは逆に画像圧縮部 8 の処理時間 T C が電荷蓄積時間 T E に比して短くなると、一部領域 A R A の大きさを大きくし、これにより撮像結果のサンプリング数の増大により画像圧縮部 8 における処理時間 T C を長くする。またこのようにサンプリング数の制御により処理時間 T C を可変して、この一部領域 A R A の大きさがユーザーにより指示された範囲を逸脱する場合には、サンプリング数

の制御に代えて、実施例 1 又は実施例 2 について上述した手法により、コマ落ちを防止する。なおこのような撮像結果の選択的な出力に係る一部領域 A R A はこの撮像装置における手振れ補正の処理に係る領域であり、これによりこの実施例においては、手振れ補正に係る構成を有効に利用して全体構成を簡略化する。

- 5 この実施例のように、撮像結果のサンプリング数の可変により画像圧縮部 8 における処理時間を可変するようにしても、実施例 1 又は実施例 2 と同様の効果を得ることができる。

(6) 実施例 4

- この実施例においては、撮像素子から出力される画像データのサンプリング数の制御に代えて、画像圧縮部に入力される画像データのサンプリング数の制御によりコマ落ちを防止して高画質により画像データを記録する。この実施例においては、このサンプリング数の制御に係る構成が異なる点を除いて、実施例 3 について上述した撮像装置と同一に構成されることにより、この実施例においては、この実施例 3 において流用した第 1 図又は第 2 図を用いて構成を説明する。

- 15 この実施例に係る撮像装置 1 又は 1 1 においては、アナログデジタル変換回路 7 の出力段にフレームメモリが設けられ、アナログデジタル変換回路 7 から出力される画像データをこのフレームメモリに一時記録する。またこのフレームメモリに係る読み出しアドレスの制御により、フレームメモリに記録した画像データによる画像から一部領域 A R A を切り出し、この切り出した一部領域 A R A
- 20 に係る画像データ D 1 を選択的にフレームメモリから読み出してデータ圧縮処理する。なお、この第 2 図について上述した撮像装置 1 1 にあっては、このフレームメモリをメモリ部 1 2 により構成してもよい。

- この実施例のように、撮像素子から出力される画像データのサンプリング数の制御に代えて、データ圧縮手段の入力段で画像データのサンプリング数を制御するようにしても、実施例 3 と同一の効果を得ることができる。

(7) 実施例 5

第 5 図は、本発明の実施例 5 に係る撮像装置に適用される集積回路の一部を示す断面図である。この実施例においては、この集積回路により実施例 1 ~ 実施例 4 に係る撮像装置を構成する。

ここでこの集積回路51は、撮像素子3と周辺回路とを一体化して形成され、実施例1に係る撮像装置1においては、この一体化に係る周辺回路に駆動部6、アナログデジタル変換回路7、画像圧縮部8が適用される。また実施例2に係る撮像装置11においては、この一体化に係る周辺回路に、さらにメモリ部125が適用され、実施例3、4に係る撮像装置においては、同様の対応する構成が周辺回路に適用される。これによりこの実施例に係る撮像装置においては、全体構成を簡略化する。

集積回路51は、画素部をマトリックス状に配置して撮像素子部が形成され、この撮像素子部により撮像素子3が形成される。またこの撮像素子部の周囲に周辺回路部が形成され、この周辺回路部に上述した駆動部6等が適宜配置される。これにより第5図は、この撮像素子部と周辺回路部との一部を示す断面図である。

集積回路51は、10～20[μm]程度の厚さのシリコン(Si)層により素子層52が形成され、画素部においては、この素子層52に、画素単位の光電変換処理に係るフォトダイオード53が形成され、周辺回路部においては、この素子層52の下層側に、周辺回路を構成するMOSFET等の各回路素子が形成される。

集積回路51は、この素子層52の上層に、順次、シリコン酸化(SiO₂)膜54、遮光膜55、シリコン窒化膜(SiN)56、色フィルタ57、マイクロレンズ58が積層される。またこの素子層52の下層に、フォトダイオード53、周辺回路の回路素子を配線する配線層59が形成され、この配線層59の下層側に、全体を保持する基板支持材60が設けられる。これにより集積回路51は、受光面とは逆側に配線層59が設けられ、配線層を受光面側に設ける場合の種々の不具合を一挙に解決して配線の自由度を格段に向上する。なおこのように配線層を受光面側に設ける不具合にあっては、配線層を形成する配線による各画素への入射光量の減少、隣接画素へのクロストーク等がある。

なお集積回路51は、このように受光面とは逆側に配線層59が形成されることにより、厚さの薄い半導体基板を配線層59側より処理してフォトダイオード53、周辺回路の回路素子を形成した後、この半導体基板に配線層59、基板支

持材 60 を順次形成し、その後、この半導体基板を裏返して CMP により研磨して素子層 52 が完成し、遮光膜 55、シリコン窒化膜 (SiN) 56、色フィルタ 57、マイクロレンズ 58 を順次形成して作成される。

この実施例に係る撮像装置は、このように受光面とは逆側に配線層 59 を形成して、配線の自由度が格段的に向上する点を有効に利用して、撮像結果を高速読み出しする。ここでこのような高速読み出しにあつては、撮像結果である多数の画素による光電変換結果を複数系統により同時並列的に出力することにより実行する。これにより各系統の出力に係るデータレートを r と置き、この系統数を N と置くと、撮像素子全体のデータレートは、 $R = N \times r$ により表され、撮像結果を高速で出力することができる。

なお同様の撮像素子である CCD (Charge Coupled Device) 固体撮像素子においては、ウエハプロセスの関係により、この同時並列に出力する系統数 N が最大で 8 程度であるのに対し、この実施例に係る集積回路 51 による撮像素子においては、系統数 N を数 100 以上に設定することができ、これにより従来に比して格段的に高速度で撮像結果を出力することができる。

なお第 6 図は、このような CCD 固体撮像素子からの撮像結果の出力を示す模式図であり、第 6 (A) 図は、1 系統により出力する場合であり、この場合、各画素に保持された蓄積電荷を垂直転送レジスタに転送し、この垂直転送レジスタに転送した蓄積電荷を水平転送レジスタに順次転送しながら水平転送レジスタにより順次転送して出力する。これに対して第 6 (B) 図は、8 系統により撮像結果を出力する場合であり、8 個の水平転送レジスタを設け、垂直転送レジスタに転送した蓄積電荷をこれら 8 個の水平転送レジスタにより順次出力する場合である。

これに対して第 7 図は、CMOS 固体撮像素子からの撮像結果の出力を示す模式図である。第 7 (A) 図は、コラム線単位で順次各画素による撮像結果を出力する方式であり、この場合、コラム線の数の分だけ同時並列的に撮像結果を出力することになる。この実施例においては、この第 7 (A) 図に示す方式によりコラム線単位で撮像結果を出力するようにして、コラム線の数に対応する複数のアナログデジタル変換回路により各コラム線出力をそれぞれアナログデジタル

変換処理し、複数系統の画像データを生成する。またこの画像データを実施例 1
～4に上述したようにデータ圧縮処理して、またこのデータ圧縮処理に要する処
理時間に応じて撮像素子の電荷蓄積時間、画像圧縮部の処理時間を制御する。

しかしてこの実施例においては、このように複数系統により撮像結果を出力す
ることにより、高いフレーム周波数による撮像結果を確実に取得できるようにし
て、この高いフレーム周波数による撮像結果を確実にデータ圧縮することができ
る。

なお実用上十分な転送速度を確保できる場合、このようなコラム線の数による
同時並列的な撮像結果の出力に代えて、例えば第7 (B) 図に示すように、複数
のコラム線で撮像結果を多重化して出力するようにしてもよい。なおこの第7 (B)
図の例は、2本のコラム線で撮像結果を多重化して出力するものであり、この
場合、コラム線の数の1/2の系統数により同時並列的に撮像結果を出力する
ことになる。

実施例5の構成によれば、撮像手段、撮像手段の駆動回路、データ圧縮手段を
一体に集積回路化することにより、全体構成を小型化、簡略化することができる
。

またこのとき受光面とは逆側に配線層を形成し、この配線層により撮像手段と
周辺回路とを接続することにより、高い自由度により配線層の配線を形成するこ
とができ、これにより高いフレーム周波数による撮像結果を確実に処理すること
ができる。

(8) 実施例6

第8図は、本発明の実施例6に係る撮像装置に適用される集積回路の一部を示
す斜視図である。この実施例においては、この集積回路により実施例1～実施例
4に係る撮像装置を構成する。なおこの集積回路61において、実施例5につい
て上述した集積回路51と同一の構成は、対応する符号を付して示し、重複した
説明は省略する。

ここでこの集積回路61は、撮像素子3と周辺回路とを一体化して形成され、
この周辺回路が実施例5に係る周辺回路と同一に、実施例1に係る撮像装置1に
おいては、この一体化に係る周辺回路に駆動部6、アナログデジタル変換回路

7、画像圧縮部8が適用され、また実施例2に係る撮像装置11においては、この一体化に係る周辺回路に、さらにメモリ部12が適用され、実施例3、4に係る撮像装置においては、同様の対応する構成が周辺回路に適用される。これによりこの実施例に係る撮像装置においては、全体構成を簡略化する。

5 この集積回路61は、周辺回路部に撮像素子部を積層して形成され、周辺回路部は、所定の半導体プロセスにより、半導体基板62上に周辺回路を構成する半導体素子を形成した後、これら半導体素子の層上に配線層63を形成してこれら半導体素子を接続することにより形成される。周辺回路部は、この配線層63の表層に撮像素子部との接続用の電極等が形成される。

10 撮像素子部は、実施例4について上述したと同様に、画素部をマトリクス状に配置して形成され、10~20 [μm]程度の厚さのシリコン(Si)層により素子層52が形成される。撮像素子部は、この素子層52に、画素単位の光電変換処理に係るフォトダイオードが形成される。

撮像素子部は、この素子層52の層上に、順次、シリコン酸化膜、遮光膜、シリコン窒化膜、色フィルタ57、マイクロレンズ58が積層されて撮像面が形成されるのに対し、素子層52の層下に、配線層59が形成される。撮像素子部は、この配線層59の層下に周辺回路部が設けられ、周辺回路部の配線層63と配線層59とが接続されて撮像素子と周辺回路とが一体に集積回路化される。

これにより集積回路61は、受光面とは逆側に配線層59が設けられ、配線層59を受光面側に設ける場合の種々の不具合を一挙に解決して配線の自由度を格段的に向上する。またこのように受光面とは逆側に形成された配線層59を介して周辺回路を形成した周辺回路部と一体化されることにより、撮像素子部と周辺回路部とを異なるウエハプロセスにより作成して一体化することができ、その分、撮像素子部と周辺回路部とをそれぞれに適したウエハプロセスにより作成して、全体として各種の性能を向上することができる。

具体的に、周辺回路を形成した周辺回路部は、各半導体素子、配線パターン幅を小さくして高密度に形成することにより、チップサイズを小型化して消費電力を削減することができる。しかしながら撮像素子部は、画素サイズを小さくすると、その分、感度が低下し、また画素数に応じてチップ面積も大きくなる。これ

によりこの実施例のように撮像素子部と周辺回路部とを異なるウエハプロセスにより作成して一体化する場合にあっては、撮像素子部、周辺回路部の各々に適したウエハプロセスにより作成することができ、その分、全体としての性能を向上することができる。

- 5 なおこのように受光面とは逆側に形成された配線層 5 9 を介して周辺回路を形成した周辺回路部と一体化されることにより、この集積回路 6 1 は、実施例 5 について上述したと同様にして、厚さの薄い半導体基板を配線層 5 9 側より処理してフォトダイオードを形成した後、この半導体基板に配線層 5 9 を形成し、別工程により作成された周辺回路部が積層される。その後、集積回路 6 1 は、この半
- 10 導体基板を裏返してCMPにより研磨して素子層 5 2 が完成し、遮光膜、色フィルタ 5 7、マイクロレンズ 5 8 等を順次形成して作成される。

このような異なるウエハプロセスによる半導体基板の積層による集積回路 6 1 において、撮像素子 3 は、第 9 (A) 図に示すように、各画素出力がそれぞれ周辺回路に出力されてアナログデジタル変換処理により画像データ D 1 に変換さ

15 れる。これによりこの実施例においては、画素を単位として同時並列的に撮像結果を出力して高速度に撮像結果を出力する。

なおこのような同時並列的な撮像結果の出力は、必要に応じて、第 9 (B) 図に示すように、コラム線を単位にして実行するようによく、また第 9 (C) 図に示すように、ラインを単位にして実行するようによく、さらには第

20 9 (D) 図に示すように、水平方向及び垂直方向、複数画素によるブロックを単位にして実行するようによい。なおこれらのコラム線、ライン、ブロックを単位にした撮像結果の同時並列的な出力は、これら各単位毎に、アナログデジタル変換回路を設けて画像データを生成する。

周辺回路は、このようにして高速度で撮像結果を入力するようにして、これら

25 同時並列的に得られる画像データ D 1 を並び代えてデータ圧縮処理する。周辺回路は、このデータ圧縮処理に係る画像圧縮部 8、1 3 が、第 8 図に示すように、3 系統の処理回路 C 1 ~ C 3 により形成され、これら 3 系統の処理回路 C 1 ~ C 3 に画像データを振り分けて、これら 3 系統の同時並列的な処理により高速度でデータ圧縮する。

またこの同時並列的な処理に係る処理回路C1～C3の選択的な駆動により、またこの選択的な駆動に対応するように画像データD1の振り分けを切り換えることにより、データ圧縮に要する処理時間TCを可変する。

この実施例においては、撮像素子部の配線層の下層に周辺回路を形成することにより、一段と高い自由度により撮像素子と周辺回路とを一体に集積回路化することができ、これにより、高いフレーム周波数により撮像結果を取得して記録、伝送する場合にあっても、確実に撮像結果をデータ圧縮することができる。

すなわちこの場合、撮像素子部と周辺回路部とを異なるウエハプロセスにより作成することにより、それぞれに適したウエハプロセスにより作成して、全体の性能を向上することができる。

また複数系統の同時並列的な処理により画像データをデータ圧縮するようにして、この同時並列的な処理に係る系統数の切り換えにより、データ圧縮の処理時間を可変するようにしても、上述の実施例と同様の効果を得ることができる。

(9) 実施例7

この実施例においては、実施例6について上述した構成において、このデータ圧縮処理に対応する順序により、各画素の撮像結果を各系統より出力する。

すなわち例えばデータ圧縮処理が所定ライン数のタップ入力を有する2次元フィルタの処理に係るラインベースウェーブレット変換処理の場合、この実施例では、このラインベースウェーブレット変換処理に対応して、第9(C)図に示すライン単位の出力をさらに複数ラインでまとめ、これによりライン単位による複数系統により同時並列的に撮像結果を出力する。しかしてこの複数ラインが2ラインの場合、第7(B)図に示す接続により各画素の撮像結果を出力することになる。またこのライン単位の撮像結果を処理して画像データを生成した後、この画像データをデータ圧縮するようにして、このデータ圧縮処理の順序に対応する順序により各ラインの撮像結果を出力する。これによりこのラインベースウェーブレット変換処理による場合、各ラインにおいては、ラスタ走査の順序に対応する水平方向への順序により各画素の撮像結果を順次出力する。

これに対してこのラインベースウェーブレット変換処理に係るラインを撮像素子のコラム線方向に設定したデータ圧縮処理は、第9(B)図に示すコラム線を

単位の出力を複数のコラム線でまとめて撮像結果を出力するようにして、撮像結果の上方向から下方向への順序で順次撮像結果を出力する。

これに対して例えばMPEG等の処理であるマクロブロックを単位とした動き補償及び直交変換処理に係るデータ圧縮処理は、例えば第9(D)図に示すように、垂直方向及び水平方向、所定の複数画素によるブロックを単位にして撮像結果を出力するようにして、このブロックをマクロブロックの大きさに設定し、各ブロックにおいては、このマクロブロックに係るデータ圧縮処理の順序により撮像結果を出力する。

これらによりこの実施例は、配線層の下層に周辺回路を形成する構成を有効に利用して、高速度に撮像結果をデータ圧縮処理して、高いフレーム周波数による撮像結果を確実に処理する。

またこれに対して画像圧縮部8、13は、水平方向及び垂直方向にそれぞれ複数の画素によるブロックを、順次、各処理系統C1～C3に割り当てて、同時並列的にデータ圧縮の処理を実行する。これにより画像圧縮部は、マクロブロックを単位にしたデータ圧縮の処理において、第8図との対比により第10図に示すように、順次ラスタ走査の順序により順次循環的に各マクロブロックを処理回路C1～C3に割り当てて、データ圧縮処理する。

これに対してラインベースウェーブレット変換処理に係るデータ圧縮処理にあつて、第7(B)図、第9(C)図について上述したライン単位による処理においては、撮像結果に係る画像を垂直方向に等分割して処理回路C1～C3に割り当て、データ圧縮の処理を実行する。またラインベースウェーブレット変換処理に係るデータ圧縮処理にあつて、第9(B)図に示すコラム線単位による処理においては、撮像結果に係る画像を水平方向に等分割して処理回路C1～C3に割り当て、データ圧縮の処理を実行する。

これらによりこの実施例においては、データ圧縮処理における並列処理の系統数を切り換えてデータ圧縮の処理速度を可変する場合、この系統数の切り換えに対応するように各系統への割り当てを切り換える。

この実施例によれば、撮像結果を複数系統により同時並列的に出力するようにして、コラム線を単位にしてデータ圧縮手段の処理の順序に対応する順序による

撮像結果を出力することにより、又はラインを単位にしたデータ圧縮手段の処理の順序に対応する順序により撮像結果を出力することにより、さらには水平方向及び垂直方向にそれぞれ複数の画素によるブロックを単位にしたデータ圧縮手段の処理の順序に対応する順序により撮像結果を出力することにより、配線層の下層に周辺回路を形成する構成を有効に利用して、高速度に撮像結果をデータ圧縮

5 処理して、高いフレーム周波数による撮像結果を確実に処理することができる。

(10) 他の実施例

なお上述の実施例においては、データ圧縮処理に係る処理速度を種々の手法により可変する場合について述べたが、本発明はこれに限らず、上述の実施例に係る種々の手法の組み合わせによりデータ圧縮処理に係る処理速度を可変するよう

10 にしてもよい。

また上述の実施例2においては、データ圧縮手段における処理時間に応じて、撮像手段の電荷蓄積時間、データ圧縮手段の処理時間を可変する構成において、データ圧縮手段の処理時間に応じて、撮像手段から出力される撮像結果を一時記

15 憶してデータ圧縮手段でデータ圧縮する場合について述べたが、本発明はこれに限らず、実用上十分に、高フレーム周波数により撮像結果をデータ圧縮処理できる場合には、撮像手段の電荷蓄積時間、データ圧縮手段の処理時間を可変する構成を省略するようにしてもよい。

また上述の実施例においては、駆動回路、アナログデジタル変換回路、画像

20 圧縮部による周辺回路、これらにメモリ部を加えた周辺回路を撮像素子部を一体に集積回路化する場合について述べたが、本発明はこれに限らず、これらに加えて制御部の全部又は一部を一体に集積回路化するようにしてもよい。

また上述の実施例においては、電荷蓄積時間と処理時間との比較により各部を制御する場合について述べたが、本発明はこれに限らず、フレーム周期と処理時

25 間との比較により各部を制御するようにしてもよい。

また上述の実施例においては、撮像手段にCMOS固体撮像素子を適用して電荷蓄積時間の制御により撮像結果のフレーム周期を可変する場合について述べたが、本発明はこれに限らず、電荷蓄積時間を一定に保持してフレーム周期を可変するようにしてもよく、またCMOS固体撮像素子に代えて、CCD固体撮像素

子を適用する場合にも広く適用することができる。

産業上の利用可能性

本発明は、撮像装置、撮像素子及び撮像装置の制御方法に関し、例えば動画に
5 よる撮像結果を記録するビデオカメラ、電子スチルカメラ、監視装置等に適用す
ることができる。

請求の範囲

1. 駆動回路による駆動により撮像結果を出力する撮像手段と、
前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段と、
- 5 段と、
前記データ圧縮手段のデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する制御手段と
を備えることを特徴とする撮像装置。
- 10
2. 前記制御手段は、
前記処理時間が、前記電荷蓄積時間又はフレーム周期より長くなると、前記電荷蓄積時間又はフレーム周期が長くなるように、前記撮像手段を制御することを特徴とする請求の範囲第1項に記載の撮像装置。
- 15
3. 前記制御手段は、
前記処理時間が、前記電荷蓄積時間又はフレーム周期より長くなると、前記処理時間が短くなるように、前記データ圧縮部を制御することを特徴とする請求の範囲第1項に記載の撮像装置。
- 20
4. 前記撮像手段から出力される撮像結果を一時記憶して前記データ圧縮手段に出力する記憶手段を有し、
前記制御手段は、
前記処理時間に応じて、撮像手段から出力される撮像結果を前記記憶手段に、
- 25 一時記憶して前記データ圧縮手段でデータ圧縮するように、前記記憶手段、前記データ圧縮手段の動作を制御することを特徴とする請求の範囲第1項に記載の撮像装置。
5. 前記データ圧縮手段の処理時間の可変が、

前記データ圧縮手段のクロックの切り換えによる前記処理時間の可変であることを特徴とする請求の範囲第1項に記載の撮像装置。

6. 前記撮像手段は、

- 5 有効撮像領域の一部領域の撮像結果を選択的に出力し、
前記データ圧縮手段の処理時間の可変が、
前記一部領域の大きさの可変による前記データ圧縮手段で処理するサンプリング数の可変による前記処理時間の可変であることを特徴とする請求の範囲第1項に記載の撮像装置。

10

7. 前記データ圧縮手段は、

- 記憶手段を介して、前記撮像手段より出力される撮像結果による画像の一部領域の撮像結果を選択的に取得して処理し、
前記データ圧縮手段の処理時間の可変が、
15 前記一部領域の大きさの可変による前記データ圧縮手段で処理するサンプリング数の可変による前記処理時間の可変であることを特徴とする請求の範囲第1項に記載の撮像装置。

8. 前記撮像手段は、

- 20 少なくとも前記駆動手段、前記データ圧縮手段による周辺回路と一体に集積回路化して形成されたことを特徴とする請求の範囲第1項に記載の撮像装置。

9. 前記撮像手段は、

- 25 マトリックス状に光電変換部を配置した部位の、受光面とは逆側の面に形成された配線層により、前記周辺回路と接続されたことを特徴とする請求の範囲第8項に記載の撮像装置。

10. 前記周辺回路が、

前記配線層の下層に形成された

ことを特徴とする請求の範囲第9項に記載の撮像装置。

- 1 1. 前記撮像手段の撮像結果を、複数系統により同時並列的に出力する
5 ことを特徴とする請求の範囲第10項に記載の撮像装置。
- 1 2. 前記複数系統による同時並列的な撮像結果の出力が、
コラム線を単位にした前記データ圧縮手段の処理の順序に対応する順序による
各画素の撮像結果の出力である
10 ことを特徴とする請求の範囲第11項に記載の撮像装置。
- 1 3. 前記複数系統による同時並列的な撮像結果の出力が、
ラインを単位にした前記データ圧縮手段の処理の順序に対応する順序による各
画素の撮像結果の出力である
15 ことを特徴とする請求の範囲第11項に記載の撮像装置。
- 1 4. 前記複数系統による同時並列的な撮像結果の出力が、
前記撮像結果による画像に対して設定された、水平方向及び垂直方向にそれぞれ
複数の画素によるブロックを単位にした、前記データ圧縮手段の処理の順序に
20 対応する順序による各画素の撮像結果の出力である
ことを特徴とする請求の範囲第11項に記載の撮像装置。
- 1 5. 前記データ圧縮手段は、
複数系統の並列処理により前記撮像結果をデータ圧縮処理し、
25 前記データ圧縮手段の処理時間の可変が、
前記データ圧縮手段の処理に係る系統数の切り換えによる前記処理時間の可変
である
ことを特徴とする請求の範囲第1項に記載の撮像装置。

16. 前記データ圧縮手段は、
前記撮像結果による画像に対して設定された、水平方向及び垂直方向にそれぞれ複数の画素によるブロックを前記各系統に順次割り当ててデータ圧縮の処理を実行する
- 5 ことを特徴とする請求の範囲第15項に記載の撮像装置。
17. 前記マトリックス状に各画素の光電変換部を配置した部位と、前記周辺回路とが異なるウエハ生成プロセスにより形成された
ことを特徴とする請求の範囲第10項に記載の撮像装置。
- 10
18. 駆動回路による駆動により撮像結果を出力する撮像手段と、
前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段とを一体化した撮像素子であって、
前記データ圧縮手段においてデータ圧縮処理に要した処理時間に応じて、前記
15 撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する制御手段の全部又は一部を有する
ことを特徴とする撮像素子。
19. 駆動回路による駆動により撮像結果を出力する撮像手段と、
20 前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段とを備える撮像装置の制御方法において、
前記データ圧縮手段においてデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する
- 25 ことを特徴とする撮像装置の制御方法。
20. 駆動回路による駆動により撮像結果を出力する撮像部と、
前記撮像部から出力される撮像結果をデータ圧縮して出力するデータ圧縮部と

前記データ圧縮部のデータ圧縮処理に要した処理時間に応じて、前記撮像部の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮部の処理時間を可変する制御部と

を備えることを特徴とする撮像装置。

補正書の請求の範囲

[2005年11月16日(16.11.05)国際事務局受理：新しい請求の範囲21-35が加えられた；他の請求の範囲は変更なし。]

1. 駆動回路による駆動により撮像結果を出力する撮像手段と、

5 前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段と、

前記データ圧縮手段のデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する制御手段と

を備えることを特徴とする撮像装置。

10

2. 前記制御手段は、

前記処理時間が、前記電荷蓄積時間又はフレーム周期より長くなると、前記電荷蓄積時間又はフレーム周期が長くなるように、前記撮像手段を制御する

ことを特徴とする請求の範囲第1項に記載の撮像装置。

15

3. 前記制御手段は、

前記処理時間が、前記電荷蓄積時間又はフレーム周期より長くなると、前記処理時間が短くなるように、前記データ圧縮部を制御する

ことを特徴とする請求の範囲第1項に記載の撮像装置。

20

4. 前記撮像手段から出力される撮像結果を一時記憶して前記データ圧縮手段に出力する記憶手段を有し、

前記制御手段は、

25 前記処理時間に応じて、撮像手段から出力される撮像結果を前記記憶手段に、一時記憶して前記データ圧縮手段でデータ圧縮するように、前記記憶手段、前記データ圧縮手段の動作を制御する

ことを特徴とする請求の範囲第1項に記載の撮像装置。

5. 前記データ圧縮手段の処理時間の可変が、

前記データ圧縮手段のクロックの切り換えによる前記処理時間の可変であることを特徴とする請求の範囲第1項に記載の撮像装置。

6. 前記撮像手段は、

- 5 有効撮像領域の一部領域の撮像結果を選択的に出力し、
前記データ圧縮手段の処理時間の可変が、
前記一部領域の大きさの可変による前記データ圧縮手段で処理するサンプリング数の可変による前記処理時間の可変であることを特徴とする請求の範囲第1項に記載の撮像装置。

10

7. 前記データ圧縮手段は、

- 記憶手段を介して、前記撮像手段より出力される撮像結果による画像の一部領域の撮像結果を選択的に取得して処理し、
前記データ圧縮手段の処理時間の可変が、
15 前記一部領域の大きさの可変による前記データ圧縮手段で処理するサンプリング数の可変による前記処理時間の可変であることを特徴とする請求の範囲第1項に記載の撮像装置。

8. 前記撮像手段は、

- 20 少なくとも前記駆動手段、前記データ圧縮手段による周辺回路と一体に集積回路化して形成されたことを特徴とする請求の範囲第1項に記載の撮像装置。

9. 前記撮像手段は、

- 25 マトリックス状に光電変換部を配置した部位の、受光面とは逆側の面に形成された配線層により、前記周辺回路と接続されたことを特徴とする請求の範囲第8項に記載の撮像装置。

10. 前記周辺回路が、

前記配線層の下層に形成された

ことを特徴とする請求の範囲第9項に記載の撮像装置。

1 1. 前記撮像手段の撮像結果を、複数系統により同時並列的に出力する

5 ことを特徴とする請求の範囲第10項に記載の撮像装置。

1 2. 前記複数系統による同時並列的な撮像結果の出力が、

コラム線を単位にした前記データ圧縮手段の処理の順序に対応する順序による各画素の撮像結果の出力である

10 ことを特徴とする請求の範囲第11項に記載の撮像装置。

1 3. 前記複数系統による同時並列的な撮像結果の出力が、

ラインを単位にした前記データ圧縮手段の処理の順序に対応する順序による各画素の撮像結果の出力である

15 ことを特徴とする請求の範囲第11項に記載の撮像装置。

1 4. 前記複数系統による同時並列的な撮像結果の出力が、

前記撮像結果による画像に対して設定された、水平方向及び垂直方向にそれぞれ複数の画素によるブロックを単位にした、前記データ圧縮手段の処理の順序に対応する順序による各画素の撮像結果の出力である

20 ことを特徴とする請求の範囲第11項に記載の撮像装置。

1 5. 前記データ圧縮手段は、

複数系統の並列処理により前記撮像結果をデータ圧縮処理し、

25 前記データ圧縮手段の処理時間の可変が、

前記データ圧縮手段の処理に係る系統数の切り換えによる前記処理時間の可変である

ことを特徴とする請求の範囲第1項に記載の撮像装置。

16. 前記データ圧縮手段は、

前記撮像結果による画像に対して設定された、水平方向及び垂直方向にそれぞれ複数の画素によるブロックを前記各系統に順次割り当ててデータ圧縮の処理を実行する

5 ことを特徴とする請求の範囲第15項に記載の撮像装置。

17. 前記マトリックス状に各画素の光電変換部を配置した部位と、前記周辺回路とが異なるウエハ生成プロセスにより形成された

ことを特徴とする請求の範囲第10項に記載の撮像装置。

10

18. 駆動回路による駆動により撮像結果を出力する撮像手段と、

前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段とを一体化した撮像素子であって、

15 前記データ圧縮手段においてデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する制御手段の全部又は一部を有する

ことを特徴とする撮像素子。

19. 駆動回路による駆動により撮像結果を出力する撮像手段と、

20 前記撮像手段から出力される撮像結果をデータ圧縮して出力するデータ圧縮手段とを備える撮像装置の制御方法において、

前記データ圧縮手段においてデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する

25 ことを特徴とする撮像装置の制御方法。

20. 駆動回路による駆動により撮像結果を出力する撮像部と、

前記撮像部から出力される撮像結果をデータ圧縮して出力するデータ圧縮部と

、

前記データ圧縮部のデータ圧縮処理に要した処理時間に応じて、前記撮像部の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮部の処理時間を可変する制御部と

を備えることを特徴とする撮像装置。

5

2 1. (追加) 前記ブロックが、マクロブロックであり、
前記データ圧縮手段は、

前記マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像結果をデータ圧縮処理して出力する

10 ことを特徴とする請求の範囲第 1 4 項に記載の撮像装置。

2 2. (追加) 前記撮像手段は、

前記単位毎にそれぞれ設けられたアナログデジタル変換回路により、前記撮像結果を前記単位毎にアナログデジタル変換処理して出力する

15 ことを特徴とする請求の範囲第 1 4 項に記載の撮像装置。

2 3. (追加) 前記ブロックが、マクロブロックであり、
前記データ圧縮手段は、

前記マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像結果をデータ圧縮処理して出力し、

20 前記撮像手段は、

前記マクロブロック毎にそれぞれ設けられたアナログデジタル変換回路により、前記撮像結果を順次アナログデジタル変換処理して出力する

ことを特徴とする請求の範囲第 1 4 項に記載の撮像装置。

25

2 4. (追加) 前記データ圧縮手段は、

マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像結果をデータ圧縮処理して出力し、

前記撮像手段は、

前記データ圧縮処理の順序により、前記マクロブロックの撮像結果を出力することを特徴とする請求の範囲第17項に記載の撮像装置。

25. (追加) 前記撮像手段は、

- 5 前記撮像結果を、複数系統により同時並列的に、各系統に設けられたアナログデジタル変換回路によりアナログデジタル変換処理して出力することを特徴とする請求の範囲第17項に記載の撮像装置。

26. (追加) 前記撮像手段は、

- 10 前記撮像結果を、各系統がマクロブロックである複数系統により、各系統にそれぞれ設けられたアナログデジタル変換回路によりアナログデジタル変換処理して出力し、

前記データ圧縮手段は、

前記マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像

- 15 結果をデータ圧縮処理して出力し、

前記撮像手段は、

前記データ圧縮処理の順序により、前記マクロブロックの撮像結果を出力することを特徴とする請求の範囲第17項に記載の撮像装置。

- 20 27. (追加) 駆動回路による駆動により撮像手段から撮像結果を出力する撮像結果出力のステップと、

前記撮像手段から出力される撮像結果をデータ圧縮手段によりデータ圧縮して出力するデータ圧縮のステップと、

- 25 前記データ圧縮手段におけるデータ圧縮処理に要した処理時間に応じて、前記撮像手段の電荷蓄積時間又はフレーム周期、若しくは前記データ圧縮手段の処理時間を可変する制御のステップとを有し、

前記撮像手段は、

少なくとも前記駆動手段、前記データ圧縮手段による周辺回路と一体に集積回路化して形成され、

マトリックス状に光電変換部を配置した部位の、受光面とは逆側の面に形成された配線層により、前記配線層の下層に形成された前記周辺回路と接続されたことを特徴とする撮像装置の制御方法。

- 5 28. (追加) 前記撮像結果の出力ステップは、
前記撮像結果による画像に対して設定された、水平方向及び垂直方向にそれぞれ複数の画素によるブロックを単位にした、前記データ圧縮手段の処理の順序に対応する順序により、各画素の撮像結果を複数系統により同時並列的に出力することを特徴とする請求の範囲第27項に記載の撮像装置の制御方法。

10

29. (追加) 前記ブロックが、マクロブロックであり、
前記データ圧縮のステップは、
前記マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像結果をデータ圧縮処理して出力する

- 15 ことを特徴とする請求の範囲第28項に記載の撮像装置の制御方法。

30. (追加) 前記撮像結果出力のステップは、
前記単位毎にそれぞれ設けられたアナログデジタル変換回路により、前記撮像結果を前記単位毎にアナログデジタル変換処理して出力する

- 20 ことを特徴とする請求の範囲第28項に記載の撮像装置の制御方法。

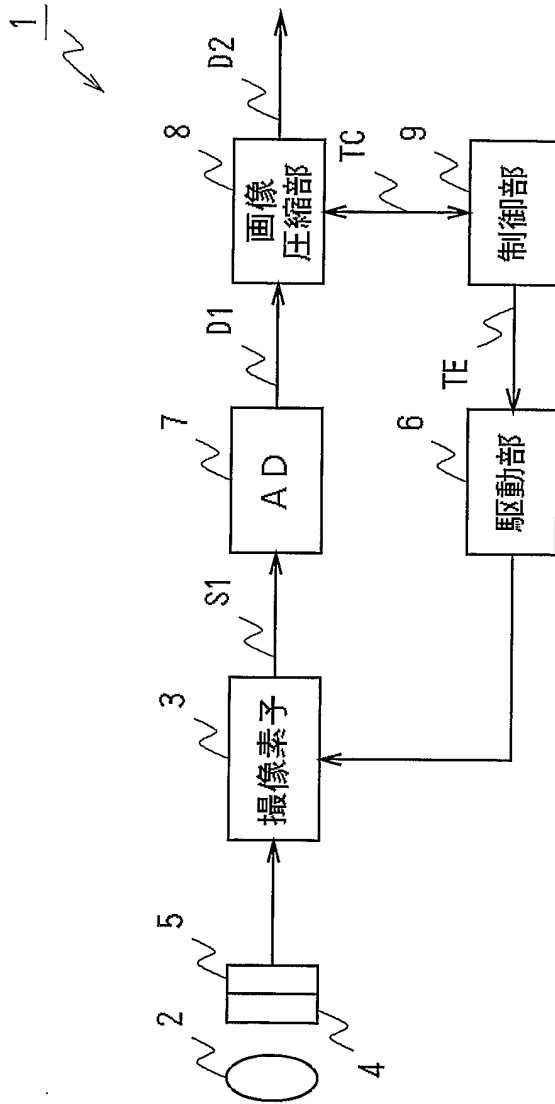
31. (追加) 前記ブロックが、マクロブロックであり、
前記データ圧縮のステップは、
前記マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像

- 25 結果をデータ圧縮処理して出力し、

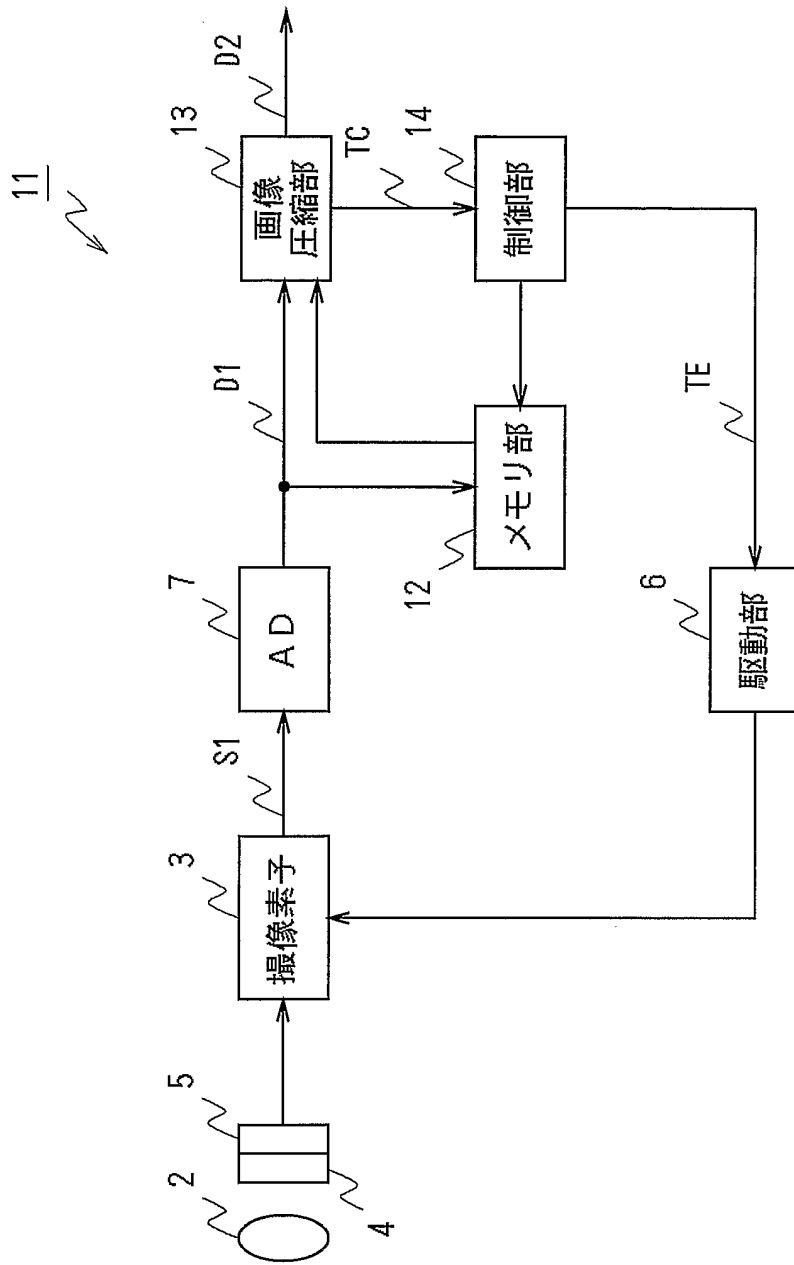
前記撮像結果出力のステップは、
前記マクロブロック毎にそれぞれ設けられたアナログデジタル変換回路により、前記撮像結果を順次アナログデジタル変換処理して出力する

ことを特徴とする請求の範囲第28項に記載の撮像装置の制御方法。

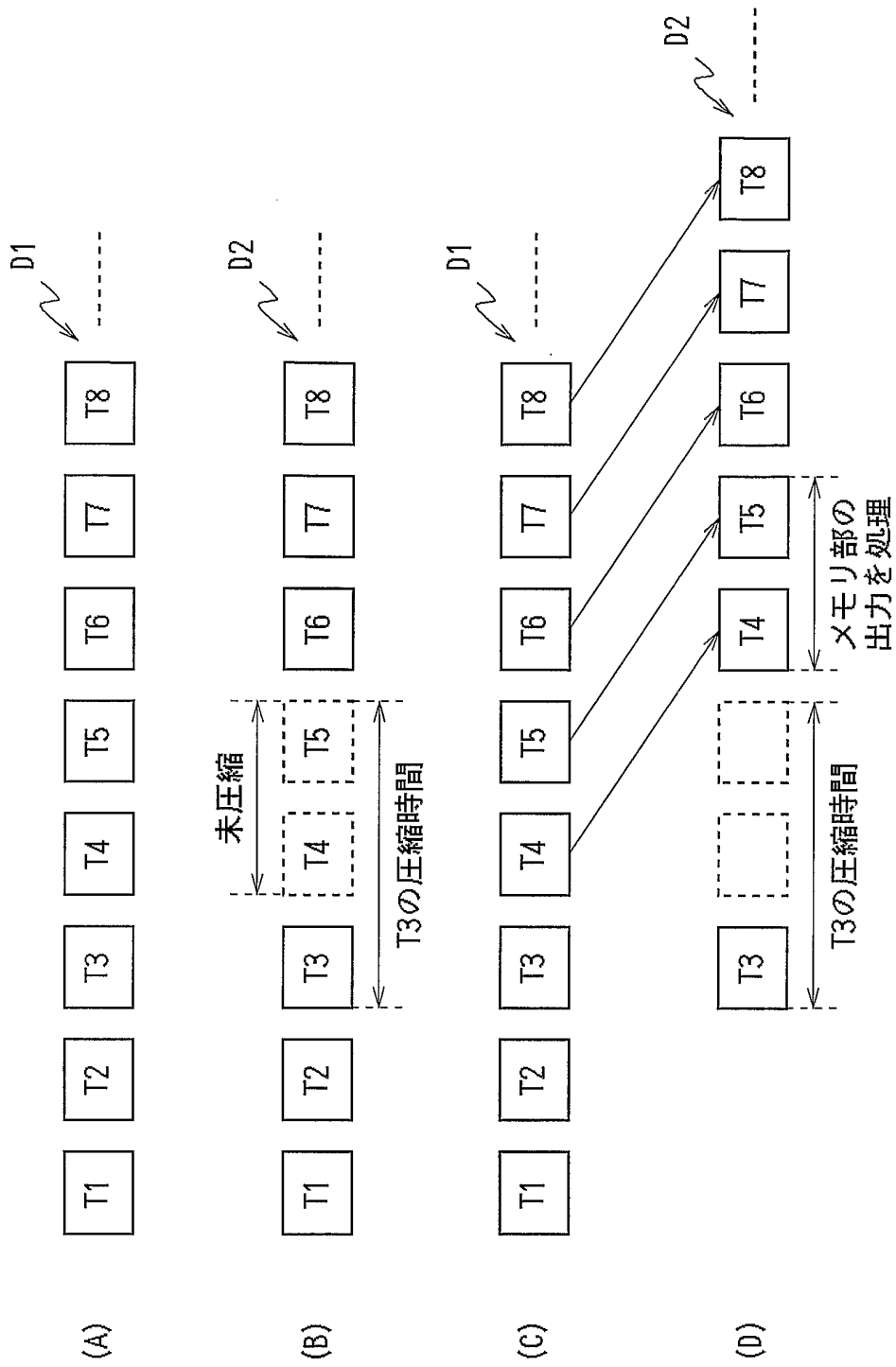
- 3 2. (追加) 前記マトリックス状に各画素の光電変換部を配置した部位と、前記周辺回路とが異なるウエハ生成プロセスにより形成されたことを特徴とする請求の範囲第 2 7 項に記載の撮像装置の制御方法。
- 5
- 3 3. (追加) 前記データ圧縮のステップは、マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像結果をデータ圧縮処理して出力し、前記撮像結果出力のステップは、
- 10 前記データ圧縮処理の順序により、前記マクロブロックの撮像結果を出力することを特徴とする請求の範囲第 3 2 項に記載の撮像装置の制御方法。
- 3 4. (追加) 前記撮像結果出力のステップは、前記単位毎に設けられたアナログデジタル変換回路により、前記撮像結果を
- 15 前記単位毎にアナログデジタル変換処理して出力することを特徴とする請求の範囲第 3 2 項に記載の撮像装置の制御方法。
- 3 5. (追加) 前記データ圧縮のステップは、マクロブロックを単位とした動き補償及び直交変換処理により、前記撮像結果
- 20 をデータ圧縮処理して出力し、前記撮像結果出力のステップは、前記マクロブロック毎にそれぞれ設けられたアナログデジタル変換回路により、前記データ圧縮処理の順序により前記撮像結果を順次アナログデジタル変換処理して出力する
- 25 ことを特徴とする請求の範囲第 3 2 項に記載の撮像装置の制御方法。



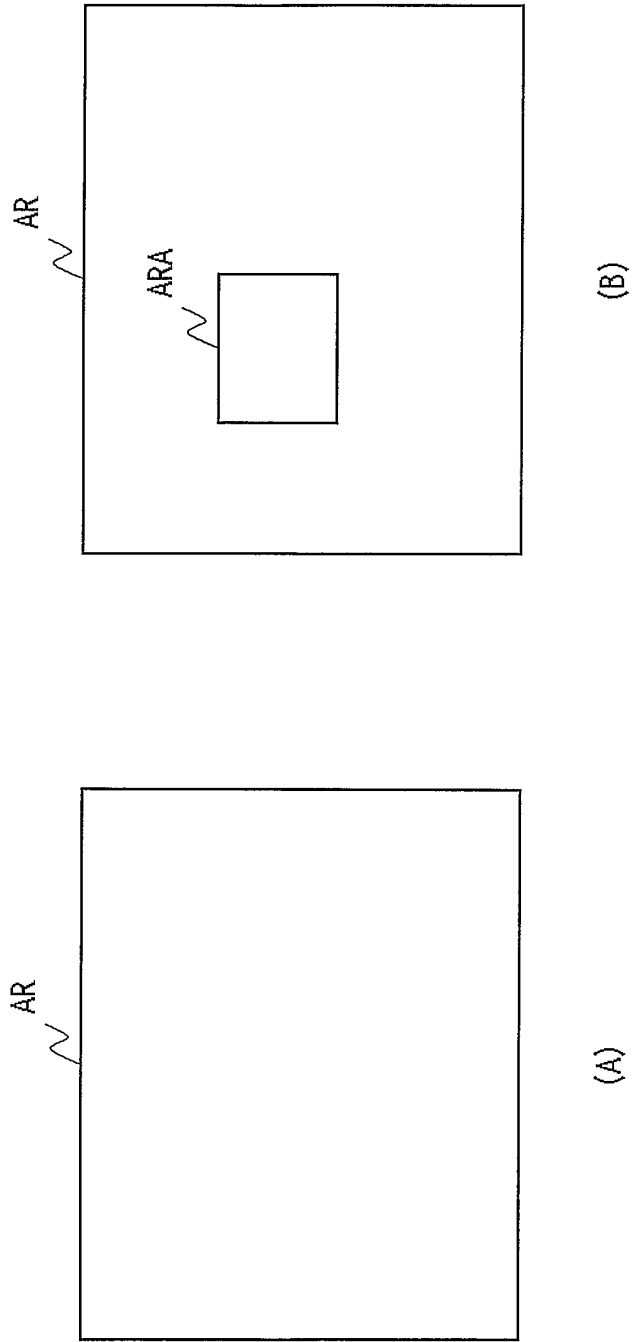
第1図



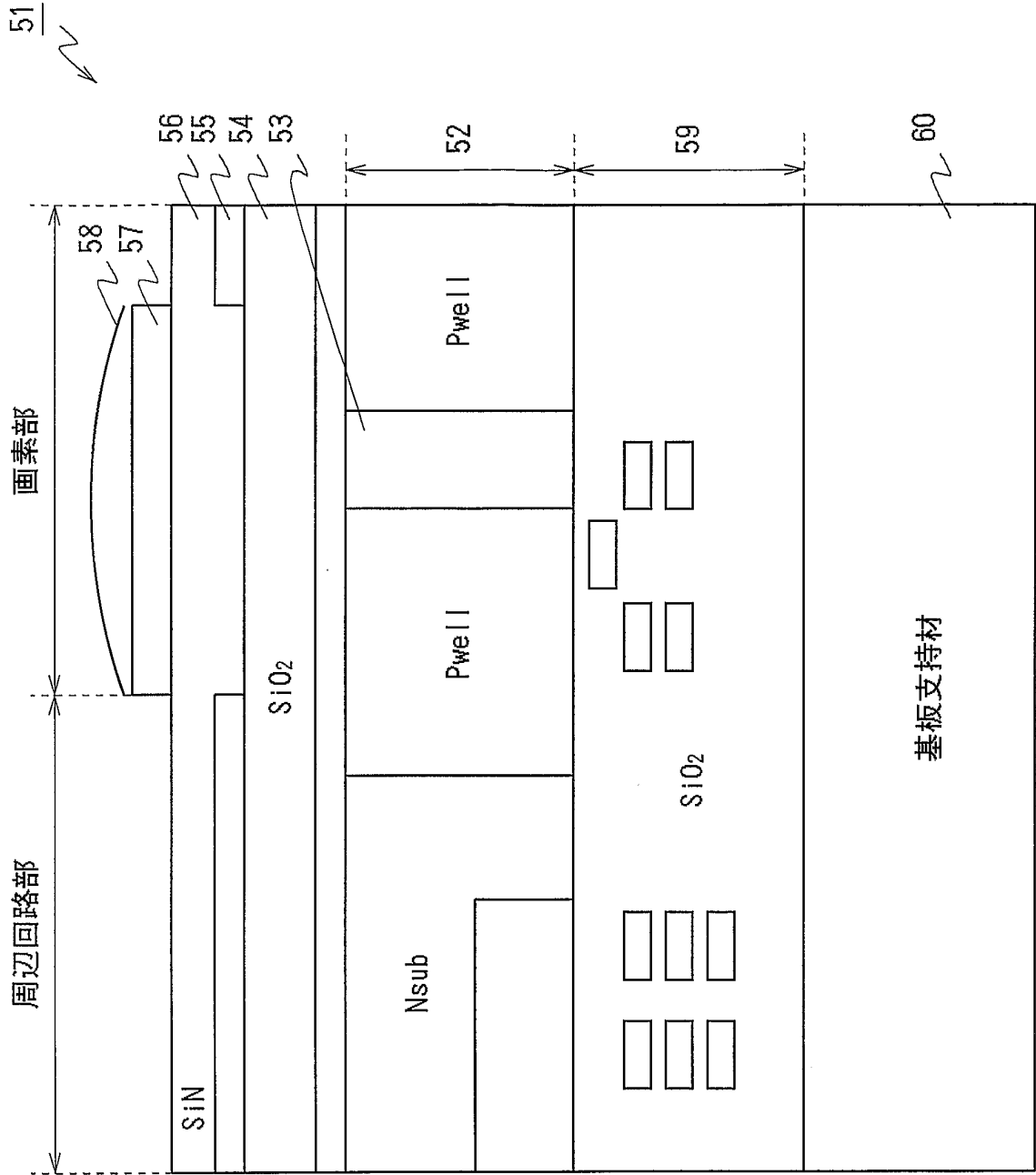
第2図



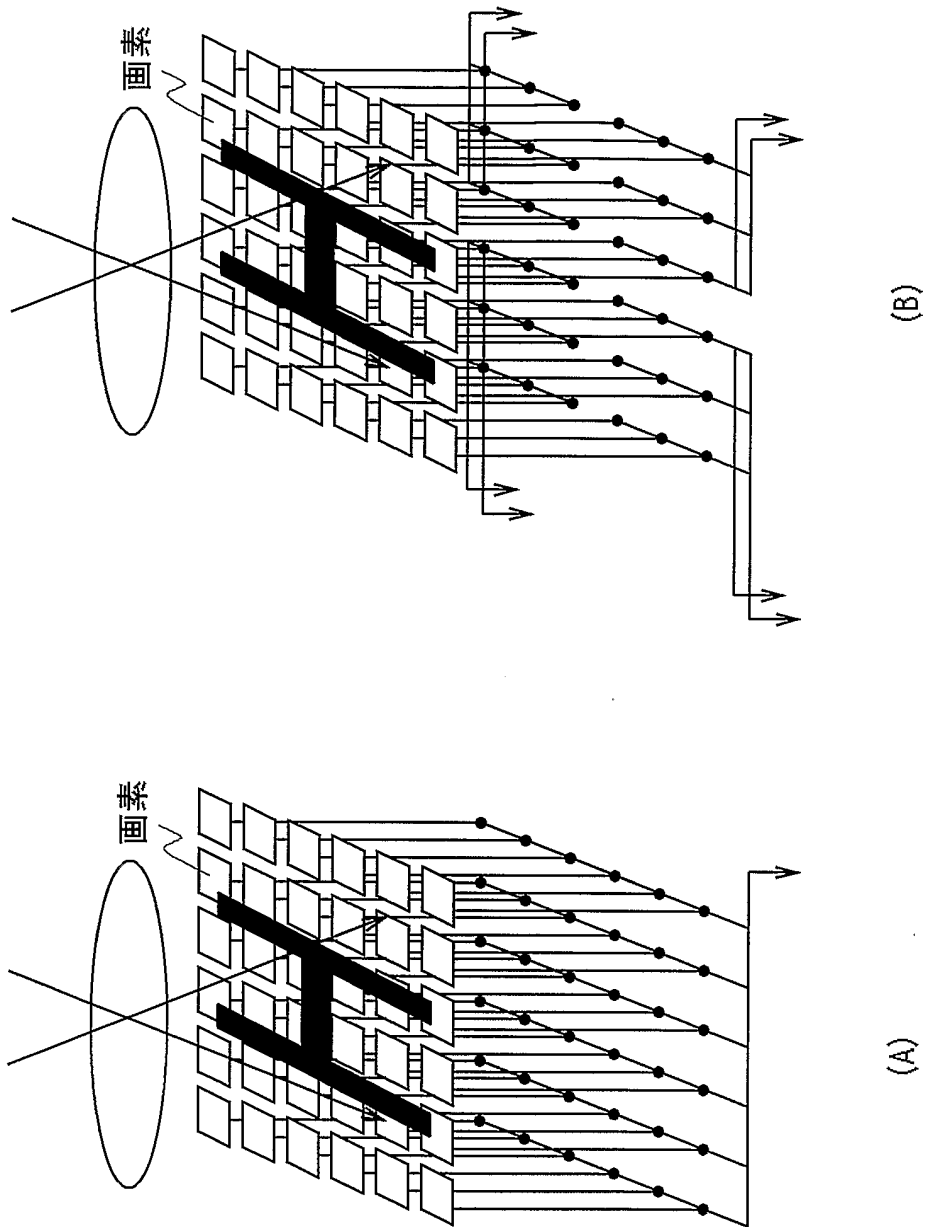
第3図



第4図



第5図



第6図

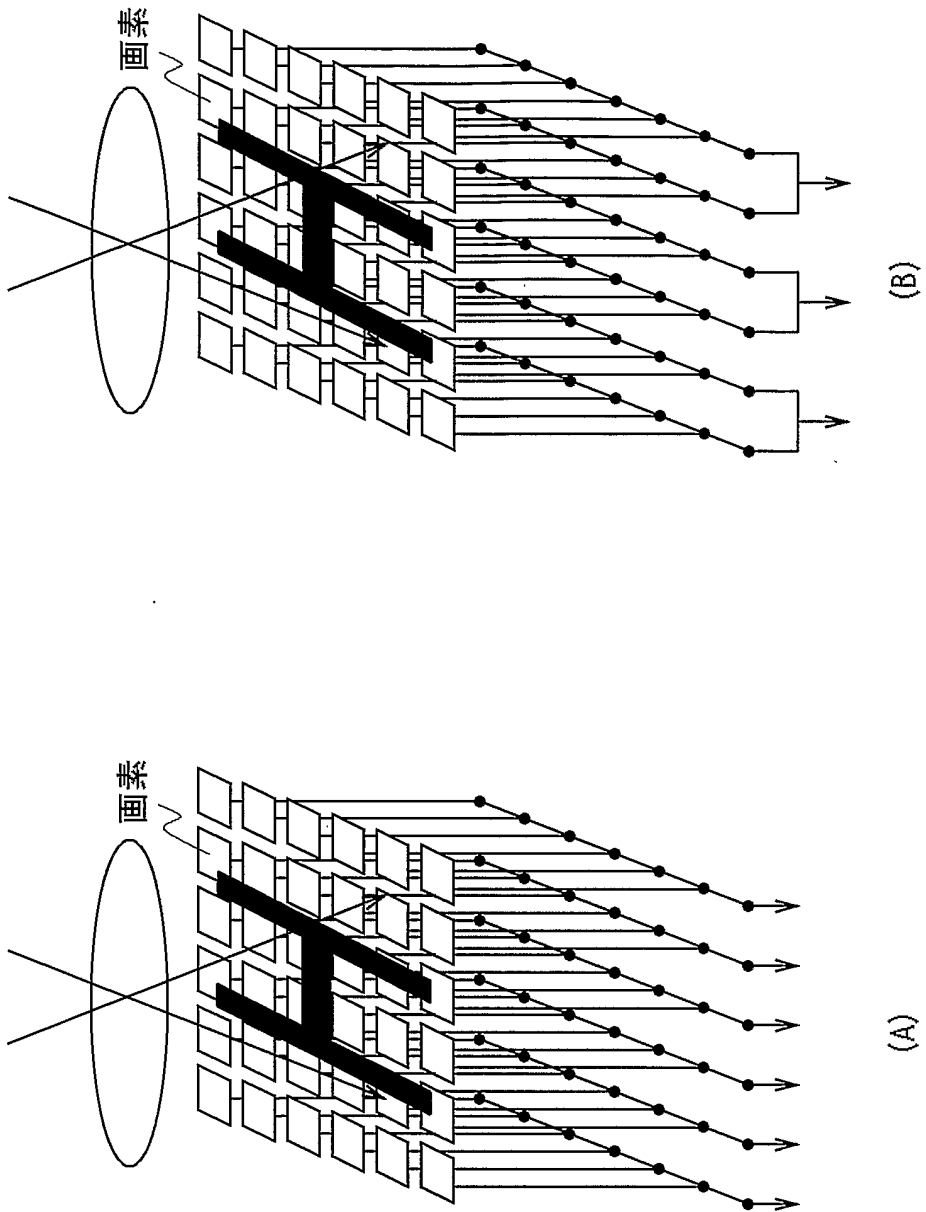
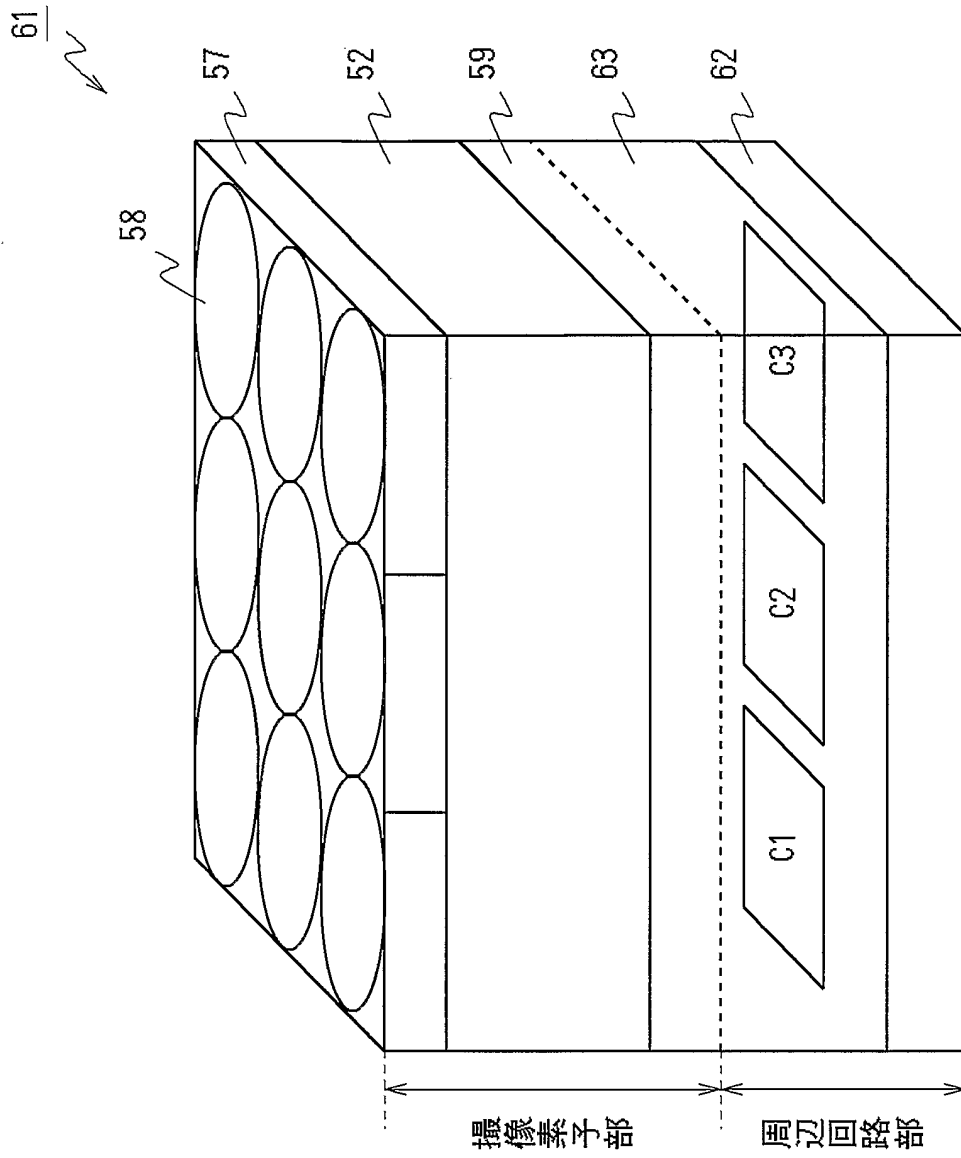
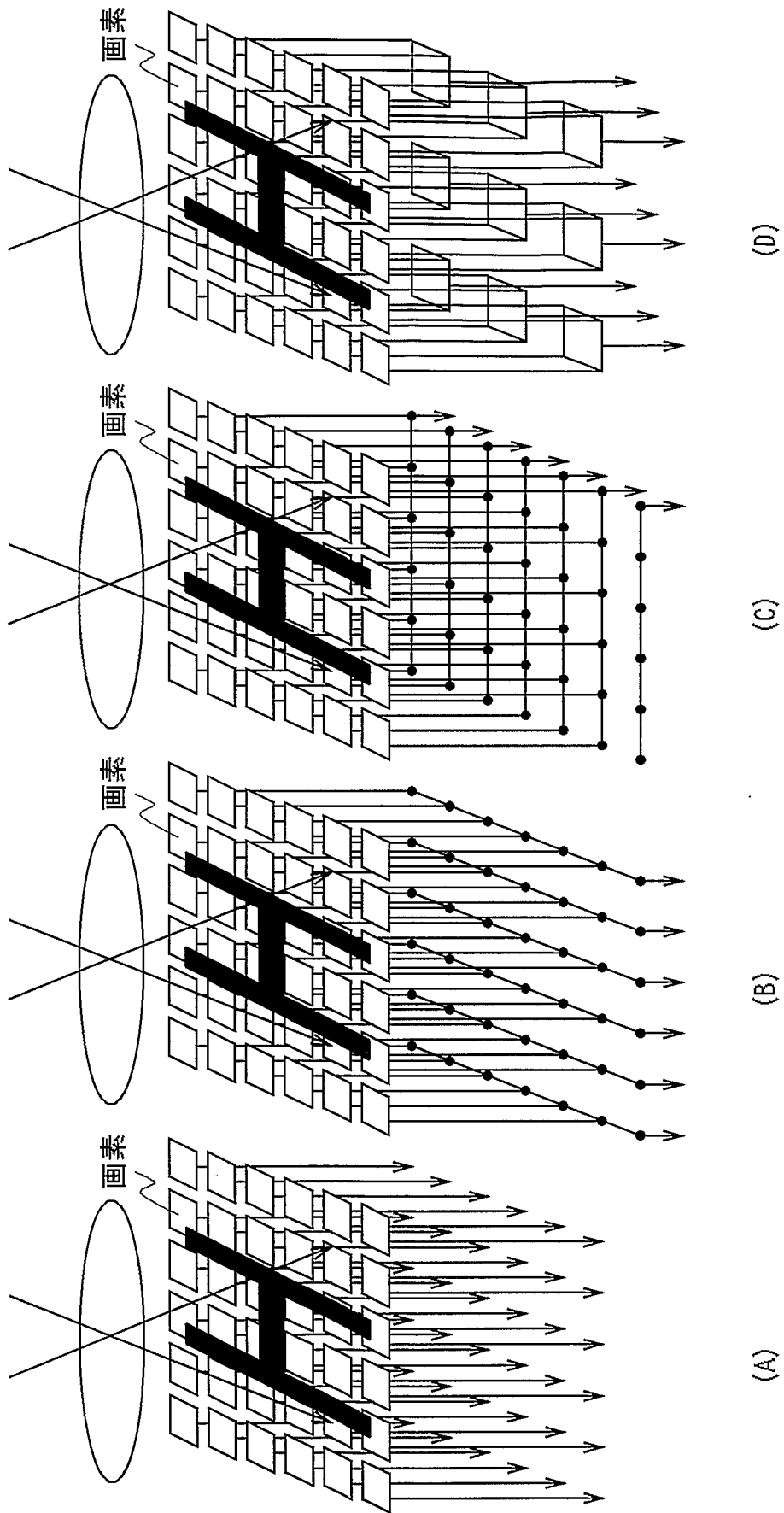


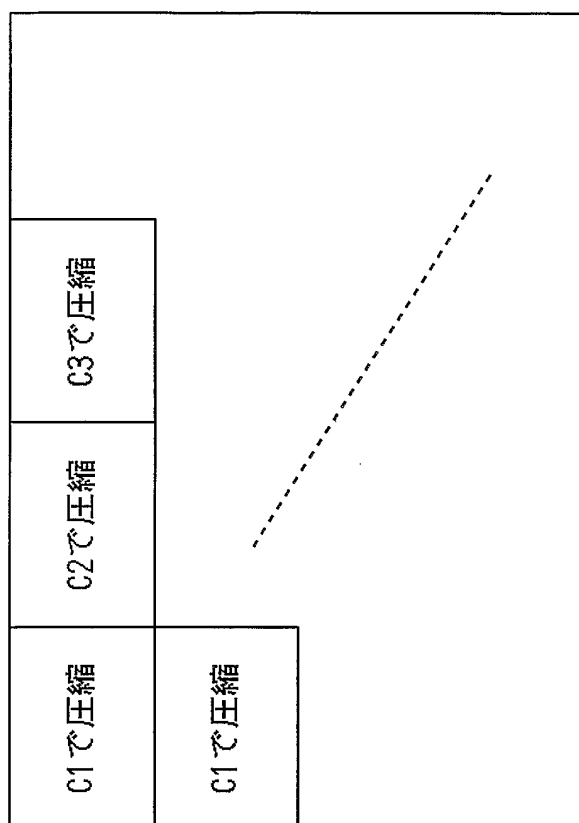
図7



第8図



第9図



第10図

符号の説明

1、11 ……撮像装置、2 ……レンズ、3 ……撮像素子、4 ……光学ローパスフィルタ、5 ……色補正フィルタ、6 ……駆動部、7 ……アナログデジタル変換回路、8、13 ……画像圧縮部、9、14 ……制御部、12 ……メモリ部、51、61 ……集積回路、52 ……素子層、53 ……フォトダイオード、54 ……シリコン酸化膜、55 ……遮光膜、56 ……シリコン窒化膜、57 ……色フィルタ、58 ……マイクロレンズ、59、63 ……配線層、60 ……基板支持材、62 ……半導体基板、C1-C3 ……処理回路

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/011885

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/232 (2006.01), **H04N7/26** (2006.01), **H04N5/335** (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/232 (2006.01), **H04N7/26** (2006.01), **H04N5/335** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2000-350059 A (Sharp Corp.), 15 December, 2000 (15.12.00), Par. Nos. [0030], [0033] (Family: none)	1, 3-5, 18-20 2, 8-17
X Y	JP 2001-352471 A (Toshiba Corp.), 21 December, 2001 (21.12.01), Par. Nos. [0045] to [0046] & US 2002/3576 A1	1, 3-5, 18-20 2, 8-17
X Y	JP 2004-64559 A (Matsushita Electric Industrial Co., Ltd.), 26 February, 2004 (26.02.04), Par. Nos. [0021] to [0044] (Family: none)	1, 3-7, 18-20 2, 8-17

 Further documents are listed in the continuation of Box C.
 See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
12 October, 2005 (12.10.05)Date of mailing of the international search report
25 October, 2005 (25.10.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/011885

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-112360 A (Ricoh Co., Ltd.), 08 April, 2004 (08.04.04), Par. No. [0044] (Family: none)	2
Y	JP 2003-234967 A (Kabushiki Kaisha Fotoron), 22 August, 2003 (22.08.03), Par. Nos. [0017] to [0022] (Family: none)	8-17
Y	JP 2004-146816 A (Matsushita Electric Industrial Co., Ltd.), 20 May, 2004 (20.05.04), Par. Nos. [0021], [0040]; Figs. 3, 5 & US 2004/95495 A1 & CN 1497954 A	8-14,17
Y	JP 9-163193 A (Sony Corp.), 20 June, 1997 (20.06.97), Fig. 4 (Family: none)	8-14,17
Y	JP 7-221461 A (Hitachi, Ltd.), 18 August, 1995 (18.08.95), Fig. 2 (Family: none)	8-14,17

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. ⁷ H04N5/232 (2006.01), H04N7/26 (2006.01), H04N5/335 (2006.01)										
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. ⁷ H04N5/232 (2006.01), H04N7/26 (2006.01), H04N5/335 (2006.01)										
最小限資料以外の資料で調査を行った分野に含まれるもの <table style="width:100%; border: none;"> <tr> <td style="width: 30%;">日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2005年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2005年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2005年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2005年	日本国実用新案登録公報	1996-2005年	日本国登録実用新案公報	1994-2005年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2005年									
日本国実用新案登録公報	1996-2005年									
日本国登録実用新案公報	1994-2005年									
国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号								
X	J P 2000-350059 A (シャープ株式会社) 2000.12.15, 段落【0030】、【0033】 ファミリーなし	1, 3-5, 18-20								
Y		2, 8-17								
X	J P 2001-352471 A (株式会社東芝) 2001.12.21, 段落【0045】 - 【0046】 & US 2002/3576 A1	1, 3-5, 18-20								
Y		2, 8-17								
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。										
<table style="width:100%; border: none;"> <tr> <td style="width: 50%; vertical-align: top;"> * 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 </td> <td style="width: 50%; vertical-align: top;"> の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献						
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献									
国際調査を完了した日 12.10.2005	国際調査報告の発送日 25.10.2005									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 益戸 宏 電話番号 03-3581-1101 内線 3581	5 P 9380								

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2004-64559 A (松下電器産業株式会社) 2004.02.26, 段落【0021】-【0044】 ファミリーなし	1, 3-7, 18-20
Y		2, 8-17
Y	JP 2004-112360 A (株式会社リコー) 2004.04.08, 段落【0044】 ファミリーなし	2
Y	JP 2003-234967 A (株式会社フोटロン) 2003.08.22, 段落【0017】-【0022】 ファミリーなし	8-17
Y	JP 2004-146816 A (松下電器産業株式会社) 2004.05.20, 段落【0021】, 【0040】, 第3, 5図 & US 2004/95495 A1 & CN 1497954 A	8-14, 17
Y	JP 9-163193 A (ソニー株式会社) 1997.06.20, 第4図 ファミリーなし	8-14, 17
Y	JP 7-221461 A (株式会社日立製作所) 1995.08.18, 第2図 ファミリーなし	8-14, 17