



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0147926
(43) 공개일자 2023년10월24일

(51) 국제특허분류(Int. Cl.)
H02M 1/44 (2007.01) H02M 1/12 (2006.01)
H02M 1/15 (2006.01)
(52) CPC특허분류
H02M 1/44 (2013.01)
H02M 1/12 (2013.01)
(21) 출원번호 10-2022-0046883
(22) 출원일자 2022년04월15일
심사청구일자 2022년04월15일

(71) 출원인
이엠코어텍 주식회사
울산광역시 울주군 언양읍 유니스트길 50 (106동504-1호(울산과학기술원))
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
김진국
울산광역시 울주군 언양읍 유니스트길 50
정상영
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인더웨이브

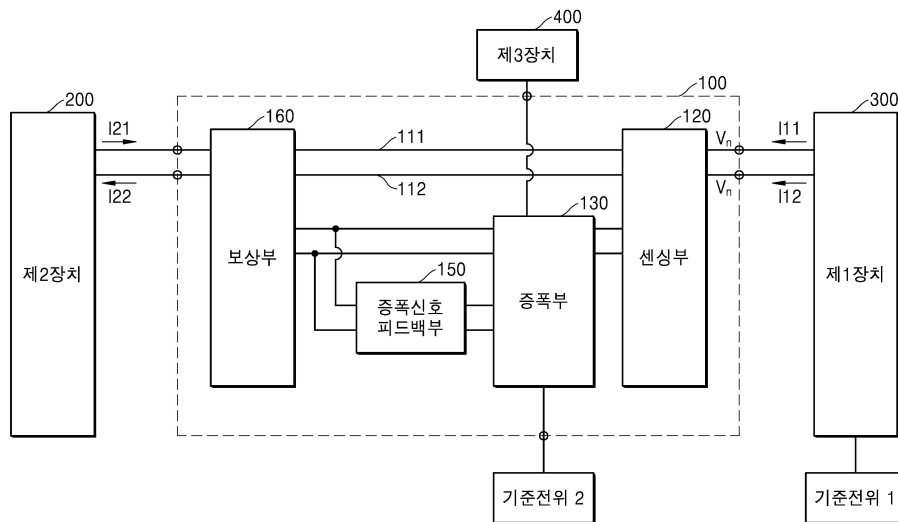
전체 청구항 수 : 총 30 항

(54) 발명의 명칭 능동형 전압 보상 장치

(57) 요약

본 발명은 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전압 보상 장치에 있어서, 상기 대전류 경로 상의 공통 모드 노이즈 전류를 센싱하여 상기 노이즈 전류에 대응되는 출력 신호를 생성하는 센싱부, 상기 센싱부의 출력 신호를 증폭하여 증폭 신호를 생성하는 증폭부, 상기 증폭부의 증폭 신호에 대응하는 피드백 신호를 다시 증폭부에 전달하는 증폭 신호 피드백부 및 상기 증폭 신호에 대응하는 출력 전압에 기초하여 상기 대전류 경로 상에 보상 전압을 발생시키는 보상부를 포함하는, 능동형 전압 보상 장치를 제공한다.

대표도



(52) CPC특허분류

H02M 1/123 (2021.05)

H02M 1/15 (2013.01)

Y02E 40/40 (2020.08)

이 발명을 지원한 국가연구개발사업

과제고유번호	1425152278
과제번호	S3029887
부처명	중소벤처기업부
과제관리(전문)기관명	중소기업기술정보진흥원
연구사업명	창업성장기술개발(일반,R&D)
연구과제명	지능형 능동 EMI 필터 IC 반도체 설계, 파운드리 제조 및 측정 실험
기 여 율	1/3
과제수행기관명	이엠코어텍 주식회사
연구기간	2020.12.31 ~ 2021.12.30

이 발명을 지원한 국가연구개발사업

과제고유번호	1711108156
과제번호	NRF-2020R1A2C1005576
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	반도체 내 EMI 노이즈의 관측과 상쇄를 위한 회로 및 시스템 개발
기 여 율	1/3
과제수행기관명	울산과학기술원
연구기간	2022.03.01 ~ 2023.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1711116792
과제번호	2020-0-00839.
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	방송통신산업기술개발(R&D)
연구과제명	초연결 E-Vehicle 전력 및 신호 EMC 고도화 기술 개발
기 여 율	1/3
과제수행기관명	한국과학기술원
연구기간	2022.01.01 ~ 2022.12.31

명세서

청구범위

청구항 1

적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전압 보상 장치에 있어서,

상기 대전류 경로 상의 공통 모드 노이즈 전류를 센싱하여 상기 노이즈 전류에 대응되는 출력 신호를 생성하는 센싱부;

상기 센싱부의 출력 신호를 증폭하여 증폭 신호를 생성하는 증폭부;

상기 증폭부의 증폭 신호에 대응하는 피드백 신호를 다시 증폭부에 전달하는 증폭 신호 피드백부; 및

상기 증폭 신호에 대응하는 출력 전압에 기초하여 상기 대전류 경로 상에 보상 전압을 발생시키는 보상부;를 포함하는, 능동형 전압 보상 장치.

청구항 2

제1 항에 있어서,

상기 증폭부는 제1 증폭부 및 제2 증폭부를 포함하고,

상기 제1 증폭부는 상기 센싱부의 출력 신호를 증폭하여 상기 출력 전압을 생성하며,

상기 제2 증폭부는 상기 제1 증폭부와 연결되며, 노이즈 보상에 필요한 출력 전류를 생성하는, 능동형 전압 보상 장치.

청구항 3

제1 항에 있어서,

상기 센싱부는 상기 둘 이상의 대전류 경로가 감긴 CM 초크에 상기 증폭부의 입력 전압을 발생시키기 위한 전선이 덧감긴 형태인, 능동형 전압 보상 장치.

청구항 4

제1 항에 있어서,

상기 보상부는 상기 증폭부의 출력 신호를 출력하는 전선이 코어를 통과하고, 상기 대전류 경로가 상기 코어를 통과하거나 한번 이상 감기도록 형성된, 능동형 전압 보상 장치.

청구항 5

제1 항에 있어서,

상기 적어도 둘 이상의 대전류 경로는 제2 장치에 의해 공급되는 대전류를 제1 장치에 전달하며,

상기 증폭부는 비집적회로부와 단일 칩(one-chip) 집적회로부를 포함하며,

상기 비집적회로부는 상기 제1 장치와 상기 제2 장치 중 적어도 하나 이상의 전력 시스템에 따라 설계되고,

상기 단일 칩 집적회로부는 상기 제1 장치와 상기 제2 장치의 정격 전력 사양에 무관한, 능동형 전압 보상 장치.

청구항 6

제5 항에 있어서,

상기 비집적회로부는 상기 제1 장치의 정격 전력에 따라 설계되는, 능동형 전압 보상 장치.

청구항 7

제6 항에 있어서,

상기 비집적회로부의 설계에 따라, 상기 단일 칩 집적회로부는 다양한 전력 시스템의 상기 제1 장치에 대해 사용되는, 능동형 전압 보상 장치.

청구항 8

제5 항에 있어서,

상기 단일 칩(one-chip)의 집적회로부는 제1 집적회로부 및 제2 집적회로부를 포함하며,

상기 제2 집적회로부는 제1 트랜지스터, 제2 트랜지스터 및 하나 이상의 저항을 포함하는, 능동형 전압 보상 장치.

청구항 9

제8 항에 있어서,

상기 제1 집적회로부는 하나 이상의 트랜지스터를 포함하는, 능동형 전압 보상 장치.

청구항 10

제5 항에 있어서,

상기 센싱부는 센싱 변압기를 포함하고,

상기 보상부는 보상 변압기를 포함하고,

상기 단일 칩 집적회로부의 구성은 상기 센싱 변압기와 상기 보상 변압기의 권선비와 상기 증폭부의 목표 전압 이득에 무관한, 능동형 전압 보상 장치.

청구항 11

제1 항에 있어서,

상기 증폭부에 연결되는 외란 보호부;를 더 포함하며,

상기 외란 보호부는 상기 출력 신호가 발생하는 상기 센싱부의 출력단에 병렬로 연결되는 제1 외란 보호부, 상기 보상부의 입력단에 병렬로 연결되는 제2 외란 보호부 및 상기 증폭 신호 피드백부의 출력단에 연결되는 제3 외란 보호부를 포함하는, 능동형 전압 보상 장치.

청구항 12

제11 항에 있어서,

상기 제1 외란 보호부, 제2 외란 보호부 및 제3 외란 보호부는,

상기 센싱부의 출력단, 상기 보상부의 입력단 및 상기 증폭 신호 피드백부의 출력단에, 소정의 임계 전압 미만의 전압이 인가되는 경우 제1 임피던스를 갖고,

상기 센싱부의 출력단, 상기 보상부의 입력단 및 상기 증폭 신호 피드백부의 출력단에, 상기 소정의 임계 전압 이상의 전압이 인가되는 경우 상기 제1 임피던스 보다 낮은 제2 임피던스를 갖는, 능동형 전압 보상 장치.

청구항 13

제11 항에 있어서,

상기 제1 외란 보호부, 상기 제2 외란 보호부 및 상기 제3 외란 보호부는 TVS (Transient Voltage Suppression) 다이오드 소자를 포함하고,

상기 TVS 다이오드 소자의 접합 용량은 수백 pF 이하인, 능동형 전압 보상 장치.

청구항 14

제11 항에 있어서,

상기 센싱부는 상기 대전류 경로 상에 배치되는 1차 측; 및

상기 출력 신호를 상기 증폭부로 출력하는 2차 측;을 포함하는 센싱 변압기를 포함하고,

상기 제1 외란 보호부는 상기 1차 측이 상기 적어도 둘 이상의 대전류 경로에 인가된 전압에 기초하여 상기 2차 측에 유도한 임계 전압 이상의 전압을 상기 임계 전압 이하의 전압으로 제한하여 상기 증폭부로 전달하는, 능동형 전압 보상 장치.

청구항 15

제11 항에 있어서,

상기 보상부는 상기 증폭부의 출력단과 연결되는 1차 측; 및 상기 적어도 둘 이상의 대전류 경로와 연결되는 2차 측;을 포함하는 변압기를 포함하고,

상기 제2 외란 보호부는 상기 2차 측이 상기 적어도 둘 이상의 대전류 경로에 인가된 전압에 기초하여 상기 1차 측에 유도한 임계 전압 이상의 전압을 상기 임계 전압 이하의 전압으로 제한하여 상기 증폭부로 전달하는, 능동형 전압 보상 장치.

청구항 16

제1 항에 있어서,

전원을 공급하는 전원장치로부터 제1 전압을 입력받아서 지정된 크기의 제2 전압으로 변환하는 전력관리부;를 더 포함하고,

상기 증폭부는 제2 전압으로 구동되며,

상기 증폭부에 포함된 능동소자들과 상기 전력관리부에 포함된 능동소자들은 하나의 집적회로(IC) 칩에 내재화된, 능동형 전압 보상 장치.

청구항 17

제16 항에 있어서,

상기 전력관리부는 임의 크기의 제1 전압으로부터 일정한 크기의 제2 전압을 출력하기 위한 스위칭 신호를 생성하는 전력변환부;

상기 전력변환부로부터 출력된 전압 신호를 다시 전력변환부에 전달함으로써 상기 전력관리부가 일정한 크기의 제2 전압을 출력할 수 있도록 하는 전력관리 피드백부 및

상기 전압 신호의 직류 성분만 통과시키는 필터부;를 포함하는, 능동형 전압 보상 장치.

청구항 18

제17 항에 있어서,

상기 전력변환부는 상기 집적회로(IC) 칩에 내재화되고,

상기 전력관리 피드백부의 적어도 일부 및 상기 필터부는 상기 집적회로(IC) 칩의 외부에 배치되는 개별 상용소자인, 능동형 전압 보상 장치.

청구항 19

제18 항에 있어서,

상기 전력변환부는 상기 전력변환부의 내부 회로를 구동하기 위한 DC 저전압을 생성하는 레귤레이터를 포함하는, 능동형 전압 보상 장치.

청구항 20

제19 항에 있어서,

상기 전력변환부는 상기 레귤레이터로부터 제공된 상기 DC 저전압을 이용하여 상기 스위칭 신호를 생성하는 펄스폭 변조 회로와, 상기 스위칭 신호에 따라 선택적으로 켜지는 제1 스위치 및 제2 스위치를 포함하는, 능동형 전압 보상 장치.

청구항 21

제16 항에 있어서,

상기 적어도 둘 이상의 대전류 경로는 제2 장치에 의해 공급되는 대전류를 제1 장치에 전달하며,

상기 전원장치는 상기 제1 장치 또는 상기 제2 장치의 전원 공급 장치인, 능동형 전압 보상 장치.

청구항 22

제1 항에 있어서,

상기 대전류 경로, 상기 센싱부, 상기 증폭부 및 상기 보상부 중 적어도 하나의 동작 상태에 대응되는 신호를 생성하는 오동작 감지부;를 더 포함하는, 능동형 전압 보상 장치.

청구항 23

제22 항에 있어서,

상기 증폭부는 상기 센싱부의 출력 신호를 증폭하여 상기 출력 전압을 생성하는 제1 증폭부 및 상기 제1 증폭부와 연결되며, 노이즈 보상에 필요한 출력 전류를 생성하는 제2 증폭부를 포함하며,

상기 오동작 감지부는 상기 제1 증폭부의 동작 상태에 대응되는 신호를 생성하는 제1 오동작 감지부 및 상기 제2 증폭부의 동작 상태에 대응되는 신호를 생성하는 제2 오동작 감지부를 포함하는, 능동형 전압 보상 장치.

청구항 24

제23 항에 있어서,

상기 오동작 감지부는 상기 제1 오동작 감지부 및 상기 제2 오동작 감지부에서 각각 생성되는 신호를 바탕으로 상기 증폭부의 동작 상태를 판단하여 오동작 감지 신호를 생성하는 오동작 판단부를 더 포함하는, 능동형 전압 보상 장치.

청구항 25

제23 항에 있어서,

상기 제1 오동작 감지부는 상기 제1 증폭부 내부의 적어도 하나의 노드(Node) 전압에 기초하여, 상기 제1 증폭부의 동작 상태에 대응되는 신호를 생성하며,

상기 제2 오동작 감지부는 상기 제2 증폭부 내부의 적어도 하나의 노드(Node) 전압에 기초하여, 상기 제2 증폭부의 동작 상태에 대응되는 신호를 생성하는, 능동형 전압 보상 장치.

청구항 26

제23 항에 있어서,

상기 제1 오동작 감지부는 상기 제1 증폭부에 포함된 두 노드에서의 차동 DC 전압을 감지하고, 상기 차동 DC 전압이 소정의 범위 내인지 여부를 검출하며,

상기 제2 오동작 감지부는 상기 제2 증폭부에 포함된 두 노드에서의 차동 DC 전압을 감지하고, 상기 차동 DC 전압이 소정의 범위 내인지 여부를 검출하는, 능동형 전압 보상 장치.

청구항 27

제23 항에 있어서,

상기 제1 오동작 감지부 및 상기 제2 오동작 감지부는 각각 상기 동작 상태에 대응되는 신호를 출력하는 오동작 감지신호 출력부 및 상기 동작 상태에 대응되는 신호를 표시하는 오동작 감지신호 표시부를 포함하는, 능동형 전압 보상 장치.

청구항 28

제22 항에 있어서,

상기 증폭부의 적어도 일부분과 상기 오동작 감지부는 하나의 집적회로(IC) 칩에 내재화된, 능동형 전압 보상 장치.

청구항 29

제28 항에 있어서,

상기 집적회로(IC) 칩은 상기 증폭부 및 상기 오동작 감지부에 전원을 공급하는 전원장치와 연결되기 위한 단자, 상기 증폭부 및 상기 오동작 감지부의 기준전위와 연결되기 위한 단자 및 상기 오동작 감지부의 출력 단자를 포함하는, 능동형 전압 보상 장치.

청구항 30

제28 항에 있어서,

상기 집적회로(IC) 칩은 상기 오동작 감지부에 전원을 선택적으로 공급하기 위한 스위치와 연결되는 단자를 포함하는, 능동형 전압 보상 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 능동형 전압 보상 장치에 관한 것으로, 전력 시스템에 연결되는 둘 이상의 대전류 경로 상에 공통 모드로 입력되는 노이즈 전압을 능동적으로 보상하는 능동형 전압 보상 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 가전용, 산업용 전기 제품이나 전기자동차와 같은 전기 기기들은 동작하는 동안 노이즈를 방출한다. 가령 전자 기기 내에서 전력 변환 장치의 스위칭 동작으로 인해 노이즈가 전력선을 통해 방출될 수 있다. 이러한 노이즈를 방지하면 인체에 유해할 뿐만 아니라 주변 부품 및 다른 전자 기기에 오동작 또는 고장을 야기한다. 이렇듯, 전자 기기가 다른 기기에 미치는 전자 장애를, EMI(Electromagnetic Interference)라고 하며, 그 중에서도, 와이어 및 기관 배선을 경유하여 전달되는 노이즈를 전도성 방출(Conducted Emission, CE) 노이즈라고 한다.

[0003] 전자 기기가 주변 부품 및 다른 기기에 고장을 일으키지 않고 동작하도록 하기 위해서, 모든 전자 제품에서 EMI 노이즈 방출량을 엄격히 규제하고 있다. 따라서 대부분의 전자 제품들은 노이즈 방출량에 대한 규제를 만족하기 위해, EMI 노이즈 전류를 저감시키는 노이즈 저감 장치(예: EMI 필터)를 필수적으로 포함한다. 예를 들면, 에어컨과 같은 백색가전, 전기차, 항공, 에너지 저장 시스템(Energy Storage System, ESS) 등에서, EMI 필터가 필수적으로 포함된다. 종래의 EMI 필터는 전도성 방출(CE) 노이즈 중 공통 모드(Common Mode, CM) 노이즈를 저감시키기 위해 공통 모드 choke(CM choke)를 이용한다. 공통 모드(CM) choke는 수동 필터(passive filter)로써, 공통 모드 노이즈를 '억제'하는 역할을 한다.

[0004] 한편, 고전력 시스템에서 수동 EMI 필터의 노이즈 저감 성능을 유지하려면, 공통 모드 choke의 사이즈를 키우거나 개수를 늘려야 한다. 따라서 고전력 제품에서는 수동 EMI 필터의 크기와 가격이 매우 증가하는 문제점이 발생하게 된다.

[0005] 상기와 같은 수동 EMI 필터의 한계를 극복하기 위해, 능동 EMI 필터에 대한 관심이 대두되었다. 능동 EMI 필터는 EMI 노이즈를 감지하여, 능동회로부를 통해 상기 노이즈를 상쇄시키는 신호를 발생시킴으로써 EMI 노이즈를

제거할 수 있다. 능동 EMI 필터는 감지된 노이즈 신호에 따른 증폭 신호를 생성할 수 있는 능동회로부를 포함한다.

발명의 내용

해결하려는 과제

- [0006] 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 대전류 경로 상에 공통 모드로 발생하는 노이즈 전압을 능동적으로 보상하여 공통 모드 노이즈를 저감시키는 능동형 전압 보상 장치를 제공하는 것을 목적으로 한다.
- [0007] 한편, 실제로 전자 제품들에 능동 EMI 필터를 적용하려면, 다양한 수요를 충족시키기 위해 반도체 장치의 양산이 필요하다. 만약 실제 사용을 위한 능동 EMI 필터를 제작하기 위해 개별(discrete) 장치(또는 부품)를 사용하면, 능동 EMI 필터의 기능을 향상시키기 위해 능동회로용 장치의 수가 증가하며 다양한 부품이 필요하다. 따라서 더 높은 기능을 달성하기 위해서 능동 EMI 필터의 크기와 비용이 증가하는 문제점이 있다.
- [0008] 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 집적회로부와 비집적회로부를 포함하는 능동형 전압 보상 장치를 제공하여, 다양한 전력 시스템에 사용될 수 있는 맞춤형 집적회로(IC)를 사용하는 능동 EMI 필터를 제공할 수 있다. 상기 집적회로부는 능동형 전압 보상 장치의 필수 구성요소를 포함하는 하나의 칩이며, 상기 비집적회로부는 다양한 설계의 능동 EMI 필터를 구현하기 위한 구성일 수 있다.
- [0009] 한편, 전압 보상 장치가 능동 소자를 포함하는 경우, 낙뢰와 같은 고전압의 외란이 발생했을 때 상기 능동 소자가 고장나거나 오동작이 발생할 수 있는 문제점이 있다.
- [0010] 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 전기 기기에 실장되었을 때 낙뢰 등의 외란으로부터 보호될 수 있는 능동형 전압 보상 장치를 제공하는 것을 목적으로 한다.
- [0011] 한편, 능동 EMI 필터에서 능동회로부는 동작하기 위하여 전원을 공급받아야 한다. 예를 들면, 전원공급장치(switching mode power supply, SMPS)의 출력을 능동회로부의 전원으로 사용할 수 있다. 능동회로부에는 특정 전압(예: 12V)이 필요할 수 있는데, 시스템에 따라 SMPS가 능동회로부를 구동하기 위한 특정 전압을 출력하지 않을 수도 있으며, 이 경우 능동회로부의 동작이 불안정해지는 문제가 발생한다.
- [0012] 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 내재화된 전력변환부를 포함하는 능동형 전압 보상 장치를 제공하는 것을 목적으로 한다.
- [0013] 한편, 종래의 전압 보상 장치는 전체적으로 부피가 크고 소자들이 외부 환경에 그대로 노출되는 구조를 갖기 때문에, 외부 환경에 놓인 시스템에서 사용될 경우 소자들이 외부 충격이나 환경적 영향으로부터 쉽게 열화될 수 있고, 이는 필터의 특성에도 큰 영향을 미칠 수 있게 된다.
- [0014] 또한, 능동 EMI 필터에 포함된 능동회로부의 고장은 육안으로 식별하기 어려운 문제점이 있다. 능동 EMI 필터는 노이즈 저감 기능을 수행할 뿐이므로, 능동회로부가 고장 나더라도 전력 시스템은 여전히 정상 동작할 수 있기 때문에, 현상으로부터 능동회로부의 고장을 판단하기도 어려운 문제점이 있다.
- [0015] 본 발명은 상기와 같은 문제점을 개선하기 위한 것으로, 외부 환경으로부터 독립된 상태에서도 전압 보상 장치의 분해 없이 장치의 정상 동작 여부를 손쉽게 확인할 수 있는 전압 보상 장치를 제공하는 것을 목적으로 한다.
- [0016] 또한 본 발명은 하나의 집적회로(IC) 칩에 능동회로부와 오동작 감지 회로가 함께 내재화된 능동형 전압 보상 장치를 제공하는 것을 목적으로 한다.
- [0017] 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

- [0018] 본 발명의 일 실시예는 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전압 보상 장치에 있어서, 상기 대전류 경로 상의 공통 모드 노이즈 전류를 센싱하여 상기 노이즈 전류에 대응되는 출력 신호를 생성하는 센싱부, 상기 센싱부의 출력 신호를 증폭하여 증폭 신호를 생성하는 증폭부, 상기 증폭부의 증폭 신호에 대응하는 피드백 신호를 다시 증폭부에 전달하는 증폭 신호 피드백부 및 상기 증폭 신호에 대응하는 출력 전압에 기초하여 상기 대전류 경로 상에 보상 전압을 발생시키는 보상부를 포함하는 능동형 전압 보상 장치를 제공한다.
- [0019] 본 발명의 일 실시예에 있어서, 상기 증폭부는 제1 증폭부 및 제2 증폭부를 포함하고, 상기 제1 증폭부는 상기

센싱부의 출력 신호를 증폭하여 상기 출력 전압을 생성하며, 상기 제2 증폭부는 상기 제1 증폭부와 연결되며, 노이즈 보상에 필요한 출력 전류를 생성할 수 있다.

- [0020] 본 발명의 일 실시예에 있어서, 상기 센싱부는 상기 둘 이상의 대전류 경로가 감긴 CM 초크에 상기 증폭부의 입력 전압을 발생시키기 위한 전선이 덧감긴 형태일 수 있다.
- [0021] 본 발명의 일 실시예에 있어서, 상기 보상부는 상기 증폭부의 출력 신호를 출력하는 전선이 코어를 통과하고, 상기 대전류 경로가 상기 코어를 통과하거나 한번 이상 감기도록 형성될 수 있다.
- [0022] 본 발명의 일 실시예에 있어서, 상기 적어도 둘 이상의 대전류 경로는 제2 장치에 의해 공급되는 대전류를 제1 장치에 전달하며, 상기 증폭부는 비집적회로부와 단일 칩(one-chip) 집적회로부를 포함하며, 상기 비집적회로부는 상기 제1 장치와 상기 제2 장치 중 적어도 하나 이상의 전력 시스템에 따라 설계되고, 상기 단일 칩 집적회로부는 상기 제1 장치와 상기 제2 장치의 정격 전력 사양에 무관할 수 있다.
- [0023] 본 발명의 일 실시예에 있어서, 상기 비집적회로부는 상기 제1 장치의 정격 전력에 따라 설계될 수 있다.
- [0024] 본 발명의 일 실시예에 있어서, 상기 비집적회로부의 설계에 따라, 상기 단일 칩 집적회로부는 다양한 전력 시스템의 상기 제1 장치에 대해 사용될 수 있다.
- [0025] 본 발명의 일 실시예에 있어서, 상기 단일 칩(one-chip)의 집적회로부는 제1 집적회로부 및 제2 집적회로부를 포함하며, 상기 제2 집적회로부는 제1 트랜지스터, 제2 트랜지스터 및 하나 이상의 저항을 포함할 수 있다.
- [0026] 본 발명의 일 실시예에 있어서, 상기 제1 집적회로부는 하나 이상의 트랜지스터를 포함할 수 있다.
- [0027] 본 발명의 일 실시예에 있어서, 상기 센싱부는 센싱 변압기를 포함하고, 상기 보상부는 보상 변압기를 포함하고, 상기 단일 칩 집적회로부의 구성은 상기 센싱 변압기와 상기 보상 변압기의 권선비와 상기 증폭부의 목표 전압 이득에 무관할 수 있다.
- [0028] 본 발명의 일 실시예에 있어서, 상기 증폭부에 연결되는 외란 보호부를 더 포함하며, 상기 외란 보호부는 상기 출력 신호가 발생하는 상기 센싱부의 출력단에 병렬로 연결되는 제1 외란 보호부, 상기 보상부의 입력단에 병렬로 연결되는 제2 외란 보호부 및 상기 증폭 신호 피드백부의 출력단에 연결되는 제3 외란 보호부를 포함할 수 있다.
- [0029] 본 발명의 일 실시예에 있어서, 상기 제1 외란 보호부, 제2 외란 보호부 및 제3 외란 보호부는 상기 센싱부의 출력단, 상기 보상부의 입력단 및 상기 증폭 신호 피드백부의 출력단에, 소정의 임계 전압 미만의 전압이 인가되는 경우 제1 임피던스를 갖고, 상기 센싱부의 출력단, 상기 보상부의 입력단 및 상기 증폭 신호 피드백부의 출력단에, 상기 소정의 임계 전압 이상의 전압이 인가되는 경우 상기 제1 임피던스 보다 낮은 제2 임피던스를 가질 수 있다.
- [0030] 본 발명의 일 실시예에 있어서, 상기 제1 외란 보호부, 상기 제2 외란 보호부 및 상기 제3 외란 보호부는 TVS (Transient Voltage Suppression) 다이오드 소자를 포함하고, 상기 TVS 다이오드 소자의 집합 용량은 수백 pF 이하일 수 있다.
- [0031] 본 발명의 일 실시예에 있어서, 상기 센싱부는 상기 대전류 경로 상에 배치되는 1차 측 및 상기 출력 신호를 상기 증폭부로 출력하는 2차 측을 포함하는 센싱 변압기를 포함하고, 상기 제1 외란 보호부는 상기 1차 측이 상기 적어도 둘 이상의 대전류 경로에 인가된 전압에 기초하여 상기 2차 측에 유도한 임계 전압 이상의 전압을 상기 임계 전압 이하의 전압으로 제한하여 상기 증폭부로 전달할 수 있다.
- [0032] 본 발명의 일 실시예에 있어서, 상기 보상부는 상기 증폭부의 출력단과 연결되는 1차 측; 및 상기 적어도 둘 이상의 대전류 경로와 연결되는 2차 측;을 포함하는 변압기를 포함하고, 상기 제2 외란 보호부는 상기 2차 측이 상기 적어도 둘 이상의 대전류 경로에 인가된 전압에 기초하여 상기 1차 측에 유도한 임계 전압 이상의 전압을 상기 임계 전압 이하의 전압으로 제한하여 상기 증폭부로 전달할 수 있다.
- [0033] 본 발명의 일 실시예에 있어서, 전원을 공급하는 전원장치로부터 제1 전압을 입력받아서 지정된 크기의 제2 전압으로 변환하는 전력관리부를 더 포함할 수 있다.
- [0034] 본 발명의 일 실시예에 있어서, 상기 증폭부는 제2 전압으로 구동되며, 상기 증폭부에 포함된 능동소자들과 상기 전력관리부에 포함된 능동소자들은 하나의 집적회로(IC) 칩에 내재화될 수 있다.
- [0035] 본 발명의 일 실시예에 있어서, 상기 전력관리부는 임의 크기의 제1 전압으로부터 일정한 크기의 제2 전압을 출

력하기 위한 스위칭 신호를 생성하는 전력변환부, 상기 전력변환부로부터 출력된 전압 신호를 다시 전력변환부에 전달함으로써 상기 전력관리부가 일정한 크기의 제2 전압을 출력할 수 있도록 하는 전력관리 피드백부 및 상기 전압 신호의 직류 성분만 통과시키는 필터부를 포함할 수 있다.

- [0036] 본 발명의 일 실시예에 있어서, 상기 전력변환부는 상기 집적회로(IC) 칩에 내재화되고, 상기 전력관리 피드백부의 적어도 일부 및 상기 필터부는 상기 집적회로(IC) 칩의 외부에 배치되는 개별 상용 소자일 수 있다.
- [0037] 본 발명의 일 실시예에 있어서, 상기 전력변환부는 상기 전력변환부의 내부 회로를 구동하기 위한 DC 저전압을 생성하는 레귤레이터를 포함할 수 있다.
- [0038] 본 발명의 일 실시예에 있어서, 상기 전력변환부는 상기 레귤레이터로부터 제공된 상기 DC 저전압을 이용하여 상기 스위칭 신호를 생성하는 펄스폭 변조 회로와, 상기 스위칭 신호에 따라 선택적으로 커지는 제1 스위치 및 제2 스위치를 포함할 수 있다.
- [0039] 본 발명의 일 실시예에 있어서, 상기 적어도 둘 이상의 대전류 경로는 제2 장치에 의해 공급되는 대전류를 제1 장치에 전달하며, 상기 전원장치는 상기 제1 장치 또는 상기 제2 장치의 전원 공급 장치일 수 있다.
- [0040] 본 발명의 일 실시예에 있어서, 상기 대전류 경로, 상기 센싱부, 상기 증폭부 및 상기 보상부 중 적어도 하나의 동작 상태에 대응되는 신호를 생성하는 오동작 감지부를 더 포함할 수 있다.
- [0041] 본 발명의 일 실시예에 있어서, 상기 증폭부는 상기 센싱부의 출력 신호를 증폭하여 상기 출력 전압을 생성하는 제1 증폭부 및 상기 제1 증폭부와 연결되며, 노이즈 보상에 필요한 출력 전류를 생성하는 제2 증폭부를 포함하며, 상기 오동작 감지부는 상기 제1 증폭부의 동작 상태에 대응되는 신호를 생성하는 제1 오동작 감지부 및 상기 제2 증폭부의 동작 상태에 대응되는 신호를 생성하는 제2 오동작 감지부를 포함할 수 있다.
- [0042] 본 발명의 일 실시예에 있어서, 상기 오동작 감지부는 상기 제1 오동작 감지부 및 상기 제2 오동작 감지부에서 각각 생성되는 신호를 바탕으로 상기 증폭부의 동작 상태를 판단하여 오동작 감지 신호를 생성하는 오동작 판단부를 더 포함할 수 있다.
- [0043] 본 발명의 일 실시예에 있어서, 상기 제1 오동작 감지부는 상기 제1 증폭부 내부의 적어도 하나의 노드(Node) 전압에 기초하여, 상기 제1 증폭부의 동작 상태에 대응되는 신호를 생성하며, 상기 제2 오동작 감지부는 상기 제2 증폭부 내부의 적어도 하나의 노드(Node) 전압에 기초하여, 상기 제2 증폭부의 동작 상태에 대응되는 신호를 생성할 수 있다.
- [0044] 본 발명의 일 실시예에 있어서, 상기 제1 오동작 감지부는 상기 제1 증폭부에 포함된 두 노드에서의 차동 DC 전압을 감지하고, 상기 차동 DC 전압이 소정의 범위 내인지 여부를 검출하며, 상기 제2 오동작 감지부는 상기 제2 증폭부에 포함된 두 노드에서의 차동 DC 전압을 감지하고, 상기 차동 DC 전압이 소정의 범위 내인지 여부를 검출할 수 있다.
- [0045] 본 발명의 일 실시예에 있어서, 상기 제1 오동작 감지부 및 상기 제2 오동작 감지부는 각각 상기 동작 상태에 대응되는 신호를 출력하는 오동작 감지신호 출력부 및 상기 동작 상태에 대응되는 신호를 표시할 수 있다.
- [0046] 본 발명의 일 실시예에 있어서, 상기 증폭부의 적어도 일부분과 상기 오동작 감지부는 하나의 집적회로(IC) 칩에 내재화될 수 있다.
- [0047] 본 발명의 일 실시예에 있어서, 상기 집적회로(IC) 칩은 상기 증폭부 및 상기 오동작 감지부에 전원을 공급하는 전원장치와 연결되기 위한 단자, 상기 증폭부 및 상기 오동작 감지부의 기준전위와 연결되기 위한 단자 및 상기 오동작 감지부의 출력 단자를 포함할 수 있다.
- [0048] 본 발명의 일 실시예에 있어서, 상기 집적회로(IC) 칩은 상기 오동작 감지부에 전원을 선택적으로 공급하기 위한 스위치와 연결되는 단자를 포함할 수 있다.
- [0049] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

- [0050] 상술한 바와 같이 이루어진 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 고전력 시스템에서도 가격, 면적, 부피, 무게가 크게 증가하지 않는 전압 보상 장치를 제공할 수 있다. 구체적으로 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 CM 초크를 포함하는 수동 보상 장치에 비하여 가격, 면적, 부피, 무게

가 감소될 수 있다.

- [0051] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 CM 초크에 기생하지 않고 독립적으로 동작할 수 있는 능동형 전압 보상 장치를 제공할 수 있다.
- [0052] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 EMI 노이즈가 방출되는 측의 주변 상황의 부하에 무관하게 전압 보상 기능을 수행할 수 있다.
- [0053] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 집적회로부를 포함함으로써, 다양한 설계의 능동형 전압 보상 장치에 범용적으로 적용될 수 있으며, 개별(discrete) 반도체 장치를 포함하는 경우에 비해 크기가 최소화될 수 있다.
- [0054] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 정격 전력에 무관하게 다양한 전력 전자 제품에서 사용될 수 있으며, 따라서 고전력 및 고잡음 시스템으로도 확장이 가능하다.
- [0055] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 대량 생산이 용이할 수 있으며, 독립된 모듈로서 범용성을 가지고 상용화될 수 있다.
- [0056] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 전력선으로부터 전기적으로 절연되는 능동 회로단을 가짐으로써, 능동 회로단에 포함된 소자들을 안정적으로 보호할 수 있다.
- [0057] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 낙뢰 등의 외부 과전압으로부터 보호될 수 있으며, 이를 통해 주변 전기 시스템의 특성에 무관하게 안정적으로 동작할 수 있다.
- [0058] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 내재화된 전력변환부를 가짐으로써 임의의 다양한 시스템에 적용될 수 있다.
- [0059] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 집적회로부와 전력변환부를 하나의 집적회로(IC) 칩에 내재화함으로써, 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있고, 상기 IC 칩을 포함하는 전압 보상 장치는 독립된 모듈로 제작하여 상용화할 수 있다. 이러한 전압 보상 장치에 포함된 집적회로부는 주변 전기 시스템의 특성에 무관하게 안정적으로 동작할 수 있다.
- [0060] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 소형화/모듈화된 능동형 전압 보상 장치를 제공할 수 있으며, 특히 전압 보상 장치의 분해 없이 장치의 정상 동작 여부를 손쉽게 확인할 수 있는 전압 보상 장치를 제공할 수 있다.
- [0061] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 집적회로부와 오동작 감지부가 함께 내재화된 하나의 집적회로(IC) 칩을 제공할 수 있다. 집적회로부가 집적화된 칩에 오동작 감지부를 내재화함으로써, 일반 상용 소자를 사용하여 오동작 감지부를 별도로 구성하는 경우보다 사이즈 및 가격을 저감시킬 수 있다.
- [0062] 또한, 집적회로부와 오동작 감지부를 하나의 IC 칩에 집적화함으로써, 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있으며, 상기 IC 칩을 포함하는 전압 보상 장치를 독립된 모듈로 제작하여 상용화할 수 있다. 이러한 전압 보상 장치는 주변 전기 시스템의 특성에 무관하게 독립적인 모듈로써 장치의 오동작을 검출할 수 있다.
- [0063] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

- [0064] 도 1은 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 포함하는 시스템의 구성을 개략적으로 도시한다.
- 도 2는 도 1에 도시된 능동형 전압 보상 장치의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.
- 도 3은 도 2에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.
- 도 4는 도 3에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.
- 도 5는 도 3에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전

압 보상 장치를 개략적으로 도시한다.

도 6은 본 발명의 다른 일 실시예에 따른 능동형 전압 보상 장치를 포함하는 시스템의 구성을 개략적으로 도시한다.

도 7은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치를 포함하는 시스템의 구성을 개략적으로 도시한다.

도 8은 도 1에 도시된 증폭부의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 증폭부의 기능적 구성의 예를 도시한다.

도 9는 도 8에 도시된 증폭부를 포함하는 능동형 전압 보상 장치의 구체적인 일 예를 도시한다.

도 10은 도 9에 도시된 제1 증폭부의 제1 집적회로부의 구체적인 일 예를 도시한다.

도 11은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치의 구성을 개략적으로 도시한다.

도 12는 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치를 포함하는 시스템의 구성을 개략적으로 도시한다.

도 13은 도 12에 도시된 능동형 전압 보상 장치의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.

도 14는 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치의 구성을 개략적으로 도시한다.

도 15는 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치를 포함하는 시스템의 구성을 개략적으로 도시한다.

도 16은 도 15에 도시된 능동형 전압 보상 장치의 증폭부 및 전력관리부의 기능적 구성의 예를 도시한다.

도 17은 도 15에 도시된 능동형 전압 보상 장치의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.

도 18은 본 발명의 일 실시예에 따른 전력관리부를 개략적으로 도시한다.

도 19는 도 18에 도시된 전력변환부의 보다 구체적인 일 예를 도시한다.

도 20은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치의 구성을 개략적으로 도시한다.

도 21은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치를 포함하는 시스템의 구성을 개략적으로 도시한다.

도 22는 도 21에 도시된 능동형 전압 보상 장치의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.

도 23은 본 발명의 일 실시예에 따른 증폭부 및 오동작 감지부의 기능적 구성의 예를 도시한다.

도 24는 도 22에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.

도 25는 도 24에 도시된 제1 증폭부의 제1 집적회로부 및 제1 오동작 감지부의 구체적인 일 예를 도시한다

도 26은 도 22에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치를 개략적으로 도시한다.

도 27은 본 발명의 일 실시예에 따른 오동작 감지부의 기능적 구성을 나타낸다.

도 28은 본 발명의 일 실시예에 따른 논리회로의 개략도이다.

도 29는 본 발명의 일 실시예에 따른 제2 집적회로부 및 오동작 감지부의 회로도이다.

도 30은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치의 구성을 개략적으로 도시한다.

발명을 실시하기 위한 구체적인 내용

[0065] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고

상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

- [0066] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0067] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 도면에서는 설명의 편의를 위하여 구성요소들이 그 크기가 과장 또는 축소될 수 있다. 이하의 실시예에서, 구성요소, 부, 유닛, 모듈 등이 연결되었다고 할 때, 구성요소, 부, 유닛, 모듈들이 직접적으로 연결된 경우뿐만 아니라 구성요소, 부, 유닛, 모듈들 중간에 다른 구성요소, 부, 유닛, 모듈들이 개재되어 간접적으로 연결된 경우도 포함한다.
- [0069] 도 1은 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다. 능동형 전압 보상 장치(100)는 제1 장치(300)로부터 둘 이상의 대전류 경로(예: 111, 112)를 통해 공통 모드(Common Mode, CM)로 발생하는 전압 V_n (예: EMI 노이즈 전압)을 능동적으로 보상할 수 있다.
- [0070] 도 1을 참조하면, 능동형 전압 보상 장치(100)는 센싱부(120), 증폭부(130), 증폭 신호 피드백부(150) 및 보상부(160)를 포함할 수 있다.
- [0071] 본 명세서에서 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 사용하는 다양한 형태의 전력 시스템일 수 있다. 가령 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 구동되는 부하일 수 있다. 또한 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 에너지를 저장하고, 저장된 에너지를 이용하여 구동되는 부하(예컨대 전기 자동차)일 수 있다. 다만 이에 한정되지 않는다.
- [0072] 본 명세서에서 제2 장치(200)는 제1 장치(300)에 전원을 전류 및/또는 전압의 형태로 공급하기 위한 다양한 형태의 시스템일 수 있다. 가령 제2 장치(200)는 전원을 생산하여 공급하는 장치일 수도 있고, 다른 장치에 의해 생산된 전원을 공급하는 장치(예컨대 전기 자동차 충전 장치)일 수도 있다. 물론 제2 장치(200)는 저장된 에너지를 공급하는 장치일 수 있다. 다만 이에 한정되지 않는다.
- [0073] 제1 장치(300) 측에는 전력 변환 장치가 위치할 수 있다. 예를 들면 상기 전력 변환 장치의 스위칭 동작에 의해 제1 전류(I11, I12)가 대전류 경로(111, 112) 상에 발생할 수 있다. 또는 예를 들면 제1 장치(300) 측에서 누설된 노이즈 전류가 그라운드를 경유하여 제2 장치(200)를 통해 대전류 경로(111, 112)로 흘러 들어옴으로써, 제1 전류(I11, I12)가 발생할 수 있다. 대전류 경로(111, 112) 상에 동일한 방향으로 발생하는 제1 전류(I11, I12)를 공통 모드 노이즈 전류라 할 수 있다.
- [0074] 한편, 공통 모드 노이즈 전압 V_n 은 대전류 경로(111, 112) 간에 발생하는 전압이 아닌, 그라운드(예: 기준전위 1)와 대전류 경로(111, 112) 사이에 발생하는 전압일 수 있다.
- [0075] 즉, 제1 장치(300) 측은 노이즈 소스에 대응할 수 있으며, 제2 장치(200) 측은 노이즈 리시버에 대응할 수 있다.
- [0076] 둘 이상의 대전류 경로(111, 112)는 제2 장치(200)에 의해 공급되는 전원, 즉 제2 전류(I21, I22)를 제1 장치(300)에 전달하는 경로일 수 있는데, 예컨대 전력선일 수 있다. 예를 들면, 둘 이상의 대전류 경로(111, 112) 각각은 라이브선(Live line)과 중성선(Neutral line)일 수 있다. 대전류 경로(111, 112)의 적어도 일부는 능동형 전압 보상 장치(100)를 통과할 수 있다. 제2 전류(I21, I22)는 제2 주파수 대역의 주파수를 갖는 교류 전류일 수 있다. 제2 주파수 대역은 예를 들면, 50Hz 내지 60Hz 대역일 수 있다.
- [0077] 또한 둘 이상의 대전류 경로(111, 112)는 제1 장치(300)에서 발생한 노이즈, 즉 제1 전류(I11, I12)가 제2 장치(200)에 전달되는 경로일 수도 있다. 또는 그라운드(예: 기준전위 1)에 대하여 노이즈 전압 V_n 이 발생하는 경로일 수도 있다.

- [0078] 노이즈 전압 V_n 또는 제1 전류(I11, I12)는 둘 이상의 대전류 경로(111, 112) 각각에 대해 공통 모드(Common Mode)로 입력될 수 있다. 제1 전류(I11, I12)는 다양한 원인에 의해 제1 장치(300)에서 의도치 않게 발생하는 전류일 수 있다. 가령 제1 전류(I11, I12)는 제1 장치(300)와 주변 환경 사이의 가상의 커패시턴스(Capacitance)에 의해 발생하는 노이즈 전류일 수 있다. 또는 제1 전류(I11, I12)는 제1 장치(300)의 전력 변환 장치의 스위칭 동작에 의해 발생하는 노이즈 전류일 수 있다. 노이즈 전압 V_n 및 제1 전류(I11, I12)는 제1 주파수 대역의 주파수를 가질 수 있다. 제1 주파수 대역은 전술한 제2 주파수 대역보다 높은 주파수 대역일 수 있다. 제1 주파수 대역은 예를 들면, 150kHz 내지 30MHz의 범위를 갖는 대역일 수 있다.
- [0079] 한편 둘 이상의 대전류 경로(111, 112)는 도 1에 도시된 바와 같이 두 개의 경로를 포함할 수도 있고, 세 개의 경로(예: 3상 3선의 전력 시스템) 또는 네 개의 경로(예: 3상 4선의 전력 시스템)를 포함할 수도 있다. 대전류 경로(111, 112)의 수는 제1 장치(300) 및/또는 제2 장치(200)가 사용하는 전원의 종류 및/또는 형태에 따라 달라질 수 있다.
- [0080] 센싱부(120)는 둘 이상의 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하고, 제1 전류(I11, I12)에 대응되는 출력 신호를 생성할 수 있다. 즉, 센싱부(120)는 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하는 수단을 의미할 수 있다. 센싱부(120)에는 제1 전류(I11, I12)의 센싱을 위하여 대전류 경로(111, 112)의 적어도 일부가 통과할 수 있지만, 센싱부(120) 내에서 센싱에 의한 출력 신호가 생성되는 부분은 대전류 경로(111, 112)와 절연될 수 있다. 일 실시예에서, 센싱부(120)는 센싱 변압기로 구현될 수 있다. 예를 들면, 센싱부(120)는 대전류 경로(111, 112)에 해당하는 전력선이 감긴 CM 초크에 증폭부(130) 측 전선이 덧감긴 형태일 수 있다. 센싱 변압기는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지할 수 있다. 다만, 센싱부(120)는 센싱 변압기에 한정되지 않는다.
- [0081] 일 실시예에 따르면, 센싱부(120)는 증폭부(130)의 입력단과 차동(differential)으로 연결될 수 있다.
- [0082] 증폭부(130)는 센싱부(120)에 전기적으로 연결되어, 센싱부(120)가 출력한 출력 신호를 증폭할 수 있으며, 증폭된 출력 신호를 생성할 수 있다. 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는 것을 의미할 수 있다. 증폭부(130)는 다양한 수단으로 구현될 수 있으며, 능동 소자를 포함할 수 있다. 일 실시예에서, 증폭부(130)는 OP-AMP를 포함할 수 있다. 예를 들면 증폭부(130)는 OP-AMP 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 또한 일 실시예에서, 증폭부(130)는 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 예를 들면 증폭부(130)는 BJT 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 다만 이에 한정되지 않으며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130)로 제한 없이 사용될 수 있다.
- [0083] 일 실시예에 따르면 증폭부(130)의 제2 기준전위와 능동형 전압 보상 장치(100)의 제1 기준전위는 서로 구분될 수 있다. 예를 들어 증폭부(130)가 대전류 경로(111, 112)와 절연되는 경우에, 증폭부(130)의 제2 기준전위와 능동형 전압 보상 장치(100)의 제1 기준전위는 서로 구분될 수 있다.
- [0084] 다만 본 발명은 이에 한정되지 않는다. 예를 들어 증폭부(130)가 대전류 경로(111, 112)와 비절연되는 경우에는, 증폭부(130)의 기준전위와 능동형 전압 보상 장치(100)의 기준전위는 구분되지 않을 수 있다.
- [0085] 증폭부(130)는 제1 장치(300) 및/또는 제2 장치(200)와 구분되는 제3 장치(400)로부터 전원을 공급받을 수 있다. 증폭부(130)는 제3 장치(400)로부터 전원을 공급받아, 센싱부(120)가 출력한 출력 신호를 증폭하여 증폭 전압을 생성할 수 있다. 이때 제3 장치(400)는 제1 장치(300) 및 제2 장치(200)와 무관한 전원으로부터 전원을 공급받아 증폭부(130)의 입력 전원을 생성하는 장치일 수 있다. 선택적으로 제3 장치(400)는 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급 받아 증폭부(130)의 입력 전원을 생성하는 장치일 수도 있다.
- [0086] 증폭부(130)에서 증폭된 출력 신호(예: 전류 또는 전압)는 보상부(160)로 입력될 수 있다. 또는 증폭부(130)에서 증폭된 출력 신호는 증폭 신호 피드백부(150)에 의해 피드백 신호로 변환되어 다시 증폭부(130)의 입력단에 입력될 수 있다.
- [0087] 증폭 신호 피드백부(150)는 일단이 증폭부(130)의 출력단과 연결되고, 타단은 증폭부(130)의 입력단과 연결될 수 있다.
- [0088] 증폭 신호 피드백부(150)는 증폭부(130)의 출력단 및 증폭부(130)의 입력단과 전기적으로 연결되어, 증폭부(130)가 생성한 증폭 신호에 대응되는 피드백 신호를 생성하고, 생성된 피드백 신호가 증폭부(130)의 입력단에

입력되도록 할 수 있다.

- [0089] 증폭 신호 피드백부(150)는 다양한 수단으로 구현될 수 있다. 일 실시예에서, 증폭 신호 피드백부(150)는 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다.
- [0090] 보상부(160)는 증폭부(130)에 의해 출력된 증폭 전압에 기초하여, 대전류 경로(111, 112) 상에 직렬로 보상 전압을 발생시킬 수 있다. 보상부(160)의 출력 측은 대전류 경로(111, 112)에 직렬로 보상 전압을 발생시킬 수 있지만, 증폭부(130)와는 절연될 수 있다. 예를 들면, 보상부(160)는 상기 절연을 위해 보상 변압기로 이루어질 수 있다. 상기 보상 변압기의 1차 측에는 증폭부(130)의 출력 신호(예: 출력 전압)가 걸리고, 보상 변압기의 2차 측에는 상기 출력 신호에 기초한 보상 전압이 생성될 수 있다. 상기 보상 전압은 대전류 경로(111, 112) 상에 존재하는 제1 전류(I11, I12)를 억제하는 효과를 줄 수 있다.
- [0091] 보상부(160)는 제1 장치(300) 측으로부터 입력되는 노이즈를 전원 측인 앞 단에서 보상하는 피드포워드(feedforward) 타입일 수 있다. 즉, 능동형 전압 보상 장치(100)에서 센싱부(120)가 노이즈 소스인 제1 장치(300) 측에 배치되고, 보상부(160)가 전원 측인 제2 장치(200) 측에 배치될 수 있다. 하지만 본 발명은 이에 한정되지 않으며, 능동형 전압 보상 장치(100)는 노이즈를 후단으로 돌아가서 보상하는 피드백(feedback) 타입의 보상부를 포함할 수도 있다. 이 경우, 능동형 전압 보상 장치(100)에서 센싱부(120)가 제2 장치(200) 측에 배치되고, 보상부(160)가 제1 장치(300) 측에 배치될 수 있다.
- [0092] 도 2는 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100A)를 개략적으로 도시한 것이다. 능동형 전압 보상 장치(100A)는 제1 장치(300)와 연결되는 두 개의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 노이즈 전압 V_n 을 능동적으로 보상할 수 있다.
- [0093] 도 2를 참조하면, 능동형 전압 보상 장치(100A)는 센싱부(120), 증폭부(130A), 증폭 신호 피드백부(150) 및 보상부(160)를 포함할 수 있으며, 증폭부(130A)는 제1 증폭부(131A), 제2 증폭부(132A)를 포함할 수 있다.
- [0094] 능동형 전압 보상 장치(100A)를 도 1에서 설명한 실시예에 따른 능동형 전압 보상 장치(100)와 비교하여 볼 때, 증폭부(130A)가 제1 증폭부(131A) 및 제2 증폭부(132A)를 포함하는 것에 차이가 있다. 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100A)에 대해 설명한다. 도 2의 능동형 전압 보상 장치(100A)와 관련하여 도시된 대전류 경로(111, 112), 센싱부(120), 증폭 신호 피드백부(150), 보상부(160), 기준전위 1, 기준전위 2에 대한 설명은 도 1의 설명에 상응한다.
- [0095] 센싱부(120)는 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 센싱하여 제1 증폭부(131A) 측으로 출력 신호를 생성할 수 있다. 상기 출력 신호는 노드 a 및 b 사이의 전압에 상응할 수 있다. 노드 a 및 b는 제1 증폭부(131A)의 입력단에 차동으로 연결될 수 있다. 따라서, 노드 a 및 b 사이의 전압은 제1 증폭부(131A)의 입력 전압으로 입력될 수 있다.
- [0096] 제1 증폭부(131A)는 상기 입력 전압을 증폭하여 출력 신호(예: 증폭 전압)를 출력할 수 있다. 일 실시예에서 제1 증폭부(131A)는 OP-AMP를 포함할 수 있다. 예를 들면, 제1 증폭부(131A)는 OP-AMP 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다.
- [0097] 제1 증폭부(131A)의 출력 신호인 증폭 전압 V_1 은 보상부(160)의 입력 신호가 되며, 보상부(160)는 상기 V_1 에 기초하여 대전류 경로(111, 112) 상에 직렬로 보상 전압을 생성할 수 있다.
- [0098] 한편, 제1 증폭부(131A)의 출력 신호는 제2 증폭부(132A)의 입력 신호가 된다. 제2 증폭부(132A)는 제1 증폭부(131A)와 전기적으로 연결되어, 제2 증폭부(132A)의 입력 신호를 증폭하여 출력 신호(예: 증폭 전류)를 출력하도록 할 수 있다. 일 실시예에서 제2 증폭부(132A)는 적어도 하나의 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 예를 들면 증폭부(130A)는 BJT 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다.
- [0099] 제2 증폭부(132A)의 출력 신호인 증폭 전류 I_1 은 보상부(160)로 입력되어 능동형 전압 보상 장치(100)의 노이즈 전압 보상에 필요한 전류를 공급하는 역할을 할 수 있다. 제2 증폭부(132A)는 제1 증폭부(131A)의 출력 신호인 증폭 전압 V_1 은 거의 변화시키지 않고 증폭 전류 I_1 을 생성할 수 있다. 노이즈 전압 보상에 필요한 전압 증폭과 전류 증폭을 제1 증폭부(131A)와 제2 증폭부(132A)가 각각 하도록 함으로써 능동형 전압 보상 장치(100)를 더 안정적으로 동작하도록 할 수 있다.
- [0100] 제1 증폭부(131A)와 제2 증폭부(132A)는 기능상 구분하여 표현하였지만, 일 실시예에 따르면, 제1 증폭부(131

A)와 제2 증폭부(132A)는 하나의 IC로 구현 가능하다.

- [0101] 도 3은 도 2에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100B)를 개략적으로 도시한 것이다. 능동형 전압 보상 장치(100B)는 제1 장치(300)와 연결되는 두 개의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 노이즈 전압 V_n 을 능동적으로 보상할 수 있다.
- [0102] 도 3을 참조하면, 능동형 전압 보상 장치(100B)는 센싱 변압기(120B), 증폭부(130B), 증폭 신호 피드백부(150B) 및 보상 변압기(160B)를 포함할 수 있으며, 증폭부(130B)는 제1 증폭부(131B), 제2 증폭부(132B)를 포함할 수 있다.
- [0103] 일 실시예에서 전술한 센싱부(120)는 센싱 변압기(120B)를 포함할 수 있다. 이때 센싱 변압기(120B)는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로 상의 제1 전류(I_{11} , I_{12}) 또는 제1 전류(I_{11} , I_{12})로 인해 센싱 변압기(120B)의 양단에 유도된 전압을 센싱할 수 있다.
- [0104] 센싱 변압기(120B)는 대전류 경로(111, 112) 상에 배치되는 1차 측(121B) 및 제1 증폭부(131B)의 입력단과 차동(differential)으로 연결된 2차 측(122B)을 포함할 수 있다. 센싱 변압기(120B)는 대전류 경로(111, 112) 상에 배치되는 1차 측(121B)(예: 1차 권선)에서 제1 전류(I_{11} , I_{12})에 의해 유도되는 자속 밀도에 기초하여 2차 측(122B)(예: 2차 권선)에 유도 전류 또는 유도 전압을 생성할 수 있다.
- [0105] 센싱 변압기(120B)의 1차 측(121B)은 예를 들면 하나의 코어에 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 각각 감겨있는 권선일 수 있다. 다만 이에 한정되지 않으며, 센싱 변압기(120B)의 1차 측(121B)은 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 상기 코어를 통과하는 형태일 수도 있다.
- [0106] 본 발명의 일 실시예에 따르면, 센싱 변압기(120B)는 상기 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 감겨 있는 CM 초크에 2차 측(122B) 전선이 덧감긴 형태일 수 있다. 이와 같이 CM 초크를 이용하여 센싱 변압기(120B)를 형성하는 경우, 센싱 변압기(120B)는 센싱 및 변압의 기능만 하는 것이 아니라, CM 초크로써 수동 필터의 역할을 할 수 있다. 즉, CM 초크에 2차 측(122B) 전선을 덧감아서 센싱 변압기(120B)를 형성한 경우, 센싱 변압기(120B)는 제1 전류(I_{11} , I_{12})의 센싱 및 변압과 함께, 제1 전류(I_{11} , I_{12})를 억제 또는 저지하는 역할을 동시에 할 수 있다. 한편 상술한 CM 초크와 함께 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치가 더해져서, 고전력 시스템에서도 CM 초크의 사이즈나 개수를 늘리지 않고도 공통 모드 노이즈 전압을 효과적으로 저감할 수 있다.
- [0107] 센싱 변압기(120B)는 구체적으로, 제1 대전류 경로(111)(예: 라이브선) 상의 제1 전류(I_{11})에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112)(예: 중성선) 상의 제1 전류(I_{12})에 의해 유도되는 자속 밀도가 서로 중첩(또는 보강)되도록 구성될 수 있다. 이때 대전류 경로(111, 112) 상에는 대전류(I_{21} , I_{22})도 흐르는데, 제1 대전류 경로(111) 상의 대전류(I_{21})에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112) 상의 대전류(I_{22})에 의해 유도되는 자속 밀도는 서로 상쇄되도록 구성될 수 있다. 또한 일 예를 들면, 센싱 변압기(120B)는 제1 주파수 대역(예를 들어 150kHz 내지 30MHz의 범위를 갖는 대역)의 제1 전류(I_{11} , I_{12})에 의해 유도되는 자속 밀도의 크기가 제2 주파수 대역(예를 들어 50Hz 내지 60Hz의 범위를 갖는 대역)의 대전류(I_{21} , I_{22})에 의해 유도되는 자속 밀도의 크기보다 크도록 구성될 수 있다.
- [0108] 이와 같이 센싱 변압기(120B)는 대전류(I_{21} , I_{22})에 의해 유도되는 자속 밀도가 서로 상쇄될 수 있게 구성되어, 공통 모드 노이즈 전류에 해당하는 제1 전류(I_{11} , I_{12})만이 감지되도록 할 수 있다. 즉, 센싱 변압기(120B)의 2차 측(122B)에 유도되는 전압은 제1 전류(I_{11} , I_{12})에 따른 1차 측(121B)의 유도 전압이 일정 비율로 변환된 전압일 수 있다.
- [0109] 예를 들어, 센싱 변압기(120B)에서, 1차 측(121B)과 2차 측(122B)의 권선비가 $1:N_{sen}$ 이고, 센싱 변압기(120B)의 1차 측(121B)의 셀프 인덕턴스가 L_{sen} 이라고 하면, 2차 측(122B)은 $N_{sen}^2 \cdot L_{sen}$ 의 셀프 인덕턴스를 가질 수 있다. 일 예에서, 센싱 변압기(120B)의 1차 측(121B)과 2차 측(122B)은 k_{sen} 의 결합 계수(coupling coefficient)로 결합될 수 있다.
- [0110] 예를 들어, 제1 전류(I_{11} , I_{12})로 인하여 센싱 변압기(120B)의 1차 측(121B)의 양단에 유도되는 전압이 V_{choke} 라고 하면, 2차 측(122B)에 유도되는 전압 V_{sen} 은 V_{choke} 의 N_{sen} 배이다.
- [0111] 한편, 센싱 변압기(120B)의 2차 측은 제1 증폭부(131B)의 입력단에 연결될 수 있다. 예를 들면 센싱 변압기

(120B)의 2차 측(122B)은 제1 증폭부(131B)의 입력단과 차동으로 연결되어, 제1 증폭부(131B)에게 유도 전압을 제공할 수 있다.

[0112] 제1 증폭부(131B)는 전술한 제1 증폭부(131)의 일 예일 수 있다. 제1 증폭부(131B)는 센싱 변압기(120B)에 의해 감지되어 2차 측(122B)에 유도되는 전압 V_{sen} 을 증폭시킬 수 있다. 예를 들면 제1 증폭부(131B)는 상기 유도 전압 V_{sen} 의 크기를 일정 비율로 증폭시키거나 및/또는 위상을 조절할 수 있다.

[0113] 제1 증폭부(131B)의 전압 이득을 G_1 이라 할 때, 제1 증폭부(131B)의 출력 전압 V_1 은 $G_1 \cdot V_{sen}$ 이 되며, 즉 V_1 은 $G_1 \cdot N_{sen} \cdot V_{choke}$ 의 값을 가질 수 있다. 제1 증폭부(131B)의 출력 전압 V_1 은 제1 증폭부(131B)의 기준전위 2에 대한 전위를 나타낼 수 있다.

[0114] 제1 증폭부(131B)의 출력 전압 V_1 은 보상 변압기(160B)의 입력 전압이 된다. 즉, 제1 증폭부(131B)의 출력 전압 V_1 은 보상 변압기(160B)의 1차 측(161B) 전압이 되며, 보상 변압기(160B)는 V_1 에 기초하여 2차 측(162B)인 대전류 경로(111, 112) 상에 직렬로 보상 전압 V_{inj} 을 생성할 수 있다.

[0115] 제2 증폭부(132B)는 전술한 제2 증폭부(132)의 일 예일 수 있다. 제2 증폭부(132B)는 제1 증폭부(131B)의 출력 전류를 증폭시킬 수 있다. 예를 들면 제2 증폭부(132B)는 상기 출력 전류의 크기를 일정 비율로 증폭시키거나 및/또는 위상을 조절할 수 있다.

[0116] 제2 증폭부(132B)의 출력 전류는 보상 변압기(160B)의 입력 전류가 된다. 즉, 제2 증폭부(132B)의 출력 전류는 보상 변압기(160B)의 1차 측(161B) 전류가 되며, 제2 증폭부(132B)는 보상 변압기(160B)의 입력 전류를 충분히 공급하기 위하여 전류를 증폭하는 수단일 수 있다. 한편, 제2 증폭부(132B)의 출력 전압은 제1 증폭부(131B)의 출력 전압 V_1 과 같거나 비슷한 값을 가질 수 있다. 제2 증폭부(132B)의 출력단은 보상 변압기(160B)의 1차 측(161B)과 연결되며, 제2 증폭부(132B)의 출력 전압은 보상 변압기(160A)의 입력 전압이 된다.

[0117] 증폭 신호 피드백부(150B)는 전술한 증폭 신호 피드백부(150)의 일 예일 수 있다. 증폭 신호 피드백부(150B)는 제2 증폭부(132B)의 출력단과 제1 증폭부(131B)의 입력단 사이에 연결되어, 제2 증폭부(132B)의 출력 신호(예: 출력 전압 또는 출력 전류)에 대응하는 피드백 신호를 생성하여 상기 피드백 신호를 제1 증폭부(131B)의 입력단에 전달할 수 있다. 증폭 신호 피드백부(150B)는 증폭부(131B, 132B)의 최종 출력 전압 또는 최종 출력 전류에 따라 최적의 노이즈 전압 보상을 달성하기 위하여 제1 증폭부(131B)에 피드백 신호를 전달하는 수단일 수 있다.

[0118] 보상 변압기(160B)는 전술한 보상부(160)의 일 예일 수 있다. 보상 변압기(160B)는 능동 소자를 포함하는 증폭부(131B, 132B)를 대전류 경로(111, 112)로부터 절연시키기 위한 수단일 수 있다. 즉 보상 변압기(160B)는 대전류 경로(111, 112)와 절연된 상태에서, 증폭부(131B, 132B)의 출력 전압 V_1 에 기초하여 대전류 경로(111, 112)에 보상 전압 V_{inj} 을 유도하여, 전압 보상을 하기 위한 수단일 수 있다.

[0119] 보상 변압기(160B)는 제2 증폭부(132B)의 출력단과 차동(differential)으로 연결되는 1차 측(161B) 및 대전류 경로(111, 112)와 연결되는 2차 측(162B)을 포함할 수 있다.

[0120] 보상 변압기(160B)는 예를 들면 하나의 코어에 1차 측(161B) 전선 및 2차 측(162B) 전선이 통과하거나 적어도 1회 이상 감긴 구조일 수 있다. 상기 1차 측(161B) 전선은 제2 증폭부(132B)의 출력 신호가 흐르는 전선이며, 2차 측(162B) 전선은 대전류 경로(111, 112)에 해당할 수 있다.

[0121] 보상 변압기(160B)는 1차 측(161B)에 발생한 증폭 전압 V_1 에 기초하여 2차 측(162B)인 대전류 경로(111, 112) 상에 보상 전압 V_{inj} 을 유도할 수 있다.

[0122] 예를 들어, 보상 변압기(160B)에서 1차 측(161B)과 2차 측(162B)의 권선비가 $1:N_{inj}$ 이고, 보상 변압기(160B)의 셀프 인덕턴스가 L_{inj} 이라고 하면, 2차 측(162B)은 $N_{inj}^2 \cdot L_{inj}$ 의 셀프 인덕턴스를 가질 수 있다. 일 예에서, 보상 변압기(160B)의 1차 측(161B)과 2차 측(162B)은 k_{inj} 의 결합 계수(coupling coefficient)로 결합될 수 있다. 이 때 2차 측(162B)에 유도되는 전압 V_{inj} 은 V_1 의 N_{inj} 배이다. 따라서 보상 전압 V_{inj} 은 $G_1 \cdot N_{sen} \cdot N_{inj} \cdot V_{choke}$ 의 값을 가질 수 있다.

[0123] 일 실시예에 따른 능동형 전압 보상 장치(100B)는 보상 전압을 생성하는 구성요소에 대해서 나머지 구성요소와

상이한 기준전위(즉, 기준전위 2)를 사용함으로써 보상 전압을 생성하는 구성요소가 절연된 상태에서 동작하도록 할 수 있으며, 이로써 능동형 전압 보상 장치(100B)의 신뢰도를 향상시킬 수 있다. 다만 본 발명에 따른 전압 보상 장치가 이러한 절연 구조에 한정된 것은 아니다.

[0124] 한편, 제1 장치(300)가 센싱 변압기(120B)의 1차 측(121B)과 만나는 노드의 공통 모드 노이즈 전압을 V_n 이라 하고, 보상 변압기(160B)와 제2 장치(200) 사이의 전압을 V_{LISN} 이라고 하고, V_n 및 V_{LISN} 사이의 회로 방정식을 풀면 하기 수학적식 1과 같다. V_n 및 V_{LISN} 은 기준전위 1(예: 그라운드)에 대한 전위를 나타낼 수 있다.

[0125] 수학적식 1

$$V_n - V_{choke} - V_{inj} - V_{LISN} = 0$$

$$V_n - V_{choke} - G_1 N_{sen} N_{inj} V_{choke} - V_{LISN} = 0$$

[0128] 능동형 전압 보상 장치(100B)의 동작에 의해 제2 장치(200) 측으로 방출되는 노이즈는 거의 0에 상응해야 하므로, V_{LISN} 은 0에 상응해야 하며, 하기 수학적식 2가 도출될 수 있다.

[0129] 수학적식 2

$$V_n - V_{LISN} = (1 + G_1 N_{sen} N_{inj}) V_{choke} \approx V_n$$

$$V_{choke} \approx \frac{V_n}{(1 + G_1 N_{sen} N_{inj})}$$

[0132] 한편, 이를 이용하여, 센싱 변압기(120B)와 보상 변압기(160B) 사이 지점에서 대전류 경로(111, 112)의 실효 임피던스(effective impedance)는 수학적식 2와 같이 계산될 수 있다.

[0133] 수학적식 3

$$Z_{line,eff} = \frac{V_n}{I_{line}} = \frac{(1 + G_1 N_{sen} N_{inj}) V_{choke}}{I_{line}} = (1 + G_1 N_{sen} N_{inj}) s L_{choke}$$

[0135] 수학적식 3에서 $s \cdot L_{choke}$ 는 센싱 변압기(120B)에 포함된 CM 초크의 임피던스를 나타낼 수 있다. 따라서 $Z_{line,eff}$ 는 (V_n 지점에서 바라본) 대전류 경로(111, 112) 상의 임피던스가 CM 초크의 임피던스 $s \cdot L_{choke}$ 보다 $1 + G_1 \cdot N_{sen} \cdot N_{inj}$ 배 증가된 효과를 가지는 것을 나타낸다.

[0136] 이는 능동형 전압 보상 장치(100B)에 의한 효과일 수 있다. 능동형 전압 보상 장치(100B)의 제1 증폭부(131B), 제2 증폭부(132B), 증폭 신호 피드백부(150B) 및 보상 변압기(160B)는 대전류 경로 상에 전압 보상(V_{inj})을 할 수 있고, 이는 인덕턴스를 증가시키는 효과에 상응하는 효과를 주어, 노이즈 전류가 흐르지 못하게 억제할 수 있다(L boost type).

[0137] 다시 말하면, 본 발명의 일 실시예에 따른 능동형 보상 장치(100)는 CM 초크의 인덕턴스 L_{choke} 보다 $1 + G_1 \cdot N_{sen} \cdot N_{inj}$ 배 증가된 실효 인덕턴스 $L_{choke,eff}$ 의 효과를 가질 수 있으므로(수학적식 4), CM 초크만 존재할 때보다 노이즈 억제 효과를 증가시킬 수 있다.

[0138] 수학적식 4

$$L_{choke,eff} = (1 + G_1 N_{sen} N_{inj}) L_{choke}$$

[0140] 예를 들면, 상기 노이즈 억제 효과는 제1 증폭부(131B)의 전압 이득 G_1 , 센싱 변압기(120B)의 권선비 N_{sen} , 보상 변압기(160B)의 권선비 N_{inj} 에 따라 조정될 수 있다.

[0141] 도 4 내지 도 5는 도 3에 도시된 능동형 전압 보상 장치(100B)의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100C, 100C-1)를 개략적으로 도시한 것이다.

[0142] 도 4에 도시된 일 실시예에 따른 능동형 전압 보상 장치(100C)는 센싱 변압기(120C), 증폭부(130C), 증폭 신호

피드백부(150C), 보상 변압기(160C)를 포함할 수 있으며, 증폭부(130C)는 제1 증폭부(131C), 제2 증폭부(132C)를 포함할 수 있다.

- [0143] 도 5에 도시된 일 실시예에 따른 능동형 전압 보상 장치(100C-1)는 센싱 변압기(120C), 증폭부(130C), 증폭 신호 피드백부(150C), 보상 변압기(160C-1)를 포함할 수 있으며, 증폭부(130C)는 제1 증폭부(131C), 제2 증폭부(132C)를 포함할 수 있다.
- [0144] 도 4 및 도 5에서 센싱 변압기(120C)는 도 3에서 설명한 센싱 변압기(120B)의 일 예이고, 제1 증폭부(131C), 제2 증폭부(132C), 증폭 신호 피드백부(150C)는 도 3에서 설명한 센싱 변압기(120B), 제1 증폭부(131B), 제2 증폭부(132B), 증폭 신호 피드백부(150B)의 설명에 상응한다.
- [0145] 도 4 및 도 5를 참조하면, 보상 변압기(160C, 160C-1)는 하나의 코어에 1차 측 전선 및 2차 측 전선이 통과하거나 적어도 1회 이상 감긴 구조일 수 있다. 상기 1차 측 전선은 제2 증폭부(132C)의 출력단에 상응할 수 있다. 상기 2차 측 전선은 대전류 경로(111, 112)에 상응할 수 있다.
- [0146] 도 4의 능동형 전압 보상 장치(100C)는 보상 변압기(160C)의 1차 측 전선 및 2차 측 대전류 경로(111, 112)가 코어를 통과하는 실시예를 나타낸 것으로, 권선비 N_{inj} 가 약 1 정도일 수 있다.
- [0147] 도 5의 능동형 전압 보상 장치(100C-1)는 보상 변압기(160C-1)의 1차 측 전선은 코어를 통과하며, 2차 측 대전류 경로(111, 112)는 코어를 한 번 감는 실시예를 나타낸 것으로, 권선비 N_{inj} 가 약 2 정도일 수 있다.
- [0148] 보상 변압기(160C, 160C-1)의 2차 측에 유도되는 보상 전압은 제2 증폭부(132C)의 출력 전압에 상기 권선비 N_{inj} 를 곱한 값에 상응할 수 있다.
- [0149] 한편 다시 도 4 및 도 5를 참조하면, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100C, 100C-1)에서 센싱 변압기(120C)는 보상 변압기(160C, 160C-1)와 다른 종류의 소자일 수 있다.
- [0150] 예를 들면, 센싱 변압기(120C)는 대전류 경로(111, 112)에 해당하는 전력선이 감긴 CM 초크에 제1 증폭부(131C)의 입력단측 전선이 덧감긴 형태일 수 있다. 센싱 변압기(120C)는 상기 CM 초크에 단순히 2차 측 전선을 덧감음으로써 노이즈를 센싱할 수 있다.
- [0151] 이와 같이 CM 초크를 이용하여 센싱 변압기(120C)를 형성하는 경우 센싱 변압기(120C)는 변압기 역할만 수행하는 보상 변압기(160C, 160C-1)와는 달리, 수동 필터로써 인덕턴스를 이용하여 노이즈를 억제하는 역할을 할 수 있다. 즉, CM 초크에 2차 측 전선을 덧감아서 센싱 변압기(120C)를 형성한 경우, 센싱 변압기(120C)는 센싱 및 변압의 기능만 하는 것이 아니라 CM 초크로써 수동 필터의 역할을 할 수 있다. 이때 CM 초크의 임피던스보다 능동형 전압 보상 장치 측의 임피던스가 충분히 크도록 설계하여, CM 초크의 기존 기능이 방해받지 않도록 할 수 있다.
- [0152] 도 6은 본 발명의 다른 일 실시예에 따른 능동형 전압 보상 장치(100D)를 포함하는 시스템의 구성을 개략적으로 도시한다. 이하에서는 도 3을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0153] 도 6을 참조하면 능동형 전압 보상 장치(100D)는 제1 장치(300D)와 연결되는 대전류 경로(111D, 112D, 113D) 각각에 공통 모드로 입력되는 노이즈 전압 V_n 을 능동적으로 보상할 수 있다.
- [0154] 이를 위해 본 발명의 다른 실시예에 따른 능동형 전압 보상 장치(100D)는 세 개의 대전류 경로(111D, 112D, 113D), 센싱 변압기(120D), 증폭부(130D), 증폭 신호 피드백부(150D) 및 보상 변압기(160D)를 포함할 수 있으며, 증폭부(130D)는 제1 증폭부(131D) 및 제2 증폭부(132D)를 포함할 수 있다.
- [0155] 도 3에서 설명한 실시예에 따른 능동형 전압 보상 장치(100B)와 대비하여 살펴보면, 도 6에 도시된 실시예에 따른 능동형 전압 보상 장치(100D)는 세 개의 대전류 경로(111D, 112D, 113D)를 포함하고, 이에 따라 센싱 변압기(120D) 및 보상 변압기(160D)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100D)에 대해 설명한다.
- [0156] 능동형 전압 보상 장치(100D)는 서로 구분되는 제1 대전류 경로(111D), 제2 대전류 경로(112D) 및 제3 대전류 경로(113D)를 포함할 수 있다. 일 실시예에 따르면, 상기 제1 대전류 경로(111D)는 R상, 상기 제2 대전류 경로(112D)는 S상, 상기 제3 대전류 경로(113D)는 T상의 전력선일 수 있다. 노이즈 전압 또는 노이즈 전류는 제1 대전류 경로(111D), 제2 대전류 경로(112D) 및 제3 대전류 경로(113D) 각각에 공통 모드로 입력될 수 있다.

- [0157] 센싱 변압기(120D)의 1차 측(121D)은 제1 대전류 경로(111D), 제2 대전류 경로(112D) 및 제3 대전류 경로(113D) 각각에 배치되어, 2차 측(122D)에 유도 전압 V_{sen} 을 생성할 수 있다. 세 개의 대전류 경로(111D, 112D, 113D) 상의 노이즈 전류에 의해 센싱 변압기(120D)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0158] 한편 능동형 전압 보상 장치(100D)에서 제1, 2 증폭부(131D, 132D) 및 증폭 신호 피드백부(150D)는 제1, 2 증폭부(131B, 132B) 및 증폭 신호 피드백부(150B)에 상응한다. 예를 들면 센싱 변압기(120D)의 2차 측(122D) 전선은 제1 증폭부(131D)에 차동으로 연결될 수 있다. 센싱 변압기(120D)의 2차 측(122D)에 유도된 전압 V_{sen} 은 제1 증폭부(131D)의 입력 전압이 된다. 제1 증폭부(131D)는 상기 입력 전압에 기초하여 증폭 전압 V_1 을 출력할 수 있다. 제2 증폭부(132D)는 상기 증폭 전압 V_1 을 유지한채 증폭 전류 I_1 을 출력할 수 있다.
- [0159] 상기 V_1 은 보상 변압기(160D)의 입력 전압, 즉 보상 변압기(160D)의 1차 측(161D) 전압이 될 수 있다.
- [0160] 한편 보상 변압기(160D)의 2차 측(162D)은 제1 대전류 경로(111D), 제2 대전류 경로(112D) 및 제3 대전류 경로(113D) 각각에 배치될 수 있다. 보상 변압기(160D)는 제2 증폭부(132D)에서 출력된 1차 측(161D) 전압(V_1)에 기초하여, 2차 측(162D)인 세 개의 대전류 경로(111D, 112D, 113D) 각각에 직렬로 보상 전압 V_{inj} 을 생성할 수 있다.
- [0161] 이와 같은 실시예에 따른 능동형 전압 보상 장치(100D)는 3상 3선의 전력 시스템의 전력선 상의 공통 모드 노이즈에 대한 전압 보상을 수행할 수 있다.
- [0162] 도 7은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치(100E)를 포함하는 시스템의 구성을 개략적으로 도시한다. 이하에서는 도 3을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0163] 도 7을 참조하면 능동형 전압 보상 장치(100E)는 제1 장치(300E)와 연결되는 대전류 경로(111E, 112E, 113E, 114E) 각각에 공통 모드로 입력되는 노이즈 전압 V_n 을 능동적으로 보상할 수 있다.
- [0164] 이를 위해 본 발명의 일 실시예에 따른 능동형 보상 장치(100E)는 네 개의 대전류 경로(111E, 112E, 113E, 114E), 센싱 변압기(120E), 증폭부(130E), 증폭 신호 피드백부(150E) 및 보상 변압기(160E)를 포함할 수 있으며, 증폭부(130E)는 제1 증폭부(131E) 및 제2 증폭부(132E)를 포함할 수 있다.
- [0165] 도 3에서 설명한 실시예에 따른 능동형 보상 장치(100B)와 대비하여 살펴보면, 도 7에 도시된 실시예에 따른 능동형 보상 장치(100E)는 네 개의 대전류 경로(111E, 112E, 113E, 114E)를 포함하고, 이에 따라 센싱 변압기(120E) 및 보상 변압기(160E)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100E)에 대해 설명한다.
- [0166] 능동형 전압 보상 장치(100E)는 서로 구분되는 제1 대전류 경로(111E), 제2 대전류 경로(112E), 제3 대전류 경로(113E) 및 제4 대전류 경로(114E)를 포함할 수 있다. 일 실시예에 따르면, 상기 제1 대전류 경로(111E)는 R상, 상기 제2 대전류 경로(112E)는 S상, 상기 제3 대전류 경로(113E)는 T상, 상기 제4 대전류 경로(114E)는 N상의 전력선일 수 있다. 노이즈 전압 또는 노이즈 전류는 제1, 2, 3, 4 대전류 경로(111E, 112E, 113E, 114E) 각각에 공통 모드로 입력될 수 있다.
- [0167] 센싱 변압기(120E)의 1차 측(121E)은 제1 대전류 경로(111E), 제2 대전류 경로(112E), 제3 대전류 경로(113E) 및 제4 대전류 경로(114E) 각각에 배치되어, 2차 측(122E)에 유도 전압 V_{sen} 을 생성할 수 있다. 네 개의 대전류 경로(111E, 112E, 113E, 114E) 상의 노이즈 전류에 의해 센싱 변압기(120E)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0168] 한편 능동형 전압 보상 장치(100E)에서 제1, 2 증폭부(131E, 132E) 및 증폭 신호 피드백부(150E)는 제1, 2 증폭부(131B, 132B) 및 증폭 신호 피드백부(150B)에 상응한다. 예를 들면 센싱 변압기(120E)의 2차 측(122E) 전선은 제1 증폭부(131E)에 차동으로 연결될 수 있다. 센싱 변압기(120E)의 2차 측(122E)에 유도된 전압 V_{sen} 은 제1 증폭부(131E)의 입력 전압이 된다. 제1 증폭부(131E)는 상기 입력 전압에 기초하여 증폭 전압 V_1 을 출력하고, 제2 증폭부(132E)는 상기 증폭 전압 V_1 을 유지한채 증폭 전류 I_1 을 출력할 수 있다.
- [0169] 상기 V_1 은 보상 변압기(160E)의 입력 전압, 즉 보상 변압기(160E)의 1차 측(161E) 전압이 될 수 있다.
- [0170] 한편 보상 변압기(160E)의 2차 측(162E)은 제1 대전류 경로(111E), 제2 대전류 경로(112E), 제3 대전류 경로

(113E) 및 제4 대전류 경로(114E) 각각에 배치될 수 있다. 보상 변압기(160E)는 제2 증폭부(132E)에서 출력된 1차 측(161E) 전압(V_1)에 기초하여, 2차 측(162E)인 네 개의 대전류 경로(111E, 112E, 113E, 114E) 각각에 직렬로 보상 전압 V_{inj} 을 생성할 수 있다.

[0171] 이와 같은 실시예에 따른 능동형 전압 보상 장치(100E)는 3상 4선의 전력 시스템의 전력선 상의 공통 모드 노이즈에 대한 전압 보상을 수행할 수 있다.

[0172] 다양한 실시예에 따른 능동형 전압 보상 장치는 CM 초크만 단독으로 사용하는 경우와는 달리, 고전력용으로 이용되더라도 크기의 증가 정도나 가격의 증가 정도가 미미할 수 있다. 따라서 다양한 실시예에 따른 능동형 전압 보상 장치는 고전력 시스템에서 수동 필터보다 가격, 부피, 무게 면에서 훨씬 유리할 수 있다.

[0173] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 대전류 경로(예: 전력선)로부터 전기적으로 절연되는 구조이므로, 증폭부(130)에 포함된 소자들을 EOS(electrical overstress)로부터 보호할 수 있다. 예를 들어, 본 발명의 다양한 실시예들에 따른 증폭부(130)는 전력선으로부터 절연되므로 제어 보드에 사용되는 DC 저전압(예: 제3 장치(400), 48V 이내)을 이용할 수 있다. 따라서, 증폭부(130)는 별도의 전력 변환 회로가 필요하지 않다. 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 전원 공급 장치(예: 제2 장치(200))의 기준 전위와 상관없이 증폭부(130)를 구성하기 위해 정격 전압이 낮은 소자들을 사용할 수 있다.

[0174] 또한, 본 발명의 다양한 실시예에 따른 능동형 전압 보상 장치는 장착되는 전기 시스템에 무관하게 안정적으로 동작할 수 있다. 따라서 능동형 전압 보상 장치는 각각의 회로 또는 시스템마다 반복 테스트를 통해 맞춤 설계될 필요가 없으며, 독립된 부품으로써 범용성을 가질 수 있다. 다양한 실시예에 따른 능동형 전압 보상 장치는 독립적인 모듈로써 상용화될 수 있다.

[0175] 도 8은 도 1에 도시된 증폭부(130)의 구체적인 일 예를 도시한 것으로, 본 발명의 또 다른 실시예에 따른 증폭부(130F)의 기능적 구성의 예를 도시한다.

[0176] 도 8을 참조하면, 본 발명의 다양한 실시예들에 따른 능동형 전압 보상 장치(100)는 증폭부(130F)에 집적회로부(500F) 및 비집적회로부를 포함할 수 있다. 또한, 본 발명의 실시예들에 따른 제1 증폭부(131F)는 제1 집적회로부(1311F) 및 제1 비집적회로부(1312F)를 포함할 수 있으며, 제2 증폭부(132F)는 제2 집적회로부(1321F) 및 제2 비집적회로부(1322F)를 포함할 수 있다. 상기 제1 집적회로부(1311F) 및 제2 집적회로부(1321F)는 증폭부(130F)의 집적회로부(500F)를 구성할 수 있다.

[0177] 집적회로부(500F)는 능동형 전압 보상 장치(100)의 필수 구성요소를 포함할 수 있다. 필수 구성요소는 예를 들면 능동소자를 포함할 수 있다. 따라서 증폭부(130F)에 포함된 능동소자는 증폭부(130F)의 집적회로부(500F)에 집적될 수 있다. 증폭부(130F) 중 비집적회로부는 능동소자를 포함하지 않을 수 있다. 집적회로부(500F)는 능동소자뿐 아니라 수동소자를 더 포함할 수 있다.

[0178] 본 발명의 실시예에 따른 집적회로부(500F)는 물리적으로 하나의 집적회로(IC) 칩일 수 있다. 본 발명의 실시예에 따른 집적회로부(500F)는 독립된 모듈로서 범용성을 가지고 다양한 디자인의 능동형 전압 보상 장치(100)에 적용될 수 있다.

[0179] 본 발명의 실시예에 따른 비집적회로부는 증폭부(130F)의 구성중 집적회로부(500F)에 포함되지 않는 구성일 수 있다. 상기 비집적회로부는 능동형 전압 보상 장치(100)의 디자인에 따라 변형될 수 있다.

[0180] 하나의 IC 칩으로 구성된 집적회로부(500F)는 비집적회로부에 연결되기 위한 단자를 포함할 수 있다. 집적회로부(500F)와 비집적회로부는 함께 결합하여 증폭부(130F)로서 기능할 수 있다. 도 8과 도 2를 함께 참조하면, 집적회로부(500F)와 비집적회로부의 조합은 센싱부(120)로부터 출력된 출력 신호로부터 증폭 신호를 생성하는 기능을 수행할 수 있다. 상기 증폭 신호는 보상부(160)에 입력될 수 있다. 집적회로부(500F)는 제3 장치(400)와 연결되기 위한 단자, 제2 기준전위와 연결되기 위한 단자를 더 포함할 수 있다. 집적회로부(500F) 및 비집적회로부를 포함하는 증폭부(130F)의 상세한 구성의 예들은 도 9 및 도 10에서 후술된다.

[0181] 도 9는 도 8에 도시된 증폭부(130F)를 포함하는 능동형 전압 보상 장치(100F)의 구체적인 일 예를 도시한 것이며, 도 10은 도 9에 도시된 제1 증폭부(131F)의 제1 집적회로부(1311F)의 구체적인 일 예를 도시한다.

[0182] 능동형 전압 보상 장치(100F)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 8을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.

- [0183] 도 9 내지 도 10을 참조하면, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100F)는 센싱 변압기(120F), 증폭부(130F), 증폭 신호 피드백부(150F) 및 보상 변압기(160F)를 포함할 수 있으며, 증폭부(130F)는 제1 증폭부(131F) 및 제2 증폭부(132F)를 포함할 수 있다. 센싱 변압기(120F) 및 보상 변압기(160F)는 도 3에서 설명한 센싱 변압기(120B) 및 보상 변압기(160B)의 설명에 상응한다.
- [0184] 일 실시예에 따른 능동형 전압 보상 장치(100F)의 제1 증폭부(131F)는 제1 집적회로부(1311F) 및 제1 비집적회로부를 포함할 수 있다. 제1 증폭부(131F)에서 제1 집적회로부(1311F)를 제외한 나머지 구성들은 제1 비집적회로부에 포함될 수 있다. 예를 들면, 제1 증폭부(131F)에서 제1 비집적회로부에 포함된 구성들은 개별(discrete) 상용소자일 수 있지만, 이에 한정되는 것은 아니다.
- [0185] 제1 비집적회로부는 실시예에 따라 다르게 구현될 수 있다. 제1 비집적회로부는 제1 집적회로부(1311F)가 다양한 디자인의 능동형 전압 보상 장치(100)에 적용될 수 있도록 변형될 수 있다.
- [0186] 일 실시예에서 제1 집적회로부(1311F)는 하나 이상의 트랜지스터를 포함할 수 있다. 일 실시예에서 상기 트랜지스터는 MOSFET으로 구성될 수 있다. 예를 들어, 제1 증폭부(131F)는 차동쌍을 이루는 MOSFET을 포함하는 차동 증폭기 구조를 가질 수 있다.
- [0187] 제1 집적회로부(1311F)는 단일 칩(one-chip)내의 IC로 구현될 수 있다. 일 실시예에 따르면, 제1 집적회로부(1311F)의 하나 이상의 MOSFET이 단일 IC 칩에 집적화될 수 있다. 제1 집적회로부(1311F)는 후술할 제2 증폭부(132F)의 제2 집적회로부(1321F)와 함께 단일 칩의 IC로 구현될 수도 있다.
- [0188] 상기 단일 칩내의 IC로 구현된 제1 집적회로부(1311F)는 M_1 과 M_5 의 게이트에 대응하는 단자(A), M_2 과 M_6 의 게이트에 대응하는 단자(B), M_{19} 의 소스에 대응하는 단자(D1), M_{20} 의 드레인에 대응하는 단자(D2)를 포함할 수 있다. 다만 이에 한정되지 않으며, 단일 IC 칩의 제1 집적회로부(1311F) 구성은 상기 단자 A, B, D1, D2 이외에 다른 단자를 더 포함할 수 있다. 예를 들어, 제1 집적회로부(1311F)는 외부의 전원장치(예: 제3 장치)와 연결되는 단자 또는 기준전위에 대응되는 단자를 더 포함할 수 있다.
- [0189] M_1 과 M_5 의 게이트에 대응하는 단자(A)는 센싱 변압기(120F)의 2차측에 연결되어 제1 증폭부(131F)의 입력단 역할을 할 수 있다. M_2 과 M_6 의 게이트에 대응하는 단자(B)는 증폭 신호 피드백부(150F)에 연결될 수 있다. M_{19} 의 소스에 대응하는 단자(D1) 및 M_{20} 의 드레인에 대응하는 단자(D2)는 제2 증폭부와 연결되어 제1 증폭부(131F)의 출력단 역할을 할 수 있다.
- [0190] 다양한 실시예들에서, 제1 집적회로부(1311F)의 단자 A, B, D1 및 D2 중 적어도 하나는 비집적회로부에 연결될 수 있다. 제1 집적회로부(1311F)는 제1 비집적회로부와 함께 결합하여, 일 실시예에 따른 제1 증폭부(131F)로서 기능할 수 있다.
- [0191] 이와 같이 일 실시예에 따른 능동형 전압 보상 장치(100F)는 제1 증폭부(131F)를 단일 칩의 집적회로(IC)로 구성함으로써 크기를 최소화할 수 있으며, 제1 증폭부(131F)의 구성시 고가의 개별 상용소자를 사용하지 않고도 최적의 성능을 발휘하도록 할 수 있다.
- [0192] 한편, 일 실시예에 따른 능동형 전압 보상 장치(100F)의 제2 증폭부(132F)는 제2 집적회로부(1321F) 및 제2 비집적회로부를 포함할 수 있다. 제2 증폭부(132F)에서 제2 집적회로부(1321F)를 제외한 나머지 구성들은 제2 비집적회로부에 포함될 수 있다. 예를 들면, 제2 증폭부(132F)에서 제2 비집적회로부에 포함된 구성들은 개별 상용소자일 수 있지만, 이에 한정되는 것은 아니다. 제2 비집적회로부는 실시예에 따라 다르게 구현될 수 있다. 제2 비집적회로부는 제2 집적회로부(1321F)가 다양한 디자인의 능동형 전압 보상 장치(100)에 적용될 수 있도록 변형될 수 있다.
- [0193] 일 실시예에서, 제2 집적회로부(1321F)는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13) 및/또는 하나 이상의 저항을 포함할 수 있다. 일 실시예에서, 제1 트랜지스터(11)는 npn BJT일 수 있으며, 제2 트랜지스터(12)는 pnp BJT일 수 있다. 예를 들면 제2 증폭부(132F)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다.
- [0194] 예를 들면 제2 집적회로부(1321F)에 포함된 하나 이상의 저항은 R_{npn} , R_{pnp} 및/또는 R_e 를 포함할 수 있다. 예를 들면 저항 R_{npn} 은 제1 트랜지스터(11)의 컬렉터 단과 베이스 단을 이을 수 있으며, 저항 R_{pnp} 은 제2 트랜지스터(12)의 컬렉터 단과 베이스 단을 이을 수 있으며, 저항 R_e 는 제1 트랜지스터(11)의 이미터 단과 제2 트랜지스터

(12)의 이미터 단을 이을 수 있다.

- [0195] 일 실시예에서 제2 증폭부(132F)의 제2 집적회로부(1321F)는 제1 트랜지스터(11), 제2 트랜지스터(12), 하나 이상의 저항 이외에, 다이오드(13)를 더 포함할 수 있다. 예를 들면 다이오드(13)의 일 단은 제1 트랜지스터(11)의 베이스 단에 연결되고, 다이오드(13)의 타 단은 제2 트랜지스터(12)의 베이스 단에 연결될 수 있다. 선택적 실시예에서, 다이오드(13)는 저항으로 대체될 수도 있다.
- [0196] 일 실시예에서 제2 집적회로부(1321F)에 포함되는 저항 R_{npn} , R_{pnp} , R_e 및/또는 바이어싱 다이오드(13)는 BJT의 DC 바이어스(bias)에 사용될 수 있다. 상기 구성요소들은 다양한 능동형 전압 보상 장치에서 범용적 구성이므로, 단일 칩(one-chip)의 집적회로부(500)에 집적될 수 있다.
- [0197] 제2 증폭부(132F)에서 제2 집적회로부(1321F)를 제외한 구성들은 비집적회로부에 포함될 수 있다. 제2 집적회로부(1321F)는 물리적으로 하나의 IC 칩 내에 구현될 수 있다. 제2 비집적회로부는 개별(discrete) 상용 소자들로 구성될 수 있다. 비집적회로부는 실시예에 따라 다르게 구현될 수 있다.
- [0198] 도 9에 도시된 실시예에서 제2 비집적회로부는 예를 들면 커패시터 C_b , C_e 및 C_{dc} 를 포함할 수 있다. 제2 증폭부(132F)에 포함된 커패시터 C_b , C_e 는 교류(AC) 신호만 선택적으로 결합시킬 수 있다. 커패시터 C_b , C_e 는 제1, 제2 트랜지스터(11, 12)의 베이스 노드 및 이미터 노드에서 DC 전압을 차단(block)할 수 있다.
- [0199] 일 실시예에서 제3 장치(400)는 증폭부(130F)를 구동하기 위하여 제2 기준전위를 기준으로 하는 직류(DC) 전압 V_{dc} 를 공급한다. 커패시터 C_{dc} 는 상기 전압 V_{dc} 에 대한 DC용 감결합 커패시터로, 제3 장치(400)와 제2 기준전위 사이에 병렬로 연결될 수 있다. 커패시터 C_{dc} 는 제1 트랜지스터(11)(예: npn BJT) 및 제2 트랜지스터(12)(예: pnp BJT)의 양 콜렉터 사이를 AC 신호만 선택적으로 결합시킬 수 있다.
- [0200] 제2 집적회로부(1321F)에서, 저항 R_{npn} , R_{pnp} 및 R_e 는 제1, 제2 트랜지스터(11, 12)(예: BJT)의 동작점을 조절할 수 있다. 저항 R_{npn} , R_{pnp} 및 R_e 는 BJT의 동작점에 따라 설계될 수 있다. 저항 R_{npn} 은 제1 트랜지스터(11)(예: npn BJT)의 콜렉터(collector) 단이자 제3 장치(400) 단과 제1 트랜지스터(11)(예: npn BJT)의 베이스(base) 단을 연결할 수 있다. 저항 R_{pnp} 은 제2 트랜지스터(12)(예: pnp BJT)의 콜렉터(collector) 단이자 제2 기준전위와 제2 트랜지스터(12)(예: pnp BJT)의 베이스 단을 연결할 수 있다. 저항 R_e 는 제1 트랜지스터(11)의 이미터(emitter) 단과 제2 트랜지스터(12)의 이미터 단을 연결할 수 있다.
- [0201] 일 실시예에 따른 제1 증폭부(131F)의 출력 측은 제1, 제2 트랜지스터(11, 12)의 베이스 측과 연결될 수 있다. 일 실시예에 따른 보상 변압기(160F)의 1차 측(161F)은 제1, 제2 트랜지스터(11, 12)의 이미터 측에 연결될 수 있다. 여기서 연결은 간접적으로 연결된 경우를 포함한다. 일 실시예에 따른 제2 증폭부(132F)는 출력 전류를 제1, 제2 트랜지스터(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다. 회귀 구조로 인해 제2 증폭부(132F)는 능동형 전압 보상 장치(100F)의 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.
- [0202] 노이즈 신호로 인한 제2 증폭부(132F)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, 제1 트랜지스터(11)(예: npn BJT)가 동작할 수 있다. 이 때 동작 전류는 제1 트랜지스터(11)를 통과하는 제1 경로를 통해 흐를 수 있다. 노이즈로 인한 제2 증폭부(132F)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, 제2 트랜지스터(12)(예: pnp BJT)가 동작할 수 있다. 이 때 동작 전류는 제2 트랜지스터(12)를 통과하는 제2 경로를 통해 흐를 수 있다.
- [0203] 제2 집적회로부(1321F)는 단일 칩(one-chip)내의 집적회로(IC)로 구현될 수 있다. 일 실시예에 따르면 제2 집적회로부(1321F)의 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 가 단일 칩에 집적화될 수 있다.
- [0204] 상기 제2 집적회로부(1321F)의 단일 칩 IC는 제1 트랜지스터(11)의 베이스에 대응하는 단자(b1), 제1 트랜지스터(11)의 콜렉터에 대응하는 단자(c1), 제1 트랜지스터(11)의 이미터에 대응하는 단자(e1), 제2 트랜지스터(12)의 베이스에 대응하는 단자(b2), 제2 트랜지스터(12)의 콜렉터에 대응하는 단자(c1) 및 제2 트랜지스터(12)의 이미터에 대응하는 단자(e2)를 포함할 수 있다. 다만 이에 한정되지 않으며, 집적회로부(1321F)의 단일 IC 칩은 상기 단자 b1, b2, c1, c2, e1 및 e2 이외에 다른 단자를 더 포함할 수 있다.
- [0205] 다양한 실시예들에서, 제2 집적회로부(1321F)의 단자 b1, b2, c1, c2, e1 및 e2 중 적어도 하나는 비집적회로부

에 연결될 수 있다. 제2 집적회로부(1321F)와 제2 비집적회로부는 함께 결합하여, 일 실시예에 따른 제2 증폭부(132F)로서 기능할 수 있다.

[0206] 도 9에 도시된 실시예에 따르면, 제1 트랜지스터(11)의 베이스 단자(b1)와 제2 트랜지스터(12)의 베이스 단자(b2)에는 제2 비집적회로부의 커패시터 C_b 들이 연결될 수 있다. 제1 트랜지스터(11)의 이미터 단자(e1)와 제2 트랜지스터(12)의 이미터 단자(e2)에는 각각 제2 비집적회로부의 커패시터 C_e 들이 연결될 수 있다. 제3 장치(400)는 제1 트랜지스터(11)의 콜렉터 단자(c1)와 제2 트랜지스터(12)의 콜렉터 단자(c2)의 사이에 연결될 수 있다. 제2 트랜지스터(12)의 콜렉터 단자(c2)는 제2 기준전위에 대응할 수 있다. 제2 비집적회로부의 감결함용 커패시터 C_{dc} 는 제1 트랜지스터(11)의 콜렉터 단자(c1)와 제2 트랜지스터(12)의 콜렉터 단자(c2)의 사이에 연결될 수 있다.

[0207] 제2 집적회로부(1321F)와 제2 비집적회로부의 C_b , C_e , C_{dc} 의 조합은 도 9에 도시된 실시예에 따른 제2 증폭부(132F)로서 기능할 수 있다.

[0208] 능동형 전압 보상 장치(100F)는 제2 증폭부(132F)를 단일 칩의 집적회로로 구성함으로써 크기를 최소화할 수 있으며, 제조 비용을 크게 절감할 수 있다.

[0209] 도 9와 도 8을 함께 참조하면, 제1 집적회로부(1311F)와 제2 집적회로부(1321F)는 단일 칩의 IC로 구현될 수 있으며, 집적회로부(500F)를 구성한다. 제1 집적회로부(1311F), 제2 집적회로부(1321F), 제1 비집적회로부(1312F) 및 제2 비집적회로부(1322F)는 함께 증폭부(130F)로서 기능할 수 있다.

[0210] 본 발명의 다양한 실시예들에 따르면 단일 칩의 집적회로부(500F)에는 능동형 전압 보상 장치(100F)의 필수 구성요소가 집적될 수 있다. 따라서 개별 반도체 장치들을 사용하는 경우에 비해, 단일 칩의 집적회로부(500F)를 사용함으로써 증폭부(130F)의 크기가 최소화될 수 있다.

[0211] 비집적회로부는 인덕터, 커패시터(예: C_b , C_e , C_{dc}), 임피던스 등을 포함할 수 있다. 비집적회로부의 인덕터, 커패시터, 임피던스는 개별 구성요소로, 단일 칩(one-chip)의 집적회로부(500F)의 주변에 구현될 수 있다.

[0212] 예를 들어, 도 9에 도시된 실시예에서, 커패시터 C_e 가 교류(AC) 신호를 결합(couple)하는 데 필요한 커패시턴스는 수 μF 이상(예: 10 μF)일 수 있다. 이 커패시턴스 값은 단일 칩 집적회로부 내에서 구현하기 어려우므로, 커패시터 C_b , C_e 및 C_{dc} 는 집적회로부의 외부에, 즉 비집적회로부에 구현될 수 있다.

[0213] 또한, 다양한 전력 시스템 또는 다양한 제1 장치(300)에 대한 설계 유연성을 달성하기 위해 집적회로부의 외부에, 즉 비집적회로부에 임피던스가 구현될 수도 있다. 예를 들어, 증폭부(130F)는 비집적회로부에 적어도 하나의 저항 및/또는 커패시터로 이루어진 임피던스를 포함할 수 있으며, 상기 임피던스는 센싱 변압기(120F) 및 보상 변압기(160F)의 권선비에 따라, 또는 필요한 목표 전압 이득에 따라 유연하게 설계될 수 있다. 비집적회로부의 임피던스를 조절함에 따라, 동일한 집적회로부(500)를 다양한 전력 시스템에 적용할 수 있게 하는 다양한 전압 보상 장치를 설계할 수 있다.

[0214] 한편, 일 실시예에 따른 능동형 전압 보상 장치(100F)는 증폭 신호 피드백부(150F)를 포함할 수 있다. 증폭 신호 피드백부(150F)는 제2 증폭부(132F)의 출력 전압에 대응되는 피드백 신호를 제1 증폭부(131F)의 입력단으로 주입시키는 회귀 구조를 가질 수 있다. 증폭 신호 피드백부(150F)로 인해 능동형 전압 보상 장치(100F)는 회로 발진 현상을 막을 수 있으며, 노이즈 보상 동작을 위한 적절한 이득을 안정적으로 유지할 수 있다.

[0215] 회로 발진 현상은 폐회로의 루프이득(Loopgain)이 0dB이면서 위상(Phase)이 -180° 인 지점에서 발생하는데, 이러한 회로의 발진 현상을 피하기 위하여 증폭 신호 피드백부(150F)를 통하여 Phase 보상을 할 수 있다.

[0216] 일 실시예에 따른 증폭 신호 피드백부(150F)는 하나 이상의 저항 및 커패시터를 포함할 수 있다.

[0217] 도 9에 도시된 실시예에 따르면, 증폭 신호 피드백부(150F)는 저항 R_1 , R_2 , R_c 및 커패시터 C_c 의 직렬 및 병렬 연결 구조를 포함할 수 있다. 증폭 신호 피드백부(150F)는 각 저항 및 커패시터의 파라미터 조절을 통하여 보상 주파수의 위치 및 보상 값을 조절할 수 있다.

[0218] 증폭 신호 피드백부(150F)에서 저항 R_1 , R_2 , R_c 및 커패시터 C_c 로 결정되는 주파수 및 Phase는 수학적 식 5와 같다.

[0219] 수학적식 5

$$f_{comp,max} = \frac{1}{2\pi R_c C_c} \sqrt{1 + \frac{R_c}{R_1 + R_2}}$$

$$\angle G_{amp}(f = f_{comp,max}) = -\tan^{-1} \left[\sqrt{\frac{R_c^2}{4(R_1 + R_2)(R_1 + R_2 + R_c)}} \right]$$

[0222] 증폭 신호 피드백부(150F)의 R_1 , R_2 , R_c , C_c 는 센싱 변압기(120F) 및 보상 변압기(160F)의 권선비에 따라, 또는 필요한 목표 전압 이득에 따라 유연하게 설계될 수 있다. 특히, 증폭 신호 피드백부(150F)의 특성은 센싱 변압기(120F)의 크기와 함께 제1 장치(300)의 최대 정격 전압에 따라 달라져야 한다. 따라서 넓은 주파수 범위에서 센싱 노이즈 전압에 대한 주입 전압의 비율을 균일하게 하기 위해서는 증폭 신호 피드백부(150F)의 적절한 설계가 필요하다.

[0223] 예를 들어, 도 9에 도시된 실시예에서 증폭 신호 피드백부(150F)의 R_1 , R_2 , R_c , C_c 의 비율 및 센싱 변압기(120F)와 보상 변압기(160F)의 권선비를 조정하여, 넓은 주파수 범위에서 센싱 노이즈 전압에 대한 주입 전압을 1로 설계할 수 있다. 그러나, 증폭 신호 피드백부(150F)는 도 9에 도시된 실시예에 한정되지 않으며, 회로 안정성을 위하여 CM 초크의 크기 및 주변 소자들에 따라 각기 다르게 설계될 수 있다.

[0224] 한편, 증폭부(130F)의 집적회로부(500F)를 단일 칩 IC로 구성하는 경우, 증폭 신호 피드백부(150F)는 설계 유연성을 달성하기 위해 상기 집적회로부(500F)의 외부에 구현될 수 있다. 즉, 증폭 신호 피드백부(150F)가 집적회로부(500F)의 외부에 구현되도록 함으로써, 능동형 전압 보상 장치(100F)의 설계 자유도를 확보할 수 있다. 증폭 신호 피드백부(150F)의 각 소자들을 조절함에 따라, 동일한 집적회로부(500F)를 다양한 전력 시스템에 적용할 수 있게 하는 다양한 전압 보상 장치를 설계할 수 있다.

[0225] 본 발명의 다양한 실시예에 따른 집적회로부(500F)는 확장성을 고려하여 설계되었기 때문에, 다양한 타입의 능동형 전압 보상 장치에서 사용될 수 있다. 동일한 타입의 집적회로부(500F)가 다양한 실시예들에서 사용될 수 있으며, 비집적회로부는 실시예에 따라 다르게 설계될 수 있다.

[0226] 이렇듯, 다양한 실시예들에 따른 능동형 전압 보상 장치(100F)는 집적회로부와 비집적회로부로 구분되는 것을 특징으로 한다.

[0227] 도 11은 본 발명의 다른 일 실시예에 따른 능동형 전압 보상 장치(100F-1)의 구성을 개략적으로 도시한다. 능동형 전압 보상 장치(100F-1)는 제1 장치(300)와 연결되는 대전류 경로(111, 112, 113) 각각에 공통 모드로 입력되는 노이즈 전압 V_n 를 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 10을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.

[0228] 도 11를 참조하면 능동형 전압 보상 장치(100F-1)는 세 개의 대전류 경로(111, 112, 113), 센싱 변압기(120F-1), 증폭부(130F), 증폭 신호 피드백부(150F) 및 보상 변압기(160F-1)를 포함할 수 있으며, 증폭부(130F)는 제1 증폭부(131F) 및 제2 증폭부(132F)를 포함할 수 있다.

[0229] 도 9에서 기술한 실시예에 따른 능동형 전압 보상 장치(100F)와 대비하여 살펴보면, 도 11에 도시된 실시예에 따른 능동형 전압 보상 장치(100F-1)는 세 개의 대전류 경로(111, 112, 113)를 포함하고, 이에 따라 센싱 변압기(120F-1) 및 보상 변압기(160F-1)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100F-1)에 대해 설명한다.

[0230] 능동형 전압 보상 장치(100F-1)는 서로 구분되는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)를 포함할 수 있다. 일 실시예에 따르면, 제1 대전류 경로(111)는 R상, 제2 대전류 경로(112)는 S상, 제3 대전류 경로(113)는 T상의 전력선일 수 있다. 노이즈 전압 V_n 및 제1 전류(I11, I12, I13)는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 공통 모드로 입력될 수 있다.

[0231] 센싱 변압기(120F-1)의 1차 측(121F-1)은 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각에 배치되어, 2차 측(122F-1)에 유도 전압을 생성할 수 있다. 세 개의 대전류 경로(111, 112, 113) 상의 제1 전류(I11, I12, I13)에 의해 센싱 변압기(120F-1)에 생성되는 자속 밀도는 서로 보장될 수 있다.

- [0232] 한편 능동형 전압 보상 장치(100F-1)에서 증폭부(130F) 및 증폭 신호 피드백부(150F)는 도 9에서 전술한 증폭부(130F) 및 증폭 신호 피드백부(150F)에 상응한다.
- [0233] 일 실시예에서, 센싱 변압기(120F-1)의 2차 측(122F-1) 전선은 제1 증폭부(131F-1)에 차동으로 연결될 수 있다. 센싱 변압기(120F-1)의 2차 측(122F-1)에 유도된 전압 V_{sen} 은 제1 증폭부(131F)의 입력 전압이 된다. 제1 증폭부(131F)는 상기 입력 전압에 기초하여 증폭 전압 V_1 을 출력할 수 있다. 제2 증폭부(132F)는 상기 증폭 전압 V_1 을 유지한채 증폭 전류 I_1 을 출력할 수 있다.
- [0234] 상기 V_1 은 보상 변압기(160F-1)의 입력 전압, 즉 보상 변압기(160F-1)의 1차 측(161F-1) 전압이 될 수 있다.
- [0235] 한편 보상 변압기(160F-1)의 2차 측(162F-1)은 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 배치될 수 있다. 보상 변압기(160F-1)는 제2 증폭부(132F-1)에서 출력된 1차 측(161F-1) 전압(V_1)에 기초하여, 2차 측(162F-1)인 세 개의 대전류 경로(111, 112, 113) 각각에 직렬로 보상 전압 V_{inj} 을 생성할 수 있다.
- [0236] 이와 같은 실시예에 따른 능동형 전압 보상 장치(100F-1)는 3상 3선의 전력 시스템의 전력선 상의 공통 모드 노이즈에 대한 전압 보상을 수행할 수 있다.
- [0237] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전압 보상 장치는 3상 4선 시스템에도 적용될 수 있도록 변형될 수 있음은 물론이다.
- [0238] 본 발명의 일 실시예에 따른 증폭부(130F)는 도 9에 도시된 단상(2선) 시스템, 도 10에 도시된 3상 3선 시스템 및 도시되지는 않았지만 3상 4선 시스템에도 적용될 수 있다. 단일 칩의 집적회로부(500F)를 여러 시스템에 적용할 수 있으므로 집적회로부(500F)는 다양한 실시예에 따른 능동형 전압 보상 장치에서 범용성을 가질 수 있다.
- [0239] 전술한 바와 같이 본 발명의 다양한 실시예에서 집적회로부와 비집적회로부로 구분된 증폭부를 사용함으로써, 집적회로부의 양산을 통해 다양한 타입의 능동형 전압 보상 장치를 양산할 수 있다. 집적회로부는 다양한 실시예들에 따른 능동형 전압 보상 장치를 포함하는 장치에 범용적으로 및 보편적으로 적용될 수 있다. 또한, 단일 칩 집적회로부로 인해 추가 구성요소 없이 능동형 전압 보상 장치의 기능을 확장할 수 있다.
- [0240] 다양한 실시예에 따른 능동형 전압 보상 장치는 수동 EMI 필터에 비하여 고전력 시스템에서 크기와 발열의 증가가 미미하다. 다양한 실시예에 따른 능동형 전압 보상 장치는 단일 칩 집적회로부를 포함함으로써, 개별 반도체 장치를 포함하는 경우에 비해 크기가 최소화된다.
- [0241] 다양한 실시예에 따른 집적회로부 및 이를 포함하는 능동형 전압 보상 장치는 정격 전력(power rating)에 무관하게 다양한 전력 전자 제품에서 사용될 수 있다. 다양한 실시예에 따른 집적회로부 및 이를 포함하는 능동형 전압 보상 장치는 고전력 및 고잡음(high-noise) 시스템으로도 확장이 가능하다.
- [0242] 다양한 실시예에 따른 집적회로부는 능동형 전압 보상 장치가 설치되는 대전류 경로의 과도 전압에 대해서도 충분히 견고할 수 있다.
- [0243] 도 12는 본 발명의 또 다른 실시예에 따른 능동형 전압 보상 장치(100G)를 포함하는 시스템의 구성을 개략적으로 도시한다.
- [0244] 능동형 전압 보상 장치(100G)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 10을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0245] 도 12를 참조하면, 능동형 전압 보상 장치는 센싱부(120G), 증폭부(130G), 증폭 신호 피드백부(150G), 보상부(160G) 및 외란 보호부(600G)를 포함할 수 있으며, 증폭부(130G)는 제1 증폭부(131G) 및 제2 증폭부(132G)를 포함할 수 있다.
- [0246] 도 2에서 설명한 실시예에 따른 능동형 전압 보상 장치(100A)와 대비하여 살펴보면, 도 12에 도시된 실시예에 따른 능동형 전압 보상 장치(100G)는 제1 증폭부(131G) 및 제2 증폭부(132G)의 입력단 또는 출력단에 연결되는 외란 보호부(600G)를 더 포함한다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100G)에 대해 설명한다.

- [0247] 외란 보호부(600G)는 외란(disturbance)으로부터 제1 증폭부(131G) 또는 제2 증폭부(132G)를 보호할 수 있다. 예를 들면 제1 증폭부(131G), 제2 증폭부(132G)에 포함된 능동 소자들이 외란 보호부(600G)에 의해 보호될 수 있다.
- [0248] 능동형 전압 보상 장치(100G)는 전자 기기에 실장될 수 있는데, 일반적으로 전기 기기가 동작하는 상황은 안정적이지 않을 수 있다. 즉, 능동형 전압 보상 장치(100G)에 외부로부터 과전압 또는 과전류 등의 교란 신호가 대전류 경로(111, 112)를 통해 들어올 수 있다. 예를 들면, 낙뢰 또는 뇌 서지(lightning surge) 등으로 인해 수 kV의 펄스 전압이 대전류 경로(111, 112) 중 적어도 하나에 발생할 수 있다. 상술한 바와 같은 과전압/과전류는 센싱부(120G)나 보상부(160G) 또는 증폭 신호 피드백부(150G)를 통해 제1 증폭부(131G) 또는 제2 증폭부(132G)로 전달될 수 있다. 제1 증폭부(131G) 또는 제2 증폭부(132G)는 다양한 종류의 능동 소자를 포함할 수 있어 외부 교란에 취약하며, 과전압/과전류로 인해 오동작 또는 고장이 발생할 수 있다.
- [0249] 본 발명의 다양한 실시예들에 따른 능동형 전압 보상 장치(100)는 대전류 경로(111, 112)로부터 제1 증폭부(131) 또는 제2 증폭부(132)가 절연되는 구조를 가짐으로써, 상술한 외란으로부터 제1 증폭부(131) 또는 제2 증폭부(132)를 일차적으로 보호할 수 있다. 능동형 전압 보상 장치(100)는 절연형 구조를 통해, 능동 소자가 고전압에 직접 노출되는 것을 방지할 수 있다.
- [0250] 외란으로부터 더욱 확실한 보호를 위해, 능동형 전압 보상 장치(100G)는 외란 보호부(600G)를 포함할 수 있다.
- [0251] 일 실시예에서 외란 보호부(600G)는 센싱부(120G)와 제1 증폭부(131G)가 연결되는 제1 증폭부(131G)의 입력단, 제2 증폭부(132G)와 보상부(160G)가 연결되는 제2 증폭부(132G)의 출력단, 증폭 신호 피드백부(150G)와 제1 증폭부(131G)가 연결되는 증폭 신호 피드백부(150G)의 출력단 중 적어도 하나에 소정의 임계 전압 이상의 전압이 인가되는 경우, 인가된 전압을 상기 임계 전압 이하의 전압으로 제한할 수 있다.
- [0252] 예를 들면 외란 보호부(600G)는 센싱부(120G)를 통해 제1 증폭부(131G)에 전달되는 과전압을 차단하기 위한 제1 외란 보호부(601G)와 보상부(160G)를 통해 제2 증폭부(132G)에 전달되는 과전압을 차단하기 위한 제2 외란 보호부(602G) 및 증폭 신호 피드백부(150G)를 통해 제1 증폭부(131G)에 전달되는 과전압을 차단하기 위한 제3 외란 보호부(603G)를 포함할 수 있다.
- [0253] 제1 외란 보호부(601G)는 제1 증폭부(131G)의 입력단측에 연결될 수 있다. 일 실시예에 따르면, 제1 외란 보호부(601G)는 센싱부(120G)의 출력단에 병렬로 연결될 수 있다.
- [0254] 제2 외란 보호부(602G)는 제2 증폭부(132G)의 출력단에 연결될 수 있다. 제2 외란 보호부(602G)는 보상부(160G)의 입력단에 병렬로 연결될 수 있다.
- [0255] 제3 외란 보호부(603G)는 증폭 신호 피드백부(150G)의 출력단에 연결될 수 있다. 제3 외란 보호부(603G)는 증폭 신호 피드백부(150G)의 출력단과 제1 증폭부(131G)의 입력단이 연결된 경로에 연결될 수 있다.
- [0256] 제1 외란 보호부(601G), 제2 외란 보호부(602G) 및 제3 외란 보호부(603G)는 대전류 경로(111, 112)로부터 절연될 수 있다.
- [0257] 일 실시예에 따르면, 제1 외란 보호부(601G)는 센싱부(120G)의 출력단에 소정의 임계 전압 미만의 전압이 인가되는 경우 제1 임피던스를 갖고, 센싱부(120G)의 출력단에 소정의 임계 전압 이상의 전압이 인가되는 경우 상기 제1 임피던스보다 낮은 제2 임피던스를 가질 수 있다. 제1 임피던스는 매우 큰 값으로, 예를 들면 무한대에 가까운 값일 수 있다.
- [0258] 마찬가지로, 제2 외란 보호부(602G)는 제2 증폭부(132G)의 출력단에 소정의 임계 전압 미만의 전압이 인가되는 경우 제1 임피던스를 갖고, 제2 증폭부(132G)의 출력단에 소정의 임계 전압 이상의 전압이 인가되는 경우 상기 제1 임피던스보다 낮은 제2 임피던스를 가질 수 있다. 또한, 제3 외란 보호부(603G)는 증폭 신호 피드백부(150G)의 출력단에 소정의 임계 전압 미만의 전압이 인가되는 경우 제1 임피던스를 갖고, 증폭 신호 피드백부(150G)의 출력단에 소정의 임계 전압 이상의 전압이 인가되는 경우 상기 제1 임피던스보다 낮은 제2 임피던스를 가질 수 있다.
- [0259] 일 실시예에 따르면, 외란 보호부(600G)는 외란 보호부(600G)에 걸리는 전압이 지정된 전압 미만일 때는 외란 보호부(600G)를 통해 전류를 흘리지 않지만, 외부 과전압으로 인해 외란 보호부(600G)에 걸리는 전압이 지정된 전압 이상이 되면 전류를 (병렬로) 흘림으로써, 제1 증폭부(131G) 또는 제2 증폭부(132G)로 과전압이 전달되지 않도록 하여 제1 증폭부(131G) 또는 제2 증폭부(132G)를 보호할 수 있다.

- [0260] 도 13은 도 12에 도시된 능동형 전압 보상 장치(100G)의 구체적인 일 예로써, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100H)를 개략적으로 도시한다.
- [0261] 능동형 전압 보상 장치(100H)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 12을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0262] 도 13를 참조하면, 능동형 전압 보상 장치(100H)는 센싱 변압기(120H), 증폭부(130H), 증폭 신호 피드백부(150H), 보상 변압기(160H) 및 외란 보호부(600H)를 포함할 수 있다. 증폭부(130H)는 제1 증폭부(131H) 및 제2 증폭부(132H)를 포함할 수 있으며, 외란 보호부(600H)는 제1 외란 보호 소자(601H), 제2 외란 보호 소자(602H) 및 제3 외란 보호 소자(603H)를 포함할 수 있다.
- [0263] 센싱 변압기(120H) 및 보상 변압기(160H)는 도 3에서 설명한 센싱 변압기(120B) 및 보상 변압기(160B)의 설명에 상응하며, 제1 증폭부(131H), 제2 증폭부(132H) 및 증폭 신호 피드백부(150H)는 도 9에서 설명한 제1 증폭부(131F), 제2 증폭부(132F) 및 증폭 신호 피드백부(150F)의 설명에 상응한다.
- [0264] 제1 외란 보호 소자(601H), 제2 외란 보호 소자(602H) 및 제3 외란 보호 소자(603H)는 전술한 제1 외란 보호부(601G), 제2 외란 보호부(602G) 및 제3 외란 보호부(603G)의 일 예시일 수 있다.
- [0265] 제1 외란 보호 소자(601H), 제2 외란 보호 소자(602H) 및 제3 외란 보호 소자(603H)는 TVS (Transient Voltage Suppression) 다이오드 소자를 포함할 수 있다. 다만 이에 한정되지 않는다.
- [0266] 예를 들면 뇌 서지와 같은 외부 과전압(S)이 대전류 경로(111, 112) 중 적어도 하나에 발생할 수 있다. 예를 들어 도 12와 같이 제2 대전류 경로(112)에 외부 과전압(S)이 발생한 경우, 이는 제1 전달 경로(P1) 또는 제2 전달 경로(P2)를 통해 자기 에너지의 형태로 제1 증폭부(131H) 또는 제2 증폭부(132H)에 전달될 수 있다. 제1 전달 경로(P1)는 센싱 변압기(120H)를 통한 경로이고, 제2 전달 경로(P2)는 보상 변압기(160H)를 통한 경로를 나타낸다. 제1 증폭부(131H) 또는 제2 증폭부(132H)의 능동 소자들은 외부 교란에 취약하기 때문에 보호 장치가 필요하다.
- [0267] 제1 외란 보호 소자(601H)는 제1 전달 경로(P1)로 전달되는 과전압으로부터 제1 증폭부(131H)를 보호하기 위해, 센싱 변압기(120H)의 2차 측(122H)에 병렬로 연결될 수 있다. 제2 외란 보호 소자(602H)는 제2 전달 경로(P2)로 전달되는 과전압으로부터 제2 증폭부(132H)를 보호하기 위해, 보상 변압기(160H)의 1차 측(161H)에 병렬로 연결될 수 있다. 제3 외란 보호 소자(603H)는 증폭 신호 피드백부(150H)를 통하여 전달되는 과전압으로부터 제1 증폭부(131H)를 보호하기 위해, 증폭 신호 피드백부(150H)의 출력단에 연결될 수 있다. 제1 외란 보호 소자(601H), 제2 외란 보호 소자(602H) 및 제3 외란 보호 소자(603H)는 대전류 경로(111, 112)로부터 절연될 수 있다.
- [0268] 제1, 2, 3 외란 보호 소자(601H, 602H, 603H)는 예를 들면 TVS 다이오드 소자를 포함할 수 있다. 이 때 TVS 다이오드 소자로 인한 제1 증폭부(131H) 또는 제2 증폭부(132H)의 성능 감소를 최소화하기 위해, 충분히 낮은 다이오드 접합 용량(junction capacitance)을 가지는 TVS 다이오드 소자가 이용될 수 있다. 즉 제1, 2, 3 외란 보호 소자(601H, 602H, 603H)를 위한 TVS 다이오드의 접합 용량은 지정된 값 이하일 수 있다. 예를 들면, 상기 TVS 다이오드의 접합 용량은 수백 pF 이하일 수 있다. 또한, 비록 제1, 2, 3 외란 보호 소자(601H, 602H, 603H)를 위한 TVS 다이오드가 낮은 접합 용량을 가지더라도, 절연형 구조로 인하여 그 내구성이 보장될 수 있다.
- [0269] 제1, 2, 3 외란 보호 소자(601H, 602H, 603H)(예: TVS 다이오드)는 항복 전압(breakdown voltage)을 가질 수 있다. 예를 들어, 제1 외란 보호 소자(601H)에 걸리는 전압이 항복 전압 미만일 때는 제1 외란 보호 소자(601H)를 통해 전류가 흐르지 않을 수 있다. 하지만, 외부 과전압(S)으로 인해 제1 외란 보호 소자(601H)의 양단에 항복 전압 이상의 전압이 걸리면, 제1 외란 보호 소자(601H)의 임피던스가 낮아지면서 제1 외란 보호 소자(601H)를 통해 전류가 흐를 수 있다. 제2 외란 보호 소자(602H) 및 제3 외란 보호 소자(603H)도 제1 외란 보호 소자(601H)와 마찬가지로 동작할 수 있다. 따라서 제1 증폭부(131H) 또는 제2 증폭부(132H)에 포함된 능동 소자들이 과전압으로부터 보호될 수 있다.
- [0270] 제1, 2, 3 외란 보호 소자(601H, 602H, 603H)는 제1 증폭부(131H)의 입력단 및 제2 증폭부(132H)의 출력단 중 적어도 하나에 소정의 임계 전압(예: 항복 전압) 이상의 전압이 인가되는 경우, 상기 소정의 임계 전압 이상의 전압에 의한 전력의 적어도 일부를 소비할 수 있다. 상기 소정의 임계 전압 이상의 전압에 의한 전력의 나머지

적어도 일부는 나머지 소자들(예: 제1 증폭부(131H), 제2 증폭부(132H) 또는 증폭 신호 피드백부(150H)에 포함되는 소자들)에 의해 소비될 수 있다.

- [0271] 도 14는 본 발명의 또 다른 실시예에 따른 능동형 전압 보상 장치(100H-1)의 구성을 개략적으로 도시한 도면이다. 능동형 전압 보상 장치(100H-1)는 제1 장치(300)와 연결되는 대전류 경로(111, 112, 113) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 13을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0272] 도 14를 참조하면 능동형 전압 보상 장치(100H-1)는 세 개의 대전류 경로(111, 112, 113), 센싱 변압기(120H-1), 증폭부(130H), 증폭 신호 피드백부(150H), 보상 변압기(160H-1) 및 외란 보호부(600H)를 포함할 수 있으며, 증폭부(130H)는 제1 증폭부(131H) 및 제2 증폭부(132H)를 포함할 수 있다. 외란 보호부(600H)는 제1 외란 보호 소자(601H), 제2 외란 보호 소자(602H) 및 제3 외란 보호 소자(603H)를 포함할 수 있다.
- [0273] 도 13에서 전술한 실시예에 따른 능동형 전압 보상 장치(100H)와 대비하여 살펴보면, 도 14에 도시된 실시예에 따른 능동형 전압 보상 장치(100H-1)는 세 개의 대전류 경로(111, 112, 113)를 포함하고, 이에 따라 센싱 변압기(120H-1) 및 보상 변압기(160H-1)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100H-1)에 대해 설명한다.
- [0274] 능동형 전압 보상 장치(100H-1)는 서로 구분되는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)를 포함할 수 있다. 일 실시예에 따르면, 제1 대전류 경로(111)는 R상, 제2 대전류 경로(112)는 S상, 제3 대전류 경로(113)는 T상의 전력선일 수 있다. 노이즈 전압 V_n 및 제1 전류(I_{11} , I_{12} , I_{13})는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 공통 모드로 입력될 수 있다.
- [0275] 센싱 변압기(120H-1)의 1차 측(121H-1)은 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각에 배치되어, 2차 측(122H-1)에 유도 전압을 생성할 수 있다. 세 개의 대전류 경로(111, 112, 113) 상의 제1 전류(I_{11} , I_{12} , I_{13})에 의해 센싱 변압기(120H-1)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0276] 한편 능동형 전압 보상 장치(100H-1)에서 증폭부(130H) 및 증폭 신호 피드백부(150H)는 도 13에서 전술한 증폭부(130H) 및 증폭 신호 피드백부(150H)에 상응한다.
- [0277] 일 실시예에서, 센싱 변압기(120H-1)의 2차 측(122H-1) 전선은 제1 증폭부(131H-1)에 차동으로 연결될 수 있다. 센싱 변압기(120H-1)의 2차 측(122H-1)에 유도된 전압 V_{sen} 은 제1 증폭부(131H)의 입력 전압이 된다. 제1 증폭부(131H)는 상기 입력 전압에 기초하여 증폭 전압 V_1 을 출력할 수 있다. 제2 증폭부(132H)는 상기 증폭 전압 V_1 을 유지한채 증폭 전류 I_1 을 출력할 수 있다.
- [0278] 상기 V_1 은 보상 변압기(160H-1)의 입력 전압, 즉 보상 변압기(160H-1)의 1차 측(161H-1) 전압이 될 수 있다.
- [0279] 한편 보상 변압기(160H-1)의 2차 측(162H-1)은 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 배치될 수 있다. 보상 변압기(160H-1)는 제2 증폭부(132H)에서 출력된 1차 측(161H-1) 전압(V_1)에 기초하여, 2차 측(162H-1)인 세 개의 대전류 경로(111, 112, 113) 각각에 직렬로 보상 전압 V_{inj} 을 생성할 수 있다.
- [0280] 이와 같은 실시예에 따른 능동형 전압 보상 장치(100H-1)는 3상 3선의 전력 시스템의 전력선 상의 공통 모드 노이즈에 대한 전압 보상을 수행할 수 있으며, 세 개의 대전류 경로(111, 112, 113)에서 제1 경로(P1) 또는 제2 경로(P2)를 통하여 전달되는 외부 교란으로부터 증폭부(130H)를 보호할 수 있다.
- [0281] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전압 보상 장치는 3상 4선 시스템에도 적용될 수 있도록 변형될 수 있음은 물론이다.
- [0282] 도 15는 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치(100J)를 포함하는 시스템의 구성을 개략적으로 도시한다. 능동형 전압 보상 장치(100J)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 14를 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0283] 도 15를 참조하면, 능동형 전압 보상 장치(100J)는 센싱부(120), 증폭부(130J), 증폭 신호 피드백부(150), 보상부(160) 및 전력관리부(180J)를 포함할 수 있으며, 증폭부(130J)는 제1 증폭부(131J) 및 제2 증폭부(132J)를 포

함할 수 있다.

- [0284] 도 2에서 설명한 실시예에 따른 능동형 전압 보상 장치(100A)와 대비하여 살펴보면, 도 15에 도시된 실시예에 따른 능동형 전압 보상 장치(100J)는 증폭부(130J)와 제3 장치(400)의 사이에 전력관리부(180J)를 더 포함한다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100J)에 대해 설명한다.
- [0285] 본 발명의 일 실시예에 따른 증폭부(130J)는 제1 장치(300) 및 또는 제2 장치(200)와 구분되는 전원장치인 제3 장치(400)로부터 전원을 공급받을 수 있다. 증폭부(130J)는 제3 장치(400)로부터 전원을 공급받아, 센싱부(120)가 출력한 출력 신호를 증폭하여 증폭 신호를 생성할 수 있다.
- [0286] 제3 장치(400)는 예를 들면 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급 받아 증폭부(130J)의 입력 전원을 생성하는 장치일 수 있다. 제3 장치(400)는 예를 들면 제1 장치(300) 또는 제2 장치(200)의 SMPS(switching mode power supply)일 수 있다. 제3 장치(400)는 제2 기준전위를 기준으로 하는 직류(DC) 전압 V_1 를 출력할 수 있다. 제3 장치(400)의 출력 전압 V_1 는 증폭부(130J)를 구동하는 데 사용될 수 있다.
- [0287] 한편, 증폭부(130J)에 필요한 최적화된 DC 전압 레벨이 존재하는데, 제3 장치(400)는 증폭부(130J)에 필요한 최적화된 전압 레벨을 출력하지 못할 수 있다. 구체적으로, 제3 장치(400)의 출력 DC 전압 V_1 는 시스템(예를 들면 제1 장치(300) 또는 제2 장치(200))에 따라 달라질 수 있다. 예를 들면 증폭부(130J)의 최적의 공급 전압은 12V 인데, 제3 장치(400)의 출력 전압 V_1 는 시스템에 따라 15V, 24V, 48V 등 다양할 수 있다. 따라서 만약 제3 장치(400)의 출력 전압 V_1 가 증폭부(130J)에 직접 공급된다면 증폭부(130J)의 동작이 불안정해지거나 고장을 야기할 수 있다.
- [0288] 따라서 본 발명의 실시예에 따른 능동형 전압 보상 장치(100J)는 증폭부(130J)와 제3 장치(400)의 사이에 전력관리부(180J)를 포함할 수 있다. 전력관리부(180J)는 제3 장치(400)로부터 출력된 전압 V_1 를 입력 받아, 출력 전압 V_0 로 변환할 수 있다. 전력관리부(180J)의 출력 전압 V_0 는 증폭부(130J)에 입력될 수 있다. V_1 는 시스템에 따라 15V, 24V, 48V 등 다양할 수 있지만, V_0 는 증폭부(130J)에 필요한 최적화된 전압 레벨로 고정된 값이다.
- [0289] 전력관리부(180J)는 DC-DC 컨버터일 수 있다. 전력관리부(180J)는 PMIC(power management IC)일 수 있다.
- [0290] 본 발명의 실시예에 따르면, 증폭부(130J)의 적어도 일부분과 전력관리부(180J)의 적어도 일부분은 하나의 집적 회로(IC) 칩에 집적화될 수 있다. 예를 들면 증폭부(130J)의 적어도 일부와 전력관리부(180J)의 적어도 일부를 하나의 IC 칩에 내재화함으로써, 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다. 증폭부(130J) 및 전력관리부(180J)의 적어도 일부분이 내재화된 상기 IC 칩에 대한 설명은 도 16 이하에서 후술된다.
- [0291] 도 16는 도 15에 도시된 능동형 전압 보상 장치(100J)의 증폭부(130J) 및 전력관리부(180J)의 기능적 구성의 예를 도시한다.
- [0292] 도 16를 참조하면, 증폭부(130J)는 집적회로부 및 비집적회로부를 포함할 수 있다. 비집적회로부는 상기 집적회로부 이외의 구성으로 수동소자로만 구성되며, 집적회로부는 능동소자를 포함한다. 집적회로부는 능동소자뿐 아니라 수동소자를 더 포함할 수 있다.
- [0293] 증폭부(130J)를 구성하는 제1 증폭부(131J) 및 제2 증폭부(132J)는 각각 집적회로부 및 비집적회로부를 포함할 수 있다. 즉, 제1 증폭부(131J)는 제1 집적회로부(1311J) 및 제1 비집적회로부(1312J)를 포함할 수 있고, 제2 증폭부(132J)는 제2 집적회로부(1321J) 및 제2 비집적회로부(1322J)를 포함할 수 있다. 집적회로부 및 비집적회로부를 포함하는 증폭부(130J)의 상세한 구성의 예들은 도 17에서 후술된다.
- [0294] 증폭부(130J)는 전력관리부(180J)를 통해 제3 장치(400)의 전원을 공급받을 수 있다. 증폭부(130J)는 전력관리부(180J)의 출력 전압 V_0 를 공급받아, 센싱부(120)가 출력한 출력 신호를 증폭하여 증폭 신호를 생성할 수 있다. 증폭 신호는 보상부(160) 또는 증폭 신호 피드백부(150)로 입력될 수 있다.
- [0295] 증폭부(130J)의 제1 집적회로부(1311J) 및 제2 집적회로부(1321J)는 능동소자를 포함할 수 있다. 제1 집적회로부(1311J) 및 제2 집적회로부(1321J)는 능동소자를 구동하기 위해 전원장치인 제3 장치(400)에 연결될 수 있다. 제1 집적회로부(1311J) 및 제2 집적회로부(1321J)는 전력관리부(180J)를 통해 제3 장치(400)로부터 전원을 공급받을 수 있다.
- [0296] 전력관리부(180J)는 제3 장치(400)로부터 임의의 DC 전압 V_1 를 입력받아서, 균일한 출력 V_0 를 증폭부(130J)의

집적회로부 측으로 출력할 수 있다. 제3 장치(400), 전력관리부(180J) 및 증폭부(130J)는 모두 제2 기준전위에 연결될 수 있다. 따라서 전력관리부(180J)의 입력 전압 V_I 및 출력 전압 V_O 는 모두 제2 기준전위를 기준으로 하는 전압이다. 제2 기준전위는 능동형 전압 보상 장치(100J)의 제1 기준전위와 구분될 수 있다.

[0297] 전력관리부(180J)는 전력변환부(181J), 전력관리 피드백부(182J) 및 필터부(183J)를 포함할 수 있다. 전력변환부(181J)는 임의의 입력 전압 V_I 를 출력 전압 V_O 로 변환할 수 있다. 전력관리 피드백부(182J)는 임의의 입력 전압 V_I 에도 같은 출력 전압 V_O 를 낼 수 있도록 하는 피드백 컨트롤 시스템이다. 필터부(183J)는 DC 전압/전류 필터이다. 필터부(183J)는 전력관리부(180J)의 입력단 또는 출력단에 위치할 수 있다. 전력관리부(180J)의 상세한 구성의 예들은 도 18 및 도 19에서 후술된다.

[0298] 전력관리부(180J)는 능동소자를 포함할 수 있다. 여기서, 전력관리부(180J)의 기준전위는 증폭부(130J)의 기준전위인 제2 기준전위와 같을 수 있다. 전력관리부(180J)의 기준전위는 능동형 전압 보상 장치(100J)의 기준전위인 제1 기준전위와 다를 수 있다.

[0299] 일 실시예에 따르면, 증폭부(130J)의 제1 집적회로부(1311J), 제2 집적회로부(1321J) 및 전력관리부(180J)의 전력변환부(181J)가 물리적으로 하나의 집적회로(IC) 칩(500J)에 집적화될 수 있다. 다만 이는 일 실시예일뿐이며, 다른 실시예에서, 제1 집적회로부(1311J), 제2 집적회로부(1321J), 전력변환부(181J) 및 전력관리 피드백부(182J)의 적어도 일부 소자가 물리적으로 하나의 IC 칩(500J)에 집적화될 수도 있다. 또 다른 실시예에서, 증폭부(130J) 및 전력관리부(180J) 전체가 물리적으로 하나의 IC 칩(500J)에 집적화될 수도 있음은 물론이다.

[0300] 상기 IC 칩(500J)은 어떤 입력 전압(V_I) 레벨이라도 제1 집적회로부(1311J) 및 제2 집적회로부(1321J)에 최적화된 전압(V_O) 레벨로 변환시켜서 증폭부(130J)의 집적회로부를 동작시킬 수 있다. 이러한 IC 칩(500J)은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.

[0301] 도 17은 도 15에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100K)를 개략적으로 도시한 다. 능동형 전압 보상 장치(100K)는 제1 장치(300)와 연결되는 두 개의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 노이즈 전압을 능동적으로 보상할 수 있다.

[0302] 도 17을 참조하면, 능동형 전압 보상 장치(100K)는 센싱 변압기(120K), 증폭부(130K), 증폭 신호 피드백부(150K), 보상 변압기(160K) 및 전력관리부(180K)를 포함할 수 있으며, 증폭부(130K)는 제1 증폭부(131K) 및 제2 증폭부(132K)를 포함할 수 있다.

[0303] 일 실시예에서, 능동형 전압 보상 장치(100K)의 센싱 변압기(120K) 및 보상 변압기(160K)는 도 15에 도시된 능동형 전압 보상 장치(100J)의 센싱부(120) 및 보상부(160)의 예시들이다. 센싱 변압기(120K) 및 보상 변압기(160K)의 설명은 도 3에서 설명한 센싱 변압기(120B) 및 보상 변압기(160B)의 설명에 상응한다.

[0304] 또한, 능동형 전압 보상 장치(100K)의 증폭부(130K) 및 증폭 신호 피드백부(150K)는 도 15 내지 도 16에 도시된 능동형 전압 보상 장치(100J)의 증폭부(130J) 및 증폭 신호 피드백부(150)의 예시들이다. 증폭 신호 피드백부(150K)의 설명은 도 9에서 설명한 증폭 신호 피드백부(150F)의 설명에 상응한다.

[0305] 일 실시예에 따른 능동형 전압 보상 장치(100K)의 증폭부(130K)는 집적회로부 및 비집적회로부를 포함할 수 있다. 비집적회로부는 수동소자로만 구성되며, 집적회로부는 능동소자를 포함한다. 집적회로부는 능동소자뿐 아니라 수동소자를 더 포함할 수 있다. 증폭부(130K)에서 집적회로부를 제외한 나머지 구성들은 비집적회로부에 포함될 수 있다.

[0306] 증폭부(130K)의 제1 증폭부(131K) 및 제2 증폭부(132K)는 각각 집적회로부 및 비집적회로부를 포함할 수 있다. 제1 증폭부(131K)는 제1 집적회로부(1311K) 및 제1 비집적회로부(1312K)를 포함할 수 있으며, 제2 증폭부(132K)는 제2 집적회로부(1321K) 및 제2 비집적회로부(1322K)를 포함할 수 있다.

[0307] 본 발명의 실시예들에서 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)는 후술할 전력관리부(180K)의 전력변환부(181K)와 함께 물리적으로 하나의 집적회로(IC) 칩에 구현된다. 제1 비집적회로부 및 제2 비집적회로부에 포함된 구성들은 개별(discrete) 상용소자일 수 있지만, 이에 한정되는 것은 아니다. 증폭부(130K)의 비집적회로부는 실시예에 따라 다르게 구현될 수 있다. 비집적회로부는 증폭부(130K)의 집적회로부가 다양한 디자인의 능동형 전압 보상 장치(100)에 적용될 수 있도록 변형될 수 있다.

- [0308] 일 실시예에서 제1 집적회로부(1311K)는 하나 이상의 트랜지스터를 포함할 수 있다. 일 실시예에서 상기 트랜지스터는 MOSFET으로 구성될 수 있다. 예를 들어, 제1 증폭부(131K)는 차동쌍을 이루는 MOSFET을 포함하는 차동 증폭기 구조를 가질 수 있다.
- [0309] 일 실시예에서 제2 집적회로부(1321K)는 npn BJT(11), pnp BJT(12), 다이오드(13) 및 하나 이상의 저항을 포함할 수 있다. 일 실시예에서 제2 집적회로부(1321K)에 포함된 하나 이상의 저항은 R_{npn} , R_{pnp} 및/또는 R_e 를 포함할 수 있다. 제2 집적회로부(1321K) 내에서 저항 R_{npn} 은 npn BJT(11)의 컬렉터 단과 베이스 단을 이을 수 있으며, 저항 R_{pnp} 은 pnp BJT(12)의 컬렉터 단과 베이스 단을 이을 수 있고, 저항 R_e 는 npn BJT(11)의 이미터 단과 pnp BJT(12)의 이미터 단을 이을 수 있다.
- [0310] 일 실시예에서 바이어싱(biasing) 다이오드(13)는 제2 집적회로부(1321K) 내에서 npn BJT(11)의 베이스 단과 pnp BJT(12)의 베이스 단을 이을 수 있다. 즉 다이오드(13)의 일 단은 npn BJT(11)의 베이스 단에 연결되고, 다이오드(13)의 타 단은 pnp BJT(12)의 베이스 단에 연결될 수 있다. 제2 집적회로부(1321K)에 포함되는 저항 R_{npn} , R_{pnp} , R_e 및/또는 바이어싱 다이오드(13)는 BJT(11, 12)의 DC 바이어스(bias)에 사용될 수 있다. 본 발명의 일 실시예에서 저항 R_{npn} , R_{pnp} , R_e 및 바이어싱 다이오드(13)는 다양한 능동형 전압 보상 장치에서 범용적 구성이므로, IC 칩에 집적될 수 있다.
- [0311] 본 발명의 다양한 실시예에서 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)는 전력관리부(180K)의 전력변환부(181K)와 함께 하나의 IC 칩으로 구현될 수 있다. 일 실시예에 따르면 제1 집적회로부(1311K)의 하나 이상의 MOSFET이 IC 칩에 집적화될 수 있으며, 제2 집적회로부(1321K)의 npn BJT(11), pnp BJT(12), 다이오드(13) 및 저항 R_{npn} , R_{pnp} , R_e 가 IC 칩에 집적화될 수 있다.
- [0312] 상기 IC 칩은 제1 집적회로부(1311K)에서 입력단, 출력단 및 전원단 역할을 하는 단자를 포함할 수 있다. 또한 IC 칩은 제2 집적회로부(1321K)에서 npn BJT(11)의 베이스에 대응하는 단자, npn BJT(11)의 컬렉터에 대응하는 단자, npn BJT(11)의 이미터에 대응하는 단자, pnp BJT(12)의 베이스에 대응하는 단자, pnp BJT(12)의 컬렉터에 대응하는 단자 및 pnp BJT(12)의 이미터에 대응하는 단자를 포함할 수 있다. 이에 더하여, IC 칩은 도 16에서 후술할 전력변환부(181K)의 단자들을 더 포함할 수 있다.
- [0313] 다양한 실시예들에서, 상술한 IC 칩의 단자들 중 적어도 하나는 비집적회로부에 연결될 수 있다. 제1 집적회로부(1311K)는 제1 비집적회로부와 함께 결합하여 일 실시예에 따른 제1 증폭부(131K)로서 기능할 수 있다. 제2 집적회로부(1321K)는 제2 비집적회로부와 함께 결합하여 일 실시예에 따른 제2 증폭부(132K)로서 기능할 수 있다.
- [0314] 일 실시예에서, 비집적회로부는 커패시터 C_b , C_e , C_{dc} 및 임피던스를 포함할 수 있다. 일 실시예에 따르면, 제2 집적회로부(1321K)의 베이스 단자에는 각각 비집적회로부의 커패시터 C_b 가 연결될 수 있다. 제2 집적회로부(1321K)의 이미터 단자에는 각각 비집적회로부의 커패시터 C_e 가 연결될 수 있다. IC 칩의 외부에서 pnp BJT(12)의 컬렉터 단자는 제2 기준전위에 연결될 수 있다. IC 칩의 외부에서 양 컬렉터 단자 사이에 비집적회로부의 커패시터 C_{dc} 가 연결될 수 있다.
- [0315] 비집적회로부에 포함된 커패시터 C_b 및 C_e 는 BJT(11, 12)의 베이스 노드 및 이미터 노드에서 DC 전압을 차단(block)할 수 있다. 커패시터 C_b 및 C_e 는 교류(AC) 신호만 선택적으로 결합시킬 수 있다.
- [0316] 커패시터 C_{dc} 는 전압 V_0 에 대한 DC용 감결합 커패시터로, 전력관리부(180K)의 출력 전압 V_0 에 대해 병렬 연결될 수 있다. 커패시터 C_{dc} 는 npn BJT(11) 및 pnp BJT(12)의 양 컬렉터 사이를 AC 신호만 선택적으로 결합시킬 수 있다.
- [0317] 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)와 비집적회로부의 C_b , C_e , C_{dc} 의 조합은 증폭부(130K)로서 기능할 수 있다.
- [0318] 일 실시예에서 제2 증폭부(132K)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있으며, 출력 전류를 BJT(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다. 회귀 구조로 인해, 제2 증폭부(132K)는 능동형 전압 보상 장치(100K)의 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.

- [0319] 예를 들면 노이즈 신호로 인한 증폭부(130K)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, npn BJT(11)가 동작할 수 있다. 이 때 동작 전류는 npn BJT(11)를 통과하는 제1 경로를 통해 흐를 수 있다. 노이즈로 인한 증폭부(130K)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, pnp BJT(12)가 동작할 수 있다. 이 때 동작 전류는 pnp BJT(12)를 통과하는 제2 경로를 통해 흐를 수 있다.
- [0320] 제2 집적회로부(1321K)에서, 저항 R_{npn} , R_{pnp} 및 R_e 는 BJT의 동작점을 조절할 수 있다. 저항 R_{npn} , R_{pnp} 및 R_e 는 BJT의 동작점에 따라 설계될 수 있다.
- [0321] 커패시터 C_b , C_e 및 C_{dc} 가 교류(AC) 신호를 결합(couple)하는 데 필요한 커패시턴스는 수 μF 이상(예: 10 μF)일 수 있다. 이 커패시턴스 값은 IC 칩 내에서 구현하기 어려우므로, 커패시터 C_b , C_e 및 C_{dc} 는 IC 칩의 외부에 구현될 수 있다.
- [0322] 한편, 증폭부(130K)의 전압 이득은 증폭 신호 피드백부(150K)의 R_1 , R_2 , R_c , C_c 에 의해 제어될 수 있다. R_1 , R_2 , R_c , C_c 는 센싱 변압기(120K) 및 보상 변압기(160K)의 권선비에 따라, 필요한 목표 전압 이득에 따라 유연하게 설계될 수 있다. 따라서 R_1 , R_2 , R_c , C_c 는 다양한 전력 시스템 또는 다양한 제1 장치(300)에 대한 설계 유연성을 달성하기 위해 IC 칩의 외부에서(즉, 집적회로부에 집적되지 않고 비집적회로부와 함께) 구현될 수 있다.
- [0323] 비집적회로부의 인덕터, 커패시터(예: C_b , C_e , C_{dc}) 및 증폭 신호 피드백부(150K)의 R_1 , R_2 , R_c , C_c 는 개별 구성요소로, IC 칩의 주변에 구현될 수 있다.
- [0324] 증폭부(130K)의 집적회로부는 능동소자를 구동하기 위해 전원장치인 제3 장치(400)에 연결될 수 있다. 즉, 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)는 제3 장치(400)로부터 전력관리부(180K)를 통해 공급된 전원으로 구동될 수 있다.
- [0325] 이를 위해 전력관리부(180K)의 출력단은 제1 집적회로부(1311K)의 전원단과 연결될 수 있으며, 제1 증폭부(130K)에 DC 전압 V_0 을 공급할 수 있다. 제1 집적회로부(1311K)의 부측 전원단(V_{EE})은 제2 기준전위에 대응할 수 있으며, 정측 전원단(V_{CC})은 제2 기준전위를 기준으로 하는, 전력관리부(180K)의 출력 전압(V_0)에 대응할 수 있다.
- [0326] 또한, 전력관리부(180K)의 출력단은 제2 집적회로부(1321K)의 npn BJT(11)의 콜렉터 단과 pnp BJT(12)의 콜렉터 단의 사이에 DC 전압 V_0 을 공급할 수 있다. pnp BJT(12)의 콜렉터 노드는 제2 기준전위에 대응할 수 있으며, npn BJT(11)의 콜렉터 노드는 제2 기준전위를 기준으로 하는, 전력관리부(180K)의 출력 전압(V_0)에 대응할 수 있다.
- [0327] 전력관리부(180K)는 필터부(183K), 전력관리 피드백부(182K) 및 이외의 구성인 전력변환부(181K)를 포함할 수 있다. 일 실시예에 따르면, 증폭부(130K)의 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)와 전력관리부(180K)의 전력변환부(181K)는 물리적으로 하나의 집적회로(IC) 칩에 내재화될 수 있다. 상기 IC 칩은 어떤 입력 전압 레벨이라도 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)에 최적화된 전압 레벨로 변환시켜서 증폭부(130K)의 집적회로부를 동작시킬 수 있다. 이러한 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.
- [0328] 도 18은 본 발명의 일 실시예에 따른 전력관리부(180L)를 개략적으로 도시한다. 도 18에 도시된 전력관리부(180L)는 도 15 내지 도 17에서 전술한 전력관리부(180J, 180K)의 구체적인 일 예로, 전력관리부(180L)의 각 구성들을 보다 구체적으로 나타낸다.
- [0329] 도 18을 참조하면, 전력관리부(180L)는 전력변환부(181L), 전력관리 피드백부(182L), 필터부(183L)를 포함할 수 있다.
- [0330] 전력관리부(180L)는 PMIC(power management IC)일 수 있다. 일 실시예에서 전력관리부(180L)는 전압 강하 컨버터, 예를 들면 벅 컨버터(buck converter)일 수 있다.
- [0331] 도 18과 도 17을 함께 참조하면, 제3 장치(400)의 출력 DC 전압 V_1 는 전력변환부(181L)의 입력 단자(V_{IN})를 통해 입력된다. V_1 는 시스템에 따라 15V, 24V, 48V 등 다양할 수 있다.

- [0332] 전력변환부(181L)는 임의의 입력 전압 V_I 를 설정된 출력 전압 V_O 로 변환할 수 있다. V_O 의 값은 제1 집적회로부(1311K) 및/또는 제2 집적회로부(1321K)에 필요한 최적화된 전압 레벨(예: 12V)로 설정될 수 있다.
- [0333] 전력변환부(181L)는 제어회로(20), 레귤레이터(30) 및 스위치부(40)를 포함할 수 있다. 전력변환부(181L)의 구성들은 제1 집적회로부(1311K) 및 제2 집적회로부(1321K)와 함께 단일의 IC 칩에 내재화된다.
- [0334] 레귤레이터(30)는 입력 전압 V_I 로부터 내부 회로(예: 제어 회로(20))를 구동하기 위한 DC 저전압을 생성할 수 있다. 예를 들면 입력 전압 V_I 는 12V 이상의 높은 전압 범위를 가질 수 있는데, 전력변환부(181L)의 내부 회로들은 5V 수준의 낮은 전압으로 구동되어야 효율적일 수 있다. 따라서 레귤레이터(30)는 전력변환부(181L)의 내부 IC를 위한 DC 저전압(예: 5V)을 공급하는 회로이다. 레귤레이터(30)는 리니어(linear) 레귤레이터, 프리(pre)-레귤레이터, 온칩 서플라이(on-chip supply), LDO(low dropout) 레귤레이터 등으로 지칭될 수 있다.
- [0335] 제어회로(20)는 레귤레이터(30)에서 생성된 DC 저전압을 공급받아 구동된다. 제어회로(20)는 임의의 입력 전압 범위에서 일정한 출력 전압을 내기 위해 필요한 회로들을 포함한다. 제어회로(20)는 임의의 입력 전압 범위에서 일정한 전압을 출력하기 위해 필요한 스위칭 신호인 펄스폭 변조(PWM) 신호를 생성할 수 있다. 제어회로(20)의 상세한 구성은 도 19를 참조하여 후술된다.
- [0336] 스위치부(40)는 제어회로(20)로부터 입력된 스위칭 신호(즉, PWM 신호)에 따라 스위칭 동작을 하여 일정한 출력 전압 V_O 를 생성할 수 있다. 스위치부(40)는 레벨 시프터(level shifter)(45), 제1 드라이버(43), 제2 드라이버(44), 제1 스위치(41), 제2 스위치(42)를 포함할 수 있다. 제1, 제2 스위치(41, 42)는 MOSFET일 수 있다. 제1 스위치(41)는 하이 측(high side) MOSFET, 제2 스위치(42)는 로우 측(low side) MOSFET일 수 있다. MOSFET은 게이트 단의 입력 커패시턴스가 크기 때문에, 충분한 출력을 가진 제1, 제2 드라이버(43, 44)가 MOSFET의 앞단에 배치될 수 있다.
- [0337] 본 발명의 다양한 실시예들에서 제어회로(20), 레귤레이터(30) 및 스위치부(40)는 증폭부(130K)의 집적회로부와 함께 단일의 IC 칩에 내재화된다.
- [0338] 전력관리 피드백부(182L)는 제어회로(20)와 연결되며, IC 칩의 외부에 배치된다. 전력관리 피드백부(182L)는 임의의 입력 전압 V_I 에도 같은 출력 전압 V_O 를 낼 수 있도록 하는 피드백 컨트롤 시스템이다. 전력관리 피드백부(182L)는 개별(discrete) 상용소자들로 구성될 수 있다. 따라서 IC 칩의 외부에서, 상황에 맞게 필요한 보상 회로를 튜닝 가능할 수 있다. 하지만 본 발명은 이에 한정되는 것은 아니며, 실시예에 따라서 전력관리 피드백부(182L)의 일부 소자(예: 저항)가 IC 칩에 함께 내재화될 수도 있다.
- [0339] 필터부(183L)는 DC 전압/전류 필터로, 전력변환부(181L)의 출력단에 위치할 수 있다. 다만 본 발명은 이에 한정되지 않으며, 전력관리부(180L)가 승압 컨버터인 경우, 전력변환부(181L)의 입력단에 필터부가 위치할 수도 있다. 한편 필터부(183L)는 IC 칩의 외부에서, 개별 상용소자들로 구성될 수 있다.
- [0340] 전력관리부(180L)는 전력변환부(181L), 전력관리 피드백부(182L) 및 필터부(183L)를 통해 최종적으로 V_O 를 출력할 수 있다. 전력관리부(180L)의 최종 출력 전압 V_O 는 증폭부(130K)의 집적회로부에 입력된다. V_O 는 집적회로부를 구동하기에 최적의 전압 레벨로 설정될 수 있다.
- [0341] 도 19는 도 18에 도시된 전력변환부(181L)의 보다 구체적인 일 예를 도시한다.
- [0342] 도 18 및 도 19를 함께 참조하면, 전력변환부(181L)의 제어회로(20)는 전압 재분배 회로(21), 보호회로(22), 펄스폭 변조 회로(23), 제로전류 감지기(24), 소프트 스타트 회로(25)를 포함할 수 있다. 도 19의 레귤레이터(30)는 도 18의 레귤레이터(30)에 상응한다.
- [0343] 레귤레이터(30)는 입력 전압 V_I 로부터 전력변환부(181L)의 내부 회로를 구동하기 위한 DC 저전압을 생성할 수 있다. 레귤레이터(30)로부터 생성된 DC 저전압은 예를 들면 5V 수준일 수 있다.
- [0344] 전압 재분배 회로(21)는 레귤레이터(30)에서 생성된 DC 저전압을 입력받을 수 있다. 전압 재분배 회로(21)는 레귤레이터(30)로부터 입력된 DC 저전압을, IC 내부 회로 블록들에 적합한 DC 바이어스 전압으로 재분배한다. 예를 들면 전압 재분배 회로(21)는 BGR(band gap reference) 블록, Ramp generator 블록 등에 DC 바이어스 전압을 재분배할 수 있다. 전압 재분배 회로(21)는 마스터 바이어스(master bias) 등으로 지칭될 수 있다.
- [0345] 보호회로(22)는 각종 상황에 대한 하나 이상의 보호회로들을 포함할 수 있다. 일 실시예에서 보호회로(22)는 저

전압 보호회로(Under Voltage Lock Out, UVLO)를 포함할 수 있다. 저전압 보호회로는 레귤레이터(30)의 출력 전압이 지정된 전압 이하로 떨어질 경우, 불안정한 동작을 차단하기 위해 전력변환부(181L)의 동작을 강제로 턴오프시킬 수 있다.

- [0346] 일 실시예에서 보호회로(22)는 단락보호회로(Short Current Protection, SCP)를 포함할 수 있다. 단락보호회로는 단락 전류로부터 전력변환부(181L)를 보호할 수 있다.
- [0347] 일 실시예에서 보호회로(22)는 과전류 보호회로(Over Current Protection, OCP)를 포함할 수 있다. 과전류 보호회로는 과전류로부터 전력변환부(181L)를 보호할 수 있다.
- [0348] 일 실시예에서 보호회로(22)는 온도보호회로(Thermal Shutdown, TSD)를 포함할 수 있다. 온도보호회로는 예를 들면 과전류와 같은 이유로 IC의 온도가 지정된 값보다 커지면 보호를 위해 회로를 셧다운할 수 있다.
- [0349] 펄스폭 변조 회로(23)는 제어회로(20)의 핵심 기능을 수행한다. 펄스폭 변조 회로(23)는 임의의 입력 전압 범위에서 일정한 출력 전압(V_0)을 출력하기 위해 필요한 스위칭 신호인, 펄스폭 변조(PWM) 신호를 생성한다. 펄스폭 변조 회로(23)에서 생성된 PWM 신호에 따라 제1 스위치(41) 및 제2 스위치(42)가 선택적으로 온 또는 오프되면서 전압 신호(V_{SW})를 생성할 수 있다. IC 칩의 일 단자(SW)를 통해 출력된 전압 신호는 필터부(183L) 및 전력관리 피드백부(182L)를 거쳐서 출력 DC 전압(V_0)으로 증폭부의 집적회로부에 공급될 수 있다.
- [0350] 일 실시예에 따르면 펄스폭 변조 회로(23)는 BGR(band gap reference) 블록, 경사전위 발생기(ramp generator) 블록, 에러 증폭기(Error Amplifier, EA), 비교기(comparator) 및 RS 래치(latch)를 포함할 수 있다.
- [0351] 일 실시예에서 BGR(band gap reference) 블록은 온도나 전압의 변화에도 일정한 전압 V_{REF} 을 출력하기 위한 전압 바이어스 회로이다. BGR 블록은 온도나 전압이 변화하더라도 일정한 전압 V_{REF} 를 에러 증폭기(EA)에 공급할 수 있다.
- [0352] 경사전위 발생기(ramp generator) 블록은 PWM 신호를 생성하는 데 필요한 ramp 신호(V_{RAMP})와 클럭(CLK) 신호를 생성할 수 있다.
- [0353] 에러 증폭기(EA)는 피드백 회로에 필요한 증폭기이다. 에러 증폭기(EA)의 입력단자 중 하나는 IC 칩의 일 단자(FB)를 통해 전력관리 피드백부(182L)에 연결될 수 있다. IC 칩 외부의 전력관리 피드백부(182L)는 IC 칩의 FB 단자를 통해 에러 증폭기(EA)의 비반전단자에 연결될 수 있다.
- [0354] 비교기는 에러 증폭기(EA)의 출력 신호(EA_OUT)와 경사전위(V_{RAMP}) 신호의 비교에 기초하여 디지털 신호를 출력할 수 있다. 한편 에러 증폭기(EA)의 출력 단자는 IC 칩의 일 단자(EAO)를 형성할 수 있다. IC 칩 외부의 전력관리 피드백부(182L)는 상기 단자(EAO)를 통해 에러 증폭기(EA)의 출력단과 연결될 수 있다. 상기 단자(EAO)는 비교기의 입력단자 중 비반전단자에 상응할 수 있다.
- [0355] RS 래치(latch)는 클럭(CLK) 신호에 기초하여 PWM 신호를 스위치부(40)에 전달할 수 있다.
- [0356] PWM 신호는 온 또는 오프의 디지털 신호에 따라 제1 스위치(41) 및 제2 스위치(42)를 켤 수 있다. 이 때 짧은 시간이라도 제1 스위치(41) 및 제2 스위치(42)가 동시에 켜지는 경우, 과전류로 인해 MOSFET이 손상될 수 있다. 따라서 제1, 제2 스위치(41, 42)가 동시에 켜지는 상황을 방지하기 위해 스위치부(40)는 비중복(non-overlap) 회로(46)를 포함할 수 있다.
- [0357] RS 래치에서 출력된 PWM 신호는 스위치부(40)의 비중복 회로(46)로 전달될 수 있다. 비중복 회로(46)는 제1 스위치(41)와 제2 스위치(42)가 모두 켜져 있는 매우 짧은 시간 구간을 발생시킬 수 있다. 상기 짧은 시간 구간은 데드 타임(dead-time)으로 지칭될 수 있고, 예를 들면 수십 나노초(nsec)일 수 있다. 비중복 회로(46)는 데드 타임 생성기(dead-time generator)로 지칭될 수 있다.
- [0358] 한편 제1, 제2 스위치(41, 42)는 MOSFET일 수 있다. 제1 스위치(41)는 하이 측(high side) MOSFET, 제2 스위치(42)는 로우 측(low side) MOSFET일 수 있다. MOSFET은 게이트 단의 입력 커패시턴스가 크기 때문에, 충분한 출력을 가진 제1, 제2 드라이버(43, 44)가 MOSFET의 앞 단에 배치될 수 있다.
- [0359] 한편 제어회로(20)는 제로전류 감지기(24)를 더 포함할 수 있다.
- [0360] 만약 로우 측 MOSFET인 제2 스위치(42)에 0 A 또는 역전류가 발생하는 상황이면, 효율을 위해 전력관리부(180L)가 불연속 모드(discontinuous current mode, DCM)로 동작해야 한다. 이를 위해 제로전류 감지기(24)는 제2

스위치(42)에 역전류가 감지되는 경우, 제2 스위치(42)에 입력되는 PWM 신호를 차단할 수 있다.

- [0361] 한편 제어회로(20)는 소프트 스타트 회로(25)를 더 포함할 수 있다.
- [0362] 전력관리부(180L)(즉, 컨버터)가 오프 상태에서 갑자기 구동하게 되면, 출력 커패시터 등에 순간적으로 전압이 걸려서 과도 전류가 발생할 수 있고, MOSFET 등이 고장날 수 있다. 이를 방지하기 위해 소프트 스타트 회로(25)는 컨버터가 갑자기 구동되는 상황에서도 출력 전압 등을 천천히 상승시킬 수 있다.
- [0363] 도 20은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치(100K-1)의 구성을 개략적으로 도시한다. 이하에서는 도 1 내지 도 19를 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0364] 도 20을 참조하면 능동형 전압 보상 장치(100K-1)는 제1 장치(300)와 연결되는 대전류 경로(111, 112, 113) 각각에 공통 모드로 입력되는 노이즈 전압을 능동적으로 보상할 수 있다.
- [0365] 이를 위해 능동형 전압 보상 장치(100K-1)는 세 개의 대전류 경로(111, 112, 113), 센싱 변압기(120K-1), 증폭부(130K), 증폭 신호 피드백부(150K), 보상 변압기(160K-1) 및 전력관리부(180K)를 포함할 수 있으며, 증폭부(130K)는 제1 증폭부(131K) 및 제2 증폭부(132K)를 포함할 수 있다.
- [0366] 전술한 실시예에 따른 능동형 전압 보상 장치(100K, 도 15 참조)와 대비하여 살펴보면, 도 20에 도시된 실시예에 따른 능동형 전압 보상 장치(100K-1)는 세 개의 대전류 경로(111, 112, 113)를 포함하고, 이에 따라 센싱 변압기(120K-1)의 1차 측(121K-1) 및 보상 변압기(160K-1)의 2차 측(162K-1)에 차이점이 있다. 이하에서 상술한 차이점을 중심으로 능동형 전압 보상 장치(100K-1)에 대해 설명한다.
- [0367] 능동형 전압 보상 장치(100K-1)는 서로 구분되는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)를 포함할 수 있다. 일 실시예에 따르면, 제1 대전류 경로(111)는 R상, 제2 대전류 경로(112)는 S상, 제3 대전류 경로(113)는 T상의 전력선일 수 있다. 노이즈 전압 V_n 및 제1 전류(I₁₁, I₁₂, I₁₃)는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 공통 모드로 입력될 수 있다.
- [0368] 센싱 변압기(120K-1)의 1차 측(121K-1)은 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각에 배치되어, 2차 측(122K-1)에 유도 전압을 생성할 수 있다. 세 개의 대전류 경로(111, 112, 113) 상의 제1 전류(I₁₁, I₁₂, I₁₃)에 의해 센싱 변압기(120K-1)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0369] 한편 능동형 전압 보상 장치(100K-1)에서 증폭부(130K) 및 증폭 신호 피드백부(150K)는 도 17에서 전술한 증폭부(130K) 및 증폭 신호 피드백부(150K)에 상응한다.
- [0370] 일 실시예에서, 센싱 변압기(120K-1)의 2차 측(122K-1) 전선은 제1 증폭부(131K-1)에 차동으로 연결될 수 있다. 센싱 변압기(120K-1)의 2차 측(122K-1)에 유도된 전압 V_{sen} 은 제1 증폭부(131K)의 입력 전압이 된다. 제1 증폭부(131K)는 상기 입력 전압에 기초하여 증폭 전압 V_1 을 출력할 수 있다. 제2 증폭부(132K)는 상기 증폭 전압 V_1 을 유지한채 증폭 전류 I_{-1} 을 출력할 수 있다.
- [0371] 상기 V_1 은 보상 변압기(160K-1)의 입력 전압, 즉 보상 변압기(160K-1)의 1차 측(161K-1) 전압이 될 수 있다.
- [0372] 한편 보상 변압기(160K-1)의 2차 측(162K-1)은 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 배치될 수 있다. 보상 변압기(160K-1)는 제2 증폭부(132K)에서 출력된 1차 측(161K-1) 전압(V_1)에 기초하여, 2차 측(162K-1)인 세 개의 대전류 경로(111, 112, 113) 각각에 직렬로 보상 전압 V_{inj} 을 생성할 수 있다.
- [0373] 이와 같은 실시예에 따른 능동형 전압 보상 장치(100K-1)는 3상 3선의 전력 시스템의 전력선 상의 공통 모드 노이즈에 대한 전압 보상을 수행할 수 있다.
- [0374] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전압 보상 장치는 3상 4선 시스템에도 적용될 수 있도록 변형될 수 있음은 물론이다.
- [0375] 본 발명의 다양한 실시예들에서 증폭부에 포함된 집적회로부와 전력관리부에 포함된 전력변환부는 물리적으로 하나의 IC 칩에 집적화될 수 있다. IC 칩은 전원 장치로부터 임의 범위의 전압 V_1 가 입력되더라도, 전력변환부를 통해 내부의 집적회로부를 구동하기에 최적화된 전압 V_0 로 변환하여 집적회로부를 구동할 수 있다. 따라서 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다. 또한 증폭부에 포함된 집적회로부는 주변 시스템의

특성에 무관하게 안정적으로 동작할 수 있다.

- [0376] 도 21은 본 발명의 또 다른 실시예에 따른 능동형 전압 보상 장치(100M)를 포함하는 시스템의 구성을 개략적으로 도시한다.
- [0377] 능동형 전압 보상 장치(100M)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다. 이하에서는 도 1 내지 도 20을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0378] 도 21을 참조하면, 능동형 전압 보상 장치(100M)는 센싱부(120M), 증폭부(130M), 증폭 신호 피드백부(150M), 보상부(160M) 및 오동작 감지부(190M)를 포함할 수 있으며, 증폭부(130M)는 제1 증폭부(131M) 및 제2 증폭부(132M)를 포함할 수 있다.
- [0379] 도 2에서 설명한 실시예에 따른 능동형 전압 보상 장치(100A)와 대비하여 살펴보면, 도 21에 도시된 실시예에 따른 능동형 전압 보상 장치(100M)는 대전류 경로(111, 112), 센싱부(120M), 제1 증폭부(131M), 제2 증폭부(132M) 및 보상부(160M)와 연결되는 오동작 감지부(190M)를 더 포함한다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100M)에 대해 설명한다.
- [0380] 일 실시예에 따르면, 오동작 감지부(190M)는 둘 이상의 대전류 경로(111, 112), 센싱부(120M), 증폭부(130M) 및 보상부(160M) 중 적어도 하나의 동작 상태에 대응되는 신호를 생성할 수 있다.
- [0381] 구체적으로, 둘 이상의 대전류 경로(111, 112)는 오동작 감지부(190M)와 전기적으로 연결될 수 있다. 이때 오동작 감지부(190M)는 둘 이상의 대전류 경로(111, 112)의 상태를 확인하고, 이에 대응되는 신호를 생성할 수 있다. 예를 들어, 오동작 감지부(190M)는 둘 이상의 대전류 경로(111, 112) 각각의 전압 및/또는 둘 이상의 대전류 경로(111, 112)의 선각 전압을 확인하고, 이에 기초하여 대전류 경로(111, 112)가 정상인지 여부를 나타내는 신호를 생성할 수 있다.
- [0382] 한편, 센싱부(120M)는 오동작 감지부(190M)와 전기적으로 연결될 수 있다. 오동작 감지부(190M)는 센싱부(120M)의 동작 상태를 확인하고, 이에 대응되는 신호를 생성할 수 있다. 예를 들어, 오동작 감지부(190M)는 센싱부(120M)가 센싱 변압기로 구현되는 예시에서, 센싱 변압기의 제1 차 측과 제2 차 측의 절연 여부를 확인하고, 이에 기초하여 센싱부(120M)가 정상인지 여부를 나타내는 신호를 생성할 수 있다.
- [0383] 한편, 증폭부(130M)는 오동작 감지부(190M)와 전기적으로 연결될 수 있다. 오동작 감지부(190M)는 증폭부(130M)의 동작 상태를 확인하고, 이에 대응되는 신호를 생성할 수 있다. 오동작 감지부(190M)가 증폭부(130M)의 이상 여부를 확인하는 방법은 후술한다.
- [0384] 한편, 보상부(160M)는 오동작 감지부(190M)와 전기적으로 연결될 수 있다. 오동작 감지부(190M)는 보상부(160M)의 동작 상태를 확인하고, 이에 대응되는 신호를 생성할 수 있다. 예를 들어, 오동작 감지부(190M)는 보상부(160M)가 보상 변압기로 구현되는 예시에서, 보상 변압기의 제1 차 측과 제2 차 측의 절연 여부를 확인하고, 이에 기초하여 보상부(160M)가 정상인지 여부를 나타내는 신호를 생성할 수 있다.
- [0385] 전술한 바와 같이 오동작 감지부(190M)는 둘 이상의 대전류 경로(111, 112), 센싱부(120M), 증폭부(130M) 및 보상부(160M) 중 적어도 하나(이하 확인 대상이라고 합니다)의 동작 상태를 확인하고, 확인된 동작 상태에 대응되는 신호를 생성할 수 있다.
- [0386] 일 실시예에서, 오동작 감지부(190M)는 확인 대상의 동작 상태에 대응되는 신호를 출력하는 오동작 감지신호 출력부와 동작 상태에 대응되는 신호를 표시하는 오동작 감지신호 표시부를 포함할 수 있다.
- [0387] 오동작 감지신호 출력부는 확인 대상 내부의 적어도 하나의 노드(Node) 전압이 소정의 기준 전압 범위에 포함되는지 여부에 기초하여, 확인 대상 동작 상태에 대응되는 신호를 전압의 형태로 출력할 수 있다. 오동작 감지신호 출력부에 의해 출력되는 신호(즉 전압)는 외부장치로 출력되거나 또는 오동작 감지신호 표시부로 출력될 수 있다. 이때 외부장치는 전술한 제1 장치(300) 및 제2 장치(200)를 포함하는 다양한 장치를 의미할 수 있다.
- [0388] 오동작 감지신호 표시부는 전술한 오동작 감지신호 출력부가 생성한 신호에 기초하여 온(On)되는 발광소자를 포함할 수 있다. 이때 발광소자는 예를 들어 발광 다이오드를 포함할 수 있다.
- [0389] 다른 실시예로, 오동작 감지신호 표시부는 적어도 둘 이상의 발광소자를 포함하는 발광소자 그룹을 포함할 수 있다. 이때 오동작 감지신호 표시부는 감지신호 출력부가 생성한 신호에 기초하여 발광소자 그룹의 적어도 하나 이상의 발광소자의 온, 오프(On, Off)를 제어할 수 있다. 예를 들어, 오동작 감지신호 표시부는 오동작 감지신

호 출력부가 생성한 전압의 크기에 비례하여 점등되는 발광소자의 수를 증가시킬 수 있다.

- [0390] 상기와 같은 발광 소자는 반드시 능동형 전압 보상 장치 내에 위치하여야 하는 것은 아니고, 오동작 감지신호 출력부와 전기적으로 연결되어 사용자가 인지하기에 적절한 외부 위치에 위치할 수 있다.
- [0391] 오동작 감지부(190M)는 전술한 바와 같이 확인 대상 내부의 적어도 하나의 노드(Node) 전압에 기초하여 확인 대상의 동작 상태를 확인할 수 있고, 확인 대상 내부의 적어도 하나의 경로(Path) 전류에 기초하여 확인 대상의 동작 상태를 확인할 수도 있다. 물론 오동작 감지부(190M)는 확인 대상의 온도, 온도의 변화량, 자기장 및/또는 전기장의 크기에 기초하여 확인 대상의 동작 상태를 확인할 수도 있다. 다만 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.
- [0392] 상기와 같이 구성된 능동형 전압 보상 장치(100M)는 둘 이상의 대전류 경로(111, 112) 상의 특정 조건의 전압을 감지하고 이를 능동적으로 보상할 수 있고, 장치의 소형화에도 불구하고 고전류, 고전압 및/또는 고전력 시스템에 적용될 수 있다.
- [0393] 한편, 상기와 같이 구성된 능동형 전압 보상 장치(100M)는 하나의 봉지 구조체 내에 봉지되는 기판을 포함하는 모듈의 형태로 구현될 수 있다. 또한 능동형 전압 보상 장치(100M)의 각 구성과 제1 장치(300), 제2 장치(200), 제3 장치(400), 제1 기준전위, 제2 기준전위 및 기타 외부장치와 연결되는 단자는 핀(Pin)의 형태로, 기판의 일면에 수직인 방향으로 돌출되도록 구비될 수 있다.
- [0394] 일례로 오동작 감지부(190M)가 생성한 동작 상태에 대응되는 신호를 출력하는 단자는 핀의 형태로 상술한 모듈로부터 돌출되도록 구비될 수 있다. 이에 따라 사용자는 모듈의 분해 없이 해당 핀의 전압 등을 확인함으로써 능동형 전압 보상 장치(100M)의 특정 구성의 이상 여부를 손쉽게 확인할 수 있다.
- [0395] 도 22는 도 21에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100N)를 개략적으로 도시한 것이다. 능동형 전압 보상 장치(100N)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다.
- [0396] 능동형 전압 보상 장치(100N)는 센싱부(120N), 증폭부(130N), 증폭 신호 피드백부(150N), 보상부(160N) 및 오동작 감지부(190N)를 포함할 수 있다. 증폭부(130N)는 제1 증폭부(131N) 및 제2 증폭부(132N)를 포함할 수 있으며, 오동작 감지부(190N)는 제1 오동작 감지부(191N), 제2 오동작 감지부(192N) 및 오동작 판단부(193N)를 포함할 수 있다.
- [0397] 능동형 전압 보상 장치(100N)의 센싱부(120N), 제1 증폭부(131N), 제2 증폭부(132N), 증폭 신호 피드백부(150N) 및 보상부(160N)에 대한 설명은 도 2의 센싱부(120), 제1 증폭부(131A), 제2 증폭부(132A), 증폭 신호 피드백부(150) 및 보상부(160)의 설명에 상응한다.
- [0398] 오동작 감지부(190N)는 증폭부(130N)에 연결되어 증폭부(130N)의 동작 상태를 확인하고, 이에 대응되는 신호를 생성할 수 있다. 이를 통해 오동작 감지부(190N)는 증폭부(130N)의 오동작 또는 고장을 검출할 수 있다.
- [0399] 일 실시예에 따르면, 증폭부(130N)에 포함된 두 노드(Node)에서의 신호가 차동으로 오동작 감지부(190N)에 입력될 수 있다. 오동작 감지부(190N)는 증폭부(130N)에 포함된 상기 두 노드 사이의 차동 신호를 감지할 수 있다. 오동작 감지부(190N)는 입력된 상기 차동 신호를 이용하여 증폭부(130N)의 오동작을 감지할 수 있다. 예를 들어, 오동작 감지부(190N)는 상기 차동 신호가 소정의 조건을 만족시키는지 여부를 판별하여 증폭부(130N)의 오동작을 감지할 수 있다.
- [0400] 오동작 감지부(190N)는 증폭부(130N)의 고장 여부를 나타내는 신호를 출력할 수 있다. 이를 위해 오동작 감지부(190N)는 오동작 감지신호 출력부 및 오동작 감지신호 표시부를 포함할 수 있다. 상기 오동작 감지신호 출력부는 확인 대상의 동작 상태에 대응되는 신호를 출력하고, 상기 오동작 감지신호 표시부는 동작 상태에 대응되는 신호를 표시할 수 있다. 다른 실시예에서, 오동작 감지부(190N)는 오동작 감지신호 출력부만을 포함할 수도 있다.
- [0401] 한편, 오동작 감지부(190N)는 증폭부(130N)의 이상을 감지하기 위하여 증폭부(130N)의 각 구성과 연결되는 복수의 오동작 감지부를 포함할 수 있다. 이하에서는 능동형 전압 보상 장치(100)가 두개의 오동작 감지부를 포함하는 구성을 기준으로 설명한다.
- [0402] 일 실시예에서, 오동작 감지부(190N)는 제1 증폭부(131N)와 연결되는 제1 오동작 감지부(191N) 및 제2 증폭부

(132N)와 연결되는 제2 오동작 감지부(192N)를 포함할 수 있다. 오동작 감지부(190N)는 제1 오동작 감지부(191N) 및 제2 오동작 감지부(192N) 모두에 연결되는 오동작 판단부(193N)를 더 포함할 수 있다.

- [0403] 제1 오동작 감지부(191N)는 제1 증폭부(131N)와 전기적으로 연결될 수 있다. 제1 오동작 감지부(191N)는 제1 증폭부(131N)의 동작 상태를 확인하고, 확인된 동작 상태에 대응되는 신호를 생성할 수 있다. 이를 위해 제1 오동작 감지부(191N)는 오동작 감지신호를 생성하는 출력부 및/또는 상기 신호를 표시하는 표시부를 포함할 수 있다.
- [0404] 제1 오동작 감지부(191N)의 출력부는 제1 증폭부(131N) 내부의 적어도 하나의 노드(Node) 전압이 소정의 기준 전압 범위에 포함되는지 여부에 기초하여 제1 증폭부(131N)의 동작 상태에 대응되는 신호를 생성할 수 있다. 예를 들어, 제1 오동작 감지부(191N)의 출력부는 제1 증폭부(131N) 내부의 노드 전압이 제1 증폭부(131N)의 동작 전압(예컨대 12[V])의 절반(예컨대 6[V])과 대응되는 값, 즉 제1 증폭부(131N)의 동작 전압의 절반으로부터 일정 범위 내의 값(예컨대 4~8[V])일 경우, 제1 증폭부(131N)의 동작 상태가 정상인 것을 나타내는 신호를 생성할 수 있다. 이때 제1 증폭부(131N)의 동작 전압의 절반값의 범위 등은 능동형 전압 보상 장치(100N)의 설계에 따라 적절하게 결정될 수 있다.
- [0405] 제1 오동작 감지부(191N)의 출력부가 생성한 신호는 제1 오동작 감지부(191N)의 표시부 및/또는 후술할 오동작 판단부(193N)로 출력될 수 있다.
- [0406] 제1 오동작 감지부(191N)의 표시부는 제1 증폭부(131N)의 상태를 정상 또는 비정상 상태로 나타내기 위한 적어도 하나의 발광소자를 포함할 수 있다. 이때 발광소자는 예를 들어 발광 다이오드를 포함할 수 있으며, 점등시 정상을 나타내고 소등시 비정상을 나타낼 수 있다.
- [0407] 다른 실시예로, 제1 오동작 감지부(191N)의 표시부는 적어도 둘 이상의 발광소자를 포함하는 발광소자 그룹을 포함하여 제1 증폭부(131N) 내부의 노드 전압을 보다 구체적으로 표시할 수 있다. 예를 들어, 제1 오동작 감지부(191N)의 표시부는 제1 증폭부(131N) 내부의 노드 전압에 비례하여 점등되는 발광소자의 수를 증가시킬 수 있다. 상기와 같은 발광소자는 반드시 능동형 전압 보상 장치(100N) 내에 위치하여야 하는 것은 아니고, 제1 오동작 감지부(191N)의 출력부와 전기적으로 연결되어 사용자가 인지하기에 적절한 외부 위치에 위치할 수 있다.
- [0408] 제2 오동작 감지부(192N)는 제2 증폭부(132N)와 전기적으로 연결될 수 있다. 제2 오동작 감지부(192N)는 제2 증폭부(132N)의 동작 상태를 확인하고, 확인된 동작 상태에 대응되는 신호를 생성할 수 있다. 이를 위해 제2 오동작 감지부(192N)는 오동작 감지신호를 생성하는 출력부 및/또는 상기 신호를 표시하는 표시부를 포함할 수 있다.
- [0409] 제2 오동작 감지부(192N)의 출력부는 제2 증폭부(132N) 내부의 적어도 하나의 노드(Node) 전압이 소정의 기준 전압 범위에 포함되는지 여부에 기초하여 제2 증폭부(132N)의 동작 상태에 대응되는 신호를 생성할 수 있다. 예를 들어, 제2 오동작 감지부(192N)의 출력부는 제2 증폭부(132N) 내부의 노드 전압이 제2 증폭부(132N)의 동작 전압(예컨대 12[V])의 절반(예컨대 6[V])과 대응되는 값, 즉 제2 증폭부(132N)의 동작 전압의 절반으로부터 일정 범위 내의 값(예컨대 4~8[V])일 경우, 제2 증폭부(132N)의 동작 상태가 정상인 것을 나타내는 신호를 생성할 수 있다. 이때 제2 증폭부(132N)의 동작 전압의 절반값의 범위 등은 능동형 전압 보상 장치(100N)의 설계에 따라 적절하게 결정될 수 있다.
- [0410] 제2 오동작 감지부(192N)의 출력부가 생성한 신호는 제2 오동작 감지부(192N)의 표시부 및/또는 후술할 오동작 판단부(193N)로 출력될 수 있다.
- [0411] 제2 오동작 감지부(192N)의 표시부는 제2 증폭부(132N)의 상태를 정상 또는 비정상 상태로 나타내기 위한 적어도 하나의 발광소자를 포함할 수 있다. 이때 발광소자는 예를 들어 발광 다이오드를 포함할 수 있으며, 점등시 정상을 나타내고 소등시 비정상을 나타낼 수 있다.
- [0412] 다른 실시예로, 제2 오동작 감지부(192N)의 표시부는 적어도 둘 이상의 발광소자를 포함하는 발광소자 그룹을 포함하여 제2 증폭부(132N) 내부의 노드 전압을 보다 구체적으로 표시할 수 있다. 예를 들어, 제2 오동작 감지부(192N)의 표시부는 제2 증폭부(132N) 내부의 노드 전압에 비례하여 점등되는 발광소자의 수를 증가시킬 수 있다. 상기와 같은 발광소자는 반드시 능동형 전압 보상 장치(100N) 내에 위치하여야 하는 것은 아니고, 제2 오동작 감지부(192N)의 출력부와 전기적으로 연결되어 사용자가 인지하기에 적절한 외부 위치에 위치할 수 있다.
- [0413] 오동작 감지부(190N)는 제1 오동작 감지부(191N) 및 제2 오동작 감지부(192N)와 연결되어 증폭부(130N) 전체의 오동작 또는 고장을 판단하는 오동작 판단부(193N)를 더 포함할 수 있다.

- [0414] 오동작 판단부(193N)는 제1 오동작 감지부(191N) 및 제2 오동작 감지부(192N)와 전기적으로 연결될 수 있다. 오동작 판단부(193N)는 제1 오동작 감지부(191N) 및 제2 오동작 감지부(192N)에서 출력되는 신호를 제공받아 증폭부(130N)의 동작 상태에 대응되는 신호를 생성할 수 있다. 이를 위해 오동작 판단부(193N)는 오동작 감지신호를 생성하는 출력부를 포함할 수 있으며, 상기 신호를 표시하는 표시부를 더 포함할 수도 있다.
- [0415] 오동작 판단부(193N)의 출력부는 제1 오동작 감지부(191N) 및 제2 오동작 감지부(192N)로부터 각각 제1 증폭부(131N) 및 제2 증폭부(132N)의 동작 상태에 대응되도록 생성된 신호를 제공받아 증폭부(130N)의 동작 상태에 대응되는 신호를 생성할 수 있다. 예를 들어, 오동작 판단부(193N)는 제1 오동작 감지부(191N) 및 제2 오동작 감지부(192N)로부터 제1 증폭부(131N) 및 제2 증폭부(132N)의 상태가 정상인지 여부에 해당하는 신호를 제공받을 수 있으며, 제1 증폭부(131N) 및 제2 증폭부(132N)의 상태가 모두 정상인 경우 증폭부(130N)의 동작 상태가 정상인 것을 나타내는 신호를 생성할 수 있다. 또는 제1 증폭부(131N) 및 제2 증폭부(132N) 중 적어도 하나의 상태가 비정상인 경우, 오동작 판단부(193N)는 증폭부(130N)의 동작 상태가 비정상인 것을 나타내는 신호를 생성할 수 있다.
- [0416] 오동작 판단부(193N)의 표시부는 증폭부(130N)의 상태를 정상 또는 비정상으로 나타내기 위한 적어도 하나의 발광소자를 포함할 수 있다. 이때 발광소자는 예를 들어 발광 다이오드를 포함할 수 있으며, 점등시 정상을 나타내고 소등시 비정상을 나타낼 수 있다. 다만 이는 예시적인 것으로 본 발명의 사상이 이에 한정되는 것은 아니다.
- [0417] 도 23은 본 발명의 일 실시예에 따른 증폭부(130Q) 및 오동작 감지부(190Q)의 기능적 구성의 예를 도시한다. 도 23의 증폭부(130Q) 및 오동작 감지부(190Q)는 도 22에 도시된 증폭부(130N) 및 오동작 감지부(190N)의 구체적인 일 예이다.
- [0418] 도 23을 참조하면, 증폭부(130Q)는 집적회로부 및 비집적회로부를 포함할 수 있다. 비집적회로부는 수동소자로만 구성되며, 집적회로부는 능동소자를 포함한다. 일 실시예에서, 집적회로부는 능동소자뿐만 아니라 수동소자를 더 포함할 수 있다.
- [0419] 증폭부(130Q)를 구성하는 제1 증폭부(131Q) 및 제2 증폭부(132Q)는 각각 집적회로부 및 비집적회로부를 포함할 수 있다. 즉, 제1 증폭부(131Q)는 제1 집적회로부(1311Q) 및 제1 비집적회로부(1312Q)를 포함할 수 있으며, 제2 증폭부(132Q)는 제2 집적회로부(1321Q) 및 제2 비집적회로부(1322Q)를 포함할 수 있다.
- [0420] 도 22와 도 23을 함께 참조하면, 증폭부(130Q)의 집적회로부들 및 비집적회로부들의 조합은 센싱부(120N)로부터 출력된 신호로부터, 증폭 신호를 생성하는 기능을 수행할 수 있다. 상기 증폭 신호는 보상부(160N)에 입력될 수 있다.
- [0421] 증폭부(130Q)는 오동작 감지부(190Q)와 연결될 수 있다. 오동작 감지부(190Q)는 증폭부(130Q)와 연결되어 증폭부(130Q)의 오동작 또는 고장을 검출할 수 있다.
- [0422] 오동작 감지부(190Q)는 제1 증폭부(131Q)와 연결되는 제1 오동작 감지부(191Q), 제2 증폭부(132Q)와 연결되는 제2 오동작 감지부(192Q) 및 오동작 판단부(193Q)를 포함할 수 있다. 제1 증폭부(131Q)에 포함된 두 노드에서의 신호가 차동으로 제1 오동작 감지부(191Q)에 입력될 수 있으며, 제2 증폭부(132Q)에 포함된 두 노드에서의 신호가 차동으로 제2 오동작 감지부(192Q)에 입력될 수 있다.
- [0423] 제1 오동작 감지부(191Q) 및 제2 오동작 감지부(192Q)는 각각 입력되는 상기 두 노드의 차동 신호를 감지할 수 있다. 제1 증폭부(131Q)에 포함된 상기 두 노드는 제1 집적회로부(1311Q)에 포함된 두 노드일 수 있으며 제2 증폭부(132Q)에 포함된 상기 두 노드는 제2 집적회로부(1321Q)에 포함된 두 노드일 수 있다. 제1 증폭부(131Q)에 포함된 상기 두 노드는 제1 비집적회로부(1312Q)에도 연결될 수 있으며, 제2 증폭부(132Q)에 포함된 상기 두 노드는 제2 비집적회로부(1322Q)에도 연결될 수 있다.
- [0424] 제1 오동작 감지부(191Q) 및 제2 오동작 감지부(192Q)는 각각 감지된 차동 신호가 소정의 범위 내인지 여부를 나타내는 출력 신호를 생성할 수 있다. 상기 출력 신호는 제1 증폭부(131Q) 및 제2 증폭부(132Q)의 고장 여부를 나타낼 수 있다.
- [0425] 오동작 감지부(190Q)는 제1 오동작 감지부(191Q) 및 제2 오동작 감지부(192Q)와 연결되는 오동작 판단부(193Q)를 더 포함할 수 있다. 제1 오동작 감지부(191Q) 및 제2 오동작 감지부(192Q)의 출력 신호는 오동작 판단부(193Q)로 입력될 수 있다. 오동작 판단부(193Q)는 입력된 상기 출력 신호를 바탕으로 증폭부(130Q)의 오동작 또는 고장 여부를 나타내는 신호를 생성하여 출력할 수 있다. 오동작 판단부(193Q)에서 출력되는 신호는 증폭부

(130Q) 전체의 고장 여부를 나타낼 수 있으며, 제1 증폭부(131Q) 및 제2 증폭부(132Q) 각각의 고장 여부를 나타낼 수도 있다.

- [0426] 일 실시예에서, 증폭부(130Q)의 제1 집적회로부(1311Q) 및 제2 집적회로부(1321Q)와 오동작 감지부(190N)가 물리적으로 하나의 집적회로(IC) 칩(500Q)에 집적화될 수 있다. 다만 이는 일 실시예일뿐이며, 다른 실시예에서 증폭부(130Q)의 집적회로부들 및 비집적회로부들과 오동작 감지부(190N)가 물리적으로 하나의 IC 칩(500Q)에 집적화될 수도 있음은 물론이다.
- [0427] 제1 오동작 감지부(191Q), 제2 오동작 감지부(192Q) 및 오동작 판단부(193Q)는 능동소자를 포함할 수 있다. 여기서, 제1 오동작 감지부(191Q), 제2 오동작 감지부(192Q) 및 오동작 판단부(193Q)의 기준전위는 증폭부(130Q)의 기준전위인 제2 기준전위와 같을 수 있다. 제1 오동작 감지부(191Q) 및 제2 오동작 감지부(192Q)의 기준전위는 능동형 전압 보상 장치(100)의 기준전위인 제1 기준전위와 다를 수 있다.
- [0428] 다시 도 22와 도 23을 함께 참조하면, 증폭부(130Q) 및 오동작 감지부(190Q)는 제1 장치(300) 및/또는 제2 장치(200)와 구분되는 제3 장치(400)로부터 전원을 공급받을 수 있다. 증폭부(130Q)는 제3 장치(400)로부터 전원을 공급받아 센싱부(120N)가 출력한 출력 신호를 증폭하여 증폭 신호를 생성할 수 있다. 오동작 감지부(190Q)는 제3 장치(400)로부터 전원을 공급받아, 증폭부(130Q)로부터 입력되는 차동 신호가 소정의 범위인지 여부를 나타내는 출력 신호를 생성할 수 있다. 상기 출력 신호는 증폭부(130Q)의 고장 여부를 나타낼 수 있다.
- [0429] 제3 장치(400)는 제1 장치(300) 및 제2 장치(200)와 무관한 전원으로부터 전원을 공급받아 증폭부(130Q)와 오동작 감지부(190Q)의 입력 전원을 생성하는 장치일 수 있다. 선택적으로 제3 장치(400)는 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급받아 증폭부(130Q) 및 오동작 감지부(190Q)의 입력 전원을 생성하는 장치일 수도 있다.
- [0430] IC 칩(500Q)은 제3 장치와 연결되기 위한 단자, 제2 기준전위와 연결되기 위한 단자 및 오동작 감지부(190Q)의 출력 신호를 출력하기 위한 단자를 포함할 수 있다. IC 칩(500Q)은 다른 단자를 더 포함할 수 있다.
- [0431] 예를 들어, 증폭부(130Q) 중 제1 집적회로부(1311Q) 및 제2 집적회로부(1321Q)만 오동작 감지부(190Q)와 함께 IC 칩(500Q)에 집적화되는 실시예에서, 상기 다른 단자는 증폭부(130Q)의 비집적회로부에 연결될 수 있다. 다른 예로, 증폭부(130Q)에 포함된 집적회로부들 및 비집적회로부들과 오동작 감지부(190Q)가 모두 하나의 IC 칩(500Q)에 집적화되는 실시예에서, 상기 다른 단자는 센싱부의 출력단 및 보상부의 입력단에 연결될 수 있다.
- [0432] 도 24는 도 22에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100P)를 개략적으로 도시한 것이며, 도 25는 도 24에 도시된 제1 증폭부(131P)의 제1 집적회로부(1311P) 및 제1 오동작 감지부(191P)의 구체적인 일 예를 도시한다. 도 24에 도시된 능동형 전압 보상 장치(100P)는 도 22에 도시된 능동형 전압 보상 장치(100N)의 일 예시이며, 능동형 전압 보상 장치(100P)에 포함된 증폭부(130P)는 능동형 전압 보상 장치(100N)의 증폭부(130N)의 일 예시이다.
- [0433] 능동형 전압 보상 장치(100P)는 제1 장치(300)와 연결되는 둘 이상의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 전압 V_n (예: 노이즈 전압)을 능동적으로 보상할 수 있다.
- [0434] 도 24 내지 도 25를 참조하면, 능동형 전압 보상 장치(100P)는 센싱 변압기(120P), 증폭부(130P), 증폭 신호 피드백부(150P), 보상 변압기(160P) 및 오동작 감지부(190P)를 포함할 수 있으며, 증폭부(130P)는 제1 증폭부(131P) 및 제2 증폭부(132P)를 포함할 수 있다. 오동작 감지부(190P)는 제1 오동작 감지부(191P) 및 제2 오동작 감지부(192P)를 포함할 수 있으며, 제1 오동작 감지부(191P) 및 제2 오동작 감지부(192P)와 연결되는 오동작 판단부(미도시)를 더 포함할 수 있다.
- [0435] 능동형 전압 보상 장치(100P)를 도 9에서 설명한 실시예에 따른 능동형 전압 보상 장치(100F)와 대비하여 살펴보면, 도 24에 도시된 실시예에 따른 능동형 전압 보상 장치(100P)는 제1 증폭부(131P)와 연결되는 제1 오동작 감지부(191P), 제2 증폭부(132P)와 연결되는 제2 오동작 감지부(192P)를 더 포함한다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100P)에 대해 설명한다.
- [0436] 일 실시예에 따른 능동형 전압 보상 장치(100P)에 포함된 증폭부(130P)는 집적회로부 및 비집적회로부를 포함할 수 있다. 증폭부(130P)가 제1 증폭부(131P) 및 제2 증폭부(132P)를 포함하는 실시예에서, 제1 증폭부(131P)는 제1 집적회로부(1311P) 및 제1 비집적회로부(1312P)를 포함할 수 있으며, 제2 증폭부(132P)는 제2 집적회로부(1321P) 및 제2 비집적회로부(1322P)를 포함할 수 있다. 상기 제1 집적회로부(1311P) 및 제2 집적회로부(1321P)는 증폭부(130P)의 집적회로부를 구성할 수 있다. 증폭부(130P)의 비집적회로부는 상기 증폭부(130P)의 집적

회로부를 제외한 나머지 구성일 수 있다. 상기 비집적회로부는 능동형 전압 보상 장치(100P)의 디자인에 따라 변형될 수 있다.

- [0437] 증폭부(130P) 및 후술할 오동작 감지부(190P)는 제3 장치(400)로부터 전원을 공급받을 수 있다. 제3 장치(400)는 증폭부(130P) 및 오동작 감지부(190P)를 구동하기 위하여, 제2 기준전위를 기준으로 하는 직류(DC) 전압 V_{dd} 를 공급한다. 증폭부(130P)는 비집적회로부에 상기 V_{dd} 에 대한 DC용 감결합 커패시터 역할을 하는 C_{dc} 를 포함할 수 있다. 상기 C_{dc} 는 제3 장치(400)와 제2 기준전위 사이에 병렬 연결되어 AC 신호만 선택적으로 결합시킬 수 있다.
- [0438] 일 실시예에서, 제1 증폭부(131P)의 제1 집적회로부(1311P)는 하나 이상의 트랜지스터를 포함할 수 있다. 일 실시예에서 상기 트랜지스터는 MOSFET으로 구성될 수 있다. 예를 들어, 제1 집적회로부(1311P)는 차동쌍을 이루는 MOSFET을 포함하는 차동 증폭기 구조를 가질 수 있다. 제1 집적회로부(1311P)의 상세한 구성의 예는 도 10에서 설명한 제1 집적회로부(1311F)의 설명에 상응한다.
- [0439] 센싱 변압기(120P)에 의해 2차 측(122P)에서 유도된 유도 전압은 제1 증폭부(131P)에 차동으로 입력될 수 있다. 일 실시예에서, 센싱 변압기(120P)의 2차 측(122P)은 제1 집적회로부(1311P)에 포함된 두개의 MOSFET(예: M1, M5)의 게이트들과 연결될 수 있다.
- [0440] 제1 증폭부(131P)는 센싱 변압기(120P)의 2차 측(122P)으로부터 입력된 전압에 기초하여 증폭 신호(예: 증폭 전압)를 생성하여 출력할 수 있다. 일 실시예에서, 제1 집적회로부(1311P)에 포함된 서로 다른 MOSFET(예: M19, M20)의 소스 측과 드레인 측은 함께 제1 증폭부(131P)의 출력부를 형성할 수 있으며, 상기 출력부는 제2 증폭부(132P)의 입력부와 연결되어 제2 증폭부(132P)에 증폭 신호를 전달할 수 있다. 여기서 연결은 간접적으로 연결된 경우도 포함한다.
- [0441] 일 실시예에서, 증폭 신호 피드백부(150P)는 제1 집적회로부(1311P)에 포함된 두개의 MOSFET(M2, M6)의 게이트와 연결될 수 있다. 증폭부(130P)는 증폭 신호 피드백부(150P)를 통해 제2 증폭부(132P)의 출력 신호를 바탕으로 한 피드백 신호를 제1 증폭부(131P)에 전달할 수 있다.
- [0442] 제1 증폭부(131P)는 제3 장치(400)로부터 전원을 공급받음에 따라, 제1 집적회로부(1311P)에 포함된 노드들이 공통 모드로 크게 스윙(swing)할 수 있다. 예를 들어, 제1 집적회로부(1311P)에 포함된 MOSFET의 게이트 노드들, 소스 노드들 및 드레인 노드들에서의 전압이 공통 모드로 스윙(swing)할 수 있다.
- [0443] 제1 증폭부(131P)는 제1 증폭부(131P)의 제1 집적회로부(1311P)가 정상적으로 동작하는지 여부를 확인함으로써 제1 증폭부(131P)의 정상 동작 여부를 확인할 수 있다. 다시 말해, 제1 증폭부(131P)의 DC 바이어스(bias)가 정상적인지 여부를 확인함으로써, 제1 증폭부(131P)의 정상 동작 여부를 확인할 수 있다.
- [0444] 상술한 바와 같이, 제1 집적회로부(1311P)의 노드들에서 전압이 공통모드로 크게 스윙하기 때문에 제1 집적회로부(1311P)에 포함된 두 노드 사이의 차동 DC 전압만을 감지하여 제1 증폭부(131P)의 오동작을 센싱할 수 있다. 예를 들어, 도 25에 도시된 바와 같이 M9와 M11 사이의 노드와 N11과 M15 사이의 노드에 제1 오동작 감지부(191P)가 연결될 수 있다. 제1 오동작 감지부(191P)는 상기 노드들 사이의 차동 DC 전압이 소정의 조건을 만족하면, 제1 증폭부(131P)의 상태가 정상이라고 판단할 수 있다.
- [0445] 즉, 일 실시예에 따른 제1 오동작 감지부(191P)는 제1 증폭부(131P)에 포함된 두 노드 사이의 차동 DC 전압을 이용하여, 제1 증폭부(131P)의 오동작을 나타내는 신호를 출력할 수 있다.
- [0446] 본 발명의 실시예들에서 제1 집적회로부(1311P)는 단일 칩내의 집적회로(IC)로 구현될 수 있다. 예를 들어, 제1 집적회로부(1311P)의 하나 이상의 MOSFET이 단일 칩에 집적화될 수 있다. 또한 일 실시예에서, 제1 집적회로부(1311P)는 후술할 제1 오동작 감지부(191P)와 함께 단일 칩에 집적화될 수 있다. 다른 실시예로, 제1 집적회로부(1311P)는 후술할 제2 집적회로부(1321P) 및 오동작 감지부(190P) 전체와 함께 하나의 IC 칩으로 구현될 수도 있다.
- [0447] 제1 집적회로부(1311P) 및 제1 오동작 감지부(191P)가 하나의 IC 칩(501P)내에 구현되는 경우, IC 칩(501P)은 제3 장치(400)와 연결되기 위한 단자(u1), 제2 기준전위와 연결되기 위한 단자(u2), 제1 오동작 감지부(191P)의 출력 신호를 출력하기 위한 단자(u3), 센싱 변압기(120P)의 2차측과 연결되기 위한 단자(u4), 증폭 신호 피드백부(150P)와 연결되기 위한 단자(u5) 및 제2 증폭부(132P)와 연결되기 위한 단자(u6)를 포함할 수 있다. 하지만 본 발명은 이에 한정되지 않으며, IC 칩(501P)은 상기 u1 내지 u6의 단자 이외에 다른 단자를 더 포함할 수도

있다.

- [0448] 제1 증폭부(131P)에 의해 증폭된 증폭 신호는 제2 증폭부(132P)에 입력될 수 있다. 제2 증폭부(132P)는 제3 장치(400)로부터 전원을 공급받아 제1 증폭부(131P)로부터 입력되는 증폭 신호를 다시 증폭시킬 수 있다. 제2 증폭부(132P)에서의 증폭은 제1 증폭부(131P)의 증폭 신호에서 전압은 그대로 유지한 상태(또는 크게 변화시키지 않은 상태)에서 전류만 증폭시키는 것일 수 있다. 제2 증폭부(132P)로 인해, 능동형 전압 보상 장치(100P)는 장치의 구동을 위한 충분한 전류를 확보할 수 있다.
- [0449] 일 실시예에서 제2 증폭부(132P)의 제2 집적회로부(1321P)는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 를 포함할 수 있다. 제2 비집적회로부(1322P)는 C_b , C_e 를 포함할 수 있다.
- [0450] 일 실시예에서 제1 트랜지스터(11)는 npn BJT일 수 있으며, 제2 트랜지스터(12)는 pnp BJT일 수 있다. 예를 들면 제2 증폭부(132P)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다.
- [0451] 제2 증폭부(132P)에 전원을 공급하는 제3 장치(400)는 제2 증폭부(132P)에 제2 기준전위를 기준으로 하는 직류(DC) 전압 V_{dd} 를 공급한다. 증폭부(130P)는 상기 V_{dd} 에 대한 DC용 감결합 커패시터인 C_{dc} 를 포함할 수 있다. C_{dc} 는 제3 장치(400)와 제2 기준전위 사이에 병렬 연결될 수 있으며, 제2 증폭부(132P)에서 제1 트랜지스터(11)(예: npn BJT) 및 제2 트랜지스터(12)(예: pnp BJT)의 양 콜렉터 사이를 교류(AC) 신호만 선택적으로 결합시킬 수 있다.
- [0452] 제2 증폭부(132P)에 포함된 C_b 및 C_e 는 교류(AC) 신호만 선택적으로 결합시킬 수 있다.
- [0453] 제2 증폭부(132P)의 제2 집적회로부(1321P)에서 R_{npn} , R_{pnp} 및 R_e 는 제1, 제2 트랜지스터(11, 12)의 동작점을 조절할 수 있다. R_{npn} 은 제1 트랜지스터(11)(예: npn BJT)의 콜렉터(collector) 단이자 제3 장치(400) 단과 제1 트랜지스터(11)(예: npn BJT)의 베이스(base) 단을 연결할 수 있다. R_{pnp} 는 제2 트랜지스터(12)(예: pnp BJT)의 콜렉터(collector) 단이자 제2 기준전위와 제2 트랜지스터(12)(예: pnp BJT)의 베이스 단을 연결할 수 있다. R_e 는 제1 트랜지스터(11)의 이미터(emitter) 단과 제2 트랜지스터(12)의 이미터 단을 연결할 수 있다.
- [0454] 일 실시예에 따른 제1 증폭부(131P)의 출력 측은 제1, 제2 트랜지스터(11, 12)의 베이스 측과 연결될 수 있다. 일 실시예에 따른 보상 변압기(160P)의 1차 측(161P) 측은 제1, 제2 트랜지스터(11, 12)의 이미터 측과 연결될 수 있다. 일 실시예에 따른 증폭 신호 피드백부(150P)는 제1, 제2 트랜지스터(11, 12)의 이미터 측과 연결될 수 있다. 여기서 연결은 간접적으로 연결된 경우도 포함한다.
- [0455] 일 실시예에 따른 제2 증폭부(132P)는 출력 신호를 제1, 제2 트랜지스터(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다. 회귀 구조로 인해 제2 증폭부(132P)는 능동형 전압 보상 장치(100P)의 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.
- [0456] 노이즈 신호로 인한 제2 증폭부(132P)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, 제1 트랜지스터(11)(예: npn BJT)가 동작할 수 있다. 이 때 동작 전류는 제1 트랜지스터(11)를 통과하는 제1 경로를 통해 흐를 수 있다. 노이즈로 인한 제2 증폭부(132P)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, 제2 트랜지스터(12)(예: pnp BJT)가 동작할 수 있다. 이 때 동작 전류는 제2 트랜지스터(12)를 통과하는 제2 경로를 통해 흐를 수 있다.
- [0457] 다양한 실시예들에서, 제1 장치(300)에 따라 보상해야 하는 노이즈 레벨이 클 수 있기 때문에, 가능한 높은 전압을 갖는 전원장치를 사용하는 것이 바람직할 수 있다. 예를 들면 전원을 공급하는 제3 장치(400)는 제1 장치(300) 및 제2 장치(200)와 독립적일 수 있다.
- [0458] 제3 장치(400)로부터 전원을 공급받음에 따라 제1 트랜지스터(11)와 제2 트랜지스터(12)의 노드들이 공통 모드로 크게 스윙(swing)할 수 있다. 예를 들면, 제1, 제2 트랜지스터(11, 12)의 베이스 노드들 및 이미터 노드들에서의 전압이 공통 모드로 스윙(swing)할 수 있다.
- [0459] 제2 증폭부(132P)의 제2 집적회로부(1321)가 정상적으로 동작하는지 여부를 확인함으로써, 제2 증폭부(132P)의 정상 동작 여부를 확인할 수 있다. 다시 말하면, 제2 증폭부(132P)의 DC 바이어스(bias)가 정상적인지 여부를 확인함으로써, 제2 증폭부(132P)의 정상 동작 여부를 확인할 수 있다.
- [0460] 상술한 바와 같이, 제1, 제2 트랜지스터(11, 12)의 노드들에서 전압이 공통모드로 크게 스윙하기 때문에, 제1

트랜지스터(11)와 제2 트랜지스터(12) 사이의 차동 DC 전압만을 감지함으로써 제2 증폭부(132P)의 오동작을 센싱할 수 있다. 즉, 제2 증폭부(132P)의 오동작을 센싱하기 위해, 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드에 제2 오동작 감지부(192P)가 연결될 수 있다.

- [0461] 제2 오동작 감지부(192P)는 제1 트랜지스터(11)와 제2 트랜지스터(12) 사이의 차동 DC 전압만을 선택적으로 감지할 수 있다. 예를 들면, 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드 사이의 차동 신호가 제2 오동작 감지부(192P)에 입력될 수 있다. 상기 차동 신호는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압일 수 있다.
- [0462] 즉, 제2 오동작 감지부(192P)는 제2 증폭부(132P)에 포함된 두 노드 사이의 차동 DC 전압을 이용하여, 제2 증폭부(132P)의 상태를 나타내는 신호를 출력할 수 있다. 제2 오동작 감지부(192P)는 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드 사이의 차동 DC 전압이 소정의 조건을 만족하면, 제2 증폭부(132P)가 정상이라고 판단할 수 있다.
- [0463] 일 실시예에 따르면, 제2 오동작 감지부(192P)는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압이 소정의 범위 내이면 제2 증폭부(132P)의 상태가 정상임을 나타내는 신호를 출력할 수 있다. 제2 오동작 감지부(192P)는 상기 차동 DC 전압이 상기 소정의 범위 외이면 제2 증폭부(132P)의 상태가 고장임을 나타내는 신호를 출력할 수 있다.
- [0464] 본 발명의 실시예들에서, 제2 증폭부(132P)의 적어도 일부와 제2 오동작 감지부(192P)는 물리적으로 하나의 IC 칩에 집적화될 수 있다.
- [0465] 일 실시예에서, 제2 증폭부(132P)의 제2 집적회로부(1321P)와 제2 오동작 감지부(192P)가 하나의 IC 칩(502P)에 집적화될 수 있다. 예를 들면, 제2 집적회로부(1321P)의 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{ppp} , R_e 와 제2 오동작 감지부(192P)가 하나의 IC 칩(502P)에 집적화될 수 있다.
- [0466] 이 경우 IC 칩(502P)은 제3 장치(400)와 연결되기 위한 단자(t1), 제2 기준전위와 연결되기 위한 단자(t2), 제2 오동작 감지부(192P)의 출력 신호를 출력하기 위한 단자(t3) 및 제2 비집적회로부(1322P)의 수동소자들과 연결되기 위한 단자들(예: t4, t5, t6, t7)을 포함할 수 있다.
- [0467] 일례로 제2 비집적회로부(1322P)와 연결되기 위한 단자들은 제1 트랜지스터(11)의 이미터에 대응하는 단자(t4) 및 제2 트랜지스터(12)의 이미터에 대응하는 단자(t5)를 포함할 수 있다. 도 24에 도시된 실시예에서, 제1, 제2 트랜지스터(11, 12)의 이미터에 대응하는 두 단자들(t4, t5)은 제2 오동작 감지부(192P)의 차동 입력에도 대응할 수 있다. 제1, 제2 트랜지스터(11, 12)의 이미터에 대응하는 단자들(t4, t5)은 각각 제2 비집적회로부(1322P)의 C_e 에 연결될 수 있다.
- [0468] 또한 제2 비집적회로부(1322P)와 연결되기 위한 단자들은 제1 트랜지스터(11)의 베이스에 대응하는 단자(t6) 및 제2 트랜지스터(12)의 베이스에 대응하는 단자(t7)를 포함할 수 있다. 제1, 제2 트랜지스터(11, 12)의 베이스에 대응하는 단자들(t6, t7)은 각각 제2 비집적회로부(1322P)의 C_b 에 연결될 수 있다.
- [0469] 하지만 본 발명은 이에 한정되지 않는다. 다른 실시예에서, IC 칩(502P)은 제2 증폭부(132P)의 제2 비집적회로부(1322P)의 적어도 일부분을 더 포함할 수도 있을 것이다. 다른 실시예에서, IC 칩(502P)은 제2 증폭부(132P)의 제2 집적회로부(1321P), 제2 비집적회로부(1322P) 및 제2 오동작 감지부(192P)를 모두 포함할 수도 있다.
- [0470] 오동작 감지부(190P)는 제1 오동작 감지부(191P) 및 제2 오동작 감지부(192P)와 연결되는 오동작 판단부(미도시)를 더 포함할 수 있다. 오동작 판단부에 대한 설명은 도 23의 오동작 판단부(193Q)의 설명에 상응한다.
- [0471] 오동작 판단부는 능동소자를 포함할 수 있다. 오동작 판단부는 단일 칩내의 IC로 구현될 수 있다. 상기 IC 칩은 제1 오동작 감지부(191P)의 출력 신호 단자(u3) 및 제2 오동작 감지부(192P)의 출력 신호 단자(t3)와 연결되기 위한 단자를 포함할 수 있다. 또한, 상기 IC 칩은 오동작 판단부(193P)의 출력 신호를 출력하기 위한 단자를 포함할 수 있다. 상기 출력 신호는 제1 오동작 감지부(191P)의 출력 신호 및 제2 오동작 감지부(192P)의 출력 신호를 바탕으로 증폭부(130P)의 동작 상태를 판단하여 증폭부(130P)의 오동작 여부를 나타내는 신호일 수 있다.
- [0472] 오동작 판단부는 제1 집적회로부(1311P), 제1 오동작 감지부(191P), 제2 집적회로부(1321P) 및 제2 오동작 감지부(192P)와 함께 하나의 IC 칩으로 구현될 수 있다.
- [0473] 본 발명의 다양한 실시예들에서, 증폭부(130P)의 집적회로부가 집적화된 IC 칩(500P)에 오동작 감지부(190P)를

내재화함으로써, 일반 상용 소자를 사용하여 오동작 감지부(190P)를 별도로 구성하는 경우보다 사이즈 및 가격을 저감시킬 수 있다. 또한 증폭부(130P)의 적어도 일부와 오동작 감지부(190P)를 하나의 IC 칩(500P)에 집적화함으로써, IC 칩(500P) 또는 능동형 전압 보상 장치(100P)는 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.

[0474] 오동작 감지부(190P)에 대한 상세한 설명은 도 27 내지 도 29에서 후술된다.

[0475] 도 26은 도 22에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전압 보상 장치(100P-1)를 개략적으로 도시한다. 도 26에 도시된 능동형 전압 보상 장치(100P-1)는 도 22에 도시된 능동형 전압 보상 장치(100N)의 일 예시이다. 능동형 전압 보상 장치(100P-1)에 포함된 증폭부(130P-1)는 능동형 전압 보상 장치(100N)의 증폭부(130N)의 일 예시이다.

[0476] 도 26에 도시된 증폭부(130P-1)는 도 24에 도시된 증폭부(130P)에 상응하며, 제2 오동작 감지부(192P-1)가 연결되는 위치만 다를 수 있다. 구체적으로 제2 증폭부(132P-1)가 집적된 IC 칩(502P-1)에서, 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 제2 오동작 감지부(192P-1)에 입력될 수 있다. 따라서 증폭부(130P-1)에 관한 설명은 증폭부 증폭부(130P)에 관한 설명에 상응하므로 간략히만 하기로 한다.

[0477] 일 실시예에서 제2 증폭부(132P-1)의 비집적회로부는 C_b , C_e 를 포함할 수 있다. 제2 증폭부(132P-1)의 집적회로부는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 를 포함할 수 있다. 일 실시예에서 제1 트랜지스터(11)는 npn BJT일 수 있으며, 제2 트랜지스터(12)는 pnp BJT일 수 있다. 예를 들면 제2 증폭부(132P-1)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다. 일 실시예에 따른 제2 증폭부(132P-1)는 출력 전류를 제1, 제2 트랜지스터(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다.

[0478] 노이즈 신호로 인한 제2 증폭부(132P-1)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, 제1 트랜지스터(11)(예: npn BJT)가 동작할 수 있다. 노이즈로 인한 제2 증폭부(132P-1)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, 제2 트랜지스터(12)(예: pnp BJT)가 동작할 수 있다.

[0479] 제2 증폭부(132P-1)가 제3 장치(400)로부터 전원을 공급받음에 따라, 제1, 제2 트랜지스터(11, 12)의 베이스 노드들 및 이미터 노드들에서의 전압이 공통 모드로 크게 스윙(swing)할 수 있다. 여기서 제2 증폭부(132P-1)의 DC 바이어스(bias)가 정상적인지 여부를 확인함으로써, 제2 증폭부(132P-1)가 정상적으로 동작하는지 여부를 확인할 수 있다.

[0480] 상술한 바와 같이, 제1, 제2 트랜지스터(11, 12)의 베이스 노드들 및 이미터 노드들에서 전압이 공통모드로 크게 스윙하기 때문에, 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드 사이의 차동 DC 전압만을 감지하여 오동작을 센싱할 수 있다.

[0481] 도 26에 도시된 실시예에 따르면, 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 제2 오동작 감지부(192P-1)에 입력될 수 있다. 제2 오동작 감지부(192P-1)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 소정 범위 내이면 출력 단자(t3)를 통해 정상을 나타내는 신호를 출력할 수 있다. 제2 오동작 감지부(192P-1)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 상기 소정 범위 외이면 출력 단자(t3)를 통해 고장을 나타내는 신호를 출력할 수 있다.

[0482] 본 발명의 실시예들에서, 제2 증폭부(132P-1)의 적어도 일부와 제2 오동작 감지부(192P-1)는 물리적으로 하나의 IC 칩(502P-1)에 집적화될 수 있다.

[0483] 일 실시예에서, 도 26에 도시된 바와 같이 제2 증폭부(132P-1)의 집적회로부와 제2 오동작 감지부(192P-1)가 하나의 IC 칩(502P-1)에 집적화될 수 있다. 예를 들면, 제2 증폭부(132P-1)의 집적회로부의 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 와 제2 오동작 감지부(192P-1)가 하나의 IC 칩(502P-1)에 집적화될 수 있다.

[0484] 이 경우 IC 칩(502P-1)은 제3 장치(400)와 연결되기 위한 단자(t1), 제2 기준전위와 연결되기 위한 단자(t2), 제2 오동작 감지부(192P-1)의 출력 신호를 출력하기 위한 단자(t3) 및 제2 증폭부(132P-1)의 비집적회로부와 연결되기 위한 단자들(예: t4, t5, t6, t7)을 포함할 수 있다. 예를 들면 제2 증폭부(132P-1)의 비집적회로부와

연결되기 위한 단자들은 제1 트랜지스터(11)의 이미터에 대응하는 단자(t4) 및 제2 트랜지스터(12)의 이미터에 대응하는 단자(t5)를 포함할 수 있다. 이미터에 대응하는 단자들(t4, t5)은 각각 수동소자부의 C_e 에 연결될 수 있다.

- [0485] 또한 상기 제2 증폭부(132P-1)의 비집적회로부와 연결되기 위한 단자들은 제1 트랜지스터(11)의 베이스에 대응하는 단자(t6) 및 제2 트랜지스터(12)의 베이스에 대응하는 단자(t7)를 포함할 수 있다. 도 26에 도시된 실시예에서, 베이스에 대응하는 두 단자들(t6, t7)은 제2 오동작 감지부(192P-1)의 차동 입력에도 대응할 수 있다. 베이스에 대응하는 단자들(t6, t7)은 각각 수동소자부의 C_b 에 연결될 수 있다.
- [0486] 하지만 본 발명은 이에 한정되지 않는다. 다른 실시예에서, IC 칩(502P-1)은 제2 증폭부(132P-1)의 비집적회로부의 적어도 일부분을 더 포함할 수도 있을 것이다. 다른 실시예에서, IC 칩(502P-1)은 제2 증폭부(132P-1)의 집적회로부 및 비집적회로부 및 제2 오동작 감지부(192P-1)를 모두 포함할 수도 있다.
- [0487] 일 실시예에서, 제1 증폭부(131P)의 적어도 일부 및 제1 오동작 감지부(191P)는 하나의 IC 칩(501P)에 집적될 수 있고, 제2 증폭부(132P)의 적어도 일부 및 제2 오동작 감지부(192P-1)는 하나의 IC 칩(502P-1)에 집적될 수 있으며, 상기 IC 칩들(501P 및 502P-1)은 동일한 IC 칩(500P-1)의 구성일 수 있다.
- [0488] 도 27은 본 발명의 일 실시예에 따른 오동작 감지부(190P)의 기능적 구성을 나타낸 것이며, 도 28은 본 발명의 일 실시예에 따른 논리회로(197)의 개략도이다.
- [0489] 도 27 내지 도 28을 참조하면, 오동작 감지부(190P)는 감산기(subtractor, 194), 제1 비교기(comparator, 195a), 제2 비교기(195b), 제1 레벨 시프터(level shifter, 196a), 제2 레벨 시프터(196b) 및 논리회로(logic circuit, 197)를 포함할 수 있다. 오동작 감지부(190P)가 제1 오동작 감지부(191P) 및 제2 오동작 감지부(192P)를 포함하는 실시예에서, 제1 오동작 감지부(191P) 및 제2 오동작 감지부(192P)는 각각 감산기(subtractor, 194), 제1 비교기(comparator, 195a), 제2 비교기(195b), 제1 레벨 시프터(level shifter, 196a), 제2 레벨 시프터(196b) 및 논리회로(logic circuit, 197)를 포함할 수 있다. 다만 이는 일 실시예일뿐이며, 본 발명의 오동작 감지부(190P)는 이에 한정되지 않는다.
- [0490] 이하에서는 도 27 내지 도 28을 도 24와 함께 참조하여 제2 증폭부(132P)와 연결되는 제2 오동작 감지부(192P)에 대해 상세히 설명한다. 제2 오동작 감지부(192P)에 대한 설명은 오동작 감지부(190P) 및 제1 오동작 감지부(191P)에도 적용 가능하다.
- [0491] 제2 오동작 감지부(192P)는 전술한 다양한 실시예들에 따른 IC 칩(500Q, 500P, 500P-1)에 적용될 수 있다.
- [0492] 다양한 실시예들에서, 제2 증폭부(132P)에 포함된 두 노드의 신호가 제2 오동작 감지부(192P)의 감산기(194)에 차동으로 입력될 수 있다. 전술한 바와 같이 제1 트랜지스터(11)의 일 노드의 신호와 제2 트랜지스터(12)의 일 노드의 신호가 감산기(194)에 차동으로 입력될 수 있다.
- [0493] 감산기(194)는 제1 트랜지스터(11)의 노드와 제2 트랜지스터(12)의 노드 사이의 차동 DC 전압만을 선택적으로 감지할 수 있다. 감산기(194)는 상기 두 노드에서의 전압을 차동으로 감지하므로, 상기 두 노드의 공통모드 스윙을 무시할 수 있다. 감산기(194)는 감지된 차동 DC 전압(V_{sub})을 출력할 수 있다.
- [0494] 일 실시예에서 감산기(194)는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압(V_{sub})을 출력할 수 있다. 이 경우 감산기(194)의 입력단은 제1, 제2 트랜지스터(11, 12)의 이미터와 노드를 공유할 수 있다.
- [0495] 다른 일 실시예에서 감산기(194)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압(V_{sub})을 출력할 수 있다. 이 경우 감산기(194)의 입력단은 제1, 제2 트랜지스터(11, 12)의 베이스와 노드를 공유할 수 있다.
- [0496] 한편, 감산기(194)의 각 입력단에서의 전압은 스윙할 수 있으며, 스윙은 제2 증폭부(132P)의 정격전압(V_{dd})의 크기에 준할 수 있다. 따라서 감산기(194)는 제2 증폭부(132P)의 정격전압(V_{dd})에 상응하는 정격전압을 가져야 할 수 있다. 따라서 감산기(194)는 제3 장치(400)의 공급전압(V_{dd})을 그대로 공급받아 구동될 수 있다.
- [0497] 제2 오동작 감지부(192P)가 제2 증폭부(132P)의 동작에 영향을 주면 안되므로, 제2 오동작 감지부(192P)의 감산기(194)는 높은 입력 임피던스를 가질 수 있다. 예를 들면, 감산기(194)는 10k Ω m보다 큰 입력 임피던스를 갖는

회로로 구성될 수 있다.

- [0498] 일 실시예에 따르면, 감산기(194)는 레일-투-레일 연산증폭기(rail-to-rail Op-amp)를 포함할 수 있다.
- [0499] 제1, 제2 비교기(195a, 195b)는 감산기(194)의 출력인 차동 DC 전압(V_{sub})의 크기가 소정 범위 내인지 여부를 검출할 수 있다. 차동 DC 전압(V_{sub})의 크기가 상기 소정 범위 내이면 제2 증폭부(132P)는 정상으로 결정될 수 있고, 차동 DC 전압(V_{sub})의 크기가 상기 소정 범위 외이면 제2 증폭부(132P)는 고장으로 결정될 수 있다. 예를 들어 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)과 최소 기준전압($V_{ref,min}$)의 사이에 있으면 제2 증폭부(132P)가 정상일 수 있다. 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)보다 높거나 최소 기준전압($V_{ref,min}$)보다 낮으면 제2 증폭부(132P)가 고장일 수 있다.
- [0500] 최대 기준전압($V_{ref,max}$) 및 최소 기준전압($V_{ref,min}$)은 다양한 실시예들에 따라 미리 설정될 수 있다. 이하에서 최대 기준전압($V_{ref,max}$) 및 최소 기준전압($V_{ref,min}$)을 설정하는 기준에 대해 설명한다.
- [0501] 일 실시예에서, 감산기(194)는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압(V_{sub})을 감지할 수 있다. 제2 증폭부(132P)가 정상 동작할 때 상기 차동 DC 전압(V_{sub})은 $I_e \cdot R_e$ 에 상응할 수 있다. R_e 는 제1 트랜지스터(11)의 이미터 단과 제2 트랜지스터(12)의 이미터 단을 연결하는 저항이고, I_e 는 R_e 를 흐르는 전류를 나타낸다. I_e 와 R_e 는 설계에 따라 결정될 수 있다. 이 실시예에서 최대 기준전압($V_{ref,max}$)은 $I_e \cdot R_e$ 보다 지정된 크기만큼 높게 설정될 수 있다. 최소 기준전압($V_{ref,min}$)은 $I_e \cdot R_e$ 보다 지정된 크기만큼 낮게 설정될 수 있다.
- [0502] 다른 실시예에서, 감산기(194)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압(V_{sub})을 감지할 수 있다. 제2 증폭부(132P)가 정상 동작할 때 상기 차동 DC 전압(V_{sub})은 $(I_e \cdot R_e + 2V_{be,bjt})$ 에 상응할 수 있다. R_e 는 제1 트랜지스터(11)의 이미터 단과 제2 트랜지스터(12)의 이미터 단을 연결하는 저항이고, I_e 는 R_e 를 흐르는 전류를 나타낸다. I_e 와 R_e 는 설계에 따라 결정될 수 있다. $V_{be,bjt}$ 는 제1 트랜지스터(11) 또는 제2 트랜지스터(12)의 베이스와 이미터 사이의 전압을 나타낸다. 이 실시예에서 최대 기준전압($V_{ref,max}$)은 $(I_e \cdot R_e + 2V_{be,bjt})$ 보다 지정된 크기만큼 높게 설정될 수 있다. 최소 기준전압($V_{ref,min}$)은 $(I_e \cdot R_e + 2V_{be,bjt})$ 보다 지정된 크기만큼 낮게 설정될 수 있다. 예를 들면, 최대 기준전압($V_{ref,max}$)은 2 V, 최소 기준전압($V_{ref,min}$)은 1.4 V로 설정될 수 있다. 다만 이에 한정되지 않는다.
- [0503] 제1 비교기(195a)는 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)보다 낮은지 여부를 나타내는 제1 신호(a11)를 출력할 수 있다. 제2 비교기(195b)는 차동 DC 전압(V_{sub})이 최소 기준전압($V_{ref,min}$)보다 높은지 여부를 나타내는 제2 신호(a21)를 출력할 수 있다.
- [0504] 한편 제1, 제2 비교기(195a, 195b)의 입력단에는 여전히 높은 전압이 발생할 수 있으므로, 제1, 제2 비교기(195a, 195b)는 제2 증폭부(132P)의 정격전압(V_{dd})에 상응하는 정격전압을 가질 수 있다. 따라서 제1, 제2 비교기(195a, 195b)는 제3 장치(400)의 공급전압(V_{dd})을 그대로 공급받아 구동될 수 있다.
- [0505] 일 실시예에 따르면, 제1, 제2 비교기(195a, 195b)는 개루프 이단 연산증폭기(open-loop 2-stage Op-amp)를 포함할 수 있다.
- [0506] 제1, 제2 레벨 시프터(196a, 196b)는 비교기(195a, 195b)의 출력 신호의 전압을 낮출 수 있다.
- [0507] 논리회로(197)에 포함되는 MOSFET의 게이트(gate) 전압은 비교기(195a, 195b)의 정격전압(V_{dd})보다 낮기 때문에 제1, 제2 신호(a11, a21)의 전압 레벨을 낮추어서 논리회로(197)에 입력시켜야 한다. 따라서 레벨 시프터(196a, 196b)를 이용하여, 제1, 제2 신호(a11, a21)의 부호를 유지하되 전압 크기만 낮출 수 있다.
- [0508] 제1 비교기(195a)로부터 출력된 제1 신호(a11)는 제1 레벨 시프터(196a)에 입력될 수 있다. 제1 레벨 시프터(196a)는 제1 신호(a11)의 전압 레벨이 낮춰진 제3 신호(a12)를 출력할 수 있다.
- [0509] 제2 비교기(195b)로부터 출력된 제2 신호(a21)는 제2 레벨 시프터(196b)에 입력될 수 있다. 제2 레벨 시프터(196b)는 제2 신호(a21)의 전압 레벨이 낮춰진 제4 신호(a22)를 출력할 수 있다.

[0510] 레벨 시프터(196a, 196b)의 입력단의 정격전압은 제3 장치(400)의 공급전압(V_{dd})에 상응할 수 있다. 레벨 시프터(196a, 196b)의 출력단의 정격전압은 상기 공급전압(V_{dd})보다 낮을 수 있다.

[0511] 예를 들면 제3 장치(400)의 공급전압(V_{dd})은 12V일 수 있고, 레벨 시프터(196a, 196b)의 출력단의 정격전압은 5V일 수 있다.

[0512] 제3 신호(a12) 및 제4 신호(a22)는 논리회로(197)에 입력될 수 있다. 논리회로(197)는 제3 신호(a12) 및 제4 신호(a22)를 이용하여 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)과 최소 기준전압($V_{ref,min}$)의 사이에 있는지 여부를 나타내는 제5 신호(a3)를 출력할 수 있다. 제5 신호(a3)는 0 또는 1 중 하나인 디지털 신호일 수 있다. 예를 들어 제5 신호(a3)가 0을 나타내면 제2 증폭부(132P)가 정상 상태이고, 제5 신호(a3)가 1을 나타내면 제2 증폭부(132P)가 고장 상태일 수 있다. 물론 그 반대의 경우도 가능하다.

[0513] 도 28을 참조하면, 제1 레벨 시프터(196a)의 출력인 제3 신호(a12)와 제2 레벨 시프터(196b)의 출력인 제4 신호(a22)가 논리회로(197)에 입력될 수 있다. 논리회로(197)는 입력인 제3 신호(a12) 및 제4 신호(a22)에 기초하여 제5 신호(a3)를 출력할 수 있다. 예를 들면 논리회로(197)는 하기 표 1과 같은 진리표를 가질 수 있다.

표 1

Inputs		Output
a12	a22	a3
0	0	1
0	1	1
1	0	0
1	1	1

[0515] 일 실시예에서 제1 비교기(195a)는 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)보다 작으면 1을 나타내는 고(high) 신호를 출력할 수 있다. 이 경우 제1 신호(a11)가 1을 나타내므로 제3 신호(a12)도 1을 나타낼 수 있다.

[0516] 일 실시예에서 제2 비교기(195b)는 차동 DC 전압(V_{sub})이 최소 기준전압($V_{ref,min}$)보다 크면 0을 나타내는 저(low) 신호를 출력할 수 있다. 이 경우 제2 신호(a21)가 0을 나타내므로 제4 신호(a22)도 0을 나타낼 수 있다.

[0517] 상술한 바와 같은 실시예에 따르면, 표 1에서 제5 신호(a3)가 0을 나타내면 제2 증폭부(132P)가 정상 동작한다고 판단할 수 있다. 제5 신호(a3)가 1을 나타내면 제2 증폭부(132P)가 오동작한다고 판단할 수 있다.

[0518] 다만 도 28에 도시된 논리회로(197)와 상기 진리표는 일 예시일 뿐, 본 발명은 이에 한정되지 않는다. 다양한 실시예들에 따라, 제2 오동작 감지부(192P)는 제2 증폭부(132P)의 오동작 여부를 나타내는 제5 신호(a3)를 출력하도록 설계될 수 있다.

[0519] 다시 도 28을 참조하면, 논리회로(197)의 출력 단자(t3)에 LED 드라이버(14)가 연결될 수 있다. LED 드라이버(14)는 제5 신호(a3)에 기초하여 IC 칩(500P) 외부의 LED(15)가 구동되도록 할 수 있다.

[0520] 예를 들어 제5 신호(a3)가 1을 나타내면, LED 드라이버(14)는 외부 LED(15)를 턴온(turn on)할 수 있다. 턴온된 외부 LED(15)는 오동작 상황을 나타낼 수 있다. 제5 신호(a3)가 0을 나타내면 LED 드라이버(14)는 외부 LED(15)를 턴오프(turn off)할 수 있다. 턴오프된 외부 LED(15)는 정상 상황을 나타낼 수 있다.

[0521] 논리회로(197)는 효율을 위해 작은 사이즈의 MOSFET으로 구비될 수 있다. 논리회로(197)의 출력인 제5 신호(a3)는 예를 들면 0 V 이상 5 V 이하일 수 있다. 논리회로(197)의 출력 단자(t3)에 연결되는 LED 드라이버(14)는 예를 들면 NMOS LED 드라이버일 수 있다. 다른 실시예에서, 논리회로(197)의 출력 단자(t3)는 오동작 판단부와 연결될 수도 있다.

[0522] 한편 상술한 바와 같이 레벨 시프터(196a, 196b)의 출력단 및 논리회로(197)는 감산기(194), 비교기(195a, 195b) 및 레벨 시프터(196a, 196b)의 입력단보다 낮은 정격전압을 가질 수 있다.

[0523] 따라서 감산기(194), 비교기(195a, 195b) 및 레벨 시프터(196a, 196b)의 입력단에는 V_{dd} 가 공급될 수 있다. 레벨 시프터(196a, 196b)의 출력단 및 논리회로(197)에는 V_{dd} 보다 낮은 공급전압이 공급될 수 있다. 일 예를 들면 감산기(194), 비교기(195a, 195b) 및 레벨 시프터(196a, 196b)의 입력단은 12 V로 구동될 수 있다. 레벨 시프

터(196a, 196b)의 출력단 및 논리회로(197)는 5 V로 구동될 수 있다. 따라서 도 27을 참조하면 감산기(194), 비교기(195a, 195b) 및 레벨 시프터(196a, 196b)의 입력단은 높은 공급전압 영역에 포함되는 것으로 도시하고, 레벨 시프터(196a, 196b)의 출력단 및 논리회로(197)는 낮은 공급전압 영역에 포함되는 것으로 도시하였다. 높은 공급전압 영역과 낮은 공급전압 영역은 실제 물리적인 영역을 나타내는 것이 아니라, 높은 공급전압에 의해 구동되는 구성요소들과 낮은 공급전압에 의해 구동되는 구성요소들을 구분하기 위한 용어이다.

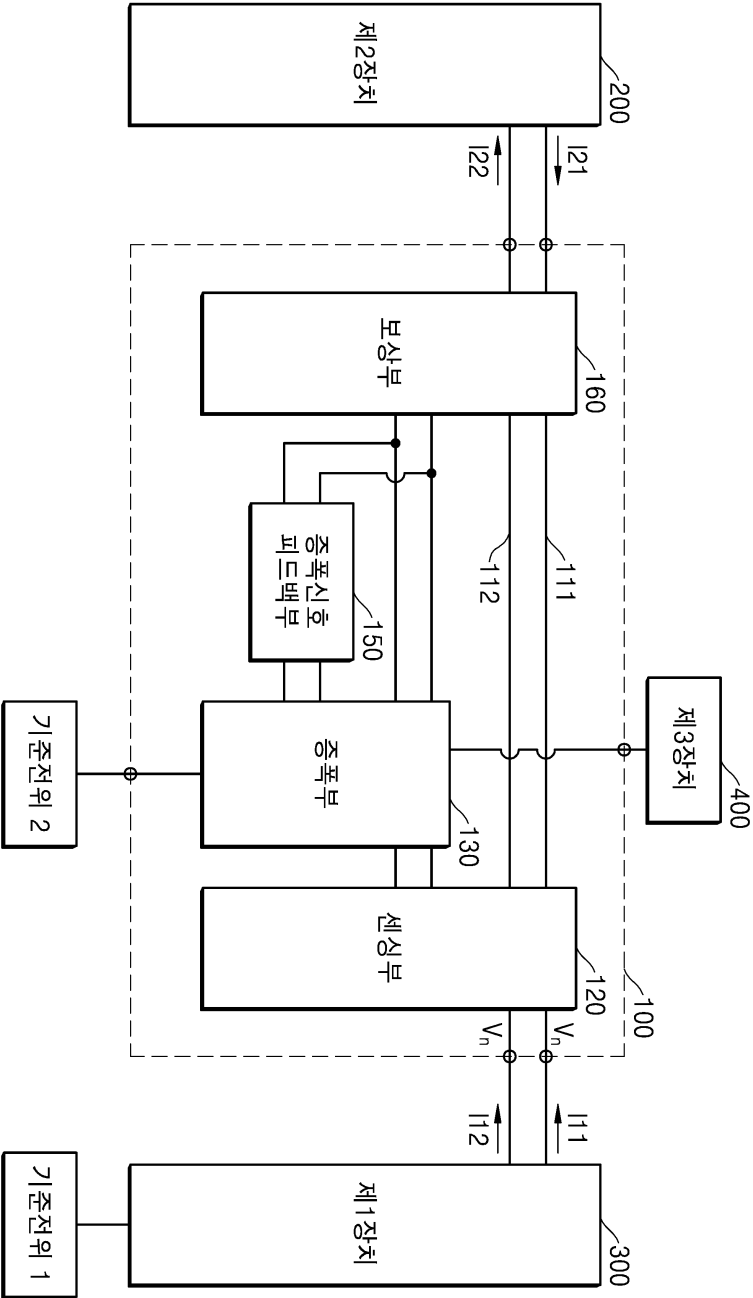
- [0524] 상술한 제2 오동작 감지부(192P)에 대한 설명은 제1 오동작 감지부(191P)에도 적용될 수 있으며, 제1 오동작 감지부(191P)는 감산기(194)가 제1 증폭부(131P)에 포함된 두 노드와 연결되어 상기 두 노드로부터 차동 DC 전압(V_{sub})을 감지하는 것에서만 제2 오동작 감지부(192P)와 차이가 있다.
- [0525] 도 29는 본 발명의 일 실시예에 따른 제2 집적회로부(1321P) 및 제2 오동작 감지부(192P)의 회로도이다.
- [0526] 도 29를 도 24와 함께 참조하면, 제2 증폭부의 제2 집적회로부(1321P)는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{nnp} , R_{pnp} , R_e 를 포함할 수 있다. 제2 오동작 감지부(192P)는 감산기(194), 제1, 제2 비교기(195a, 195b), 제1, 제2 레벨 시프터(196a, 196b) 및 논리회로(197)를 포함할 수 있다. 일 실시예에서, 제2 오동작 감지부(192P)는 논리회로(197)의 출력단에 LED 드라이버(14)를 더 포함할 수 있다. 다른 실시예에서, 제2 오동작 감지부(192P)는 논리회로(197)의 출력단에 오동작 판단부가 연결될 수도 있다.
- [0527] 제2 오동작 감지부(192P)가 제2 집적회로부(1321P)를 포함하는 제2 증폭부(132P)의 동작에 영향을 주면 안되므로, 제2 오동작 감지부(192P)의 감산기(194)는 높은 입력 임피던스를 가질 수 있다.
- [0528] 제2 오동작 감지부(192P)는 항상 동작할 필요 없이, 오동작의 검사가 필요할 때만 동작시키면 된다. 따라서 불필요한 전력소모를 줄이기 위해, 스위치(16)를 구비하여, 제2 오동작 감지부(192P)만 선택적으로 턴오프 시킬 수 있다.
- [0529] 스위치(16)는 IC 칩(500P)의 외부에 존재할 수 있다. IC 칩(500P)은 스위치(16)의 상태에 기초하여 제2 오동작 감지부(192P)에 전원을 선택적으로 공급하기 위한 별도의 단자(t8)를 더 구비할 수 있다. 스위치(16)는 제3 장치(400)와 상기 단자(t8) 사이에 연결될 수 있다.
- [0530] 한편, 제2 오동작 감지부(192P)는 높은 공급전압에 의해 구동되는 구성요소들과 낮은 공급전압에 의해 구동되는 구성요소들을 포함할 수 있다. 예를 들어 감산기(194), 비교기(195a, 195b) 및 레벨 시프터(196a, 196b)의 입력단은 높은 공급전압(V_{dd})에 의해 구동될 수 있다. 레벨 시프터(196a, 196b)의 출력단 및 논리회로(197)는 전압분배회로(17)로 인하여 상기 공급전압(V_{dd})보다 낮은 전압으로 구동될 수 있다.
- [0531] 일 실시예에서, 제2 집적회로부(1321P) 및 제2 오동작 감지부(192P)는 물리적으로 하나의 IC 칩(502P)에 집적될 수 있다. 예를 들면, IC 칩(502P)은 제3 장치(400)와 연결되기 위한 단자(t1), 제2 기준전위와 연결되기 위한 단자(t2), 제2 오동작 감지부(192P)의 출력 단자(t3), 제2 비집적회로부(1322P)와 연결되기 위한 단자들(예: t4, t5, t6, t7) 및 제2 오동작 감지부(192P)의 구동을 온오프할 수 있는 단자(t8)를 포함할 수 있다.
- [0532] 한편 도 29에서는 제1, 제2 트랜지스터(11, 12)의 이미터 노드가 감산기(194)의 입력단에 연결되는 실시예를 도시하였지만, 다른 실시예에 따르면 제1, 제2 트랜지스터(11, 12)의 베이스 노드가 감산기(194)의 입력단에 연결될 수도 있다.
- [0533] 상술한 스위치(16) 및 전압분배회로(17)를 포함하는 제2 오동작 감지부(192P)에 대한 설명은 제1 오동작 감지부(191P)에도 적용 가능하다.
- [0534] 오동작 감지부(190P)는 오동작 판단부(193P)를 더 포함할 수 있다. 오동작 판단부(193P)는 제1 오동작 감지부(191P)에 포함된 논리회로의 출력단 및 제2 오동작 감지부(192P)에 포함된 논리회로의 출력단과 연결될 수 있다.
- [0535] 일 실시예에서, 오동작 판단부(193P)는 도 28에 도시된 논리회로(197)를 포함할 수 있다. 제1 오동작 감지부(191P)의 출력 신호(X) 및 제2 오동작 감지부(192P)의 출력 신호(Y)는 오동작 판단부(193P)의 논리회로에 입력될 수 있다. 오동작 판단부(193P)의 논리회로는 상기 출력 신호(X) 및 출력 신호(Y)에 기초하여, 증폭부(130P)의 동작 상태가 정상인지 여부를 나타내는 제6 신호(Z)를 출력할 수 있다. 제6 신호는 0 또는 1 중 하나인 디지털 신호일 수 있다. 예를 들어 제6 신호가 0을 나타내면 증폭부(130P)가 정상 상태이고, 제6 신호가 1을 나타내면 증폭부(130P)가 고장 상태일 수 있다. 물론 그 반대의 경우도 가능하다.

- [0536] 오동작 판단부(193P)는 출력 신호(X) 및 출력 신호(Y)가 모두 정상 상태에 해당하는 신호인 경우 증폭부(130P)의 동작 상태가 정상 동작 한다고 판단할 수 있다. 즉, 오동작 판단부(193P)는 제1 증폭부(131P) 및 제2 증폭부(132P)의 동작 상태가 모두 정상인 경우에 한하여 증폭부(130P)의 동작 상태가 정상임을 나타내는 신호를 출력할 수 있다. 오동작 감지부(190P)는 오동작 판단부(193P)를 포함하여 제1 증폭부(131P) 및 제2 증폭부(132P)의 각 동작 상태로부터 증폭부(130P)의 오동작을 최종판단할 수 있으며, 증폭부(130P)의 정상 또는 고장 상태를 나타내는 신호를 출력할 수 있다.
- [0537] 도 30은 본 발명의 또 다른 일 실시예에 따른 능동형 전압 보상 장치(100P-2)의 구성을 개략적으로 도시한다. 이하에서는 도 1 내지 도 29를 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0538] 도 30을 참조하면 능동형 전압 보상 장치(100P-2)는 제1 장치(300)와 연결되는 대전류 경로(111, 112, 113) 각각에 공통 모드로 입력되는 노이즈 전압을 능동적으로 보상할 수 있다.
- [0539] 이를 위해 본 발명의 다른 일 실시예에 따른 능동형 전압 보상 장치(100P-2)는 세 개의 대전류 경로(111, 112, 113), 센싱 변압기(120P-2), 증폭부(130P), 증폭 신호 피드백부(150P), 보상 변압기(160P-2) 및 오동작 감지부(190P)를 포함할 수 있다.
- [0540] 전술한 실시예에 따른 능동형 전압 보상 장치(100P)와 대비하여 살펴보면, 도 30에 도시된 실시예에 따른 능동형 전압 보상 장치(100P-2)는 세 개의 대전류 경로(111, 112, 113)를 포함하고, 이에 따라 센싱 변압기(120P-2) 및 보상 변압기(160P-2)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전압 보상 장치(100P)에 대해 설명한다.
- [0541] 능동형 전압 보상 장치(100P-2)는 서로 구분되는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)를 포함할 수 있다. 일 실시예에 따르면, 상기 제1 대전류 경로(111)는 R상, 상기 제2 대전류 경로(112)는 S상, 상기 제3 대전류 경로(113)는 T상의 전력선일 수 있다. 노이즈 전압 V_n 및 제1 전류(I11, I12, I13)는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 공통 모드로 입력될 수 있다.
- [0542] 센싱 변압기(120P-2)의 1차 측(121P-2)은 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각에 배치되어 2차 측(122P-2)에 유도 전압을 생성할 수 있다. 세 개의 대전류 경로(111, 112, 113) 상의 제1 전류(I11, I12, I13)에 의해 센싱 변압기(120P-2)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0543] 능동형 전압 보상 장치(100P-2)에서 증폭부(130P)는 도 26에 도시된 증폭부(130P-1)로 구현될 수 있다.
- [0544] 한편 보상 변압기(160P-2)의 2차 측(162P-2)은 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 배치될 수 있다. 보상 변압기(160P-2)는 제2 증폭부(132P)에서 출력된 1차 측(161P-2) 전압(V_1)에 기초하여, 2차 측(162P-2)인 세 개의 대전류 경로(111, 112, 113) 각각에 직렬로 보상 전압을 생성할 수 있다.
- [0545] 이와 같은 실시예에 따른 능동형 전압 보상 장치(100P-2)는 3상 3선의 전력 시스템의 전력선 상의 공통 모드 노이즈에 대한 전압 보상을 수행할 수 있다.
- [0546] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전압 보상 장치는 3상 4선에도 적용될 수 있도록 변형될 수 있음은 물론이다.
- [0547] 능동형 전압 보상 장치(100)는 증폭부의 집적회로부와 오동작 감지부를 하나의 IC 칩에 집적화할 수 있으며, 능동형 전압 보상 장치의 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다. 뿐만 아니라, IC 칩을 포함하는 능동형 전압 보상 장치를 독립된 모듈로 제작하여 상용화할 수도 있다. 이러한 능동형 전압 보상 장치는 주변 전기 시스템의 특성에 무관하게 독립적인 모듈로써 오동작을 검출할 수 있다.
- [0548] 본 발명에서 설명하는 특정 실행들은 일 실시 예들로서, 어떠한 방법으로도 본 발명의 범위를 한정하는 것은 아니다. 명세서의 간결함을 위하여, 종래 전자적인 구성들, 제어 시스템들, 소프트웨어, 상기 시스템들의 다른 기능적인 측면들의 기재는 생략될 수 있다. 또한, 도면에 도시된 구성 요소들 간의 선들의 연결 또는 연결 부재들은 기능적인 연결 및/또는 물리적 또는 회로적 연결들을 예시적으로 나타낸 것으로서, 실제 장치에서는 대체 가능하거나 추가의 다양한 기능적인 연결, 물리적인 연결, 또는 회로 연결들로서 나타내어질 수 있다.
- [0549] 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 또는 이로부터 등가적으로 변경된 모든 범위는 본 발명의 사상의 범주에 속한다고 할 것

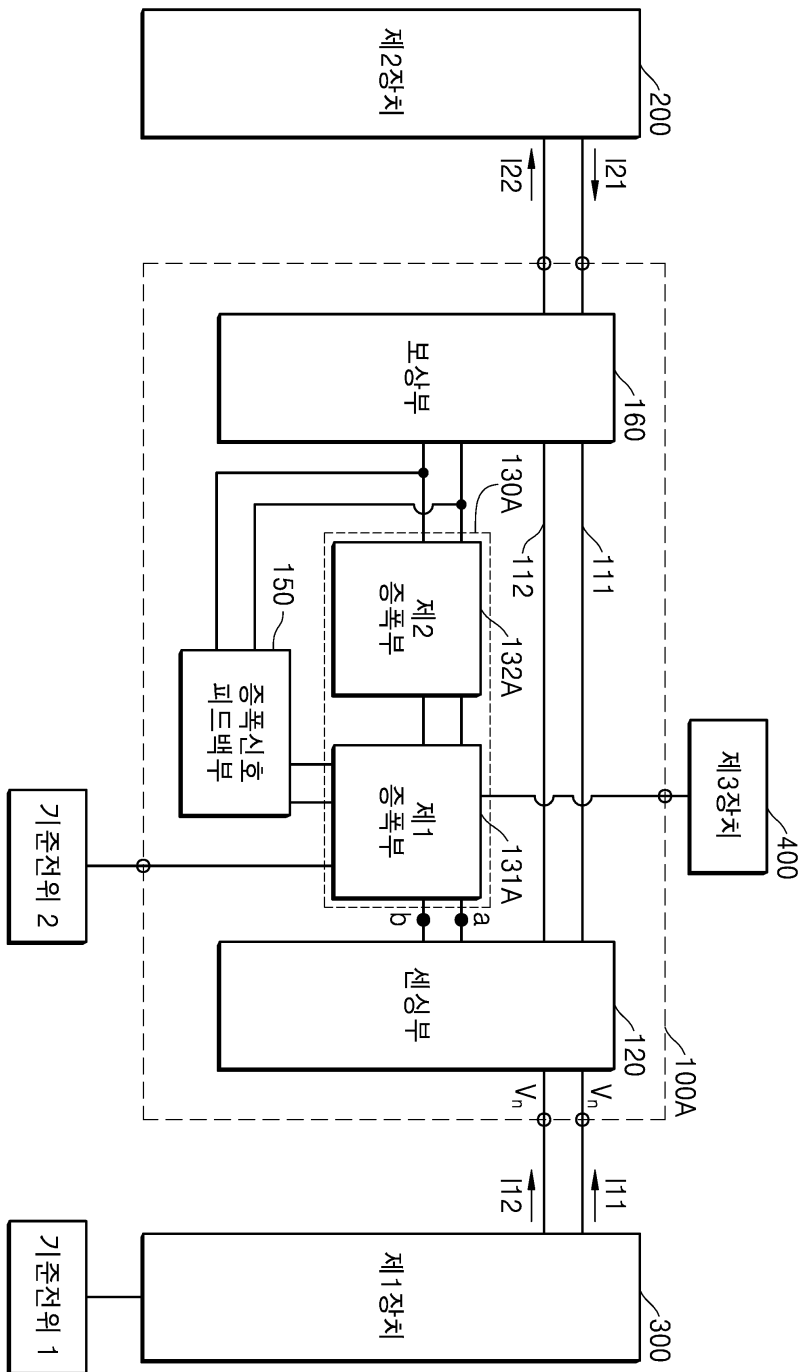
이다.

도면

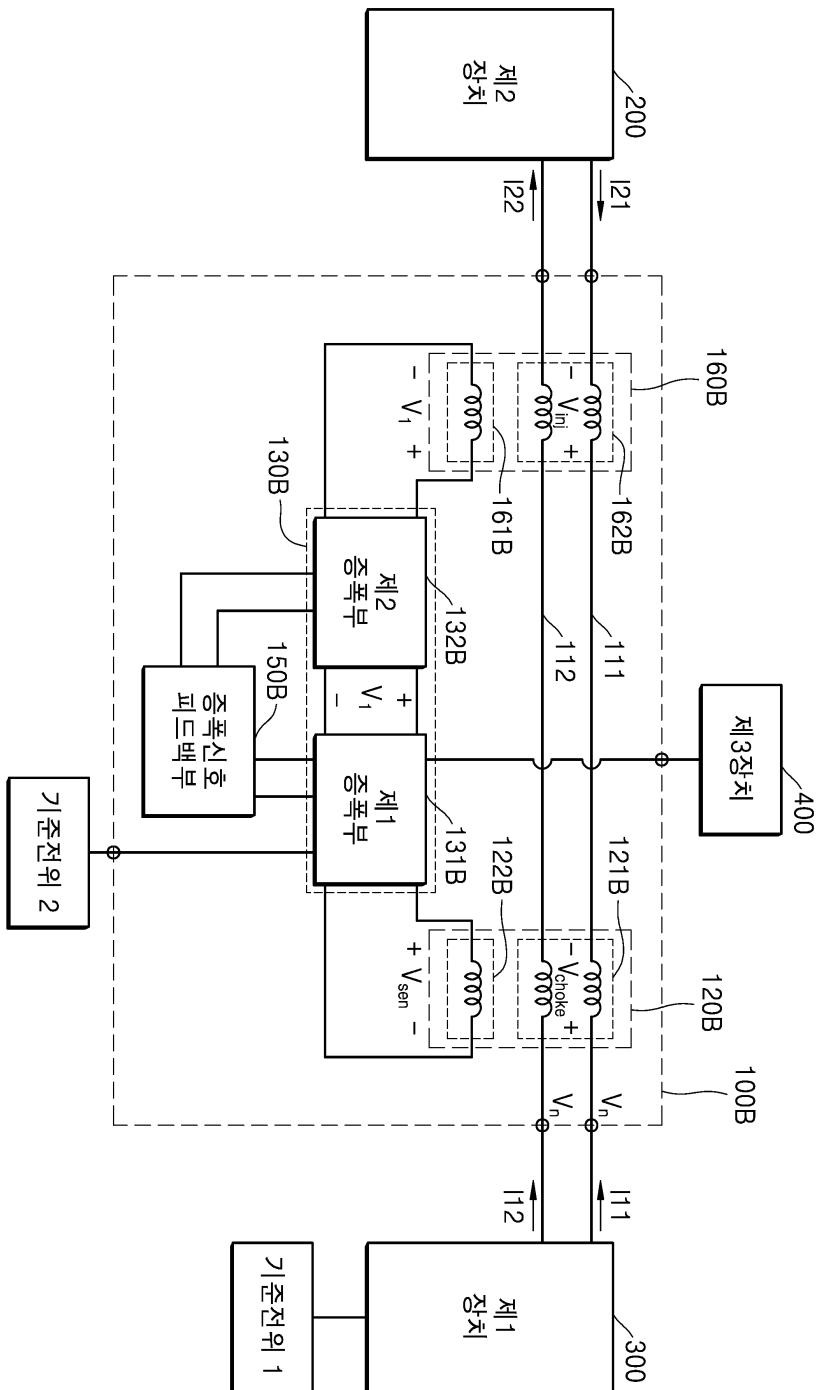
도면1



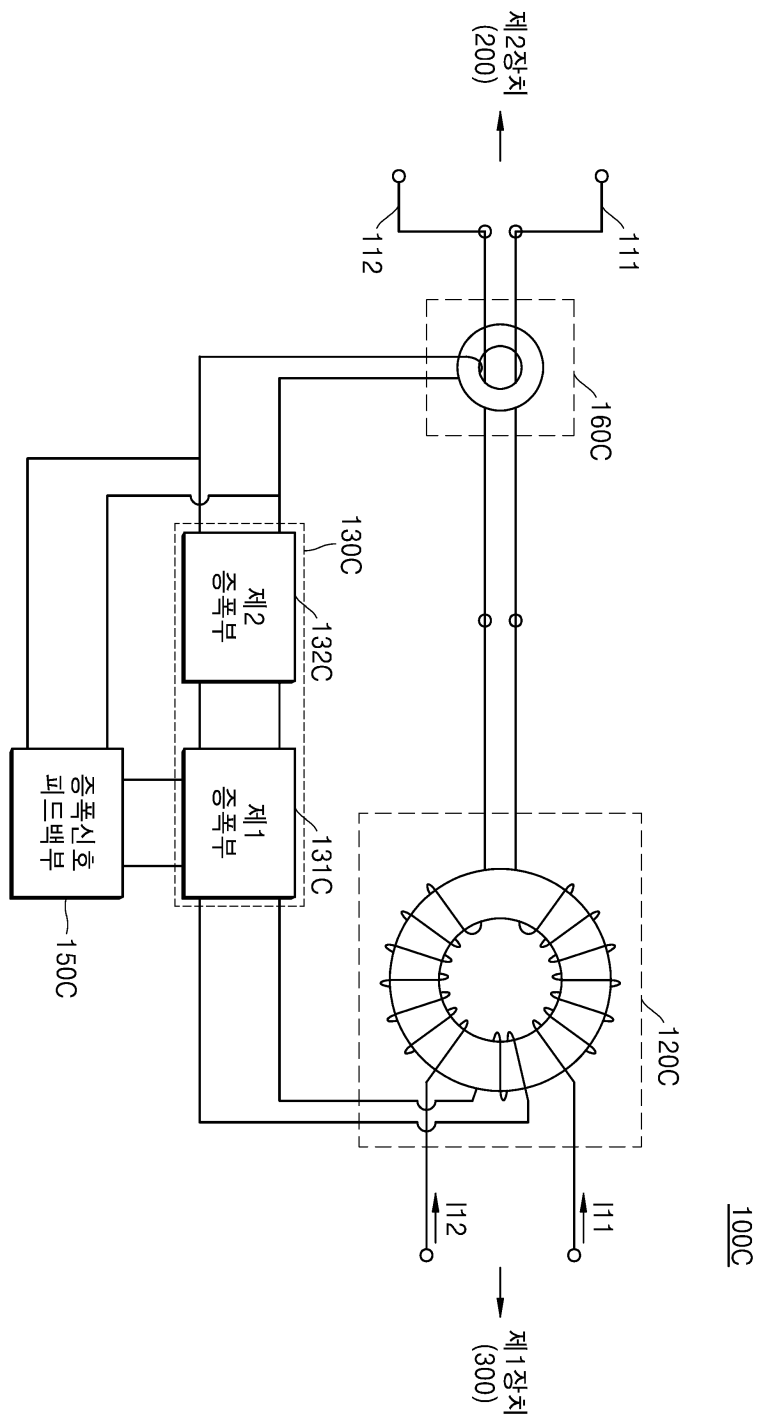
도면2



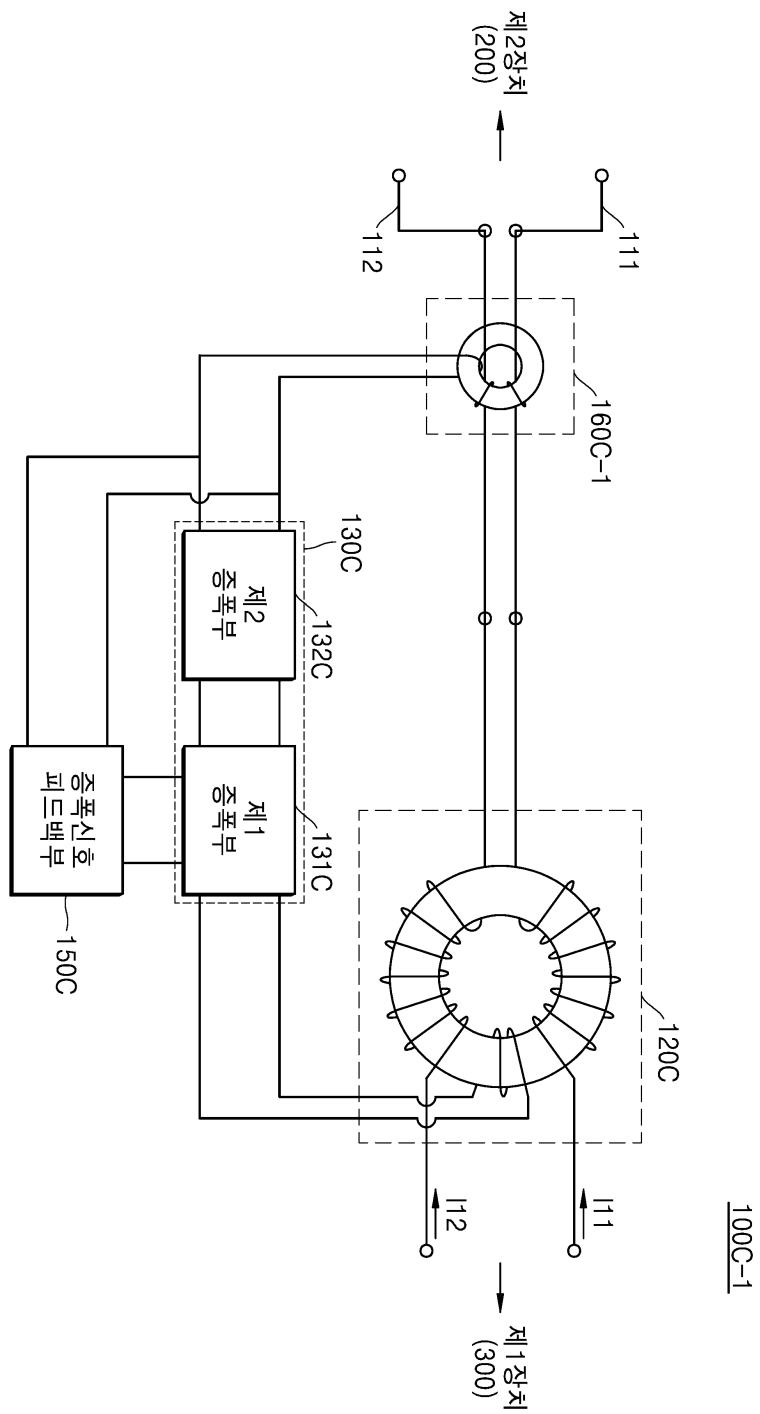
도면3



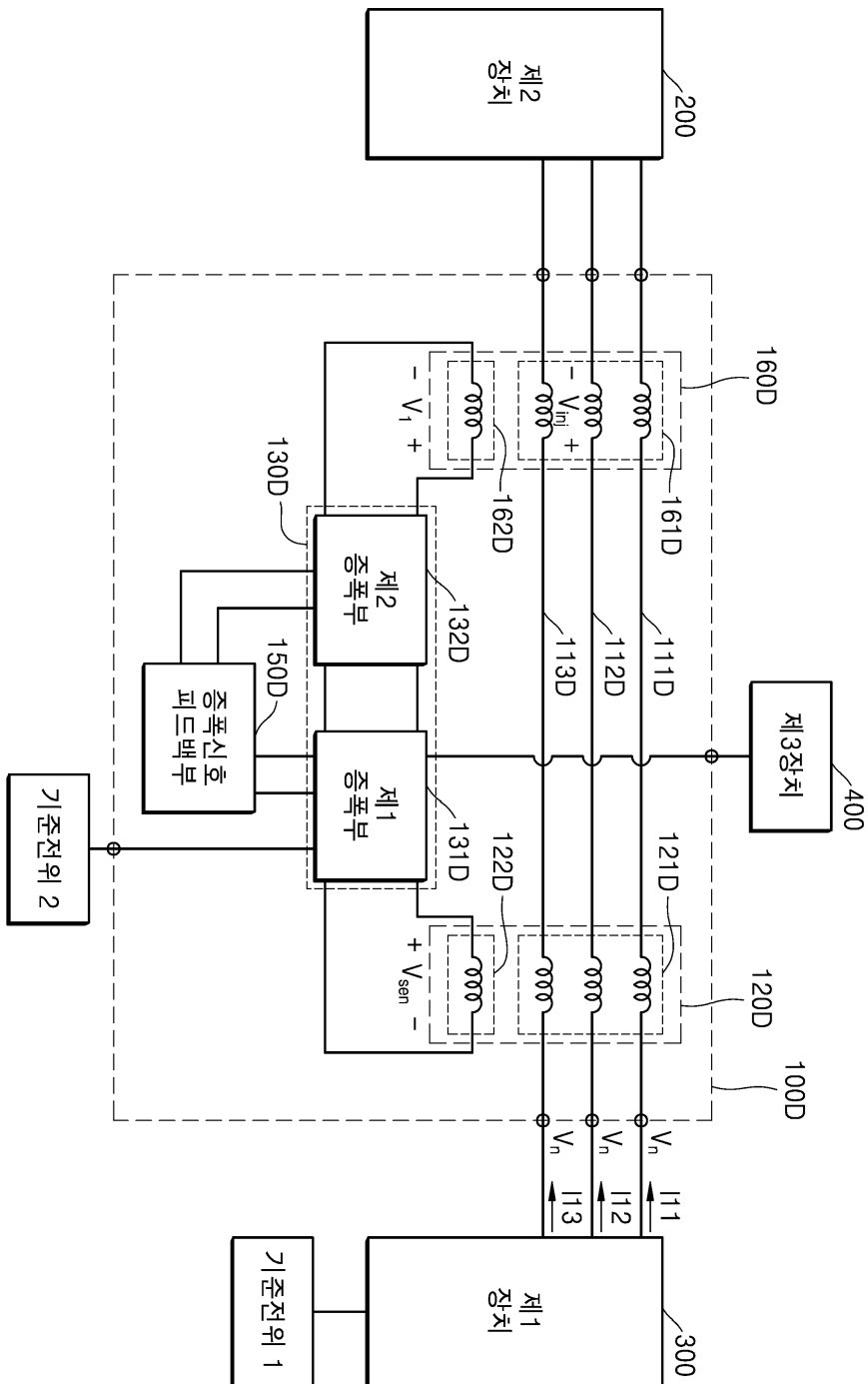
도면4



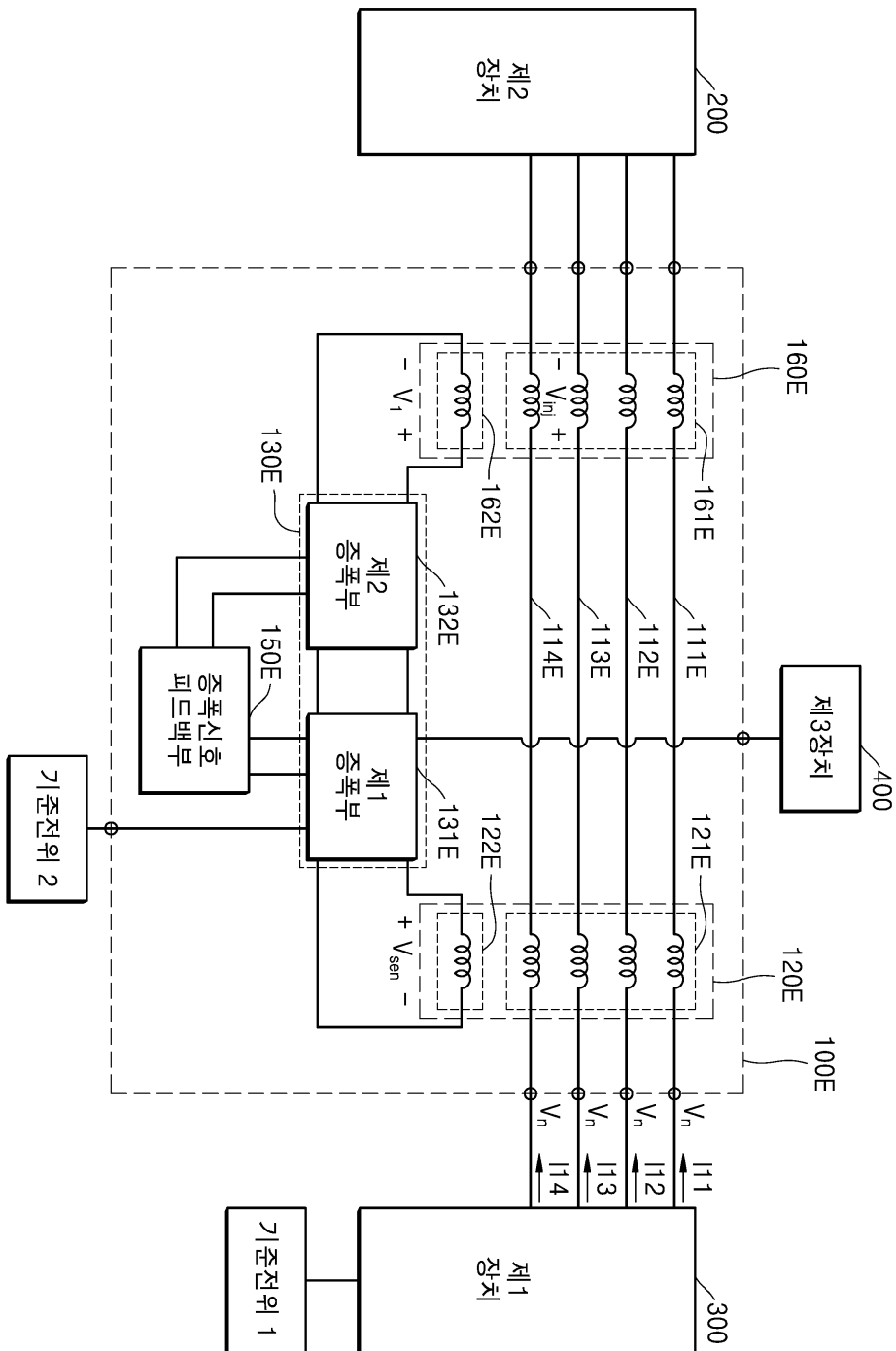
도면5



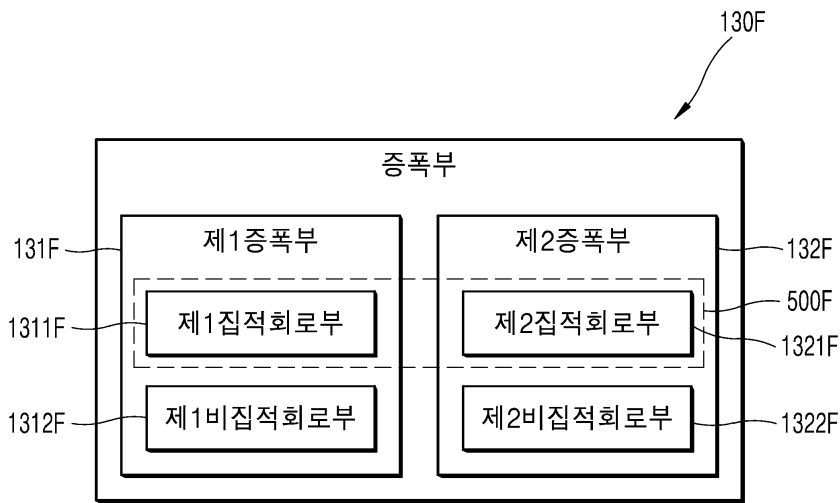
도면6



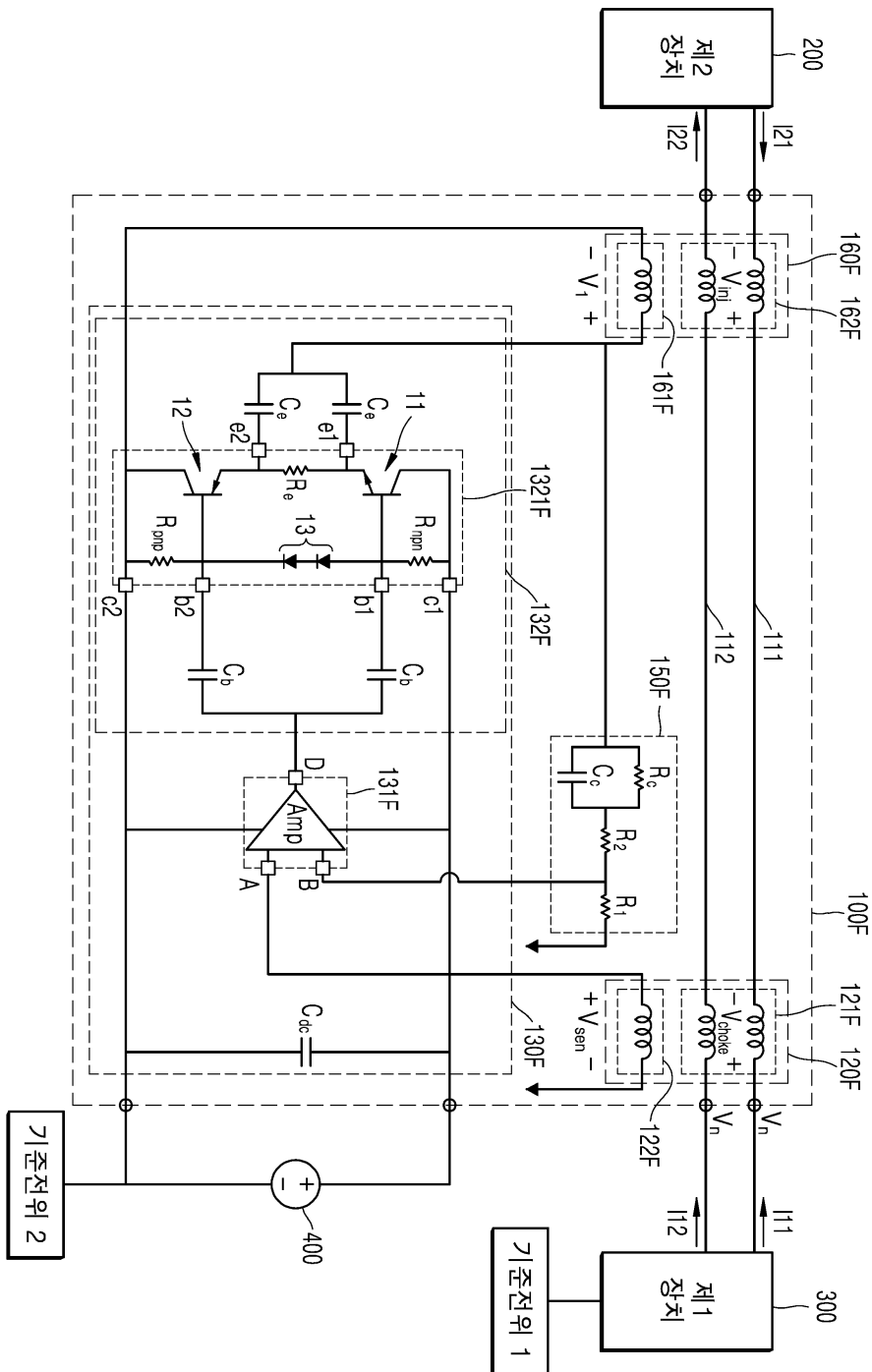
도면7



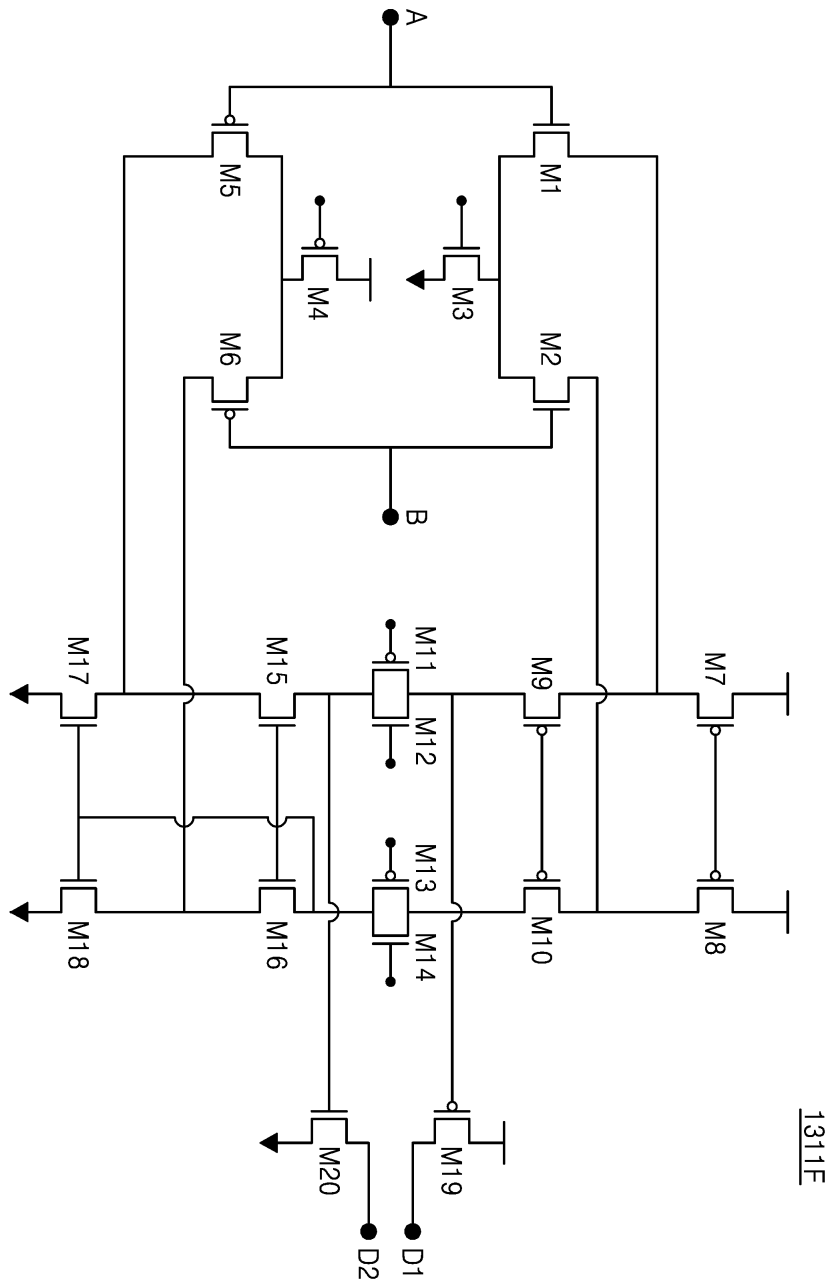
도면8



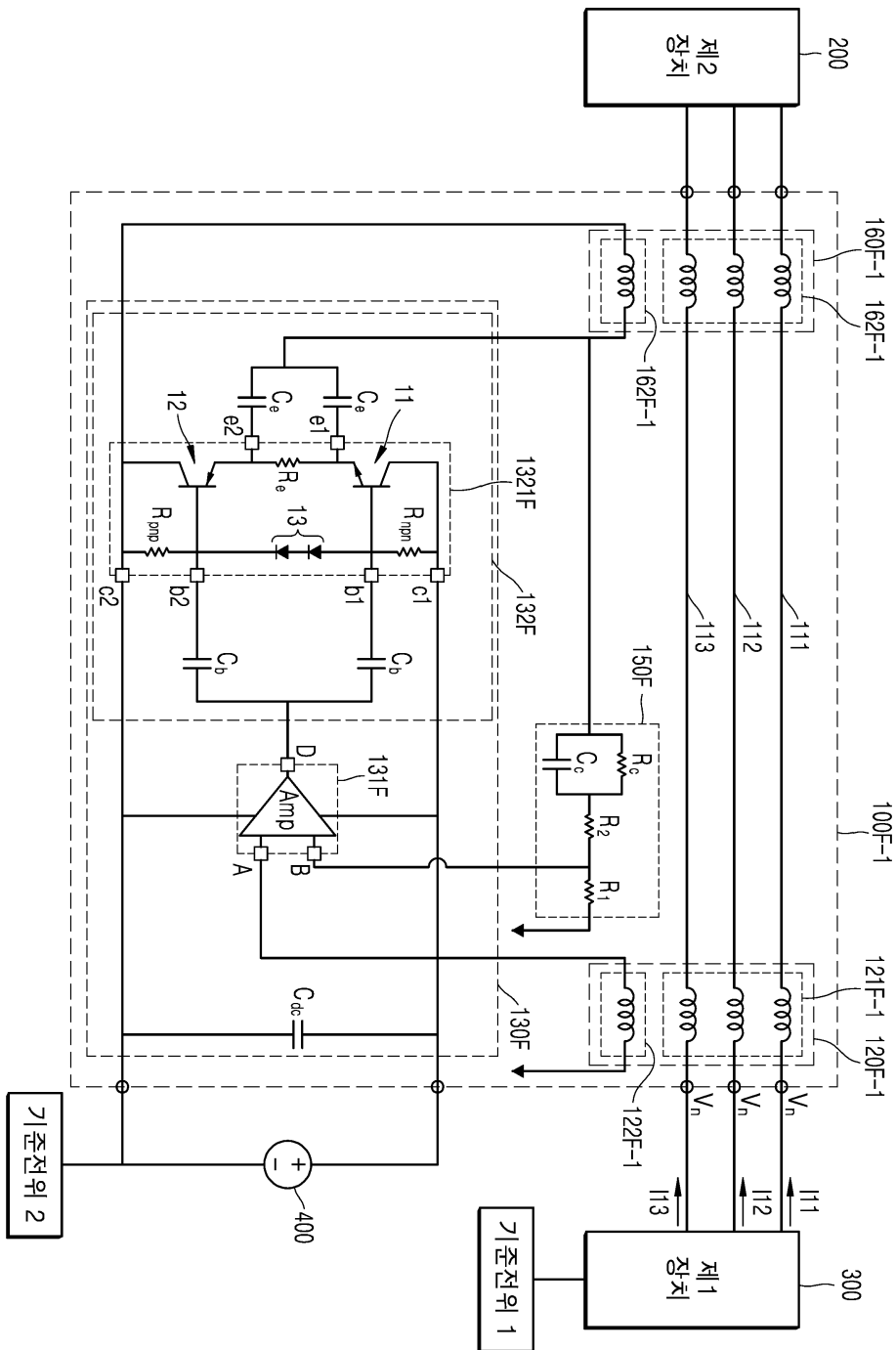
도면9



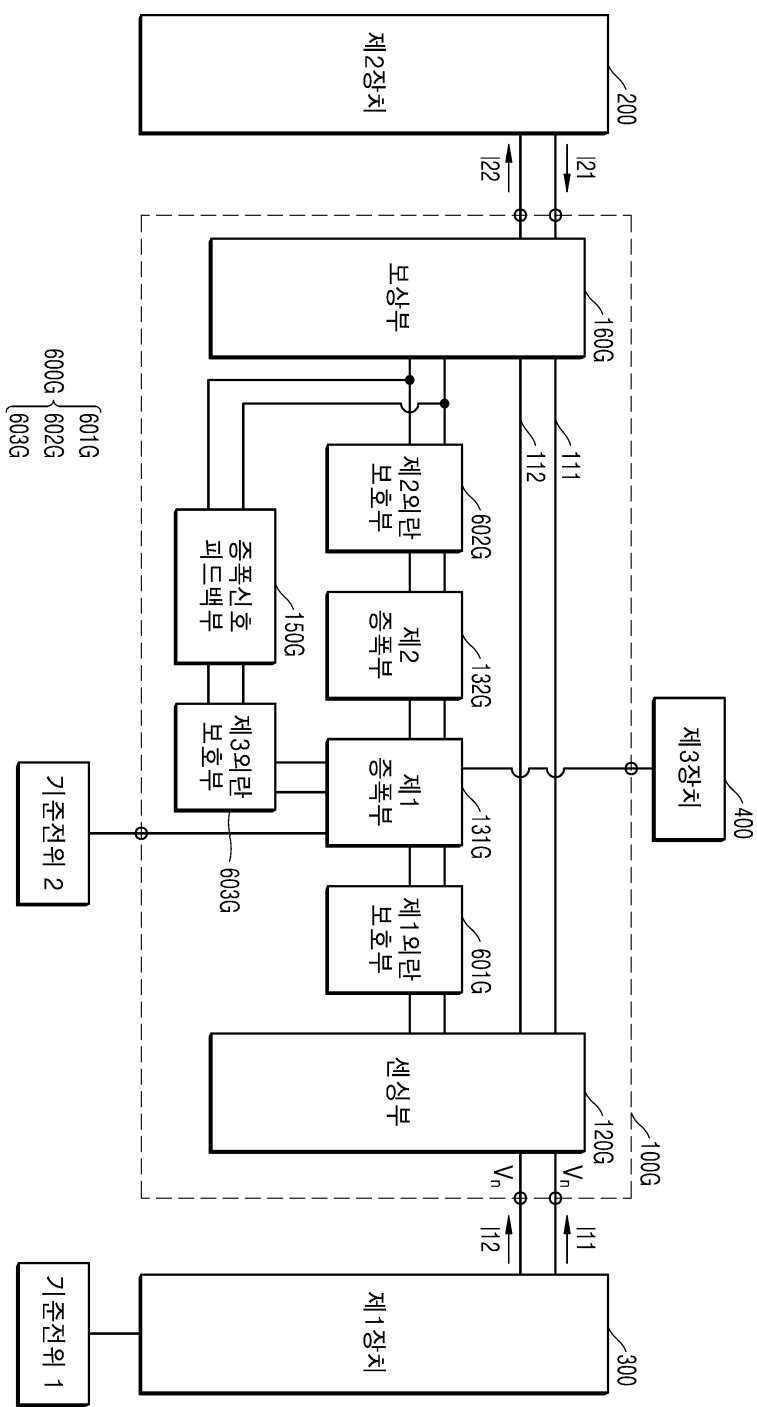
도면10



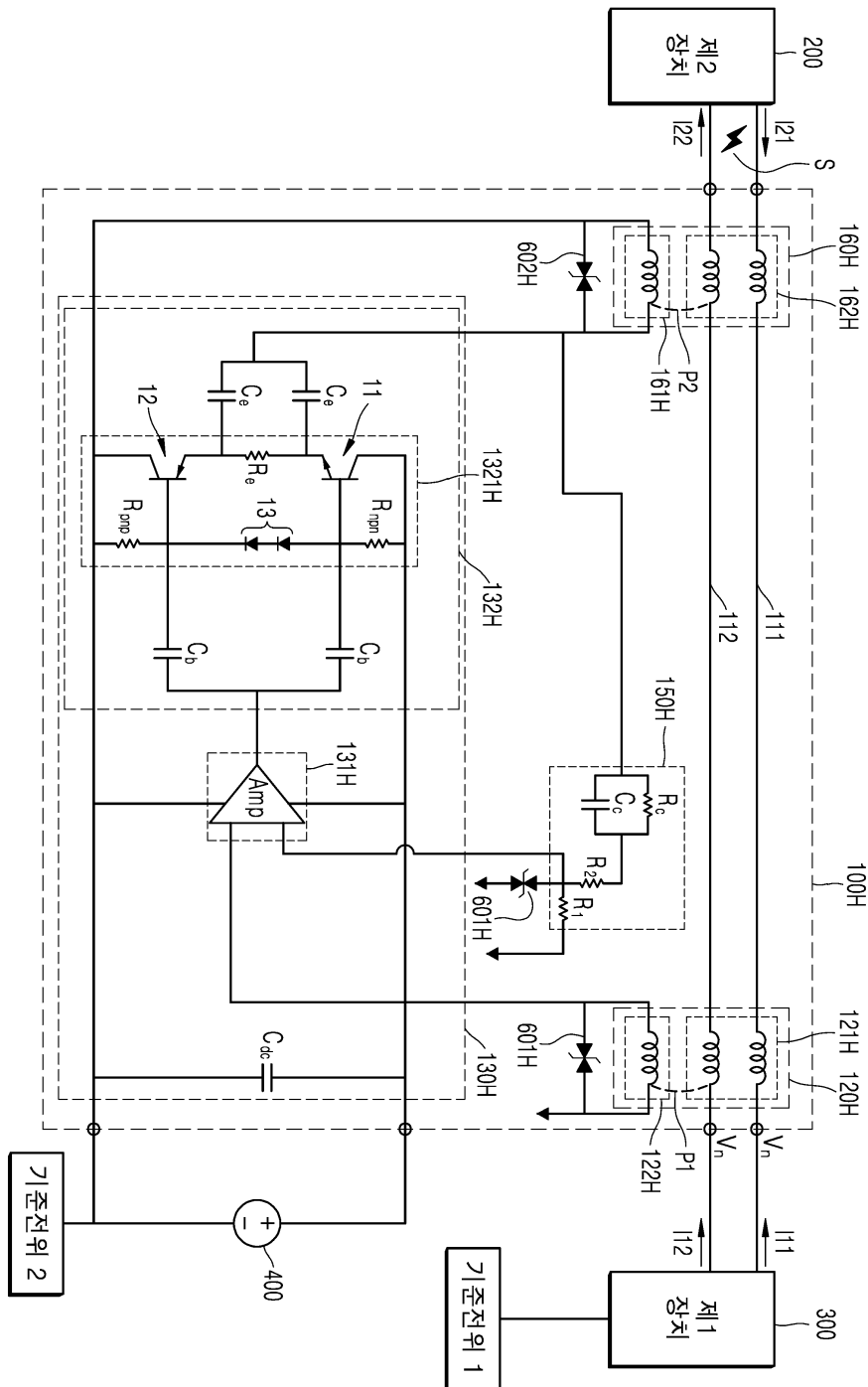
도면11



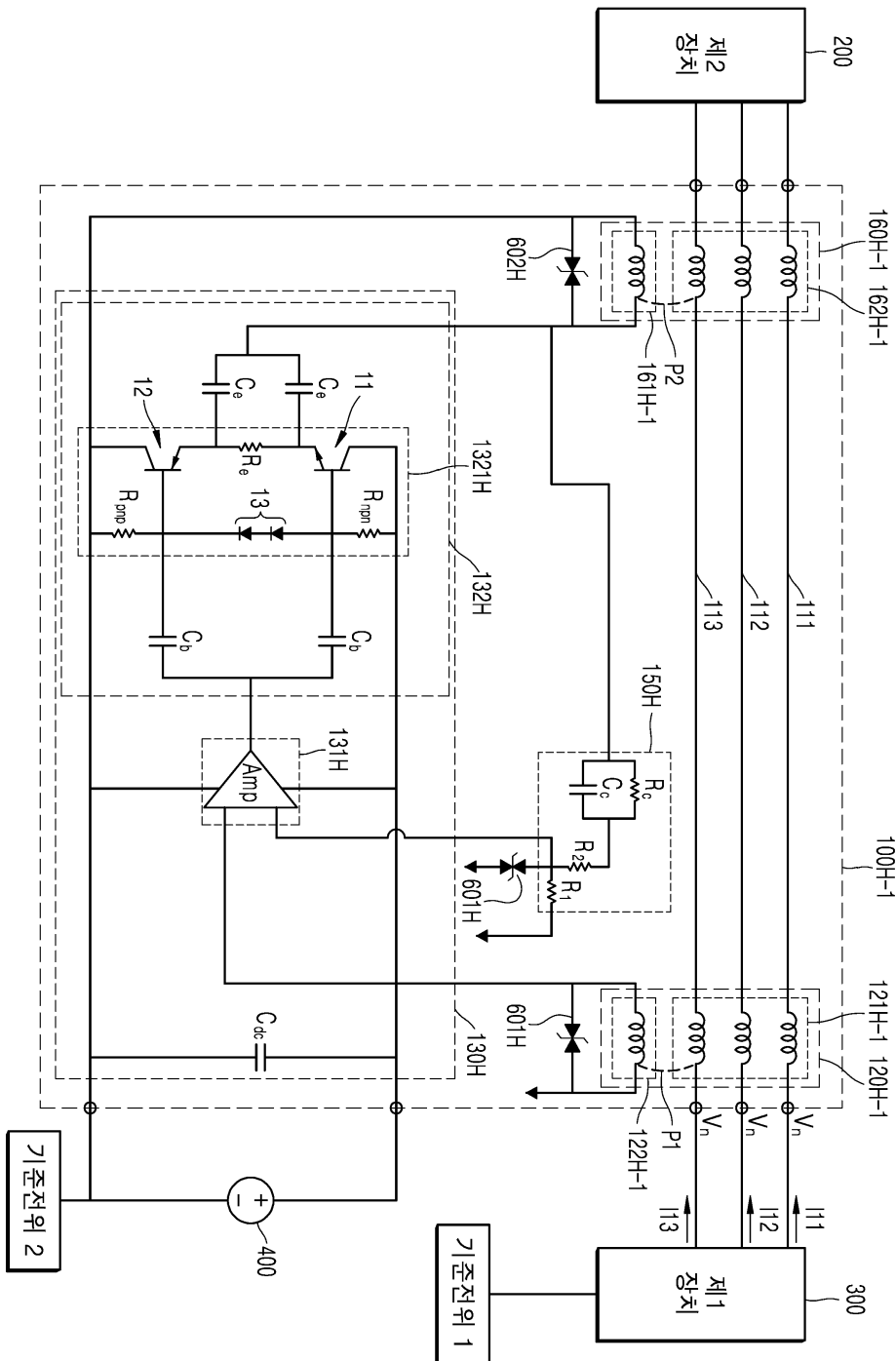
도면12



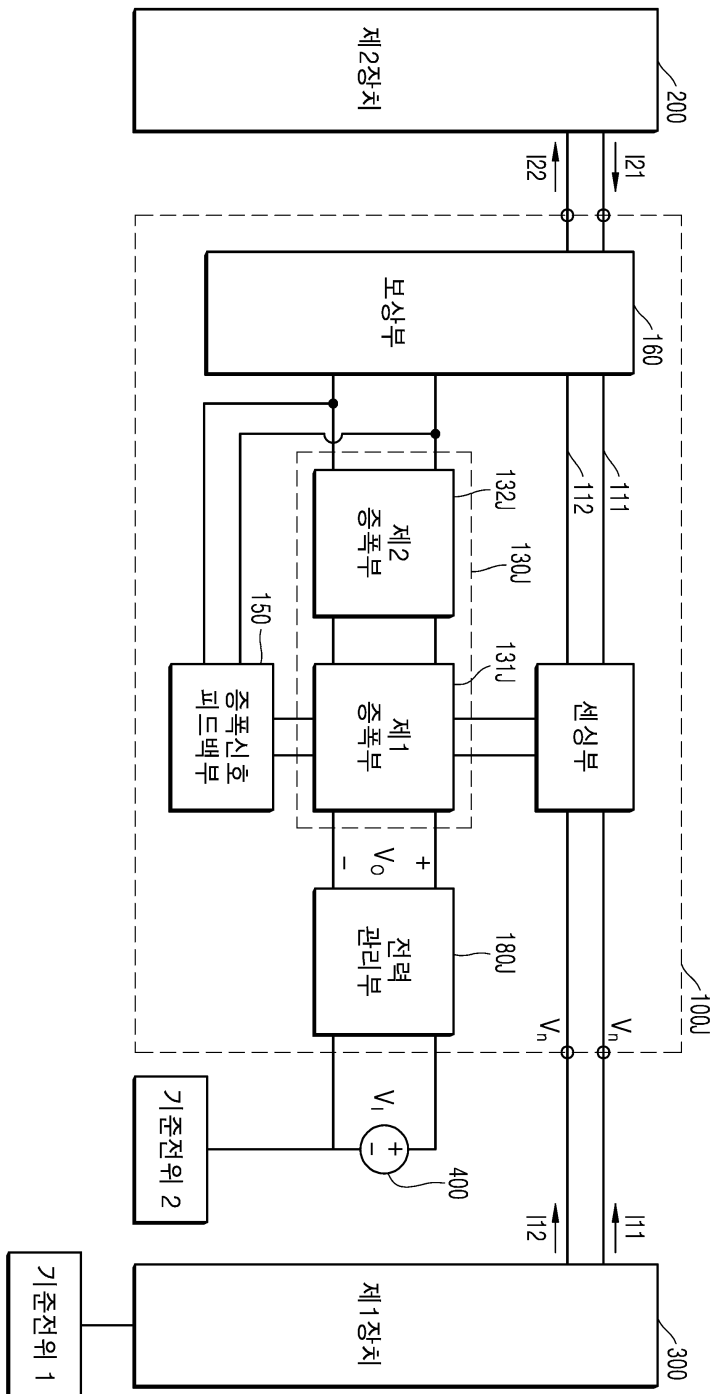
도면 13



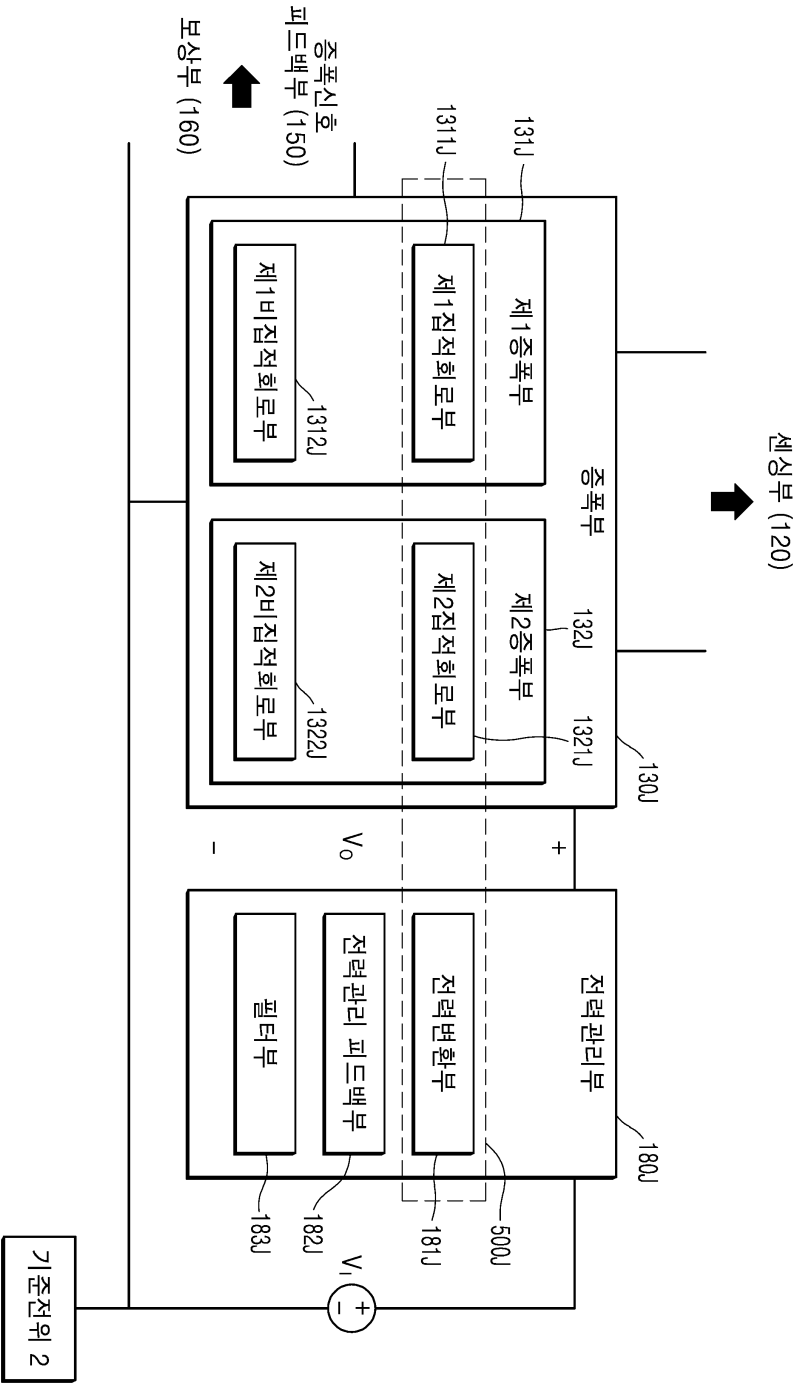
도면14



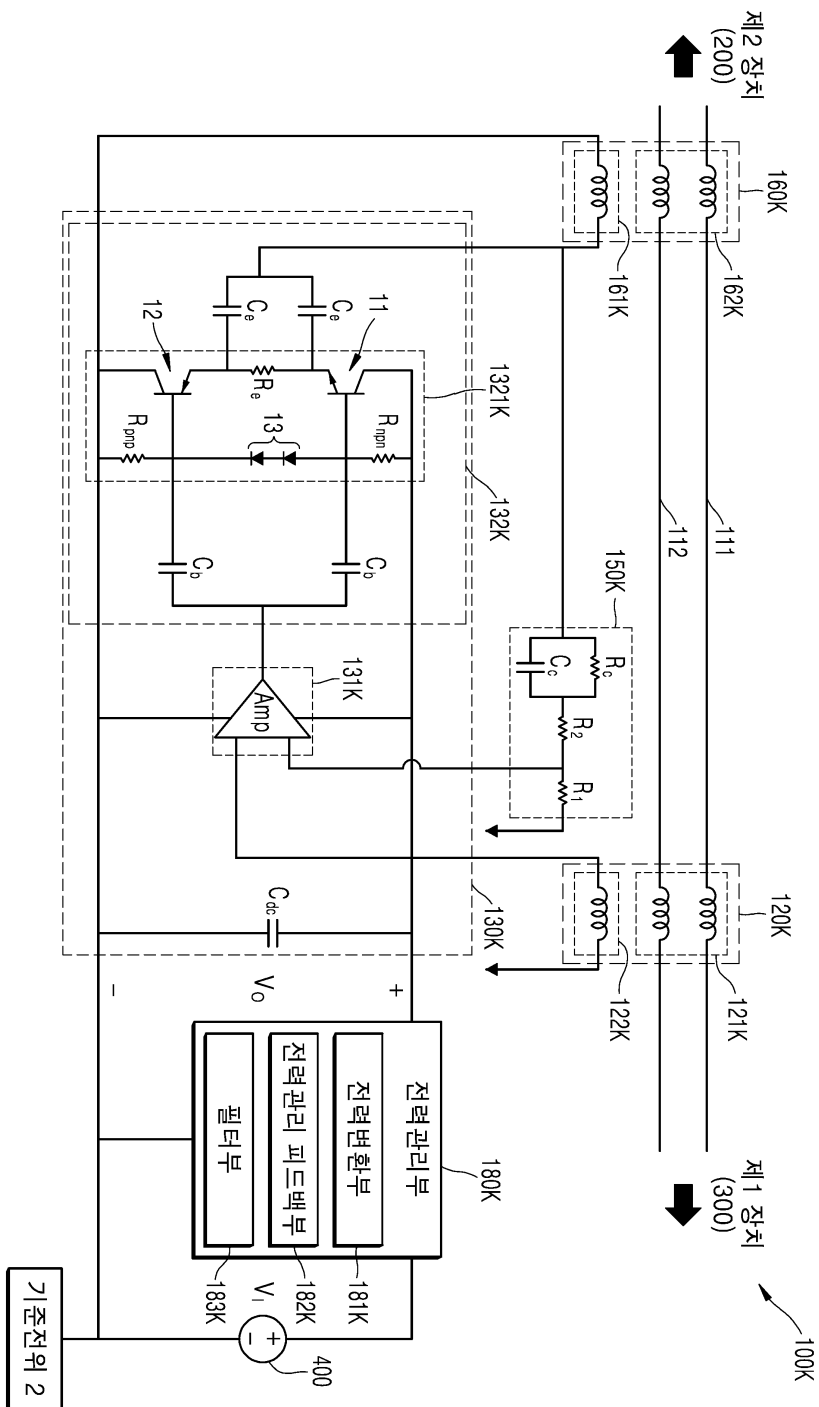
도면15



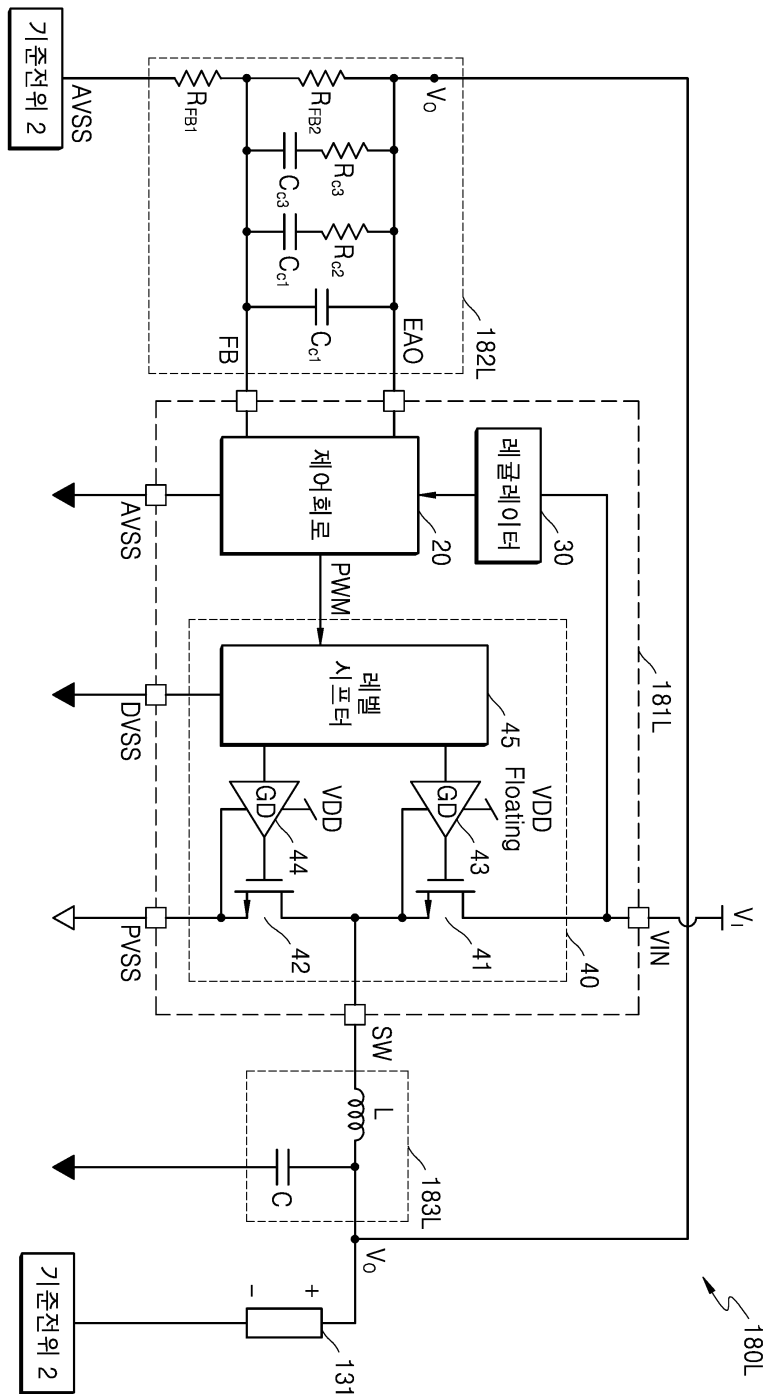
도면16



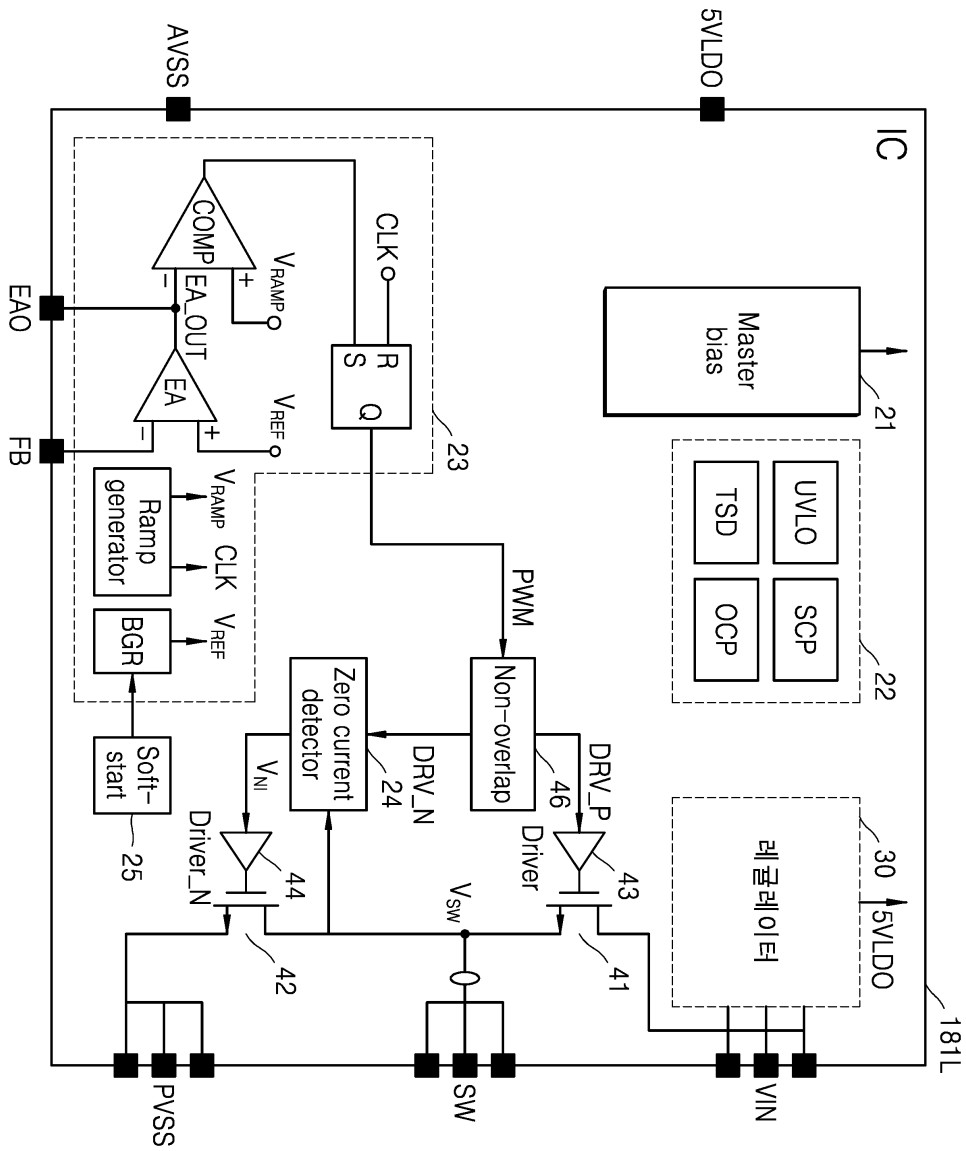
도면17



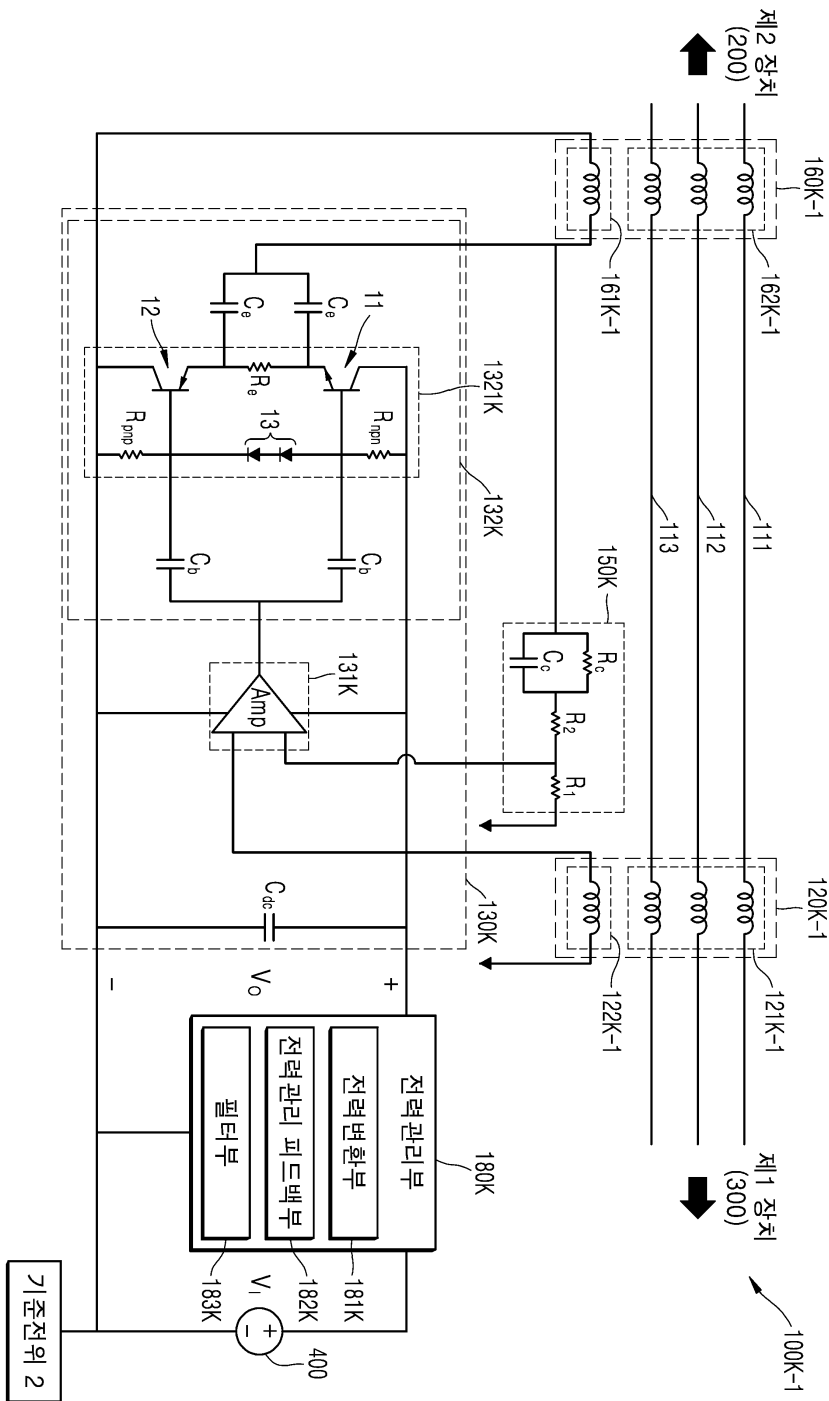
도면 18



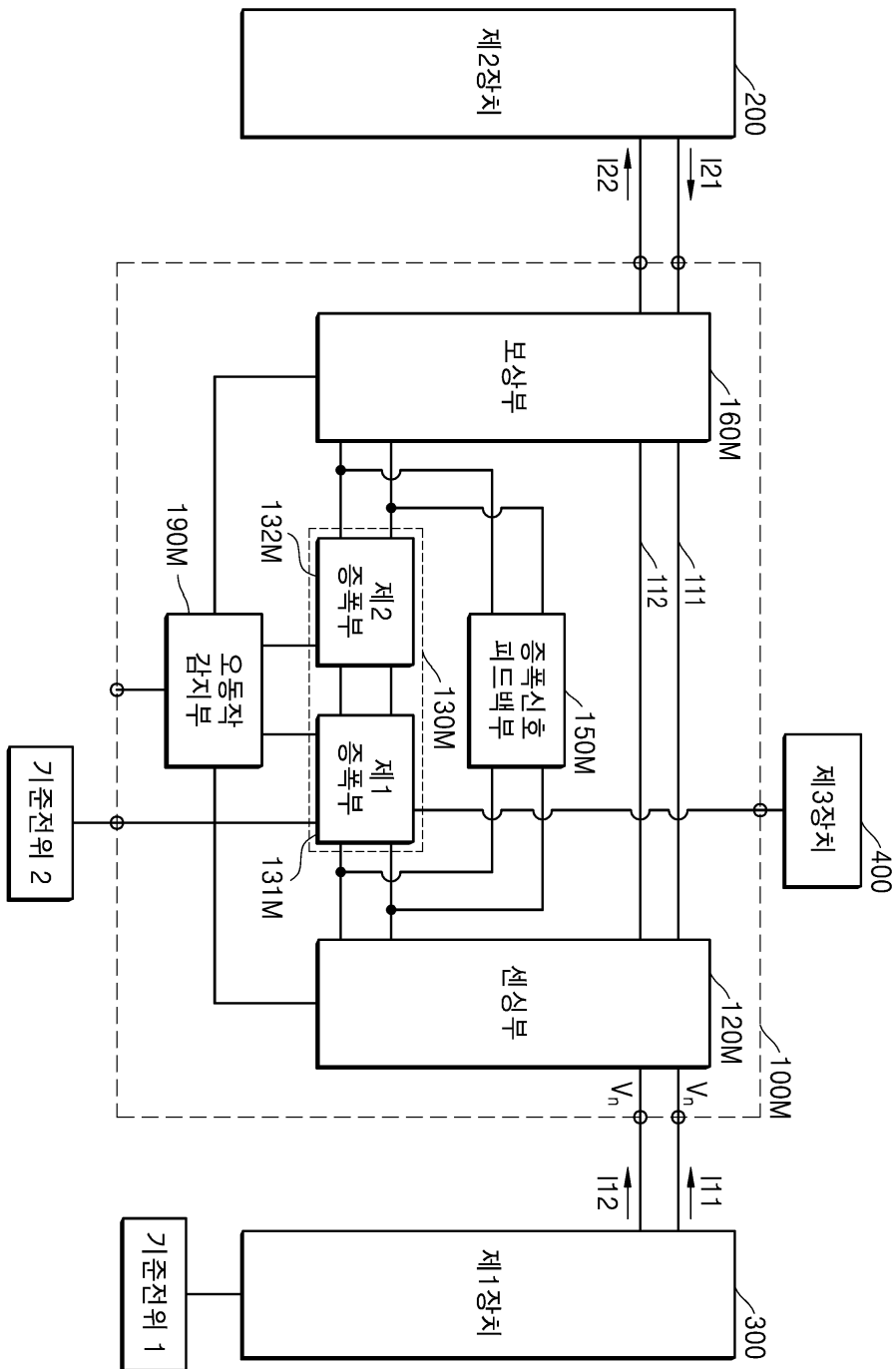
도면19



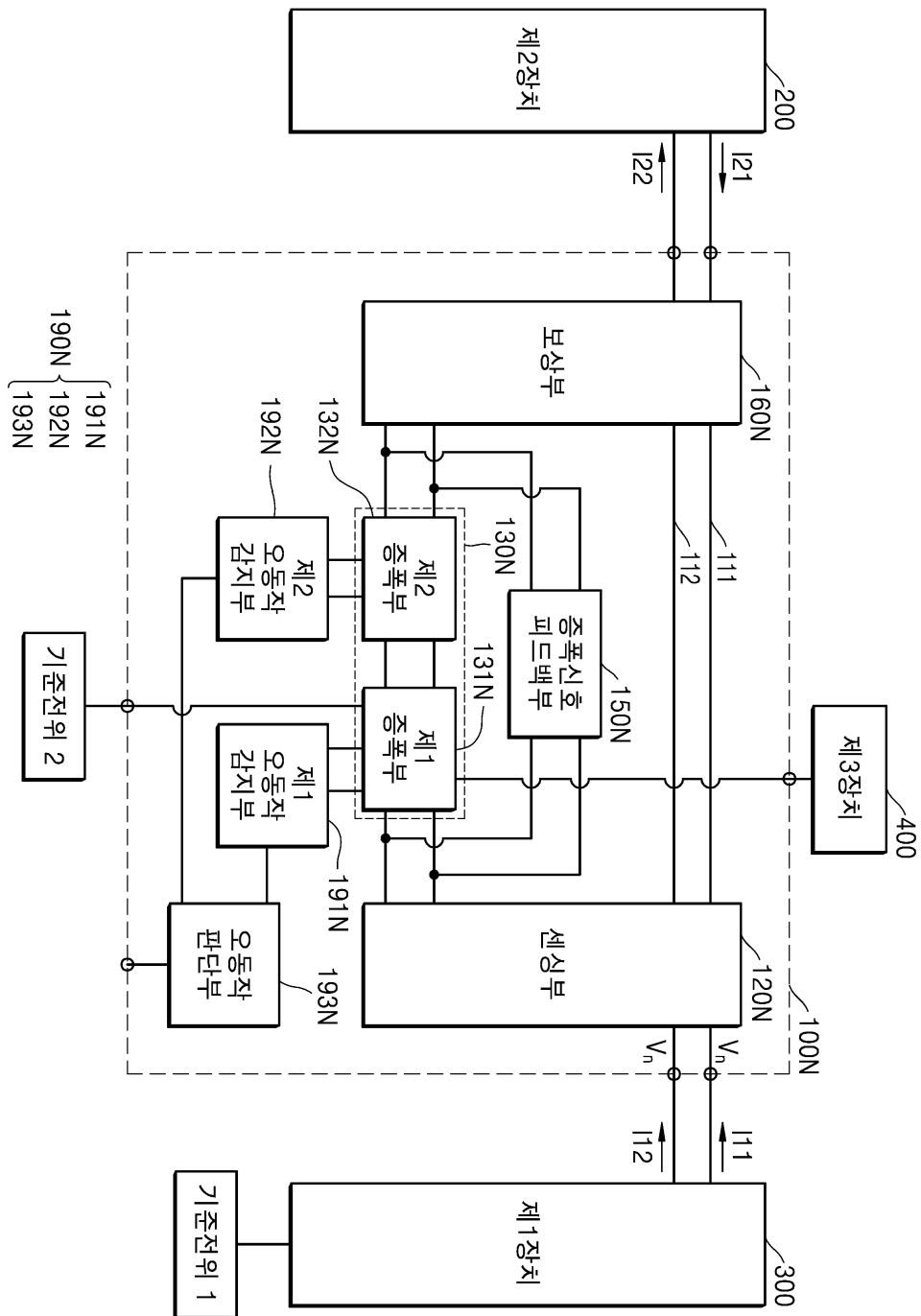
도면20



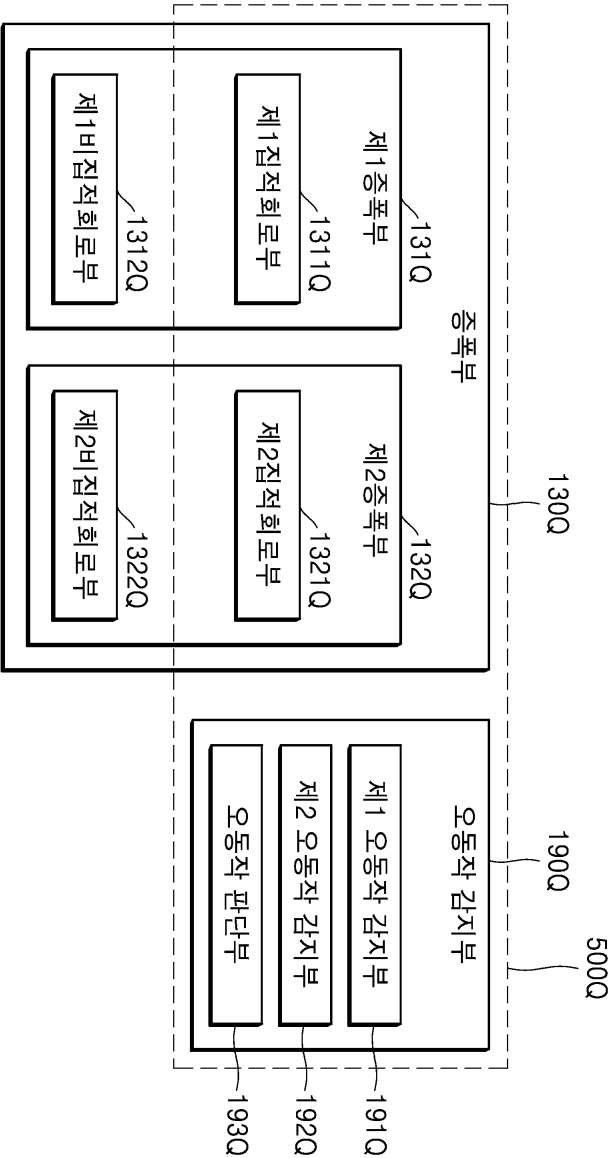
도면21



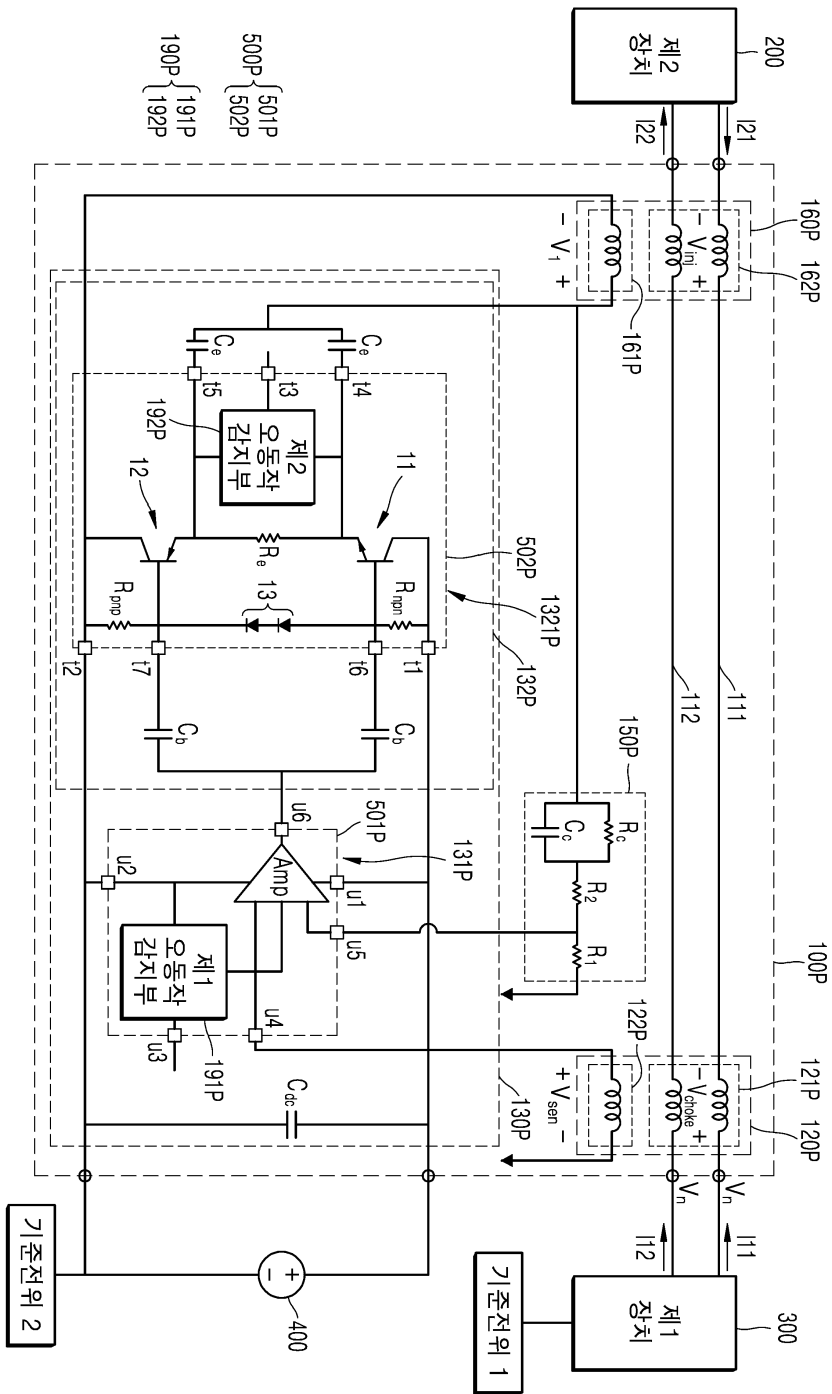
도면22



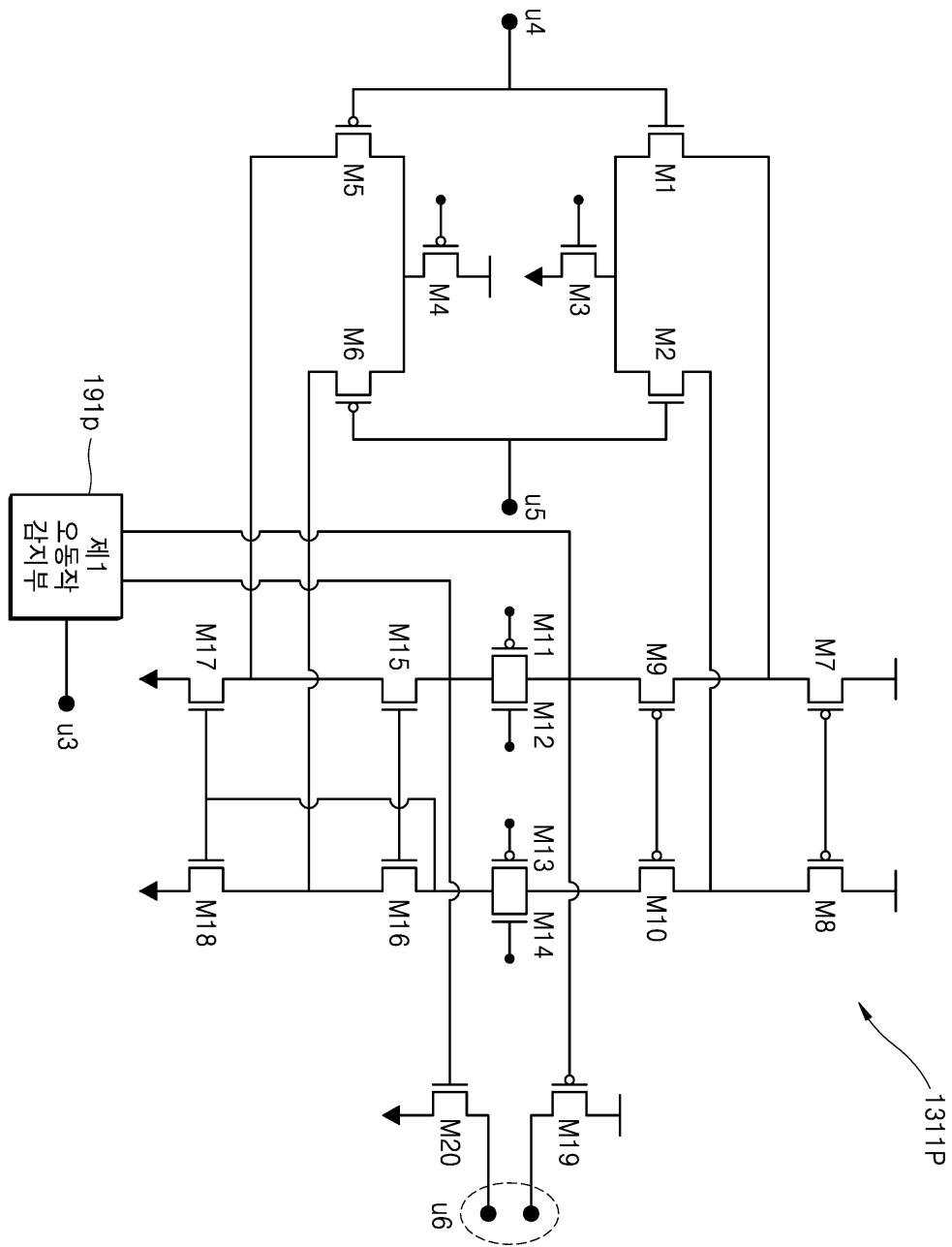
도면23



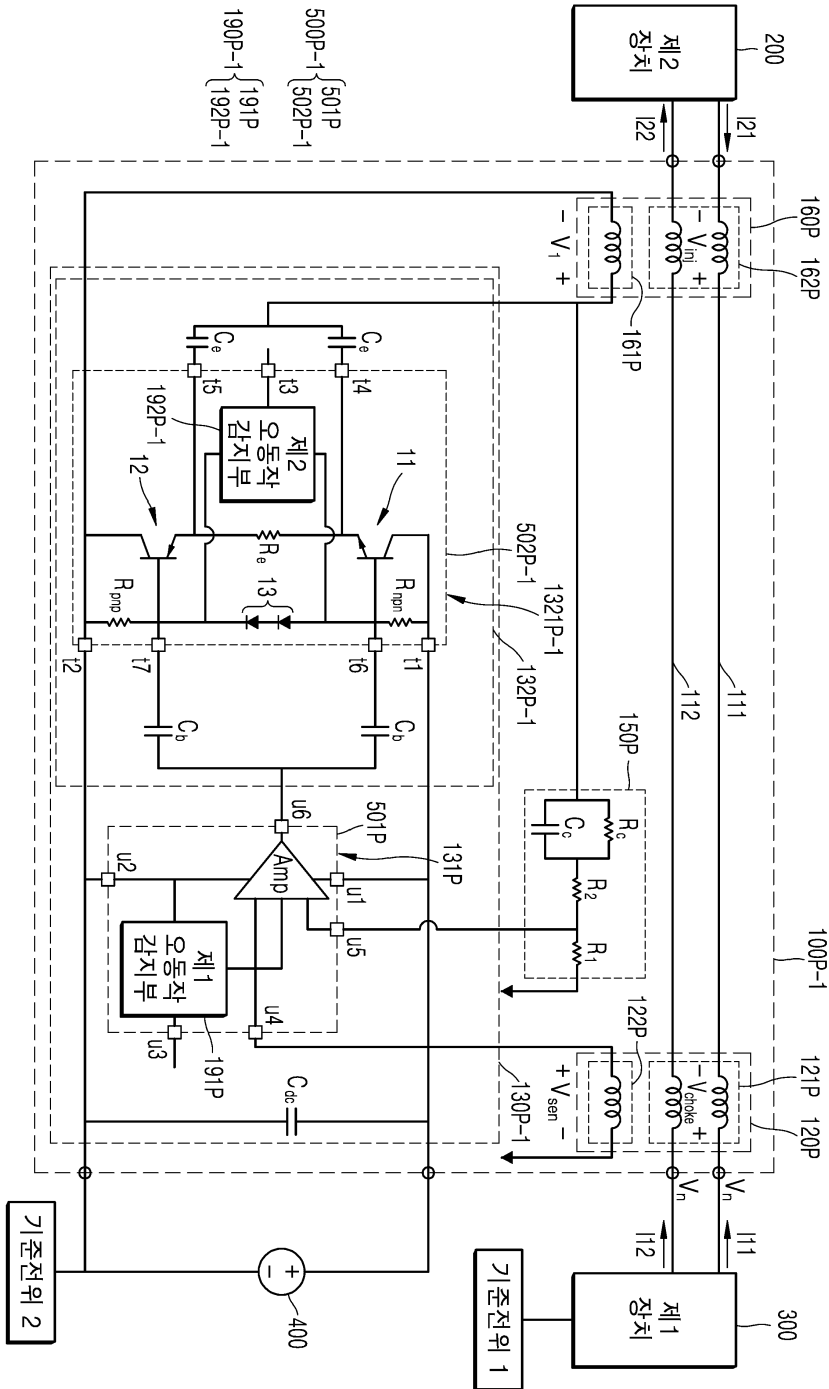
도면24



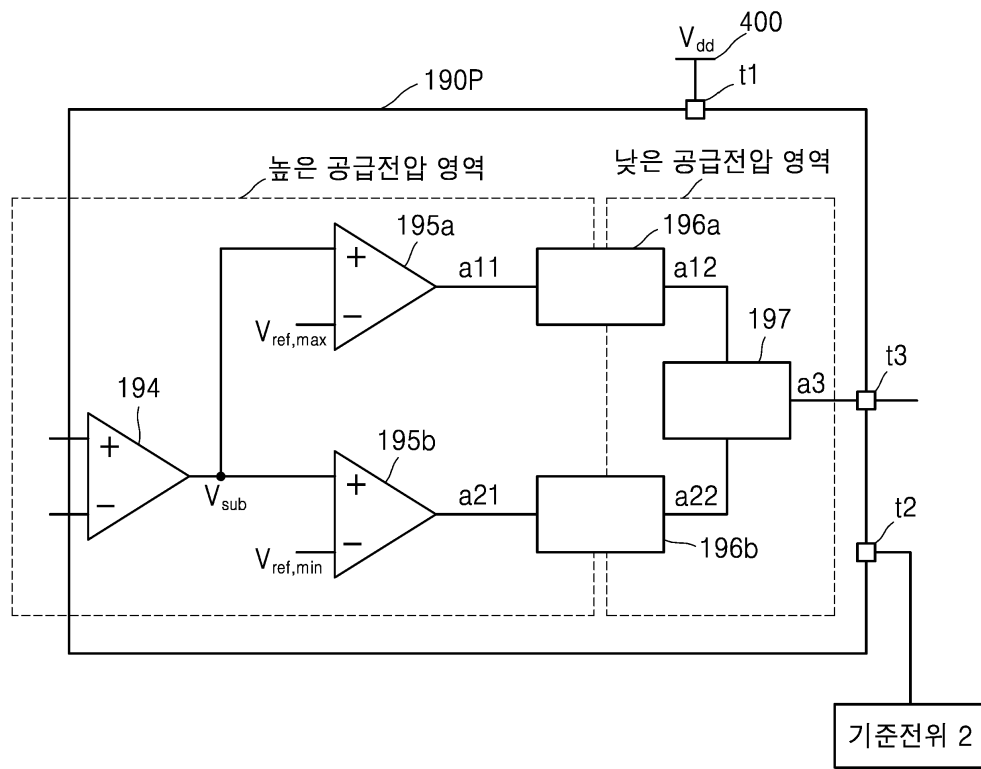
도면25



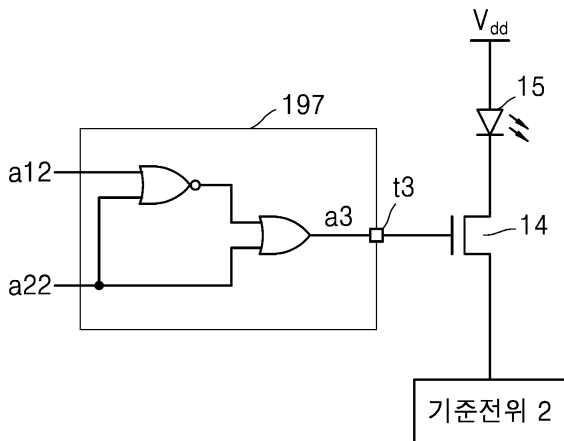
도면26



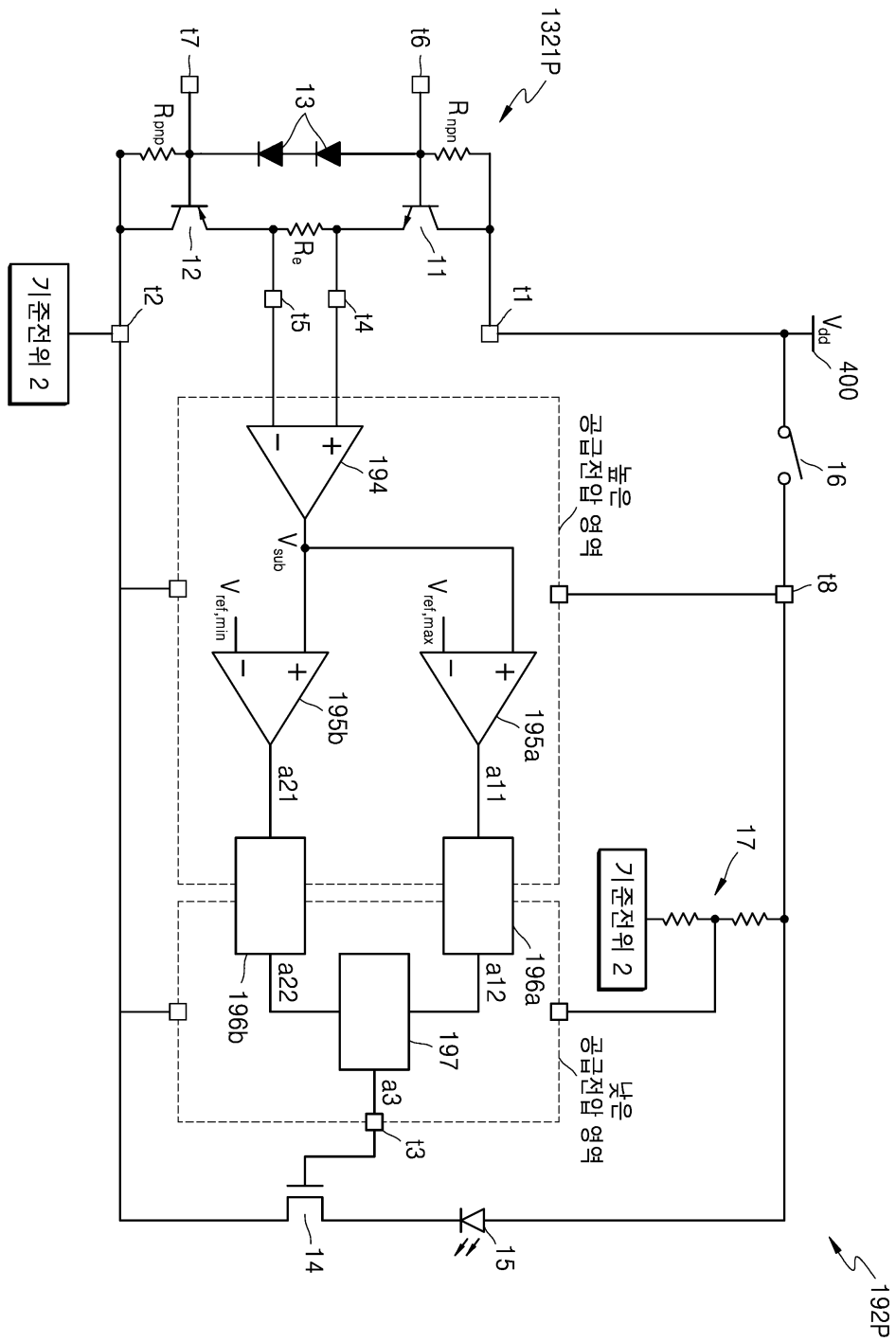
도면27



도면28



도면29



도면30

