

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 29 年 9 月 7 日 (2017.9.7)

【公表番号】特表 2017-506458 (P2017-506458A)
 【公表日】平成 29 年 3 月 2 日 (2017.3.2)
 【年通号数】公開・登録公報 2017-009
 【出願番号】特願 2016-550710 (P2016-550710)
 【国際特許分類】

H 0 3 K 19/00 (2006.01)

【F I】

H 0 3 K 19/00 A

【手続補正書】

【提出日】平成 29 年 7 月 24 日 (2017.7.24)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ソフトウェア命令を実行するように構成されるプロセッサモジュールと、
 複数のクロック分周器モジュールであって、前記クロック分周器モジュールの各々は制御入力に基づいて出力クロック信号を生成するように構成される、複数のクロック分周器モジュールと、

前記プロセッサモジュールからモード選択を受信するように構成されるリソース電力マネージャモジュールであって、前記モード選択は様々な周波数および電圧モードを備える複数の動作モードのうちの 1 つを示す、前記リソース電力マネージャモジュールと

を備え、前記リソース電力マネージャモジュールはさらに、前記モード選択に基づいて複数のモードレジスタのうちの 1 つを選択するように構成され、前記複数のモードレジスタの各々は、(1) 前記複数の動作モードのそれぞれ 1 つに従って前記複数のクロック分周器モジュールを動作させるための制御入力であって、前記複数の動作モードのうちの前記選択された 1 つに従って動作させるために前記複数のモードレジスタのうちの前記選択された 1 つからの前記制御入力を前記複数のクロック分周器モジュールのうちの少なくとも 2 つの制御レジスタに同時に供給するようにするための、制御入力と、(2) 前記複数の動作モードのうちの前記それぞれ 1 つに関連する特定の電圧レベルをシグナリングするための関連する制御入力との両方を備え、ここにおいて、前記複数のモードレジスタのうちの各々は、クロック分周器値、クロックソース選択値およびクロック出力イネーブル値を備え、前記コントローラは、前記システムクロックおよび前記シリコン発振器を安定させる、集積回路。

【請求項 2】

前記リソース電力マネージャモジュールによって制御される前記複数のクロック分周器モジュールの動作は前記クロック分周器モジュールの各々のための複数の入力クロック信号のうちの 1 つの選択を含み、前記クロック分周器モジュールの各々に関する分周値は前記それぞれの出力クロック信号の周波数および前記それぞれの選択された入力クロック信号の周波数の間の比を示す、請求項 1 に記載の集積回路。

【請求項 3】

前記リソース電力マネージャモジュールによって制御される前記複数のクロック分周器モジュールの動作は、前記クロック分周器モジュールの各々の前記出力クロック信号がイネ

ーブルされるかどうかの選択をさらに含む、請求項 2 に記載の集積回路。

【請求項 4】

1 つ以上の位相ロックループ (PLL) をさらに備え、前記 PLL の各々は 1 つ以上のクロック信号を生成するように構成され、

ここにおいて前記リソース電力マネージャモジュールは前記 PLL を制御して前記複数の動作モードのうちの前記選択された 1 つに従って動作させるようにさらに構成され、

ここにおいて前記複数のクロック分周器モジュールの前記複数の入力クロック信号は前記 PLL によって生成された前記クロック信号を含む、

請求項 2 に記載の集積回路。

【請求項 5】

前記複数のクロック分周器モジュールを制御して前記複数の動作モードのうちの前記選択された 1 つに従って動作させることは原子動作である、請求項 1 に記載の集積回路。

【請求項 6】

前記リソース電力マネージャモジュールは電力管理集積回路 (PMIC) を制御して前記関連する制御信号に基づいた前記複数の動作モードのうちの前記選択された 1 つに従って電圧供給源を前記集積回路へ提供させるようにさらに構成される、請求項 1 に記載の集積回路。

【請求項 7】

前記リソース電力マネージャモジュールは、前記複数のクロック分周器モジュールを制御するタイミングに対して前記 PMIC を制御するタイミングを制御するようにさらに構成される、請求項 6 に記載の集積回路。

【請求項 8】

前記複数の動作モードは前記電圧供給源を同一レベルで提供することを前記 PMIC にさせる 2 つの動作モードを含み、前記 2 つの動作モードの各々は前記それぞれの出力クロック信号を異なる周波数で生成することを前記複数のクロック分周器モジュールのうちの少なくとも 1 つにさせる、請求項 6 に記載の集積回路。

【請求項 9】

集積回路において動作モードをスイッチングするための方法であって、

複数の周波数 - 電圧モードのうちの 1 つを前記集積回路のための新しい動作モードとして選択することであって、前記周波数 - 電圧モードの各々は前記集積回路のための電圧およびクロックモジュール制御を指定するものである、選択することと、

前記選択された周波数 - 電圧モードによって指定された前記電圧を電力管理集積回路にシグナリングすることと、

前記選択された周波数 - 電圧モードに基づいて複数のモードレジスタのうちの 1 つを選択することであって、前記複数のモードレジスタの各々は、前記複数の周波数 - 電圧モードのそれぞれ 1 つによって指定された前記クロックモードモジュール制御を備える、選択することと、

前記モードレジスタのうちの前記選択された 1 つからの前記クロックモジュール制御を複数のクロック分周器モジュールに供給することであって、前記クロック分周器モジュールの各々は前記クロックモジュール制御に基づいて出力クロック信号を生成するように構成される、供給することと、

ここにおいて前記モードレジスタのうちの前記選択された 1 つからの前記クロックモジュール制御は前記複数のクロック分周器モジュールのうちの少なくとも 2 つの制御レジスタに同時に供給される、ここにおいて、前記複数のモードレジスタのうちの各々は、クロック分周器値、クロックソース選択値およびクロック出力イネーブル値をさらに備える、を備える、方法。

【請求項 10】

前記複数のクロック分周器モジュールの各々のための前記クロックモジュール制御は複数の入力クロック信号のうちの 1 つの選択のための 1 つの信号と、前記それぞれの出力クロック信号の周波数および前記それぞれの選択された入力クロック信号の周波数の間の比

を示す分周値のための１つの信号とを含む、請求項９に記載の方法。

【請求項１１】

前記クロック分周器モジュールの各々のための前記クロックモジュール制御は前記それぞれの出力クロックがイネーブルされるかどうかを制御するための信号をさらに含む、請求項１０に記載の方法。

【請求項１２】

前記選択された周波数 - 電圧モードによって指定された位相ロックループ制御を１つ以上の位相ロックループ（PLL）にシグナリングすることをさらに備え、前記PLLの各々は前記位相ロックループ制御に基づいて１つ以上のクロック信号を生成するように構成され、ここにおいて前記複数のクロック分周器モジュールの前記複数の入力クロック信号は前記PLLによって生成された前記クロック信号を含む、請求項１０に記載の方法。

【請求項１３】

前記複数の周波数 - 電圧モードのうちの１つを選択することはプロセッサによって行われる、請求項９に記載の方法。

【請求項１４】

前記複数の周波数 - 電圧モードは同一電圧レベルを指定する２つの周波数 - 電圧モードを含み、前記２つの周波数 - 電圧モードの各々は前記クロック分周器モジュールのうちの少なくとも１つについて異なるクロックモジュール制御を指定する、請求項１０に記載の方法。

【請求項１５】

ソフトウェア命令を実行するように構成されるプロセッサモジュールと、

複数のクロック分周器モジュールであって、前記クロック分周器モジュールの各々は制御入力に基づいて出力クロック信号を生成するように構成される、複数のクロック分周器モジュールと、

前記プロセッサモジュールからモード選択を受信するように構成され、前記モード選択は様々な周波数および電圧モードを備える複数の動作モードのうちの１つを示すもので、前記モード選択に基づいて複数のモードレジスタのうちの１つを選択するように構成される、リソース電力を管理するための手段と、

を備え、前記複数のモードレジスタの各々は、（１）前記複数の動作モードのそれぞれ１つに従って前記複数のクロック分周器モジュールを動作させるための制御入力であって、前記複数の動作モードのうちの前記選択された１つに従って動作させるために前記モードレジスタのうちの前記選択された１つからの前記制御入力を前記複数のクロック分周器モジュールのうちの少なくとも２つの制御レジスタに同時に供給するようにするための、制御入力と、（２）前記複数の動作モードのうちの前記それぞれ１つに関連する特定の電圧レベルをシグナリングするための関連する制御入力との両方を備え、ここにおいて、前記複数のモードレジスタのうちの各々は、クロック分周器値、クロックソース選択値およびクロック出力イネーブル値をさらに備える、集積回路。

【請求項１６】

リソース電力を管理するための前記手段によって制御される前記複数のクロック分周器モジュールの動作は前記クロック分周器モジュールの各々のための複数の入力クロック信号のうちの１つの選択を含み、前記クロック分周器モジュールの各々に関する分周値は前記それぞれの出力クロック信号の周波数および前記それぞれの選択された入力クロック信号の周波数の間の比を示す、請求項１５に記載の集積回路。

【請求項１７】

リソース電力を管理するための前記手段によって制御される前記複数のクロック分周器モジュールの動作は前記クロック分周器モジュールの各々の前記出力クロック信号がイネーブルされるかどうかの選択をさらに含む、請求項１６に記載の集積回路。

【請求項１８】

１つ以上の位相ロックループ（PLL）をさらに備え、前記PLLの各々は１つ以上のクロック信号を生成するように構成され、ここにおいてリソース電力を管理するための前

記手段は前記PLLを制御して前記複数の動作モードのうちの前記選択された1つに従って動作させるようにさらに構成され、ここにおいて前記複数のクロック分周器モジュールの前記複数の入力クロック信号は前記PLLによって生成された前記クロック信号を含む、

請求項16に記載の集積回路。

【請求項19】

前記複数のクロック分周器モジュールを制御して前記複数の動作モードのうちの前記選択された1つに従って動作させることは原子動作である、請求項15に記載の集積回路。

【請求項20】

リソース電力を管理するための前記手段は電力管理集積回路(PMIC)を制御して前記関連する制御信号に基づいた前記複数の動作モードのうちの前記選択された1つに従って電圧供給源を前記集積回路へ提供させるようにさらに構成される、請求項15に記載の集積回路。

【請求項21】

リソース電力を管理するための前記手段は前記複数のクロック分周器モジュールを制御するタイミングに対して前記PMICを制御するタイミングを制御するようにさらに構成される、請求項20に記載の集積回路。

【請求項22】

前記複数の動作モードは前記電圧供給源を同一レベルで提供することを前記PMICにさせる2つの動作モードを含み、前記2つの動作モードの各々は前記それぞれの出力クロック信号を異なる周波数で生成することを前記複数のクロック分周器モジュールのうちの少なくとも1つにさせる、請求項20に記載の集積回路。

【請求項23】

前記複数のモードレジスタのうちの前記選択された1つからの前記制御入力は複数のクロック分周器値を備え、前記クロック分周器値の各々は前記クロック分周器モジュールのそれぞれ1つの分周値を制御し、前記クロック分周器モジュールの各々の前記分周値は前記それぞれの出力クロック信号の周波数およびそれぞれの入力クロック信号の周波数の間の比である、請求項1に記載の集積回路。

【請求項24】

前記複数のモードレジスタのうちの前記選択された1つからの前記制御入力は複数のクロックソース選択値を備え、前記クロックソース選択値の各々は前記クロック分周器モジュールのそれぞれ1つのための複数の入力クロック信号のうちの1つの選択を制御する、請求項1に記載の集積回路。