(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0038729
(43) 공개일자 2025년03월19일

(51) 국제특허분류(Int. Cl.)
H01G 2/06 (2006.01) *H01G 4/012* (2006.01)
H01G 4/12 (2006.01) *H01G 4/224* (2006.01)
H01G 4/232 (2006.01) *H01G 4/30* (2006.01)
(52) CPC특허분류
H01G 2/065 (2013.01)
H01G 4/012 (2013.01)
(21) 출원번호 10-2025-7004939
(22) 출원일자(국제) 2023년07월12일
심사청구일자 2025년02월14일
(85) 번역문제출일자 2025년02월14일
(86) 국제출원번호 PCT/JP2023/025663
(87) 국제공개번호 WO 2024/089948
국제공개일자 2024년05월02일
(30) 우선권주장
JP-P-2022-173005 2022년10월28일 일본(JP)

(71) 출원인
가부시키가이샤 무라타 세이사쿠쇼
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고
(72) 발명자
타케다 모토노리
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고 가부시키가이샤 무라타 세이사쿠쇼 내
아베 요시유키
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고 가부시키가이샤 무라타 세이사쿠쇼 내
(74) 대리인
윤앤리특허법인(유한)

전체 청구항 수 : 총 7 항

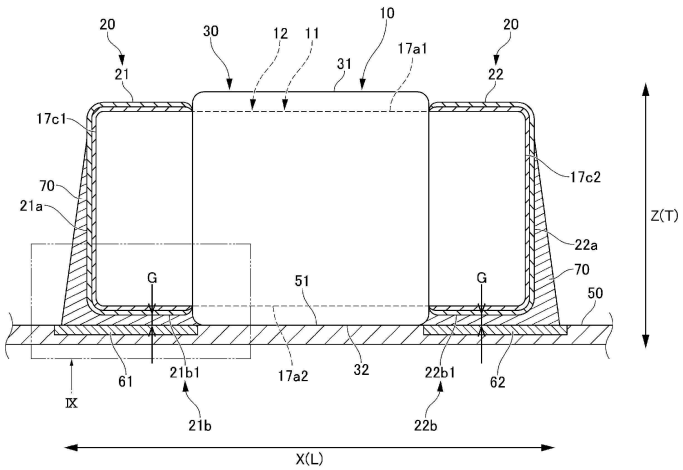
(54) 발명의 명칭 **전자부품 및 전자부품의 실장 구조**

(57) 요 약

크랙의 발생을 억제할 수 있는 전자부품 및 전자부품의 실장 구조를 제공한다.

길이방향(L)을 가지는 부품 본체(10)와, 부품 본체(10)의 길이방향(L)의 양 단부에 각각 배치된 한 쌍의 외부전극(20)으로서의 제1 외부전극(21) 및 제2 외부전극(22)을 포함하고, 부품 본체(10)는 한 쌍의 외부전극(20) 사이에서 노출되는 부분의 적어도 일부에, 길이방향(L)에 직교하는 하나의 방향에서 한 쌍의 외부전극(20)보다도 외측으로 돌출되는 돌출부로서의 중앙 외주부(30)를 가진다.

대 표 도



(52) CPC특허분류
H01G 4/12 (2021.01)
H01G 4/224 (2013.01)
H01G 4/232 (2013.01)
H01G 4/30 (2013.01)

명 세 서

청구범위

청구항 1

길이방향을 가지는 부품 본체와,

상기 부품 본체의 길이방향 양 단부(端部)에 각각 배치된 한 쌍의 외부전극을 포함하고,

상기 부품 본체는 상기 한 쌍의 외부전극 사이에서 노출되는 부분의 적어도 일부에, 상기 길이방향에 직교하는 하나의 방향에서 상기 한 쌍의 외부전극보다도 외측으로 돌출되는 돌출부를 가지는, 전자부품.

청구항 2

제1항에 있어서,

상기 돌출부는, 상기 외부전극으로부터 상기 하나의 방향의 외측으로 15㎛ 이상 돌출되는, 전자부품.

청구항 3

제1항 또는 제2항에 있어서,

상기 돌출부는 상기 부품 본체의 바깥둘레 전역에 마련되는, 전자부품.

청구항 4

제1항 또는 제2항에 있어서,

상기 부품 본체는 내부전극을 포함하는 소체부를 가지며,

상기 돌출부는 상기 소체부의 표면에 배치되고,

상기 돌출부는 세라믹 및 수지 중 적어도 하나를 포함하는, 전자부품.

청구항 5

기판의 표면에 서로 이간하여 배치된 한 쌍의 랜드에, 전자부품의 한 쌍의 외부전극 각각이 접속되는 전자부품의 실장 구조로서,

상기 전자부품은 부품 본체와, 상기 부품 본체에 배치되는 상기 한 쌍의 외부전극을 가지며,

상기 부품 본체가 상기 기판에 접하면서, 상기 한 쌍의 외부전극 각각과 상기 기판 사이에 갭이 존재하는, 전자부품의 실장 구조.

청구항 6

제5항에 있어서,

상기 갭은 15㎛ 이상인, 전자부품의 실장 구조.

청구항 7

제5항 또는 제6항에 있어서,

상기 기판은 일방향으로 연장되는 섬유방향을 가지며,

상기 전자부품은, 상기 한 쌍의 외부전극의 서로 이간하는 방향이, 상기 섬유방향에 평행하게 배치되는, 전자부품의 실장 구조.

발명의 설명

기 술 분 야

[0001] 본 발명은 전자부품 및 전자부품의 실장 구조에 관한 것이다.

배 경 기 술

[0002] 종래, 2단자 구조의 전자부품으로서, 복수개의 유전체층 및 복수개의 내부전극층이 교대로 적층된 직방체 형상의 본체의 양 단부(端部)에 외부전극이 배치된 적층 세라믹 콘덴서가 알려져 있다. 적층 세라믹 콘덴서는 회로를 가지는 기판에 대하여, 기판에 마련된 한 쌍의 랜드에 외부전극이 솔더링에 의해 접속되어 실장된다(특허문헌 1 등 참조). 일반적으로 적층 세라믹 콘덴서는 특허문헌 1에 나타내는 바와 같이, 본체보다도 외부전극이 하방의 기판 측에 돌출된다. 따라서 랜드에는 외부전극이 접촉하고, 기판의 표면과 본체 사이에는 공간이 비는 구조가 된다.

선행기술문헌

특허문헌

[0003] (특허문헌 0001) 일본 공개특허공보 특개2014-86606호 공보

발명의 내용

해결하려는 과제

[0004] 종래의 적층 세라믹 콘덴서를 상술한 바와 같이 기판에 실장할 때에는 랜드와 외부전극 사이에 솔더가 침투하기 어려워, 랜드와 외부전극 사이의 솔더의 양을 충분하게 하는 것이 어려웠다. 이 부분의 솔더의 양이 충분하지 않은 경우에는 기판이 휘면 외부전극의 본체 측으로 연장되는 부분의 끝가장자리에 응력이 집중되기 쉽고, 이 부분을 기점으로 하여 본체에 크랙이 생길 우려가 있기 때문에 개선의 여지가 있다.

[0005] 따라서 본 발명은 크랙의 발생을 억제할 수 있는 전자부품 및 전자부품의 실장 구조를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0006] 본 발명의 전자부품은 길이방향을 가지는 부품 본체와, 상기 부품 본체의 길이방향 양 단부에 각각 배치된 한 쌍의 외부전극을 포함하고, 상기 부품 본체는 상기 한 쌍의 외부전극 사이에서 노출되는 부분 중 적어도 일부에, 상기 길이방향에 직교하는 하나의 방향에서 상기 한 쌍의 외부전극보다도 외측으로 돌출되는 돌출부를 가진다.

[0007] 본 발명의 전자부품의 실장 구조는 기판의 표면에 서로 이간하여 배치된 한 쌍의 랜드에, 전자부품의 한 쌍의 외부전극 각각이 접속되는 전자부품의 실장 구조로서, 전자부품은, 부품 본체와, 상기 부품 본체에 배치되는 상기 한 쌍의 외부전극을 가지며, 상기 부품 본체가 상기 기판에 접하면서, 상기 한 쌍의 외부전극 각각과 상기 기판 사이에 갭이 존재한다.

발명의 효과

[0008] 본 발명에 따르면, 크랙의 발생을 억제할 수 있는 전자부품 및 전자부품의 실장 구조를 제공할 수 있다.

도면의 간단한 설명

[0009] 도 1은 실시형태에 따른 적층 세라믹 콘덴서의 개략 사시도이다.

도 2는 도 1의 II 화살표 방향에서 본 도면이다.

도 3은 도 1의 III 화살표 방향에서 본 도면이다.

도 4는 도 2의 IV-IV 단면도이다.

도 5는 도 3의 V-V 단면도이다.

도 6은 실시형태에 따른 적층 세라믹 콘덴서의 제조 방법의 일례를 개략적으로 나타내는 도면으로서, 공정을

(a)~(d)의 순서로 나타낸다.

도 7은 실시형태에 따른 실장 구조를 나타내는 평면도이다.

도 8은 도 7의 VIII-VIII 단면도이다.

도 9는 도 8의 IX부 확대도이다.

도 10은 종래의 실장 구조를 나타내는 도면으로서, 도 9에 대응하는 도면이다.

도 11은 실시형태의 적층 세라믹 콘덴서의 변형예를 나타내는 WT 단면도로서, 도 5에 대응하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하, 도면을 참조하면서 실시형태에 대해 설명한다. 도 1은 실시형태에 따른 전자부품으로서의 적층 세라믹 콘덴서(1)의 개략 사시도이다. 도 2는 도 1의 II 화살표 방향에서 본 도면이다. 도 3은 도 1의 III 화살표 방향에서 본 도면이다. 도 4는 도 2의 IV-IV 단면도이다. 도 5는 도 3의 V-V 단면도이다.

[0011] 도 1에 나타내는 바와 같이, 실시형태의 적층 세라믹 콘덴서(1)는 전체적으로 대략 직방체 형상을 가진다. 이 적층 세라믹 콘덴서(1)는 부품 본체(10)와, 서로 이간하여 부품 본체(10)에 배치된 한 쌍의 외부전극(20)을 포함한다.

[0012] 도 2 및 도 3에 나타내는 바와 같이, 부품 본체(10)는 소체부(11)와, 소체부(11)에 마련된 중앙 외주부(外周部)(30)를 가진다.

[0013] 도 1~도 3에서, 화살표 L은 적층 세라믹 콘덴서(1) 및 소체부(11)의 길이방향을 나타낸다. 도 1 및 도 2에서 화살표 W는 적층 세라믹 콘덴서(1) 및 소체부(11)의, 길이방향에 직교하는 폭방향을 나타낸다. 도 1 및 도 3에서, 화살표 T는 적층 세라믹 콘덴서(1) 및 소체부(11)의, 길이방향(L) 및 폭방향(W)에 직교하는 적층방향을 나타낸다. 적층방향(T)은 적층 세라믹 콘덴서(1) 및 소체부(11)의 두께방향에 대응한다. 도 4에 나타내는 단면도는 적층 세라믹 콘덴서(1)의, 폭방향(W)의 중앙에서의 길이방향(L) 및 적층방향(T)을 따른 절단면인 LT 절단면을 나타낸다. 도 5에 나타내는 단면도는 적층 세라믹 콘덴서(1)의, 길이방향(L)의 중앙에서의 폭방향(W) 및 적층방향(T)을 따른 절단면인 WT 절단면을 나타낸다.

[0014] 적층 세라믹 콘덴서(1)의 치수로는 예를 들면, 길이방향(L)이 0.2㎜ 이상 1.2㎜ 이하, 폭방향(W)이 0.1㎜ 이상 0.7㎜ 이하, 적층방향(T)이 0.1㎜ 이상 0.7㎜ 이하와 같은 치수를 들 수 있는데, 이들에 한정되지 않는다.

[0015] 도 1~도 3에 나타내는 바와 같이, 한 쌍의 외부전극(20)은 소체부(11)의 길이방향(L)의 일(一)단부에 배치된 제1 외부전극(21)과, 소체부(11)의 길이방향(L)의 타(他)단부에 배치된 제2 외부전극(22)을 포함한다. 이하에서는 동일 구성인 제1 외부전극(21)과 제2 외부전극(22)을 구별하지 않고 설명하는 경우에는 쌍방을 단지 외부전극(20)이라고 칭하는 경우가 있다.

[0016] 도 4에 나타내는 바와 같이, 제1 외부전극(21) 및 제2 외부전극(22)은 모두 소결 금속층(20a)과 도금층(20b)의 적층막에 의해 구성된다. 소결 금속층(20a)은 예를 들면 Cu, Ni, Ag, Pd, Ag-Pd 합금, Au 등의 페이스트를 베이킹함으로써 형성된다. 도금층(20b)은 예를 들면 Ni 도금층과 이를 덮는 Sn 도금층에 의해 구성된다. 도금층(20b)은 이것 대신에 Cu 도금층이나 Au 도금층이어도 된다. 한편, 외부전극(20)은 도금층에 의해서만 구성되어도 되고, 도전성(導電性) 수지 페이스트를 이용하여 형성할 수도 있다.

[0017] 도 2 및 도 5에 나타내는 바와 같이, 소체부(11)는 적층체(12)와, 적층체(12)의 폭방향 양측의 측면을 덮는 한 쌍의 측부 유전체 세라믹층(15)을 포함한다.

[0018] 적층체(12)는 적층방향(T)으로 교대로 적층된 복수개의 유전체 세라믹층(13) 및 내부전극으로서의 내부전극층(14)을 포함한다. 적층체(12)는 적층 세라믹 콘덴서(1) 및 소체부(11)와 동일한 방향인 적층방향(T), 길이방향(L) 및 폭방향(W)을 가진다.

[0019] 유전체 세라믹층(13) 및 측부 유전체 세라믹층(15)은, 예를 들면 티탄산바륨을 주성분으로 하는 세라믹 재료가 소결되어서 형성된다. 유전체 세라믹층(13) 및 측부 유전체 세라믹층(15)은 다른 고유전율의 세라믹 재료(예를 들면, $CaTiO_3$, $SrTiO_3$, $CaZrO_3$ 등을 주성분으로 하는 것)에 의해 형성되어도 된다. 유전체 세라믹층(13) 및 측부 유전체 세라믹층(15)을 형성하는 세라믹 재료에는, 예를 들면 조성을 조정하는 것을 목적으로 하여, Si, Mg, Mn, Sn, Cu, 희토류, Ni 및 Al 등의 첨가제가 포함된다. 유전체 세라믹층(13) 및 측부 유전체 세라믹층(15)은,

상술한 바와 같은 세라믹 재료 중에서 동일한 재료로 형성되어도 되고, 다른 재료로 형성되어도 된다.

[0020] 내부전극층(14)은 예를 들면 Ni, Cu, Ag, Pd, Ag-Pd 합금, Au 등으로 대표되는 금속 재료에 의해 형성된다. 내부전극층(14)은 이들 금속 재료에 한정되지 않고, 다른 도전 재료로 형성되어도 된다.

[0021] 도 4에 나타내는 바와 같이, 적층방향(T)의 1매의 유전체 세라믹층(13)을 끼고 이웃하는 한 쌍의 내부전극층(14) 중, 하나는 제1 외부전극(21)에 전기적으로 접속되고, 다른 하나는 제2 외부전극(22)에 전기적으로 접속된다. 이로써, 제1 외부전극(21)과 제2 외부전극(22) 사이는 복수개의 콘덴서 요소가 전기적으로 병렬로 접속된 구조가 된다.

[0022] 도 4 및 도 5에 나타내는 바와 같이, 유전체 세라믹층(13)은, 내부전극층(14) 사이에 끼인 복수개의 제1 유전체 세라믹층(13a)과, 적층방향(T)의 양단에 배치되고, 제1 유전체 세라믹층(13a)보다도 두께가 큰 한 쌍의 제2 유전체 세라믹층(13b)을 가진다.

[0023] 도 4 및 도 5에 나타내는 바와 같이, 적층체(12)는 복수개의 내부전극층(14) 각각이 제1 유전체 세라믹층(13a)을 사이에 두고 대향하는 내층부(12A)와, 내층부(12A)를 적층방향으로 끼도록 배치된 한 쌍의 외층부(12B)를 가진다. 즉, 내층부(12A)에서는 복수개의 내부전극층(14)이 제1 유전체 세라믹층(13a)을 사이에 두고 교대로 적층된다.

[0024] 도 3~도 5에 나타내는 바와 같이, 적층체(12)는 적층방향(T)에서 마주보는 제1 주면(主面)(17a1) 및 제2 주면(17a2)을 가진다. 도 2 및 도 5에 나타내는 바와 같이, 적층체(12)는 폭방향(W)에서 마주보는 제1 측면(17b1) 및 제2 측면(17b2)을 가진다. 도 2~도 4에 나타내는 바와 같이, 적층체(12)는 길이방향(L)에서 마주보는 제1 단면(端面)(17c1) 및 제2 단면(17c2)을 가진다. 제1 단면(17c1)에는 제1 외부전극(21)이 배치되고, 제2 단면(17c2)에는 제2 외부전극(22)이 배치된다.

[0025] 도 2 및 도 5에 나타내는 바와 같이, 적층체(12)의 제1 측면(17b1) 및 제2 측면(17b2)에는 측부 유전체 세라믹층(15)이 각각 배치된다. 이들 한 쌍의 측부 유전체 세라믹층(15)은, 제1 측면(17b1)을 덮는 제1 측부 유전체 세라믹층(15A)과, 제2 측면(17b2)을 덮는 제2 측부 유전체 세라믹층(15B)을 포함한다. 이하에서는 동일 구성인 제1 측부 유전체 세라믹층(15A)과 제2 측부 유전체 세라믹층(15B)을 구별하지 않고 설명하는 경우에는 쌍방을 단지 측부 유전체 세라믹층(15)이라고 칭하는 경우가 있다.

[0026] 제1 측부 유전체 세라믹층(15A)은 소체부(11)의 하나의 측면을 구성하는 제3 측면(15a)을 가진다. 제2 측부 유전체 세라믹층(15B)은 소체부(11)의 다른 하나의 측면을 구성하는 제4 측면(15b)을 가진다. 제3 측면(15a)과 제4 측면(15b)은 폭방향(W)으로 한 쌍의 상태로 마주본다. 한편, 소체부(11)의 적층방향(T)으로 마주보는 한 쌍의 면은 적층체(12)의 제1 주면(17a1) 및 제2 주면(17a2)이나 다름없다. 따라서 이하에서, 이들 적층체(12)의 제1 주면(17a1) 및 제2 주면(17a2)을, 소체부(11)의 제1 주면(17a1) 및 제2 주면(17a2)이라고 바꿔 말하는 경우가 있다.

[0027] 상술한 바와 같이, 제1 단면(17c1)에는 제1 외부전극(21)이 배치되고, 제2 단면(17c2)에는 제2 외부전극(22)이 배치된다. 제1 외부전극(21)은, 제1 단면(17c1)의 전체면을 덮으면서, 서로 마주보는 제1 주면(17a1) 및 제2 주면(17a2)과, 서로 마주보는 제1 측면(17b1) 및 제2 측면(17b2)의 4면에 걸치도록 형성된다.

[0028] 도 2~도 4에 나타내는 바와 같이, 제1 외부전극(21)은, 제1 단면(17c1)의 전체면을 덮는 단면부(21a)와, 단면부(21a)의 둘레가장자리로부터 길이방향(L)의 내측으로 굴곡되어 소체부(11)의 제1 주면(17a1) 및 제2 주면(17a2), 소체부(11)의 제3 측면(15a) 및 제4 측면(15b) 각각의 일부를 덮는 각기둥 형상의 굴곡부(21b)를 가진다. 이와 마찬가지로, 제2 외부전극(22)은, 제2 단면(17c2)의 전체면을 덮는 단면부(22a)와, 단면부(22a)의 둘레가장자리로부터 길이방향(L)의 내측으로 굴곡되어 소체부(11)의 제1 주면(17a1) 및 제2 주면(17a2), 소체부(11)의 제3 측면(15a) 및 제4 측면(15b) 각각의 일부를 덮는 각기둥 형상의 굴곡부(22b)를 가진다.

[0029] 중앙 외주부(30)는 한 쌍의 외부전극(20) 사이에서 노출되는 부분이다. 실시형태의 중앙 외주부(30)는 한 쌍의 외부전극(20) 사이에서의 소체부(11)의 외주면(外周面), 즉 한 쌍의 외부전극(20) 사이에서의 제1 주면(17a1) 및 제2 주면(17a2), 제3 측면(15a) 및 제4 측면(15b)의 합계 4면을 덮는다. 즉, 중앙 외주부(30)는 부품 본체(10)의 바깥둘레 전역에 마련된다.

[0030] 소체부(11)의, 제1 주면(17a1) 및 제2 주면(17a2), 제3 측면(15a) 및 제4 측면(15b) 각각을 덮는 중앙 외주부(30)의 두께, 즉, 이들 제1 주면(17a1) 및 제2 주면(17a2), 제3 측면(15a) 및 제4 측면(15b) 각각의 표면으로부터, 중앙 외주부(30)의 표면까지의 치수는 외부전극(20)의 굴곡부(21b) 및 굴곡부(22b)의 막 두께보다도

크다. 따라서, 중앙 외주부(30)는 그들 굴곡부(21b) 및 굴곡부(22b)보다도 적층방향(T)의 외측 및 폭방향(W)의 외측으로 돌출된다.

[0031] 중앙 외주부(30)는 한 쌍의 외부전극(20) 사이에서 제1 주면(17a1)을 덮는 제1 돌출부(31)와, 제2 주면(17a2)을 덮는 제2 돌출부(32)와, 제3 측면(15a)을 덮는 제3 돌출부(33)와, 제4 측면(15b)을 덮는 제4 돌출부(34)를 포함한다. 제1 돌출부(31) 및 제2 돌출부(32)는 외부전극(20)의 굴곡부(21b) 및 굴곡부(22b)의 표면보다도, 길이방향(L)에 직교하는 적층방향(T)의 외측으로 돌출된다. 제3 돌출부(33) 및 제4 돌출부(34)는 외부전극(20)의 굴곡부(21b) 및 굴곡부(22b)의 표면보다도, 길이방향(L)에 직교하는 폭방향(W)의 외측으로 돌출된다. 적층방향(T) 및 폭방향(W)은 각각 길이방향에 직교하는 하나의 방향이다. 제1 돌출부(31), 제2 돌출부(32), 제3 돌출부(33) 및 4 돌출부(34)를 가지는 중앙 외주부(30)는 길이방향(L)에 직교하는 하나의 방향에서 외부전극(20)보다도 외측으로 돌출되는 돌출부의 일례이다.

[0032] 도 3에 나타내는 바와 같이, 제1 돌출부(31) 및 제2 돌출부(32)는 제1 외부전극(21)의 굴곡부(21b) 및 제2 외부전극(22)의 굴곡부(22b) 각각의 표면으로부터, 적층방향(T)의 외측으로 치수(H) 돌출된다. 도 2에 나타내는 바와 같이, 제3 돌출부(33) 및 제4 돌출부(34)는 제1 외부전극(21)의 굴곡부(21b) 및 제2 외부전극(22)의 굴곡부(22b) 각각의 표면으로부터, 폭방향(W)의 외측으로 치수(H) 돌출된다. 여기서, 각 치수(H)는 15㎛ 이상인 것이 바람직하다.

[0033] 제1 돌출부(31)의 표면은 평탄하며, 제1 주면(17a1)과 거의 평행하다. 제2 돌출부(32)의 표면은 평탄하며, 제2 주면(17a2)과 거의 평행하다. 제3 돌출부(33)의 표면은 평탄하며, 제3 측면(15a)과 거의 평행하다. 제4 돌출부(34)의 표면은 평탄하며, 제4 측면(15b)과 거의 평행하다.

[0034] 중앙 외주부(30)는 소체부(11)의 표면에, 예를 들면 세라믹 및 수지 중 적어도 하나의 재료에 의해 형성할 수 있다. 중앙 외주부(30)가 세라믹인 경우, 유전체 세라믹층(13) 또는 측부 유전체 세라믹층(15)과 동일한 세라믹 재료이어도 된다. 중앙 외주부(30)를 수지로 형성하는 경우에는 예를 들면 에폭시 수지나 아크릴 수지 등의 합성 수지가 이용된다.

[0035] 여기서, 도 6을 참조하여 실시형태의 적층 세라믹 콘덴서(1)의 제조 방법의 일례를 간단히 설명한다. 도 6은 적층 세라믹 콘덴서(1)의 제조 방법에 따른 공정을 (a)~(d)의 순서로 개략적으로 나타냈다. 이 경우, 중앙 외주부(30)는 세라믹으로 형성한다.

[0036] 먼저, 도 6(a)에 나타내는 바와 같이, 소체부(11)가 제작된다. 소체부(11)는 예를 들면, 유전체 세라믹층(13)이 될 세라믹 그린시트 등의 세라믹 재료와, 내부전극층(14)이 될 도전 페이스트 등의 도전 재료가 적층되어서 적층체(12)가 형성되고, 이어서, 적층체(12)의 제1 측면(17b1) 및 제2 측면(17b2)에 측부 유전체 세라믹층(15)이 될 세라믹 그린시트 등의 세라믹 재료가 붙여짐으로써 제작된다. 다음으로, 도 6(b)에 나타내는 바와 같이, 중앙 외주부(30)가 될 세라믹 그린시트 등의 세라믹 재료가 소체부(11)에 붙여진다. 이로써, 소성 전의 부품 본체(10)가 제작된다. 다음으로, 이 부품 본체(10)가 소성되어서, 도 6(c)에 나타내는 소성 후의 부품 본체(10)가 제작된다. 이어서, 도 6(d)에 나타내는 바와 같이, 소체부(11)의 길이방향(L)의 양 단부에 외부전극(20)이 형성된다. 이와 같이, 중앙 외주부(30)가 적층체(12) 및 측부 유전체 세라믹층(15)과 동일한 세라믹 재료로 형성되는 경우에는 중앙 외주부(30)는 소체부(11)와 일체화된다.

[0037] 중앙 외주부(30)가 상기 수지로 형성되는 경우에는 중앙 외주부(30)는 외부전극(20)이 형성된 후에, 예를 들면, 액상의 수지 재료를, 적당한 지그를 이용하여 외부전극(20) 사이의 소체부(11)의 외주면에 주입하여 도포하고, 도포한 수지 재료를 경화시킴으로써 형성할 수 있다.

[0038] 다음으로, 실시형태에 따른 적층 세라믹 콘덴서(1)의 실장 구조를 설명한다. 도 7은 실시형태에 따른 실장 구조를 나타내는 평면도이다. 도 8은 도 7의 VIII-VIII 단면도이다. 실시형태에 따른 실장 구조는 기판(50)에 적층 세라믹 콘덴서(1)가 실장된다.

[0039] 도 7 및 도 8에 나타내는 바와 같이, 실시형태에 따른 실장 구조는, 기판(50)의 표면에 서로 이간하여 배치된 랜드로서의 제1 랜드(61) 및 제2 랜드(62)에, 적층 세라믹 콘덴서(1)의 한 쌍의 외부전극(20) 각각이 접속되는 구조이다.

[0040] 기판(50)은, 예를 들면, 수지, 유리, 유리 에폭시, 종이 페놀, 세라믹스 등의 절연 재료로 이루어지는 재료에 의해 시트 형상으로 형성된다. 기판(50)의 표면의 절연을 필요로 하는 영역은 레지스트막으로 피복된다. 적층 세라믹 콘덴서(1)는 길이방향(L)을 도 7 및 도 8에 나타내는 X 방향과 거의 평행하게 하면서 폭방향(W)을 X 방향과 직교하는 Y 방향과 거의 평행하게 하여, 기판(50)에 실장된다. 도 7에서 X 방향 및 Y 방향은 모두 기판

(50)의 표면을 따른 면 방향이다. 한편, 도 7에는 적층 세라믹 콘덴서(1)의 길이방향(L) 및 폭방향(W)을 병기했다. 도 8에는 적층 세라믹 콘덴서(1)의 길이방향(L) 및 적층방향(T)을 병기했다. 도 8의 Z는 X 방향 및 Y 방향에 직교하는 상하방향을 나타낸다.

[0041] 한편, 기판(50)은 유리나 종이의 섬유를 기재(基材)로 한 것이 이용되는 경우가 있다. 기재를 구성하는 섬유는 일방향으로 연장되는 섬유방향을 가지는 경우가 있다. 기판(50)이 일방향으로 연장되는 섬유방향을 가지는 경우, 실시형태에서는 그 섬유방향이 도 7 및 도 8의 X 방향으로 연장되도록, 적층 세라믹 콘덴서(1)의 실장 위치가 설정되면 바람직하다. 즉, 적층 세라믹 콘덴서(1)는 한 쌍의 외부전극(20)의 서로 이간하는 방향이 기판(50)의 섬유방향에 평행하게 배치되는 것이 바람직하다. 평행하게 배치된다는 것은 2개의 방향이 -5° 이상 +5° 미만의 각도를 이루도록 배치되는 것을 의미한다.

[0042] 제1 랜드(61)와 제2 랜드(62)는 X 방향으로 서로 이간하여 배치된다. 제1 랜드(61) 및 제2 랜드(62)는 모두 평면에서 봤을 때 직사각형상으로 동일한 치수를 가진다. 제1 랜드(61)와 제2 랜드(62) 사이에는 레지스트막으로 피복된 이간부(51)가 마련된다. 제1 랜드(61) 및 제2 랜드(62)는 이간부(51)를 사이에 끼고, Y 방향의 위치가 서로 동일해지도록 X 방향으로 이간하여 병렬한다.

[0043] 적층 세라믹 콘덴서(1)는 제1 외부전극(21)의 굴곡부(21b)가 제1 랜드(61)에 접속되고, 제2 외부전극(22)의 굴곡부(22b)가 제2 랜드(62)에 접속된다. 실시형태에서는, 도 8에 나타내는 바와 같이, 제1 굴곡부(21b)의, 소체부(11)의 제2 주면(17a2)을 덮는 부분인 제1 접속 굴곡부(21b1)가 제1 랜드(61)에 접속되고, 제2 굴곡부(22b)의, 소체부(11)의 제2 주면(17a2)을 덮는 부분인 제2 접속 굴곡부(22b1)가 제2 랜드(62)에 접속된다. 한편, 제1 외부전극(21) 및 제2 외부전극(22)의 기판(50)에 대한 접속 부분은, 굴곡부(21b) 및 굴곡부(22b)의, 제1 주면(17a1)을 덮는 부분이어도 된다. 게다가, 제1 외부전극(21) 및 제2 외부전극(22)의 기판(50)에 대한 접속 부분은 굴곡부(21b) 및 굴곡부(22b)의, 제1 측면(17b1)을 덮는 부분이어도 되고, 제2 측면(17b2)을 덮는 부분이어도 된다.

[0044] 제1 랜드(61) 및 제2 랜드(62) 각각은 기판(50)에 형성된 도시하지 않은 배선이 접속된다. 제1 랜드(61) 및 제2 랜드(62)는 그 배선의 단부에 각각 마련된다. 즉, 그 배선은 이간부(51)를 사이에 끼고 불연속인 상태가 되고, 적층 세라믹 콘덴서(1)가 제1 랜드(61) 및 제2 랜드(62)에 접속됨으로써 도통(導通)한다.

[0045] 제1 랜드(61), 제2 랜드(62) 및 상기 배선은 고도전성 금속으로 형성되는 것이 바람직하고, 예를 들면 Cu를 기판(50)의 표면에 성막(成膜)함으로써 형성된다. 한편, 고도전성 금속으로는 Ag나 Au 등이어도 된다.

[0046] 실시형태의 실장 구조에서는 도 8에 나타내는 바와 같이, 적층 세라믹 콘덴서(1)는 중앙 외주부(30)의 제2 돌출부(32)가, 기판(50)의 이간부(51)의 표면에 세팅되어서 접촉한다. 제2 돌출부(32)는 소체부(11)의 제2 주면(17a2)을 덮는 부분이다. 기판(50)의 표면에 접촉하는 제2 돌출부(32)의 표면은 평탄하며, 제2 주면(17a2)과 거의 평행하다. 이 때문에, 적층 세라믹 콘덴서(1)를 기판(50) 상에 안정된 자세로 세팅할 수 있다. 제1 외부전극(21)의 제1 접속 굴곡부(21b1)는 기판(50)의 제1 랜드(61)에 대향하고, 제2 외부전극(22)의 제2 접속 굴곡부(22b1)는 기판(50)의 제2 랜드(62)에 대향한다.

[0047] 제2 돌출부(32)는 길이방향(L) 양측의, 제1 접속 굴곡부(21b1) 및 제2 접속 굴곡부(22b1)보다도, 도 8에서 하방(적층 세라믹 콘덴서(1)의 적층방향(T)의 외측)으로 돌출된다. 따라서 제2 돌출부(32)가 이간부(51)에 세팅된 적층 세라믹 콘덴서(1)는, 제1 접속 굴곡부(21b1)와 제1 랜드(61) 사이, 및 제2 접속 굴곡부(22b1)와 제2 랜드(62) 사이 각각에 갭(G)이 존재한다. 즉, 제1 외부전극(21) 및 제2 외부전극(22)은 기판(50)의 표면으로부터 뜬 상태가 된다. 갭(G)은 도 3에 나타낸 중앙 외주부(30)에서의 제1 굴곡부(21b) 및 제2 굴곡부(22b)로부터의 돌출량의 치수(H)와 같다. 즉, 갭(G)은 15㎛ 이상인 것이 바람직하다.

[0048] 상술한 배치의 상태로, 적층 세라믹 콘덴서(1)는 기판(50)에 실장된다. 기판(50)에 대한 실장은 제1 외부전극(21)을 제1 랜드(61)에 솔더링하고, 제2 외부전극(22)을 제2 랜드(62)에 솔더링한다. 도 7 및 도 8에 나타내는 바와 같이, 제1 외부전극(21)과 제1 랜드(61), 그리고 제2 외부전극(22)과 제2 랜드(62)는 각각 솔더(70)를 통해 전기적으로 접속된다.

[0049] 도 9는 도 8의 IX로 나타내는 부분의 확대도이다. 도 9에 나타내는 바와 같이, 솔더(70)는 제1 외부전극(21)의 제1 접속 굴곡부(21b1)와 제1 랜드(61) 사이의 갭(G)을 메우고, 이 갭(G)으로부터 제1 외부전극(21)의 단면부(21a)에 걸쳐 마련된다.

[0050] 여기서, 도 10은 종래의 적층 세라믹 콘덴서가 기판(50)에 실장된 상태를 나타내는 도면으로서, 도 9에 대응하는 부분을 나타낸다. 도 10에서는, 실시형태에 대응하는 구성 요소에는 동일한 부호를 붙였다. 도 10에 나타내

는 바와 같이, 종래의 적층 세라믹 콘덴서에서는 제1 외부전극(21) 쪽이 부품 본체(10)의 소체부(11)보다도 하방으로 돌출되기 때문에, 제1 외부전극(21)이 제1 랜드(61)에 접촉한다. 따라서 적층 세라믹 콘덴서를 기판(50)에 세팅한 상태에서는, 실시형태와 같이 제1 외부전극(21)과 제1 랜드(61) 사이에 갭(G)은 존재하지 않는다. 이 때문에, 솔더링하면, 솔더(70)는 제1 외부전극(21)과 제1 랜드(61) 사이에 침투하기 어려워, 제1 외부전극(21)과 제1 랜드(61) 사이의 솔더(70)의 양을 충분하게 하는 것이 어렵다. 이 부분의 솔더(70)의 양이 충분하지 않을 경우, 기판(50)에, 적층 세라믹 콘덴서의 길이방향(L)을 만곡시키는 바와 같은 응력이 가해져서 기판(50)이 휘면, 굴곡부(21b)의 끝가장자리(23b)에 응력이 집중되기 쉬워, 이 끝가장자리(23b)를 기점으로 하여 소체부(11)에 크랙(K)이 생길 우려가 있다.

[0051] 이에 반하여 실시형태의 적층 세라믹 콘덴서(1) 및 실장 구조에 따르면, 제1 외부전극(21)과 제1 랜드(61) 사이에 갭(G)이 존재하기 때문에, 솔더링한 상태로, 제1 외부전극(21)과 제1 랜드(61) 사이에 충분한 양의 솔더(70)를 충전시킬 수 있다. 갭(G)이 15㎛ 이상이면, 제1 외부전극(21)과 제1 랜드(61) 사이의 솔더(70)의 양을 충분하게 할 수 있다. 이 때문에, 기판(50)이 상술한 바와 같이 휜 경우, 굴곡부(21b)의 끝가장자리(23b)에 응력이 집중되기 어려워, 이 끝가장자리(23b)를 기점으로 하여 소체부(11)에 크랙이 생기는 것이 억제된다.

[0052] 한편, 도 9는 한 쌍의 외부전극(20) 중 제1 외부전극(21) 측을 나타낸 것인데, 제2 외부전극(22)도 마찬가지이며, 도 8에 나타낸 바와 같이, 제2 외부전극(22)의 제2 접속 굴곡부(22b1)와 제2 랜드(62) 사이에도 갭(G)이 존재하기 때문에, 솔더(70)는 이 갭(G)에도 충전된다. 따라서 제2 외부전극(22)에서도 마찬가지로 소체부(11)에 크랙이 생기는 것이 억제된다.

[0053] 이상 설명한 실시형태에 따른 적층 세라믹 콘덴서(1)에 따르면, 이하의 효과가 발휘된다.

[0054] 실시형태에 따른 적층 세라믹 콘덴서(1)는 길이방향(L)을 가지는 부품 본체(10)와, 부품 본체(10)의 길이방향(L)의 양 단부에 각각 배치된 한 쌍의 외부전극(20)을 포함하고, 부품 본체(10)는 한 쌍의 외부전극(20) 사이에서 노출되는 부분의 적어도 일부에, 길이방향(L)에 직교하는 하나의 방향에서 한 쌍의 외부전극(20)보다도 외측으로 돌출되는 중앙 외주부(30)를 가진다.

[0055] 실시형태에 따른 적층 세라믹 콘덴서(1)를 기판(50)에 실장함에 있어서, 적층 세라믹 콘덴서(1)를 기판(50)의 소정 실장 위치에 세팅하면, 중앙 외주부(30)가 기판(50)의 표면에 접촉하는 상태가 되고, 외부전극(20)과 제1 랜드(61) 및 제2 랜드(62) 사이에는 갭(G)이 생긴다. 외부전극(20)이 제1 랜드(61) 및 제2 랜드(62)에 솔더링되면, 솔더(70)는 갭(G)에 충전된다. 이로써, 외부전극(20)과, 제1 랜드(61) 및 제2 랜드(62) 사이에 충분한 양의 솔더(70)를 충전시킬 수 있다. 이 때문에, 기판(50)이 휜 경우, 그 때의 응력이 소체부(11)에 전해지기 어려워져, 소체부(11)의 크랙 발생을 억제할 수 있다.

[0056] 실시형태에 따른 적층 세라믹 콘덴서(1)에서는 중앙 외주부(30)는 외부전극(20)으로부터 상기 하나의 방향의 외측으로 15㎛ 이상 돌출되는 것이 바람직하다.

[0057] 이로써, 외부전극(20)과 제1 랜드(61) 및 제2 랜드(62) 사이의 갭(G)을 15㎛ 이상으로 할 수 있으므로, 이 갭(G)에 충전되는 솔더(70)의 양을 충분한 양으로 할 수 있다. 그 결과, 솔더(70)에 의한 기판(50)으로부터 소체부(11)에 대한 응력 전달을 차단하는 작용이 충분해져, 소체부(11)의 크랙 발생을 억제할 수 있다.

[0058] 실시형태에 따른 적층 세라믹 콘덴서(1)에서는 중앙 외주부(30)는 부품 본체(10)의 바깥둘레 전역에 마련된다.

[0059] 이로써, 중앙 외주부(30)의 어느 부분을 기판(50)에 대향시켜서 세팅해도, 외부전극(20)과 제1 랜드(61) 및 제2 랜드(62) 사이에 갭(G)을 존재하게 할 수 있다. 따라서, 기판(50)에 대한 적층 세라믹 콘덴서(1)의 세팅 자세의 방향을 선택할 필요가 없어, 실장 작업의 간이화가 도모된다.

[0060] 실시형태에 따른 적층 세라믹 콘덴서(1)에서는 부품 본체(10)는 내부전극층(14)을 포함하는 소체부(11)를 가지며, 중앙 외주부(30)는 소체부(11)의 표면에 배치되고, 이 중앙 외주부(30)는 세라믹 및 수지 중 적어도 하나를 포함한다.

[0061] 이로써, 중앙 외주부(30)를 원하는 위치 및 형상으로 용이하게 형성할 수 있다. 특히 중앙 외주부(30)를 유전체 세라믹층(13)과 동일한 세라믹 재료로 형성함으로써, 소체부(11)와 중앙 외주부(30)를 동시에 소성하여 제조할 수 있으므로, 제조 효율이 향상된다.

[0062] 실시형태에 따른 실장 구조는 기판(50)의 표면에 서로 이간하여 배치된 제1 랜드(61) 및 제2 랜드(62)에, 한 쌍의 외부전극(20) 각각이 접속되는 적층 세라믹 콘덴서(1)의 실장 구조로서, 적층 세라믹 콘덴서(1)는 부품 본체(10)와, 상기 부품 본체(10)에 배치되는 한 쌍의 외부전극(20)을 가지며, 부품 본체(10)가 기판(50)에

접하면서, 한 쌍의 외부전극(20) 각각과 기판(50) 사이에 갭(G)이 존재한다.

[0063] 외부전극(20)이 제1 랜드(61) 및 제2 랜드(62)에 솔더링되면, 솔더(70)는 갭(G)에 충전된다. 이로써, 외부전극(20)과, 제1 랜드(61) 및 제2 랜드(62) 사이에 충분한 양의 솔더(70)를 충전시킬 수 있다. 이 때문에, 기판(50)이 휜 경우, 그 때의 응력이 소체부(11)에 전해지기 어려워져, 소체부(11)의 크랙 발생을 억제할 수 있다.

[0064] 실시형태에 따른 실장 구조에서는 한 쌍의 외부전극(20) 각각과 기판(50) 사이의 갭(G)은 15㎛ 이상인 것이 바람직하다.

[0065] 이로써, 해당 갭(G)에 충전되는 솔더(70)의 양을 충분한 양으로 할 수 있다. 그 결과, 솔더(70)에 의한 기판(50)으로부터 소체부(11)에 대한 응력 전달을 차단하는 작용이 충분해져, 소체부(11)의 크랙 발생을 억제할 수 있다.

[0066] 실시형태에 따른 실장 구조에서는 기판(50)은, 일방향으로 연장되는 섬유방향을 가지며, 적층 세라믹 콘덴서(1)는 한 쌍의 외부전극(20)의 서로 이간하는 방향이, 섬유방향에 평행하게 배치되는 것이 바람직하다. 실시형태에서는 한 쌍의 외부전극(20)의 서로 이간하는 방향이란, 즉, 길이방향(L)이다.

[0067] 적층 세라믹 콘덴서(1)는 폭방향(W)을 만곡시키는 바와 같은 응력이 가해진 경우보다도, 길이방향(L)을 만곡시키는 바와 같은 응력이 가해진 경우 쪽이 강성의 관점에서 응력을 받기 쉽다. 그러나 그 길이방향(L)이 기판(50)의 섬유방향을 따른 방향이 되도록 적층 세라믹 콘덴서(1)를 기판(50) 상에 배치함으로써, 섬유방향과 교차하는 방향으로 배치한 경우와 비교하여, 기판(50)의 섬유에 의한 강성에 보조되어, 적층 세라믹 콘덴서(1)에 응력이 가해지기 어렵다. 이로써, 크랙 발생의 억제 효과를 향상시킬 수 있다.

[0068] 한편, 본 발명은 상기 실시형태에 한정되지 않고, 본 발명의 목적을 달성할 수 있는 범위에서의 변형, 개량 등은 본 발명에 포함되는 것이다.

[0069] 예를 들면, 외부전극(20)을 기판(50)의 표면으로부터 뜬 상태로 하는 돌출부로서는 부품 본체(10)의 바깥둘레 전역에 없어도 된다. 예를 들면 도 11에 나타내는 바와 같이, 소체부(11)의 제1 주면(17a1)에 마련되는 제1 돌출부(31)와, 소체부(11)의 제2 주면(17a2)에 마련되는 제2 돌출부(32)의 2군데만 있어도 된다. 이 경우, 제1 돌출부(31) 및 제2 돌출부(32) 중 어느 하나를 기판(50)의 표면에 접촉하는 상태로 적층 세라믹 콘덴서(1)를 기판(50) 상에 세팅한다. 더 나아가서는 제1 돌출부(31) 및 제2 돌출부(32) 중 어느 하나만 마련되는 양태이어도 된다.

[0070] 또한, 돌출부로서는 소체부(11)의 제3 측면(15a)에 마련되는 제3 돌출부(33)와, 소체부(11)의 제4 측면(15b)에 마련되는 제4 돌출부(34)의 2군데만 있어도 된다. 이 경우, 제3 돌출부(33) 및 제4 돌출부(34) 중 어느 하나를 기판(50)의 표면에 접촉하는 상태로 적층 세라믹 콘덴서(1)를 기판(50) 상에 세팅한다. 더 나아가서는 제3 돌출부(33) 및 제4 돌출부(34) 중 어느 하나만 마련되는 양태이어도 된다.

[0071] 상기 실시형태에서의 적층 세라믹 콘덴서(1)는 전자부품의 일례이며, 본 개시의 전자부품으로서는 이에 한정되지 않고, 서미스터나 인덕터 등의 다른 2단자 전자부품도 적용이 가능하다.

부호의 설명

[0072] 1: 적층 세라믹 콘덴서(전자부품)

10: 부품 본체

11: 소체부

14: 내부전극층(내부전극)

20: 외부전극

21: 제1 외부전극

22: 제2 외부전극

30: 중앙 외주부(돌출부)

50: 기판

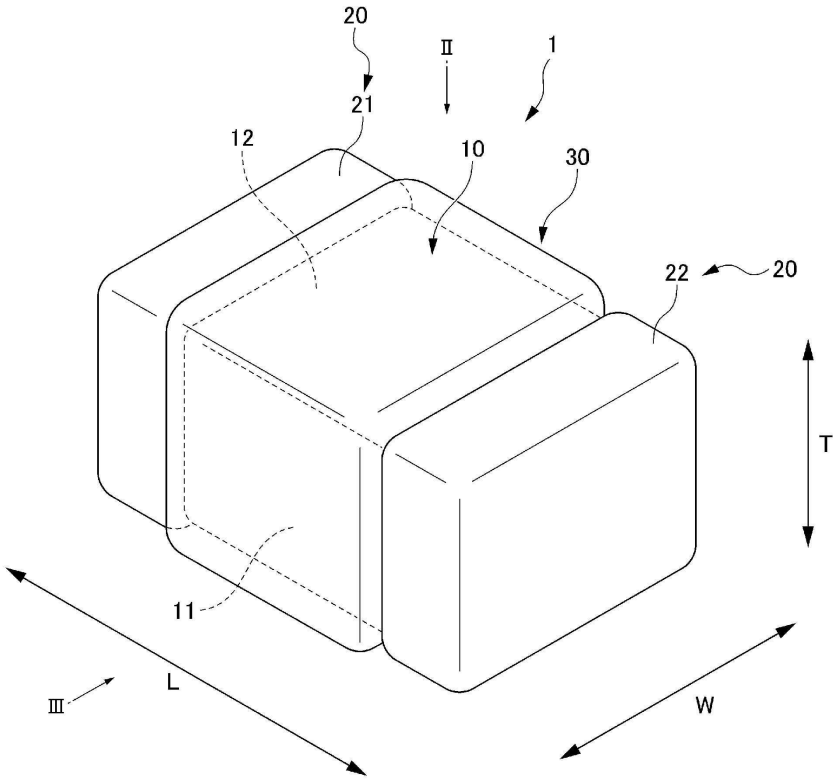
61: 제1 랜드(랜드)

62: 제2 랜드(랜드)

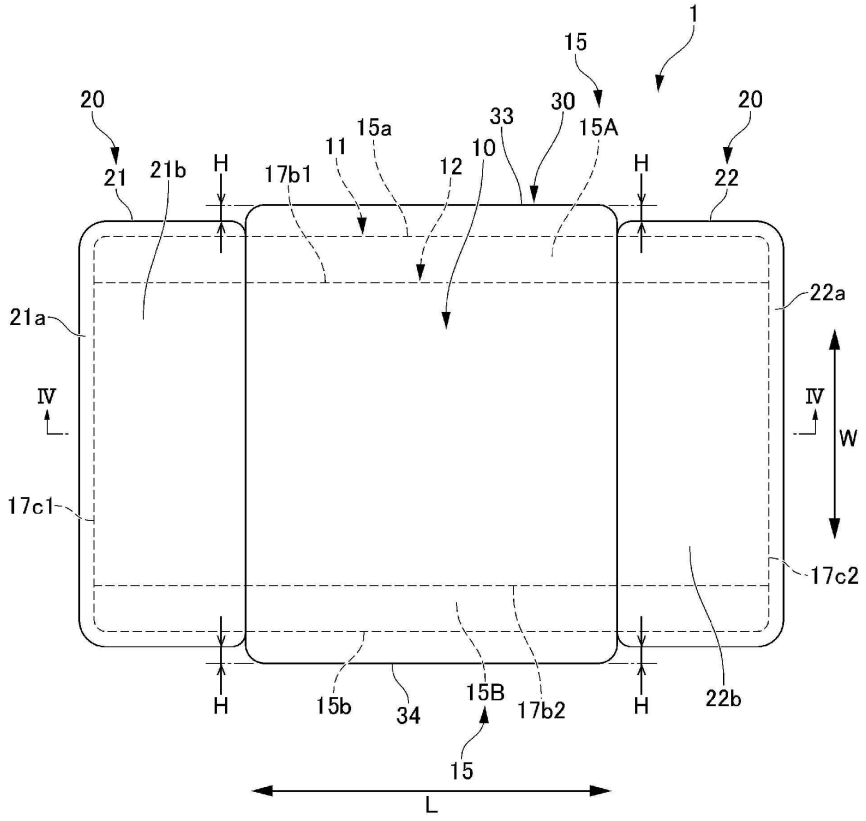
G: 갭

도면

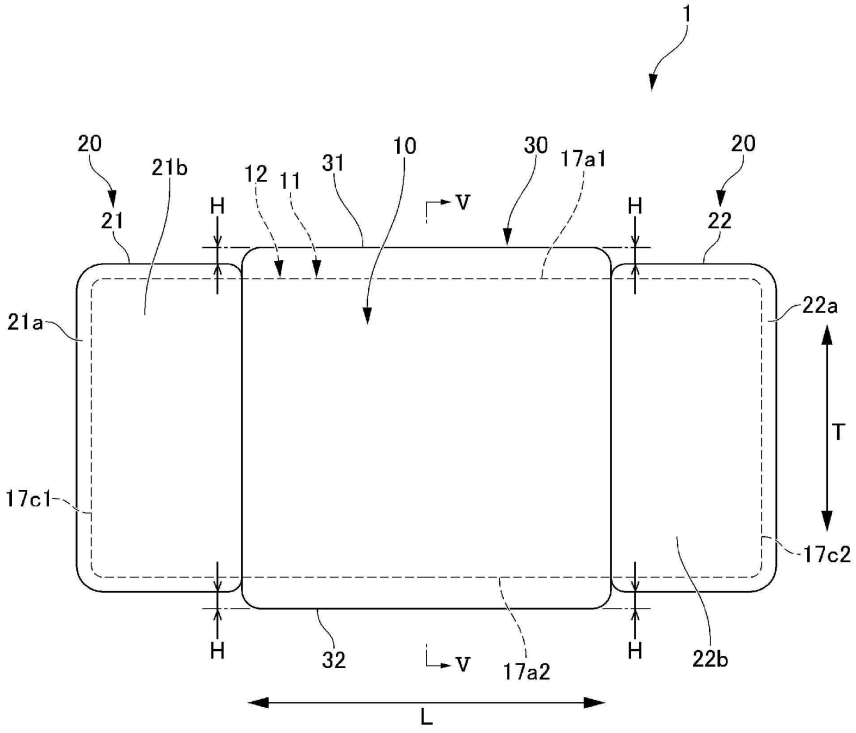
도면1



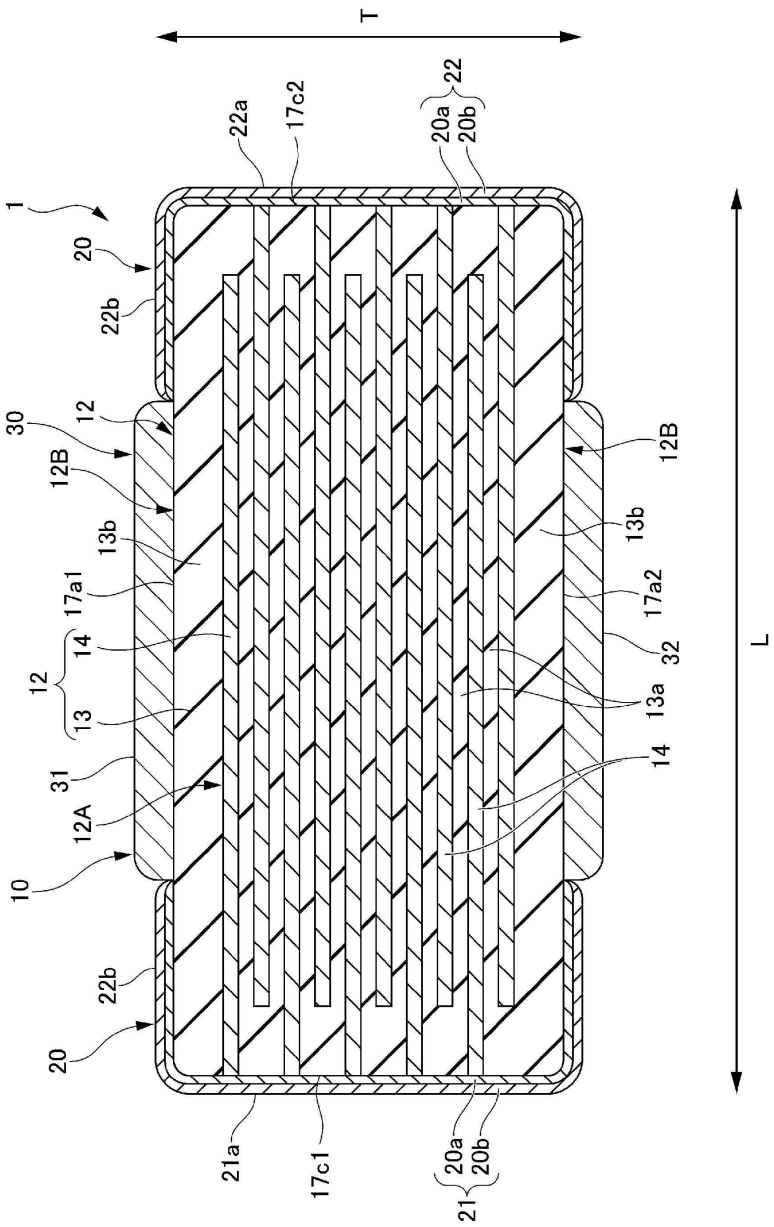
도면2


1
15
20
21
21b
H
17b1
11
15a
12
10
33
30
15A
H
20
22
22a
21a
IV
IV
W
17c1
17c2
H
15b
34
15B
17b2
H
22b
15
L

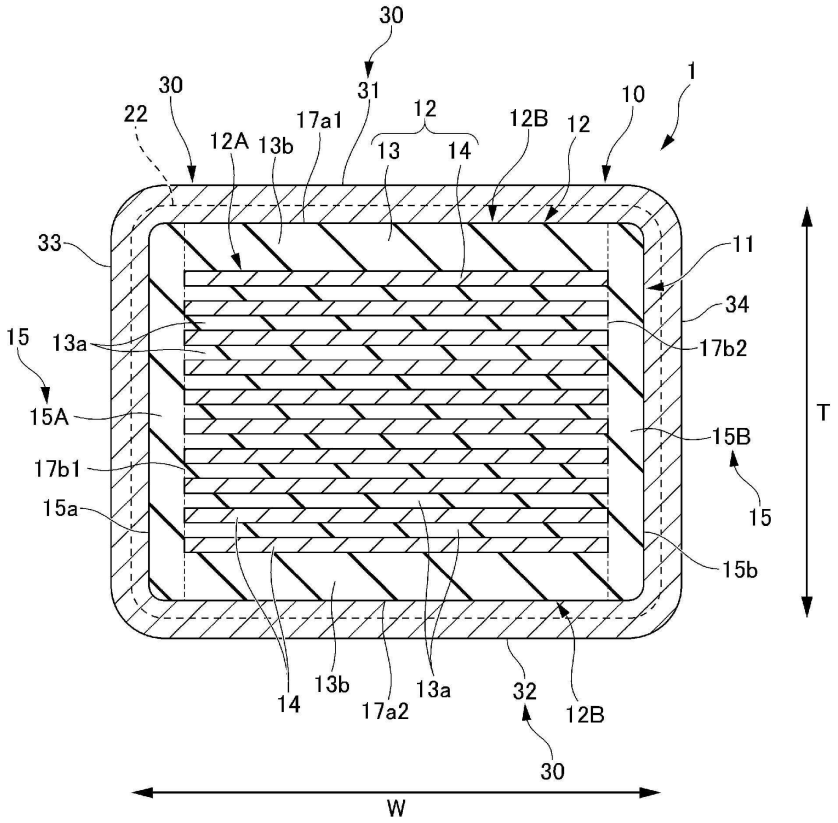
도면3


1
20
21
21b
H
12
11
31
10
V
30
17a1
H
20
22
21a
22a
T
17c1
17c2
H
32
V
17a2
H
22b
L

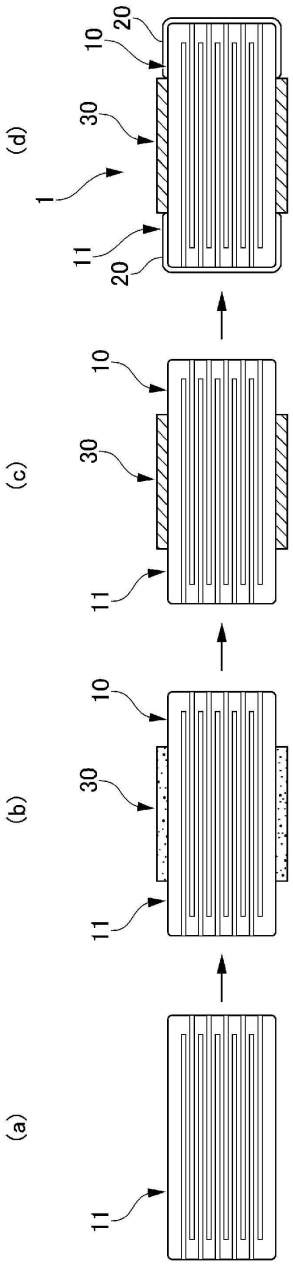
도면4


T
L
1
20
22b
30
12
12B
13b
17a1
14
13
31
12A
10
22a
17c2
20a
20b
22
17a2
32
13a
21a
17c1
21

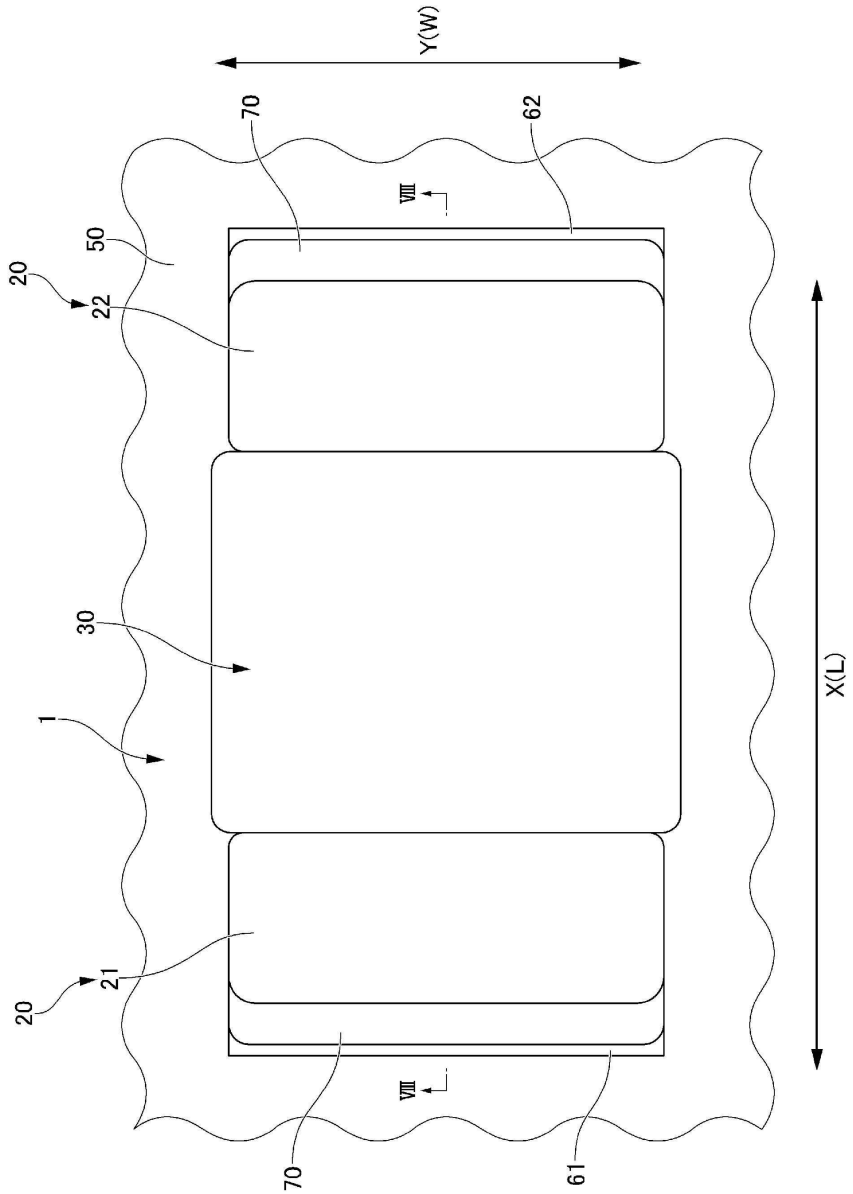
도면5


30
30
31
22
12
17a1
12A
13b
13
14
12B
12
10
1
33
11
34
15
13a
17b2
15A
15B
17b1
15
15a
15b
T
14
13b
17a2
13a
32
12B
30
W

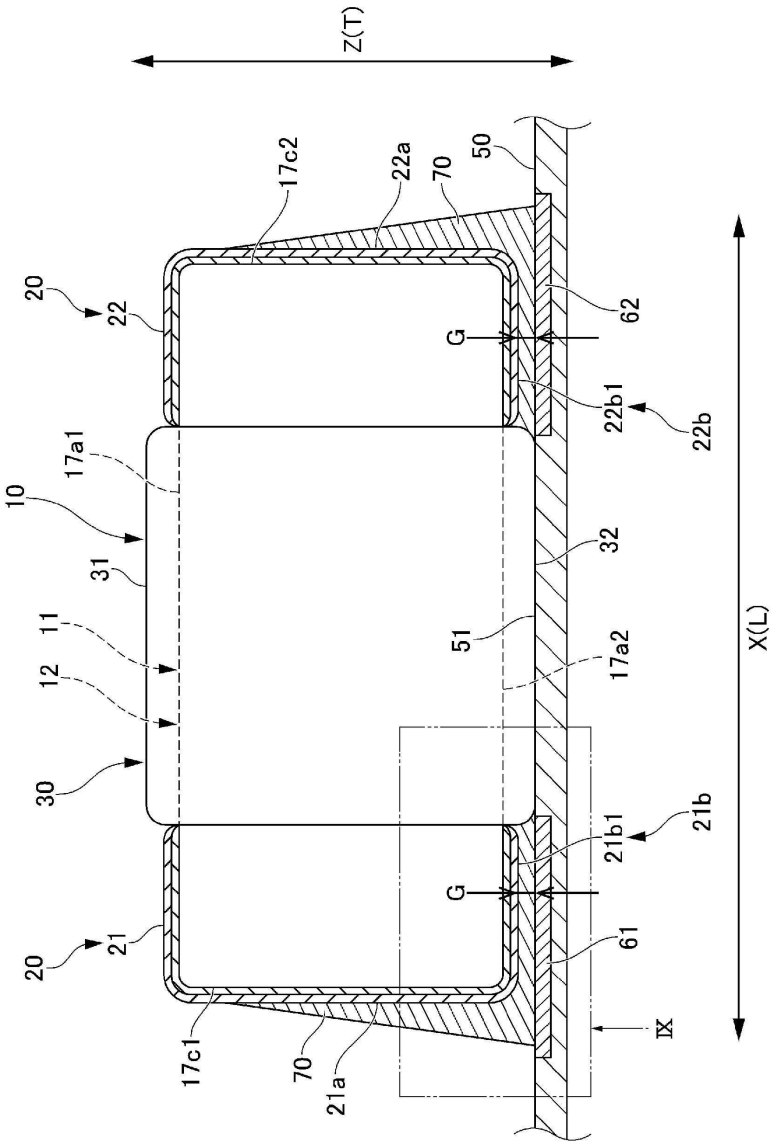
도면6



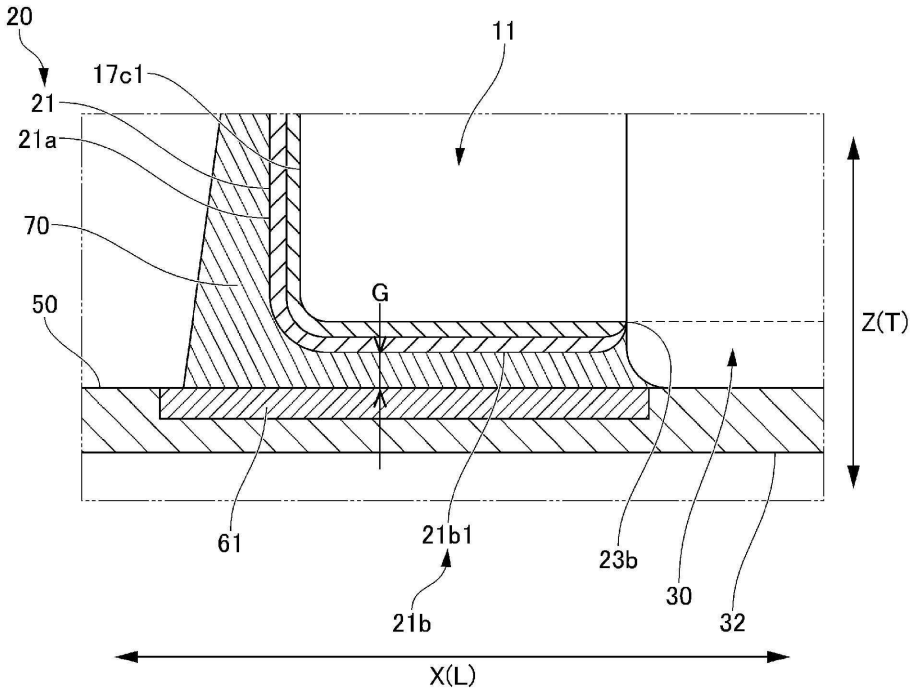
도면7



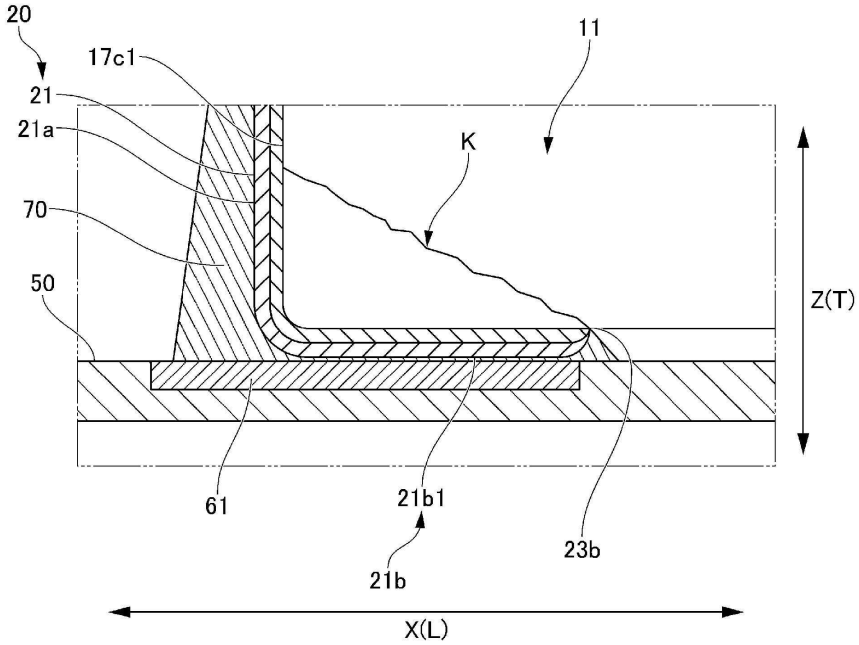
도면8


Z(T)
17c2
22a
70
50
20
22
62
G
22b1
22b
17a1
10
31
32
11
12
51
17a2
X(L)
30
21b
21b1
G
20
21
61
IX
17c1
70
21a

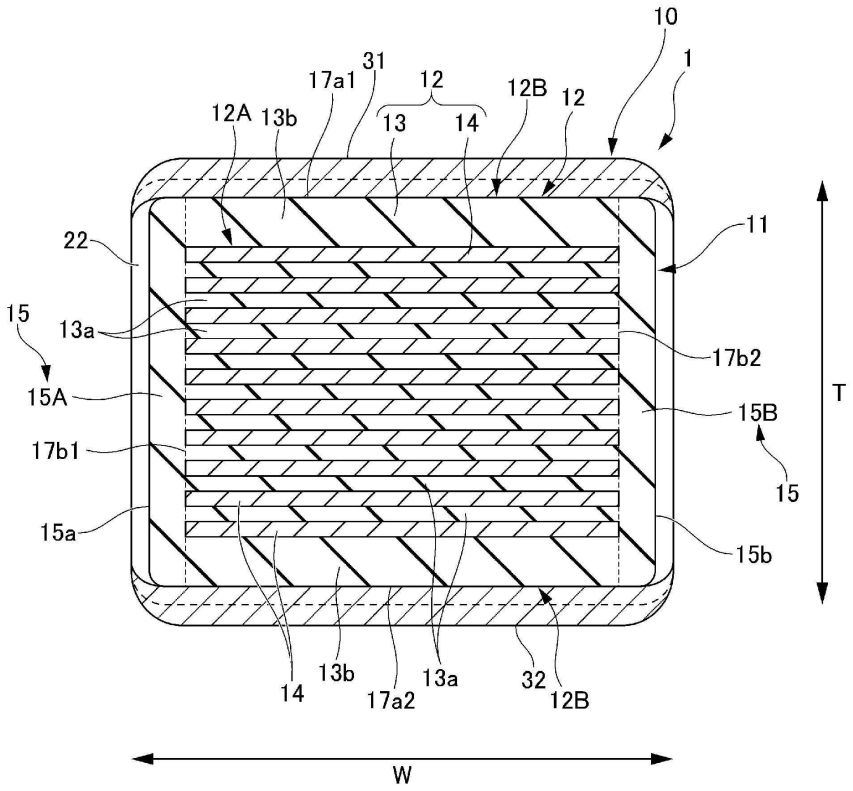
도면9


20
17c1
21
21a
70
50
11
G
Z(T)
61
21b1
23b
30
32
21b
X(L)

도면10


20
17c1
21
21a
70
50
11
K
Z(T)
61
21b1
23b
21b
X(L)

도면11


10
1
31
17a1
12
12B
12
12A
13b
13
14
22
11
15
13a
17b2
15A
15B
T
17b1
15
15a
15b
14
13b
17a2
13a
32
12B
W