



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

231492

(11)

(B1)

(51) Int. Cl.³
G 05 B 11/12

/22/ Přihlášeno 10 05 83
/21/ /PV 3289-83/

(40) Zveřejněno 15 03 84

(45) Vydáno 15 06 86

(75)
Autor vynálezu

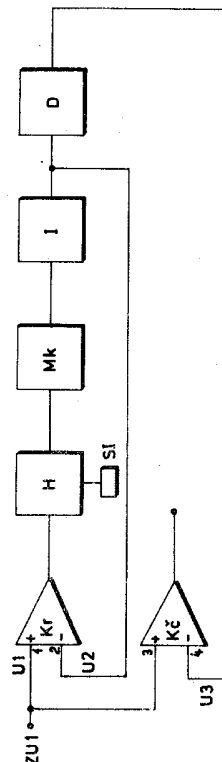
SEIDL KAREL ing., PRAHA, VOREL MILOSLAV ing., JÍLOVIŠTĚ,
FENIK FRANTIŠEK ing. CSc., REJŽEK MILAN ing., PRAHA

(54) Zapojení automatického regulátoru čtecí úrovně
číslicového signálu

Zapojení automatického regulátoru čtecí úrovně číslicového signálu řeší problém vytváření výstupního napětí čtecí úrovně číslicového signálu pro sdružený televizní signál s číslicovou složkou, určený pro použití v rozhlasové družicové službě.

Podstata vynálezu spočívá v tom, že výstup regulačního komparátoru /Kr/, na jehož neinvertující vstup /1/ je připojen zdroj /ZU₁/ sdruženého číslicového signálu, je připojen na první vstup dvouvstupového součinného logického členu /H/, přičemž na druhý vstup logického součinného členu /H/ je připojen výstup zdroje /SI/ selekčních impulsů a výstup dvouvstupového součinného logického členu /H/ je připojen na vstup monostabilního klopného obvodu /Mk/ připojeného na vstup integrátoru /I/ spojeného se vstupem děliče napětí /D/, zdroj /ZU₁/ sdruženého číslicového signálu je připojen současně na neinvertující vstup /3/ čtecího komparátoru /Kč/, zatímco výstup integrátoru /I/ je připojen na invertující vstup /2/ regulačního komparátoru /Kr/, a výstup děliče napětí /D/ je připojen na invertující vstup /4/ čtecího komparátoru /Kč/.

Řešení lze uplatnit v oblasti RDS, jeho podstata vyplývá z připojeného výkresu.



Vynález se týká zapojení automatického regulátoru čtecí úrovně číslicového signálu pro vytvoření výstupního napětí čtecí úrovně číslicového signálu.

Je známo, že dosud známé čtecí obvody číslicového signálu zpravidla aplikují napěťové komparátory s pevným předpětím, k jejichž vstupu je přiváděn číslicový signál s konstantní vrcholovou úrovní. Konstantní vrcholová úroveň je zajištěna buď přímo přenosovými podmínkami v číslicovém kanálu, nebo s užitím automatického regulátoru předřazeného čtecímu obvodu. Obdobné zapojení lze využít v dekódovačích sdruženého televizního signálu, sestávajícího z analogové složky standardního televizního signálu a z číslicové složky, umístěné v oblasti řádkového zatemnění.

Nedostatkem tohoto řešení v přijímači sdruženého televizního signálu je nutnost užití automatického regulátoru, zpracovávajícího vzhledem k svému uspořádání současně složku číslicovou a analogovou. Přitom zkreslení typu diferenciálního zisku a diferenciální fáze, prakticky neovlivňuje kvalitu zpracování číslicové složky, degraduje kvalitu zpracování složky obrazové.

Výše uvedené nedostatky odstraňuje zapojení automatického regulátoru čtecí úrovně číslicového signálu s použitím nejméně jednoho čtecího komparátoru. Podstata vynálezu spočívá v tom, že výstup regulačního komparátoru, na jehož neinvertující vstup je připojen zdroj sdruženého číslicového signálu, je připojen na první vstup dvouvstupového součinnového logického členu, přičemž na druhý vstup dvouvstupového součinnového logického členu je připojen výstup zdroje selekčních impulsů.

Výstup dvouvstupového součinnového logického členu je připojen na vstup monostabilního klopného obvodu připojeného na vstup integrátoru spojeného se vstupem děliče napětí, zdroj sdruženého číslicového signálu je připojen současně na neinvertující vstup čtecího komparátoru, zatímco výstup integrátoru je připojen na invertující vstup regulačního komparátoru, a výstup děliče napětí je připojen na invertující vstup čtecího komparátoru.

Pro použití tohoto zapojení automatického regulátoru čtecí úrovně číslicového signálu v přijímači sdruženého televizního signálu je výhodou skutečnost, že nejsou kladeny nároky na stabilizaci úrovně signálu na vstupu čtecího obvodu, neboť regulační proces je vztažen k vyhodnocení čtecí úrovně. Vlastní sdružený signál není regulátorem ovlivňován. Odtud vyplývá i další výhoda zapojení, spočívající v tom, že v procesu regulace nedochází ke zkreslení žádné ze složek zpracovávaného sdruženého signálu. Automatickou regulací čtecí úrovně se získá možnost optimálního čtení číslicového signálu, což prakticky znamená čtení s minimální poruchovostí.

Zapojení automatického regulátoru čtecí úrovně číslicového signálu bude následovně blíže popsáno v příkladném provedení s pomocí připojeného vyobrazení, znázorňujícího základní zapojení.

Vstup zdroje ZU sdruženého televizního signálu s číslicovou složkou o vrcholovém napětí je připojen k paralelně spojeným neinvertujícím vstupům 1 a 3 napěťových komparátorů Kr a Kč. Regulační komparátor Kr je určen pro rozhodování, zda vrcholové napětí U1 vstupního signálu je větší, než stejnosměrné napětí U2, které se přivádí na invertující vstup 2 regulačního komparátoru Kr. Výstup regulačního komparátoru Kr je připojen na jeden vstup dvouvstupového součinnového logického členu H, na jehož druhý vstup je připojen zdroj SI selekčních impulsů.

Dvouvstupový součinnový logický člen H je určen k výběru spouštěcího impulsu pro monostabilní klopný obvod Mk. Výstup monostabilního klopného obvodu Mk je připojen ke vstupu integrátoru I, který je určen pro vytvoření stejnosměrného napětí U2 z impulsů, přicházejících na vstup integrátoru I z monostabilního klopného obvodu Mk. Výstup integrátoru I je propojen jednak s invertujícím vstupem 2 regulačního komparátoru Kr a také se vstupem děliče napětí D.

Dělič napětí D je určen pro vytvoření napětí U_3 čtecí úrovně. Výstup děliče napětí D je připojen na invertující vstup 4 čtecího komparátoru $K\check{c}$, který je určen k získání optimální číslicové složky ze sdruženého číslicového signálu.

Při funkci předmětného zapojení je sdružený televizní signál s obnovenou stejnosměrnou složkou přiváděn k paralelně spojeným neinvertujícím vstupům 1 a 3 napěťových komparátorů Kr a $K\check{c}$. V případě, kdy vrcholové napětí U_1 vstupního sdruženého televizního signálu z číslicovou složkou je vyšší, než stejnosměrné napětí U_2 přivedené k invertujícímu vstupu 2 regulačního komparátoru Kr , je na výstupu tohoto komparátoru generováno nenulové napětí, přiváděné k prvnímu vstupu dvouvstupového součinného logického členu H .

K druhému vstupu tohoto dvouvstupového součinného logického členu H je přiveden z vnějšího zdroje SI selektivních impulsů selekční impuls, jehož časová poloha i šířka odpovídají přenosu číslicové složky sdruženým televizním signálem. To znamená, že v případě, kdy v období přenosu selekčních impulsů ze zdroje SI je splněna podmínka $U_1 > U_2$, je na výstupu dvouvstupového součinného logického členu H vytvořen řídicí impuls, vedený ke vstupu monostabilního klopného obvodu Mk .

Monostabilní klopný obvod Mk je tímto impulsem spuštěn a na svém výstupu generuje impuls se šířkou nepřesahující trvání řádkového intervalu televizního signálu. Výstupní impuls monostabilního klopného obvodu Mk je dále integrován integrátorem I tak, že s příchodem každého řídicího impulsu vzrůstá velikost jeho výstupního napětí o hodnotu rozdílového napětí ΔU , definující základní rozlišovací interval čtecího obvodu.

Proces nárůstu stejnosměrného napětí U_2 pokračuje do okamžiku, kdy je splněna podmínka $U_1 = U_2$. V tomto stavu je výstupní napětí regulačního komparátoru Kr nulové a dochází k poklesu velikosti stejnosměrného napětí U_2 , způsobenému vybíjením kondenzátoru integrátoru I . Tím je opět dosaženo stavu, kdy $U_1 > U_2$, podmiňujícím generování řídicího impulsu monostabilního klopného obvodu Mk a zabezpečujícím zvýšení stejnosměrného napětí U_2 o hodnotu rozdílového napětí ΔU . Odtud je již patrné, že velikost stejnosměrného napětí U_2 je v ustáleném stavu rovna velikosti vrcholového napětí U_1 s chybou nepřesahující rozdílové napětí ΔU , takže platí $U_1 = U_2 \pm \Delta U$. Výstupní napětí integrátoru I je přes dělič napětí D vedeno k invertujícímu vstupu 4 čtecího komparátoru $K\check{c}$ tak, že velikost výstupního napětí U_3 čtecí úrovně děliče napětí D vyhovuje podmínce $U_3 = U_1/2(N-1)$, kde N je počet stavů dekódovaného signálu.

PŘEDMĚT VÝNÁLEZU

Zapojení automatického regulátoru čtecí úrovně číslicového signálu s použitím nejméně jednoho čtecího komparátoru, vyznačené tím, že výstup regulačního komparátoru Kr , na jehož neinvertující vstup /1/ je připojen zdroj ZU_1 sdruženého číslicového signálu, je připojen na první vstup dvouvstupového součinného logického členu H , přičemž na druhý vstup logického součinného členu H je připojen výstup zdroje SI selektivních impulsů a výstup dvouvstupového součinného logického členu H je připojen na vstup monostabilního klopného obvodu Mk připojeného na vstup integrátoru I spojeného se vstupem děliče napětí D , zdroj ZU_1 sdruženého číslicového signálu je připojen současně na neinvertující vstup /3/ čtecího komparátoru $K\check{c}$, zatímco výstup integrátoru I je připojen na invertující vstup /2/ regulačního komparátoru Kr , a výstup děliče napětí D je připojen na invertující vstup /4/ čtecího komparátoru $K\check{c}$.

