(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第6253270号
(P6253270)
(45)発行日　平成29年12月27日(2017.12.27)　(24)登録日　平成29年12月8日(2017.12.8)

(51)Int.Cl.　F I
G01R 31/02 (2006.01)　G01R 31/02

請求項の数 14　(全 26 頁)

(21)出願番号　特願2013-126002(P2013-126002)
(22)出願日　平成25年6月14日(2013.6.14)
(65)公開番号　特開2015-1446(P2015-1446A)
(43)公開日　平成27年1月5日(2015.1.5)
審査請求日　平成28年5月23日(2016.5.23)

(73)特許権者　308033711
ラピスセミコンダクタ株式会社
神奈川県横浜市港北区新横浜二丁目４番地８
(73)特許権者　000006895
矢崎総業株式会社
東京都港区三田１丁目４番２８号
(74)代理人　100079049
弁理士　中島　淳
(74)代理人　100084995
弁理士　加藤　和詳
(74)代理人　100099025
弁理士　福田　浩志

最終頁に続く

(54)【発明の名称】電池監視システム、半導体回路、断線検出プログラム、及び断線検出方法

(57)【特許請求の範囲】
【請求項１】
直列に接続された複数の電池と、
前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と、前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段と、
前記放電用スイッチング素子が前記抵抗素子と前記第２信号線との間に設けられている場合は、前記第１信号線に接続され、かつ前記第２信号線の電位よりも低い電位を供給し、前記放電用スイッチング素子が前記抵抗素子と前記第１信号線との間に設けられている場合は、前記第２信号線に接続され、かつ前記第１信号線の電位よりも高い電位を供給する、電位調整手段と、
前記抵抗素子と前記放電用スイッチング素子との間の第１電位と、前記第１信号線の電位と前記第２信号線の電位とから設定される閾値と、を比較する比較手段と、
を備え、
前記放電用スイッチング素子は、放電制御線を介して電圧供給手段からゲート電圧が印加されるトランジスタであり、前記電位調整手段は、前記放電制御線を介して前記第１信号線または前記第２信号線に接続されている、
電池監視システム。
【請求項２】
前記比較手段は、シングル反転増幅器と、前記シングル反転増幅器の入力に接続され、

かつ前記第１電位または前記第１信号線の電位が入力される第１コンデンサと、前記第１コンデンサと並列に接続され、かつ前記第１電位または前記第２信号線の電位が入力される第２コンデンサと、を含む、請求項１に記載の電池監視システム。

【請求項３】

前記抵抗素子及び前記放電用スイッチング素子の間と前記第１コンデンサ及び前記第２コンデンサに接続された第３信号線とを接続する第１スイッチング素子と、前記第１信号線と前記第１コンデンサに接続された第４信号線とを接続する第２スイッチング素子と、前記第２信号線と前記第２コンデンサに接続された第５信号線とを接続する第３スイッチング素子と、を含む接続手段を備えた、請求項２に記載の電池監視システム。

【請求項４】

前記放電手段と、前記接続手段との間に設けられた高周波遮断手段を備え、前記第２スイッチング素子は、前記高周波遮断手段を介して、前記第４信号線と前記第１信号線とを接続し、かつ前記第３スイッチング素子は、前記高周波遮断手段を介して、前記第５信号線と前記第２信号線とを接続する、請求項３に記載の電池監視システム。

【請求項５】

前記比較手段の比較結果に基づいて前記第１信号線の断線を検出する検出手段を備えた、請求項１から請求項４のいずれか１項に記載の電池監視システム。

【請求項６】

直列に接続された複数の電池の各々に対して設けられ、前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段における前記放電用スイッチング素子について、前記放電用スイッチング素子が前記抵抗素子と前記第２信号線との間に設けられている場合には、前記第１信号線に接続されて前記第２信号線の電位よりも低い電位を供給し、前記放電用スイッチング素子が前記抵抗素子と前記第１信号線との間に設けられている場合には、前記第２信号線に接続されて前記第１信号線の電位よりも高い電位を供給する電位調整手段と、

前記抵抗素子と前記放電用スイッチング素子との間の第１電位と、前記第１信号線の電位と前記第２信号線の電位とから設定される閾値と、を比較する比較手段と、

を備え、

前記放電用スイッチング素子は、放電制御線を介して電圧供給手段からゲート電圧が印加されるトランジスタであり、前記電位調整手段は、前記放電制御線を介して前記第１信号線または前記第２信号線に接続されている、

半導体回路。

【請求項７】

直列に接続された複数の電池と、

前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と、前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段と、

前記第１信号線に接続され、かつ、前記第２信号線の電位よりも低電位である第１電位調整手段と、

前記第１信号線に接続され、かつ、前記第１信号線の電位よりも高電位である第２電位調整手段と、

前記放電手段が設けられた前記第１信号線の前記放電手段より後段部の後段部電位と、前記抵抗素子と前記放電用スイッチング素子との間の第１電位と前記電池の高電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第２電位と、から設定される閾値と、を比較する第１比較手段と、

前記後段部電位と、前記第１電位と前記電池の低電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第３電位と、から設定される閾値と、を比較する第２比較手段と、

を備えた電池監視システム。

【請求項８】
前記第１比較手段は、第１シングル反転増幅器と、前記第１シングル反転増幅器の入力に接続され、かつ、前記後段部電位または前記第２電位が入力される第１コンデンサと、前記第１コンデンサと並列に接続され、かつ前記後段部電位または前記第１電位が入力される第２コンデンサと、を含み、
前記第２比較手段は、第２シングル反転増幅器と、前記第２シングル反転増幅器の入力に接続され、かつ、前記後段部電位または前記第１電位が入力される第３コンデンサと、前記第３コンデンサと並列に接続され、かつ前記後段部電位または前記第３電位が入力される第４コンデンサと、を含む、請求項７に記載の電池監視システム。
【請求項９】
前記第１比較手段の比較結果及び前記第２比較手段の比較結果に基づいて前記第１信号線の断線を検出する検出手段を備えた、請求項７または請求項８に記載の電池監視システム。
【請求項１０】
直列に接続された複数の電池の各々に対して設けられ、前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段の、前記第１信号線に接続され、かつ、前記第２信号線の電位よりも低電位である第１電位調整手段と、
前記第１信号線に接続され、かつ、前記第１信号線の電位よりも高電位である第２電位調整手段と、
前記放電手段が設けられた前記第１信号線の前記放電手段より後段部の後段部電位と、前記抵抗素子と前記放電用スイッチング素子との間の第１電位と前記電池の高電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第２電位と、から設定される閾値と、を比較する第１比較手段と、
前記後段部電位と、前記第１電位と前記電池の低電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第３電位と、から設定される閾値と、を比較する第２比較手段と、
を備えた半導体回路。
【請求項１１】
請求項２から請求項４のいずれか１項に記載の電池監視システムの前記第１信号線の断線を検出する処理をコンピュータに実行させるための断線検出プログラムであって、
前記第１コンデンサに、前記第１信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電するステップと、
前記第２コンデンサに、前記第２信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電するステップと、
前記第１コンデンサ及び前記第２コンデンサの電荷を保持した状態で、前記第１コンデンサ及び前記第２コンデンサに前記第１電位を入力させるステップと、
前記電位調整手段により、前記前記第１信号線の電位を調整するステップと、
前記比較手段から比較結果を出力するステップと、
を備えた処理をコンピュータに実行させるための断線検出プログラム。
【請求項１２】
請求項８に記載の電池監視システムの前記第１信号線の断線を検出する処理をコンピュータに実行させるための断線検出プログラムであって、
前記第１コンデンサに前記第２電位と前記第１シングル反転増幅器の閾値電圧との差を充電するステップと、
前記第２コンデンサに前記第１電位と前記第１シングル反転増幅器の閾値電圧との差を充電するステップと、
前記第３コンデンサに前記第１電位と前記第２シングル反転増幅器の閾値電圧との差を充電するステップと、

前記第４コンデンサに前記第３電位と前記第２シングル反転増幅器の閾値電圧との差を充電するステップと、
前記第１コンデンサ乃至前記第４コンデンサの電荷を保持した状態で、前記第１コンデンサ乃至前記第４コンデンサに前記後段部電位を入力させるステップと、
前記第１電位調整手段または前記第２電位調整手段により、前記前記第１信号線の電位を調整するステップと、
前記第１比較手段及び前記第２比較手段から比較結果を出力するステップと、
を備えた処理をコンピュータに実行させるための断線検出プログラム。
【請求項１３】
請求項２から請求項４のいずれか１項に記載の電池監視システムの前記第１信号線の断線検出方法あって、
前記第１コンデンサに、前記第１信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電する工程と、
前記第２コンデンサに、前記第２信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電する工程と、
前記第１コンデンサ及び前記第２コンデンサの電荷を保持した状態で、前記第１コンデンサ及び前記第２コンデンサに前記第１電位を入力させる工程と、
前記電位調整手段により、前記前記第１信号線の電位を調整する工程と、
前記比較手段から比較結果を出力する工程と、
を備えた断線検出方法。
【請求項１４】
請求項８に記載の電池監視システムの前記第１信号線の断線検出方法であって、
前記第１コンデンサに前記第２電位と前記第１シングル反転増幅器の閾値電圧との差を充電する工程と、
前記第２コンデンサに前記第１電位と前記第１シングル反転増幅器の閾値電圧との差を充電する工程と、
前記第３コンデンサに前記第１電位と前記第２シングル反転増幅器の閾値電圧との差を充電する工程と、
前記第４コンデンサに前記第３電位と前記第２シングル反転増幅器の閾値電圧との差を充電する工程と、
前記第１コンデンサ乃至前記第４コンデンサの電荷を保持した状態で、前記第１コンデンサ乃至前記第４コンデンサに前記後段部電位を入力させる工程と、
前記第１電位調整手段または前記第２電位調整手段により、前記前記第１信号線の電位を調整する工程と、
前記第１比較手段及び前記第２比較手段から比較結果を出力する工程と、
を備えた断線検出方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、電池監視システム、半導体回路、断線検出プログラム、及び断線検出方法、特に電池電圧監視用の電池監視システム、半導体回路、断線検出プログラム、及び断線検出方法に関するものである。
【背景技術】
【０００２】
一般に、ハイブリッド自動車や電気自動車のモータ駆動等に用いられる大容量で高出力なバッテリーとして、複数の電池（電池セル）が直列に接続されたバッテリー（具体的一例としては、リチウムイオンバッテリー等が挙げられる）が用いられている。当該バッテリーの電池の電圧を監視・制御するための電池監視システムが知られている。
【０００３】
従来の電池監視システムは、複数の電池セルを含む電池セル群と、当該電池セル群に含

まれる電池セルの電圧を測定・制御する半導体回路と、を備えて構成されている。
【０００４】
当該電池監視システムでは、測定用の半導体回路から得られた各電池セルの電圧情報を元に、電池セル群のセル電圧均等化（各電池セルの電圧値を均等にする）処理や充放電制御（各電池セルの充放電の制御）処理等を行う。このような電池監視システムでは、電池セルと測定用の半導体回路とを接続する信号線等に断線が生じていると、電池監視システムに不具合が発生する場合がある。
【０００５】
そのため、信号線の断線を検出する技術が知られている（特許文献１～特許文献９参照）。特に、特許文献９には電池セルの電荷を放電するための放電回路が設けられた電池監視システムにおいて、信号線の断線を検出する技術が記載されている。
【先行技術文献】
【特許文献】
【０００６】
【特許文献１】特開２００２－３４３４４５号公報
【特許文献２】特開２００１－１１６７７６号公報
【特許文献３】特開２００６－２９９２３号公報
【特許文献４】特開２００４－１７０３３５号公報
【特許文献５】特開２００５－１６８１１８号公報
【特許文献６】特開２００４－１０４９８９号公報
【特許文献７】特開２００６－５０７８４号公報
【特許文献８】特開２００７－２２５４８４号公報
【特許文献９】特開２００８－１７５８０４号公報
【発明の概要】
【発明が解決しようとする課題】
【０００７】
しかしながら、特許文献１～特許文献９に記載の技術では、以下のような問題がある。
【０００８】
特許文献１～３に記載の技術では、断線を検知するための抵抗を電池セル間に常時接続しなければならない。当該抵抗には、電池セルから常時電流が流れるため、待機時の電流（暗電流）を抑制するためには、抵抗値を大きくする必要がある。しかしながら、抵抗値には限界があるため、暗電流を抑制することは困難である。
【０００９】
また、特許文献４～特許文献７に記載の技術では、断線を検知するためには、電池セル間をスイッチで短絡させる動作を必要とする。短絡させることにより、電池セルが過充電状態にない場合であっても放電動作をさせることになるため、電池セル同士の電池電圧をばらつかせる可能性がある。
【００１０】
またさらに、特許文献４及び特許文献８、９に記載の技術では、断線の有無を判定するために、電池電圧を測定するために用いられる、電池電圧計測回路及び計測電圧差を演算するための演算装置を必要とする。複数の電圧を電圧計測回路で測定して演算装置で演算しなければならないため、断線検知に時間を要してしまい、当該時間を短縮することが困難である。また、電池電圧計測回路が１つしか設けられていない半導体回路では、断線検知期間中は、通常の電池電圧セルの測定動作を行うことが困難である。
【００１１】
本発明は、上述した問題を解決するために提案されたものであり、放電させるための放電回路が接続された電池に関する信号線の断線を適切に検出することができる、電池監視システム、半導体回路、断線検出プログラム、及び断線検出方法を提供することを目的とする。
【課題を解決するための手段】

【００１２】
上記目的を達成するために、請求項１に記載の電池監視システムは、直列に接続された複数の電池と、前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と、前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段と、前記放電用スイッチング素子が前記抵抗素子と前記第２信号線との間に設けられている場合は、前記第１信号線に接続され、かつ前記第２信号線の電位よりも低い電位を供給し、前記放電用スイッチング素子が前記抵抗素子と前記第１信号線との間に設けられている場合は、前記第２信号線に接続され、かつ前記第１信号線の電位よりも高い電位を供給する、電位調整手段と、前記抵抗素子と前記放電用スイッチング素子との間の第１電位と、前記第１信号線の電位と前記第２信号線の電位とから設定される閾値と、を比較する比較手段と、を備え、前記放電用スイッチング素子は、放電制御線を介して電圧供給手段からゲート電圧が印加されるトランジスタであり、前記電位調整手段は、前記放電制御線を介して前記第１信号線または前記第２信号線に接続されている。

【００１４】
請求項６に記載の半導体回路は、直列に接続された複数の電池の各々に対して設けられ、前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段における前記放電用スイッチング素子について、前記放電用スイッチング素子が前記抵抗素子と前記第２信号線との間に設けられている場合には、前記第１信号線に接続されて前記第２信号線の電位よりも低い電位を供給し、前記放電用スイッチング素子が前記抵抗素子と前記第１信号線との間に設けられている場合には、前記第２信号線に接続されて前記第１信号線の電位よりも高い電位を供給する電位調整手段と、前記抵抗素子と前記放電用スイッチング素子との間の第１電位と、前記第１信号線の電位と前記第２信号線の電位とから設定される閾値と、を比較する比較手段と、を備え、前記放電用スイッチング素子は、放電制御線を介して電圧供給手段からゲート電圧が印加されるトランジスタであり、前記電位調整手段は、前記放電制御線を介して前記第１信号線または前記第２信号線に接続されている。

【００１６】
請求項７に記載の電池監視システムは、直列に接続された複数の電池と、前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と、前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段と、前記第１信号線に接続され、かつ、前記第２信号線の電位よりも低電位である第１電位調整手段と、前記第１信号線に接続され、かつ、前記第１信号線の電位よりも高電位である第２電位調整手段と、前記放電手段が設けられた前記第１信号線の前記放電手段より後段部の後段部電位と、前記抵抗素子と前記放電用スイッチング素子との間の第１電位と前記電池の高電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第２電位と、から設定される閾値と、を比較する第１比較手段と、前記後段部電位と、前記第１電位と前記電池の低電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第３電位と、から設定される閾値と、を比較する第２比較手段と、を備える。

【００１７】
請求項１０に記載の半導体回路は、直列に接続された複数の電池の各々に対して設けられ、前記複数の電池の各々の高電位側に接続された第１信号線と前記複数の電池の各々の低電位側に接続された第２信号線とに跨って設けられた抵抗素子と前記抵抗素子に直列に接続された放電用スイッチング素子とを含む放電手段の、前記第１信号線に接続され、かつ、前記第２信号線の電位よりも低電位である第１電位調整手段と、前記第１信号線に接続され、かつ、前記第１信号線の電位よりも高電位である第２電位調整手段と、前記放電手段が設けられた前記第１信号線の前記放電手段より後段部の後段部電位と、前記抵抗素

子と前記放電用スイッチング素子との間の第１電位と前記電池の高電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第２電位と、から設定される閾値と、を比較する第１比較手段と、前記後段部電位と、前記第１電位と前記電池の低電位側に接続された電池に設けられた前記放電手段の前記抵抗素子と前記放電用スイッチング素子との間の第３電位と、から設定される閾値と、を比較する第２比較手段と、を備える。

【００１８】

請求項１１に記載の断線検出プログラムは、請求項２から請求項４のいずれか１項に記載の電池監視システムの前記第１信号線の断線を検出する処理をコンピュータに実行させるための断線検出プログラムであって、前記第１コンデンサに、前記第１信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電するステップと、前記第２コンデンサに、前記第２信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電するステップと、前記第１コンデンサ及び前記第２コンデンサの電荷を保持した状態で、前記第１コンデンサ及び前記第２コンデンサに前記第１電位を入力させるステップと、前記電位調整手段により、前記前記第１信号線の電位を調整するステップと、前記比較手段から比較結果を出力するステップと、を備えた処理をコンピュータに実行させるためのものである。

【００２０】

請求項１２に記載の断線検出プログラムは、請求項８に記載の電池監視システムの前記第１信号線の断線を検出する処理をコンピュータに実行させるための断線検出プログラムであって、前記第１コンデンサに前記第２電位と前記第１シングル反転増幅器の閾値電圧との差を充電するステップと、前記第２コンデンサに前記第１電位と前記第１シングル反転増幅器の閾値電圧との差を充電するステップと、前記第３コンデンサに前記第１電位と前記第２シングル反転増幅器の閾値電圧との差を充電するステップと、前記第４コンデンサに前記第３電位と前記第２シングル反転増幅器の閾値電圧との差を充電するステップと、前記第１コンデンサ乃至前記第４コンデンサの電荷を保持した状態で、前記第１コンデンサ乃至前記第４コンデンサに前記後段部電位を入力させるステップと、前記第１電位調整手段または前記第２電位調整手段により、前記前記第１信号線の電位を調整するステップと、前記第１比較手段及び前記第２比較手段から比較結果を出力するステップと、を備えた処理をコンピュータに実行させるためのものである。

【００２１】

請求項１３に記載の断線検出方法は、請求項２から請求項４のいずれか１項に記載の電池監視システムの前記第１信号線の断線検出方法あって、前記第１コンデンサに、前記第１信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電する工程と、前記第２コンデンサに、前記第２信号線の電位と前記シングル反転増幅器の閾値電圧との差を充電する工程と、前記第１コンデンサ及び前記第２コンデンサの電荷を保持した状態で、前記第１コンデンサ及び前記第２コンデンサに前記第１電位を入力させる工程と、前記電位調整手段により、前記前記第１信号線の電位を調整する工程と、前記比較手段から比較結果を出力する工程と、を備える。

【００２３】

請求項１４に記載の断線検出方法は、請求項８に記載の電池監視システムの前記第１信号線の断線検出方法であって、前記第１コンデンサに前記第２電位と前記第１シングル反転増幅器の閾値電圧との差を充電する工程と、前記第２コンデンサに前記第１電位と前記第１シングル反転増幅器の閾値電圧との差を充電する工程と、前記第３コンデンサに前記第１電位と前記第２シングル反転増幅器の閾値電圧との差を充電する工程と、前記第４コンデンサに前記第３電位と前記第２シングル反転増幅器の閾値電圧との差を充電する工程と、前記第１コンデンサ乃至前記第４コンデンサの電荷を保持した状態で、前記第１コンデンサ乃至前記第４コンデンサに前記後段部電位を入力させる工程と、前記第１電位調整手段または前記第２電位調整手段により、前記前記第１信号線の電位を調整する工程と、前記第１比較手段及び前記第２比較手段から比較結果を出力する工程と、を備える。

【発明の効果】

【００２４】
本発明によれば、放電させるための放電回路が接続された電池に関する信号線の断線を適切に検出することができる、という効果を奏する。
【図面の簡単な説明】
【００２５】
【図１】第１の実施の形態に係る電池監視システムの概略構成の一例を示す回路図である。
【図２】第１の実施の形態に係る半導体回路の概略構成の一例を示す回路図である。
【図３】第１の実施の形態に係る断線検出動作の流れの一例を示すフローチャートである。
【図４】第１の実施の形態に係るイニシャライズ動作における半導体回路の状態を示した回路図である。
【図５】第１の実施の形態に係る比較動作における半導体回路の状態を示した回路図である。
【図６】第２の実施の形態に係る半導体回路の概略構成の一例を示す回路図である。
【図７】第２の実施の形態に係るイニシャライズ動作における半導体回路の状態を示した回路図である。
【図８】第２の実施の形態に係る比較動作における半導体回路の状態を示した回路図である。
【図９】第３の実施の形態に係る半導体回路の概略構成の一例を示す回路図である。
【図１０】第３の実施の形態に係るイニシャライズ動作における半導体回路の状態を示した回路図である。
【図１１】第３の実施の形態に係る比較動作１における半導体回路の状態を示した回路図である。
【図１２】第３の実施の形態に係る比較動作２における半導体回路の状態を示した回路図である。
【発明を実施するための形態】
【００２６】
［第１の実施の形態］
以下、図面を参照して、第１の実施の形態の電池監視システムについて詳細に説明する。
【００２７】
まず、本実施の形態の電池監視システムの構成について説明する。本実施の形態の電池監視システムの概略構成の一例を図１に示す。図１に示した本実施の形態の電池監視システムは、複数の電池セルを含む電池セル群１２と、電池セル群１２の各電池セルを放電させる放電部１３と、電池セル群１２の各電池セルの電圧を測定する半導体回路１４と、を備えて構成されている。
【００２８】
放電部１３は、放電回路（図２、放電回路５１参照、詳細後述）と、ＬＰＦ（ローパスフィルタ、図２、ＬＰＦ参照、詳細後述）と、を備えて構成されている。
【００２９】
半導体回路１４は、検出回路２２、記憶部２３、スイッチング素子群２４、比較回路２６、電圧計測セル選択スイッチ２８、及び電圧計測回路３０を備えて構成されている。
【００３０】
検出回路２２は、比較回路２６から出力される出力ＯＵＴに基づいて信号線Ｌｎ＋１～Ｌｎ－２の断線の有無を検出するための機能を有する論理回路である。検出回路２２は、外部から信号線Ｌｎ＋１～Ｌｎ－２の断線の有無の検出を実行するよう指示を受けると、スイッチング素子群２４のオン、オフを制御する制御信号を出力する。
【００３１】
記憶部２３は、比較回路２６から出力された出力ＯＵＴ（Ｈレベル、Ｌレベルを示す論

理値）を記憶する機能を有するものであり、具体的一例としては、レジスタ等が挙げられる。本実施の形態では、記憶部２３に記憶（格納）される論理値に基づいて、信号線Ｌｎ＋１～Ｌｎ－２の断線の有無を検出する。

【００３２】

図２に本実施の形態の放電部１３及び半導体回路１４の概略構成の一例を示す。本実施の形態の半導体回路１４は、電池セル群１２と放電部１３（より具体的には放電回路５１）との間の信号線Ｌの断線の有無を検知する機能を有している。なお、本実施の形態では、具体的一例として、電池セル群１２は、３つのセルＣ（Ｃｎ－１～Ｃｎ＋１、総称する場合は、セルＣという）を含んでおり、信号線Ｌｎ－２～Ｌｎ＋１（総称する場合は、信号線Ｌという）により放電部１３を介して半導体回路１４に接続されている。また、図２では、検出回路２２及び記憶部２３の記載を省略している。

【００３３】

図２に示した本実施の形態の放電部１３は、放電回路５１及びＬＰＦを備えて構成されている。

【００３４】

放電回路５１は、電池セル群１２の電池セルＣの高電位側と低電位側との間を短絡させて、セルＣを放電させる機能を有するものである。放電回路５１は、抵抗素子Ｒｂａｌ及び抵抗素子Ｒｂａｌと直列に接続されたスイッチング素子ＳＷ（ＳＷｎ－１～ＳＷｎ＋１、総称する場合は、スイッチング素子ＳＷという）を有している。本実施の形態では、スイッチング素子ＳＷは、具体的一例としてＮＭＯＳトランジスタを用いており、ドレインがセルＣの放電量を制限するための抵抗素子Ｒｂａｌを介して電池セルＣの高電位側の信号線Ｌに接続されると共に、ソースが電池セルＣの低電位側の信号線Ｌに接続されている。また、ゲートが、スイッチング素子ＳＷ３に接続されると共に、プルダウン抵抗である抵抗素子Ｒｃｂを介して低電位側の信号線Ｌに接続される。スイッチング素子ＳＷのゲートがオンすると、セルＣ間が短絡して電池セルＣの電荷が放電される。本実施の形態では、スイッチング素子ＳＷのゲートのオン、オフの制御は、スイッチング素子ＳＷ３の電圧調整部ＩＨ（詳細後述）により行われており、電圧調整部ＩＨは定電流源であり、電圧調整部ＩＨから電圧が信号線ＣＢに供給されると、スイッチング素子ＳＷのゲートがオンになる。

【００３５】

なお、放電回路５１の構成はこれに限らず例えば、スイッチング素子ＳＷをＰＭＯＳトランジスタとし、抵抗素子Ｒｂａｌの一端が電池セルＣの低電位側の信号線Ｌに接続されており、またスイッチング素子ＳＷの一端が当該電池セルの高電位側の信号線Ｌに接続された構成としてもよい。なおこの場合、スイッチング素子のゲートのオン、オフの制御は、スイッチング素子ＳＷ３の電圧調整部ＩＬ（詳細後述）により行われ、また、詳細を後述する比較動作では、電圧調整部ＩＨにより、低電位側の信号線Ｌに高電位側の信号線よりも高い電圧を供給する。

【００３６】

ＬＰＦは、高周波成分をカットすることにより、電池セル群１２の各セルＣで発生した急峻な電圧変動を抑制する機能を有するものである。ＬＰＦは各セルＣの高電位側の信号線Ｌに接続されている。

【００３７】

図２に示した半導体回路１４は、スイッチング素子群２４、比較回路２６、電圧計測セル選択スイッチ２８、及び電圧計測回路３０を備えて構成されている。スイッチング素子群２４は、スイッチング素子ＳＷ１、スイッチング素子ＳＷ２Ｌ、ＳＷ２Ｈ、及び電圧調整部ＩＨ、ＩＬを含むスイッチング素子ＳＷ３、を備えて構成されている。

【００３８】

半導体回路１４は、電池セル群１２と放電部１３とを接続する信号線Ｌ、ＬＰＦと電圧計測セル選択スイッチ２８とを接続する信号線Ｖ、放電回路５１のスイッチング素子ＳＷのゲートとスイッチング素子ＳＷ３とを接続する信号線ＣＢ、及びセルＣの高電位側の信

号線Ｌとスイッチング素子ＳＷ１とを抵抗素子Ｒｂａｌを介して接続する信号線ＤＶを有している。

【００３９】

電圧計測セル選択スイッチ２８は、複数の内部スイッチング素子（図示省略）を備え、内部スイッチング素子を切り替えて、電池電圧の測定・監視を行うセルＣの高電位側の電圧（信号線Ｌ）と低電位側の電圧（信号線Ｌ）とを選択する機能を有するものである。電圧計測回路３０は、電圧計測セル選択スイッチ２８により選択された電圧に基づいて、セルＣの電池電圧を計測する機能を有するものである。

【００４０】

スイッチング素子ＳＷ１は、信号線ＤＶと信号線Ｌｃとを接続する機能を有するものであり、検出回路２２からの制御信号に基づいて、断線検出を行う信号線Ｌと信号線Ｌｃとを接続する。スイッチング素子ＳＷ１は、各信号線Ｌ毎にスイッチング素子ＳＷ１（ＳＷ１ｎ－２～ＳＷ１ｎ＋１、総称する場合は、スイッチング素子ＳＷ１という）が設けられている。

【００４１】

スイッチング素子ＳＷ２Ｌ、ＳＷ２Ｈは、各信号線Ｖ毎に設けられている（ＳＷ２Ｌｎ－２～ＳＷ２Ｌｎ＋１、総称する場合は、スイッチング素子ＳＷ２Ｌという。ＳＷ２Ｈｎ－２～ＳＷ２Ｈｎ＋１、総称する場合は、スイッチング素子ＳＷ２Ｈという。）。スイッチング素子ＳＷ２Ｌは、検出回路２２からの制御信号に基づいて、信号線Ｖと信号線Ｌｉｌとを接続する機能を有する。また、スイッチング素子ＳＷ２Ｈは、検出回路２２からの制御信号に基づいて、信号線Ｖと信号線Ｌｉｈとを接続する機能を有する。

【００４２】

スイッチング素子ＳＷ３は、スイッチング素子ＳＷ３Ｈ、ＳＷ３Ｌ、及び定電流源である電圧調整部ＩＨ、ＩＬを備えて構成されている。スイッチング素子ＳＷ３Ｈ、ＳＷ３Ｌ、及び電圧調整部ＩＨ、ＩＬは、各信号線ＣＢ毎に設けられている（ＳＷ３Ｌｎ－１～ＳＷ３Ｌｎ＋１、総称する場合は、スイッチング素子ＳＷ３Ｌという。ＳＷ３Ｈｎ－１～ＳＷ３Ｈｎ＋１、総称する場合は、スイッチング素子ＳＷ３Ｈという。電圧調整部ＩＨ、ＩＬも同様に、総称する場合は、個々を示す符号を省略して記載する）。

【００４３】

スイッチング素子ＳＷ３Ｌは、検出回路２２からの制御信号に基づいて、信号線ＣＢと電圧調整部ＩＬとを接続する機能を有している。信号線Ｌよりも低電圧が供給される信号線Ｌの当該低電圧よりも低い電圧を信号線Ｌに供給する機能を有するものである。具体的には、例えば、信号線Ｌｎにスイッチング素子ＳＷ３Ｌｎにより接続される電圧調整部ＩＬｎは、信号線Ｌｎ－１に供給される電源電圧よりも低電圧を信号線Ｌｎに供給する。

【００４４】

スイッチング素子ＳＷ３Ｈは信号線ＣＢと電圧調整部ＩＨとを接続する機能を有しており、セルＣの放電を行う場合に、オンされ、電圧調整部ＩＨからスイッチング素子ＳＷのゲートに電圧を印加させるものである。

【００４５】

また、本実施の形態の比較回路（コンパレータ）２６は、チョッパ型コンパレータとして構成されている。比較回路２６は、スイッチング素子ＳＷＣ１－Ａ、ＳＷＣ２－Ａ、ＳＷＣ１－Ｂ、ＳＷＣ２－Ｂ、コンデンサＣ１、Ｃ２、スイッチング素子ＳＷＣ３、自己閾値電圧Ｖｘのシングル反転増幅器ＮＡＭＰ、及びラッチ回路（Ｌａｔｃｈ）３２を備えて構成されている。

【００４６】

スイッチング素子ＳＷＣ１－Ａは、信号線Ｌｉｈをコンデンサ Ｃ１に接続する機能を有しており、スイッチング素子ＳＷＣ２－Ａは、信号線Ｌｃをコンデンサ Ｃ１に接続する機能を有している。また、スイッチング素子ＳＷＣ１－Ｂは、信号線Ｌｉｌをコンデンサ Ｃ２に接続する機能を有しており、スイッチング素子ＳＷＣ２－Ｂは、信号線Ｌｃをコンデンサ Ｃ２に接続する機能を有している。

【００４７】
ラッチ回路３２は、シングル反転増幅器ＮＡＭＰの出力電圧から論理値（Ｈレベル及びＬレベル）を確定して出力する機能を有するものである。
【００４８】
次に、断線検出動作について説明する。一般に、このような電池監視システム１０等では、半導体回路等の回路と回路とを接続する信号線や、接続のための端子（パッド）等の箇所で断線が生じやすくなっている。そこで、本実施の形態では、具体的一例として、電池セル群１２と放電部１３との間の信号線Ｌｎの断線（図２、４、５の「×」印参照）を検出する場合の断線検出動作について詳細に説明する。本実施の形態の断線検出動作は、イニシャライズ動作と、比較動作（本実施の形態では、診断動作を含む）にわけられる。
【００４９】
本実施の形態の断線検出動作全体の流れの一例のフローチャートを図３に示す。また、図４には、イニシャライズ動作における半導体回路１４の状態を示した回路図を、図５には、比較動作における半導体回路１４の状態を示した回路図を示す。
【００５０】
ステップ１００では、断線を検出する信号線Ｌのスイッチング素子ＳＷ１、ＳＷ２Ｈ、低電位側の信号線Ｌのスイッチング素子ＳＷ２Ｌをオンにする。具体的一例として、スイッチング素子ＳＷ１ｎ、ＳＷ２Ｈｎをオンにすると共に、スイッチング素子ＳＷ２Ｌｎ－１をオンにする（図４参照）。スイッチング素子ＳＷ１ｎがオンになることにより、抵抗素子Ｒｂａｌを介して、信号線Ｌｎと信号線Ｌｃとが接続される。また、スイッチング素子ＳＷ２Ｈｎがオンになることにより、ＬＰＦの信号線Ｖｎと信号線Ｌｉｈとが接続される。また、スイッチング素子ＳＷ２Ｌｎ－１がオンになることにより、信号線Ｖｎ－１と信号線Ｌｉｌとが接続される。
【００５１】
次のステップ１０２では、比較回路２６のスイッチング素子ＳＷＣ３をオンにする。これにより、比較回路２６のシングル反転増幅器ＮＡＭＰの入力信号線Ｌｘの電圧はシングル反転増幅器ＮＡＭＰの自己閾値電圧Ｖｘになる。
【００５２】
次のステップ１０４では、比較回路２６のスイッチング素子ＳＷＣ１－Ａをオンにする（図４参照）。これにより、コンデンサＣ１には、信号線Ｖｎの電圧と、自己閾値電圧Ｖｘとの差（信号線Ｖｎの電圧－自己閾値電圧Ｖｘ）が充電された状態になる。また、比較回路２６のスイッチング素子ＳＷＣ１－Ｂをオンにする（図４参照）。これにより、コンデンサＣ２には、信号線Ｖｎ－１の電圧と、自己閾値電圧Ｖｘとの差（信号線Ｖｎ－１の電圧－自己閾値電圧Ｖｘ）が充電された状態になる。
【００５３】
なお、当該ステップ１００～１０４が本実施の形態のイニシャライズ動作に該当する。
【００５４】
イニシャライズ動作が終了すると次のステップ１０６では、検出する信号線Ｌの高電位側のスイッチング素子ＳＷ３Ｌをオンにする。具体的一例として、スイッチング素子ＳＷ３Ｌｎ＋１をオンにする（図５参照）。これにより、電圧調整部ＩＬｎ＋１が信号線ＣＢｎ＋１に接続される。なお、この際、スイッチング素子ＳＷ３Ｈｎ＋１はオフであるため、スイッチング素子ＳＷｎ＋１のゲートはオフになっている。これにより、スイッチング素子ＳＷｎ＋１のゲートのプルダウン抵抗素子Ｒｃｂを介して信号線Ｌｎの電位が、電圧調整部ＩＬｎ＋１に引っ張られ、断線検出電流が引き抜かれる。
【００５５】
次のステップ１０８では、比較回路２６のスイッチング素子ＳＷＣ３をオフにする（図５参照）。これにより、シングル反転増幅器ＮＡＭＰの入力Ｌｘの電圧はＨｉインピーダンス状態になり、上述のイニシャライズ動作で充電されたコンデンサＣ１、Ｃ２の電荷が保存された状態になる。
【００５６】

次のステップ１１０では、比較回路２６のスイッチング素子ＳＷＣ１－Ａをオフにすると共に、スイッチング素子ＳＷＣ２－Ａをオンにする。また、スイッチング素子ＳＷＣ１－Ｂをオフにすると共に、スイッチング素子ＳＷＣ２－Ｂをオンにする。このときのコンデンサＣ１の電荷を電荷Ｑ１、静電容量を静電容量Ｃ１、コンデンサＣ２の電荷を電荷Ｑ２、静電容量を静電容量Ｃ２とすると、電荷Ｑ１、Ｑ２は、以下の（１）、（２）式で表される。

【００５７】

Ｑ１＝Ｃ１（Ｖｎ－Ｖｘ）　・・・（１）

Ｑ２＝Ｃ２（Ｖ（ｎ－１）－Ｖｘ）　・・・（２）

【００５８】

さらに、入力信号線Ｌｘの電圧を電圧Ｖｘ’とすると、コンデンサＣ１、Ｃ２の合成容量から、以下の（３）式のようになる。

【００５９】

（Ｃ１＋Ｃ２）（Ｌｃ－Ｖｘ’）＝Ｃ１（Ｖｎ－Ｖｘ）＋Ｃ２（Ｖ（ｎ－１）－Ｖｘ）　・・・（３）

【００６０】

従って、以下の（４）式のようになる。

【００６１】

Ｖｘ’－Ｖｘ＝（Ｌｃ－Ｖ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（Ｖｎ－Ｖ（ｎ－１））　・・・（４）

【００６２】

スイッチング素子ＳＷｎが上述のようにオフ状態であるため、スイッチング素子ＳＷｎのドレイン側の信号線ＤＶｎの電圧は、信号線Ｌｎの電圧と等しく、信号線Ｌｃの電圧となる。

【００６３】

ここで、シングル反転増幅器ＮＡＭＰの出力電圧をＶｎａｍｐｏｕｔ、利得をＧｎａｍｐとすると、以下の（５）式となる。

【００６４】

Ｖｎａｍｐｏｕｔ＝－Ｇｎａｍｐ×（Ｖｘ’－Ｖｘ）　・・・（５）

【００６５】

利得Ｇｎａｍｐが充分に高い場合、シングル反転増幅器ＮＡＭＰの出力論理は、電圧Ｖｘ’－自己閾値電圧Ｖｘの正負で決定する。

【００６６】

信号線Ｌｎが断線していない場合は、信号線Ｌｎから電圧調整部ＩＬｎ＋１により引き抜かれる断線検出電流（電圧）は、セルＣから供給されるため、信号線Ｌｃの電圧は、信号線Ｌｎの電圧のまま、変化しない。従って、（６）式のようになる。

【００６７】

Ｖｘ’－Ｖｘ＝（Ｌｃ－Ｖ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（Ｖｎ－Ｖ（ｎ－１））＞０　・・・（６）

【００６８】

これにより、比較回路２６の出力ＯＵＴ＝Ｌレベルになる。

【００６９】

一方、信号線Ｌｎが断線している場合は、信号線ＬｃはＬＰＦを介して、信号線Ｖｎと接続された状態になる。ＬＰＦの抵抗をＲｌｐｆとすると、断線検出電流が引き抜かれている信号線Ｌｃの電圧は、断線検出電流をＩＬｎ＋１とすると、（７）式のようになる。

【００７０】

Ｌｃ＝Ｖｎ－ＩＬ（ｎ＋１）×Ｒｌｐｆ　・・・（７）

【００７１】

ここで、以下の（８）式の関係を満たすように、断線検出電流を設定しておけば、以下の（９）式のようになり、比較回路２６の出力ＯＵＴ＝Ｈレベルになる。

【００７２】
ＩＬｎ＋１×Ｒｌｐｆ＞（Ｌｃ－Ｖ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（Ｖｎ－Ｖ（ｎ－１））（＝セルＣｎの電池電圧×Ｃ２／（Ｃ１＋Ｃ２））　・・・（８）
Ｖｘ’－Ｖｘ＝（Ｌｃ－Ｖ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（Ｖｎ－Ｖ（ｎ－１））＜０　・・・（９）
【００７３】
次のステップ１１２では、比較回路２６より出力された出力ＯＵＴを検出し、次のステップ１１４では、出力ＯＵＴがＨレベルか、Ｌレベルかを判断する。Ｌレベルの場合は、ステップ１１６へ進み、上述の通り、断線が無いことを検出した後、ステップ１２２へ進む。一方、Ｈレベルの場合は、ステップ１１８へ進み、上述の通り、断線が有ることを検出し、断線が有る場合は、ステップ１２０へ進み、例えば、電池監視システム１０の動作を停止する等、所定の措置を行った後、ステップ１２２へ進む。
【００７４】
ステップ１２２では、全部の信号線Ｌに対して、ステップ１００～１２０の動作を行ったか否か判断し、行っていなければ、ステップ１００に戻り、本動作を繰り返す。一方、全部の信号線Ｌに対して行った場合は、全部の信号線Ｌの断線検出動作が終了したため、本処理を終了する。
【００７５】
本実施の形態では、出力ＯＵＴの結果が、表１のようになる。
【００７６】
【表１】

	比較動作出力ＯＵＴ論理値
断線無（Ｏ．Ｋ．）	Ｌレベル
断線有（Ｎ．Ｇ．）	Ｈレベル

【００７７】
以上説明したように、本実施の形態の半導体回路１４では、信号線Ｌｎの断線検出を行う場合は、イニシャライズ動作により、比較回路２６のコンデンサＣ１に信号線Ｖｎの電圧と、自己閾値電圧Ｖｘとの差（信号線Ｖｎ－自己閾値電圧Ｖｘ）が充電された状態にし、かつコンデンサＣ２に信号線Ｖｎ－１の電圧と、自己閾値電圧Ｖｘとの差（信号線Ｖｎ－１－自己閾値電圧Ｖｘ）が充電された状態にする。比較動作では、電圧調整部ＩＬｎ＋１により、信号線Ｌｎから断線検出電流を引き抜き、信号線ＬｃとコンデンサＣ１、Ｃ２とを接続することにより、コンデンサＣ１、Ｃ２に電圧ＤＶｎが入力されるようにして、出力ＯＵＴ＝Ｌレベルならば、断線が無いことを検出し、出力ＯＵＴ＝Ｈレベルならば、断線が有ることを検出する。
【００７８】
このように本実施の形態の半導体回路１４では、スイッチング素子ＳＷ１が放電回路５１の抵抗素子Ｒｂａｌとスイッチング素子ＳＷｎとの間のノードと、信号線Ｌｃとを接続するように設けられ、スイッチング素子ＳＷ２Ｌが、ＬＰＦの後段側の信号線Ｖｎ－１と信号線Ｌｉｌとを接続するように設けられ、スイッチング素子ＳＷ２ＨがＬＰＦの後段側の信号線Ｖｎと信号線Ｌｉｈとを接続するように設けられ、さらにスイッチング素子３Ｌｎ＋１が抵抗素子Ｒｃｂを介して信号線Ｌｎに接続された信号線ＣＢｎ＋１と電圧調整部ＩＬｎ＋１とを接続するように構成されている。
【００７９】
従って、放電部１３、特に放電回路５１を備えた半導体回路１４において、電池セル群１２と放電部１３（放電回路５１）との間の信号線Ｌの断線の検出を適切に行える。
【００８０】

また、電圧調整部ＩＬは、常時、信号線Ｌ（信号線ＣＢ、抵抗素子Ｒｃｂを介して）に接続されるのではなく、断線を検出する期間のみ信号線Ｌに接続するため、電圧調整部ＩＬから電流が常時流れ込むことがなく、待機時の電流（暗電流）が発生することがない、という効果が得られる。

【００８１】

また、断線検出電流は、上述の（８）式を満たすように設定すればよいため、セルＣ間をスイッチング素子ＳＷで短絡させた場合の放電電流よりも極力小さくすることができる。従って、セルＣの電池電圧のばらつきが生じにくくなる。

【００８２】

また、比較回路２６により、適切に断線の検出を行うことができるため、電圧計測セル選択スイッチ２８及び電圧計測回路３０や計測した電圧の差を演算するための演算装置等を使用することなく、断線の検出が行える。従って、電圧計測セル選択スイッチ２８及び電圧計測回路３０を使用して、セルＣの電池電圧を測定する動作の期間中であっても、断線検出を行うことができる、という効果が得られる。すなわち、電圧計測回路３０が１つの電池監視システム１０であっても、断線検知を行っている期間中であっても、通常のセルＣの電池電圧を測定する
ことができる。

【００８３】

また、本実施の形態では、電圧調整部ＩＬを放電回路５１のスイッチング素子ＳＷのゲートに電圧を供給してオン、オフを制御するための電圧調整部ＩＨと共に設けられているため、別途に設ける必要がないため、電池監視システム１０の規模の拡大の防止等の効果が得られる。

【００８４】

［第２の実施の形態］

以下、図面を参照して本発明の第２の実施の形態の電池監視システムにおける半導体回路について説明する。第１の実施の形態では、電池セル群１２とＬＰＦとの間の信号線Ｌ（ＬＰＦの前段）の断線の検出を行う場合の半導体回路１４について詳細に説明したが、本実施の形態では、放電部１３（ＬＰＦ）と、半導体回路４０との間（ＬＰＦの後段）の信号線Ｖの断線（図６～８の「×」印参照）の検出を行う場合の半導体回路４０及びその動作について詳細に説明する。

【００８５】

図６に、本実施の形態の半導体回路４０の概略構成の一例を示す。なお、本実施の形態において、第１の実施の形態と略同様の構成、及び動作については、その旨を記載し、詳細な説明を省略する。

【００８６】

本実施の形態の半導体回路４０は、ＬＰＦの後段との信号線Ｖの断線を検出するため、スイッチング素子ＳＷ１が、信号線Ｖと信号線Ｌｃとを接続するように信号線Ｖｎ毎に設けられていると共に、信号線Ｖから断線検出電流を引き抜くように、スイッチング素子ＳＷ３が、信号線Ｖｎ毎に設けられている。また、スイッチング素子ＳＷ２Ｌが、信号線ＤＶと信号線Ｌｉｌとを接続するように信号線ＤＶ毎に設けられていると共に、スイッチング素子ＳＷ２Ｈが、信号線ＤＶと信号線Ｌｉｈとを接続するように信号線ＤＶ毎に設けられている。

【００８７】

本実施の形態では、放電部１３の放電回路５１のスイッチング素子ＳＷのゲートは、別途、制御されるようになっており、断線検出動作を行う際には、少なくとも、断線検出動作に使用する各信号線が接続されているスイッチング素子ＳＷのゲートはオフになっている。

【００８８】

次に本実施の形態における断線検出動作全体について説明する。断線検出動作全体の流れは、第１の実施の形態と略同様のため、ここでは、第１の実施の形態で示したフローチ

ャート（図３）を参照して説明する。なお、図７には、イニシャライズ動作における半導体回路４０の状態を示した回路図を、図８には、比較動作における半導体回路４０の状態を示した回路図を示す。

【００８９】

ステップ１００では、断線を検出する信号線Ｌのスイッチング素子ＳＷ１、ＳＷ２Ｈ、低電位側の信号線Ｌのスイッチング素子ＳＷ２Ｌをオンにする。具体的一例として、スイッチング素子ＳＷ１ｎ、ＳＷ２Ｈｎをオンにすると共に、スイッチング素子ＳＷ２Ｌｎ－１をオンにする（図７参照）。スイッチング素子ＳＷ１ｎがオンになることにより、信号線Ｖｎと信号線Ｌｃとが接続される。また、スイッチング素子ＳＷ２Ｈｎがオンになることにより、信号線ＤＶｎと信号線Ｌｉｈとが接続される。また、スイッチング素子ＳＷ２Ｌｎ－１がオンになることにより、信号線ＤＶｎ－１と信号線Ｌｉｌとが接続される。

【００９０】

次のステップ１０２では、比較回路２６のスイッチング素子ＳＷＣ３をオンにする。これにより、比較回路２６のシングル反転増幅器ＮＡＭＰの入力信号線Ｌｘの電圧はシングル反転増幅器ＮＡＭＰの自己閾値電圧Ｖｘになる。

【００９１】

次のステップ１０４では、比較回路２６のスイッチング素子ＳＷＣ１－Ａをオンにする（図７参照）。これにより、コンデンサＣ１には、信号線ＤＶｎの電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎの電圧－自己閾値電圧Ｖｘ）が充電された状態になる。また、比較回路２６のスイッチング素子ＳＷＣ１－Ｂをオンにする（図７参照）。これにより、コンデンサＣ２には、信号線ＤＶｎ－１の電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎ－１の電圧－自己閾値電圧Ｖｘ）が充電された状態になる。

【００９２】

なお、当該ステップ１００～１０４が本実施の形態のイニシャライズ動作に該当する。

【００９３】

イニシャライズ動作が終了すると次のステップ１０６では、検出する信号線Ｌのスイッチング素子ＳＷ３Ｌをオンにする。具体的一例として、スイッチング素子ＳＷ３Ｌｎをオンにする（図８参照）。これにより、電圧調整部ＩＬｎが信号線Ｖｎに接続される。これにより、信号線Ｖｎの電位が、電圧調整部ＩＬｎに引っ張られ、断線検出電流が引き抜かれる。

【００９４】

次のステップ１０８では、比較回路２６のスイッチング素子ＳＷＣ３をオフにする（図８参照）。これにより、シングル反転増幅器ＮＡＭＰの入力Ｌｘの電圧はＨｉインピーダンス状態になり、上述のイニシャライズ動作で充電されたコンデンサＣ１、Ｃ２の電荷が保存された状態になる。

【００９５】

次のステップ１１０では、比較回路２６のスイッチング素子ＳＷＣ１－Ａをオフにすると共に、スイッチング素子ＳＷＣ２－Ａをオンにする。また、スイッチング素子ＳＷＣ１－Ｂをオフにすると共に、スイッチング素子ＳＷＣ２－Ｂをオンにする。このときのコンデンサＣ１の電荷を電荷Ｑ１、静電容量を静電容量Ｃ１、コンデンサＣ２の電荷を電荷Ｑ２、静電容量を静電容量Ｃ２とすると、電荷Ｑ１、Ｑ２は、以下の（１０）、（１１）式で表される。

【００９６】

Ｑ１＝Ｃ１（ＤＶｎ－Ｖｘ）　・・・（１０）

Ｑ２＝Ｃ２（ＤＶ（ｎ－１）－Ｖｘ）　・・・（１１）

【００９７】

さらに、入力信号線Ｌｘの電圧を電圧Ｖｘ’とすると、コンデンサＣ１、Ｃ２の合成容量から、以下の（１２）式のようになる。

【００９８】

（Ｃ１＋Ｃ２）（Ｌｃ－Ｖｘ’）＝Ｃ１（ＤＶｎ－Ｖｘ）＋Ｃ２（ＤＶ（ｎ－１）－Ｖ

ｘ）　・・・（１２）
【００９９】
　従って、以下の（１３）式のようになる。
【０１００】
　Ｖｘ’－Ｖｘ＝（Ｌｃ－ＤＶ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（ＤＶｎ－ＤＶ（ｎ－１））　・・・（１３）
【０１０１】
　スイッチング素子ＳＷｎはオフ状態であるため、スイッチング素子ＳＷｎのドレイン側の信号線ＤＶｎの電圧は、信号線Ｌｎの電圧と等しくなる。
【０１０２】
　ここで、シングル反転増幅器ＮＡＭＰの出力電圧をＶｎａｍｐｏｕｔ、利得をＧｎａｍｐとすると、上述の（５）式となるため、利得Ｇｎａｍｐが充分に高い場合、シングル反転増幅器ＮＡＭＰの出力論理は、電圧Ｖｘ’－自己閾値電圧Ｖｘの正負で決定する。
【０１０３】
　信号線Ｖｎが断線していない場合は、信号線Ｖｎから電圧調整部ＩＬｎにより引き抜かれる断線検出電流（電圧）は、セルＣから供給されるため、信号線Ｌｃの電圧は、信号線Ｖｎの電圧のまま、変化しない。従って、（１４）式のようになる。
【０１０４】
　Ｖｘ’－Ｖｘ＝（Ｌｃ－ＤＶ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（ＤＶｎ－ＤＶ（ｎ－１））＞０　・・・（１４）
【０１０５】
　これにより、比較回路２６の出力ＯＵＴ＝Ｌレベルになる。
【０１０６】
　一方、信号線Ｖｎが断線している場合は、信号線Ｌｃはスイッチング素子ＳＷ１ｎ、ＳＷ３Ｌｎにより、電圧調整部ＩＬｎと接続された状態になる。断線検出電流が引き抜かれている信号線Ｌｃの電圧は、断線検出電流をＩＬｎとすると、（１５）式のようになる。
【０１０７】
　Ｌｃ＝Ｖｎ－ＩＬｎ　・・・（１５）
【０１０８】
　ここで、以下の（１６）式の関係を満たすように、断線検出電流を設定しておけば、以下の（１７）式のようになり、比較回路２６の出力ＯＵＴ＝Ｈレベルになる。
【０１０９】
　ＩＬｎ＞（Ｌｃ－ＤＶ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（ＤＶｎ－ＤＶ（ｎ－１））（＝セルＣｎの電池電圧×Ｃ２／（Ｃ１＋Ｃ２））　・・・（１６）
　Ｖｘ’－Ｖｘ＝（Ｌｃ－ＤＶ（ｎ－１））－Ｃ１／（Ｃ１＋Ｃ２）×（ＤＶｎ－ＤＶ（ｎ－１））＜０　・・・（１７）
【０１１０】
　次のステップ１１２では、比較回路２６より出力された出力ＯＵＴを検出し、次のステップ１１４では、出力ＯＵＴがＨレベルか、Ｌレベルかを判断する。Ｌレベルの場合は、ステップ１１６へ進み、上述の通り、断線が無いことを検出した後、ステップ１２２へ進む。一方、Ｈレベルの場合は、ステップ１１８へ進み、上述の通り、断線が有ることを検出し、断線が有る場合は、ステップ１２０へ進み、所定の措置を行った後、ステップ１２２へ進む。
【０１１１】
　ステップ１２２では、全部の信号線Ｖに対して、ステップ１００～１２０の動作を行ったか否か判断し、行っていなければ、ステップ１００に戻り、本動作を繰り返す。一方、全部の信号線Ｖに対して行った場合は、全部の信号線Ｖの断線検出動作が終了したため、本処理を終了する。
【０１１２】
　本実施の形態では、出力ＯＵＴの結果が、表２のようになる。

【０１１３】
【表２】

	比較動作出力ＯＵＴ論理値
断線無（Ｏ．Ｋ．）	Ｌレベル
断線有（Ｎ．Ｇ．）	Ｈレベル

【０１１４】
以上説明したように、本実施の形態の半導体回路４０では、ＬＰＦの後段側である信号線Ｖｎの断線検出を行う場合は、イニシャライズ動作により、比較回路２６のコンデンサＣ１に信号線ＤＶｎの電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎ－自己閾値電圧Ｖｘ）が充電された状態にし、かつコンデンサＣ２に信号線ＤＶｎ－１の電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎ－１－自己閾値電圧Ｖｘ）が充電された状態にする。比較動作では、電圧調整部ＩＬｎにより、信号線Ｖｎから断線検出電流を引き抜き、信号線Ｌｃとコンデンサ Ｃ１、Ｃ２とを接続することにより、コンデンサＣ１、Ｃ２に電圧ＤＶｎが入力されるようにして、出力ＯＵＴ＝Ｌレベルならば、断線が無いことを検出し、出力ＯＵＴ＝Ｈレベルならば、断線が有ることを検出する。
【０１１５】
このように本実施の形態の半導体回路４０では、スイッチング素子ＳＷ１が信号線Ｖｎと信号線Ｌｃとを接続するように設けられ、スイッチング素子ＳＷ２Ｌｎ－１が放電回路５１の抵抗素子Ｒｂａｌとスイッチング素子ＳＷｎ－１との間のノードと、信号線Ｌｉｌとを接続するように設けられ、スイッチング素子ＳＷ２Ｈｎが放電回路５１の抵抗素子Ｒｂａｌとスイッチング素子ＳＷｎとの間のノードと信号線Ｌｉｈとを接続するように設けられ、さらにスイッチング素子３Ｌｎが信号線Ｖｎと電圧調整部ＩＬｎとを接続するように構成されている。
【０１１６】
従って、放電部１３、特に放電回路５１を備えた半導体回路４０において、放電部１３（ＬＰＦ）の後段の信号線Ｖｎの断線の検出を適切に行える。
【０１１７】
なお、本実施の形態では、電圧調整部ＩＬ（及びＩＨ）がＬＰＦの後段に設けられているため、断線検出を行う際に、ＬＰＦの影響（抵抗Ｒｌｐｆ）等を考慮する必要がないため、断線検出精度が高められる。
【０１１８】
また、第１の実施の形態と同様の効果が得られることは言うまでもない。
【０１１９】
すなわち、電圧調整部ＩＬは、常時、信号線Ｖに接続されるのではなく、断線を検出する期間のみ信号線Ｖに接続するため、電圧調整部ＩＬから電流が常時流れ込むことがなく、待機時の電流（暗電流）が発生することがない、という効果が得られる。
【０１２０】
断線検出電流は、上述の（１６）式を満たすように設定すればよいため、セルＣ間をスイッチング素子ＳＷで短絡させた場合の放電電流よりも極力小さくすることができる。従って、セルＣの電池電圧のばらつきが生じにくくなる。
【０１２１】
また、比較回路２６により、適切に断線の検出を行うことができるため、電圧計測セル選択スイッチ２８及び電圧計測回路３０や計測した電圧の差を演算するための演算装置等を使用することなく、断線の検出が行える。従って、電圧計測セル選択スイッチ２８及び電圧計測回路３０を使用して、セルＣの電池電圧を測定する動作の期間中であっても、断線検出を行うことができる、という効果が得られる。すなわち、電圧計測回路３０が１つ

の電池監視システム１０であっても、断線検知を行っている期間中であっても、通常のセルＣの電池電圧を測定する
ことができる。
【０１２２】
また、本実施の形態では、電圧調整部ＩＬを放電回路５１のスイッチング素子ＳＷのゲートに電圧を供給してオン、オフを制御するための電圧調整部ＩＨと共に設けられているため、別途に設ける必要がないため、電池監視システム１０の規模の拡大の防止等の効果が得られる。
【０１２３】
なお、本実施の形態では、スイッチング素子ＳＷ３の電圧調整部ＩＬｎにより信号線Ｖｎの電位を引き抜くことにより断線の検出を行う場合を説明したがこれに限らない。例えば、電圧調整部ＩＨｎより信号線Ｖｎに電圧を供給することにより信号線Ｖｎの断線の検出を行うようにしてもよい。この場合、上述と略同様の断線検出方法により断線検出を行えばよい。具体的には、イニシャライズ動作でスイッチング素子ＳＷ２Ｈｎ＋１をオンにして比較回路２６のコンデンサＣ１に（ＤＶｎ＋１－Ｖｘ）を充電し、スイッチング素子ＳＷ２Ｌｎをオンにして比較回路２６のコンデンサＣ２に（ＤＶｎ－Ｖｘ）を充電する。さらに、比較動作では、スイッチング素子ＳＷ１ｎをオンにし、信号線Ｌｃと信号線Ｖｎとが接続された状態で、電圧調整部ＳＷ３Ｈｎをオンにして信号線Ｖｎに電圧を供給する。このようにして比較回路２６から出力された出力結果に基づいて断線の有無を検出すればよい。なお、電圧調整部ＩＬ及び電圧調整部ＩＨの両者を使用して信号線Ｖの断線の有無を検出することにより、より精度が高い断線検出を行うことができるが、一方のみを使用する場合は、他方の電圧調整部を設けないようにしてもよい。
【０１２４】
なお、本実施の形態においても、第１の実施の形態と同様に、放電回路５１の構成は上述のものに限定されない。
【０１２５】
［第３の実施の形態］
以下、図面を参照して本発明の第３の実施の形態の電池監視システムにおける半導体回路について説明する。本実施の形態は、第２の実施の形態と同様に、放電部１３（ＬＰＦ）と、半導体回路５０との間（ＬＰＦの後段）の信号線Ｖの断線（図９～１２の「×」印参照）の検出を行うものであるが、本実施の形態の半導体回路５０は、第１の実施の形態及び第２の実施の形態と異なり、比較回路２６を２つ（比較回路２６Ａ、２６Ｂ）備えて構成されている。
【０１２６】
図９に、本実施の形態の半導体回路５０の概略構成の一例を示す。なお、本実施の形態において、第１の実施の形態及び第２の実施の形態と略同様の構成、及び動作については、その旨を記載し、詳細な説明を省略する。
【０１２７】
本実施の形態の半導体回路５０は、スイッチング素子ＳＷ２Ｍが信号線ＤＶ毎に設けられている（ＳＷ２Ｍｎ－２～ＳＷ２ＬＭ＋１、総称する場合は、スイッチング素子ＳＷ２Ｍという。）。スイッチング素子ＳＷ２Ｍは、検出回路２２からの制御信号に基づいて、信号線ＤＶｎ＋１と信号線Ｌｉｍとを接続する機能を有する。また、スイッチング素子ＳＷ２Ｈは、検出回路２２からの制御信号に基づいて、信号線Ｖと信号線Ｌｉｈとを接続する機能を有する。
【０１２８】
また、半導体回路５０は、上述のように、比較回路２６を２つ（比較回路２６Ａ、２６Ｂ）備えて構成されている。なお、本実施の形態では、一例として、同様の構成のチョッパ型コンパレータを用いている。
【０１２９】
比較回路２６Ａのコンデンサ Ｃ１には、信号線Ｌｉｈがスイッチング素子Ｃ１－Ａによ

り接続されると共に、信号線Ｌｃがスイッチング素子ＳＷＣ２－Ａにより接続される。また、コンデンサＣ２には、信号線Ｌｉｍがスイッチング素子Ｃ１－Ｂにより接続されると共に、信号線Ｌｃがスイッチング素子ＳＷＣ２－Ｂにより接続される。

【０１３０】

一方、比較回路２６Ｂのコンデンサ Ｃ１には、信号線Ｌｉｍがスイッチング素子Ｃ１－Ａにより接続されると共に、信号線Ｌｃがスイッチング素子ＳＷＣ２－Ａにより接続される。また、コンデンサＣ２には、信号線Ｌｉｌがスイッチング素子Ｃ１－Ｂにより接続されると共に、信号線Ｌｃがスイッチング素子ＳＷＣ２－Ｂにより接続される。

【０１３１】

次に本実施の形態における断線検出動作全体について説明する。断線検出動作の流れは、第２の実施の形態と略同様であるが、本実施の形態では、１種類のイニシャライズ動作と、２種類の比較動作があるが、基本動作は、第１の実施の形態及び第２の実施の形態と略同様なため、ここでは、フローチャートの記載を省略する。なお、図１０には、イニシャライズ動作における半導体回路５０の状態を示した回路図を、図１１には、比較動作１における半導体回路５０の状態を示、図１２には、比較動作２における半導体回路５０の状態を示した回路図を示す。

【０１３２】

イニシャライズ動作では、高電位側の信号線ＤＶのスイッチング素子２Ｈ、検出する信号線に応じた信号線ＤＶのスイッチング素子２Ｍを、低電位側の信号線ＤＶｎのスイッチング素子ＳＷ２Ｌをオンにする。具体的一例として、スイッチング素子ＳＷ２Ｈｎ＋１、ＳＷ２Ｍｎ、ＳＷ２Ｌｎ－１をオンにする（図１０参照）。スイッチング素子ＳＷ２Ｈｎ＋１がオンになることにより、信号線ＤＶｎ＋１と信号線Ｌｉｈとが接続される。また、スイッチング素子２Ｍｎがオンになることにより、信号線ＤＶｎと信号線Ｌｉｍとが接続される。スイッチング素子ＳＷ２Ｌｎ－１がオンになることにより、信号線ＤＶｎ－１と信号線Ｌｉｌとが接続される。

【０１３３】

さらに比較回路２６Ａ、２６Ｂのスイッチング素子ＳＷＣ３をオンにすることにより、比較回路２６のシングル反転増幅器ＮＡＭＰの入力信号線Ｌｘの電圧はシングル反転増幅器ＮＡＭＰの自己閾値電圧Ｖｘになる。

【０１３４】

比較回路２６Ａのスイッチング素子ＳＷＣ１－Ａをオンにする（図１０参照）。これにより、比較回路２６Ａのコンデンサ Ｃ１には、信号線ＤＶｎ＋１の電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎ＋１の電圧－自己閾値電圧Ｖｘ）が充電された状態になる。また、比較回路２６Ａのスイッチング素子ＳＷＣ１－Ｂをオンにする（図１０参照）。これにより、コンデンサＣ２には、信号線ＤＶｎの電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎの電圧－自己閾値電圧Ｖｘ）が充電された状態になる。

【０１３５】

一方、比較回路２６Ｂのスイッチング素子ＳＷＣ１－Ａをオンにする（図１０参照）。これにより、比較回路２６Ｂのコンデンサ Ｃ１には、信号線ＤＶｎの電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎの電圧－自己閾値電圧Ｖｘ）が充電された状態になる。また、比較回路２６Ｂのスイッチング素子ＳＷＣ１－Ｂをオンにする（図１０参照）。これにより、コンデンサＣ２には、信号線ＤＶｎ－１の電圧と、自己閾値電圧Ｖｘとの差（信号線ＤＶｎ－１の電圧－自己閾値電圧Ｖｘ）が充電された状態になる。

【０１３６】

このようにしてイニシャライズ動作が終了すると比較動作に移行する。まず、比較動作１について説明する。

【０１３７】

検出する信号線Ｖのスイッチング素子ＳＷ１及びＳＷ３Ｌをオンにする。具体的一例として、スイッチング素子ＳＷ１ｎ及びスイッチング素子ＳＷ３Ｌｎをオンにする（図１１参照）。スイッチング素子ＳＷ１ｎがオンになることにより、信号線Ｖｎと信号線Ｌｃと

が接続される。また、スイッチング素子ＳＷ３Ｌｎをオンになることにより、電圧調整部ＩＬｎが信号線Ｖｎに接続される。これにより、信号線Ｖｎの電位が、電圧調整部ＩＬｎに引っ張られ、断線検出電流が引き抜かれる。

【０１３８】

比較回路２６Ａ、２６Ｂのスイッチング素子ＳＷＣ３をオフにし（図１１参照）、シングル反転増幅器ＮＡＭＰの入力Ｌｘの電圧はＨｉインピーダンス状態にして、上述のイニシャライズ動作で充電されたコンデンサＣ１、Ｃ２の電荷が保存された状態にする。

【０１３９】

比較回路２６Ａのスイッチング素子ＳＷＣ１－Ａをオフにすると共に、スイッチング素子２－Ａをオンにする。また、スイッチング素子ＳＷＣ１－Ｂをオフにすると共に、スイッチング素子２－Ｂをオンにする。これにより、コンデンサＣ１及びＣ２には信号線Ｌｃが接続され、信号線Ｖｎの電圧Ｖｎが供給される。

【０１４０】

同様に比較回路２６Ｂのスイッチング素子ＳＷＣ１－Ａをオフにすると共に、スイッチング素子２－Ａをオンにする。また、スイッチング素子ＳＷＣ１－Ｂをオフにすると共に、スイッチング素子２－Ｂをオンにする。これにより、コンデンサＣ１及びＣ２には信号線Ｌｃが接続され、信号線Ｖｎの電圧Ｖｎが供給される。

【０１４１】

この状態で、第１の実施の形態及び第２の実施の形態と同様に、比較回路２６Ａからの出力ＯＵＴ１と、比較回路２６Ｂからの出力ＯＵＴ２とを検出する。信号線Ｖｎに断線が生じていない場合、比較回路２６Ａでは、Ｖｘ’－Ｖｘ＜０となり、出力ＯＵＴ１＝Ｈレベルになる。また、比較回路２６Ｂでは、Ｖｘ’－Ｖｘ＞０となり、出力ＯＵＴ２＝Ｌレベルになる。

【０１４２】

一方、断線が生じている場合は比較回路２６Ａ、２６ＢいずれもＶｘ’－Ｖｘ＜０となり、出力ＯＵＴ１＝ＯＵＴ２＝Ｈレベルになる。

【０１４３】

さらに、比較動作２について説明する。

【０１４４】

検出する信号線Ｖのスイッチング素子ＳＷ１及びＳＷ３Ｈをオンにする。具体的一例として、スイッチング素子ＳＷ１ｎ及びスイッチング素子ＳＷ３Ｈｎをオンにする（図１２参照）。スイッチング素子ＳＷ１ｎがオンになることにより、信号線Ｖｎと信号線Ｌｃとが接続される。また、スイッチング素子ＳＷ３Ｈｎをオンになることにより、電圧調整部ＩＨｎが信号線Ｖｎに接続される。これにより、信号線Ｖｎに、電圧調整部ＩＬｎから電位が供給され、信号電Ｖｎの電位が上昇する。

【０１４５】

イニシャライズ動作において各コンデンサＣ１，Ｃ２の充電を行った後、比較回路２６Ａ、２６Ｂのスイッチング素子ＳＷＣ３をオフにし（図１２参照）、シングル反転増幅器ＮＡＭＰの入力Ｌｘの電圧はＨｉインピーダンス状態にして、上述のイニシャライズ動作で充電されたコンデンサＣ１、Ｃ２の電荷が保存された状態にする。

【０１４６】

比較回路２６Ａのスイッチング素子ＳＷＣ１－Ａをオフにすると共に、スイッチング素子２－Ａをオンにする。また、スイッチング素子ＳＷＣ１－Ｂをオフにすると共に、スイッチング素子２－Ｂをオンにする。これにより、コンデンサＣ１及びＣ２には信号線Ｌｃが接続され、信号線Ｖｎの電圧Ｖｎが供給される。

【０１４７】

同様に比較回路２６Ｂのスイッチング素子ＳＷＣ１－Ａをオフにすると共に、スイッチング素子２－Ａをオンにする。また、スイッチング素子ＳＷＣ１－Ｂをオフにすると共に、スイッチング素子２－Ｂをオンにする。これにより、コンデンサＣ１及びＣ２には信号線Ｌｃが接続され、信号線Ｖｎの電圧Ｖｎが供給される。

【０１４８】
この状態で、第１の実施の形態及び第２の実施の形態と同様に、比較回路２６Ａからの出力ＯＵＴ１と、比較回路２６Ｂからの出力ＯＵＴ２とを検出する。信号線Ｖｎに断線が生じていない場合、比較動作１と同様に、比較回路２６Ａでは、Ｖｘ’－Ｖｘ＜０となり、出力ＯＵＴ１＝Ｈレベルになる。また、比較回路２６Ｂでは、Ｖｘ’－Ｖｘ＞０となり、出力ＯＵＴ２＝Ｌレベルになる。
【０１４９】
一方、断線が生じている場合は比較回路２６Ａ、２６ＢいずれもＶｘ’－Ｖｘ＞０となり、出力ＯＵＴ１＝ＯＵＴ２＝Ｌレベルになる。
【０１５０】
本実施の形態では、出力ＯＵＴ１、ＯＵＴ２の結果が、表３のようになる。
【０１５１】
【表３】

	比較動作１		比較動作２	
	ＯＵＴ１	ＯＵＴ２	ＯＵＴ１	ＯＵＴ２
断線無(O.K.)	Ｈレベル	Ｌレベル	Ｈレベル	Ｌレベル
断線有(N.G.)	Ｈレベル	Ｈレベル	Ｌレベル	Ｌレベル

【０１５２】
このように本実施の形態では、比較動作１及び比較動作２を行うが、比較動作１及び比較動作２共に、出力ＯＵＴ１とＯＵＴ２との出力論理（レベル）がＨとＬとで逆論理であれば断線が無いと検出する。また、比較動作１及び比較動作２共に、出力ＯＵＴ１とＯＵＴ２との出力論理は等しい（レベルが等しい）が、比較動作１と比較動作２とで、ＨＨ（レベル）、ＬＬ（レベル）とが逆論理となっている場合は、断線が有ることを検出する。また、出力ＯＵＴ１と出力ＯＵＴ２とがこれら以外の論理値を示した場合は、診断機能（比較回路２６Ａ、２６Ｂ）の故障と判断する。従って、放電部１３、特に放電回路５１を備えた半導体回路５０において、放電部１３（ＬＰＦ）の後段の信号線Ｖｎの断線の検出を適切に行える。
【０１５３】
本実施の形態においても上述の第１の実施の形態及び第２の実施の形態と同様の効果が得られることは言うまでもない。
【０１５４】
また、このように本実施の形態の半導体回路５０では、２つの比較回路２６を用いて断線検出を行いたい信号線Ｖｎに断線検出電流を引き抜きした状態での断線検出と、断線検出電流を供給した状態での断線検出とを冗長に実行することが可能になる、という効果が得られる。
【０１５５】
なお、本実施の形態においても、第１の実施の形態及び第２の実施の形態と同様に、放電回路５１の構成は上述のものに限定されない。
【０１５６】
なお、上述の第１の実施の形態～第３の実施の形態では、各々比較動作において、出力ＯＵＴの論理値（Ｈレベル、Ｌレベル）に基づいて信号線Ｌの断線を検出し、信号線Ｌの断線が検出される毎に、所定の措置を実行する場合について説明したがこれに限らず、例えば、全ての信号線Ｌの出力ＯＵＴの論理値を得て、記憶部２３に格納しておき、記憶部２３に格納されている全信号線Ｌの出力ＯＵＴの論理値に基づいて、断線の有無を検出し、所定の措置を実行するようにしてもよい。また例えば、各比較動作では、出力ＯＵＴを記憶部２３に格納しておき、全ての比較動作が終了した後に、記憶部２３に格納されてい

る全ての出力ＯＵＴの論理値に基づいて、断線の有無を検出し、所定の措置を実行するようにしてもよい。

【０１５７】

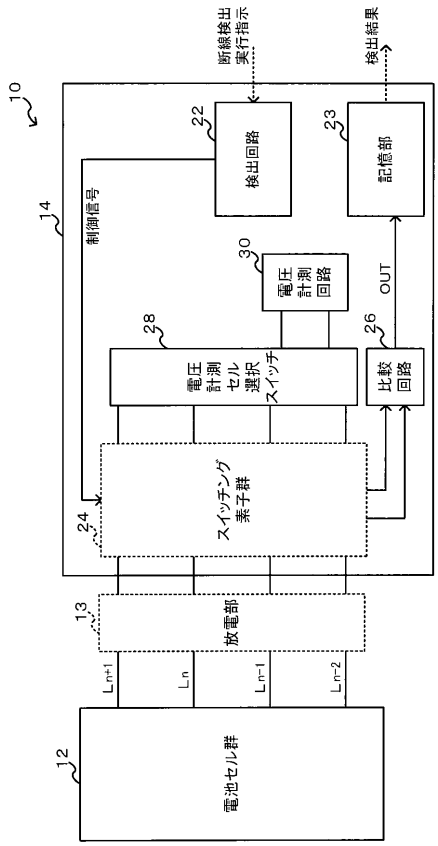
なお、上述の第１の実施の形態～第３の実施の形態では検出回路２２及び記憶部２３を半導体回路１４、４０、５０内部に備えるように構成したが、これに限らず、別の回路（チップ上）に形成するようにしてもよい。また、検出回路２２への断線検出指示を行う機能や記憶部２３に格納されている論理値をモニタし断線の有無の診断を行う機能は、半導体回路１４、４０、５０内部に備えるように構成してもよいし、外部（別のチップ上）に形成するようにしてもよい。

【符号の説明】

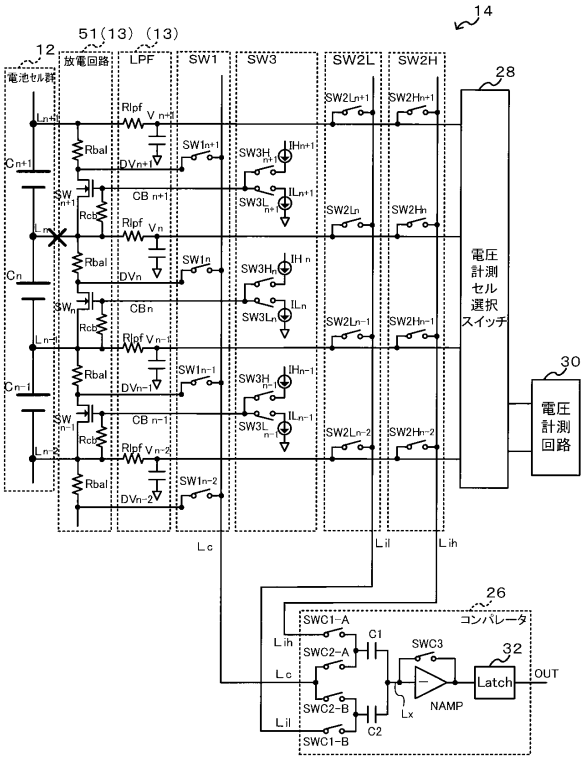
【０１５８】

１０　電池監視システム
１２　電池セル群
１３　放電部
１４、４０、５０　半導体回路
２６、２６Ａ、２６Ｂ　比較回路（コンパレータ）
２２　検出回路
２３　記憶部
２４　スイッチング素子
５１　放電回路
ＩＨ、ＩＬ　電圧調整部
ＳＷ１、ＳＷ２、ＳＷ２Ｈ、ＳＷ２Ｌ、ＳＷ２Ｍ、ＳＷ３、スイッチング素子

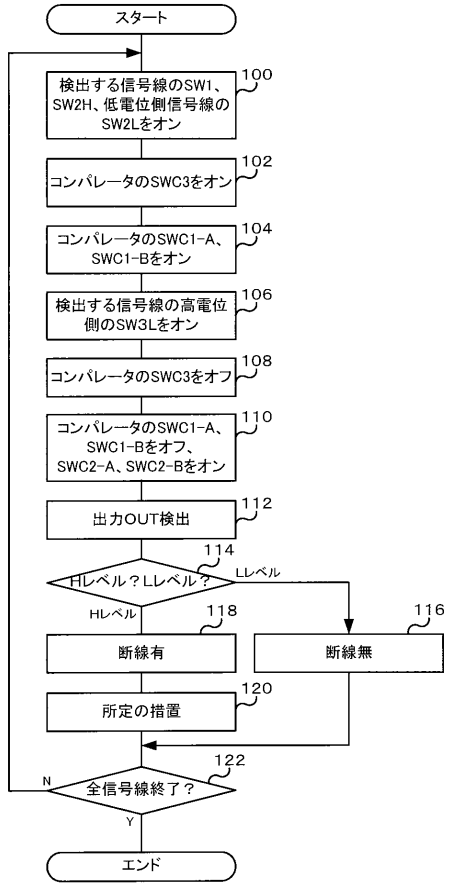
【図１】



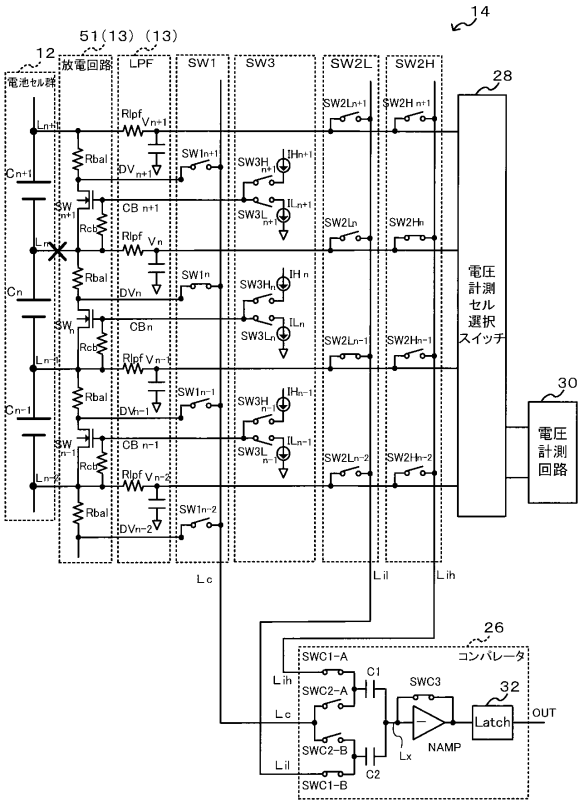
【図２】



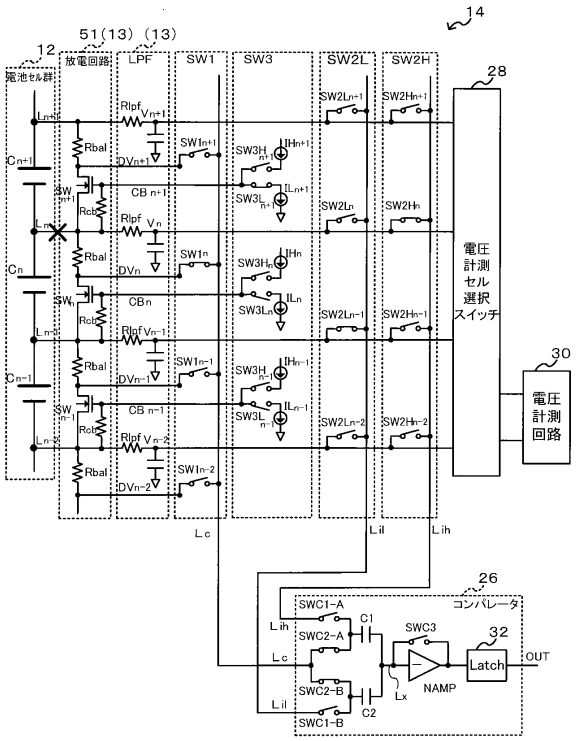
【図３】


スタート
検出する信号線のSW1、SW2H、低電位側信号線のSW2Lをオン
100
コンパレータのSWC3をオン
102
コンパレータのSWC1-A、SWC1-Bをオン
104
検出する信号線の高電位側のSW3Lをオン
106
コンパレータのSWC3をオフ
108
コンパレータのSWC1-A、SWC1-Bをオフ、SWC2-A、SWC2-Bをオン
110
出力OUT検出
112
HレベルかLレベルか？
114
Lレベル
Hレベル
116
断線無
118
断線有
120
所定の措置
122
全信号線終了？
N
Y
エンド

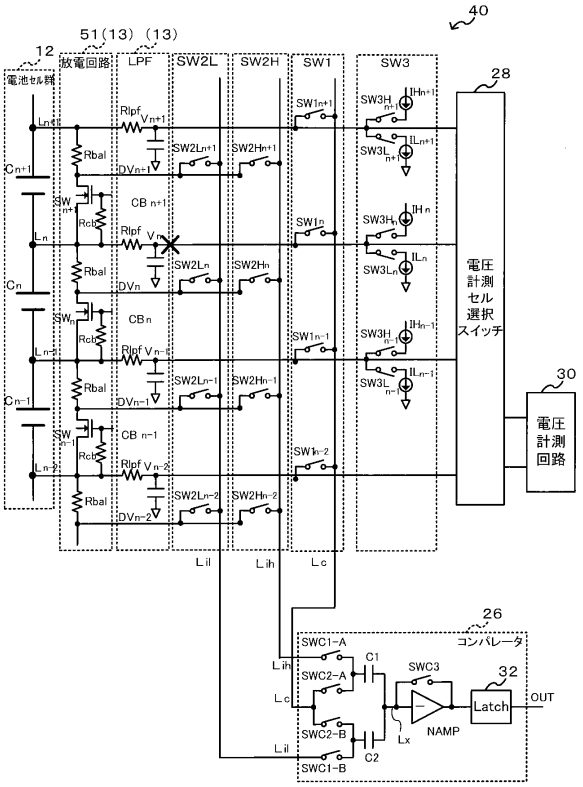
【図４】


14
51(13)（13）
12
電池セル群
放電回路
LPF
SW1
SW3
SW2L
SW2H
28
電圧計測セル選択スイッチ
30
電圧計測回路
26
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
SWC3
C1
C2
Latch
NAMP
OUT
Lx
Lc
Lil
Lih

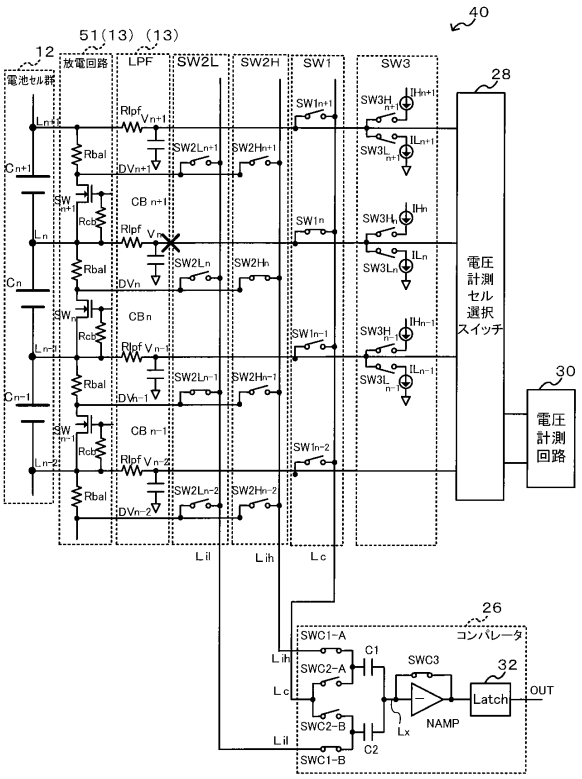
【図５】


14
51(13)（13）
12
電池セル群
放電回路
LPF
SW1
SW3
SW2L
SW2H
28
電圧計測セル選択スイッチ
30
電圧計測回路
26
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
SWC3
C1
C2
Latch
NAMP
OUT
Lx
Lc
Lil
Lih

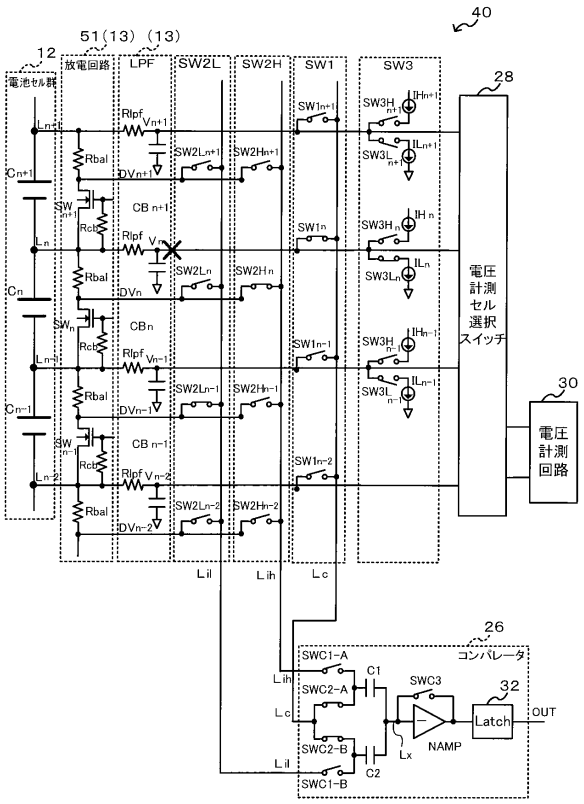
【図６】


40
51(13)（13）
12
電池セル群
放電回路
LPF
SW2L
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
SWC3
C1
C2
Latch
NAMP
OUT
Lx
Lc
Lil
Lih

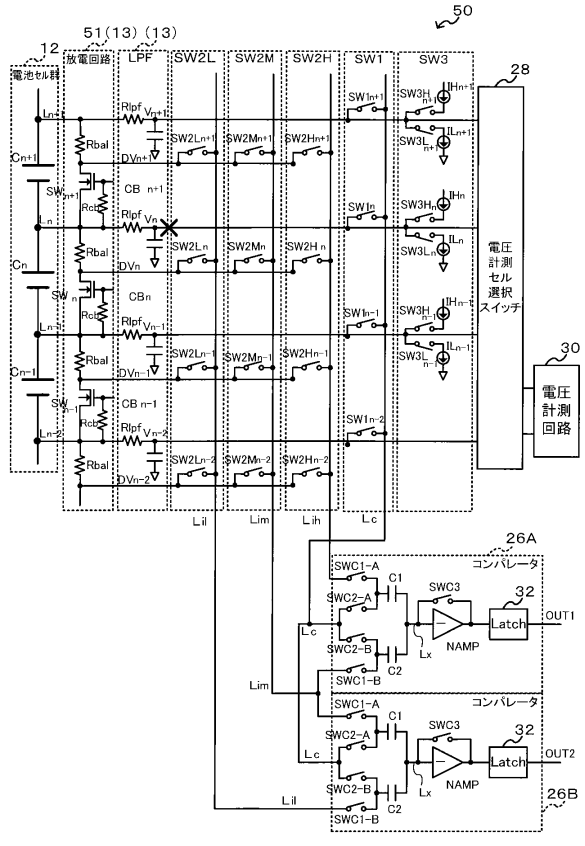
【図７】


40
51(13)（13）
12
電池セル群
放電回路
LPF
SW2L
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
C1
C2
SWC3
NAMP
Lx
32
Latch
OUT
Lil
Lih
Lc

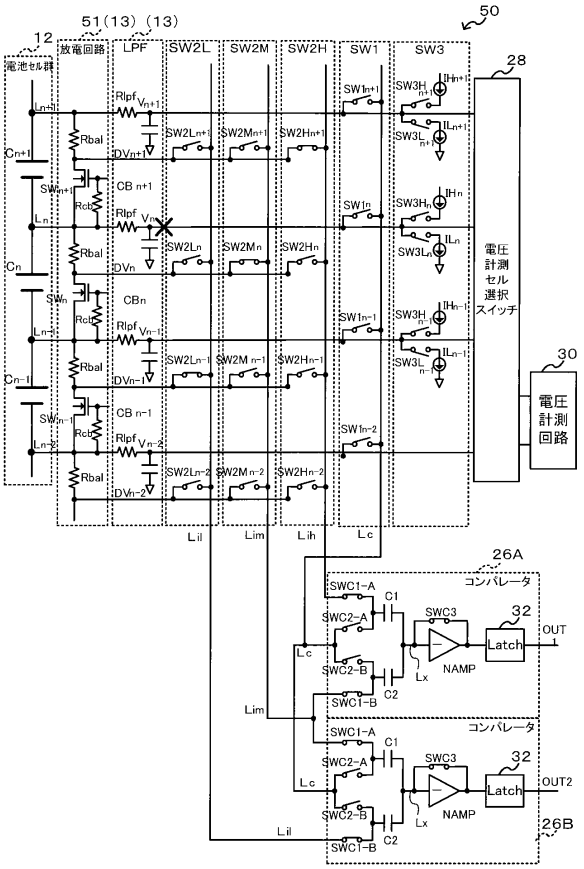
【図８】


40
51(13)（13）
12
電池セル群
放電回路
LPF
SW2L
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
C1
C2
SWC3
NAMP
Lx
32
Latch
OUT
Lil
Lih
Lc

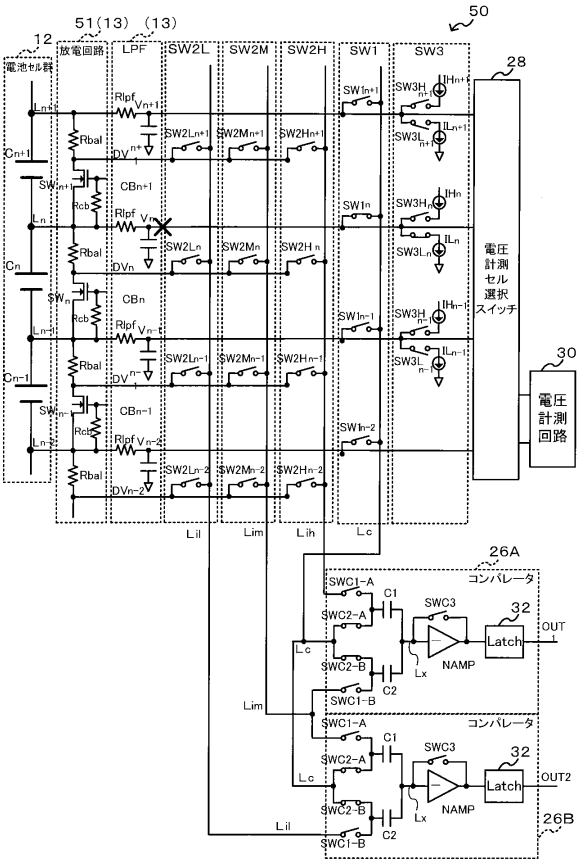
【図９】


50
51(13)（13）
12
電池セル群
放電回路
LPF
SW2L
SW2M
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26A
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
C1
C2
SWC3
NAMP
Lx
32
Latch
OUT1
OUT2
26B
Lil
Lim
Lih
Lc

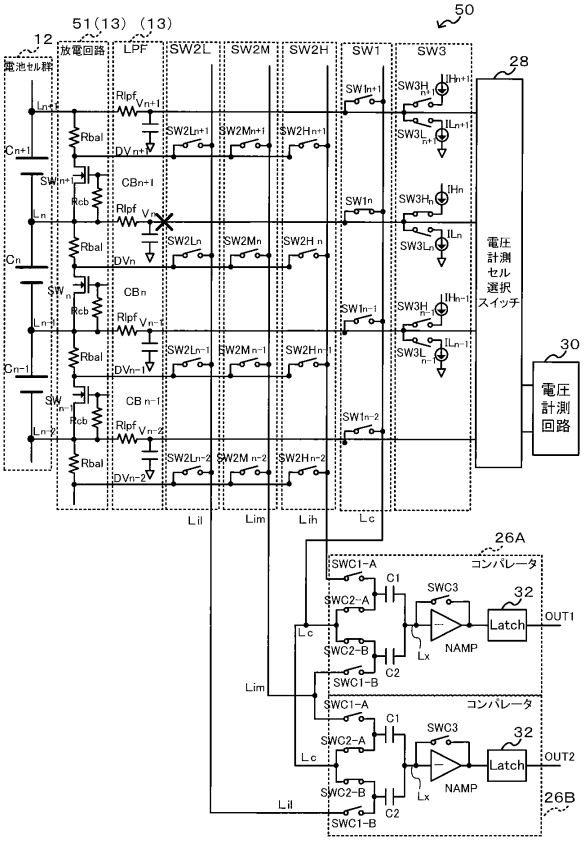
【図１０】


50
51(13)（13）
12
電池セル群
放電回路
LPF
SW2L
SW2M
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26A
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
C1
C2
SWC3
NAMP
Lx
32
Latch
OUT
OUT2
26B
Lil
Lim
Lih
Lc

【図１１】


50
51(13)
(13)
12
電池セル群
放電回路
LPF
SW2L
SW2M
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26A
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
C1
C2
SWC3
NAMP
Latch
32
OUT1
OUT2
26B
Lc
Lx
Lil
Lim
Lih

【図１２】


50
51(13)
(13)
12
電池セル群
放電回路
LPF
SW2L
SW2M
SW2H
SW1
SW3
28
電圧計測セル選択スイッチ
30
電圧計測回路
26A
コンパレータ
SWC1-A
SWC2-A
SWC2-B
SWC1-B
C1
C2
SWC3
NAMP
Latch
32
OUT1
OUT2
26B
Lc
Lx
Lil
Lim
Lih

フロントページの続き

(72)発明者　杉村　直昭
神奈川県横浜市港北区新横浜二丁目４番地８　ラピスセミコンダクタ株式会社内
(72)発明者　伊澤　崇明
静岡県裾野市御宿１５００　矢崎総業株式会社内

審査官　名取　乾治

(56)参考文献　特開２０１２－１４５４１８（ＪＰ，Ａ）
特開２０１２－１４７５８７（ＪＰ，Ａ）
特開２００２－１６８９２８（ＪＰ，Ａ）
特開２０１３－０７０４８１（ＪＰ，Ａ）
米国特許出願公開第２０１３／０１１３４９３（ＵＳ，Ａ１）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｇ０１Ｒ　　３１／０２