



(12) 发明专利

(10) 授权公告号 CN 101814529 B

(45) 授权公告日 2015. 05. 13

(21) 申请号 201010116532. 3

CN 1405898 A, 2003. 03. 26, 全文.

(22) 申请日 2010. 02. 10

US 2002/0043662 A1, 2002. 04. 18, 全文.

(30) 优先权数据

审查员 季茂源

2009-037912 2009. 02. 20 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 今藤敏和 岸田英幸

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 刘侗

(51) Int. Cl.

H01L 29/786(2006. 01)

H01L 21/34(2006. 01)

H01L 27/12(2006. 01)

(56) 对比文件

CN 1553269 A, 2004. 12. 08,

CN 1091551 A, 1994. 08. 31,

CN 101226901 A, 2008. 07. 23, 全文.

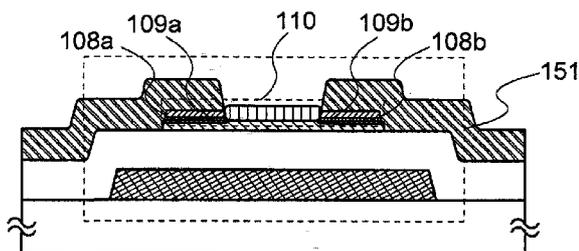
权利要求书3页 说明书15页 附图16页

(54) 发明名称

薄膜晶体管及其制造方法, 以及半导体装置

(57) 摘要

本发明的目的之一在于防止薄膜晶体管的截止电流的增加或阈值电压的负向漂移。在薄膜晶体管中, 在源电极层及漏电极层与氧化物半导体层之间设置有缓冲层。缓冲层在氧化物半导体层的中央部上具有作为绝缘体或半导体的金属氧化物层。金属氧化物层用作抑制杂质侵入到氧化物半导体层的保护层。因此, 可以防止薄膜晶体管的截止电流的增加或阈值电压的负向偏移。



1. 一种晶体管的制造方法,包括如下步骤:

在衬底上形成第一导电膜;

在所述第一导电膜上形成第一抗蚀剂;

通过将所述第一抗蚀剂用作掩模对所述第一导电膜选择性地蚀刻来形成栅电极层;

在所述衬底及所述栅电极层上形成栅极绝缘层;

在所述栅极绝缘层上形成氧化物半导体膜;

在所述氧化物半导体膜上形成第二导电膜;

在所述第二导电膜上形成第二抗蚀剂;

通过将所述第二抗蚀剂用作掩模对所述氧化物半导体膜及所述第二导电膜选择性地蚀刻来形成氧化物半导体层及导电层;

在所述栅极绝缘层及所述导电层上形成第三导电膜;

在所述第三导电膜上形成第三抗蚀剂;

通过将所述第三抗蚀剂用作掩模对所述第三导电膜选择性地蚀刻来形成源电极层及漏电极层;

并且,通过将所述第三抗蚀剂用作掩模进行氧化处理,在所述氧化物半导体层与所述源电极层及所述漏电极层的每一个之间形成一对导电层,并且在所述氧化物半导体层上形成金属氧化物层。

2. 一种晶体管的制造方法,包括如下步骤:

在衬底上形成第一导电膜;

在所述第一导电膜上形成第一抗蚀剂;

通过将所述第一抗蚀剂用作掩模对所述第一导电膜选择性地蚀刻来形成栅电极层;

在所述衬底及所述栅电极层上形成栅极绝缘层;

在所述栅极绝缘层上形成氧化物半导体膜;

在所述氧化物半导体膜上形成第二导电膜;

在所述第二导电膜上形成第二抗蚀剂;

通过将所述第二抗蚀剂用作掩模对所述氧化物半导体膜及所述第二导电膜选择性地蚀刻来形成氧化物半导体层及导电层;

在所述栅极绝缘层及所述导电层上形成第三导电膜;

在所述第三导电膜上形成第三抗蚀剂;

通过将所述第三抗蚀剂用作掩模对所述第三导电膜选择性地蚀刻来形成源电极层及漏电极层;

通过将所述第三抗蚀剂用作掩模进行氧化处理,在所述氧化物半导体层与所述源电极层及所述漏电极层的每一个之间形成一对导电层,并且在所述氧化物半导体层上形成金属氧化物层;

并且,通过进行热处理,在所述氧化物半导体层和所述一对导电层的每一个之间形成一对氧浓度降低的氧化物半导体层及一对以高浓度含有氧的导电层。

3. 一种晶体管的制造方法,包括如下步骤:

在衬底上形成第一导电膜；
在所述第一导电膜上形成第一抗蚀剂；
通过将所述第一抗蚀剂用作掩模对所述第一导电膜选择性地蚀刻来形成栅电极层；

在所述衬底及所述栅电极层上形成栅极绝缘层；
在所述栅极绝缘层上形成氧化物半导体膜；
在所述氧化物半导体膜上形成第二导电膜；
在所述第二导电膜上形成第二抗蚀剂；
通过将所述第二抗蚀剂用作掩模对所述氧化物半导体膜及所述第二导电膜选择性地蚀刻来形成氧化物半导体层及导电层；

在所述栅极绝缘层及所述导电层上形成第三导电膜；
在所述导电膜上形成第三抗蚀剂；
通过将所述第三抗蚀剂用作掩模对所述第三导电膜选择性地蚀刻来形成源电极层及漏电极层；

并且,通过将所述第三抗蚀剂用作掩模进行热氧化处理,在所述氧化物半导体层与所述源电极层及所述漏电极层的每一个之间形成一对导电层,在所述氧化物半导体层上形成金属氧化物层,并且在所述氧化物半导体层和所述一对导电层的每一个之间形成一对氧浓度降低的氧化物半导体层及一对以高浓度含有氧的导电层。

4. 一种晶体管的制造方法,包括如下步骤:

在衬底上形成第一导电膜；
在所述第一导电膜上形成第一抗蚀剂；
通过将所述第一抗蚀剂用作掩模对所述第一导电膜选择性地蚀刻来形成栅电极层；

在所述衬底及所述栅电极层上形成栅极绝缘层；
在所述栅极绝缘层上形成氧化物半导体膜；
在所述氧化物半导体膜上形成第二导电膜；
在所述第二导电膜上形成第二抗蚀剂；
通过将所述第二抗蚀剂用作掩模对所述氧化物半导体膜及所述第二导电膜选择性地蚀刻来形成氧化物半导体层及导电层；

在所述栅极绝缘层及所述导电层上形成第三导电膜；
在所述第三导电膜上形成第三抗蚀剂；
通过将所述第三抗蚀剂用作掩模对所述第三导电膜选择性地蚀刻来形成源电极层及漏电极层；

并且,通过将所述第三抗蚀剂用作掩模进行氧化处理及热氧化处理,在所述氧化物半导体层与所述源电极层及所述漏电极层的每一个之间形成一对导电层,在所述氧化物半导体层上形成金属氧化物层,并且在所述氧化物半导体层和所述一对导电层的每一个之间形成一对氧浓度降低的氧化物半导体层及一对以高浓度含有氧的导电层。

5. 根据权利要求1、2、3和4中任一项所述的晶体管的制造方法,其中,所述金属氧化物层是绝缘体。

6. 根据权利要求 1、2、3 和 4 中任一项所述的晶体管的制造方法,其中,所述金属氧化物层是半导体。

7. 根据权利要求 1、2、3 和 4 中任一项所述的晶体管的制造方法,其中,所述一对导电层选自钛、铜、锌、铝或至少包含钛、铜、锌和铝中的一种的合金。

8. 根据权利要求 1、2、3 和 4 中任一项所述的晶体管的制造方法,其还包括在所述源电极层及所述漏电极层上设置层间绝缘层的步骤。

薄膜晶体管及其制造方法,以及半导体装置

技术领域

[0001] 本发明涉及使用氧化物半导体层形成的薄膜晶体管及其制造方法。另外,本发明还涉及使用该薄膜晶体管制造的半导体装置。

[0002] 注意,在本说明书中,半导体装置指的是能够通过利用半导体特性工作的所有装置,因此,电光装置、半导体电路以及电子设备都是半导体装置。

背景技术

[0003] 金属氧化物的种类繁多且用途广泛。氧化铟为较普遍的材料,其被用作液晶显示器等所需要的透明电极材料。

[0004] 在金属氧化物中存在呈现半导体特性的金属氧化物。作为呈现半导体特性的金属氧化物,例如有氧化铟、氧化锡、氧化铟、氧化锌等,并且将这些呈现半导体特性的金属氧化物用作沟道形成区的薄膜晶体管已经是众所周知的(专利文献1至4、非专利文献1)。

[0005] 另外,已知金属氧化物不仅有一元氧化物还有多元氧化物。例如,作为包含 In、Ga 及 Zn 的多元氧化物,同系物(homologous series)的 $\text{InGaO}_3(\text{ZnO})_m$ (m :自然数)是周知的(非专利文献2至4)。

[0006] 并且,已经确认到可以将上述那样的由 In-Ga-Zn 类氧化物构成的氧化物半导体用于薄膜晶体管的沟道层(专利文献5、非专利文献5以及6)。

[0007] [专利文件1]日本专利申请公开昭60-198861号公报

[0008] [专利文件2]日本专利申请公开平8-264794号公报

[0009] [专利文件3]日本PCT国际申请翻译平11-505377号公报

[0010] [专利文件4]日本专利申请公开2000-150900号公报

[0011] [专利文件5]日本专利申请公开2004-103957号公报

[0012] [非专利文献1]M. W. Prins, K. O. Grosse-Holz, G. Muller, J. F. M. Cillessen, J. B. Giesbers, R. P. Weening, and R. M. Wolf, "A ferroelectric transparent thin-film transistor" (透明铁电薄膜晶体管), Appl. Phys. Lett., 17 June 1996, Vol. 68p. 3650-3652

[0013] [非专利文献2]M. Nakamura, N. Kimizuka, and T. Mohri, "The Phase Relations in the In_2O_3 - Ga_2ZnO_4 - ZnO System at 1350°C " (In_2O_3 - Ga_2ZnO_4 - ZnO 类在 1350°C 时的相位关系), J. Solid State Chem., 1991, Vol. 93, p. 298-315

[0014] [非专利文献3]N. Kimizuka, M. Isobe, and M. Nakamura, "Syntheses and Single-Crystal Data of Homologous Compounds, $\text{In}_2\text{O}_3(\text{ZnO})_m$ ($m = 3, 4, \text{ and } 5$), $\text{InGaO}_3(\text{ZnO})_3$, and $\text{Ga}_2\text{O}_3(\text{ZnO})_m$ ($m = 7, 8, 9, \text{ and } 16$) in the In_2O_3 - ZnGa_2O_4 - ZnO System" (同系物的合成和单晶数据, In_2O_3 - ZnGa_2O_4 - ZnO 类的 $\text{In}_2\text{O}_3(\text{ZnO})_m$ ($m = 3, 4, \text{ and } 5$), $\text{InGaO}_3(\text{ZnO})_3$, and $\text{Ga}_2\text{O}_3(\text{ZnO})_m$ ($m = 7, 8, 9, \text{ and } 16$)), J. Solid State Chem., 1995, Vol. 116, p. 170-178

[0015] [非专利文献4]中村真佐樹、君塚昇、毛利尚彦、磯部光正, "ホモロガス相、In

FeO₃(ZnO)_m (m:自然数) とその同型化合物の合成および結晶構造” (同系物、钢铁锌氧化物 (InFeO₃(ZnO)_m) (m 为自然数) 及其同型化合物的合成以及结晶结构), 固体物理 (SOLID STATE PHYSICS), 1993, Vol. 28, No. 5, p. 317-327

[0016] [非专利文献 5] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, and H. Hosono, "Thin-film transistor fabricated insingle-crystalline transparent oxide semiconductor" (由单晶透明氧化物半导体制造的薄膜晶体管), SCIENCE, 2003, Vol. 300, p. 1269-1272

[0017] [非专利文献 6] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, "Room-temperature fabrication oftransparent flexible thin-film transistors using amorphous oxidesemiconductors" (室温下的使用非晶氧化物半导体的透明柔性薄膜晶体管的制造), NATURE, 2004, Vol. 432p. 488-492

发明内容

[0018] 本发明的一个方式的目的之一在于防止薄膜晶体管的截止电流的增加或阈值电压的负向漂移。

[0019] 另外, 本发明的一个方式的目的之一在于使薄膜晶体管的源电极层及漏电极层与氧化物半导体层的接合成为欧姆接合。

[0020] 另外, 本发明的一个方式的目的之一在于高效地制造一种高功能的薄膜晶体管, 其防止薄膜晶体管的截止电流的增加或阈值电压的负向漂移。

[0021] 另外, 本发明的一个方式的目的之一在于高效地制造一种高功能的薄膜晶体管, 其防止薄膜晶体管的截止电流的增加或阈值电压的负向漂移, 并且, 薄膜晶体管的源电极层及漏电极层与氧化物半导体层的接合是欧姆接合。

[0022] 另外, 本发明的一个方式的目的之一在于提供高品质或高可靠性的一种半导体装置。

[0023] 本发明的一个方式是一种反交错型的薄膜晶体管, 其中, 在氧化物半导体层上设置有缓冲层, 并且在该缓冲层上设置有源电极层及漏电极层。另外, 该缓冲层包括: 设置在氧化物半导体层的双端部上的一对导电层; 以及设置在氧化物半导体层的中央部上的具有与一对导电层相同金属元素且其氧浓度高于一对导电层的夹在所述一对导电层之间的作为绝缘体或半导体的金属氧化物层。

[0024] 另外, 本发明的一个方式是一种薄膜晶体管, 其除了包括上述结构之外, 其所包括的所述缓冲层包括: 设置在氧化物半导体层的双端部上的一对氧浓度降低的氧化物半导体层; 以及在该一对氧浓度降低的氧化物半导体层上设置的一对以高浓度含有氧的导电层。

[0025] 另外, 在本说明书中, 绝缘体是指其电阻率是 $10^6(\Omega \cdot m)$ 以上的物质, 半导体是指其电阻率是 $10^{-3}(\Omega \cdot m)$ 以上且低于 $10^6(\Omega \cdot m)$ 的物质, 并且导体是指其电阻率是低于 $10^{-3}(\Omega \cdot m)$ 的物质。

[0026] 本发明的一个方式是一种薄膜晶体管的制造方法, 其中, 通过对在与氧化物半导体层同一工序中形成的导电层进行氧化处理来形成金属氧化物层。另外, 在该氧化处理中将用来形成源电极层及漏电极层的抗蚀剂转用作掩模。因此, 该导电层的双端部不被该氧化处理氧化而残留。其结果是, 通过该氧化处理形成一对导电层、以及夹在该一对导电层之

间的金属氧化物层。

[0027] 另外,本发明的一个方式是一种薄膜晶体管的制造方法,其中,通过对在与氧化物半导体层同一工序中形成的导电层进行氧化处理来形成金属氧化物层,接着,通过热处理的氧扩散而形成一对以高浓度含有氧的导电层及一对氧浓度降低的氧化物半导体层。

[0028] 另外,本发明的一个方式是一种薄膜晶体管的制造方法,其中,通过进行热氧化处理形成金属氧化物层、一对以高浓度含有氧的导电层及一对氧浓度降低的氧化物半导体层。

[0029] 另外,本发明的一个方式是一种薄膜晶体管的制造方法,其中,通过进行氧化处理及热氧化处理形成金属氧化物层、一对以高浓度含有氧的导电层及一对氧浓度降低的氧化物半导体层。

[0030] 另外,本发明的一个方式是一种半导体装置,其包括该薄膜晶体管以及设置在该薄膜晶体管上的层间绝缘层。

[0031] 本发明的一个方式是一种反交错型的薄膜晶体管,其中,在氧化物半导体层的中央部上具有作为绝缘体或半导体的金属氧化物层。该金属氧化物层用作抑制杂质(氢或水等)侵入到氧化物半导体层的保护层。因此,可以防止薄膜晶体管的截止电流的增加或阈值电压的负向漂移。

[0032] 另外,本发明的一个方式是一种反交错型的薄膜晶体管,其中,在氧化物半导体层的双端部和设置在该氧化物半导体层的双端部上的一对导电层之间具有一对以高浓度含有氧的导电层及一对氧浓度降低的氧化物半导体层。一对氧浓度降低的氧化物半导体层的电阻低于氧化物半导体层的电阻。因此,可以使源电极层及漏电极层与氧化物半导体层的接合成为欧姆接合。

[0033] 另外,在本发明的一个方式中,使用在与氧化物半导体层同一工序中形成的导电层来形成该金属氧化物层。因此,可以高效地形成高功能的薄膜晶体管。

[0034] 另外,在本发明的一个方式中,使用在与氧化物半导体层同一工序中形成的导电层来形成该金属氧化物层,并且通过使氧扩散到该导电层来形成该一对氧浓度降低的氧化物半导体层。因此,可以高效地形成高功能的薄膜晶体管。

[0035] 另外,在本发明的一个方式中,作为半导体装置所具有的薄膜晶体管,使用具有抑制杂质(氢或水等)侵入到氧化物半导体层的保护层的薄膜晶体管。由此,设置在薄膜晶体管上的层间绝缘层可以根据使用目的选择各种材料、制造方法。换言之,可以提供高品质或高可靠性的半导体装置。

附图说明

[0036] 图 1A 和图 1B 是在实施方式 1 中说明的薄膜晶体管的截面图;

[0037] 图 2A 至图 2D 是示出在实施方式 2 中说明的薄膜晶体管的制造工序的截面图;

[0038] 图 3A 至图 3D 是示出在实施方式 2 中说明的薄膜晶体管的制造工序的截面图;

[0039] 图 4 是示出在实施方式 3 中说明的液晶显示装置的像素的俯视图;

[0040] 图 5 是示出在实施方式 3 中说明的液晶显示装置的像素的截面图;

[0041] 图 6 是示出在实施方式 3 中说明的液晶显示装置的像素的等效电路图;

[0042] 图 7 是示出在实施方式 4 中说明的发光显示装置的像素的俯视图;

- [0043] 图 8 是示出在实施方式 4 中说明的发光显示装置的像素的截面图；
- [0044] 图 9 是示出在实施方式 4 中说明的发光显示装置的像素的等效电路图；
- [0045] 图 10 是在实施方式 5 中说明的电子纸的截面图；
- [0046] 图 11A 至图 11C 是通过在实施例 1 中说明的计算求出的态密度图；
- [0047] 图 12A 至 12C 是通过在实施例 1 中说明的计算求出的态密度图；
- [0048] 图 13A 和图 13B 是通过在实施例 1 中说明的计算求出的态密度图；
- [0049] 图 14A 和图 14B 是示出通过在实施例 1 中说明的计算求出的钛层和 In-Ga-Zn-O 类氧化物半导体层的接合界面中的热处理前后的原子配置的图；
- [0050] 图 15 是示出通过在实施例 1 中说明的计算求出的钛层和 In-Ga-Zn-O 类氧化物半导体层的接合界面中的热处理前后的钛浓度及氧浓度的图；
- [0051] 图 16A 和 16B 是示出通过在实施例 1 中说明的计算求出的钛氧化物层和 In-Ga-Zn-O 类氧化物半导体层的接合界面中的热处理前后的原子配置的图；
- [0052] 图 17 示出通过在实施例 1 中说明的计算求出的钛氧化物层和 In-Ga-Zn-O 类氧化物半导体层的接合界面中的热处理前后的钛浓度及氧浓度的图。

具体实施方式

[0053] 以下使用附图详细地说明本发明的实施方式。但是，本发明不局限于以下的说明，只要是本领域的技术人员就容易理解一个事实是其形态和细节可以在不脱离本发明的宗旨及其范围的条件下作各种各样的变换。因此，公开的发明不应该被解释为仅限于以下所示的实施方式的记载内容。

[0054] 另外，有时为了明确起见，夸大表示在各实施方式的附图等中所示的各结构的尺寸、层的厚度或区域等。因此，不一定限定于其尺寸。另外，本说明书中使用的“第一”、“第二”、“第三”等序数是为了避免结构要素的混同，而不是为了在数目方面上限定。

[0055] 实施方式 1

[0056] 在本实施方式中，使用图 1A、图 1B 说明本发明的一个方式的薄膜晶体管的结构。接着，说明该薄膜晶体管所具有的特性。

[0057] 图 1A 示出形成在衬底 100 上的薄膜晶体管 150 的截面图。薄膜晶体管 150 包括：设置在衬底 100 上的栅电极层 101；设置在栅电极层 101 上的栅极绝缘层 102；设置在栅极绝缘层 102 上的氧化物半导体层 103；设置在氧化物半导体层 103 上的具有作为导电体的一对导电层 104a、104b 及作为绝缘体或半导体的金属氧化物层 105 的缓冲层 106；设置在导电层 104a（一对导电层 104a、104b 中的一方）上的源电极层 107a；以及设置在导电层 104b（一对导电层 104a、104b 中的另一方）上的漏电极层 107b。另外，一对导电层 104a、104b 设置在氧化物半导体层 103 的双端部上，并且金属氧化物层 105 设置在氧化物半导体层 103 的中央部上。

[0058] 换言之，图 1A 的薄膜晶体管 150 是一种反交错型的薄膜晶体管，其中，在氧化物半导体层 103 与源电极层 107a 及漏电极层 107b 之间包括设置有一对导电层 104a、104b 及金属氧化物层 105 的缓冲层 106。

[0059] 图 1B 示出形成在衬底上的薄膜晶体管 151 的截面图。薄膜晶体管 151 除了包括图 1A 所示的薄膜晶体管 150 的结构以外还包括设置在氧化物半导体层 103 的双端部上的

一对氧浓度降低的氧化物半导体层 108a、108b 以及设置在一对氧浓度降低的氧化物半导体层 108a、108b 上的一对以高浓度含有氧的导电层 109a、109b。

[0060] 换言之,图 1B 的薄膜晶体管 151 是一种反交错型的薄膜晶体管,其中,在氧化物半导体层 103 与源电极层 107a 及漏电极层 107b 之间包括缓冲层 110,该缓冲层 110 设置有:一对导电层 104a、104b;金属氧化物层 105;一对氧浓度降低的氧化物半导体层 108a、108b;以及一对以高浓度含有氧的导电层 109a、109b。

[0061] 作为衬底 100,可以使用钡硼硅酸盐玻璃、硼硅酸铝玻璃等玻璃衬底等。

[0062] 作为栅电极层 101,可以使用选自铝 (Al)、铜 (Cu)、钛 (Ti)、钽 (Ta)、钨 (W)、钼 (Mo)、铬 (Cr)、钕 (Nd)、钪 (Sc) 中的元素;以上述元素为成分的合金;或者以上述元素为成分的氮化物。另外,也可以使用这些材料的叠层结构。

[0063] 作为绝缘层 102,可以使用氧化硅、氮化硅、氧氮化硅、氮氧化硅、氧化铝、氧化钽等绝缘体。另外,也可以采用由这些绝缘体构成的叠层结构。注意,氧氮化硅指的是如下物质:在组成方面上氧的含量比氮的含量多,并且在浓度范围上,在包含 55 原子%至 65 原子%的氧、1 原子%至 20 原子%的氮、25 原子%至 35 原子%的硅、0.1 原子%至 10 原子%的氢的范围中,以使总和成为 100 原子%的方式且以任意浓度包含各元素。另外,氮氧化硅指的是如下物质:在组成方面上氮的含量比氧的含量多,并且在浓度范围上,在包含 15 原子%至 30 原子%的氧、20 原子%至 35 原子%的氮、25 原子%至 35 原子%的硅、15 原子%至 25 原子%的氢的范围中,以使总和成为 100 原子%的方式且以任意浓度包含各元素。

[0064] 作为氧化物半导体层 103,可以使用 In-Ga-Zn-O 类氧化物半导体、In-Sn-Zn-O 类氧化物半导体、In-Zn-O 类氧化物半导体、Sn-Zn-O 类氧化物半导体、In-Sn-O 类氧化物半导体、Ga-Zn-O 类氧化物半导体或 Zn-O 类氧化物半导体等氧化物半导体。另外,也可以使用对这些氧化物半导体添加有氮 (N)、硅 (Si) 的氧化物半导体。另外,也可以使用这些材料的叠层结构。

[0065] 作为一对导电层 104a、104b,可以使用钛 (Ti)、铜 (Cu)、锌 (Zn)、铝 (Al) 等。另外,也可以使用具有上述金属元素的合金。并且,也可以使用这些材料的叠层结构。

[0066] 作为金属氧化物层 105,可以使用与一对导电层 104a、104b 相同的材料。但是,金属氧化物层 105 的氧浓度比一对导电层 104a、104b 的氧浓度高。换言之,金属氧化物层 105 具有与一对导电层 104a、104b 相同的金属元素,并且金属氧化物层 105 的氧浓度比导电层 104a、104b 的氧浓度高。

[0067] 作为源电极层 107a 及漏电极层 107b,可以使用选自铝 (Al)、铜 (Cu)、钛 (Ti)、钽 (Ta)、钨 (W)、钼 (Mo)、铬 (Cr)、钕 (Nd)、钪 (Sc) 中的元素;以上述元素为成分的合金;或者以上述元素为成分的氮化物。另外,也可以使用这些材料的叠层结构。

[0068] 作为一对氧浓度降低的氧化物半导体层 108a、108b,可以使用与氧化物半导体层 103 相同的材料。但是一对氧浓度降低的氧化物半导体层 108a、108b 的氧浓度比氧化物半导体层 103 的氧浓度低。换言之,一对氧浓度降低的氧化物半导体层 108a、108b 具有与氧化物半导体层 103 相同的金属元素,并且一对氧浓度降低的氧化物半导体层 108a、108b 的氧浓度比氧化物半导体层 103 的氧浓度低。

[0069] 作为一对以高浓度含有氧的导电层 109a、109b,可以使用与一对导电层 104a、104b 及金属氧化物层 105 相同的材料。但是一对以高浓度含有氧的导电层 109a、109b 的氧

浓度比一对导电层 104a、104b 的氧浓度高, 并比金属氧化物层 105 的氧浓度低。换言之, 一对以高浓度含有氧的导电层 109a、109b 具有与一对导电层 104a、104b 及金属氧化物层 105 相同的金属元素, 并且一对以高浓度含有氧的导电层 109a、109b 的氧浓度比导电层 104a、104b 的氧浓度高并比金属氧化物层 105 的氧浓度低。

[0070] 在图 1A 所示的薄膜晶体管 150 中, 在源电极层 107a 及漏电极层 107b 与氧化物半导体层 103 之间设置有缓冲层 106。缓冲层 106 在氧化物半导体层 103 的中央部上具有作为绝缘体或半导体的金属氧化物层 105。金属氧化物层 105 用作抑制杂质(氢或水等)侵入到氧化物半导体层 103 的保护层。因此, 可以防止薄膜晶体管 150 的截止电流的增加或阈值电压的负向漂移。

[0071] 图 1B 所示的薄膜晶体管 151 的缓冲层 110 包括: 防止截止电流的增加或阈值电压的负向漂移的金属氧化物层 105; 以及氧化物半导体层 103 的双端部上的一对氧浓度降低的氧化物半导体层 108a、108b。一对氧浓度降低的氧化物半导体层 108a、108b 的电阻比氧化物半导体层 103 的电阻低。因此, 可以使源电极层 107a 及漏电极层 107b 与氧化物半导体层 103 的接合成为欧姆接合。

[0072] 实施方式 2

[0073] 在本实施方式中, 使用图 2A 至图 3D 说明在实施方式 1 中说明的薄膜晶体管的制造方法的一例。

[0074] 另外, 在本实施方式中, “膜”是指形成在衬底的整个面上的物体, 虽然其根据之后进行的光刻工序等被加工为所希望的形状, 但这里指的是加工前的状态。并且, “层”是指由“膜”通过光刻工序等加工成所希望的形状而形成的物体, 以及以形成在衬底的整个面上为目的的物体。

[0075] 在衬底 200 上形成第一导电膜 201。可以将以溅射法、真空蒸镀法、脉冲激光沉积法、离子电镀法、有机金属气相生长法等为代表的薄膜沉积法用于第一导电膜 201 的形成。接着, 在第一导电膜 201 上形成第一抗蚀剂 202。完成到此为止的工序的截面图相当于图 2A。

[0076] 接着, 通过将第一抗蚀剂 202 用作掩模并对第一导电膜 201 选择性地蚀刻, 来形成栅电极层 203。另外, 因为作为衬底 200 及第一导电膜 201(栅电极层 203)的材料可以使用在实施方式 1 中举出的材料, 所以在此援用上述说明。另外, 在形成栅电极层 203 之后去除第一抗蚀剂 202。完成到此为止的工序的截面图相当于图 2B。

[0077] 接着, 在衬底 200 及栅电极层 203 上形成栅极绝缘层 204。可以将以溅射法、真空蒸镀法、脉冲激光沉积法、离子电镀法、有机金属气相生长法、等离子体 CVD 法等为代表的薄膜沉积法用于栅极绝缘层 204 的形成。

[0078] 接着, 形成氧化物半导体膜 205。可以将以溅射法、真空蒸镀法、脉冲激光沉积法、离子电镀法、有机金属气相生长法等为代表的薄膜沉积法用于氧化物半导体膜 205 的形成。在使用溅射法形成 In-Ga-Zn-O 类氧化物半导体的情况下, 优选使用烧结有 In_2O_3 、 Ga_2O_3 、 ZnO 的靶材。作为溅射气体, 使用以氩为代表的稀有气体。使用溅射法的成膜条件之一是如下条件: 使用将 In_2O_3 、 Ga_2O_3 和 ZnO (1 : 1 : 1) 混合并将其烧结的靶材; 压力是 0.4Pa; 直流(DC)电源是 500W; 氩流量是 30sccm; 并且氧气体流量是 15sccm。另外, 优选在形成氧化物半导体膜 205 之后进行 100°C 至 600°C, 典型是 200°C 至 400°C 的热处理。通过该热处理

进行氧化物半导体的原子级的重新排列。从可以消除阻碍氧化物半导体膜 205 中的载流子移动的歪斜的观点而言,该热处理(还包括光退火等)很重要。

[0079] 接着,在氧化物半导体膜 205 上形成第二导电膜 206。可以将以溅射法、真空蒸镀法、脉冲激光沉积法、离子电镀法、有机金属气相生长法等为代表的薄膜沉积法用于第二导电膜 206 的形成。作为第二导电膜 206 的材料,可以使用钛(Ti)、铜(Cu)、锌(Zn)、铝(Al)等。另外,也可以使用具有上述金属元素的合金。进而,也可以使用这些材料的叠层结构。接着,在第二导电膜 206 上形成第二抗蚀剂 207。完成到此为止的工序的截面图相当于图 2C。

[0080] 接着,通过将第二抗蚀剂 207 用作掩模并对氧化物半导体膜 205 及第二导电膜 206 选择性地蚀刻,来形成氧化物半导体层 208 及导电层 209。另外,因为作为栅极绝缘层 204 及氧化物半导体膜 205(氧化物半导体层 208)的材料可以使用在实施方式 1 中举出的材料,所以在此援用上述说明。另外,在形成氧化物半导体层 208 及导电层 209 之后去除第二抗蚀剂 207。完成到此为止的工序的截面图相当于图 2D。

[0081] 接着,在栅极绝缘层 204 及导电层 209 上形成第三导电膜 210。可以将以溅射法、真空蒸镀法、脉冲激光沉积法、离子电镀法、有机金属气相生长法等为代表的薄膜沉积法用于第三导电膜 210 的形成。接着,在第三导电膜 210 上形成第三抗蚀剂 211a、211b。完成到此为止的工序的截面图相当于图 3A。

[0082] 接着,通过将第三抗蚀剂 211a、211b 用作掩模对第三导电膜 210 选择性地蚀刻,来形成源电极层 212a 及漏电极层 212b。另外,在该蚀刻工序中,不重叠于源电极层 212a 及漏电极层 212b 的区域(露出部)的导电层 209 的一部分也被蚀刻,而在不重叠于源电极层 212a 及漏电极层 212b 的区域(露出部)中形成具有凹部的导电层 213。另外,因为作为第三导电膜 210(源电极层 212a 及漏电极层 212b)的材料可以使用在实施方式 1 中举出的材料,所以在此援用上述说明。完成到此为止的工序的截面图相当于图 3B。

[0083] 接着,将第三抗蚀剂 211a、211b 用作掩模进行氧化处理。作为该氧化处理,可以使用氧化气氛下的热氧化处理、等离子体氧化处理、氧离子注入等。另外,也可以如在进行氧化气氛下的热氧化处理之后进行等离子体氧化处理那样组合上述多个处理。另外,作为进行热氧化处理的氧化气氛,可以采用干燥氧气氛、氧及稀有气体的混合气氛、大气气氛等。通过该氧化处理,使设置在氧化物半导体层 208 上的导电层 213 的中央部(露出部)氧化,而形成作为绝缘体或半导体的金属氧化物层 214。另外,随着金属氧化物层 214 的形成,在氧化物半导体层 208 的双端部上形成一对导电层 215a、215b。具体而言,源电极层 212a 及漏电极层 212b 以及第三抗蚀剂 211a、211b 保护重叠于源电极层 212a 及漏电极层 212b 的区域(非露出部)的导电层 213 免受氧化。其结果是,一对导电层 215a、215b 残留。另外,通过该氧化处理,被氧化的区域的体积增大。换言之,金属氧化物层 214 的体积比氧化前的导电层 213 的中央部的体积大。完成到此为止的工序的的截面图相当于图 3C。另外,完成到此为止的工序也就完成了图 1A 所示的薄膜晶体管 150。

[0084] 另外,本实施方式的薄膜晶体管不局限于图 1A、图 3C 所示的结构。具体而言,虽然在图 1A、图 3C 中示出了通过该氧化处理,只有不重叠于源电极层 212a 及漏电极层 212b 的区域(中央部)的导电层 213 被氧化而形成金属氧化物层 214 的薄膜晶体管,但是本实施方式的薄膜晶体管还包括其他区域被氧化的薄膜晶体管。例如,本实施方式的薄膜晶体管

还包括通过该氧化处理,不由第三抗蚀剂211a、211b覆盖的源电极层212a及漏电极层212b的侧部被氧化的薄膜晶体管。另外,在源电极层212a及漏电极层212b的侧面被氧化的情况下,通过只在侧部表面区域中进行该氧化,可以将源电极层212a及漏电极层212b用作电极。与此同样,本实施方式的薄膜晶体管还包括通过该氧化处理,重叠于源电极层212a及漏电极层212b的区域(非露出部)的导电层213的一部分的内部被氧化的薄膜晶体管。

[0085] 另外,虽然在图1A、图3C中示出了利用该氧化处理形成的金属氧化物层214的厚度比一对导电层215a、215b的厚度厚的薄膜晶体管,但是本实施方式的薄膜晶体管还包括金属氧化物层214的厚度比一对导电层215a、215b的厚度薄的薄膜晶体管。另外,通过对具有凹部的导电层213进行氧化处理,来形成金属氧化物层214。另外,该凹部是当进行形成源电极层212a及漏电极层212b的蚀刻工序时形成的。换言之,通过控制形成源电极层212a及漏电极层212b的蚀刻工序的条件,可以控制金属氧化物层214的厚度。具体而言,通过将形成源电极层212a及漏电极层212b时的过蚀刻的时间设定得长,可以将该凹部形成得深。由此,可以使金属氧化物层214的厚度薄于一对导电层215a、215b的厚度。

[0086] 在制造图1B所示的薄膜晶体管151的情况下,接着进行100℃至600℃,典型为200℃至400℃的热处理。通过该热处理,氧化物半导体层208中的氧扩散到一对导电层215a、215b。另外,当比较该氧的向一对导电层215a、215b的扩散和向金属氧化物层214的扩散时,向一对导电层215a、215b扩散的氧量多于向金属氧化物层214扩散的氧量。因此,在氧化物半导体层208的双端部上形成一对氧浓度降低的氧化物半导体层216a、216b,并且在一对氧浓度降低的氧化物半导体层216a、216b上形成一对以高浓度含有氧的导电层217a、217b。然后,去除第三抗蚀剂211a、212b。完成到此为止的工序的截面图相当于图3D。

[0087] 虽然在此示出了在进行氧化处理之后进行在制造图1B所示的薄膜晶体管151的情况下进行的热处理的制造工序,但是只要在形成第二导电膜206之后进行该热处理,就对该热处理的时序没有特别的限制。另外,该热处理可以兼作用于上述氧化物半导体层208的原子级的重新排列的热处理。

[0088] 另外,从形成的薄膜晶体管的特性的观点而言,优选在进行氧化处理之后进行热处理。这是因为如下缘故:当在进行氧化处理之前(在形成金属氧化物层214之前)进行热处理时,不仅在氧化物半导体层208的上方双端部上,而且在氧化物半导体层208的上方整体上形成氧浓度降低的氧化物半导体层,由此所形成的薄膜晶体管的截止电流增加。

[0089] 另外,从制造工序的观点而言,优选进行如下热氧化处理作为上述氧化处理,即在形成一对氧浓度降低的氧化物半导体层216a、216b以及一对以高浓度含有氧的导电层217a、217b的温度下且氧化气氛下的热氧化处理。这是因为可以在同一工序中形成金属氧化物层214、氧浓度降低的氧化物半导体层216a、216b及以高浓度含有氧的导电层217a、217b的缘故。兼作该氧化处理和该热处理的处理条件之一是在干燥氧气氛下以350℃进行1小时的热氧化处理。

[0090] 另外,从形成的薄膜晶体管的可靠性的观点而言,优选将热氧化处理和氧化处理组合而进行。这是因为通过将金属氧化物层214的厚度设定得厚,可以提高其用作抑制杂质(氢或水等)侵入到氧化物半导体层208的保护层的功能的缘故。

[0091] 因为在薄膜晶体管150中,使用在与氧化物半导体层208同一工序中形成的导电层209(导电层213)来形成具有防止截止电流的增加或阈值电压的负向漂移的功能的金

属氧化物层 214, 所以可以高效地形成高功能的薄膜晶体管。与此同时, 因为在薄膜晶体管 151 中, 使用与形成氧化物半导体层 208 同一工序中形成的导电层 209 (导电层 213) 来形成具有防止截止电流的增加或阈值电压的负向漂移的功能的金属氧化物层 214, 并通过氧扩散到一对导电层 215a、215b 而形成具有使氧化物半导体层 208 与源电极层 212a 及漏电极层 212b 进行欧姆接合的功能的一对氧浓度降低的氧化物半导体层 216a、216b, 所以可以高效地形成高功能的薄膜晶体管。

[0092] 实施方式 3

[0093] 在本实施方式中, 示出使用在实施方式 1 中所说明的薄膜晶体管制造的半导体装置的一例。具体而言, 图 4 至图 6 示出将该薄膜晶体管应用于设置在有源矩阵衬底的像素部中的薄膜晶体管的液晶显示装置。接着, 说明该液晶显示装置。

[0094] 另外, 因为在半导体装置中, 薄膜晶体管的源极及漏极根据工作条件等交替, 所以难以特定哪个是源极或漏极。于是, 以下将源电极层及漏电极层中的一方称为第一电极层, 并且将源电极层及漏电极层中的另一方称为第二电极层, 来进行区别。

[0095] 图 4 是示出有源矩阵衬底的一个像素的俯视图。本实施方式的液晶显示装置的像素包括三个子像素。在每个子像素中设置对薄膜晶体管 300 及液晶层施加电压的像素电极 301。在实施方式 1 中示出的薄膜晶体管可以应用于图 4 中的薄膜晶体管 300。在像素部中设置有多个上述像素。另外, 设置有多个栅极布线 302、多个源极布线 303、多个电容布线 304。

[0096] 图 5 是对应于图 4 的 A-B 线的截面图。包括在图 5 中的薄膜晶体管 450 是图 1A 所示的薄膜晶体管。换言之, 薄膜晶体管 450 是一种薄膜晶体管, 包括: 设置在衬底 400 上的栅电极层 401; 设置在栅电极层 401 上的栅极绝缘层 402; 设置在栅极绝缘层 402 上的氧化物半导体层 403; 设置在氧化物半导体层 403 上的具有一对导电层 404a、404b 及金属氧化物层 405 的缓冲层 406; 设置在导电层 404a 上的第一电极层 407a; 以及设置在导电层 404b 上的第二电极层 407b。

[0097] 因为作为可以应用于衬底 400 至第一电极层 407a 及第二电极层 407b 的材料及制造方法可以使用在实施方式 1 中说明的材料及在实施方式 2 中说明的制造方法, 所以在此援用上述说明。

[0098] 另外, 子像素具有电容元件 451。电容元件 451 包括其材料与薄膜晶体管 450 的栅电极层 401 相同的电容布线 408、栅极绝缘层 402 以及延伸到子像素的薄膜晶体管 450 的第二电极层 407b。

[0099] 在薄膜晶体管 450 及电容元件 451 上设置层间绝缘层 409。因为在图 5 所示的薄膜晶体管 450 中设置有抑制杂质 (氢或水等) 侵入到氧化物半导体层 403 的金属氧化物层 405, 所以作为层间绝缘层 409 可以使用各种材料、制造方法。例如, 可以使用等离子体 CVD 法或溅射法形成氧化硅层、氧氮化硅层、氮化硅层或氮氧化硅层等作为层间绝缘层 409。另外, 也可以使用: 聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、丙烯酸树脂或环氧等有机材料; 硅氧烷树脂等硅氧烷材料; 或噁唑树脂等且通过旋涂法等的涂敷法来形成层间绝缘层 409。硅氧烷材料相当于包含 Si-O-Si 键的材料。硅氧烷的骨架结构由硅 (Si) 和氧 (O) 的键构成。作为取代基, 可以使用有机基 (例如烷基或芳烃)、氟基。有机基也可以包含氟基。另外, 在设置于层间绝缘层 209 中的接触孔 410 中, 薄膜晶体管 450 的第二电极层 407b 电

连接到像素电极 411。

[0100] 图 6 是对应于图 4 的子像素的等效电路图。薄膜晶体管 500 的栅电极电连接到栅极布线 501, 并且第一电极电连接到源极布线 502。电容元件 503 的一方的电极电连接到薄膜晶体管 500 的第二电极, 并且另一方的电极电连接到电容布线 504。通过像素电极被施加电压的液晶层 505 电连接到薄膜晶体管 500 的第二电极及电容元件 503 的一方的电极。

[0101] 液晶显示装置包括由有源矩阵衬底和其表面上设置有对置电极的对置衬底夹持的液晶层。利用施加在有源矩阵衬底的像素电极和对置衬底的对置电极之间的电压控制构成液晶层的液晶分子的取向。液晶显示装置通过该液晶层的液晶分子的取向来透过光或进行遮光而进行图像的显示。在液晶显示装置中, 有源矩阵衬底的像素部的薄膜晶体管是控制施加到液晶层的电压的开关元件。

[0102] 在本实施方式的液晶显示装置中, 将在氧化物半导体层 403 上设置有金属氧化物层 405 的薄膜晶体管 450 用于有源矩阵衬底的像素部的薄膜晶体管。金属氧化物层 405 用作抑制杂质 (氢或水等) 侵入到氧化物半导体层 403 的保护层。因此, 可以根据使用目的选择层间绝缘层 409 的材料、制造方法。其结果是, 可以提供高品质或高可靠性的液晶显示装置。另外, 虽然在此示出应用了图 1A 所示的薄膜晶体管的液晶显示装置, 但是在采用图 1B 所示的薄膜晶体管的情况下也有同样的效果。

[0103] 实施方式 4

[0104] 在本实施方式中, 示出使用在实施方式 1 中所说明的薄膜晶体管制造的半导体装置的一例。具体而言, 图 7 至图 9 示出将该薄膜晶体管用于设置在有源矩阵衬底的像素部中的薄膜晶体管的发光显示装置。接着, 说明本实施方式的发光显示装置。另外, 作为本实施方式的发光显示装置所具有的显示元件, 示出利用电致发光的发光元件。根据其发光材料是有机化合物还是无机化合物对利用电致发光的发光元件进行区别, 而一般将前者称为有机 EL 元件, 而将后者称为无机 EL 元件。

[0105] 在有机 EL 元件中, 通过对发光元件施加电压, 电子和空穴从一对电极分别注入到包含发光有机化合物的层, 于是, 电流流过。而且, 通过这些载流子 (电子和空穴) 重新结合, 发光有机化合物形成激发态, 并且当该激发态恢复到基态时获得发光。根据该机理, 这种发光元件称为电流激发型的发光元件。

[0106] 无机 EL 元件根据其元件结构分类为分散型无机 EL 元件和薄膜型无机 EL 元件。分散型无机 EL 元件包括在粘合剂中分散有发光材料的粒子的发光层, 并且其发光机理是利用施主能级和受主能级的施主 - 受主重新结合型发光。薄膜型无机 EL 元件具有利用电介质层夹持发光层并进一步用电极夹持该夹有发光层的电介质层的结构, 并且其发光机理是利用金属离子的内层电子跃迁的定域型发光。另外, 在此使用有机 EL 元件作为发光元件而进行说明。

[0107] 图 7 是示出有源矩阵衬底的一个像素的俯视图。本实施方式的发光显示装置的像素包括三个子像素。在每个子像素中设置有薄膜晶体管 600、601、对发光元件施加电压的像素电极 602 (为了方便起见, 像素电极 602 的一部分未图示出)。在实施方式 1 中所示的薄膜晶体管可以用于图 6 中的薄膜晶体管 600、601。在像素部中设置有多个上述像素。另外, 设置有多个栅极布线 603、多个源极布线 604、多个电源线 605。另外, 对电源线 605 设定高电源电位 VDD。

[0108] 图 8 是对应于图 7 的 C-D 线、E-F 线的截面图。薄膜晶体管 750、751 是图 1A 所示的薄膜晶体管。换言之，薄膜晶体管 750、751 是一种薄膜晶体管，包括：设置在衬底 700 上的栅电极层 701；设置在栅电极层 701 上的栅极绝缘层 702；设置在栅极绝缘层 702 上的氧化物半导体层 703；设置在氧化物半导体层 703 上的具有导电层 704a、704b 及金属氧化物层 705 的缓冲层 706；设置在导电层 704A 上的第一电极层 707a；以及设置在导电层 704B 上的第二电极层 707b。

[0109] 因为作为用于衬底 700 至第一电极层 707a 及第二电极层 707b 的材料及制造方法可以使用在实施方式 1 中所说明的材料及在实施方式 2 中说明的制造方法，所以在此援用上述说明。

[0110] 另外，子像素具有电容元件 752。电容元件 752 包括其材料与薄膜晶体管 750、751 的栅电极层 701 相同的电容布线 708、栅极绝缘层 702 以及延伸到子像素的薄膜晶体管 751 的第一电极层 707a。

[0111] 在薄膜晶体管 750、751 及电容元件 752 上设置有层间绝缘层 709。因为在图 8 所示的薄膜晶体管 750、751 中设置有抑制杂质（氢或水等）侵入到氧化物半导体层 703 的金属氧化物层 705，所以作为层间绝缘层 709 可以使用各种材料、制造方法。例如，可以使用等离子体 CVD 法或溅射法形成氧化硅层、氧氮化硅层、氮化硅层或氮氧化硅层等作为层间绝缘层 709。另外，也可以使用：聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、丙烯酸树脂或环氧等有机材料；硅氧烷树脂等硅氧烷材料；或噁唑树脂等且通过旋涂法等的涂敷法来形成层间绝缘层 709。硅氧烷材料相当于包含 Si-O-Si 键的材料。硅氧烷的骨架结构由硅 (Si) 和氧 (O) 的键构成。作为取代基，可以使用有机基（例如烷基或芳烃）、氟基。有机基也可以包含氟基。另外，在层间绝缘层 709 中设置有多个接触孔 710a、710b、710c。在接触孔 710c 中薄膜晶体管 751 的第二电极层 707b 电连接到像素电极 711。

[0112] 图 9 是对应于图 7 的子像素的等效电路图。薄膜晶体管 800 的栅电极电连接到栅极布线 801，并且第一电极电连接到源极布线 802。电容元件 803 的一方的电极电连接到薄膜晶体管 800 的第二电极，并且另一方的电极电连接到电源线 804。薄膜晶体管 805 的栅电极电连接到薄膜晶体管 800 的第二电极，并且第一电极电连接到电源线 804 及电容元件 803 的另一方的电极。通过像素电极被施加电压的有机 EL 元件 806 电连接到薄膜晶体管 805 的第二电极。

[0113] 发光显示装置包括设置在有源矩阵衬底的像素电极上的有机 EL 元件和设置在该有机 EL 元件上的共同电极。另外，对共同电极设定低电源电位 VSS。当对该有机 EL 元件施加通过薄膜晶体管施加到像素电极的高电源电位 VDD 和施加到共同电极的低电源电位 VSS 的电位差的电压时电流流过，而得到发光。在发光显示装置中，有源矩阵衬底的像素部的薄膜晶体管是控制流过有机 EL 元件的电流的开关元件。

[0114] 在本实施方式的发光显示装置中，将在氧化物半导体层 703 上设置有金属氧化物层 705 的薄膜晶体管 750、751 用于有源矩阵衬底的像素部的薄膜晶体管。金属氧化物层 705 用作抑制杂质（氢或水等）侵入到氧化物半导体层 703 的保护层。因此，可以根据使用目的选择层间绝缘层 709 的材料、制造方法。其结果是，可以提供高品质或高可靠性的发光显示装置。另外，虽然在此示出了应用图 1A 所示的薄膜晶体管的发光显示装置，但是在采用图 1B 所示的薄膜晶体管的情况下也有同样的效果。

[0115] 实施方式 5

[0116] 在本实施方式中,示出使用在实施方式 1 中所说明的薄膜晶体管制造的半导体装置的一例。具体而言,图 10 示出将该薄膜晶体管用于设置在有源矩阵衬底上的薄膜晶体管的电子纸。接着,说明本实施方式的电子纸。

[0117] 图 10 是有源矩阵型的电子纸的截面图。设置在第一衬底(有源矩阵衬底)900 上的薄膜晶体管 950 是在图 1A 中示出的薄膜晶体管。换言之,薄膜晶体管 950 是一种薄膜晶体管,包括:设置在第一衬底 900 上的栅电极层 901;设置在栅电极层 901 上的栅极绝缘层 902;设置在栅极绝缘层 902 上的氧化物半导体层 903;设置在氧化物半导体层 903 上的具有一对导电层 904a、904b 及金属氧化物层 905 的缓冲层 906;设置在导电层 904a 上的第一电极层 907a;以及设置在导电层 904b 上的第二电极层 907b。

[0118] 因为作为可以应用于衬底 900 至第一电极层 907a 及第二电极层 907b 的材料及制造方法可以使用在实施方式 1 中所说明的材料及在实施方式 2 中说明的制造方法,所以在此援用上述说明。

[0119] 在薄膜晶体管 950 上设置有层间绝缘层 908。因为在图 10 所示的薄膜晶体管 950 中设置有抑制杂质(氢或水等)侵入到氧化物半导体层 903 的金属氧化物层 905,所以作为层间绝缘层 908 可以使用各种材料、制造方法。例如,可以使用等离子体 CVD 法或溅射法形成氧化硅层、氮化硅层、氮氧化硅层或氮氧化硅层等作为层间绝缘层 908。另外,也可以使用:聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、丙烯酸树脂或环氧等有机材料;硅氧烷树脂等硅氧烷材料;或噁唑树脂等且通过旋涂法等的涂敷法来形成层间绝缘层 908。硅氧烷材料相当于包含 Si-O-Si 键的材料。硅氧烷的骨架结构由硅(Si)和氧(O)的键构成。作为取代基,可以使用有机基(例如烷基或芳烃)、氟基。有机基也可以包含氟基。另外,在层间绝缘层 908 中设置有接触孔 909。在接触孔 909 中薄膜晶体管 950 的第二电极层 907b 电连接到像素电极 910。

[0120] 在像素电极 910 和设置在第二衬底 911 上的共同电极 912 之间设置有扭转球 915,该扭转球 915 分别具有黑色区 913a、白色区 913b、以及空洞 914,其中的空洞 914 位于黑色区 913a 和白色区 913b 的周围,并充满了液体。并且,扭转球 915 的周围填充有树脂等的填充材料 916。

[0121] 本实施方式的电子纸使用扭转球显示方式。该电子纸在像素电极及共同电极之间具有被涂成白色和黑色的扭转球。扭转球通过根据施加到第一衬底的像素电极及第二衬底共同电极之间的电压控制方向来进行显示。在电子纸中,有源矩阵衬底的薄膜晶体管是控制施加到扭转球的电压的开关元件。

[0122] 在本实施方式的发光显示装置中,将在氧化物半导体层 903 上设置有金属氧化物层 905 的薄膜晶体管 950 用于有源矩阵衬底的薄膜晶体管。金属氧化物层 905 用作抑制杂质(氢或水等)侵入到氧化物半导体层 903 的保护层。因此,可以根据使用目的选择层间绝缘层 908 的材料、制造方法。其结果是,可以提供高品质或高可靠性的电子纸。另外,虽然在此示出了使用图 1A 所示的薄膜晶体管的电子纸,但是在采用图 1B 所示的薄膜晶体管的情况下也有同样的效果。

[0123] 实施例 1

[0124] 在此,示出关于如下的计算结果:钛及钛氧化物的电子状态的根据不同氧含量的

变化；氧化物半导体层的电子状态的根据氧缺损的变化；热处理中的钛层和氧化物半导体层的接合界面近旁的氧的行动；以及热处理中的钛氧化物层及氧化物半导体层的接合界面近旁的氧的行动。接着，验证作为缓冲层的构成材料使用了钛的实施方式 1 的薄膜晶体管。

[0125] 首先，验证钛及钛氧化物的电子状态的根据不同氧含量的变化。在此，示出通过根据第一原理计算的结构最适化而求出的钛及多个钛氧化物的结晶结构的态密度的结果，在该第一原理计算中使用基于密度泛函理论 (Density Functional Theory ;DFT) 的平面波赝势方法。具体而言，示出在对如下结构进行最适化之后的态密度图，该结构是 Ti、TiO(NaCl 型)、Ti₂O₃(Al₂O₃ 型)、TiO₂(Anatase 型)、TiO₂(Rutile 型) 及 TiO₂(Brookite 型) 的结构。另外，作为计算程序使用 CASTEP，并且作为交换相关泛函使用 GGA-PBE。

[0126] 图 11A、图 11B、图 11C 分别是 Ti、TiO(NaCl 型)、Ti₂O₃(Al₂O₃ 型) 的态密度图。在图 11A、图 11B、图 11C 中没有带隙。换言之，Ti、TiO(NaCl 型)、Ti₂O₃(Al₂O₃ 型) 是导体。

[0127] 图 12A、图 12B、图 12C 分别是 TiO₂(Anatase 型)、TiO₂(Rutile 型) 及 TiO₂(Brookite 型) 的态密度图。图 12A、图 12B、图 12C 的费密能级 (0eV) 存在于价电子带的上端，并且有带隙。换言之，TiO₂(Anatase 型)、TiO₂(Rutile 型) 及 TiO₂(Brookite 型) 分别是绝缘体或半导体。

[0128] 根据图 11A 至图 12C，可知：即使钛含有一定量以下的氧，钛也是导体；并且若钛含有一定量以上的氧，钛被绝缘体化或半导体化。

[0129] 接着，验证氧化物半导体层的电子状态的根据氧缺乏的变化。在此，对于作为氧化物半导体层使用 In-Ga-Zn-O 类氧化物半导体材料 (In : Ga : Zn : O = 1 : 1 : 1 : 4) 的情况进行计算。

[0130] 首先，使用根据经典分子动力学 (Classical Molecular Dynamics) 的熔融淬冷法 (melt-quenching method) 制造 In-Ga-Zn-O 类氧化物半导体的非晶结构。另外，在此制造的非晶结构是总原子数是 84 个且密度是 5.9g/cm³ 的结构。另外，至于原子间势，在金属-氧间及氧-氧间使用 Born-Mayer-Huggins 型势，并且在金属-金属间使用 Lennard-Jones 型势，并且通过 NVT 系综 (正则系综 ;canonicalensemble) 进行计算。作为计算程序，使用 Materials Explorer。

[0131] 然后，在室温 (298K) 下对通过上述计算得到的结构进行利用第一原理分子动力学法 (First Principle Molecular Dynamics ;以下称为第一原理 MD) 的退火，该第一原理 MD 使用基于密度泛函理论 (Density Functional Theory ;DFT) 的赝势平面波方法。然后对其结构进行最适化，并求出态密度。另外，对随机地去除了一个氧原子的结构 (氧缺损结构) 也进行第一原理 MD 计算和最适化，并计算态密度。另外，作为计算程序使用 CASTEP，作为交换相关泛函使用 GGA-PBE，并且对 NVT 系综进行第一原理 MD。

[0132] 图 13A、图 13B 是通过上述计算得到的 In-Ga-Zn-O 类氧化物半导体的态密度图。图 13A 是没有氧缺损的结构的状态密度图，而图 13B 是氧缺损结构的状态密度图。在图 13A 中费密能级 (0eV) 存在于价电子带的上端并且具有带隙，而在图 13B 中费密能级 (0eV) 存在于传导带内。换言之，可知氧缺损结构的电阻低于没有氧缺损的结构电阻。

[0133] 接着，验证热处理中的钛层和氧化物半导体层的接合界面近旁的氧的行动。在此，在通过上述第一原理计算得到的 In-Ga-Zn-O 类氧化物半导体的非晶结构上层叠钛，并对该结构进行最适化，然后通过 NVT 系综进行第一原理 MD 计算。作为计算程序使用 CASTEP，

并且作为交换相关泛函使用 GGA-PBE。另外,将温度条件设定为 350°C (623K)。

[0134] 图 14 示出实施第一原理 MD 前后的结构。图 14A 是实施第一原理 MD 之前的结构,而图 14B 是实施第一原理 MD 之后的结构。并且,图 15 示出实施第一原理 MD 前后的钛以及氧在 c 轴方向上的密度。图 15 是对图 14A 和图 14B 的各原子分配高斯分布密度并将所有的原子加起来而求出的密度分布。另外,图 15 的横轴表示原子密度,而纵轴表示 c 轴。图 15 中的各曲线分别表示实施第一原理 MD 之前的钛密度 (Ti_before)、实施第一原理 MD 之后的钛密度 (Ti_after)、实施第一原理 MD 之前的氧密度 (O_before)、实施第一原理 MD 之后的氧密度 (O_after)。根据图 15, O_after 位于比 O_before 更偏向 c 轴的正值方向一侧,而可知在实施第一原理 MD 之后包含在钛中的氧浓度增加。换言之,可知通过 350°C (623K) 的热处理,氧化物半导体层中的氧扩散到钛层。

[0135] 接着,验证热处理中的钛氧化物(在此,使用 TiO₂(Rutile 型))层及氧化物半导体层的接合界面近旁的氧的行动。在此,在通过上述第一原理计算得到的 In-Ga-Zn-O 类氧化物半导体的非晶结构上层叠 TiO₂(Rutile 型),并对该结构进行最适化,然后通过 NVT 系统进行第一原理 MD 计算。作为计算程序使用 CASTEP,并且作为交换相关泛函使用 GGA-PBE。另外,将温度条件设定为 700°C (973K)。

[0136] 图 16 示出实施第一原理 MD 前后的结构。图 16A 是实施第一原理 MD 之前的结构,而图 16B 是实施第一原理 MD 之后的结构。并且图 17 示出实施第一原理 MD 前后的钛以及氧在 c 轴方向上的密度,图 17 是对图 16 的各原子分派高斯分布密度并将所有的原子加起来而求出的密度分布。另外,图 17 的横轴表示原子密度,而纵轴表示 c 轴。图 17 中的各曲线分别表示实施第一原理 MD 之前的钛密度 (Ti_before)、实施第一原理 MD 之后的钛密度 (Ti_after)、实施第一原理 MD 之前的氧密度 (O_before)、实施第一原理 MD 之后的氧密度 (O_after)。在图 17 中,在 O_after 和 O_before 之间没有如在图 15 中观察到的那样的大的差异。换言之,可知:即使进行 700°C (973K) 的热处理,氧化物半导体层和 TiO₂(Rutile 型)层之间的氧的扩散也没有进行 350°C 的热处理时氧化物半导体层和钛层之间的扩散那样活跃。

[0137] 以下总结在本实施例中进行的计算结果。

[0138] 根据图 11A 至 12C,可知:多个钛氧化物的电子状态分别不同,并且当其氧浓度增高时其被绝缘体化或半导体化。具体而言,可知:TiO(NaCl 型)、Ti₂O₃(Al₂O₃ 型)是导体,并且 TiO₂(Anatase 型)、TiO₂(Rutile 型)及 TiO₂(Brookite 型)是绝缘体或半导体。换言之,可知:钛氧化物当氧含量多时被绝缘体化或半导体化,并且其电子状态根据氧的比率变化。

[0139] 根据图 13A 和图 13B 可知:通过使 In-Ga-Zn-O 类氧化物半导体成为氧缺损结构,其电子状态变化并被低电阻化。另外,在图 13A 和图 13B 中,比较其总原子数是 84 个 (In : Ga : Zn : O = 1 : 1 : 1 : 4) 的非晶结构和从该结构去除一个氧原子的结构的电子状态。换言之,比较氧浓度是大约 57.1at. % (氧原子数 48/全原子数 84) 的结构和氧浓度是大约 56.6at. % (氧原子数 47/全原子数 83) 的结构。由此,可以说:与上述钛相比, In-Ga-Zn-O 类氧化物半导体是氧浓度的变化对电子状态影响大的材料。

[0140] 根据图 14A、图 14B 及图 15,可知:当对钛层及 In-Ga-Zn-O 类氧化物半导体层的叠层进行 350°C 的热处理时, In-Ga-Zn-O 类氧化物半导体层中的氧扩散到钛层。换言之,可

知:通过热处理,形成比热处理之前的钛层含有高浓度的氧的钛层和其氧浓度比热处理之前的氧化物半导体层的氧浓度低的氧化物半导体层。另外,从上述钛及 In-Ga-Zn-O 类氧化物半导体层的氧浓度的变化对其电子状态的影响可见:与钛层相比以高浓度含有氧的钛层的电阻没有增加多少,与此相反,与氧化物半导体层相比氧浓度降低的氧化物半导体层的电阻降低。

[0141] 根据图 16A、图 16B 及图 17,可知:即使对 TiO_2 (Rutile 型) 层及 In-Ga-Zn-O 类氧化物半导体层的叠层进行高温,即 700°C 的热处理,也难以产生超过 350°C 时的氧化物半导体层和钛层的叠层中的扩散的扩散。换言之,可知:即使进行热处理,也难以形成其氧浓度比氧化物半导体层和钛层的叠层的氧浓度低的氧化物半导体层。

[0142] 接着,验证将钛用于实施方式 1 的薄膜晶体管的缓冲层的情况。通过对钛层进行氧化处理,形成作为绝缘体或半导体的 TiO_2 (Anatase 型)、 TiO_2 (Rutile 型) 及 TiO_2 (Brookite 型) 等钛氧化物,而可以将其用作缓冲层的金属氧化物层。另外,通过进行 350°C 的热处理,使来自氧化物半导体层的氧扩散到钛层,而形成以高浓度含有氧的钛层及氧浓度降低的氧化物半导体层。因此,可以有效地使氧化物半导体层低电阻化,并且使隔着缓冲层的源电极层及漏电极层与氧化物半导体层的接合成为欧姆接合。并且,与氧化物半导体层和导电层的界面相比,在氧化物半导体层和金属氧化物层的界面中难以产生氧的扩散。因此,在该界面中不容易形成低电阻且氧浓度降低的氧化物半导体层,而可以抑制薄膜晶体管的截止电流的增加。

[0143] 据此,可知:钛是用于实施方式 1 的薄膜晶体管的缓冲层的优选的材料。

[0144] 本申请基于 2009 年 2 月 20 日在日本专利局受理的日本专利申请序列号 2009-037912 而制作,所述申请内容包括在本说明书中。

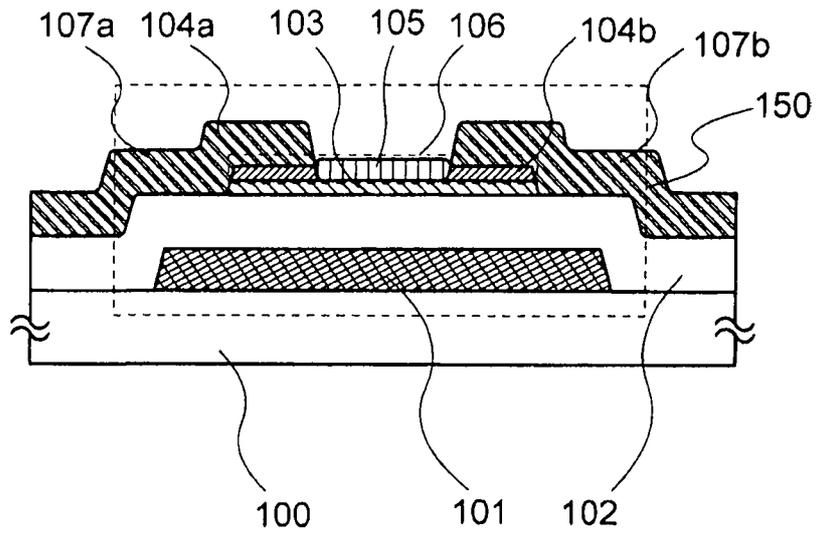


图 1A

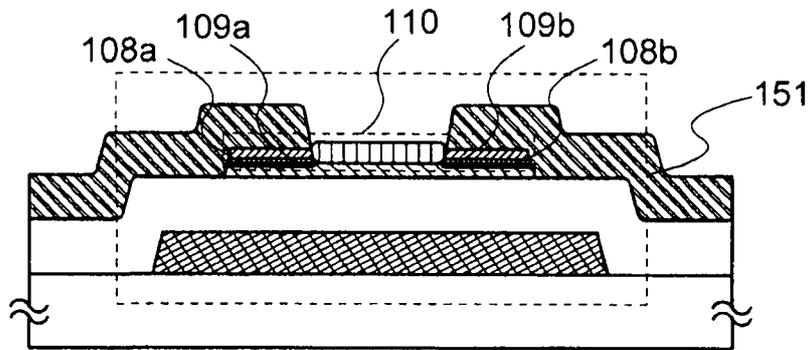


图 1B

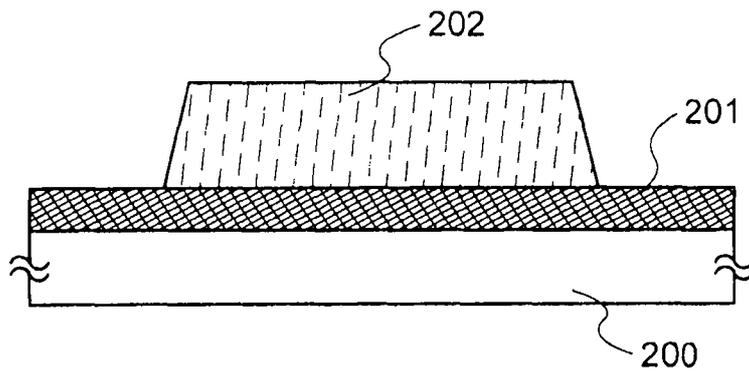


图 2A

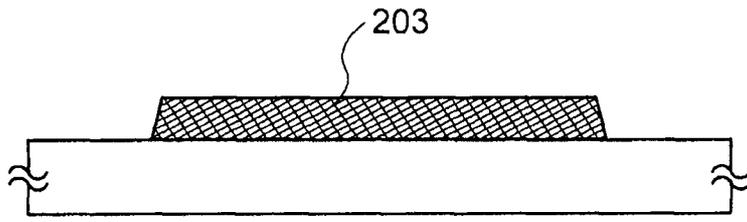


图 2B

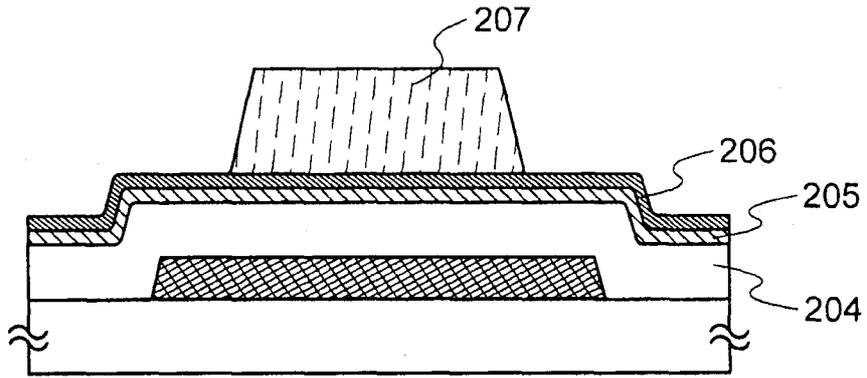


图 2C

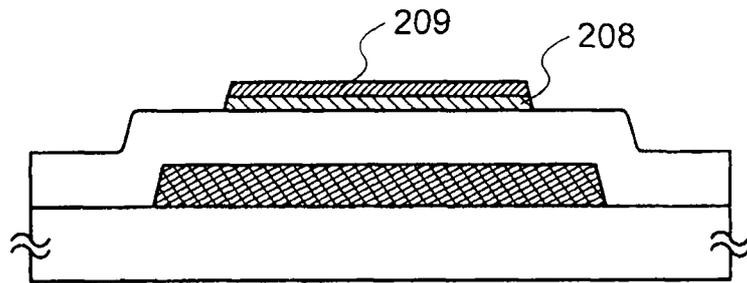


图 2D

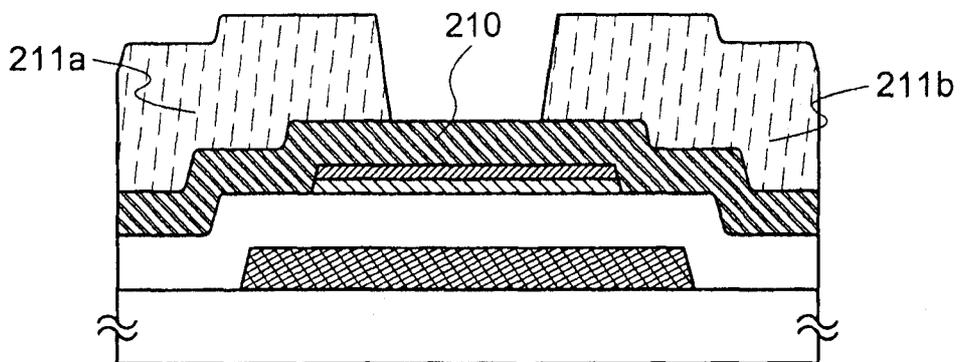


图 3A

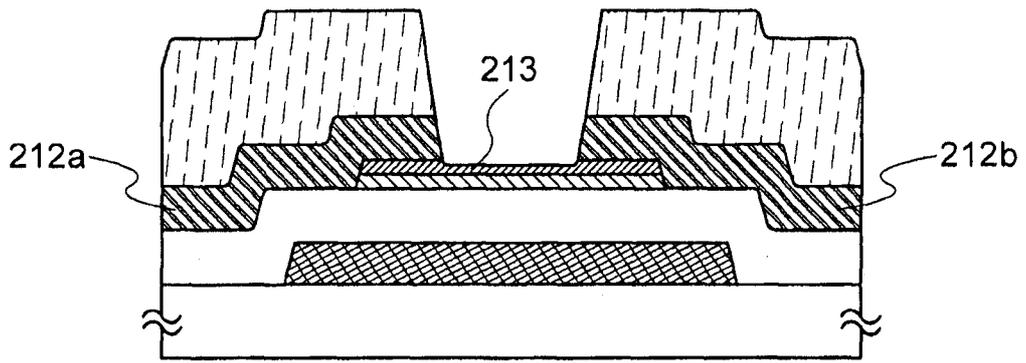


图 3B

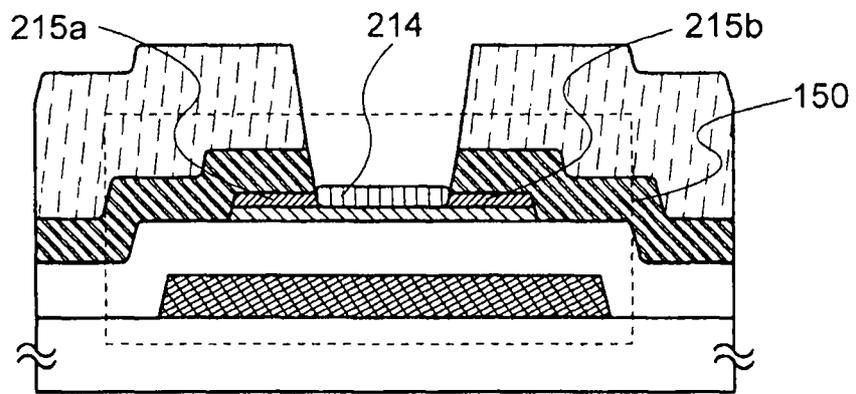


图 3C

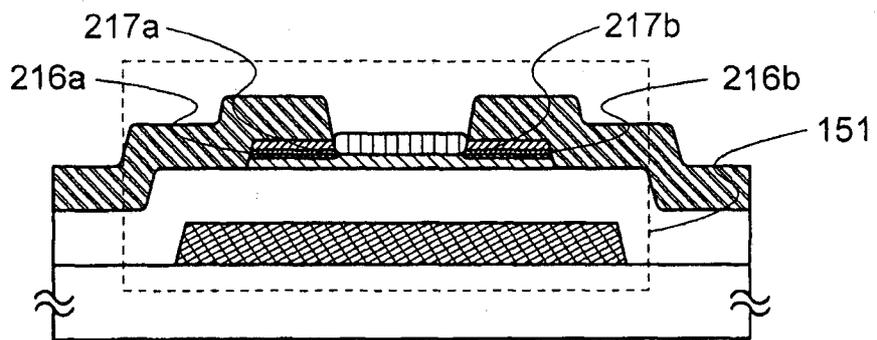


图 3D

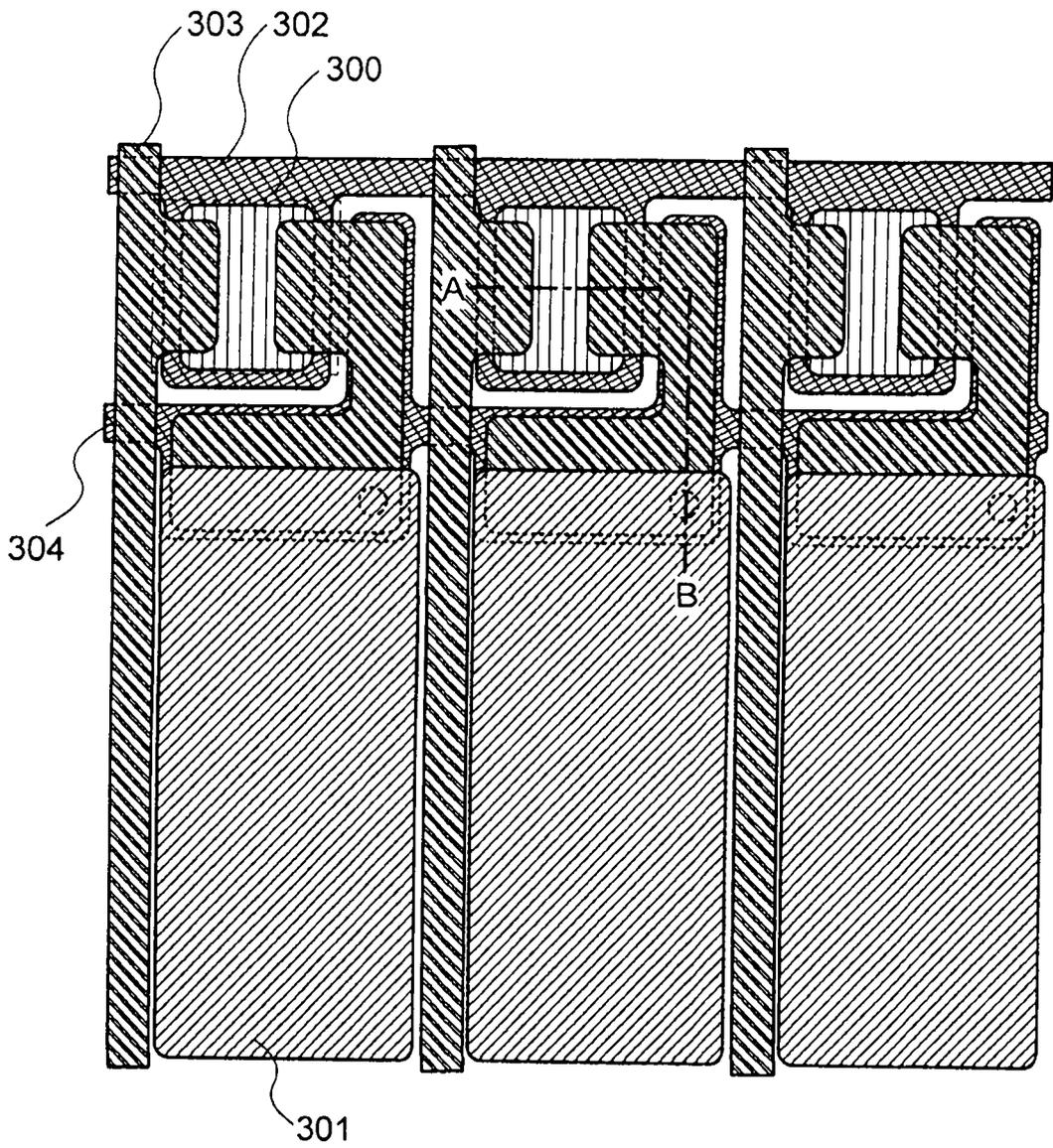


图 4

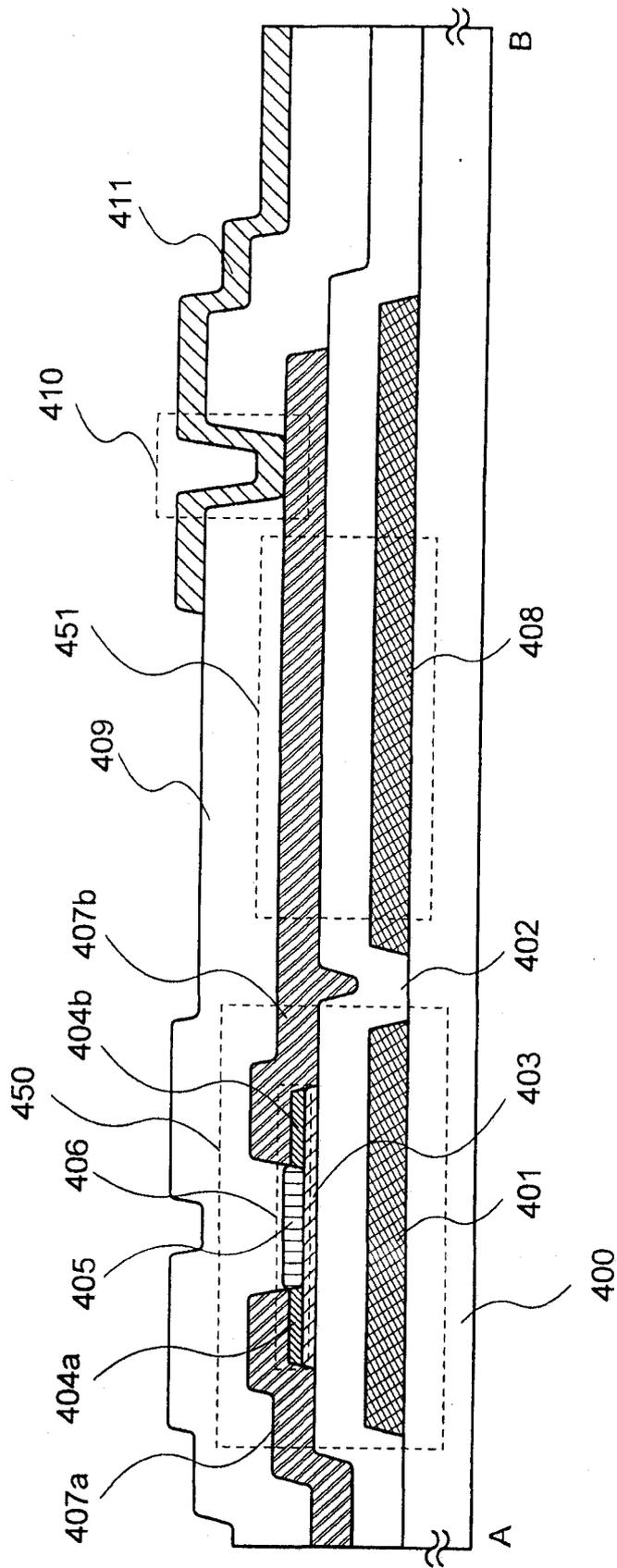


图 5

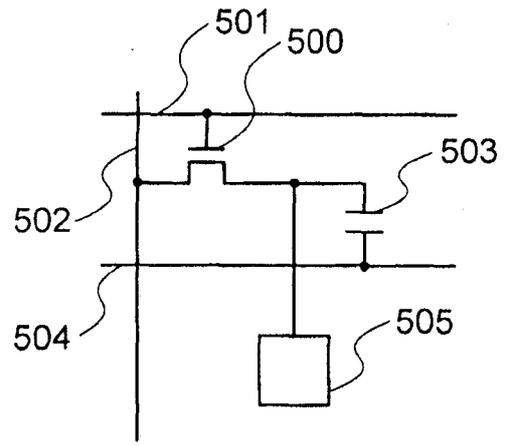


图 6

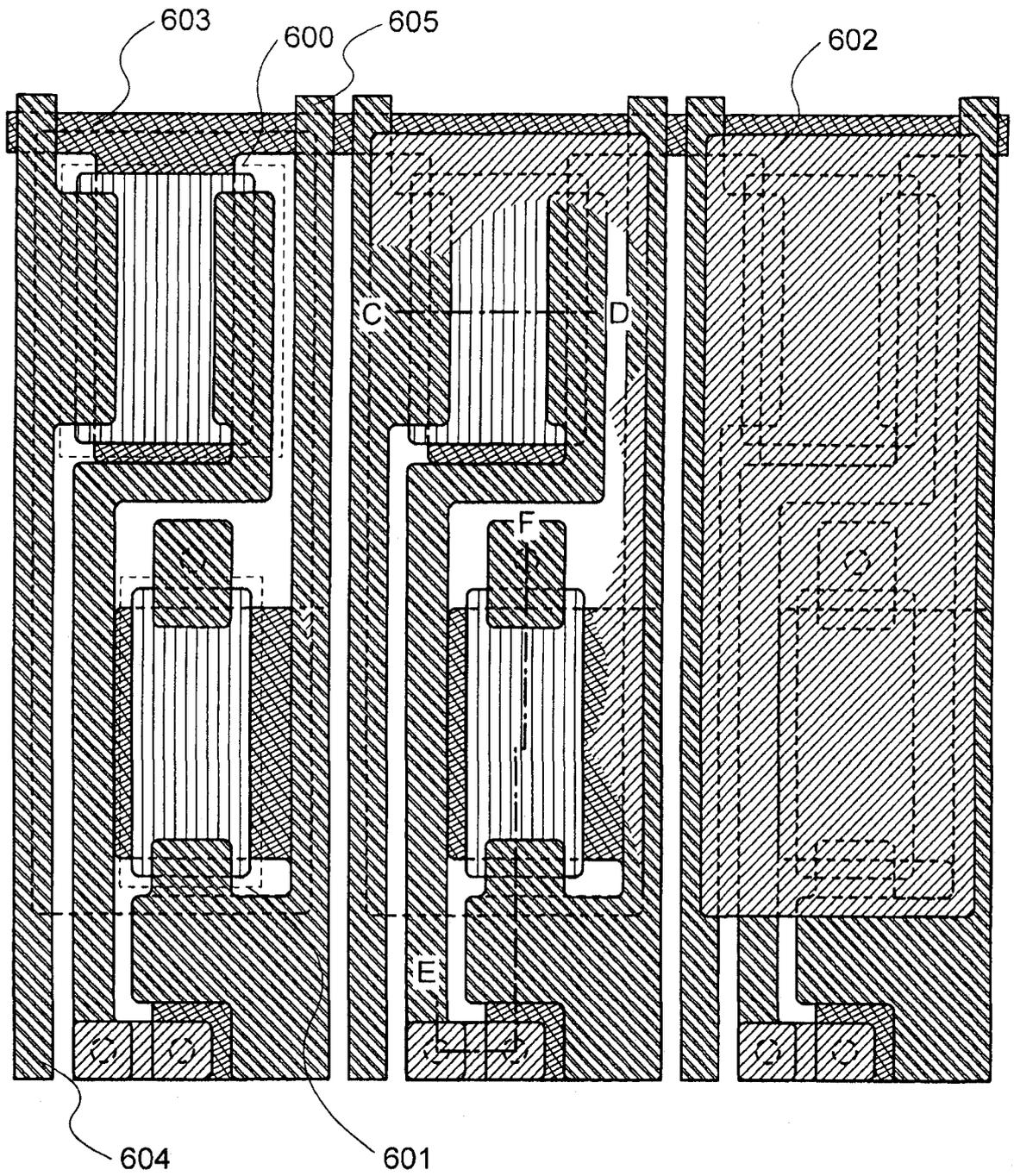


图 7

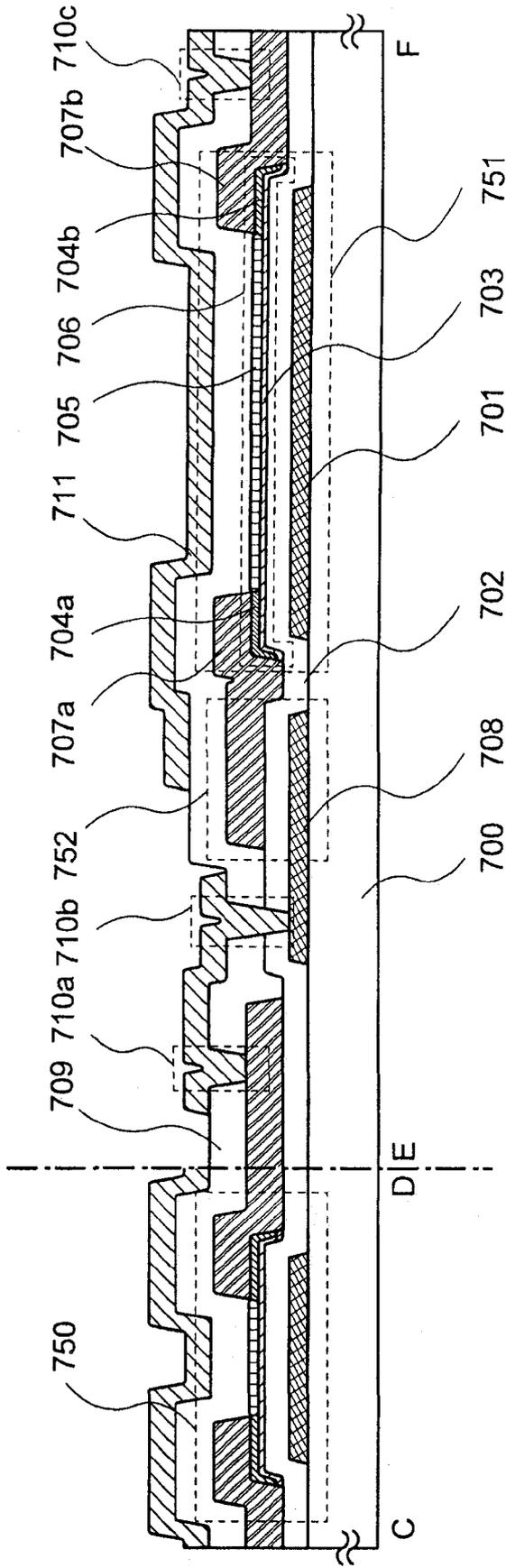


图 8

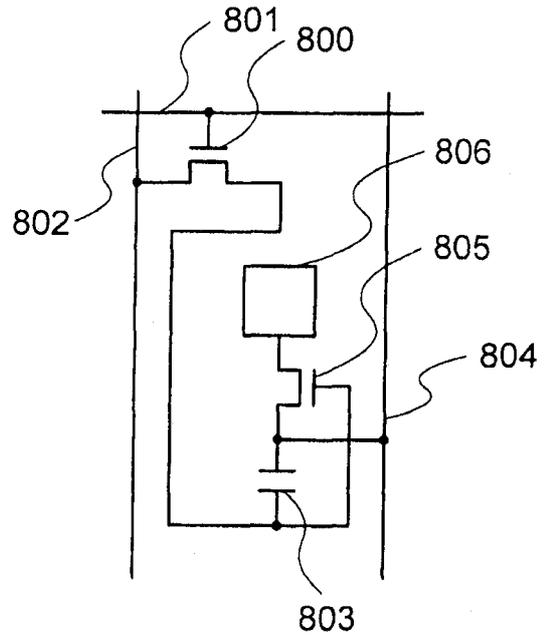


图 9

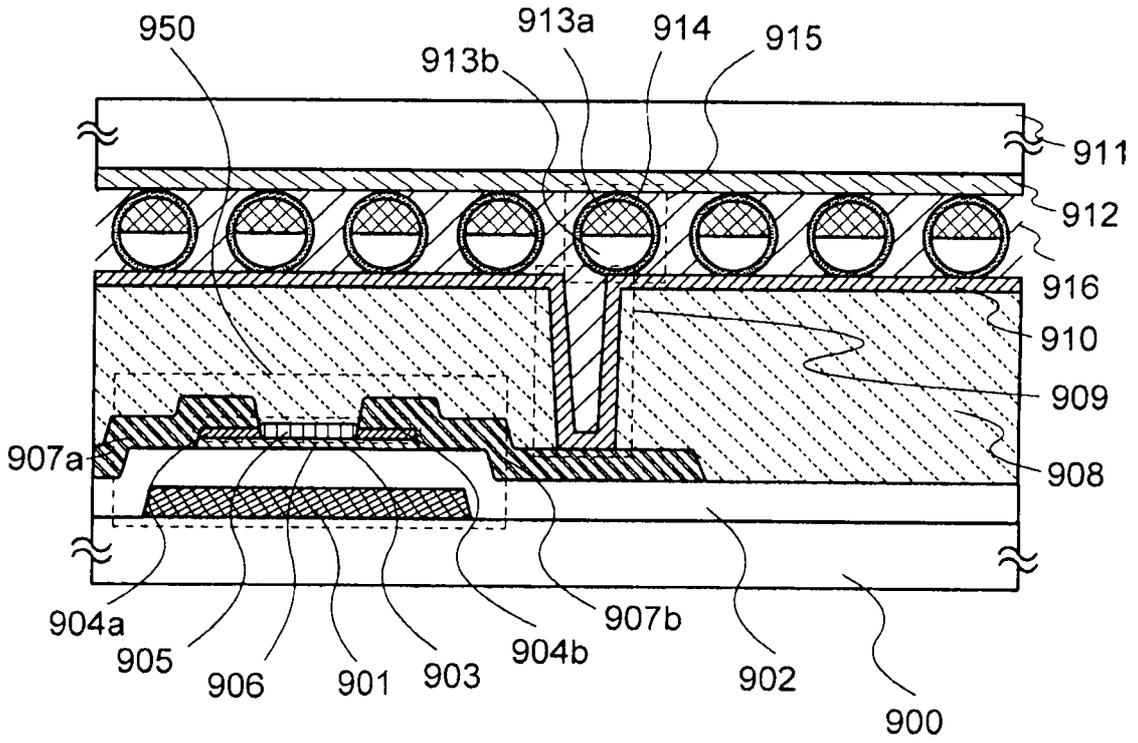


图 10

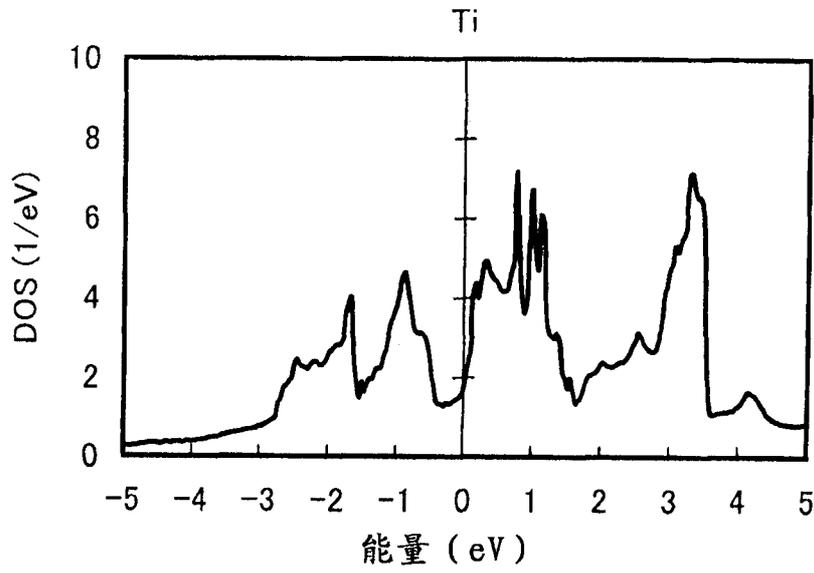


图 11A

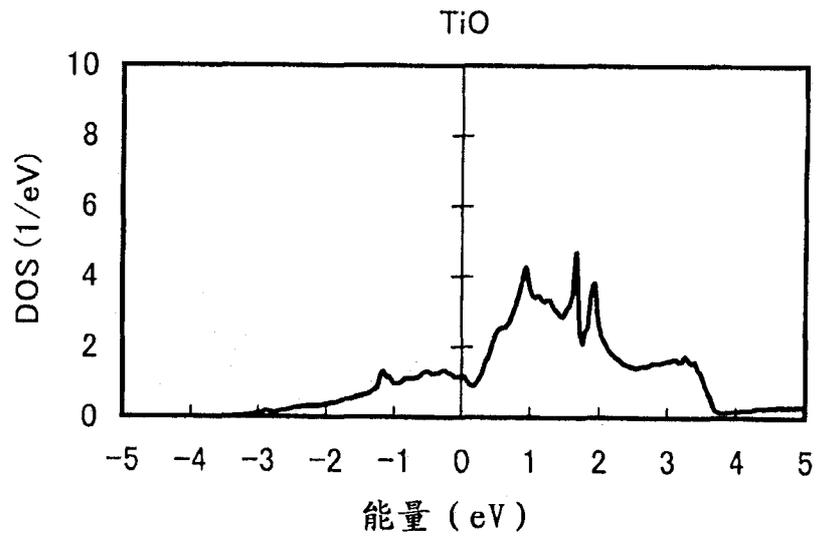


图 11B

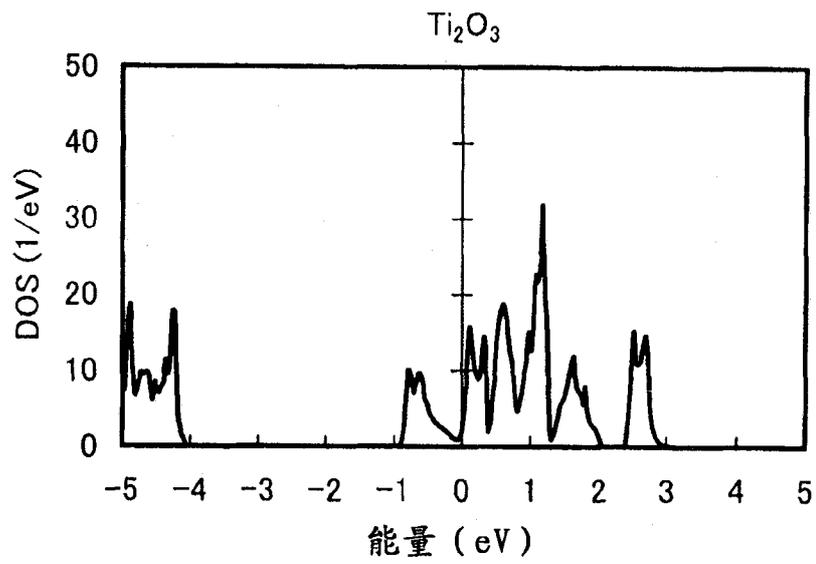


图 11C

TiO₂ (Anatase型)

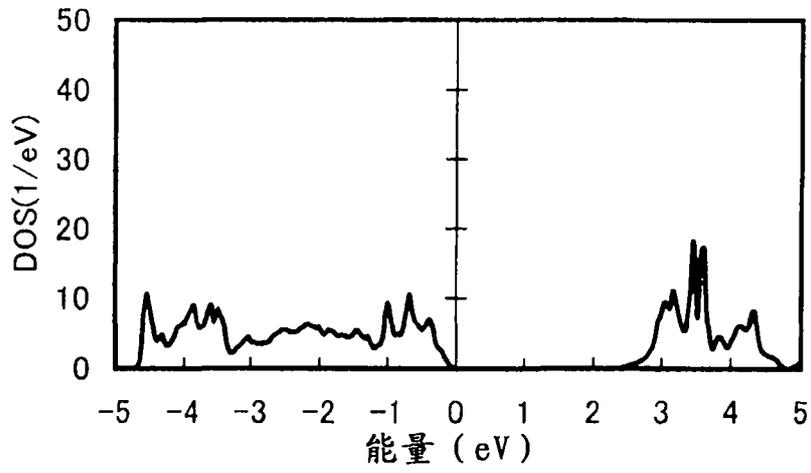


图 12A

TiO₂ (Rutile型)

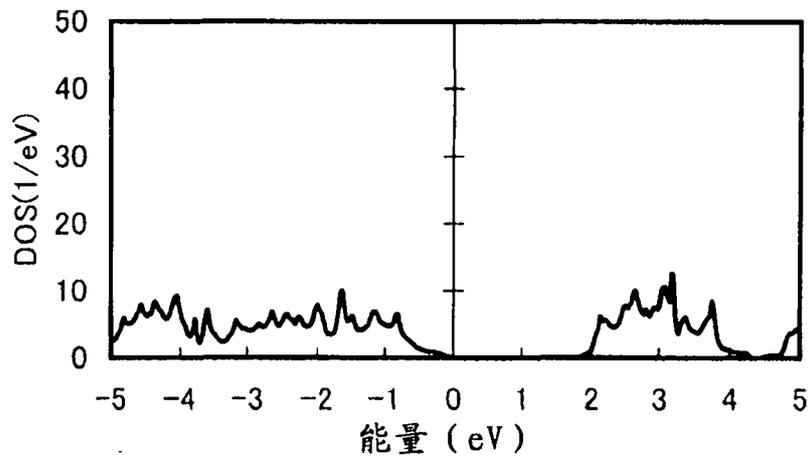


图 12B

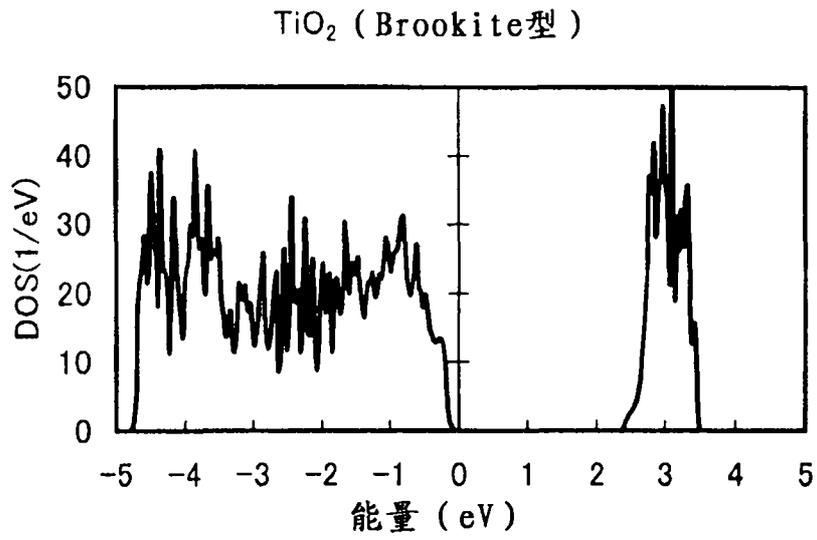


图 12C

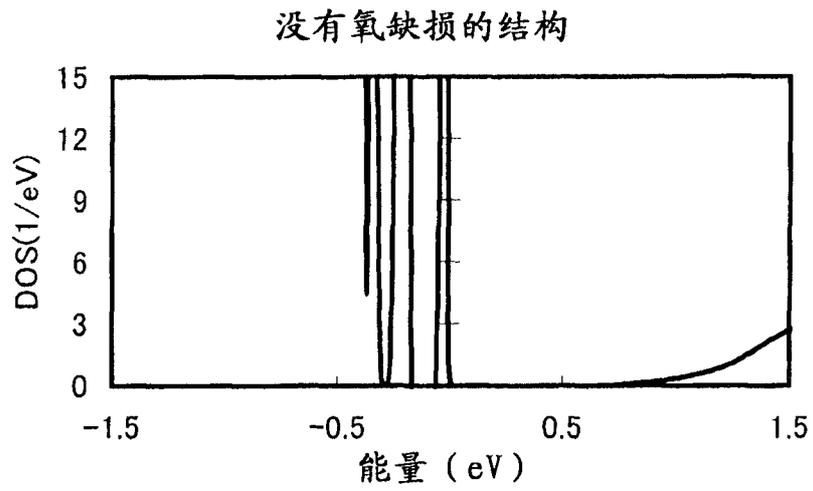


图 13A

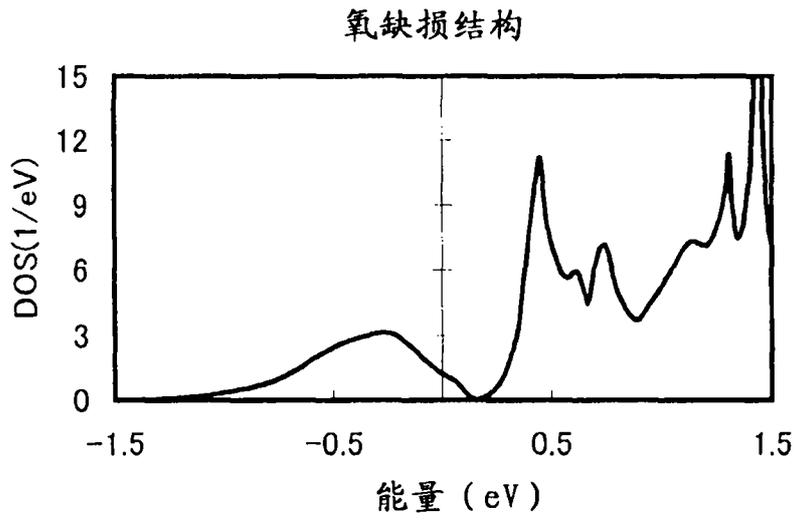


图 13B

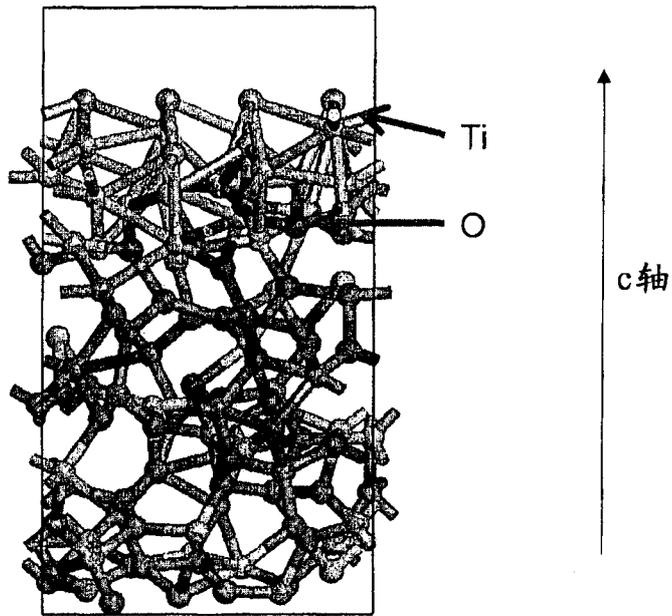


图 14A

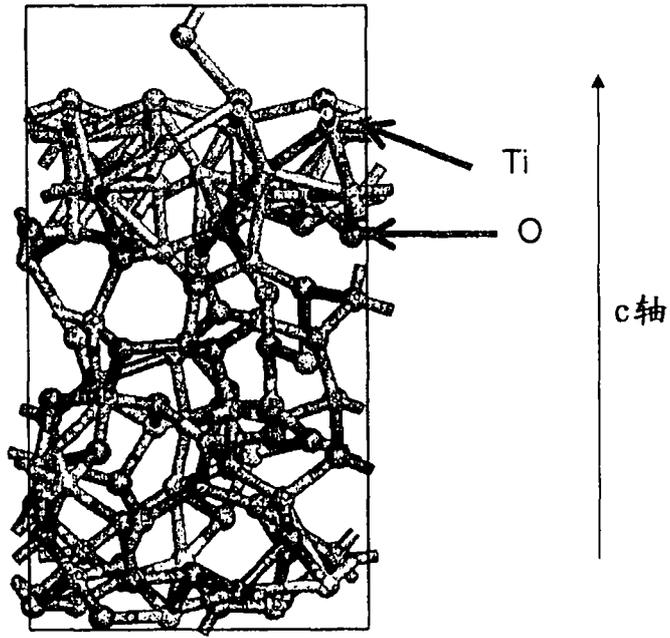


图 14B

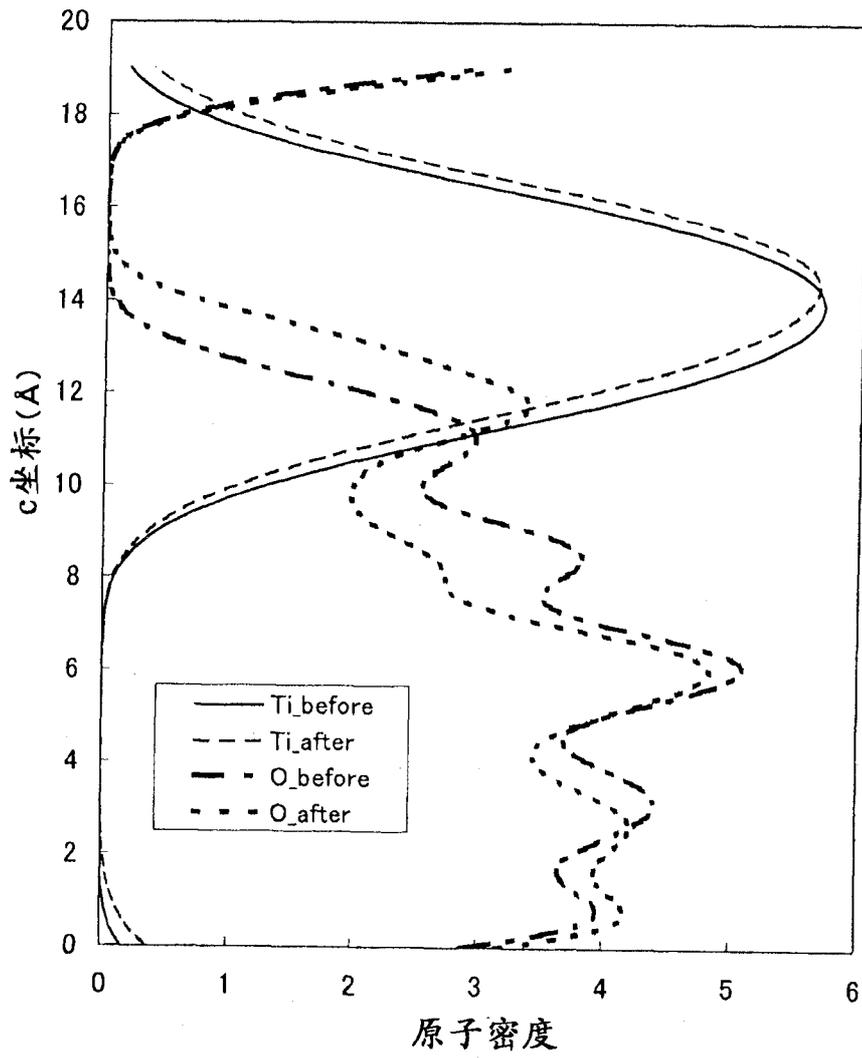


图 15

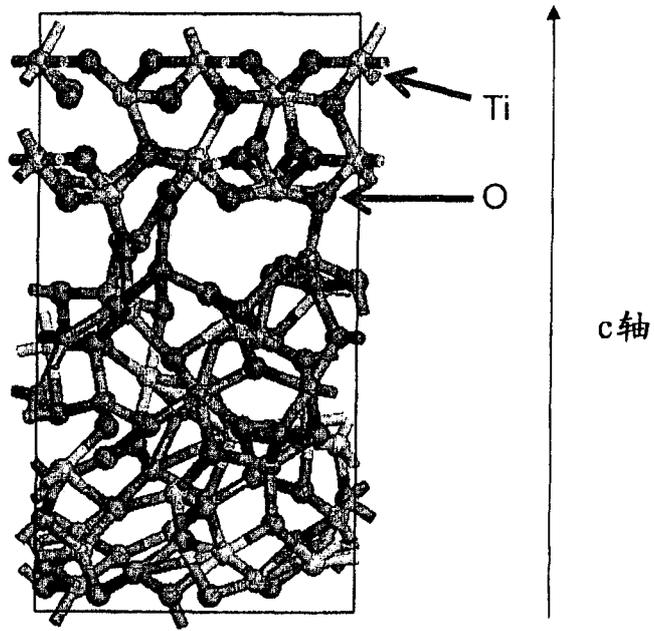


图 16A

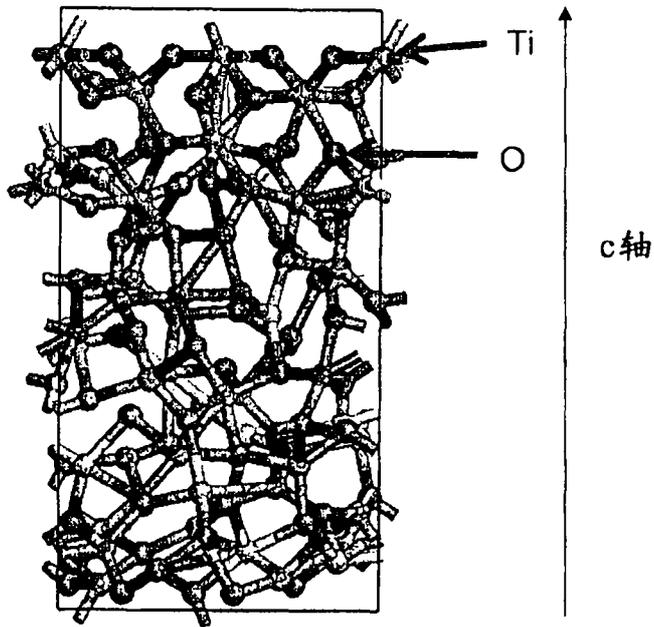


图 16B

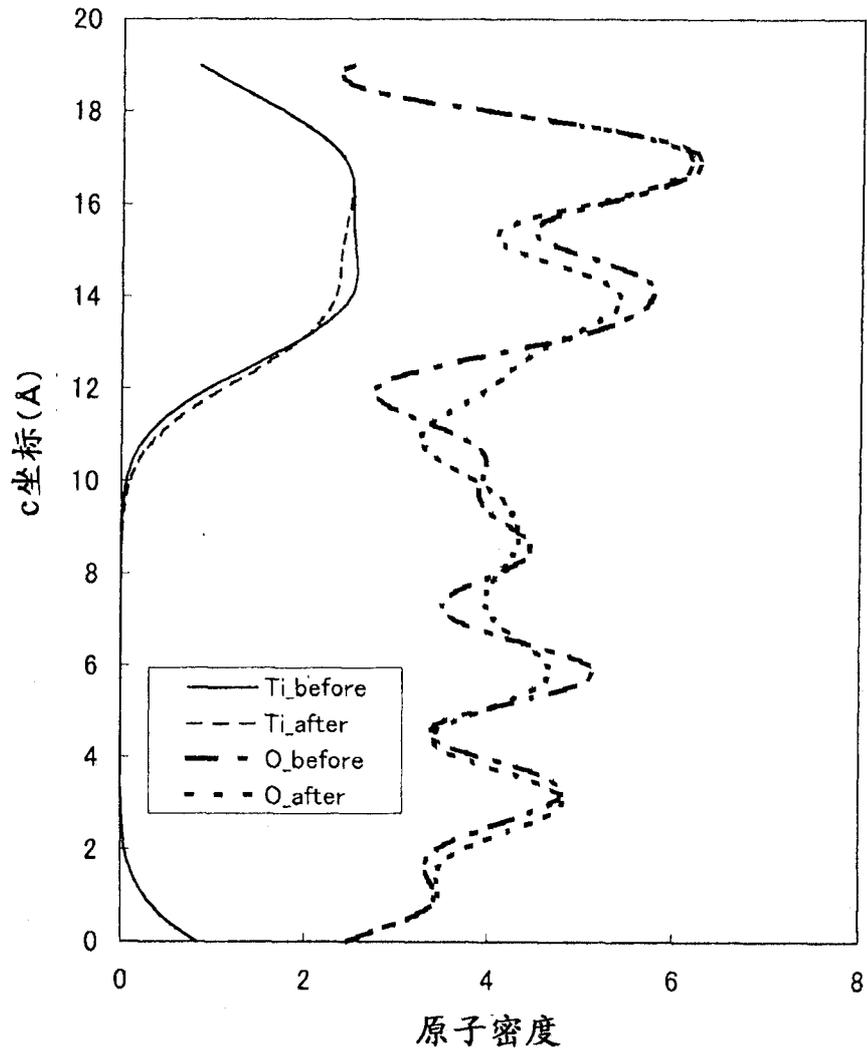


图 17