(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 10 月 22 日(22.10.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/159800 A1

(51) 国際特許分類:
G02F 1/1368 (2006.01) *G02F 1/1343* (2006.01)

(21) 国際出願番号: PCT/JP2015/061125

(22) 国際出願日: 2015 年 4 月 9 日(09.04.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2014-084862 2014 年 4 月 16 日(16.04.2014) JP

(71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者: 高丸 泰(TAKAMARU Yutaka). 金子 誠二(KANEKO Seiji). 斉藤 貴翁(SAITOH Takao). 神崎 庸輔(KANZAKI Yohsuke). 井手 啓介(IDE Keisuke). 松木薗 広志(MATSUKIZONO Hiroshi).

(74) 代理人: 奥田 誠司(OKUDA Seiji); 〒5410041 大阪府大阪市中央区北浜一丁目８番１６号 大阪証券取引所ビル１０階 奥田国際特許事務所 Osaka (JP).

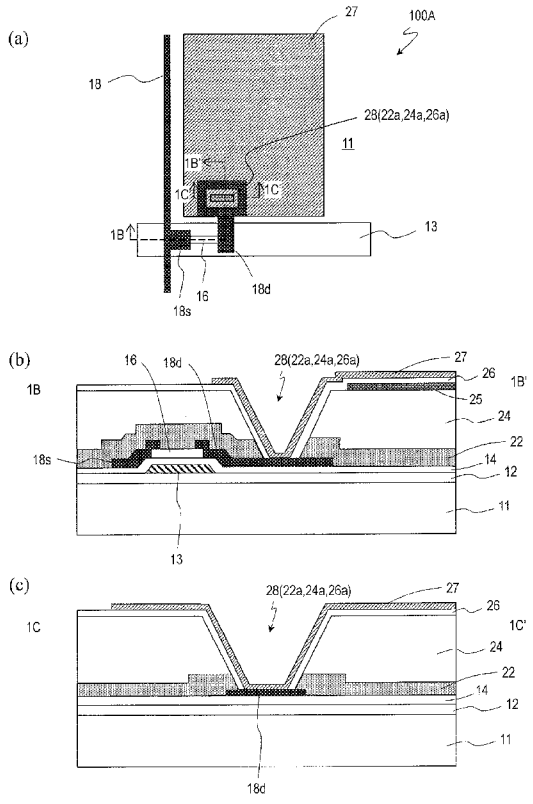
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) **Title**: LIQUID CRYSTAL DISPLAY PANEL AND METHOD FOR PRODUCING SAME

(54) 発明の名称 : 液晶表示パネルおよびその製造方法



(57) **Abstract**: A TFT substrate (100A) of this liquid crystal display panel comprises: an organic interlayer insulating layer (24) that covers a TFT; a first transparent conductive layer (25) that is formed in a first region of the surface of the organic interlayer insulating layer (24); and an inorganic dielectric layer (26) containing SiN, which covers the first transparent conductive layer (25) and is formed in a second region of the surface of the organic interlayer insulating layer (24), said second region being different from the first region. The arithmetic mean roughness (Ra) of the first region and the second region of the surface of the organic interlayer insulating layer (24) is from 3.45 nm to 5.20 nm (inclusive).

(57) 要約: 液晶表示パネルのＴＦＴ基板（１００Ａ）は、ＴＦＴを覆う有機層間絶縁層（２４）と、有機層間絶縁層（２４）の表面の第１領域に形成された第１透明導電層（２５）と、第１透明導電層（２５）を覆い、かつ、有機層間絶縁層（２４）の表面の第１領域と異なる第２領域に形成されたＳｉＮを含む無機誘電体層（２６）とを有し、有機層間絶縁層（２４）の表面の第１領域および第２領域の算術平均粗さＲａは３．４５ｎｍ以上５．２０ｎｍ以下である。

WO 2015/159800 A1

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 液晶表示パネルおよびその製造方法

技術分野

[0001] 本発明は液晶表示パネルおよびその製造方法に関する。

背景技術

[0002] 液晶表示パネルの開口率を向上させるために、薄膜トランジスタ（以下、ＴＦＴという。）、ゲートバスラインおよびソースバスラインの上に有機層間絶縁層を形成し、有機層間絶縁層上に画素電極が形成された液晶表示パネルが知られている（例えば、特許文献１および２）。

[0003] 近年の液晶表示パネルは、広視野角特性を有することから、垂直配向モード（ＶＡモード）およびフリンジフィールドスイッチングモード（以下、ＦＦＳモードという。）に代表される横電界モード（「ＩＰＳモード」といわれることもある。）が広く用いられている。特許文献３には、有機層間絶縁層上に、第１透明導電層と、第１透明導電層上に形成された無機誘電体層と、無機誘電体層上に形成された第２透明導電層とを備える液晶表示パネルが開示されている。第２透明導電層は、例えば、互いに平行に延びる複数の直線部を有する画素電極である。第２透明導電層は、典型的には、複数のスリットを有している。第１透明導電層は、例えば、スリットなどの開口部のない中実な共通電極（「対向電極」といわれることもある。）である。第１透明導電層と無機誘電体層と第２透明導電層とは、補助容量を形成する。

先行技術文献

特許文献

[0004] 特許文献1：特開平９－１５２６２５号公報

特許文献2：特開２００１－３４５０２３号公報

特許文献3：国際公開第２０１３／０７３１４３号

発明の概要

発明が解決しようとする課題

[0005] 本発明者が、上記の第２透明導電層／無機誘電体層／第１透明導電層／有機層間絶縁層の積層構造（この表記は、第２透明導電層が最上層で、記載順に下側の層を表し、有機層間絶縁層が最下層）を有する液晶表示パネルを作製したところ、液晶表示パネルを長時間使用していると、液晶層に気泡が生成されるという問題が生じることがあった。この問題は、本発明者の検討によると、後述するように、有機層間絶縁層の上に無機誘電体層を形成することによって生じる新たな問題である。

[0006] 本発明は、上記の問題を解決するためになされたものであり、有機層間絶縁層の上に無機誘電体層を有する液晶表示パネルにおける気泡の発生を抑制するためになされたものである。

課題を解決するための手段

[0007] 本発明の実施形態による液晶表示パネルは、液晶層と、前記液晶層を介して互いに対向するように配置された第１および第２基板と、前記第１基板に支持された薄膜トランジスタと、前記薄膜トランジスタを覆う有機層間絶縁層と、前記有機層間絶縁層の表面の第１領域に形成された第１透明導電層と、前記第１透明導電層を覆い、かつ、前記有機層間絶縁層の前記表面の前記第１領域と異なる第２領域に形成されたＳｉＮを含む無機誘電体層とを有し、前記有機層間絶縁層の前記表面の前記第１領域および前記第２領域の算術平均粗さＲａは３．４５ｎｍ以上５．２０ｎｍ以下である。

[0008] ある実施形態において、前記第１透明導電層の表面の算術平均粗さＲａは３．７５ｎｍ以上６．３０ｎｍ以下である。

[0009] ある実施形態において、前記液晶表示パネルは、前記無機誘電体層の上に、第２透明導電層を有する。

[0010] ある実施形態において、前記第２透明導電層は、前記有機層間絶縁層が有する第１コンタクトホールと、前記無機誘電体層が有する第２コンタクトホールとを含むコンタクトホール内で、前記薄膜トランジスタのドレイン電極に接続されており、前記第１コンタクトホールの内周面は、前記無機誘電体層で覆われている。

[0011] ある実施形態において、前記第２透明導電層は、前記有機層間絶縁層が有する第１コンタクトホールと、前記無機誘電体層が有する第２コンタクトホールとを含むコンタクトホール内で、前記薄膜トランジスタのドレイン電極に接続されており、前記第１コンタクトホールと、前記第２コンタクトホールとは、前記第１基板の法線方向から見たとき、互いに交差している。

[0012] 本発明の実施形態による液晶表示パネルの製造方法は、液晶層と、前記液晶層を介して互いに対向するように配置された第１および第２基板とを有する液晶表示パネルの製造方法であって、第１基板を用意する工程と、前記第１基板上に薄膜トランジスタを形成する工程と、前記薄膜トランジスタを覆う有機層間絶縁層を形成する工程と、前記有機層間絶縁層の表面をアッシングすることによって、算術平均粗さＲａが３．４５ｎｍ以上５．２０ｎｍ以下である第１領域および第２領域を形成する工程と、前記有機層間絶縁層の前記第１領域に第１透明導電層を形成する工程と、前記第１透明導電層を覆い、かつ、前記有機層間絶縁層の前記表面の前記第１領域と異なる前記第２領域にＳｉＮを含む無機誘電体層をＣＶＤ法で形成する工程とを包含する。

[0013] ある実施形態において、前記アッシングは、酸素を含むガス雰囲気下で行われる。

発明の効果

[0014] 本発明の実施形態によると、液晶層における気泡の発生が抑制された液晶表示パネルおよびそのような液晶表示パネルの製造方法が提供される。

図面の簡単な説明

[0015] [図1]（ａ）は、本発明による実施形態の液晶表示パネルが有するＴＦＴ基板１００Ａの模式的な平面図であり、１つの画素（ドット）に対応する構造を示しており、（ｂ）は、（ａ）中の１Ｂ－１Ｂ’線に沿った模式的な断面図であり、（ｃ）は、（ａ）中の１Ｃ－１Ｃ’線に沿った模式的な断面図である。

[図2]（ａ）～（ｄ）は、有機層間絶縁層２４の表面を原子間力顕微鏡で観察した像を示す図であり、（ａ）はアッシングなし、（ｂ）～（ｄ）は、それ

ぞれアッシング時間が３０秒、６０秒、９０秒の有機層間絶縁層２４の表面のＡＦＭ像を示す。

[図3]（ａ）～（ｄ）は、補助容量電極２５の表面を原子間力顕微鏡で観察した像を示す図であり、（ａ）はアッシングなし、（ｂ）～（ｄ）は、それぞれアッシング時間が３０秒、６０秒、９０秒の補助容量電極２５の表面のＡＦＭ像を示し、（ｅ）は、ＴＦＴ基板の断面のＳＥＭ像を示す。

[図4]（ａ）は、本発明による実施形態の液晶表示パネルが有する他のＴＦＴ基板１００Ｂの模式的な平面図であり、１つの画素（ドット）に対応する構造を示している。（ｂ）は、（ａ）中の４Ｂ－４Ｂ’線に沿った模式的な断面図であり、（ｃ）は、（ａ）中の４Ｃ－４Ｃ’線に沿った模式的な断面図である。

発明を実施するための形態

[0016] 以下、図面を参照して、本発明の実施形態による液晶表示パネルおよびその製造方法を説明する。但し、本発明の実施形態による液晶表示パネルおよびその製造方法は、例示するものに限られない。

[0017] 図１（ａ）～（ｃ）に、本発明の実施形態による液晶表示パネルが有するＴＦＴ基板１００Ａの模式的な構造を示す。なお、比較例の液晶表示パネルが有するＴＦＴ基板は、有機層間絶縁層の表面粗さが所定の範囲にない点を除いて、ＴＦＴ基板１００Ａと同じ構造を有しているので、比較例の液晶表示パネルを説明する際にも図１（ａ）～（ｃ）を参照する。

[0018] 図１（ａ）は、本発明による実施形態の液晶表示パネルが有するＴＦＴ基板１００Ａの模式的な平面図であり、１つの画素（ドット）に対応する構造を示している。図１（ｂ）は、図１（ａ）中の１Ｂ－１Ｂ’線に沿った模式的な断面図あり、図１（ｃ）は、図１（ａ）中の１Ｃ－１Ｃ’線に沿った模式的な断面図である。

[0019] 簡単のために図示を省略するが、本発明の実施形態による液晶表示パネルは、ＴＦＴ基板１００Ａに対向するように配置された対向基板と、ＴＦＴ基板１００Ａと対向基板との間に設けられた液晶層とをさらに有する。対向基

板は、例えば、ガラス基板と、ガラス基板の液晶層側に形成されたカラーフィルタ層と、ブラックマトリクス（遮光層）とを有する。ＴＦＴ基板１００Ａおよび対向基板の液晶層と接する表面には典型的には、配向膜が形成される。これらの他、ＴＦＴ基板１００Ａおよび対向基板の外側には、偏光板や位相差板が配置される。本発明による実施形態の液晶表示パネルは、例えば、ＶＡモードまたはＦＦＳモードの液晶表示パネルであり、ＴＦＴ基板１００Ａ以外の構成要素は、公知の液晶表示パネルと同じであってよく、これらの構成要素は、当業者にはよく知られているので、説明を省略する。公知のＶＡモードおよびＦＦＳモードの液晶表示パネルは、例えば、特許文献３に記載されている。参考のために、特許文献３の開示内容の全てを本明細書に援用する。以下では、ＶＡモードの液晶表示パネルに用いられるＴＦＴ基板１００Ａを説明する。

[0020] ＴＦＴ基板１００Ａは、基板（例えばガラス基板）１１に支持されたＴＦＴと、ＴＦＴを覆う有機層間絶縁層２４と、有機層間絶縁層２４の表面の第１領域に形成された第１透明導電層２５と、第１透明導電層２５を覆い、かつ、有機層間絶縁層２４の表面の第１領域と異なる第２領域に形成されたＳｉＮを含む無機誘電体層２６とを有し、有機層間絶縁層２４の表面の第１領域および第２領域の算術平均粗さＲａは３．４５ｎｍ以上５．２０ｎｍ以下である。ＴＦＴ基板１００Ａにおいて、有機層間絶縁層２４の表面の内、第１透明導電層２５が直接接触する領域を第１領域と呼び、ＳｉＮを含む無機誘電体層２６が直接接触する領域を第２領域と呼び、有機層間絶縁層２４の表面の第１および第２領域の算術平均粗さＲａは３．４５ｎｍ以上５．２０ｎｍ以下に制御されている。典型的には、有機層間絶縁層２４を形成した後、第１透明導電層２５を形成する前に、有機層間絶縁層２４の表面の全体を、酸素を含む雰囲気下でアッシングすることによって、有機層間絶縁層２４の表面全体の算術平均粗さＲａが上記の範囲になるように制御される。有機層間絶縁層２４の表面の算術平均粗さＲａが上記の範囲にあることによって、液晶層に気泡が発生することが抑制される。このことは、図４に示すＴＦ

Ｔ基板１００Ｂを有する、本発明の実施形態による他の液晶表示パネルについても共通している。

[0021] 図１（ａ）～（ｃ）を参照して、ＴＦＴ基板１００Ａの構造およびそれによってもたらされる上記の利点を説明する。

[0022] ＴＦＴ基板１００Ａは、基板１１に支持されたボトムゲート型のＴＦＴを有している。基板１１上には、省略可能な無機保護層１２が形成されており、その上に、ゲート電極１３およびゲートバスライン１３が形成されている。ここでは、ゲート電極１３がゲートバスライン１３の一部として形成されるので、簡単のために同一の参照符号を付す。ゲート電極１３上に、基板１１のほぼ全面を覆うゲート絶縁層１４が形成されており、ゲート絶縁層１４を介して、ゲート電極１３に対向するように半導体層１６が形成されている。半導体層１６の上には、ソース電極１８ｓおよびドレイン電極１８ｄが形成されており、ソース電極１８ｓおよびドレイン電極１８ｄが半導体層１６と接触する領域が、それぞれソース領域およびドレイン領域となり、ＴＦＴを構成している。すなわち、ＴＦＴは、ゲート電極１３、ゲート絶縁層１４、半導体層１６、ソース電極１８ｓおよびドレイン電極１８ｄを備えている。ソースバスライン１８は、ソース電極１８ｓと同じ導電膜（ソースメタル層）から一体に形成されている。なお、ＴＦＴの構成はこれに限られず、公知のＴＦＴを広く用いることができる。

[0023] ＴＦＴ、ゲートメタル層（ゲートバスライン１３と同じ導電膜）およびソースメタル層を覆う無機絶縁層２２が形成されている。無機絶縁層２２上に有機層間絶縁層２４が形成されている。有機層間絶縁層２４は平坦化膜としても機能する。有機層間絶縁層２４の表面は、算術平均粗さＲａが３．４５ｎｍ以上５．２０ｎｍ以下である。有機層間絶縁層２４の表面に第１透明導電層２５が形成されている。ここで例示するＴＦＴ基板１００Ａは、ＶＡモードの液晶表示パネルに用いられるＴＦＴ基板１００Ａであり、第１透明導電層２５は補助容量電極である。補助容量電極２５は、典型的には、全ての画素に共通に設けられるので、ＴＦＴ基板１００Ａのほぼ全面に設けられる

。補助容量電極２５には、必要に応じて、開口部が設けられる。

[0024] 補助容量電極２５を覆う無機誘電体層２６を基板１１のほぼ全面に形成する。無機誘電体層２６は、有機層間絶縁層２４の表面の内で、補助容量電極２５が形成された領域（第１領域）と異なる領域（第２領域）において、有機層間絶縁層２４と直接接触する。

[0025] 無機誘電体層２６上の所定の領域に第２透明導電層２７が形成されている。以下では、第２透明導電層２７が画素電極である場合を説明する。画素電極２７と、補助容量電極２５と、画素電極２７と補助容量電極２５との間に位置する無機誘電体層２６とが、補助容量を形成する。補助容量電極２５には、対向基板（ＴＦＴ基板１００Ａと液晶層を介して対向するように配置される基板）に設けられる対向電極に供給される共通電圧が供給される。補助容量電極２５は、透明なので、画素領域内に存在しても、液晶表示パネルの画素開口率への影響は限定的である。液晶表示パネルに求められる補助容量値に応じて、補助容量電極２５の内、補助容量を形成する（すなわち、無機誘電体層２６を間に介して画素電極２７に対向する）部分の面積が調整される。

[0026] 画素電極２７は、コンタクトホール２８内で、ドレイン電極１８ｄと接触している。コンタクトホール２８は、無機絶縁層２２に形成されたコンタクトホール２２ａ、有機層間絶縁層２４に形成されたコンタクトホール２４ａおよび無機誘電体層２６に形成されたコンタクトホール２６ａを含んでいる。有機層間絶縁層２４のコンタクトホール２４ａの内周面は、無機誘電体層２６で覆われている。無機誘電体層２６上に形成されている画素電極２７は、コンタクトホール２４ａの内周面を覆う無機誘電体層２６上にも形成されており、無機誘電体層２６が有するコンタクトホール２６ａ内で、ドレイン電極１８ｄと接触している。

[0027] なお、ＴＦＴ基板１００ＡをＦＦＳモードの液晶表示パネルに用いる場合には、例えば、第１透明導電層２５は、共通電極（対向電極）２５として機能し、共通電極２５と、互いに平行に延びる複数の直線部を有する画素電極

２７との間に横電界（フリンジ電界）を生成する。また、これとは逆に、第１透明導電層２５を画素電極２５とし、第２透明導電層２７を共通電極（対向電極）２７としてもよい。

[0028] ここで、例示するＴＦＴ基板１００Ａは、公知の材料を用いて公知の方法で製造され得る。

[0029] 必要に応じて形成される無機保護層１２は、後述するゲート絶縁層１４または無機絶縁層２２と同様に形成され得る。無機保護層１２は、例えば、基板１１からのイオンの拡散を防止する機能を有する。無機保護層１２の厚さは、例えば、５０ｎｍ以上２００ｎｍ以下である。

[0030] ゲートメタル層の材料としては、アルミニウム（Ａｌ）、タングステン（Ｗ）、モリブデン（Ｍｏ）、タンタル（Ｔａ）、クロム（Ｃｒ）、チタン（Ｔｉ）、銅（Ｃｕ）等の金属もしくはその合金、または、その窒化物を用いることができる。ゲートメタル層は、例えば、スパッタリング法で形成される。ゲートメタル層をフォトリソグラフィプロセスでパターニングすることによって、ゲート電極１３およびゲートバスライン１３を形成することができる。ゲートメタル層の厚さは、例えば、１００ｎｍ以上４００ｎｍ以下である。

[0031] ゲート絶縁層１４の材料としては、例えば、二酸化珪素（SiO_2）、窒化珪素（SiN_x）、酸化窒化珪素（SiO_xN_y、ｘ＞ｙ）、窒化酸化珪素（SiN_xO_y、ｘ＞ｙ）等を用いることができる。ゲート絶縁層１４は、単層膜であってもよいし、積層膜であってもよい。ゲート絶縁層１４は、例えば、ＣＶＤ法および／またはスパッタリング法によって形成される。ゲート絶縁層１４の厚さは、例えば、１００ｎｍ以上５００ｎｍ以下である。

[0032] 半導体層１６は、例えば、酸化物半導体層である。酸化物半導体層は、例えばＩｎ－Ｇａ－Ｚｎ－Ｏ系の半導体（以下、「Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体」と略する。）を含む。ここで、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体は、Ｉｎ（インジウム）、Ｇａ（ガリウム）、Ｚｎ（亜鉛）の三元系酸化物であって、Ｉｎ、ＧａおよびＺｎの割合（組成比）は特に限定されず、例えばＩｎ

：Ｇａ：Ｚｎ＝２：２：１、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１、Ｉｎ：Ｇａ：Ｚｎ＝１：１：２等を含む。本実施形態では、酸化物半導体層は、Ｉｎ、Ｇａ、Ｚｎを、例えばＩｎ：Ｇａ：Ｚｎ＝１：１：１の割合で含むＩｎ－Ｇａ－Ｚｎ－Ｏ系半導体層であってもよい。

[0033] Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体層を有するＴＦＴは、高い移動度（ａ－ＳｉＴＦＴに比べ２０倍超）および低いリーク電流（ａ－ＳｉＴＦＴに比べ１００分の１未満）を有しているので、駆動ＴＦＴおよび画素ＴＦＴとして好適に用いられる。Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体層を有するＴＦＴを用いれば、液晶表示パネルの消費電力を大幅に削減することが可能になる。

[0034] Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体は、アモルファスでもよいし、結晶質部分を含んでもよい。結晶質Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体としては、ｃ軸が層面に概ね垂直に配向した結晶質Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体が好ましい。このようなＩｎ－Ｇａ－Ｚｎ－Ｏ系半導体の結晶構造は、例えば、特開２０１２－１３４４７５号公報に開示されている。参考のために、特開２０１２－１３４４７５号公報の開示内容の全てを本明細書に援用する。

[0035] 酸化物半導体層は、Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体の代わりに、他の酸化物半導体を含んでいてもよい。例えばＺｎ－Ｏ系半導体（ＺｎＯ）、Ｉｎ－Ｚｎ－Ｏ系半導体（ＩＺＯ（登録商標））、Ｚｎ－Ｔｉ－Ｏ系半導体（ＺＴＯ）、Ｃｄ－Ｇｅ－Ｏ系半導体、Ｃｄ－Ｐｂ－Ｏ系半導体、ＣｄＯ（酸化カドミウム）、Ｍｇ－Ｚｎ－Ｏ系半導体、Ｉｎ－Ｓｎ－Ｚｎ－Ｏ系半導体（例えばIn_2O_3－SnO_2－ＺｎＯ）、Ｉｎ－Ｇａ－Ｓｎ－Ｏ系半導体などを含んでいてもよい。

[0036] 半導体層１６は、酸化物半導体層に限られず、アモルファスシリコン、ポリシリコン、微結晶シリコン、連続粒界結晶シリコンなどのシリコン系の材料を用いてもよい。半導体層１６の厚さは、例えば、１０ｎｍ以上１００ｎｍ以下である。

[0037] ソースメタル層の材料としては、アルミニウム（Ａｌ）、モリブデン（Ｍｏ）、銅（Ｃｕ）、チタン（Ｔｉ）等の金属もしくはその合金、または、そ

の窒化物を用いることができる。ソースメタル層は、上記の材料から形成された単層膜だけでなく、上記の材料から形成された積層膜であってもよい。ソースメタル層は透明であってもよく、例えば、インジウム錫酸化物（ＩＴＯ）、インジウム亜鉛酸化物（ＩＺＯ（登録商標）、以下、ＩｎＺｎＯ系透明導電材料）、酸化珪素を含むインジウム錫酸化物（ＩＴＳＯ）、酸化インジウム（In_2O_3）、酸化錫（SnO_2）、酸化亜鉛（ＺｎＯ）、酸化チタン等の光透過性の導電材料を用いてソースメタル層を形成してもよい。また、これらを適宜組み合わせて用いてもよい。ソースメタル層は、例えば、スパッタリング法で形成される。ソースメタル層をパターニングすることによって、ソース電極１８ｓおよびドレイン電極１８ｄ等を含むソースメタル層を形成する。ソースメタル層の厚さは、例えば、１００ｎｍ以上４００ｎｍ以下である。

[0038] 無機絶縁層２２の材料としては、例えば、二酸化珪素（SiO_2）、窒化珪素（SiN_x）、酸化窒化珪素（SiO_xN_y、ｘ＞ｙ）、窒化酸化珪素（SiN_xO_y、ｘ＞ｙ）等を用いることができる。無機絶縁層２２は、単層膜であってもよいし、２層以上の積層膜であってもよい。無機絶縁層２２は、例えば、ＣＶＤ法によって形成される。無機絶縁層２２の厚さは、例えば、１５０ｎｍ以上７００ｎｍ以下である。

[0039] 有機層間絶縁層２４の材料としては、例えば、感光性樹脂材料を用いることができる。感光性樹脂材料は、例えば、ポジ型の感光性樹脂材料（例えば、アクリル系樹脂材料）である。ネガ型の感光性樹脂材料を用いることもできる。塗布法や印刷法で、無機絶縁層２２上に感光性樹脂材料を付与した後、フォトリソグラフィプロセスを用いて感光性樹脂材料の膜のパターニングを行うことによって、コンタクトホール２４ａを有する有機層間絶縁層２４を形成する。コンタクトホール２４ａ内には、無機絶縁層２２が露出される。有機層間絶縁層２４の厚さは、例えば、２μｍ以上４μｍ以下である。その後、有機層間絶縁層２４をマスクとして無機絶縁層２２をドライエッチングすることにより、無機絶縁層２２にコンタクトホール２２ａを形成する。

コンタクトホール２２ａ、２４ａ内には、ドレイン電極１８ｄが露出される。

[0040] この後、補助容量電極２５を形成する前に、有機層間絶縁層２４の表面をアッシングする。アッシングによって、有機層間絶縁層２４の表面の算術平均粗さＲａを３．４５ｎｍ以上５．２０ｎｍ以下にする。アッシングは酸素を含むガス雰囲気下で行うことが好ましい。例えば、後に、実験例を示して具体的に説明するように、ＲＦパワー２０００Ｗ、圧力３０ｍＴｏｒｒ、酸素流量５０ｓｃｃｍ、印加時間６０ｓの条件で、アッシングすることによって、上記の所定の粗さを有する表面を形成することができる。酸素を含むガス雰囲気下で行うと、アッシングされた有機層間絶縁層２４の表面は、酸化され、親水性となり、補助容量電極２５や無機誘電体層２６との密着性に優れる。

[0041] 補助容量電極２５は、透明導電材料を用いて形成される。透明導電材料としては、ＩｎＺｎＯ系透明導電材料、インジウム錫酸化物（ＩＴＯ）等を用いることができる。補助容量電極２５は、例えば、スパッタリング法によって形成された透明導電材料の層をフォトリソグラフィプロセスを用いてパターニングすることによって形成される。補助容量電極２５の厚さは、例えば、５０ｎｍ以上１５０ｎｍ以下である。

[0042] 例えば、後に実験例を示して具体的に説明するように、算術平均粗さＲａが３．４５ｎｍ以上５．２０ｎｍ以下の有機層間絶縁層２４の表面に、ＩｎＺｎＯ系透明導電材料を用いて、ＤＣパワー１Ｗ／ｃｍ^2、酸素分圧５％、０．６Ｐａ、堆積時間２００ｓの条件で、補助容量電極２５となる透明導電層を堆積すると、算術平均粗さＲａが３．７５ｎｍ以上６．３０ｎｍ以下の表面を有する透明導電層が得られる。この透明導電層は、柱状構造を有するアモルファス層であり、有機層間絶縁層２４との密着性に優れる。

[0043] 無機誘電体層２６は、ＳｉＮを含み、例えば、窒化珪素（SiN_x）、酸化窒化珪素（SiO_xN_y、ｘ＞ｙ）、窒化酸化珪素（SiN_xO_y、ｘ＞ｙ）を用いて形成することができる。また、これらのＳｉＮを含む層と、二酸化珪素

（SiO_2）の層とを積層してもよい。無機誘電体層２６の厚さは、例えば、５０ｎｍ以上４００ｎｍ以下である。

[0044] ＳｉＮを含む無機誘電体層２６を形成する工程は、SiH_4およびNH_3を反応ガスとして用いるＣＶＤ法の工程を含む。本発明者の検討によると、このときに、SiH_4および／またはH_2のガスが、有機層間絶縁層２４中に取り込まれ、これが、液晶層に生成される気泡の原因であることが分かった。

[0045] 本発明の実施形態によるＴＦＴ１００Ａの製造方法においては、有機層間絶縁層２４が、補助容量電極２５または無機誘電体層２６と接触する領域の表面の算術平均粗さＲａは３．４５ｎｍ以上５．２０ｎｍ以下に制御されているので、有機層間絶縁層２４中に取り込まれたSiH_4またはH_2のガスが、液晶表示パネルの使用中に、有機層間絶縁層２４から放出されるのが抑制される。

[0046] ここで例示するＴＦＴ基板１００Ａは、無機誘電体層２６の上に、画素電極２７を有している。画素電極２７は、補助容量電極２５と同様に、透明導電材料を用いて形成される。画素電極２７は、コンタクトホール２８（２２ａ、２４ａ、２６ａ）内に露出されたドレイン電極１８ｄと接触するように形成されるとともに、所定の形状を有するように、パターニングされる。

[0047] この後、必要に応じて、ＴＦＴ基板１００Ａの液晶層側の表面を覆うように、ほぼ全面に配向膜（不図示）が形成され、液晶表示パネルの組み立て工程に供せられる。

[0048] 本発明者は、上述のＴＦＴ基板１００Ａの製造方法において、有機層間絶縁層２４の表面をアッシングする工程を省略して、または、アッシング時間（３０秒、６０秒、９０秒）を異ならせて、ＴＦＴ基板を作製した。作製したＴＦＴ基板を用いて、液晶表示パネルを作製した。作製したＴＦＴ基板をアッシング時間（秒）に応じて、ＴＦＴ基板（０）、ＴＦＴ基板（３０）、ＴＦＴ基板（６０）、ＴＦＴ基板（９０）と呼ぶことにし、これらを用いた液晶表示パネルをＬＣＤ（０）、ＬＣＤ（３０）、ＬＣＤ（６０）、ＬＣＤ（９０）と呼ぶことにする。

[0049] 上記のＴＦＴ基板は、具体的には、以下の構成を有している。なお、無機保護層１２は省略した。

基板１１：ガラス基板　厚さ０．７ｍｍ

ゲートメタル層：W層／ＴａＮ層、厚さ４００ｎｍ（３５０ｎｍ／５０ｎｍ）、スパッタリング法

ゲート絶縁層１４：SiO_2層、厚さ４００ｎｍ、スパッタリング法

半導体層１６：Ｉｎ－Ｇａ－Ｚｎ－Ｏ系半導体層、厚さ５０ｎｍ、スパッタリング法

ソースメタル層：Ｔｉ／Ａｌ／Ｔｉ層、厚さ４００ｎｍ（１００ｎｍ／２００ｎｍ／１００ｎｍ）、スパッタリング法

無機絶縁層２２：SiO_2層、厚さ２５０ｎｍ、スパッタリング法

有機層間絶縁層２４：ポジ型アクリル樹脂層、厚さ２μｍ、ポストベーク２２０℃、６０分

アッシング条件：ＲＦパワー２０００W、圧力３０ｍＴｏｒｒ（４Ｐａ）、酸素流量５０ｓｃｃｍ、印加時間６０ｓ

補助容量電極２５：ＩｎＺｎＯ系透明導電層、厚さ１００ｎｍ、スパッタリング法

無機誘電体層２６：窒化珪素（SiN_x）層、厚さ２００ｎｍ、ＣＶＤ法

[0050] 図２（ａ）～（ｄ）に、ＴＦＴ基板（０）、ＴＦＴ基板（３０）、ＴＦＴ基板（６０）、ＴＦＴ基板（９０）の製造過程における、有機層間絶縁層２４の表面を原子間力顕微鏡（ＡＦＭ、ブルカーエイエックスエス社製、「Ｎａｎｏｓｃｏｐｅ Ｖ」）で観察した像を示す。各像の１辺は１μｍである。また、ＡＦＭによって、有機層間絶縁層２４の表面の算術平均粗さＲａおよび二乗平均平方根粗さＲｑを求めた。結果を表１に示す。

[0051] [表1]

アッシング時間	0秒	30秒	60秒	90秒
算術平均粗さRa(nm)	1.67	2.98	3.45	5.20
二乗平均平方根粗さRq(nm)	2.10	3.73	4.35	6.67

[0052] 図２（ａ）～（ｄ）および表１の結果から、アッシング時間が長くなるにつれて、表面粗さが増加していることが分かる。

[0053] また、図３（ａ）～（ｄ）に、ＴＦＴ基板（０）、ＴＦＴ基板（３０）、ＴＦＴ基板（６０）、ＴＦＴ基板（９０）の製造過程における補助容量電極（第１透明導電層）２５の表面を原子間力顕微鏡で観察した像を示す。各像の１辺は１μｍである。また、ＡＦＭによって、補助容量電極２５の表面の算術平均粗さＲａおよび二乗平均平方根粗さＲｑを求めた。結果を表２に示す。

[0054] [表2]

アッシング時間	0秒	30秒	60秒	90秒
算術平均粗さRa(nm)	1.75	2.82	3.75	6.30
二乗平均平方根粗さRq(nm)	2.20	3.55	4.69	7.85

[0055] 図３（ａ）～（ｄ）および表２の結果から、アッシング時間が長い有機層間絶縁層２４上に形成された補助容量電極２５ほど表面粗さが増加していることが分かる。すなわち、補助容量電極２５の表面粗さは、その下地の有機層間絶縁層２４の表面粗さを反映していることが分かる。

[0056] また、図３（ｅ）に示す、ＴＦＴ基板（６０）の断面のＳＥＭ像（像中のフルスケールが５００ｎｍ）からわかるように、補助容量電極２５を構成するＩｎＺｎＯ系透明導電層は、柱状構造を有している。このＩｎＺｎＯ系透明導電層は、アモルファスであり、柱状構造を有することによって、緻密化し、有機層間絶縁層２４中に取り込まれたSiH_4および／またはH_2のガスが、液晶層に漏れ出すのを抑制するのに寄与すると考えられる。

[0057] 上記と同様に、有機層間絶縁層２４のアッシング時間を変えたＴＦＴ基板を、各アッシング時間について５枚ずつ作製した。これらのＴＦＴ基板を用いて作製した液晶表示パネル（各５枚）について、８５℃８５ＲＨ％の高温高湿環境に保存した際の、気泡の発生時間を調べた。その結果、アッシング時間が３０秒以下のＬＣＤでは、１３６時間以内に５枚すべてに気泡が発生したのに対し、アッシング時間が６０秒以上のＬＣＤでは、５枚すべてに気

泡が発生するまで１５９時間を要した。すなわち、アッシング時間を６０秒以上とすることによって、気泡の発生を抑制できることがわかる。なお、アッシング時間が９０秒を超えると、有機層間絶縁層２４の膜減りが大きく、また、表面の粗さが大きくなってしまう。その結果、第１透明導電層２５の歩留まりが低下することがあるので、アッシング時間は９０秒以下であることが好ましい。

[0058] なお、アッシングの条件を変えると、最適なアッシング時間が変わることは言うまでもない。上記表１および表２を参照して説明したように、有機層間絶縁層２４の表面の算術平均粗さＲａが３．４５ｎｍ以上５．２０ｎｍ以下となるように、アッシング条件および／または時間を適宜調節すればよい。また、有機層間絶縁層２４の表面上に形成される透明導電層２５は、その表面の算術平均粗さＲａが３．７５ｎｍ以上６．３０ｎｍ以下となるように、成膜することが好ましい。

[0059] なお、ここでは、有機層間絶縁層２４および有機層間絶縁層２４の表面上に形成される透明導電層２５の表面粗さを特徴づけるパラメータとして算術平均粗さＲａ（ｎｍ）を用いたが、これに代えて、二乗平均平方根粗さＲｑ（ｎｍ）を用いることもできる。すなわち、有機層間絶縁層２４の表面の二乗平均平方根粗さＲｑは４．３５ｎｍ以上６．６７ｎｍ以下であり、透明導電層２５の表面の二乗平均平方根粗さＲｑが４．６９ｎｍ以上７．８５ｎｍ以下である。

[0060] 図４（ａ）～（ｃ）に、本発明の実施形態による液晶表示パネルが有する他のＴＦＴ基板１００Ｂの模式的な構造を示す。図４（ａ）は、本発明による実施形態の液晶表示パネルが有する他のＴＦＴ基板１００Ｂの模式的な平面図であり、１つの画素（ドット）に対応する構造を示している。図４（ｂ）は、図４（ａ）中の４Ｂ－４Ｂ’線に沿った模式的な断面図あり、図４（ｃ）は、図４（ａ）中の４Ｃ－４Ｃ’線に沿った模式的な断面図である。

[0061] ＴＦＴ基板１００Ｂにおいて、画素電極２７は、無機絶縁層２２が有するコンタクトホール２２ａと、有機層間絶縁層２４が有する第１コンタクトホ

ール２４ａと、無機誘電体層２６が有する第２コンタクトホール２６ａとを含むコンタクトホール２８内で、薄膜トランジスタのドレイン電極１８ｄに接続されており、第１コンタクトホール２４ａと、第２コンタクトホール２６ａとは、基板１１の法線方向から見たとき、互いに交差している。ＴＦＴ基板１００Ｂは、コンタクトホール２８の構造が異なる以外は、ＴＦＴ基板１００Ａと実質的に同じ構造であってよいので、説明を省略する。

[0062] ＴＦＴ基板１００Ｂのように、長方形（正方形を除く）の第１コンタクトホール２４ａと第２コンタクトホール２６ａとを互いに交差するように配置すると、ドレイン電極１８ｄが、画素電極２７と重なるように配置される部分の面積を小さくできるので、画素開口率を向上させることができる。なお、コンタクトホール２２ａと第１コンタクトホール２４ａとは平行に配置されている。

[0063] 上記では、ＶＡモードの液晶表示パネルに用いられるＴＦＴ基板として、液晶層側に画素電極２７を有し、画素電極２７が複数のスリットを有する、ＴＦＴ基板を例示したが、本発明の実施形態による液晶表示パネルおよびそれに用いられるＴＦＴ基板はこれに限られず、ＦＦＳモードの液晶表示パネルに用いられ得る。また、本発明の実施形態による液晶表示パネルは、ＶＡモード以外の縦電界モード、ＦＦＳモード以外の横電界モードの液晶表示パネルにも適用できる。

産業上の利用可能性

[0064] 本発明は、液晶表示パネルに広く適用できる。

符号の説明

[0065] １１ 基板
１２ 無機保護層
１３ ゲート電極、ゲートバスライン
１４ ゲート絶縁層
１６ 半導体層
１８ ソースバスライン

１８ｓ　ソース電極

１８ｄ　ドレイン電極

２２　　無機絶縁層

２４　　有機層間絶縁層

２５　　補助容量電極（第１透明導電層）

２６　　無機誘電体層

２７　　画素電極（第２透明導電層）

２８　　コンタクトホール

１００Ａ、１００Ｂ　ＴＦＴ基板

請求の範囲

[請求項1] 液晶層と、

前記液晶層を介して互いに対向するように配置された第１および第２基板と、

前記第１基板に支持された薄膜トランジスタと、

前記薄膜トランジスタを覆う有機層間絶縁層と、

前記有機層間絶縁層の表面の第１領域に形成された第１透明導電層と、

前記第１透明導電層を覆い、かつ、前記有機層間絶縁層の前記表面の前記第１領域と異なる第２領域に形成されたＳｉＮを含む無機誘電体層と

を有し、

前記有機層間絶縁層の前記表面の前記第１領域および前記第２領域の算術平均粗さＲａは３．４５ｎｍ以上５．２０ｎｍ以下である、液晶表示パネル。

[請求項2] 前記第１透明導電層の表面の算術平均粗さＲａは３．７５ｎｍ以上６．３０ｎｍ以下である、請求項１に記載の液晶表示パネル。

[請求項3] 前記無機誘電体層の上に、第２透明導電層を有する、請求項１または２に記載の液晶表示パネル。

[請求項4] 前記第２透明導電層は、前記有機層間絶縁層が有する第１コンタクトホールと、前記無機誘電体層が有する第２コンタクトホールとを含むコンタクトホール内で、前記薄膜トランジスタのドレイン電極に接続されており、前記第１コンタクトホールの内周面は、前記無機誘電体層で覆われている、請求項３に記載の液晶表示パネル。

[請求項5] 前記第２透明導電層は、前記有機層間絶縁層が有する第１コンタクトホールと、前記無機誘電体層が有する第２コンタクトホールとを含むコンタクトホール内で、前記薄膜トランジスタのドレイン電極に接続されており、前記第１コンタクトホールと、前記第２コンタクトホ

ールとは、前記第１基板の法線方向から見たとき、互いに交差している、請求項３に記載の液晶表示パネル。

[請求項6] 液晶層と、前記液晶層を介して互いに対向するように配置された第１および第２基板とを有する液晶表示パネルの製造方法であって、

第１基板を用意する工程と、

前記第１基板上に薄膜トランジスタを形成する工程と、

前記薄膜トランジスタを覆う有機層間絶縁層を形成する工程と、

前記有機層間絶縁層の表面をアッシングすることによって、算術平均粗さＲａが３．４５ｎｍ以上５．２０ｎｍ以下である第１領域および第２領域を形成する工程と、

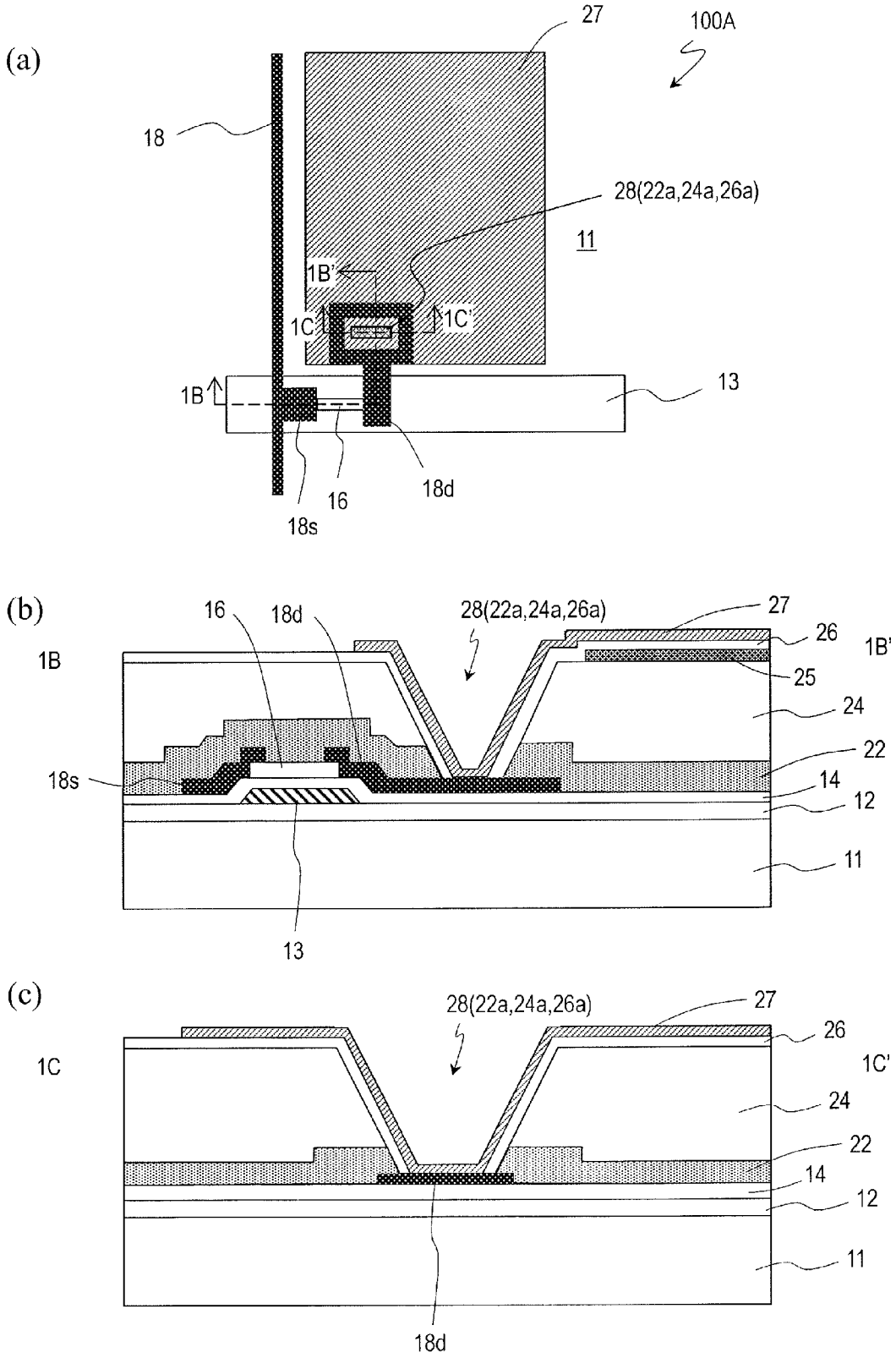
前記有機層間絶縁層の前記第１領域に第１透明導電層を形成する工程と、

前記第１透明導電層を覆い、かつ、前記有機層間絶縁層の前記表面の前記第１領域と異なる前記第２領域にＳｉＮを含む無機誘電体層をＣＶＤ法で形成する工程と

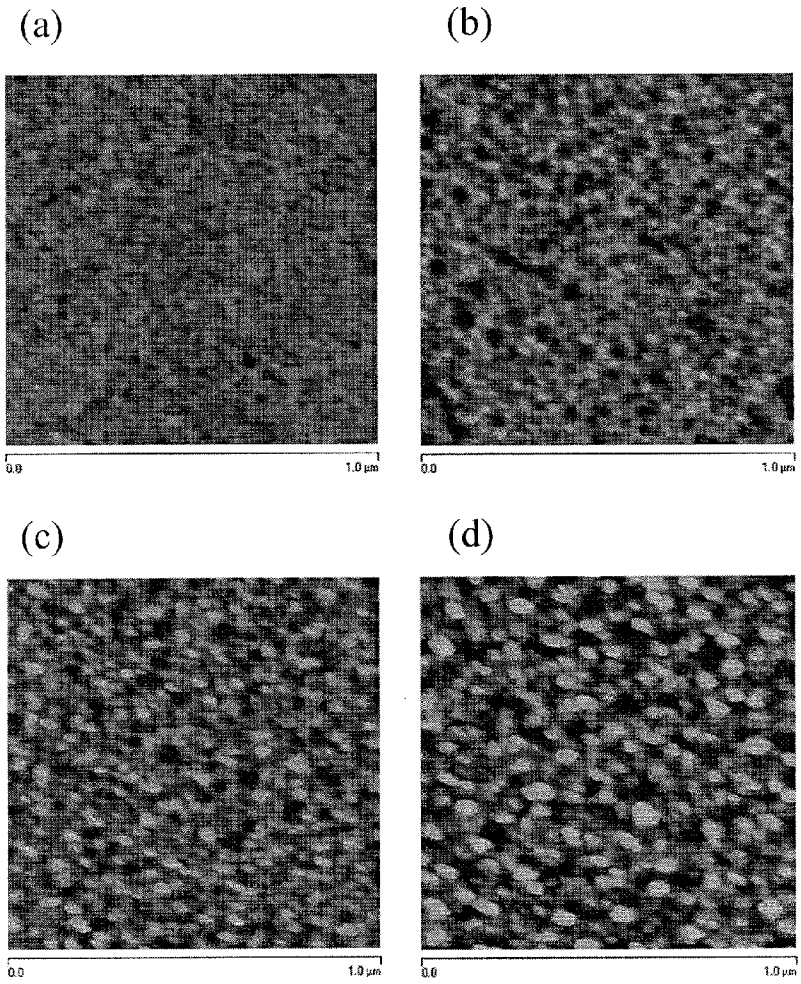
を包含する、液晶表示パネルの製造方法。

[請求項7] 前記アッシングは、酸素を含むガス雰囲気下で行われる、請求項６に記載の液晶表示パネルの製造方法。

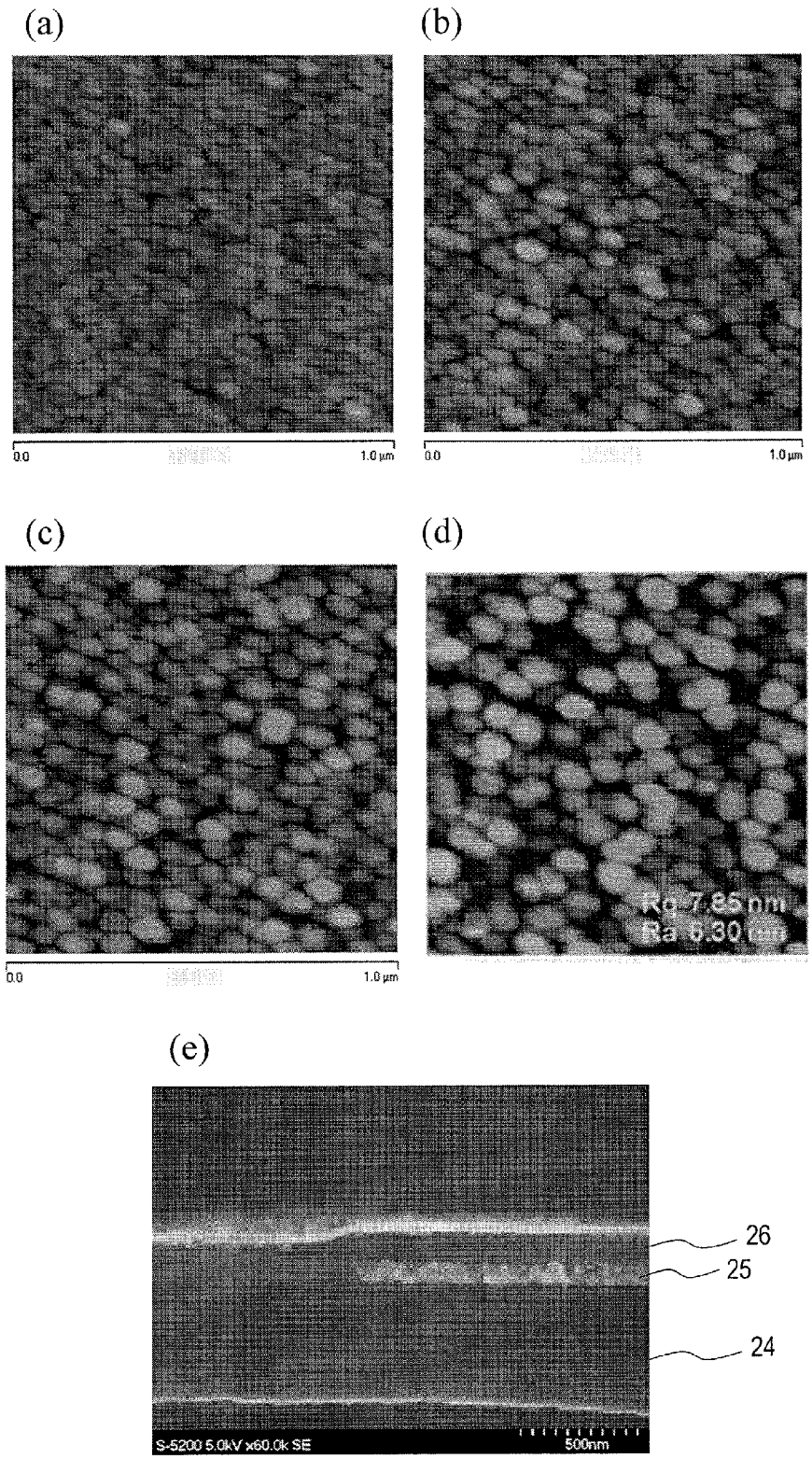
[図1]


(a)
27
100A
18
28(22a,24a,26a)
11
1B'
1C
1C'
1B
13
18d
16
18s
(b)
16
18d
28(22a,24a,26a)
27
26
1B'
1B
25
24
22
18s
14
12
11
13
(c)
28(22a,24a,26a)
27
26
1C
1C'
24
22
14
12
11
18d

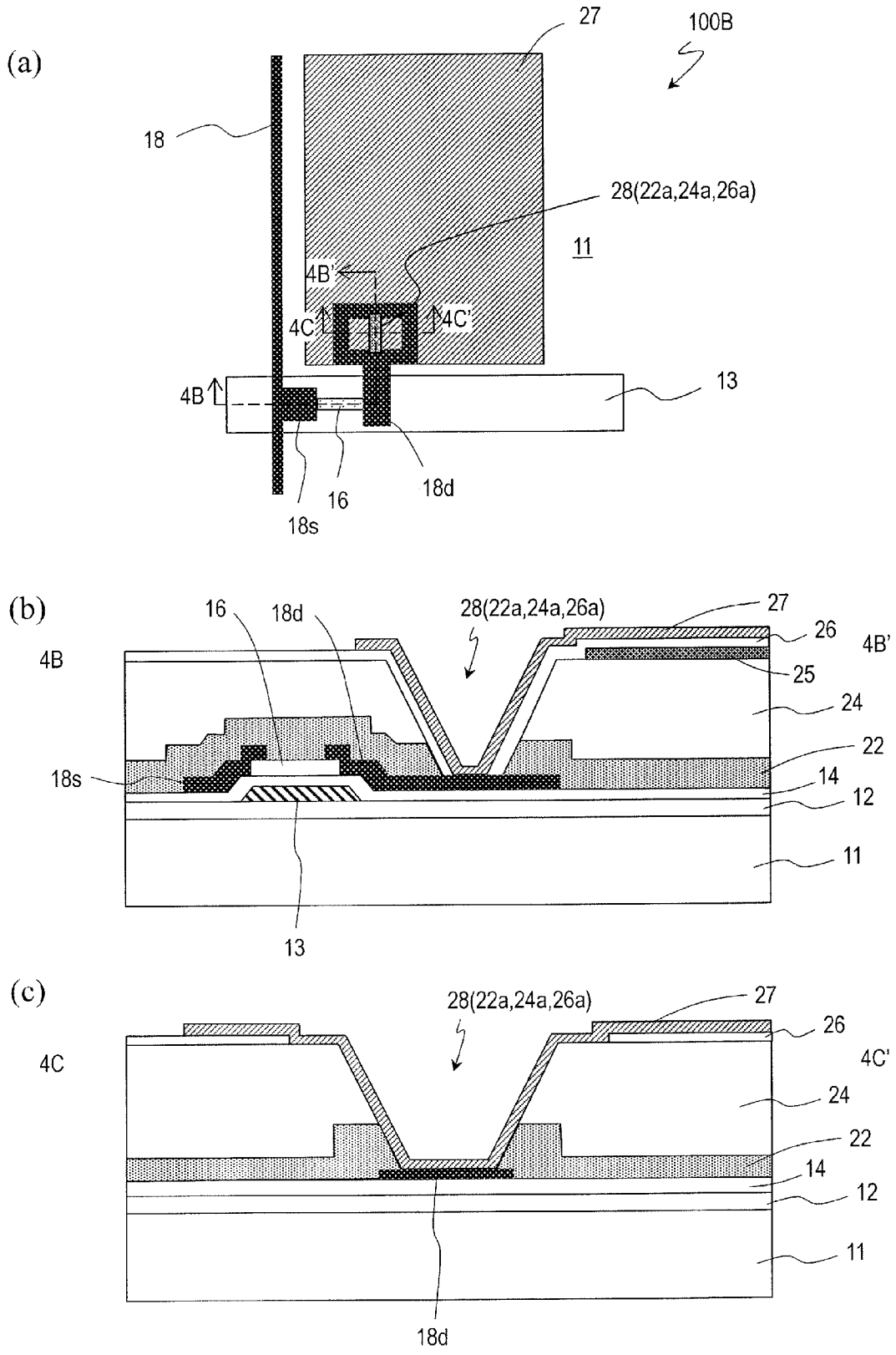
[図2]



[図3]


(a)
(b)
0.0
1.0 μm
0.0
1.0 μm
(c)
(d)
0.0
1.0 μm
Rq 7.65 nm
Ra 6.30 nm
(e)
26
25
24
S-5200 5.0kV x60.0k SE
500nm

[図4]


(a)
27
100B
18
28(22a,24a,26a)
11
4B'
4C
4C'
4B
13
16
18d
18s
(b)
16
18d
28(22a,24a,26a)
27
26
4B'
4B
25
24
22
18s
14
12
11
13
(c)
28(22a,24a,26a)
27
26
4C
4C'
24
22
14
12
11
18d

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/061125

A. CLASSIFICATION OF SUBJECT MATTER
G02F1/1368(2006.01)i, *G02F1/1343*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G02F1/1368, G02F1/1343

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-100041 A (Hitachi Displays, Ltd.), 19 May 2011 (19.05.2011), entire text; all drawings & US 2011/0111543 A1	1-7
A	JP 2010-160530 A (Sony Corp.), 22 July 2010 (22.07.2010), entire text; all drawings (Family: none)	1-7
A	JP 2013-25256 A (Japan Display Central Inc.), 04 February 2013 (04.02.2013), entire text; all drawings (Family: none)	5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 June 2015 (02.06.15)	16 June 2015 (16.06.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/061125

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2010/038514 A1 (Sharp Corp.), 08 April 2010 (08.04.2010), entire text; all drawings & US 2014/0092354 A1 & EP 2346020 A1 & CN 102171746 A	6-7

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０６１１２５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G02F1/1368(2006.01)i, G02F1/1343(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G02F1/1368, G02F1/1343

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2011-100041 A (株式会社　日立ディスプレイズ) 2011.05.19, 全文、全図 & US 2011/0111543 A1	1-7
A	JP 2010-160530 A (ソニー株式会社) 2010.07.22, 全文、全図（ファミリーなし）	1-7
A	JP 2013-25256 A (株式会社ジャパンディスプレイセントラル) 2013.02.04, 全文、全図（ファミリーなし）	5

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０２．０６．２０１５	１６．０６．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｌ　３４１３
佐藤　洋允
電話番号　０３－３５８１－１１０１　内線　３２５５

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	WO 2010/038514 A1（シャープ株式会社）2010.04.08, 全文、全図 & US 2014/0092354 A1 & EP 2346020 A1 & CN 102171746 A	6-7