

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 1 月 5 日 (05.01.2017)



(10) 国际公布号
WO 2017/000319 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) *G02F 1/1343* (2006.01)
- (21) 国际申请号: PCT/CN2015/083453
- (22) 国际申请日: 2015 年 7 月 7 日 (07.07.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510367107.4 2015 年 6 月 29 日 (29.06.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号施北娜, Guangdong 518132 (CN)。
- (72) 发明人: 邓竹明 (DENG, Zhuming); 中国广东省深圳市光明新区塘明大道 9-2 号施北娜, Guangdong 518132 (CN)。
- (74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: THIN FILM TRANSISTOR ARRAY SUBSTRATE AND METHOD FOR MANUFACTURE THEREOF

(54) 发明名称: 薄膜晶体管阵列基板及其制作方法

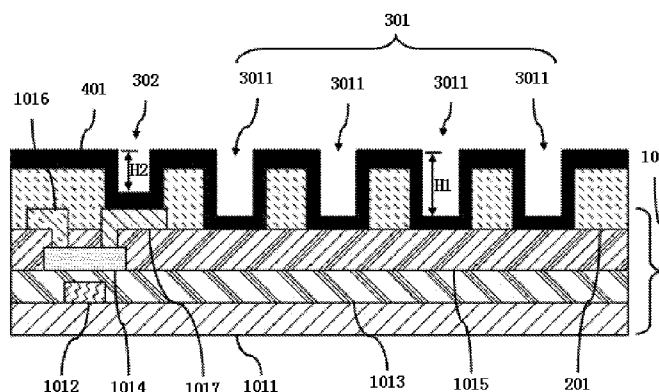


图 4

(57) Abstract: A film transistor array substrate and a method for manufacture thereof. The film transistor array substrate comprises a device combination board (101), a passivation layer (201) and a pixel electrode layer (401). The passivation layer (201) is arranged on the device combination board (101) and provided with a hole (302) and a groove array (301) including at least two grooves (3011). The pixel electrode layer (401) is arranged on the passivation layer (201) and in the grooves (3011), and is connected with the second signal line layer (1017) via the hole (302). The manufacturing cost is reduced, and the manufacturing efficiency is improved.

(57) 摘要:

[见续页]



WO 2017/000319 A1



一种薄膜晶体管阵列基板及其制作方法，薄膜晶体管阵列基板包括器件组合板(101)、钝化层(201)、像素电极层(401)。钝化层(201)设置在器件组合板(101)上，钝化层(201)上设置有孔洞(302)和凹槽阵列(301)，凹槽阵列(301)包括至少两凹槽(3011)；像素电极层(401)设置在钝化层(201)上以及凹槽(3011)内，像素电极层(401)通过孔洞(302)与第二信号线层(1017)连接。能节省制作成本以及提高制作效率。

说明书

发明名称：薄膜晶体管阵列基板及其制作方法

技术领域

- [1] 本发明涉及显示技术领域，特别涉及一种薄膜晶体管阵列基板及其制作方法。

背景技术

- [2] 传统的薄膜晶体管阵列基板的制作过程一般都需要在钝化层上设置通孔，以及在所述钝化层上设置凹槽，并在所述钝化层上的表面和所述凹槽内设置像素电极层。其中，该像素电极层通过所述通孔与所述薄膜晶体管阵列基板中的数据线路层连接。
- [3] 在上述传统的技术方案中，在所述钝化层上设置所述通孔和在所述钝化层上设置所述凹槽是分开实施的，也就是说，在所述钝化层上设置所述通孔和在所述钝化层上设置所述凹槽是两个独立的步骤。
- [4] 针对上述两个独立的步骤，需要两次不同的Normal Mask（普通掩模）光罩制程，这导致上述技术方案具有较高的成本，并且使得所述薄膜晶体管阵列基板的制作效率不高。
- [5] 故，有必要提出一种新的技术方案，以解决上述技术问题。

对发明的公开

技术问题

- [6] 本发明的目的在于提供一种薄膜晶体管阵列基板及其制作方法，其能节省薄膜晶体管阵列基板的制作成本以及提高薄膜晶体管阵列基板的制作效率。

问题的解决方案

技术解决方案

- [7] 一种薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：一器件组合板，所述器件组合板包括：一基板；一第一信号线层；一半导体层；以及一第二信号线层；一钝化层，所述钝化层设置在所述器件组合板上，所述钝化层上设置有孔洞和凹槽阵列，所述凹槽阵列包括至少两凹槽；一像素电极层，所述像素电极层设置在所述钝化层上以及所述凹槽内，所述像素电极层通过所述孔洞与所

述第二信号线层连接；所述凹槽与所述孔洞是在同一道光罩制程中形成的；所述凹槽的深度大于或等于所述孔洞的深度。

- [8] 在上述薄膜晶体管阵列基板中，所述像素电极层包括：至少两第一部分，所述第一部分覆盖在所述钝化层的表面上；以及至少两第二部分，所述第二部分从所述钝化层的表面向所述凹槽弯折并延伸至所述凹槽内，以及从所述凹槽内向所述钝化层的所述表面弯折并延伸至所述钝化层的所述表面；其中，所述第一部分与所述第二部分相连。
- [9] 在上述薄膜晶体管阵列基板中，所述凹槽的深度等于所述钝化层的厚度。
- [10] 在上述薄膜晶体管阵列基板中，所述第一信号线层是扫描线层，所述半导体层是非晶硅层或多晶硅层，所述第二信号线层是数据线层；所述器件组合板还包括第一绝缘层、第二绝缘层；在所述半导体层为所述非晶硅层的情况下，所述扫描线层设置在所述半导体层的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第二绝缘层与所述非晶硅层相连；在所述半导体层为所述多晶硅层的情况下，所述扫描线层设置在所述半导体层的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第一绝缘层和所述第二绝缘层与所述多晶硅层相连。
- [11] 一种薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：一器件组合板，所述器件组合板包括：一基板；一第一信号线层；一半导体层；以及一第二信号线层；一钝化层，所述钝化层设置在所述器件组合板上，所述钝化层上设置有孔洞和凹槽阵列，所述凹槽阵列包括至少两凹槽；一像素电极层，所述像素电极层设置在所述钝化层上以及所述凹槽内，所述像素电极层通过所述孔洞与所述第二信号线层连接。
- [12] 在上述薄膜晶体管阵列基板中，所述凹槽与所述孔洞是在同一道光罩制程中形成的。
- [13] 在上述薄膜晶体管阵列基板中，所述像素电极层包括：至少两第一部分，所述

第一部分覆盖在所述钝化层的表面上；以及至少两第二部分，所述第二部分从所述钝化层的表面向所述凹槽弯折并延伸至所述凹槽内，以及从所述凹槽内向所述钝化层的所述表面弯折并延伸至所述钝化层的所述表面；其中，所述第一部分与所述第二部分相连。

[14] 在上述薄膜晶体管阵列基板中，所述凹槽的深度大于或等于所述孔洞的深度。

[15] 在上述薄膜晶体管阵列基板中，所述凹槽的深度等于所述钝化层的厚度。

[16] 在上述薄膜晶体管阵列基板中，所述第一信号线层是扫描线层，所述半导体层是非晶硅层或多晶硅层，所述第二信号线层是数据线层；所述器件组合板还包括第一绝缘层、第二绝缘层。

[17] 在上述薄膜晶体管阵列基板中，在所述半导体层为所述非晶硅层的情况下，所述扫描线层设置在所述半导体层的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第二绝缘层与所述非晶硅层相连。

[18] 在上述薄膜晶体管阵列基板中，在所述半导体层为所述多晶硅层的情况下，所述扫描线层设置在所述半导体层的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第一绝缘层和所述第二绝缘层与所述多晶硅层相连。

[19] 一种薄膜晶体管阵列基板的制作方法，所述方法包括以下步骤：A、形成器件组合板，其中，所述器件组合板包括基板、第一信号线层、半导体层以及第二信号线层；B、在所述器件组合板上设置钝化层；C、对所述钝化层实施光罩制程，以使所述钝化层的表面上形成有一孔洞和一凹槽阵列，其中，所述凹槽阵列包括至少两凹槽；D、在所述钝化层的所述表面和所述凹槽内设置像素电极层，其中，所述像素电极层通过所述孔洞与所述第二信号线层连接。

[20] 在上述薄膜晶体管阵列基板的制作方法中，所述凹槽与所述孔洞是在同一道光罩制程中形成的。

[21] 在上述薄膜晶体管阵列基板的制作方法中，所述像素电极层包括：至少两第一

部分，所述第一部分覆盖在所述钝化层的所述表面上；以及至少两第二部分，所述第二部分从所述钝化层的表面向所述凹槽弯折并延伸至所述凹槽内，以及从所述凹槽内向所述钝化层的所述表面弯折并延伸至所述钝化层的所述表面；其中，所述第一部分与所述第二部分相连。

[22] 在上述薄膜晶体管阵列基板的制作方法中，所述凹槽的深度大于或等于所述孔洞的深度。

[23] 在上述薄膜晶体管阵列基板的制作方法中，所述凹槽的深度等于所述钝化层的厚度。

[24] 在上述薄膜晶体管阵列基板的制作方法中，所述第一信号线层是扫描线层，所述半导体层是非晶硅层或多晶硅层，所述第二信号线层是数据线层；所述器件组合板还包括第一绝缘层、第二绝缘层。

[25] 在上述薄膜晶体管阵列基板的制作方法中，在所述半导体层为所述非晶硅层的情况下，所述扫描线层设置在所述半导体层的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第二绝缘层与所述非晶硅层相连。

[26] 在上述薄膜晶体管阵列基板的制作方法中，在所述半导体层为所述多晶硅层的情况下，所述扫描线层设置在所述半导体层的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第一绝缘层和所述第二绝缘层与所述多晶硅层相连。

发明的有益效果

有益效果

[27] 相对现有技术，本发明可以节约一道光罩制程，有利于节省所述薄膜晶体管阵列基板的制作成本，以及提高所述薄膜晶体管阵列基板的制作效率。

对附图的简要说明

附图说明

[28] 图1至图4为本发明的薄膜晶体管阵列基板的制作方法的示意图；

[29] 图5为本发明的薄膜晶体管阵列基板的制作方法的流程图。

实施该发明的最佳实施例

本发明的最佳实施方式

[30] 本说明书所使用的词语“实施例”意指实例、示例或例证。此外，本说明书和所附权利要求中所使用的冠词“一”一般地可以被解释为“一个或多个”，除非另外指定或从上下文可以清楚确定单数形式。

[31] 参考图4，图4为根据本发明的薄膜晶体管阵列基板的制作方法所制作成的薄膜晶体管阵列基板的示意图。

[32] 本发明的薄膜晶体管阵列基板包括器件组合板101、钝化层201和像素电极层401。其中，所述器件组合板101包括基板1011、第一信号线层1012、半导体层1014以及第二信号线层1017。所述器件组合板101还包括第一绝缘层1013、第二绝缘层1015和漏极线层1016。

[33] 所述第一信号线层1012可以是扫描线层，所述半导体层1014可以是非晶硅层或多晶硅层，所述第二信号线层1017可以是数据线层。所述扫描线层设置在所述半导体层1014（所述半导体层1014为所述非晶硅层）的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层1013，所述第二绝缘层1015设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层1015的上方，并且所述数据线层穿过所述第二绝缘层1015与所述非晶硅层相连；或者，所述扫描线层设置在所述半导体层1014（所述半导体层1014为所述多晶硅层）的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层1013，所述第二绝缘层1015设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层1015的上方，并且所述数据线层穿过所述第一绝缘层1013和所述第二绝缘层1015与所述多晶硅层相连。

[34] 所述钝化层201设置在所述器件组合板101上，所述钝化层201上设置有孔洞302和凹槽阵列301，所述凹槽阵列301包括至少两凹槽3011。

[35] 所述像素电极层401设置在所述钝化层201上以及所述凹槽3011内，所述像素电极层401通过所述孔洞302与所述第二信号线层1017连接。

[36] 在本实施例中，所述凹槽3011与所述孔洞302是在同一道光罩制程（Normal

Mask光罩制程)中形成的。

[37] 相比传统的技术方案,上述技术方案可以节约一道光罩制程(Normal Mask光罩制程),有利于节省所述薄膜晶体管阵列基板的制作成本,以及提高所述薄膜晶体管阵列基板的制作效率。

[38] 在本实施例中,所述像素电极层401包括至少两第一部分以及至少两第二部分。

[39] 所述第一部分覆盖在所述钝化层201的表面上。

[40] 所述第二部分从所述钝化层201的表面向所述凹槽3011弯折并延伸至所述凹槽3011内,以及从所述凹槽3011内向所述钝化层201的所述表面弯折并延伸至所述钝化层201的所述表面。

[41] 其中,所述第一部分与所述第二部分相连。

[42] 也就是说,所述钝化层201设置为凹凸不平状,所述像素电极层401整面贴附于凹凸不平的所述钝化层201上,即,所述像素电极层401整面贴附于所述钝化层201的表面和所述凹槽3011内,这样有利于使得所述薄膜晶体管阵列基板所对应的显示面板具有较高的显示质量(例如,具有较高的穿透率)。

[43] 在本实施例中,所述凹槽3011的深度H1大于或等于所述孔洞302的深度H2。

[44] 这样有利于确保在对所述钝化层201实施一道所述光罩制程后,所述孔洞302处的所述第二信号线层1017上没有被所述钝化层201覆盖,从而可以确保所述像素电极层401与所述第二信号线层1017接触良好。

[45] 在本实施例中,所述凹槽3011的深度H1等于所述钝化层201的厚度,也就是说,所述凹槽3011贯穿所述钝化层201。

[46] 参考图1至图5,图1至图4为本发明的薄膜晶体管阵列基板的制作方法的示意图,图5为本发明的薄膜晶体管阵列基板的制作方法的流程图。

[47] 本发明的薄膜晶体管阵列基板的制作方法包括以下步骤:

[48] A(步骤501)、形成器件组合板101,其中,所述器件组合板101包括基板1011、第一信号线层1012、半导体层1014以及第二信号线层1017。

[49] B(步骤502)、在所述器件组合板101上设置钝化层201。

[50] C(步骤503)、对所述钝化层201实施光罩制程,以使所述钝化层201的表面上

形成有一孔洞302和一凹槽阵列301，其中，所述凹槽阵列301包括至少两凹槽3011。

[51] D（步骤504）、在所述钝化层201的所述表面和所述凹槽3011内设置像素电极层401，其中，所述像素电极层401通过所述孔洞302与所述第二信号线层1017连接。

[52] 在本实施例中，所述凹槽3011与所述孔洞302是在同一道光罩制程（Normal Mask光罩制程）中形成的。也就是说，所述步骤C为：

[53] 在所述钝化层201上实施一道光罩制程，以同时形成所述孔洞302和所述凹槽阵列301。

[54] 相比传统的技术方案，上述技术方案可以节约一道光罩制程（Normal Mask光罩制程），有利于节省所述薄膜晶体管阵列基板的制作成本，以及提高所述薄膜晶体管阵列基板的制作效率。

[55] 在本实施例中，所述像素电极层401包括至少两第一部分以及至少两第二部分。

[56] 所述第一部分覆盖在所述钝化层201的所述表面上。

[57] 所述第二部分从所述钝化层201的表面向所述凹槽3011弯折并延伸至所述凹槽3011内，以及从所述凹槽3011内向所述钝化层201的所述表面弯折并延伸至所述钝化层201的所述表面。

[58] 其中，所述第一部分与所述第二部分相连。

[59] 也就是说，所述钝化层201设置为凹凸不平状，所述像素电极层401整面贴附于凹凸不平的所述钝化层201上，即，所述像素电极层401整面贴附于所述钝化层201的表面和所述凹槽3011内，这样有利于使得所述薄膜晶体管阵列基板所对应的显示面板具有较高的显示质量（例如，具有较高的穿透率）。

[60] 在本实施例中，所述凹槽3011的深度H1大于或等于所述孔洞302的深度H2。

[61] 这样有利于确保在对所述钝化层201实施一道所述光罩制程后，所述孔洞302处的所述第二信号线层1017上没有被所述钝化层201覆盖，从而可以确保所述像素电极层401与所述第二信号线层1017接触良好。

[62] 在本实施例中，所述凹槽3011的深度H1等于所述钝化层201的厚度，也就是说

，所述凹槽3011贯穿所述钝化层201。

[63] 尽管已经相对于一个或多个实现方式示出并描述了本发明，但是本领域技术人员基于对本说明书和附图的阅读和理解将会想到等价变型和修改。本发明包括所有这样的修改和变型，并且仅由所附权利要求的范围限制。特别地关于由上述组件执行的各种功能，用于描述这样的组件的术语旨在对应于执行所述组件的指定功能（例如其在功能上是等价的）的任意组件（除非另外指示），即使在结构上与执行本文所示的本说明书的示范性实现方式中的功能的公开结构不同。此外，尽管本说明书的特定特征已经相对于若干实现方式中的仅一个被公开，但是这种特征可以与如可以对给定或特定应用而言是期望和有利的其他实现方式的一个或多个其他特征组合。而且，就术语“包括”、“具有”、“含有”或其变形被用在具体实施方式或权利要求中而言，这样的术语旨在以与术语“包含”相似的方式包括。

[64] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种薄膜晶体管阵列基板，其中，所述薄膜晶体管阵列基板包括：
- 一器件组合板，所述器件组合板包括：
 - 一基板；
 - 一第一信号线层；
 - 一半导体层；以及
 - 一第二信号线层；
 - 一钝化层，所述钝化层设置在所述器件组合板上，所述钝化层上设置有孔洞和凹槽阵列，所述凹槽阵列包括至少两凹槽；
 - 一像素电极层，所述像素电极层设置在所述钝化层上以及所述凹槽内，所述像素电极层通过所述孔洞与所述第二信号线层连接；
 - 所述凹槽与所述孔洞是在同一道光罩制程中形成的；
 - 所述凹槽的深度大于或等于所述孔洞的深度。
- [权利要求 2] 根据权利要求1所述的薄膜晶体管阵列基板，其中，所述像素电极层包括：
- 至少两第一部分，所述第一部分覆盖在所述钝化层的表面上；以及
 - 至少两第二部分，所述第二部分从所述钝化层的表面向所述凹槽弯折并延伸至所述凹槽内，以及从所述凹槽内向所述钝化层的所述表面弯折并延伸至所述钝化层的所述表面；
 - 其中，所述第一部分与所述第二部分相连。
- [权利要求 3] 根据权利要求1所述的薄膜晶体管阵列基板，其中，所述凹槽的深度等于所述钝化层的厚度。
- [权利要求 4] 根据权利要求1所述的薄膜晶体管阵列基板，其中，所述第一信号线层是扫描线层，所述半导体层是非晶硅层或多晶硅层，所述第二信号线层是数据线层；
- 所述器件组合板还包括第一绝缘层、第二绝缘层；

在所述半导体层为所述非晶硅层的情况下，所述扫描线层设置在所述半导体层的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第二绝缘层与所述非晶硅层相连；

在所述半导体层为所述多晶硅层的情况下，所述扫描线层设置在所述半导体层的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第一绝缘层和所述第二绝缘层与所述多晶硅层相连。

[权利要求 5] 一种薄膜晶体管阵列基板，其中，所述薄膜晶体管阵列基板包括：

一器件组合板，所述器件组合板包括：

一基板；

一第一信号线层；

一半导体层；以及

一第二信号线层；

一钝化层，所述钝化层设置在所述器件组合板上，所述钝化层上设置有孔洞和凹槽阵列，所述凹槽阵列包括至少两凹槽；

一像素电极层，所述像素电极层设置在所述钝化层上以及所述凹槽内，所述像素电极层通过所述孔洞与所述第二信号线层连接。

[权利要求 6] 根据权利要求5所述的薄膜晶体管阵列基板，其中，所述凹槽与所述孔洞是在同一道光罩制程中形成的。

[权利要求 7] 根据权利要求5所述的薄膜晶体管阵列基板，其中，所述像素电极层包括：

至少两第一部分，所述第一部分覆盖在所述钝化层的表面上；以及

至少两第二部分，所述第二部分从所述钝化层的表面向所述凹槽

弯折并延伸至所述凹槽内，以及从所述凹槽内向所述钝化层的所述表面弯折并延伸至所述钝化层的所述表面；

其中，所述第一部分与所述第二部分相连。

[权利要求 8] 根据权利要求5所述的薄膜晶体管阵列基板，其中，所述凹槽的深度大于或等于所述孔洞的深度。

[权利要求 9] 根据权利要求8所述的薄膜晶体管阵列基板，其中，所述凹槽的深度等于所述钝化层的厚度。

[权利要求 10] 根据权利要求5所述的薄膜晶体管阵列基板，其中，所述第一信号线层是扫描线层，所述半导体层是非晶硅层或多晶硅层，所述第二信号线层是数据线层；
所述器件组合板还包括第一绝缘层、第二绝缘层。

[权利要求 11] 根据权利要求10所述的薄膜晶体管阵列基板，其中，在所述半导体层为所述非晶硅层的情况下，所述扫描线层设置在所述半导体层的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第二绝缘层与所述非晶硅层相连。

[权利要求 12] 根据权利要求10所述的薄膜晶体管阵列基板，其中，在所述半导体层为所述多晶硅层的情况下，所述扫描线层设置在所述半导体层的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第一绝缘层和所述第二绝缘层与所述多晶硅层相连。

[权利要求 13] 一种薄膜晶体管阵列基板的制作方法，其中，所述方法包括以下步骤：

A、形成器件组合板，其中，所述器件组合板包括基板、第一信号线层、半导体层以及第二信号线层；

B、在所述器件组合板上设置钝化层；

C、对所述钝化层实施光罩制程，以使所述钝化层的表面上形成有一孔洞和一凹槽阵列，其中，所述凹槽阵列包括至少两凹槽；

D、在所述钝化层的所述表面和所述凹槽内设置像素电极层，其中，所述像素电极层通过所述孔洞与所述第二信号线层连接。

[权利要求 14] 根据权利要求13所述的薄膜晶体管阵列基板的制作方法，其中，所述凹槽与所述孔洞是在同一道光罩制程中形成的。

[权利要求 15] 根据权利要求13所述的薄膜晶体管阵列基板的制作方法，其中，所述像素电极层包括：
至少两第一部分，所述第一部分覆盖在所述钝化层的所述表面上；以及

至少两第二部分，所述第二部分从所述钝化层的表面向所述凹槽弯折并延伸至所述凹槽内，以及从所述凹槽内向所述钝化层的所述表面弯折并延伸至所述钝化层的所述表面；

其中，所述第一部分与所述第二部分相连。

[权利要求 16] 根据权利要求13所述的薄膜晶体管阵列基板的制作方法，其中，所述凹槽的深度大于或等于所述孔洞的深度。

[权利要求 17] 根据权利要求16所述的薄膜晶体管阵列基板的制作方法，其中，所述凹槽的深度等于所述钝化层的厚度。

[权利要求 18] 根据权利要求13所述的薄膜晶体管阵列基板的制作方法，其中，所述第一信号线层是扫描线层，所述半导体层是非晶硅层或多晶硅层，所述第二信号线层是数据线层；
所述器件组合板还包括第一绝缘层、第二绝缘层。

[权利要求 19] 根据权利要求18所述的薄膜晶体管阵列基板的制作方法，其中，在所述半导体层为所述非晶硅层的情况下，所述扫描线层设置在所述半导体层的下方，所述扫描线层与所述非晶硅层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述非晶硅层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第二绝缘层与所述非晶硅层相连。

[权利要求 20] 根据权利要求18所述的薄膜晶体管阵列基板的制作方法，其中，在所述半导体层为所述多晶硅层的情况下，所述扫描线层设置在所述半导体层的上方，所述多晶硅层与所述扫描线层之间设置有所述第一绝缘层，所述第二绝缘层设置在所述扫描线层的上方，所述数据线层设置在所述第二绝缘层的上方，并且所述数据线层穿过所述第一绝缘层和所述第二绝缘层与所述多晶硅层相连。

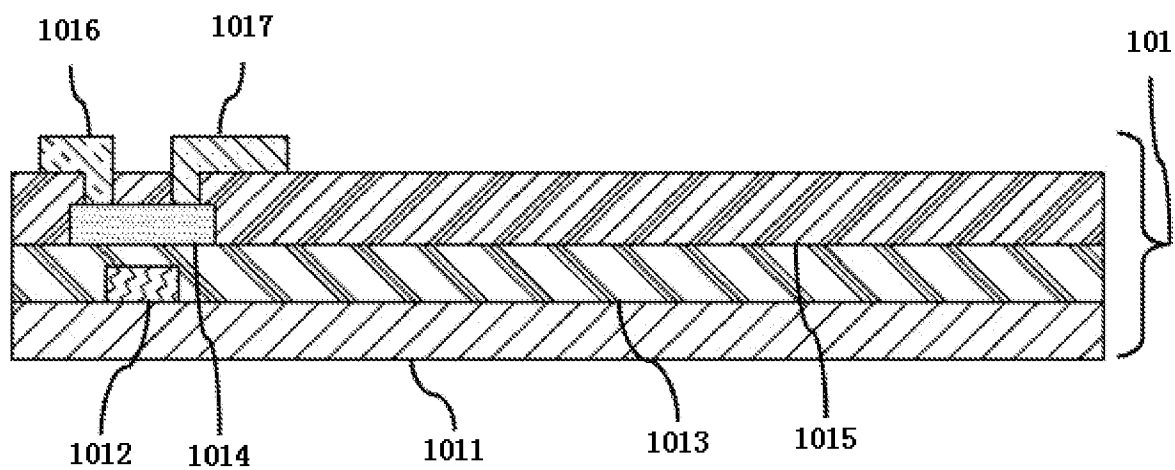


图 1

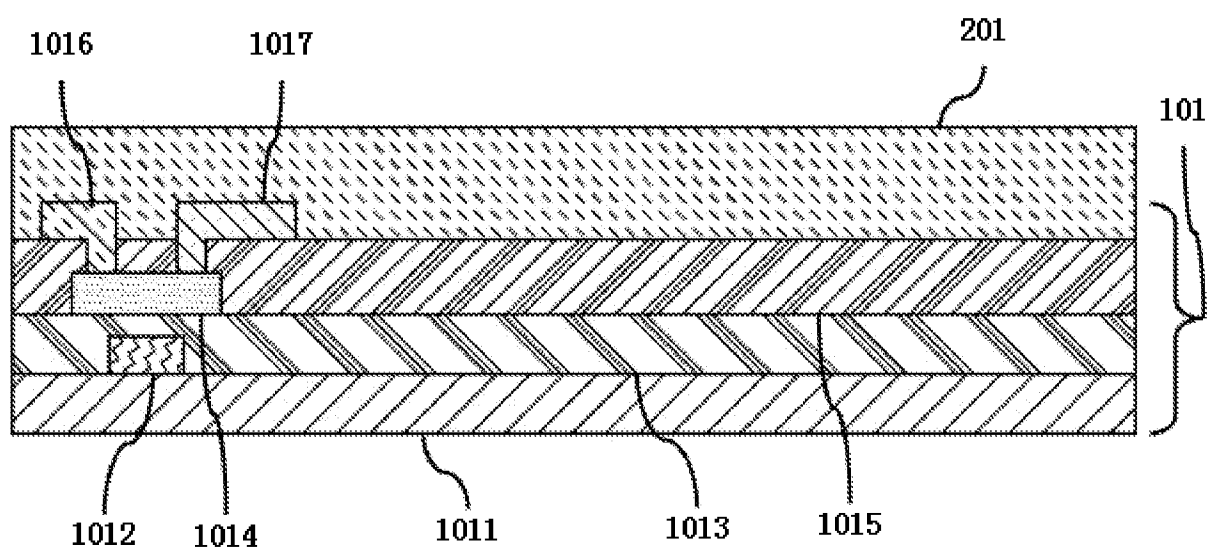


图 2

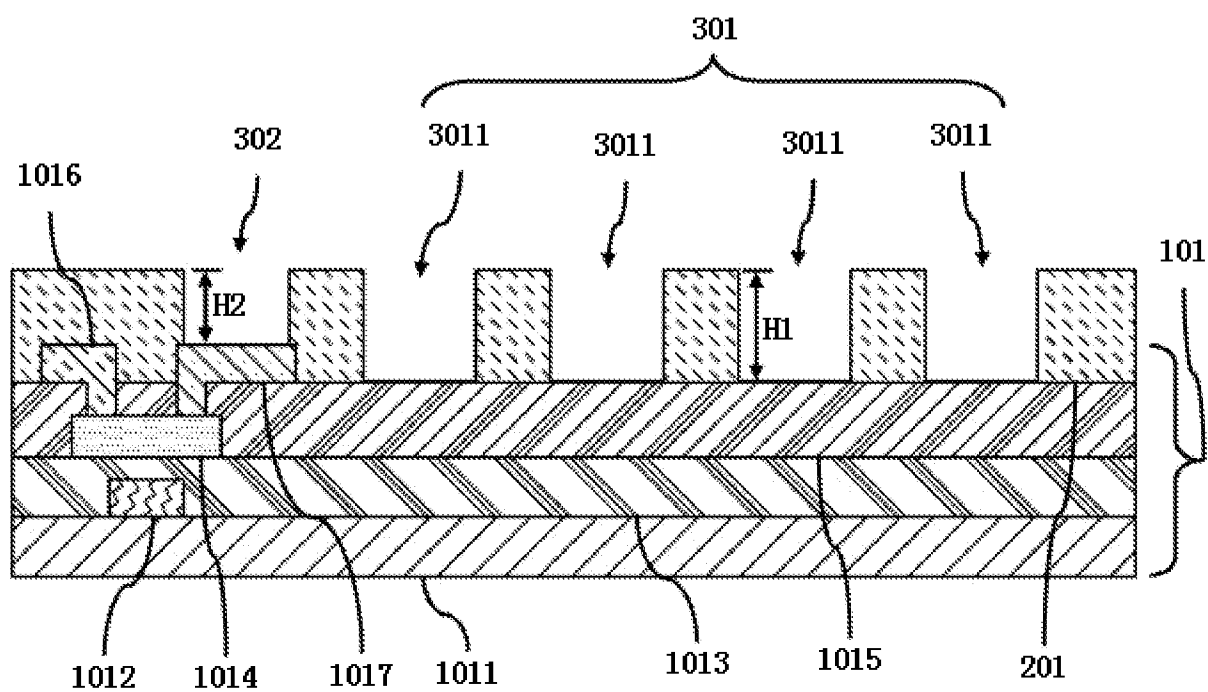


图 3

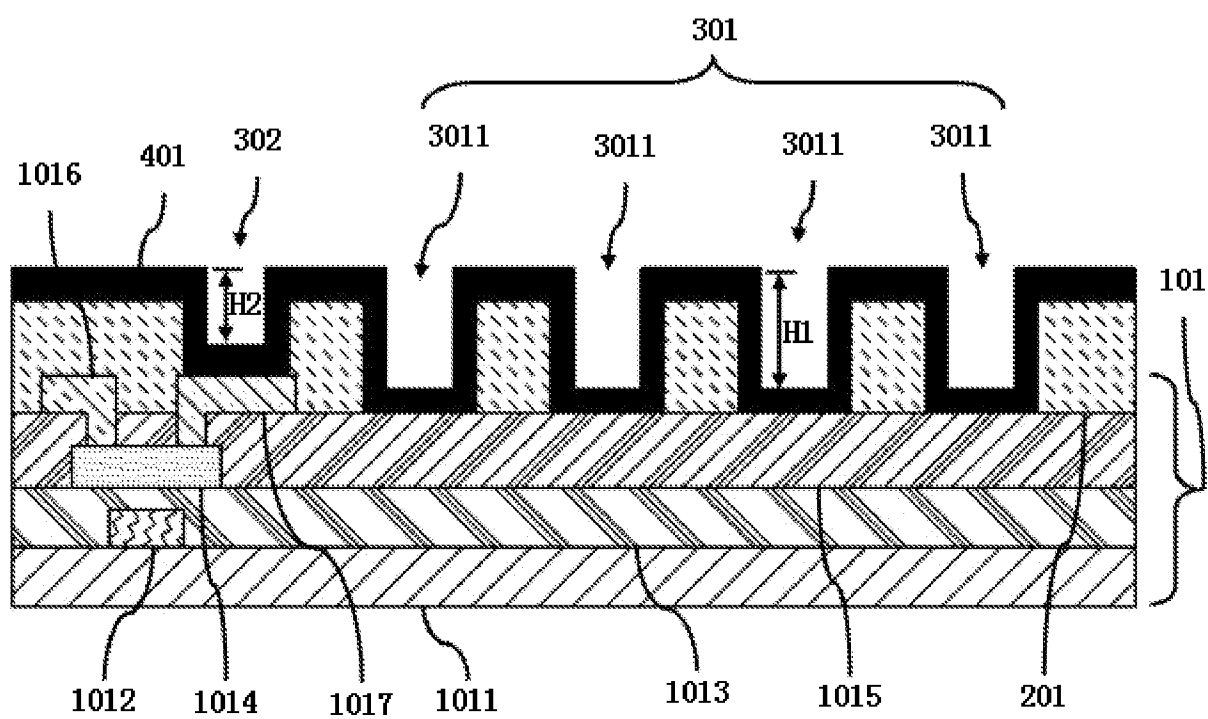


图 4

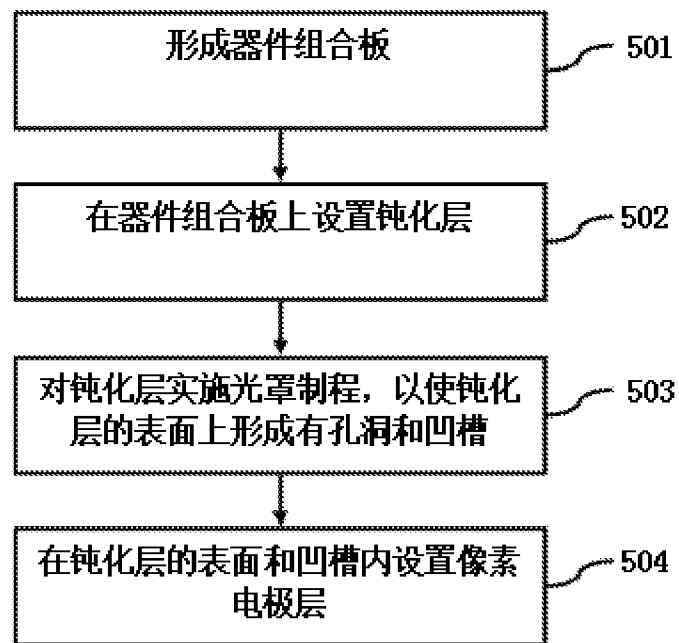


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/083453

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G02F 1/1343 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F, H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN, CNABS, CNTXT: opening, photomask, mask, hole, gray, pixel, groove, concave,

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103323993 A (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. et al.), 25 September 2013 (25.09.2013), description, paragraphs [0046]-[0078], and figures 1-14	1-20
A	CN 101103302 A (TPO HONG HOLDING LIMITED), 09 January 2008 (09.01.2008), the whole document	1-20
A	CN 1510463 A (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.), 07 July 2004 (07.07.2004), the whole document	1-20
A	CN 103472612 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 December 2013 (25.12.2013), the whole document	1-20
A	KR 20070094254 A (SAMSUNG ELECTRONICS CO., LTD.), 20 September 2007 (20.09.2007), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 25 March 2016 (25.03.2016)	Date of mailing of the international search report 05 April 2016 (05.04.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LIU, Yali Telephone No.: (86-10) 62085548

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/083453

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103323993 A	25 September 2013	None	
CN 101103302 A	09 January 2008	JP 2006163317 A	22 June 2006
		TW I374312 B	11 October 2012
		US 2007263288 A1	15 November 2007
		JP 2008523437 A	03 July 2008
		WO 2006061776 A1	15 June 2006
		TW 200632452 A	16 September 2006
CN 1510463 A	07 July 2004	US 6808868 B2	26 October 2004
		KR 100594926 B1	30 June 2006
		JP 4220231 B2	04 February 2009
		US 2004126706 A1	01 July 2004
		JP 2004205663 A	22 July 2004
		CN 1276289 C	20 September 2006
		KR 20040057970 A	02 July 2004
		TW I309732 B	11 May 2009
		TW 200413768 A	01 August 2004
CN 103472612 A	25 December 2013	CN 103472612 B	03 February 2016
KR 20070094254 A	20 September 2007	None	

A. 主题的分类 G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F, H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) VEN, CNABS, CNTXT: 光罩, 掩膜, 开口, 灰度, 像素, 象素, 画素, 凹槽, 孔, 洞, photomask, mask, hole, gray, pixel, groove, concave,																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103323993 A (群康科技深圳有限公司 等) 2013年 9月 25日 (2013 - 09 - 25) 说明书第[0046]-[0078]段、图1-14</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 101103302 A (统宝香港控股有限公司) 2008年 1月 9日 (2008 - 01 - 09) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 1510463 A (东芝松下显示技术有限公司) 2004年 7月 7日 (2004 - 07 - 07) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103472612 A (北京京东方光电科技有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>KR 20070094254 A (SAMSUNG ELECTRONICS CO LTD) 2007年 9月 20日 (2007 - 09 - 20) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103323993 A (群康科技深圳有限公司 等) 2013年 9月 25日 (2013 - 09 - 25) 说明书第[0046]-[0078]段、图1-14	1-20	A	CN 101103302 A (统宝香港控股有限公司) 2008年 1月 9日 (2008 - 01 - 09) 全文	1-20	A	CN 1510463 A (东芝松下显示技术有限公司) 2004年 7月 7日 (2004 - 07 - 07) 全文	1-20	A	CN 103472612 A (北京京东方光电科技有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文	1-20	A	KR 20070094254 A (SAMSUNG ELECTRONICS CO LTD) 2007年 9月 20日 (2007 - 09 - 20) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 103323993 A (群康科技深圳有限公司 等) 2013年 9月 25日 (2013 - 09 - 25) 说明书第[0046]-[0078]段、图1-14	1-20																		
A	CN 101103302 A (统宝香港控股有限公司) 2008年 1月 9日 (2008 - 01 - 09) 全文	1-20																		
A	CN 1510463 A (东芝松下显示技术有限公司) 2004年 7月 7日 (2004 - 07 - 07) 全文	1-20																		
A	CN 103472612 A (北京京东方光电科技有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文	1-20																		
A	KR 20070094254 A (SAMSUNG ELECTRONICS CO LTD) 2007年 9月 20日 (2007 - 09 - 20) 全文	1-20																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2016年 3月 25日		国际检索报告邮寄日期 2016年 4月 5日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 刘亚利 电话号码 (86-10)62085548																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/083453

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103323993	A	2013年 9月 25日	无			
CN	101103302	A	2008年 1月 9日	JP	2006163317	A	2006年 6月 22日
				TW	1374312	B	2012年 10月 11日
				US	2007263288	A1	2007年 11月 15日
				JP	2008523437	A	2008年 7月 3日
				WO	2006061776	A1	2006年 6月 15日
				TW	200632452	A	2006年 9月 16日
CN	1510463	A	2004年 7月 7日	US	6808868	B2	2004年 10月 26日
				KR	100594926	B1	2006年 6月 30日
				JP	4220231	B2	2009年 2月 4日
				US	2004126706	A1	2004年 7月 1日
				JP	2004205663	A	2004年 7月 22日
				CN	1276289	C	2006年 9月 20日
				KR	20040057970	A	2004年 7月 2日
				TW	1309732	B	2009年 5月 11日
				TW	200413768	A	2004年 8月 1日
CN	103472612	A	2013年 12月 25日	CN	103472612	B	2016年 2月 3日
KR	20070094254	A	2007年 9月 20日	无			