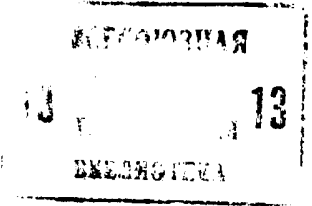




(51) 4 G 06 F 7/38

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



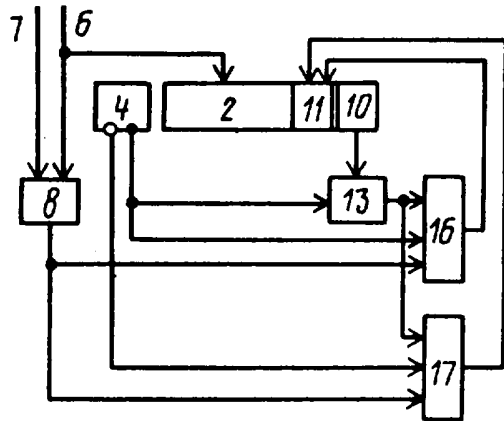
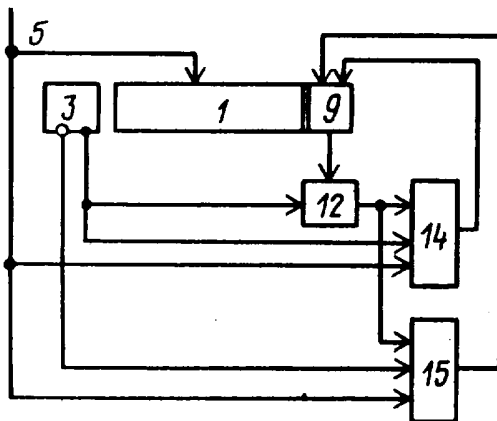
- (21) 4067821/31-24
- (22) 27.05.86
- (46) 23.09.87. Бюл. № 35
- (71) Институт прикладной математики им. М. В. Келдыша
- (72) И. В. Безменов и В. В. Русанов
- (53) 681.3 (088.8)
- (56) Палернов А. А. Учебное пособие по курсу "Арифметические и логические основы цифровых машин". - М., 1961, с. 119-121.

Карцев М. А. Арифметика цифровых машин. - М.: Наука, 1969, с. 326-331.

(54) УСТРОЙСТВО ДЛЯ ОКРУГЛЕНИЯ СУММЫ И РАЗНОСТИ ДВОИЧНОКОДИРОВАННЫХ ЧИСЕЛ С ПЛАВАЮЩЕЙ ЗАПЯТОЙ

(57) Изобретение относится к цифровой вычислительной технике и может быть использовано в ЦВМ при создании высокоточных арифметических устройств сложения и вычитания двоичных чисел с плавающей запятой, представленных в обратном коде. Цель изобретения - повышение точности вычислений. Указанная цель достигается благодаря коррекции как денормализованного сла-

гаемого, так и нормализованного результата, которые имеют на один разряд больше по сравнению с основным машинным словом. Коррекция денормализованного слагаемого осуществляется посредством засылки в его младший разряд значащей цифры, если при денормализации была отброшена хотя бы одна значащая цифра. Коррекция нормализованного и усеченного на один младший разряд результата осуществляется посредством засылки в младший из основных его разрядов значащей цифры, если при нормализации и усечении была отброшена хотя бы одна значащая цифра. Устройство содержит регистр 1 операнда с дополнительным разрядом, регистр 2 результата с дополнительным разрядом, два триггера 3, 4, знаков, входы управления денормализацией 5, нормализацией вправо 6 и окончания нормализации 7, элемент ИЛИ 8, дополнительные разряды 9, 10 регистров 1, 2, младший разряд 11 регистра 2, два элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 12, 13, четыре элемента И 14 - 17. 1 ил.



Изобретение относится к цифровой вычислительной технике и может быть использовано в ЦВМ при создании высочоточных арифметических устройств сложения и вычитания двоичных чисел с плавающей запятой, представленных в обратном коде.

Цель изобретения - повышение точности вычислений.

На чертеже приведена функциональная схема устройства.

Устройство содержит регистр 1 операнда с дополнительным разрядом, регистр 2 результата с дополнительным разрядом, триггеры 3 и 4 знаков денормализуемого числа и результата, входы 5-7 управления денормализацией, нормализацией вправо и окончанием нормализации, элемент ИЛИ 8, дополнительные разряды 9 и 10 регистров 1 и 2, младший разряд 11 регистра 2, элементы ИСКЛЮЧАЮЩЕЕ ИЛИ 12 и 13 и четыре элемента И 14-17.

Устройство работает следующим образом.

Округление суммы или разности двух чисел с плавающей запятой, представленных в обратном коде, состоит в том, что производится коррекция как денормализованного слагаемого, так и нормализованного результата. Коррекция денормализованного числа осуществляется посредством засылки в его дополнительный разряд значащей цифры при условии, что в процессе денормализации из этого разряда вправо была выдвинута хотя бы одна значащая цифра. Коррекция нормализованного и усеченного на дополнительный разряд результата осуществляется посредством засылки в его младший разряд значащей цифры в том случае, если при нормализации и усечении была отброшена хотя бы одна значащая цифра. При этом значащей цифрой для положительного двоичного числа в обратном коде является "1", а для отрицательного - "0".

Перед началом работы устройства в триггер 3 и регистр 1 занесены соответственно знак и обратный двоичный код мантиссы слагаемого с меньшим порядком, а в случае равенства порядков слагаемых - знак и двоичный код мантиссы одного из слагаемых.

Если порядки чисел различны, то происходит денормализация кода, на-

ходящегося в регистре 1. На вход управления сдвигом вправо этого регистра по ходу 5 подается сигнал "1", в результате чего код в регистре 1 сдвигается вправо на один разряд. При этом выдвинутый за пределы регистра разряд пропадает. До сдвига кода вправо сигнал с выхода дополнительного разряда 9 регистра 1 поступает на вход элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 12, на другом входе которого действует сигнал с выхода триггера 3 знака денормализуемого числа. В результате на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 12 действует сигнал "1", если в младшем разряде 9 регистра 1 находится значащая цифра, и "0" в противном случае. Этот сигнал поступает на первые входы элементов И 14 и 15, на третьих входах которых действует сигнал "1", поступающий по входу 5. В зависимости от того, значащая или незначащая цифра находится в дополнительном разряде 9 регистра 1, элементы И 14, 15 оказываются открытыми или закрытыми для прохождения сигналов с прямого и инверсного соответственно выходов триггера 3 на соответственно нулевой и единичный входы дополнительного разряда 9. Причем к моменту прихода указанных сигналов на входы дополнительного разряда 9 в нем установлена цифра уже сдвинутого на один разряд вправо кода (для обеспечения этого в случае необходимости на линиях, соединяющих выходы элементов И 14 и 15 с входами дополнительного разряда 9, должны быть поставлены соответствующие элементы задержки). Таким образом, если в дополнительном разряде 9 еще не сдвинутого кода находится незначащая цифра, то дополнительный разряд сдвинутого кода не изменится, так как на входах дополнительного разряда 9 действуют сигналы "0", "0". В случае, если за разрядную сетку регистра 1 выдвигается значащая цифра, то на выходах элементов И 14 и 15 в зависимости от того, положительный или отрицательный знак имеет денормализуемое число, действуют комбинации сигналов "0", "1", либо "1", "0", устанавливающие в дополнительном разряде 9 сдвинутого на один разряд вправо кода значащую цифру: "1" в первом случае и "0" во втором. Таким образом, после первого выхода за

разрядную сетку регистра 1 значащей цифры в дополнительном разряде 9 этого регистра при всех последующих сдвигах вплоть до момента окончания денормализации будет находиться значащая цифра. Этим обеспечивается указанная выше коррекция денормализованного числа.

Далее происходит нормализация результата сложения или вычитания. Знак и мантисса в обратном двоичном коде находятся соответственно в триггере 4 и регистре 2. Если результат требуется нормализовать вправо, то на вход управления сдвигом вправо регистра по входу 6 поступает сигнал "1", в результате чего происходит сдвиг находящегося в регистре 2 кода на один разряд вправо. При этом выдвинутый за пределы регистра младший разряд пропадает. До сдвига кода сигнал с выхода дополнительного разряда 10 регистра 2 поступает на вход элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 13, на другом входе которого действует сигнал с выхода триггера 3 знака результата. В результате на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 13 действует сигнал "1", если в дополнительном разряде 10 регистра 2 находится значащая цифра, и "0" в противном случае. Этот сигнал поступает на первые входы элементов И 16 и 17, на третьих входах которых действует сигнал "1", поступающий с выхода элемента ИЛИ 8, на одном из входов которого действует сигнал "1", поступающий по входу 6. В зависимости от того, значащая или незначащая цифра находится в дополнительном разряде 10 регистра 2, элементы И 16 и 17 оказываются открытыми или закрытыми для прохождения сигналов с прямого и инверсного соответственно выходов триггера 4 на соответствующие нулевой и единичный входы младшего разряда 11. Причем к моменту прихода указанных сигналов на входы младшего разряда 11 в этом триггере установлена цифра уже сдвинутого кода (для обеспечения этого в случае необходимости на линиях, соединяющих выходы элементов И 16 и 17 с входами младшего разряда 11 должны быть поставлены соответствующие элементы задержки). Таким образом, если в дополнительном разряде 10 еще несдвинутого кода находится незначащая цифра, то младшая из ос-

новных цифр сдвинутого на один разряд вправо кода не изменяется, так как на входах младшего разряда 11 действует совокупность сигналов "0", "0". В случае, если за разрядную сетку регистра 2 выдвигается значащая цифра, то на выходах элементов И 16 и 17 в зависимости от того, положительный или отрицательный знак имеет результат, действуют комбинации сигналов "0", "1", либо "1", "0", устанавливающие в младшем разряде 11 нормализованного вправо результата значащую цифру: "1" - в первом случае и "0" - во втором.

В момент окончания нормализации независимо от того, имела место нормализация вправо или нет, на одном из входов элемента ИЛИ 8 действует сигнал "1", поступающий по входу 7. В результате на выходе этого элемента формируется сигнал "1", поступающий на третьи входы элементов И 16 и 17. Коррекция младшего из основных разрядов 11 результата производится как было описано ранее.

Таким образом, после окончания нормализации в регистре 2 находятся откорректированный указанным выше способом двоичный код мантиссы результата.

Коррекция денормализованного слагаемого и результата, осуществляемая устройством, приводит к тому, что погрешность округления может иметь различные знаки независимо от знаков слагаемых и выполняемой операции. Действительно, пусть, например, порядки слагаемых одинаковые, так что денормализации не происходит, и, следовательно, денормализованное слагаемое не корректируется. В этом случае погрешность округления складывается из погрешности нормализации результата, связанной с отбрасыванием значащей цифры, выдвинутой за разрядную сетку регистра при нормализации вправо, и усечением результата на дополнительный разряд, а также погрешности, связанной с засилкой значащей цифры в младший разряд нормализованного и усеченного результата. Так как появление цифры "0" или "1" в младшем разряде результата равновероятно, то засылка в этот разряд значащей цифры дает в половине случаев погрешность, отличную

от нуля, которая по абсолютной величине больше погрешности нормализации и имеет противоположный ей знак. Таким образом, в половине случаев погрешность округления положительна, а в половине - отрицательна.

Математическое ожидание ошибки округления, возникающей при работе предлагаемого устройства, строго равно нулю.

Ф о р м у л а и з о б р е т е н и я

Устройство для округления суммы и разности двоичнокодированных чисел с плавающей запятой, содержащее регистр операнда с дополнительным разрядом и регистр результата с дополнительным разрядом, два триггера знака, причем входы управления сдвигом регистра операнда и регистра результата соединены с входом управления денормализацией и входом управления нормализацией вправо устройства соответственно, о т л и ч а ю щ е е с я тем, что, с целью повышения точности вычислений, оно содержит два элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, четыре элемента И и элемент ИЛИ, причем выход дополнительного разряда регистра операнда соединен с первым входом первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выход которого соединен с первыми входами первого

и второго элементов И, выходы которых соединены с нулевым и единичным входами дополнительного разряда регистра операнда, вторые входы первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и первого элемента И соединены с прямым выходом первого триггера знака, инверсный выход которого соединен с вторым входом второго элемента И, третий вход которого соединен с третьим входом первого элемента И и входом управления денормализацией устройства, вход управления нормализацией вправо и вход окончания нормализации которого соединены с первым и вторым входами элемента ИЛИ, выход которого соединен с первыми входами третьего и четвертого элементов И, выходы которых соединены с нулевым и единичными входами младшего разряда регистра результата, выход дополнительного разряда которого соединен с первым входом второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выход которого соединен с вторыми входами третьего и четвертого элементов И, третий вход третьего элемента И соединен со вторым входом второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и прямым выходом второго триггера знака, инверсный выход которого соединен с третьим входом четвертого элемента И.

Редактор Е.Папп	Составитель О.Березикова Техред М.Ходанич	Корректор Н.Король
-----------------	----------------------------------------------	--------------------

Заказ 4222/38	Тираж 672	Подписное
---------------	-----------	-----------

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д.4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная, 4