



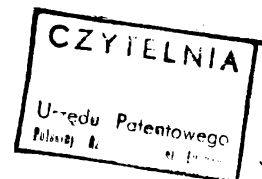
Patent dodatkowy
do patentu nr _____

Zgłoszono: 21.10.74 (P. 174990)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 24.04.76

Opis patentowy opublikowano: 15.05.1979



Int. Cl.² H03K 13/24
G06F 3/02

Twórca wynalazku: Michał Woźnica

Uprawniony z patentu: Instytut Systemów Sterowania, Katowice
(Polska)

Układ klawiatury z zakodowanym wyjściem

1

Przedmiotem wynalazku jest układ klawiatury z zakodowanym wyjściem przystosowany do współpracy z klawiszami stykowymi niehermetycznymi, kontaktronowymi, względnie pojemnościowymi, który pozwala na zbudowanie klawiatury, w których każdemu z N-klawiszy przyporządkowuje się jedną z 2^x kombinacji binarnych na x-bitowym wyjściu klawiatury.

W znanych klawiaturach z elektronicznie kodowanym wyjściem stosuje się powszechnie półprzewodnikowe matryce kodujące. Matryce te, będące układami kombinacyjnymi cechują się tym, iż posiadają liczbę N-wejść, odpowiadającą ilości zastosowanych klawiszy, oraz x-wyjść binarnych. Dzięki temu, po naciśnięciu jednego z N-klawiszy otrzymuje się x-bitową kombinację binarną na wyjściu. Funkcje logiczne realizowane w układzie kombinacyjnym matrycy kodującej są niezmiennie w czasie.

Istota wynalazku polega na tym, że klawisze podzielone są na cztery grupy, przy czym klawisze znajdujące się w każdej grupie dołączone są oddzielnie między wyjścia dekodera stanów licznika cyklicznego, a wspólnymi wejściami wzmacniaczy grupowych, których wyjścia dołączone są do logicznego elementu sumującego, oraz do dwóch dwuwejściowych elementów kodujących w ten sposób, że każdemu ze wzmacniaczy grupowych przyporządkowana jest jedna z kombinacji binarnych „00”, „01”, „10”, „11”, po naciśnięciu dowolnego klawisza, na wyjściach dwuwejściowych elementów kodujących dołączonych oddzielnie na wejścia dwuwejściowych elementów logicznych realizujących funkcję zanegowanego iloczynu logicznego ciągu zegarowego z sygnałami wyj-

2

ściowymi dwuwejściowych elementów kodujących. Do trójwejściowych elementów kodujących dołączone są równoległe wyjście logicznego elementu sumującego oraz ciąg zegarowy, zaś do pozostałych pojedynczych wejść trójwejściowych elementów kodujących dołączone są oddzielnie wyjścia licznika cyklicznego w ten sposób, że po naciśnięciu dowolnego klawisza pojawia się na wyjściach trójwejściowych elementów kodujących logicznie zanegowana kombinacja binarna licznika cyklicznego, która odpowiada temu wyjściu dekodera, które połączone jest z naciśniętym klawiszem. Ponadto wyjścia dwuwejściowych elementów logicznych, oraz wyjścia trójwejściowych elementów kodujących dołączone są do wejść wpisujących logiczne „1” do elementów pamięciowych, zaś sygnał wyjściowy logicznego elementu sumującego, oraz ciąg zegarowy po ziloczynowaniu na elementach logicznych podlega scalkowaniu na elemencie całkującym i wzmocnieniu prądowym na wtórniku emiterowym i zamieniony jest w progowo wyzwalanym elemencie formującym na impuls prostokątny, którego czoło wyzwala na wyjściu pierwszego generatora monostabilnego impuls zerujący elementy pamięciowe, oraz wyzwalający swoim zboczem na wyjściu drugiego generatora monostabilnego impuls, którego zbocze określa dla urządzeń współpracujących punkt czasowy, od którego informację na wyjściach elementów pamięciowych należy traktować jako ważną. Ilość N-klawiszy, n-wzmacniaczy grupowych, m-wyjść dekodera, k-trójwejściowych elementów kodujących, oraz x elementów pamięciowych może być zmieniana z zachowaniem następujących zależności

$$m \leq 2^k; \quad n \geq \text{int} \frac{N}{m}; \quad m \cdot n \leq 2^k$$

Układ kodujący, składający się z elementów logicznych zastępuje kosztowne, N-wejściowe matryce kodujące a ponadto umożliwia on zastosowanie klawiszy pojemnościowych w miejsce powszechnie stosowanych, znacznie droższych klawiszy kontaktowych.

Zastosowanie układu całkowującego przy formowaniu impulsów ZER, oraz GPI powoduje blokadę czasową, uniemożliwiającą wytworzenie kilku impulsów GPI w wypadku wibracji układu mechanicznego naciśniętego klawisza.

Układ klawiatury uwidocznił na przykładowym wykonaniu na rysunku, na którym przedstawiono schemat ideowy klawiatury.

Trzydzieści dwa identyczne klawisze K podzielono na cztery grupy. Klawisze włączono odpowiednio między szyny AO, A1...A7, a wejścia wzmacniaczy grupowych G1, G2, G3, G4. Do szyn AO, A1, ... A7 dołączone są wyjścia dekodera D ciągów binarnych Q0, Q1, Q2, licznika cyklicznego L impulsów zegarowych T, wytworzonych w generatorze Z.

Wyjścia kolektorowe wzmacniaczy G1, G2, G3, G4 dołączone są do wejść elementu logicznego L1 typu NIE-I którego wyjście iloczynowane jest z ciągiem zegarowym T, oraz z jednym z ciągów Q0, Q1, Q2 na elementach logicznych L2, L3, L4 typu NIE-I. Ponadto wyjścia wzmacniaczy G2, G4 dołączone są do wejść elementu L5 typu NIE-I, zaś wyjścia wzmacniaczy G3, G4 do wejść elementu L6 typu NIE-I. Wyjścia elementów L5 i L6 dołączone są do wejść elementów L7 i L8 typu NIE-I odpowiednio. Do drugich wejść elementów L7 i L8 dołączony jest ciąg zegarowy T.

Wyjścia elementów L2, L3, L4, oraz L7 i L8 dołączone są do wejść informacyjnych elementów pamięciowych P1, P2, P3, P4, P5 odpowiednio. Naciśnięcie dowolnego klawisza powoduje wpisanie do elementów pamięciowych P1, P2, P3, tej kombinacji binarnej Q1, Q2, Q0, licznika L, której przyporządkowany jest przez dekodera D ciąg impulsowy podawany na wybraną szynę. Identyfikacja grupy, do której należy naciśnięty klawisz następuje na elementach L5 i L6. Na przykład naciśnięcie klawisza K19 dołączonego do wzmacniacza G3, oraz szyny A5 spowoduje wpisanie do elementu P5 i P4 kombinacji binarnej „10”.

Ciąg impulsowy, pojawiający się na wyjściu elementu L1 podawany jest na wejście elementu L9 typu NIE-I. Na drugie wejście elementu L9 podany jest ciąg zegarowy T. Po naciśnięciu dowolnego klawisza na wyjściu inwertera L10 pojawia się sygnał impulsowy Ui. Po skalkowaniu na układzie UC, oraz wzmocnieniu prądowym na wtórniku emiterowym WE otrzymuje się sygnał analogowy Ue z opóźnionym czołem w stosunku do czoła obwiedni sygnału Ui.

W momencie osiągnięcia przez sygnał Ue wartości progowej wyzwala układ formujący UF, na wyjściu generatora monostabilnego M1 pojawia się impuls ZER zerujący elementy pamięciowe P1, P2, P3, P4, P5.

W momencie zaniku impulsu ZER wytworzony zostaje w układzie M2 impuls GPI, którego zbocze służy do wprowadzenia zawartości elementów pamięciowych P1, P2, P3, P4, P5 do urządzeń współpracujących z układem klawiatury. Czas trwania impulsu GPI jest tak dobrany, iż spełnia warunek

$$t_{GPI} \leq 8 \cdot T_z \text{ gdzie } T_z \text{ — okres ciągu zegarowego T.}$$

Zwolnienie naciśniętego klawisza K powoduje opóźniony zanik sygnału Ue do wartości progowej gaszenia układu formującego UF. Sumaryczny czas opóźnienia wyzwala i gaszenia układu formującego UF jest czasem blokady, uniemożliwiającej zadziałanie urządzeń współpracujących z układem klawiatury od krótkotrwałych zadziałań klawisza K wywołanych wibracjami ich układu mechanicznego.

Układ klawiatury według wynalazku przystosowany jest do współpracy z klawiszami stykowymi, kontaktowymi, lub pojemnościowymi. Diody D1, D2, D3, D4 służą do rozładowywania pojemności w przypadku zastosowania klawiszy pojemnościowych. W przeciwnym przypadku diody te nie muszą być stosowane.

Zastrzeżenia patentowe

1. Układ klawiatury z zakodowanym wyjściem, utworzony z generatora ciągu zegarowego, licznika cyklicznego, dekodera, wzmacniaczy z wyjściem kolektorowym, elementów logicznych NIE-I, dwustanowych elementów pamięciowych, układu całkowującego, wtórnik emiterowego, generatorów monostabilnych oraz diod półprzewodnikowych, znamienny tym, że klawisze (K) podzielone są na 4 grupy, przy czym klawisze (K) znajdujące się w każdej grupie dołączone są oddzielnie między wyjścia (AO), (A1), (A2), (A3), (A4), (A5), (A6), (A7) dekodera ((D) stanów licznika cyklicznego (L), a wspólnymi wejściami wzmacniaczy grupowych (G1), (G2), (G3), (G4), których wyjścia dołączone są do logicznego elementu sumującego (L1), oraz do dwóch dwuwejściowych elementów kodujących (L6) i (L5) w ten sposób, że każdemu ze wzmacniaczy grupowych (G1), (G2), (G3), (G4) przyporządkowana jest jedna z kombinacji binarnych (00), (01), (10), (11), tworzonych, po naciśnięciu dowolnego klawisza (K), na wyjściach dwuwejściowych elementów kodujących (L6) i (L5) dołączonych oddzielnie na wejścia dwuwejściowych elementów logicznych (L8) i (L7) realizujących funkcję zanegowanego iloczynu logicznego ciągu zegarowego (T) z sygnałami wyjściowymi dwuwejściowych elementów kodujących (L6) i (L5), zaś do trójwejściowych elementów kodujących (L4), (L3), (L2), dołączone są równolegle — wyjście logicznego elementu sumującego (L1), oraz ciąg zegarowy (T), zaś do pozostałych pojedynczych wejść trójwejściowych elementów kodujących (L4), (L3), (L2) dołączone są oddzielnie wyjścia (Q2), (Q1), (Q0) licznika cyklicznego (L) w ten sposób, że po naciśnięciu klawisza (K) pojawia się na wyjściach trójwejściowych elementów kodujących (L4), (L3), (L2) logicznie zanegowana kombinacja binarna licznika cyklicznego (L), która odpowiada temu wyjściu dekodera (D), które połączone jest z naciśnięciem klawisza (K), ponadto wyjścia dwuwejściowych elementów logicznych (L8) i (L7), oraz wyjścia trójwejściowych elementów kodujących (L4), (L3), (L2) dołączone są do wejść wpisujących logiczne („1”) do elementów pamięciowych (P5), (P4), (P3), (P2), (P1), zaś sygnał wyjściowy logicznego elementu sumującego (L1), oraz ciąg zegarowy (T) po ziloczynowaniu na elementach logicznych (L9) i (L10) podlega skalkowaniu na elemencie całkowującym (Uc) i wzmocnieniu prądowym na wtórniku emiterowym (WE) i zamieniony jest w progowo wyzwalamy elemencie formującym (UE) na impuls prostokątny, którego czoło wyzwala na wyjściu pierwszego generatora monostabilnego (M1)

5

impuls (ZER), zerujący elementy pamięciowe (P5), (P4), (P3), (P2), (P1), oraz wyzwalający swoim zboczem na wyjściu drugiego generatora monostabilnego (M2) impuls (GP1), którego zbocze określa dla urządzeń współpracujących punkt czasowy, od którego informację na wyjściach elementów pamięciowych (P5), (P4), (P3), (P2), (P1) należy traktować jako ważną.

2. Układ według zastrz. 1, znamienny tym, że ilość N-klawiszy (K), n-wzmacniaczy grupowych (G1), (G2),

6

.... (Gn), m-wyjęć (A0), (A1), ..., (Am-1) dekodera (D), k-trójwejściowych elementów kodujących (L2), (L3), ..., (Lk+1), oraz x elementów pamięciowych (P1), (P2), ..., (Px) może być zmieniana z zachowaniem następujących zależności

$$m \leq 2^k; \quad n \geq \text{int} \frac{N}{m}; \quad m \cdot n \leq 2^x$$

