

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5122655号
(P5122655)

(45) 発行日 平成25年1月16日(2013.1.16)

(24) 登録日 平成24年11月2日(2012.11.2)

(51) Int. Cl.		F I	
H03H	9/54 (2006.01)	H03H	9/54 Z
H03H	9/72 (2006.01)	H03H	9/72
H03H	9/64 (2006.01)	H03H	9/64 Z
H03H	9/17 (2006.01)	H03H	9/17 F
H03H	9/70 (2006.01)	H03H	9/70

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2010-540279 (P2010-540279)	(73) 特許権者	000204284 太陽誘電株式会社 東京都台東区上野6丁目16番20号
(86) (22) 出願日	平成20年11月28日(2008.11.28)	(74) 代理人	100087480 弁理士 片山 修平
(86) 国際出願番号	PCT/JP2008/071683	(72) 発明者	岩城 匡郁 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
(87) 国際公開番号	W02010/061477	(72) 発明者	西原 時弘 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
(87) 国際公開日	平成22年6月3日(2010.6.3)	(72) 発明者	上田 政則 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
審査請求日	平成23年8月8日(2011.8.8)		

最終頁に続く

(54) 【発明の名称】 デュプレクサおよび電子装置

(57) 【特許請求の範囲】

【請求項1】

共通端子と、前記共通端子に並列に接続された送信フィルタおよび受信フィルタであり、前記送信フィルタおよび前記受信フィルタの少なくとも一方は、前記共通端子と入出力端子との間に直列に接続された直列共振子と、前記共通端子と前記入出力端子の間に並列に接続された並列共振子と、を備えた前記送信フィルタおよび受信フィルタと、

前記共通端子と、前記送信フィルタと前記受信フィルタとが接続するノードと、の間に直列に接続され、前記直列共振子より共振周波数の小さい共振子と、

前記共振子に並列に接続されたインダクタと、

を具備することを特徴とするデュプレクサ。

【請求項2】

前記共振子の共振周波数は前記直列共振子より小さく前記並列共振子の共振周波数より大きいことを特徴とする請求項1記載のデュプレクサ。

【請求項3】

前記共振子の共振周波数は、前記並列共振子の共振周波数に一致することを特徴とする請求項1記載のデュプレクサ。

【請求項4】

前記共振子は、前記送信フィルタおよび前記受信フィルタの前記少なくとも一方の通過帯域の低周波側に減衰極が形成されるような共振周波数を有することを特徴とする請求項1から3のいずれか一項記載のデュプレクサ。

10

20

【請求項 5】

前記インダクタは、前記送信フィルタおよび前記受信フィルタの前記少なくとも一方の通過帯域の高周波側に減衰極が形成されるようなインダクタンスを有することを特徴とする請求項 1 から 4 のいずれか一項記載のデュプレクサ。

【請求項 6】

前記インダクタは、前記送信フィルタおよび前記受信フィルタの前記少なくとも一方の通過帯域の整数倍の周波数に減衰極が形成されるようなインダクタンスを有することを特徴とする請求項 1 から 4 のいずれか一項記載のデュプレクサ。

【請求項 7】

請求項 1 から 6 のいずれか一項記載のデュプレクサを含む電子装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、デュプレクサおよび電子装置に関する。

【背景技術】

【0002】

携帯電話通信等の無線通信には、共振子を梯子型に接続したラダー型フィルタが用いられる。ラダー型フィルタは、所望の周波数の信号を通過させるバンドパスフィルタを実現する。バンドパスフィルタにおいては、通過帯域（つまり所望の周波数）の 2 倍波、3 倍波等の高調波成分等の通過帯域から離れた周波数の信号を抑圧することが求められる。

20

【0003】

通過帯域の高調波成分等を抑圧する方法として、集中定数の LC 共振回路や分布定数の伝送線路を用いる方法が知られている（特許文献 1）。

【特許文献 1】特開 2003 - 198325 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献 1 の方法によれば、フィルタの小型化が難しい。また、小型化のために伝送線路間が接近すると寄生容量や寄生インダクタンスの結合が生じ、フィルタ特性が悪化する。

30

【0005】

本発明は、上記課題に鑑みなされたものであり、小型化が可能で、かつ通過帯域から離れた周波数の信号の抑圧が可能なデュプレクサおよび電子装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

本デュプレクサは、共通端子と、前記共通端子に並列に接続された送信フィルタおよび受信フィルタであり、前記送信フィルタおよび前記受信フィルタの少なくとも一方は、前記共通端子と入出力端子との間に直列に接続された直列共振子と、前記共通端子と前記入出力端子の間に並列に接続された並列共振子と、を備えた前記送信フィルタおよび受信フィルタと、前記共通端子と、前記送信フィルタと前記受信フィルタとが接続するノードと、の間に直列に接続され、前記直列共振子より共振周波数の小さい共振子と、前記共振子に並列に接続したインダクタと、を具備する。

40

【発明の効果】

【0009】

インダクタにより形成された減衰極により通過帯域から離れた周波数の信号の抑圧が可能となる。また、共振子による通過帯域の挿入損失を抑制することができる。

【図面の簡単な説明】

【0010】

【図 1】図 1 は、ラダー型フィルタの回路図である。

50

【図2】図2(a)は直列共振子の通過特性、図2(b)は並列共振子の通過特性、図2(c)はラダー型フィルタの通信特性を示す図である。

【図3】図3(a)は、共振子の等価回路、図3(b)は通過特性を示す図である。

【図4】図4(a)は、インダクタを並列に接続した共振子の等価回路、図4(b)は通過特性を示す図である。

【図5】図5(a)は、実施例1に係るフィルタの回路図、図5(b)は通過特性を示す図である。

【図6】図6(a)は圧電薄膜共振子の断面図、図6(b)は平面図である。

【図7】図7(a)は弾性表面波共振子の断面図、図7(b)は平面図である。

【図8】図8は、実施例1および比較例1の通過特性を示す図である。

10

【図9】図9は、インダクタ L_p のインダクタンスを変化させた通過特性を示す図である。

【図10】図10はフィルタの回路図である。

【図11】図11(a)、図11(b)および図11(c)は、それぞれ $f_r = f_s$ 、 $f_s > f_r > f_p$ および $f_r = f_p$ のときの通過特性を示す図である。

【図12】図12(a)はフィルタの平面図、図12(b)は断面図である。

【図13】図13は、実施例1の別の例である。

【図14】図14(a)～図14(c)は実施例1の別の例である。

【図15】図15(a)～図15(c)は実施例2のデュプレクサのブロック図である。

【図16】図16(a)および図16(b)は実施例3のフィルタを示す図である。

20

【図17】図17(a)および図17(b)は実施例4のフィルタを示す図である。

【図18】図18(a)～図18(d)は実施例5のデュプレクサを示す図である。

【図19】図19はフィルタチップの平面図である。

【図20】図20(a)～図20(c)は実施例6のデュプレクサを示す図である。

【図21】図21は実施例7のデュプレクサを示す図である。

【図22】図22は実施例8の電子装置を示す図である。

【発明を実施するための最良の形態】

【0011】

まず、ラダー型フィルタについて説明する。図1はラダー型フィルタの回路図である。図1のように、入力端子Inおよび出力端子Outの間に直列に1または複数の直列共振子 $S_1 \sim S_4$ が接続されている。入力端子Inおよび出力端子Outの間に並列に1または複数の並列共振子 $P_1 \sim P_3$ が接続されている。すなわち、並列共振子 $P_1 \sim P_3$ は、それぞれ直列共振子 S_1 と S_2 との間のノード、直列共振子 S_2 と S_3 との間のノード、直列共振子 S_3 と S_4 との間のノードと、グランドとの間に接続されている。このように、直列共振子 $S_1 \sim S_4$ と並列共振子 $P_1 \sim P_3$ とが梯子状に接続されている。

30

【0012】

次に、ラダー型フィルタの動作を説明する。図2(a)は、直列共振子Sの通過特性を示す図である。図2(a)のうように、共振点で減衰量が極小となり、共振点より高周波数側の反共振点で減衰量が極大となる。図2(b)は、並列共振子Pの通過特性を示す図である。図2(b)のうように、共振点で減衰量が極大となり、共振点より高周波数側の反共振点で減衰量が極小となる。図2(c)は、直列共振子Sと並列共振子Pとからなるラダー型フィルタの通過特性を示す図である。図2(c)のうように、並列共振子Pの反共振点を直列共振子Sの共振点より低周波側にする。これにより、並列共振子Pの反共振点と直列共振子Sの共振点とから通過帯域が形成される。通過帯域に近接する領域では減衰量は大きい。しかし、ラダー型フィルタの通過帯域の中心周波数 f_0 とすると、2倍波の周波数 $2f_0$ 、3倍波の周波数 $3f_0$ では減衰量が小さくなる。

40

【0013】

例えば、携帯電話端末の送信信号には、送信周波数の信号に加え、2倍波、3倍波等の高調波成分が含まれる。よって、送信用フィルタとして、送信周波数の高調波成分(つまり、通過帯域の高調波)を抑圧することが求められる。

50

【 0 0 1 4 】

次に、通過帯域の高調波成分を抑圧する原理について説明する。図 3 (a) は共振子 S の等価回路、図 3 (b) の共振子 S の通過特性を示す図である。図 3 (a) のように、共振子 S の等価回路は、インダクタ L_m 、キャパシタ C_m および抵抗 R_m が直列に接続され、キャパシタ C_0 および抵抗 R_a が直列に接続されている。インダクタ L_m 、キャパシタ C_m および抵抗 R_m と、キャパシタ C_0 および抵抗 R_a と、が並列に接続されている。図 3 (b) のように、共振子 S の通過特性は、図 2 (a) と同じとなる。

【 0 0 1 5 】

図 4 (a) は、共振子 S にインダクタ L_p を並列に接続した等価回路である。図 4 (b) は、インダクタ L_p を並列に接続した共振子 S の通過特性である。共振子 S に起因した減衰量の極大点より高帯域側に、インダクタ L_p のインダクタンスに起因した減衰量の極大点 (減衰極) が形成される。インダクタ L_p のインダクタンスを選択することにより、減衰極を任意の周波数に設定することができる。

10

【 0 0 1 6 】

以上の原理に基づく実施例について以下に説明する。

【 実施例 1 】

【 0 0 1 7 】

図 5 (a) は、実施例 1 に係るフィルタの回路図、図 5 (b) は、実施例 1 に係るフィルタの通過特性を示している。図 5 (a) のように、共振子 R_P が、入力端子 I_n および出力端子 $O_u t$ の間に直列共振子 $S_1 \sim S_4$ と直列に接続されている。共振子 R_P の共振周波数は直列共振子 $S_1 \sim S_4$ より小さい。共振子 R_P に並列にインダクタ L_p が接続されている。その他の構成は図 1 と同じであり説明を省略する。

20

【 0 0 1 8 】

図 5 (b) を参照に、インダクタ L_p による減衰極を通過帯域の中心周波数 f_0 の 2 倍とする。これにより、通過帯域の 2 倍波の信号を抑圧することができる。減衰極の周波数は、抑圧させたい任意の周波数とすることができる。インダクタ L_p がラダー型フィルタの通過帯域の高調波側に減衰極が形成されるようなインダクタンスを有することにより、通過帯域の高調波側の特定の周波数の減衰量を向上させることができる。さらに、インダクタ L_p が通過帯域の整数倍の周波数に減衰極が形成されるようなインダクタンスを有することにより、通過帯域を通過する信号の高調波を抑圧することができる。

30

【 0 0 1 9 】

図 6 (a) および図 6 (b) は、共振子 $S_1 \sim S_4$ 、 $P_1 \sim P_3$ および R_P の例として圧電薄膜共振子 ($F B A R$: Film Bulk Acoustic Resonator) を示す図である。図 6 (a) は図 6 (b) の A - A ' 断面図である。基板 10 上に下部電極 12、下部電極 12 上に例えば $A_1 N$ を含む圧電膜 14、圧電膜 14 上に上部電極 16 が形成されている。下部電極 12 と基板 10 との間には空隙 18 が形成されている。このように、共振子として $F B A R$ を用いることができる。

【 0 0 2 0 】

図 7 (a) および図 7 (b) は、共振子 $S_1 \sim S_4$ 、 $P_1 \sim P_3$ および R_P の例として弾性表面波 ($S A W$: Surface Acoustic Wave) 共振子を示す図である。図 7 (a) は図 7 (b) の A - A ' 断面図である。圧電基板 20 上に櫛型電極 $I D T$ 、反射器 R が形成されている。このように、共振子として $S A W$ 共振子を用いることができる。

40

【 0 0 2 1 】

図 8 は、実施例 1 に係るフィルタの通過特性を示す図である。実線は、図 5 (a) のフィルタ (実施例 1) のシミュレーション結果、破線は、共振子 R_P 、インダクタ L_p を接続していない図 1 のフィルタ (比較例) のシミュレーション結果である。実施例 1 および比較例とも $W - C D M A$ (Wide band Code Division Multiple Access) を想定し、通過帯域を約 2 GHz とした。直列共振子 $S_1 \sim S_4$ の共振周波数を 1969 MHz、並列共振子 $P_1 \sim P_3$ の共振周波数を 1889 MHz、共振子 R_P の共振周波数を 1595 MHz、インダクタ L_p のインダクタンスを 0.9 nH とした。図 8 のように、実施例 1 では

50

、約 4 GHz に減衰極が形成されている。

【 0 0 2 2 】

図 9 は、実施例 1 のインダクタ L_p のインダクタンスを 0.7 nH、0.9 nH および 1.1 nH としたときの通過特性である。図 9 のように、インダクタ L_p のインダクタンスにより、減衰極の周波数を任意に設定することができる。

【 0 0 2 3 】

次に、共振子 R_P の好ましい共振周波数について検討した。図 10 を参照に、図 5 (a) の直列共振子 $S_1 \sim S_4$ の共振周波数を f_s 、並列共振子 $P_1 \sim P_3$ の共振周波数を f_p 、共振子 R_P の共振周波数を f_r とする。直列共振子 $S_1 \sim S_4$ の共振周波数 f_s はほぼ等しく、並列共振子 $P_1 \sim P_3$ の共振周波数 f_p はほぼ等しい。図 11 (a) は、図 10 において $f_r = f_s$ の場合の通過特性のシミュレーション結果である。実線は、フィルタ全体の通過特性、破線はインダクタ L_p を接続した共振子 R_P の通過特性である。共振子 R_P の共振点に起因した減衰極 P_r がフィルタの通過帯域 $Pass$ 内に生じてしまう。

10

【 0 0 2 4 】

図 11 (b) は、図 10 において $f_s > f_r > f_p$ の場合の通過特性のシミュレーション結果である。共振子 R_P の共振点に起因した減衰極 P_r はフィルタの通過帯域 $Pass$ の低周波側に生じている。図 11 (c) は、図 10 において $f_r = f_p$ の場合の通過特性のシミュレーション結果である。減衰極 P_r はフィルタの通過帯域 $Pass$ のさらに低周波側に生じている。

【 0 0 2 5 】

図 11 (b) のように、減衰極 P_r は、通過帯域 $Pass$ の外側に形成させることが求められる。さらに、共振子 R_P による減衰量は、減衰極 P_r の高周波側が低周波側より小さい。よって、フィルタの通過帯域 $Pass$ における挿入損失を抑制するためには、減衰極 P_r は通過帯域 $Pass$ の低帯域側に形成することが好ましい。よって、共振子 R_P の共振周波数 f_r は直列共振子 $S_1 \sim S_4$ の共振周波数 f_s より小さいことが好ましい。

20

【 0 0 2 6 】

また、減衰極 P_r が通過帯域 $Pass$ より離れて形成されると、通過帯域 $Pass$ における共振子 R_P に起因した減衰量が大きくなる。よって、共振子 R_P の共振周波数 f_r は直列共振子 $S_1 \sim S_4$ より小さく並列共振子 $P_1 \sim P_3$ に近いことが好ましい。例えば、 $f_s > f_r = f_p$ が好ましい。

30

【 0 0 2 7 】

図 12 (a) および図 12 (b) は、FBAR を用いたフィルタの $f_r = f_p$ の場合のフィルタチップを示す図である。図 12 (a) は平面図であり、図 12 (b) は、図 12 (a) の A - O - A' 断面図である。直列共振子 $S_1 \sim S_4$ の構造は図 6 (a) および図 6 (b) と同じである、並列共振子 $P_1 \sim P_3$ および共振子 R_P は、上部電極 16 上に調整膜 17 が形成されている。調整膜 17 を形成することにより、並列共振子 $P_1 \sim P_3$ および共振子 R_P の共振周波数 f_p および f_r を直列共振子 $S_1 \sim S_4$ の共振周波数 f_s より小さくすることができる。このように、共振子 R_P の共振周波数 f_r は、並列共振子 $P_1 \sim P_3$ の共振周波数 f_p に一致することが好ましい。これにより、フィルタ内の共振周波数は 2 つでよく、調整膜 17 の膜厚は一種類のみでよく、フィルタの製造工程を簡素化することができる。

40

【 0 0 2 8 】

図 13 は実施例 1 に係るフィルタの別の例を示す回路図である。図 13 のように、インダクタ L_p が並列に接続された共振子 R_P が直列共振子 $S_1 \sim S_4$ より出力端子 Out 側に形成されている。

【 0 0 2 9 】

図 14 (a) ~ 図 14 (c) は、実施例 1 に係るフィルタのさらに別の例である。図 14 (a) の例では、共振子 R_P は直列共振子 S_1 と並列共振子 P_1 との間に直列に接続されている。図 14 (b) の例では、共振子 R_P は並列共振子 P_1 と直列共振子 S_2 との間に直列に接続されている。図 14 (c) の例では、共振子 R_P は直列共振子 S_2 と並列共

50

振子 P 2 との間に直列に接続されている。

【 0 0 3 0 】

図 5 (a)、図 1 3、図 1 4 (a) ~ 図 1 4 (b) のように、共振子 R P は、入力端子 I n と出力端子 O u t の間に直列に接続されていれば、接続される位置はいつでもよい。しかし、インダクタ L p を容易に接続するためには、共振子 R P は、全ての直列共振子 S 1 ~ S 4 より最も入力端子 I n または出力端子 O u t 側に接続されていることが好ましい。

【 実施例 2 】

【 0 0 3 1 】

実施例 2 は、デュプレクサの例である。図 1 5 (a) ~ 図 1 5 (c) は実施例 2 に係るデュプレクサの回路図である。図 1 5 (a) を参照に、デュプレクサは、共通端子 A n t と、共通端子 A n t に並列に接続された送信フィルタ 3 0 (第 1 フィルタ) および受信フィルタ 3 2 (第 2 フィルタ) が接続されている。送信フィルタ 3 0 と受信フィルタ 3 2 とはノード N で接続されている。送信フィルタ 3 0 はノード N と送信端子 T x との間に接続されている。受信フィルタ 3 2 はノード N と受信端子 R x との間に接続されている。

10

【 0 0 3 2 】

送信フィルタ 3 0 は、送信信号の周波数を通過させる通過帯域を有している。送信端子 T x から入力した送信信号は送信フィルタ 3 0 を通過し共通端子 A n t から出力される。一方、送信フィルタ 3 0 は、受信信号の周波数は通過させない。よって、共通端子 A n t に入力した受信信号は送信端子 T x には出力されない。受信フィルタ 3 2 は、受信信号の周波数を通過させる通過帯域を有している。共通端子 A n t から入力した受信信号は受信フィルタ 3 2 を通過し受信端子 R x から出力される。一方、受信フィルタ 3 2 は、送信信号の周波数は通過させない。よって、送信信号は受信端子 R x には出力されない。

20

【 0 0 3 3 】

図 1 5 (a) では、共通端子 A n t とノード N との間に共振子 R P が接続されている。ここで、送信フィルタ 3 0 および受信フィルタ 3 2 の少なくとも一方は図 1 のようなラダー型フィルタであり、共振子 R P の共振周波数を、送信フィルタ 3 0 および受信フィルタ 3 2 の少なくとも一方の直列共振子 S 1 ~ S 4 の共振周波数より小さくする。これにより、実施例 1 のように、送信フィルタ 3 0 および受信フィルタ 3 2 の少なくとも一方の通過帯域の高周波側にインダクタ L p に起因した減衰極を設けることができる。よって、送信信号または受信信号の例えば 2 倍波、3 倍波を抑圧させることができる。

30

【 0 0 3 4 】

共通端子 A n t とノード N との間に共振子 R P が接続されていることにより、インダクタ L p に起因した減衰極を送信信号および受信信号の両方の 2 倍波、3 倍波の抑圧に用いることができる。

【 0 0 3 5 】

2 倍波、3 倍波が問題となるのは送信信号である場合が多いため、送信フィルタ 3 0 がラダー型フィルタであり、共振子 R P の共振周波数は、送信フィルタ 3 0 の直列共振子 S 1 ~ S 4 の共振周波数より小さいことが好ましい。

【 0 0 3 6 】

図 1 5 (b) のように、共振子 R P は整合回路 3 4 (例えば移相器) とノード N との間に接続されてもよい。また、図 1 5 (c) のように、共振子 R P は整合回路 3 4 と共通端子 A n t の間に接続されてもよい。

40

【 0 0 3 7 】

実施例 2 では、共通端子 A n t とノード N との間に共振子 R P が接続される例を説明したが、共振子 R P は送信フィルタ 3 0 および受信フィルタ 3 2 の中に設けられてもよい。つまり、デュプレクサは、実施例 1 のフィルタを含んでいればよい。

【 実施例 3 】

【 0 0 3 8 】

実施例 3 は、インダクタが並列に接続された共振子が直列または並列に接続された複数

50

の共振子に分割された例である。図16(a)および図16(b)は、実施例3の回路図である。図16(a)の例では、インダクタ L_p が接続された共振子が2個の共振子 $RP1$ に分割されている。2つの共振子 $RP1$ は直列に接続されている。図16(b)の例では、インダクタ L_p が接続された共振子が2個の共振子 $RP2$ に分割されている。2つの共振子 $RP2$ は並列に接続されている。

【0039】

実施例3によれば、インダクタ L_p が並列に接続された共振子を直列または並列に接続された複数の共振子で構成することにより、1つ当たりの電力密度を低下させ、非線形歪に起因した不要波の出力や耐電力性を向上させることができる。共振子1つ当たりの電力密度を均一とするため複数の共振子は同じ容量値を有することが好ましい。

10

【実施例4】

【0040】

実施例4は、インダクタ L_p を並列に接続した共振子が複数設けられる例である。図17(a)および図17(b)は、実施例4の回路図である。図17(a)の例では、入力端子 In と直列共振子 $S1$ との間にインダクタ $L1$ が並列に接続された共振子 RP が接続されている。また、出力端子 Out と直列共振子 $S4$ との間にインダクタ $L2$ が並列に接続された共振子 RP が接続されている。図17(b)の例では、入力端子 In と直列共振子 $S1$ との間にインダクタ $L1$ が並列に接続された共振子 RP およびインダクタ $L2$ が並列に接続された共振子 RP が接続されている。

【0041】

20

実施例4によれば、インダクタが並列に接続された共振子 RP が複数直列に接続されている。各インダクタのインダクタンスを異ならせることで、複数の減衰極を形成することができる。例えば、インダクタ $L1$ を通過帯域の2倍波の周波数に減衰極が、インダクタ $L2$ を通過帯域の3倍波の周波数に減衰極が形成されるように(つまり、異なる高調波の周波数に減衰極が形成されるように)インダクタンスを規定することができる。複数の共振子 RP は入力端子 In と出力端子 Out との間に直列に接続されていれば、任意の場所に接続することができる。

【実施例5】

【0042】

実施例5は、積層パッケージを有するデュプレクサの例である。図18(a)は積層パッケージの断面図、図18(b)はダイアタッチ層の表面をフィルタチップを透過してみた図、図18(c)はフットパッド層の表面の図(フィルタチップの位置を破線で表示)、図18(d)はフットパッド層の裏面を表面側から透視した図である。図18(a)のように、積層パッケージ40は第1層41、第2層42、ダイアタッチ層43およびフットパッド層44の4つのセラミック層を備えている。第1層41および第2層42はフィルタチップ31、33を封止するキャビティ46を形成する。第1層41上にリッジ48が固着されることにより、フィルタチップ31、33を封止する。ダイアタッチ層43の表面にはバンプ50を介しフィルタチップ31および33がフリップチップ実装される。フットパッド層44の裏面にはフットパッド56が形成されている。フィルタチップ31には、実施例2の送信フィルタ30が形成され、フィルタチップ33には、実施例2の受信

30

40

【0043】

図19は、送信フィルタチップ31を示す平面図である。フィルタチップ31上には、共通パッド $Antp$ 、インダクタ引き出しパッド Lxp 、送信パッド Txp およびグランドパッド $Gndp$ が形成されている。その他の構成は図12(a)と同じであり説明を省略する。

【0044】

図18(b)のように、ダイアタッチ層43の表面には送信フィルタチップ31および受信フィルタチップ33がフリップチップ実装されている。ダイアタッチ層43表面には、金属配線52が形成されている。ダイアタッチ層43にはダイアタッチ層43を貫通す

50

る金属が埋め込まれたビアホール54が形成されている。図18(c)のように、フットパット層44の表面には金属配線52が形成されている。フットパット層44にはフットパット層44を貫通する金属が埋め込まれたビアホール54が形成されている。図18(d)のように、フットパット層44の裏面には、電気信号を外部に取り出すフットパット56が形成されている。Ant、Tx、RxおよびGndは、それぞれ共通端子、送信端子、受信端子およびグランド端子に対応するフットパット56である。

【0045】

図18(b)~図18(d)では、送信フィルタ側の金属配線52およびビアホール54を図示し、受信フィルタ側の金属配線およびビアホールは省略している。フィルタチップ31の送信パッドTxpは、配線Ltおよびビアホール54を介し送信端子Txのフットパットに接続される。フィルタチップ31の共通パッドAntpは、配線Laおよびビアホール54を介し共通端子Antのフットパットに接続される。フィルタチップ31のグランドパッドGndpは、配線Lgおよびビアホール54を介しグランド端子Gndのフットパットに接続される。共振子RPの両側の共通パッドAntpとインダクタ引き出しパッドLxpとの間には金属配線52で形成されたインダクタLpが並列に接続される。

10

【0046】

実施例5によれば、インダクタLpがフィルタチップ31および33が実装されたパッケージ内に形成された導体線路により形成されている。これにより、デュプレクサまたはフィルタを小型化することができる。なお、実施例5はインダクタLpがセラミック層上の導体線路により形成される例を説明したが、インダクタLpはセラミック基板またはプリント基板等の絶縁体層上の導体線路により形成されていれればよい。

20

【実施例6】

【0047】

実施例6は、インダクタをチップインダクタで形成する例である。図20(a)は実施例6のダイアタッチ層の表面、図20(b)はフットパット層の表面、図20(c)はフットパット層の裏面を表面から透視した図である。図20(a)および図20(b)のように、図18(c)の金属配線52の代わりにチップインダクタ60でインダクタLpを形成している。その他の構成は実施例5と同じであり説明を省略する。

30

【0048】

実施例6によれば、インダクタLpをチップインダクタ60で形成するため、インダクタLpのQ値が高くなり、抑圧特性を向上させることができる。なお、チップインダクタ60はフットパット層44の表面等のパッケージ40内に設けられてもよい。

【実施例7】

【0049】

実施例7は、インダクタを集中定数のコイルで形成する例である。図21は実施例7のダイアタッチ層の表面図である。図21のように、図20(a)のチップインダクタの代わりに集中定数コイル62でインダクタLpを形成している。その他の構成は実施例6と同じであり説明を省略する。

【0050】

実施例7によれば、インダクタLpを集中定数コイル62で形成するため、インダクタLpのQ値が高くなり、抑圧特性を向上させることができる。なお、集中定数コイル62はフットパット層44の表面等のパッケージ40内に設けられてもよい。

40

【実施例8】

【0051】

実施例8は、実施例1~7のフィルタまたはデュプレクサを用いた電子装置として携帯電話端末の例である。図22は、実施例8に係る携帯電話端末90の主にRF(Radio Frequency)部のブロック図である。携帯電話端末90は、GSM(Global System for Mobile Communication)通信方式およびW-CDMA(Wideband Code Division Multiple Access)通信方式に対応している。GSM方式については、850MHz帯(GSM85

50

0)、900MHz帯(GSM900)、1800MHz帯(GSM1800)、1900MHz帯(GSM1900)に対応している。アンテナ71は、GSM方式およびW-CDMA方式いずれの送受信信号をも送受信させることができる。アンテナスイッチ72は、W-CDMA方式の信号を送受信する場合、W-CDMA部92を選択し、W-CDMA部92とアンテナ71とを接続する。GSM方式の信号を送受信する場合、GSM部94を選択し、GSM部94とアンテナ71とを接続する。

【0052】

W-CDMA部92は、デュプレクサ73、ローノイズアンプ74、パワーアンプ75および信号処理部76を備えている。信号処理部76はW-CDMA送信信号を生成する。パワーアンプ75は送信信号を増幅する。デュプレクサ73の受信フィルタ73aは送信信号を通過させアンテナスイッチ72に出力する。受信フィルタ73aは、アンテナスイッチ72が出力するW-CDMA受信信号を通過させローノイズアンプ74に接続する。ローノイズアンプ74は受信信号を増幅する。信号処理部76は受信信号をダウンコーバートし、以後の処理部に出力する。

10

【0053】

GSM部94は、フィルタ77~80、パワーアンプ81および82、および信号処理部83を備えている。信号処理部83はGSM送信信号を生成する。GSM850、GSM900の信号の場合、パワーアンプ81が送信信号を増幅する。GSM1800、GSM1900の信号の場合、パワーアンプ82が送信信号を増幅する。アンテナスイッチ72は、GSM信号の種類に応じパワーアンプ81または82を選択する。アンテナスイッチ72は、アンテナ71から受信したGSM信号の種類に応じフィルタ77~80を選択する。フィルタ77~80は、受信信号をフィルタリングし信号処理部83に出力する。信号処理部83は受信信号をダウンコーバートし、以後の処理部に出力する。

20

【0054】

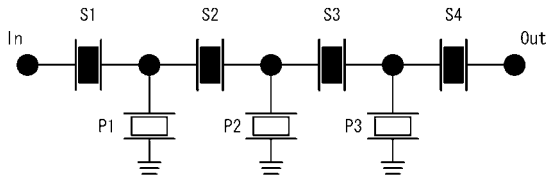
実施例8においては、フィルタ73a、73b、77~80の少なくとも1つのフィルタを実施例1、3または4のフィルタとすることができる。または、デュプレクサ73を実施例2、5~7のデュプレクサとすることができる。これにより、フィルタ特性の向上した電子装置を提供することができる。送信信号には、高調波成分が多く含まれていることから、フィルタ73bを実施例1、3または4のフィルタとすることが好ましい。

【0055】

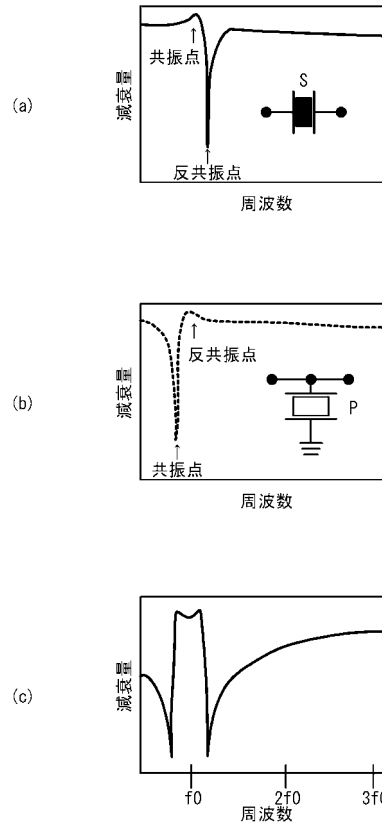
以上、本発明の実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

30

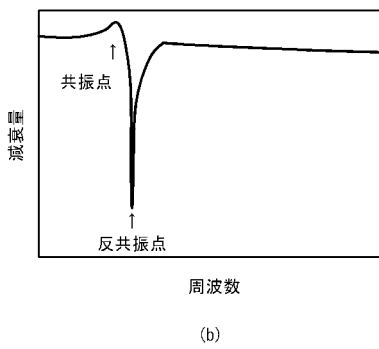
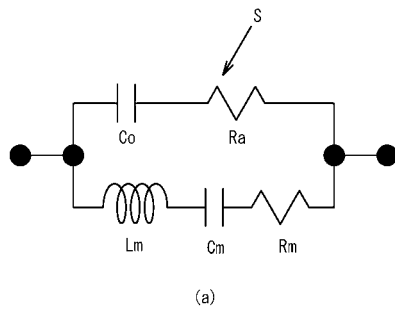
【 図 1 】



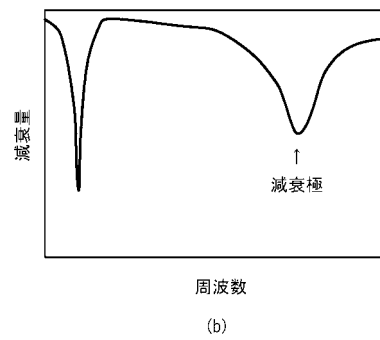
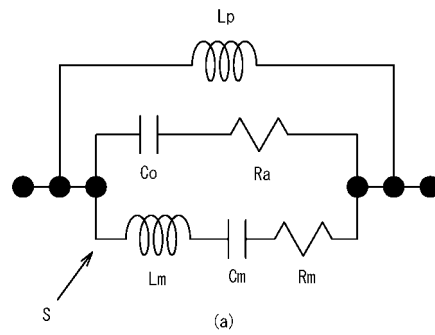
【 図 2 】



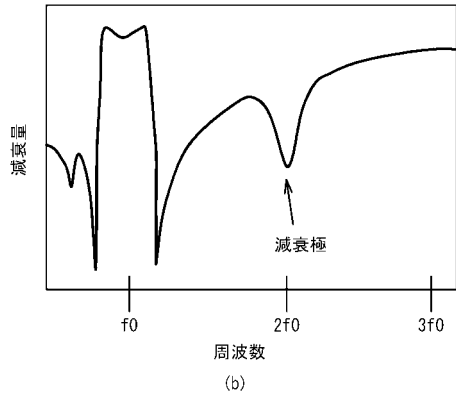
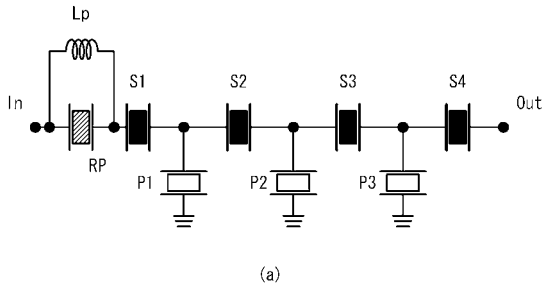
【 図 3 】



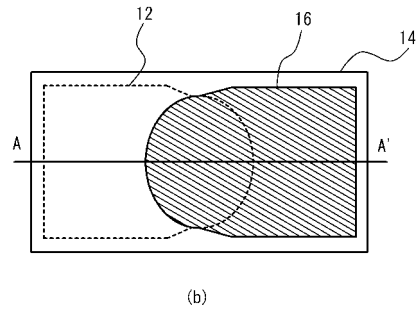
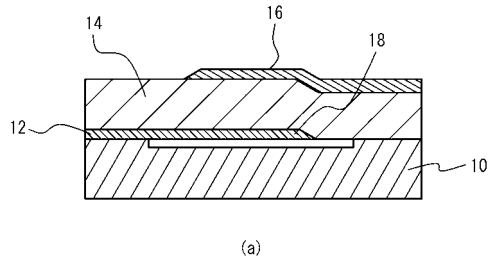
【 図 4 】



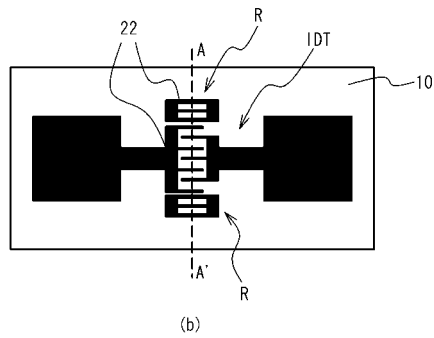
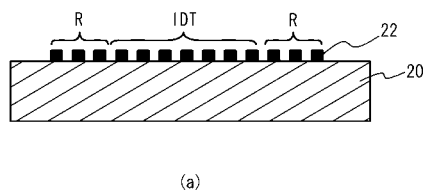
【 図 5 】



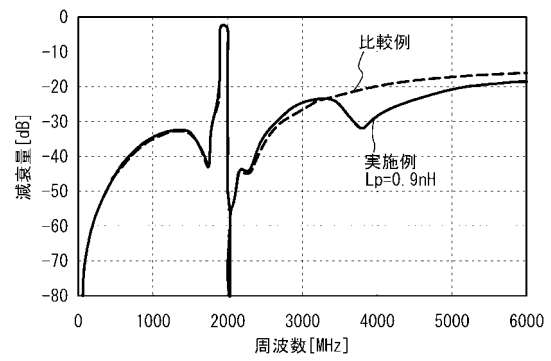
【 图 6 】



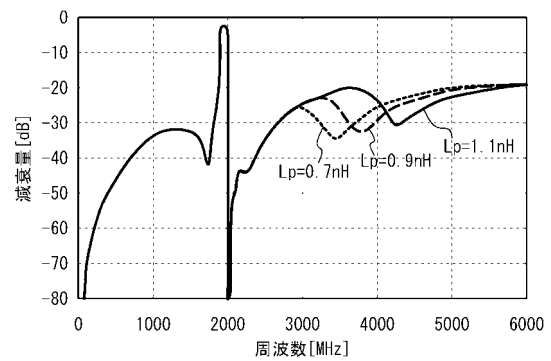
【 图 7 】



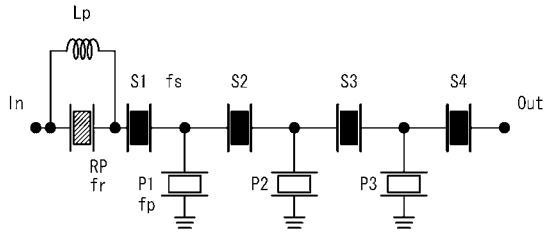
【 图 8 】



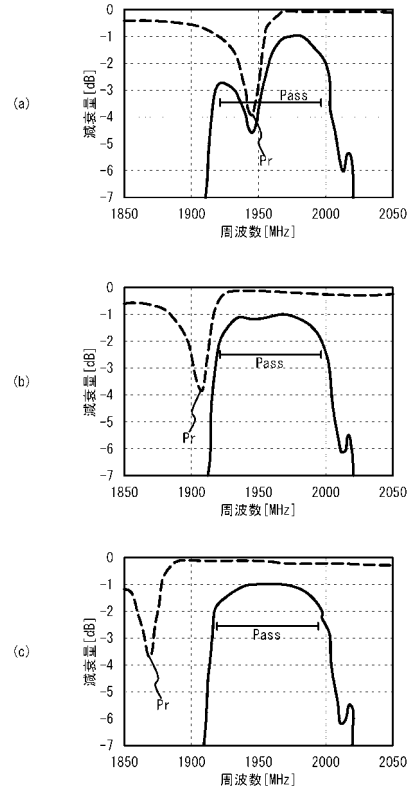
【 图 9 】



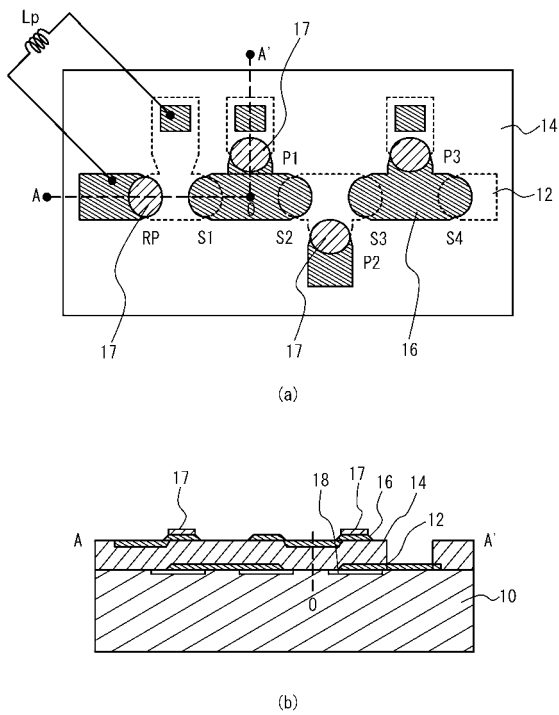
【図10】



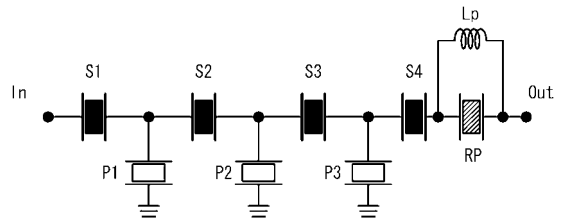
【図11】



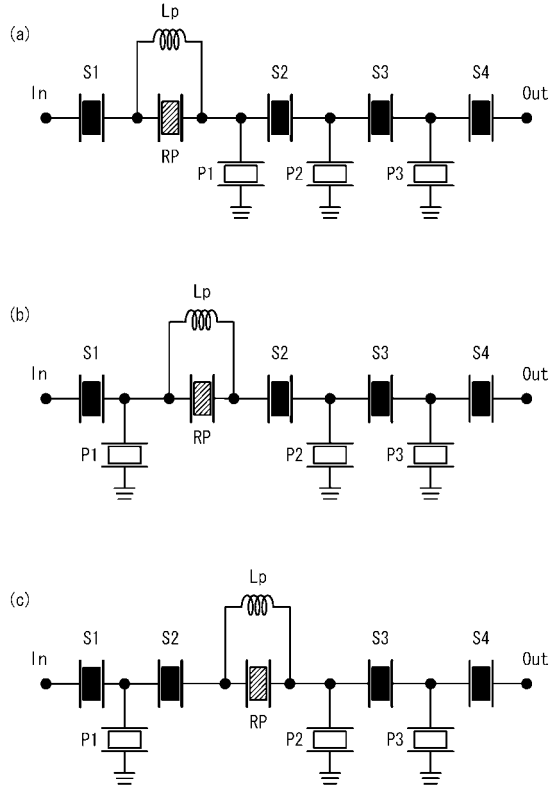
【図12】



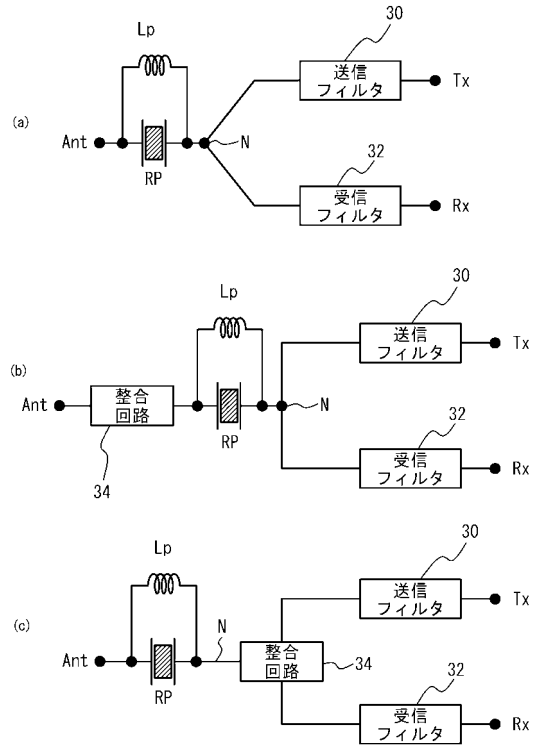
【図13】



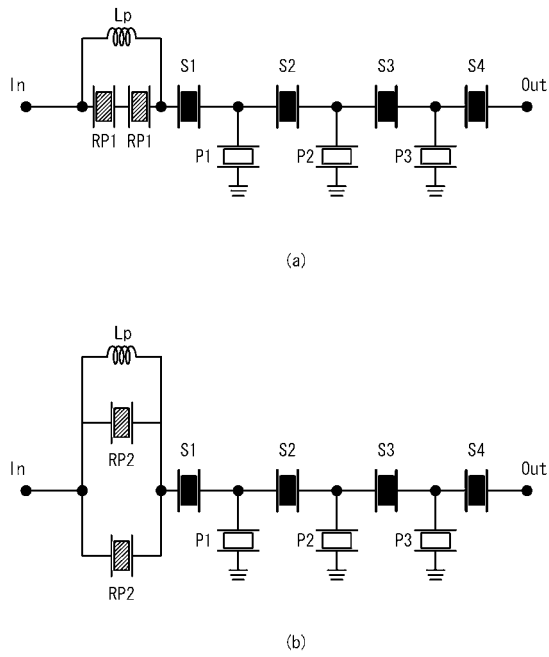
【図14】



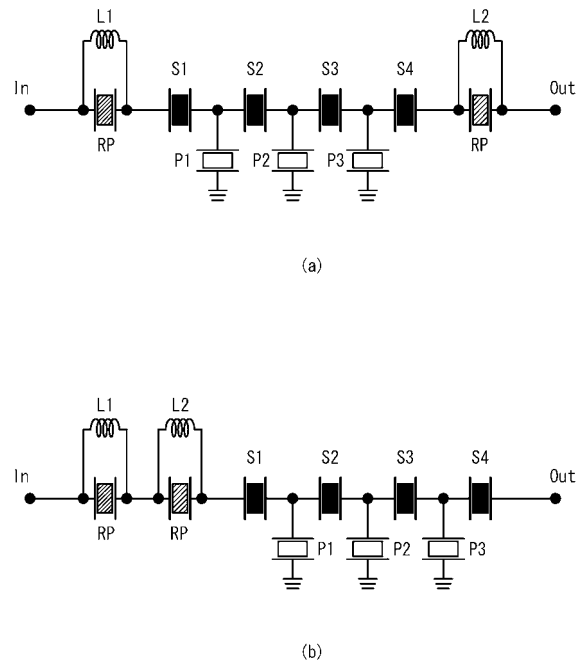
【図15】



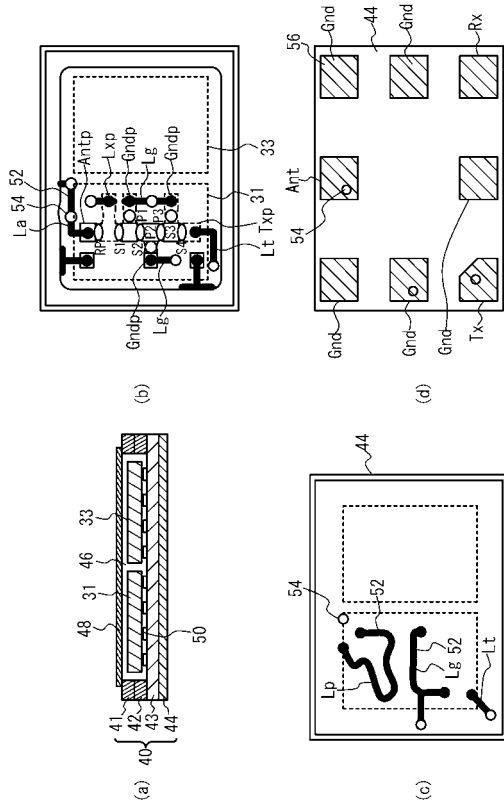
【図16】



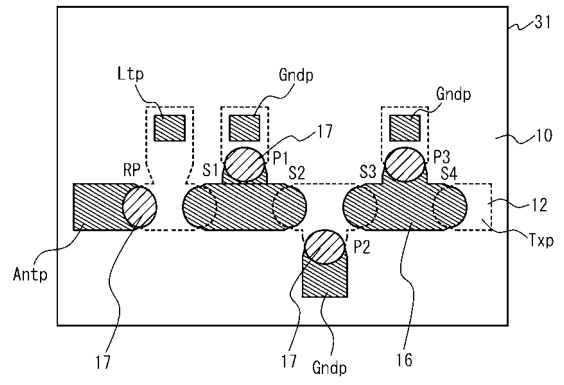
【図17】



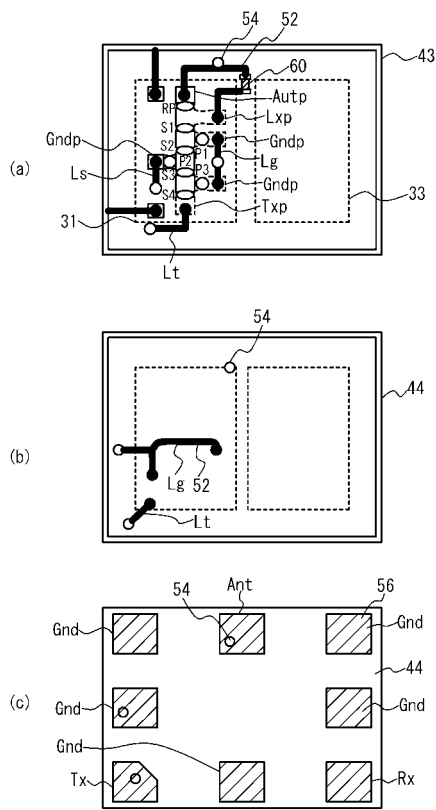
【 図 18 】



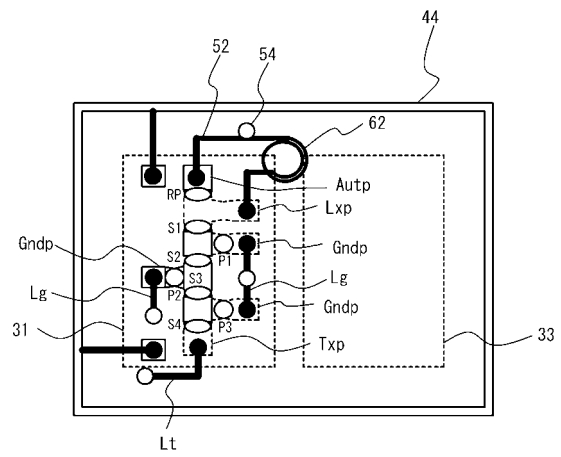
【 図 19 】



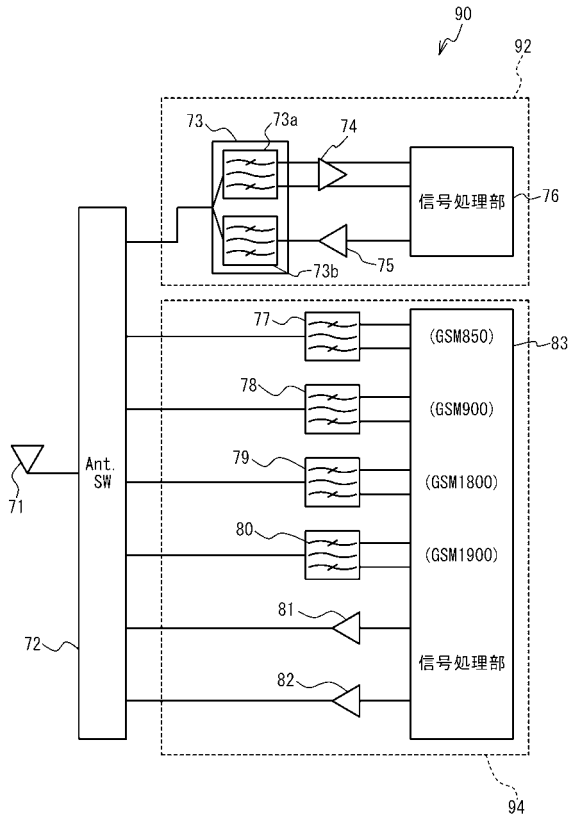
【 図 20 】



【 図 21 】



【図 22】



フロントページの続き

審査官 徳田 賢二

- (56)参考文献 特開2004-242281(JP,A)
特開平09-167937(JP,A)
国際公開第2004/102798(WO,A1)
特開2002-344349(JP,A)
特開2007-336479(JP,A)
特開平11-068512(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03H 9/54
H03H 9/17
H03H 9/64
H03H 9/70
H03H 9/72