

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7687514号  
(P7687514)

(45)発行日 令和7年6月3日(2025.6.3)

(24)登録日 令和7年5月26日(2025.5.26)

(51)国際特許分類

F I

H 1 0 D	12/00 (2025.01)	H 1 0 D	12/00	1 0 1 P
H 0 1 L	21/265 (2006.01)	H 0 1 L	21/265	6 0 2 C
H 0 1 L	21/322 (2006.01)	H 0 1 L	21/322	K
H 1 0 D	8/50 (2025.01)	H 1 0 D	8/50	C
H 1 0 D	12/01 (2025.01)	H 1 0 D	8/50	J

請求項の数 39 (全43頁) 最終頁に続く

(21)出願番号 特願2024-500927(P2024-500927)  
 (86)(22)出願日 令和4年6月16日(2022.6.16)  
 (86)国際出願番号 PCT/JP2022/024121  
 (87)国際公開番号 WO2023/157330  
 (87)国際公開日 令和5年8月24日(2023.8.24)  
 審査請求日 令和6年1月26日(2024.1.26)  
 (31)優先権主張番号 特願2022-22803(P2022-22803)  
 (32)優先日 令和4年2月17日(2022.2.17)  
 (33)優先権主張国・地域又は機関  
 日本国(JP)

(73)特許権者 000005234  
 富士電機株式会社  
 神奈川県川崎市川崎区田辺新田1番1号  
 (74)代理人 110000877  
 弁理士法人R Y U K A国際特許事務所  
 (72)発明者 阿形 泰典  
 神奈川県川崎市川崎区田辺新田1番1号  
 富士電機株式会社内  
 (72)発明者 吉村 尚  
 神奈川県川崎市川崎区田辺新田1番1号  
 富士電機株式会社内  
 審査官 恩田 和彦

最終頁に続く

(54)【発明の名称】 半導体装置およびその製造方法

(57)【特許請求の範囲】

【請求項1】

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域とを備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域と同一の前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域とを有する半導体装置。

【請求項2】

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と

10

20

を備え、  
 前記裏面側領域の原子密度分布は、  
 前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、  
 前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、  
 前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、  
 前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

10

を有し、  
 前記原子密度分布のピークの前記半導体基板の裏面からの深さは  $0.8 \mu\text{m}$  以下である半導体装置。

【請求項 3】

前記緩勾配領域における平均原子密度は、前記原子密度分布のピークのピーク原子密度の 20% 以上、95% 以下である

請求項 1 に記載の半導体装置。

【請求項 4】

前記半導体基板のおもて面に設けられたエッジ終端構造部を備える

請求項 1 に記載の半導体装置。

20

【請求項 5】

おもて面および裏面を有する半導体基板に設けられた第 1 導電型のドリフト領域と、  
 前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第 1 導電型または第 2 導電型の裏面側領域と  
 を備え、

前記裏面側領域の原子密度分布は、  
 前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、  
 前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、  
 前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、  
 前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と  
 を有し、

30

前記緩勾配領域の上端は、前記裏面と、前記半導体基板の深さ方向における前記ピーク領域のピークの深さ位置との中間の位置である半導体装置。

【請求項 6】

おもて面および裏面を有する半導体基板に設けられた第 1 導電型のドリフト領域と、  
 前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第 1 導電型または第 2 導電型の裏面側領域と  
 を備え、

40

前記裏面側領域の原子密度分布は、  
 前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、  
 前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、  
 前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

50

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と  
を有し、

前記緩勾配領域の下端は、前記半導体基板の裏面である半導体装置。

【請求項 7】

おもて面および裏面を有する半導体基板に設けられた第 1 導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第 1 導電型または第 2 導電型の裏面側領域と  
を備え、

10

前記裏面側領域の原子密度分布は、  
前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向  
けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密  
度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピ  
ークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向にお  
いて、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と  
を有し、

20

前記ピーク領域の下端は、前記ピークよりも前記半導体基板の裏面側において、前記ピークにおける前記ドーパントの原子密度の、95%の密度となる位置であり、

前記ピーク領域の上端は、前記ピークよりも前記半導体基板のおもて面側において、前記ピークにおける前記ドーパントの原子密度の、95%の密度となる位置である半導体装置。

【請求項 8】

おもて面および裏面を有する半導体基板に設けられた第 1 導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第 1 導電型または第 2 導電型の裏面側領域と  
を備え、

30

前記裏面側領域の原子密度分布は、  
前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向  
けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密  
度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピ  
ークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向にお  
いて、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と  
を有し、

40

前記減少領域の上端は、前記ピークよりも前記半導体基板のおもて面側において、前記ピークにおける前記ドーパントの原子密度の、10%の密度となる位置である半導体装置。

【請求項 9】

前記緩勾配領域の上端は、前記急勾配領域の下端と接しており、  
前記急勾配領域の上端は、前記ピーク領域の下端と接しており、  
前記ピーク領域の上端は、前記減少領域の下端と接している  
請求項 1 に記載の半導体装置。

【請求項 10】

トランジスタ部を備え、

50

前記裏面側領域は、第2導電型のコレクタ領域を含む  
請求項1に記載の半導体装置。

【請求項11】

前記コレクタ領域の前記ドーパントは、ボロンである  
請求項10に記載の半導体装置。

【請求項12】

トランジスタ部を備える半導体装置であって、  
おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、  
を備え、

10

前記裏面側領域の原子密度分布は、  
前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向  
けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密  
度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピ  
ークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向にお  
いて、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

20

を有し、

前記裏面側領域は、第2導電型のコレクタ領域を含み、

前記コレクタ領域において、前記緩勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{21}$  [atoms/cm<sup>4</sup>]  
以上、 $5.0 \times 10^{23}$  [atoms/cm<sup>4</sup>]以下である

請求項10に記載の半導体装置。

【請求項13】

トランジスタ部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、  
を備え、

30

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向  
けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密  
度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピ  
ークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向にお  
いて、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

40

を有し、

前記裏面側領域は、第2導電型のコレクタ領域を含み、

前記コレクタ領域において、前記急勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{22}$  [atoms/cm<sup>4</sup>]  
以上、 $1.0 \times 10^{24}$  [atoms/cm<sup>4</sup>]以下である

半導体装置。

【請求項14】

トランジスタ部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、

50

を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記裏面側領域は、第2導電型のコレクタ領域を含み、

前記コレクタ領域において、前記減少領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{23} [\text{atoms}/\text{cm}^4]$ 以上、 $1.0 \times 10^{25} [\text{atoms}/\text{cm}^4]$ 以下である半導体装置。

【請求項15】

前記コレクタ領域において、前記ピーク領域のピークにおける前記ドーパントの原子密度は、 $1.0 \times 10^{16} [\text{cm}^{-3}]$ 以上、 $1.0 \times 10^{20} [\text{cm}^{-3}]$ 以下である

請求項10に記載の半導体装置。

【請求項16】

前記コレクタ領域において、前記緩勾配領域の下端における前記ドーパントの原子密度は、前記ピーク領域のピークにおける前記ドーパントの原子密度の10%以上、80%以下である

請求項10に記載の半導体装置。

【請求項17】

トランジスタ部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、

を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記裏面側領域は、第2導電型のコレクタ領域を含み、

前記コレクタ領域において、前記急勾配領域の前記ドーパントの原子密度勾配に対する前記緩勾配領域の前記ドーパントの原子密度勾配の比率は、0.01以上、0.8以下である

半導体装置。

【請求項18】

トランジスタ部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、

10

20

30

40

50

を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

10

を有し、

前記裏面側領域は、第2導電型のコレクタ領域を含み、

前記コレクタ領域において、前記減少領域の前記ドーパントの原子密度勾配に対する前記急勾配領域の前記ドーパントの原子密度勾配の比率は、0.001以上、0.5以下である

半導体装置。

【請求項19】

ダイオード部を備え、

前記裏面側領域は、第1導電型のカソード領域を含む

請求項1から18のいずれか一項に記載の半導体装置。

20

【請求項20】

前記カソード領域の前記ドーパントは、リンである

請求項19に記載の半導体装置。

【請求項21】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、

前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、

を備え、

前記裏面側領域の原子密度分布は、

30

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

40

前記カソード領域において、前記緩勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{22} [\text{atoms}/\text{cm}^4]$ 以上、 $2.0 \times 10^{24} [\text{atoms}/\text{cm}^4]$ 以下である半導体装置。

【請求項22】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、

前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、

を備え、

前記裏面側領域の原子密度分布は、

50

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域とを有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

前記カソード領域において、前記急勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{23} [\text{atoms}/\text{cm}^4]$ 以上、 $1.0 \times 10^{25} [\text{atoms}/\text{cm}^4]$ 以下である半導体装置。

【請求項23】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、

前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域とを有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

前記カソード領域において、前記減少領域の前記ドーパントの原子密度勾配は、 $2.0 \times 10^{24} [\text{atoms}/\text{cm}^4]$ 以上、 $2.0 \times 10^{26} [\text{atoms}/\text{cm}^4]$ 以下である半導体装置。

【請求項24】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、

前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

10

20

30

40

50

前記カソード領域において、前記ピーク領域のピークにおける前記ドーパントの原子密度は、 $1.0 \times 10^{19} [\text{cm}^{-3}]$ 以上、 $1.0 \times 10^{21} [\text{cm}^{-3}]$ 以下である  
半導体装置。

【請求項 25】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、  
を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と  
を有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

前記カソード領域において、前記緩勾配領域の下端における前記ドーパントの原子密度は、前記ピーク領域のピークにおける前記ドーパントの原子密度の30%以上、90%以下である  
半導体装置。

【請求項 26】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、  
を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と  
を有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

前記カソード領域において、前記急勾配領域の前記ドーパントの原子密度勾配に対する前記緩勾配領域の前記ドーパントの原子密度勾配の比率は、0.01以上、0.5以下である  
半導体装置。

【請求項 27】

ダイオード部を備える半導体装置であって、

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、  
前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、  
前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と、

10

20

30

40

50

を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記裏面側領域は、第1導電型のカソード領域を含み、

前記カソード領域において、前記減少領域の前記ドーパントの原子密度勾配に対する前記急勾配領域の前記ドーパントの原子密度勾配の比率は、0.001以上、0.3以下である

半導体装置。

【請求項28】

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と

を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記ピーク領域のピークにおける前記ドーパントのドーピング濃度は、前記ピーク領域のピークにおける前記ドーパントの原子密度の10%以上、100%以下である

半導体装置。

【請求項29】

おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域と

を備え、

前記裏面側領域の原子密度分布は、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を有し、

前記裏面側領域のドーピング濃度分布は、前記ピーク領域においてドーピング濃度分布

10

20

30

40

50

にピークを有するドーピングピーク領域を備える半導体装置。

【請求項 30】

第 2 導電型のコレクタ領域を有するトランジスタ部と、  
第 1 導電型のカソード領域を有するダイオード部と、  
を備え、

前記緩勾配領域、前記急勾配領域、前記ピーク領域および前記減少領域は、前記コレクタ領域および前記カソード領域のそれぞれに設けられる

請求項 1 から 9 のいずれか一項に記載の半導体装置。

【請求項 31】

おもて面および裏面を備える半導体基板の前記裏面にドーパントをイオン注入する段階と、

前記半導体基板の前記裏面にレーザを照射する段階と、  
を備え、

前記レーザを照射する段階において、前記レーザの照射により溶融する前記半導体基板の溶融深さは、前記ドーパントをイオン注入する段階後における前記ドーパントの原子密度分布のピークの深さ位置を含み、

前記レーザを照射する段階は、前記レーザの照射による前記半導体基板の照射領域の溶融により、前記ドーパントの原子密度分布のピークの深さ位置を、前記イオン注入する段階における前記ドーパントの原子密度分布のピーク位置よりも、前記半導体基板のおもて面側に再分布させて、

前記半導体基板の深さ方向において、前記半導体基板のおもて面側に向けてドーパントの原子密度が前記裏面から増加する緩勾配領域と、

前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、

前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、

前記ピーク領域とドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域と

を形成する再分布段階を含み、

前記再分布段階は、前記照射領域の溶融により前記ドーパントを前記おもて面側に沈殿させる段階を含むことにより、前記緩勾配領域、前記急勾配領域、前記ピーク領域、前記減少領域を形成する

半導体装置の製造方法。

【請求項 32】

前記レーザを照射する段階は、第 2 導電型のコレクタ領域を形成するために前記半導体基板の前記裏面にレーザを照射する段階と同時に、第 1 導電型のカソード領域を形成するために前記半導体基板の前記裏面にレーザを照射する段階を含む

請求項 31 に記載の半導体装置の製造方法。

【請求項 33】

半導体基板において、第 1 導電型のドリフト領域を形成する段階と、

前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に前記ドリフト領域よりも原子密度が高い第 1 導電型または第 2 導電型の裏面側領域を形成する段階と、

を備え、

前記裏面側領域を形成する段階は、

前記半導体基板の裏面にドーパントをイオン注入する段階と、

前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けて、前記ドーパントの原子密度が増加する緩勾配領域を形成する段階と、

前記緩勾配領域よりも前記おもて面側に、前記緩勾配領域よりも大きな原子密度勾配で

10

20

30

40

50

前記ドーパントの原子密度が増加する急勾配領域を形成する段階と、

前記急勾配領域よりも前記おもて面側に、前記緩勾配領域と同一の前記ドーパントの原子密度分布にピークを有するピーク領域を形成する段階と、

前記ピーク領域と前記ドリフト領域との間に、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域を形成する段階とを有する半導体装置の製造方法。

【請求項 3 4】

前記裏面側領域を形成する段階は、前記半導体基板の裏面側から前記半導体基板をレーザアニールする段階を含む

請求項 3 3 に記載の半導体装置の製造方法。

10

【請求項 3 5】

前記レーザアニールする段階は、レーザの照射により溶融する前記半導体基板の溶融深さが、イオン注入後の前記ドーパントの原子密度分布のピーク位置か、前記ピーク位置よりも深い

請求項 3 4 に記載の半導体装置の製造方法。

【請求項 3 6】

前記レーザアニールする段階は、前記レーザアニールによる前記半導体基板の照射領域の溶融により、イオン注入後の前記ドーパントの原子密度分布のピーク位置よりも、前記半導体基板のおもて面側の位置に前記ドーパントの原子密度分布のピークを再分布させる段階を含む

請求項 3 5 に記載の半導体装置の製造方法。

20

【請求項 3 7】

前記原子密度分布のピークを再分布させる段階は、前記照射領域の溶融により前記ドーパントを前記おもて面側に沈殿させる段階を含む

請求項 3 6 に記載の半導体装置の製造方法。

【請求項 3 8】

前記裏面側領域を形成する段階は、前記緩勾配領域、前記急勾配領域、前記ピーク領域および前記減少領域を、トランジスタ部に設けられる第 2 導電型のコレクタ領域およびダイオード部に設けられる第 1 導電型のカソード領域のそれぞれに設ける段階を有する

請求項 3 7 に記載の半導体装置の製造方法。

30

【請求項 3 9】

前記裏面側領域を形成する段階は、前記裏面側領域を形成するための熱アニールを含まない

請求項 3 3 から 3 8 のいずれか一項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置およびその製造方法に関する。

【背景技術】

【0002】

特許文献 1 には、「n 型不純物濃度は、半導体基板 1 2 の下面 1 2 b から深い側に向かうにしたがって緩やかに上昇し、極大値 N 1 となる」ことが記載されている。非特許文献 1 には、裏面に BOX プロファイルを形成することが記載されている。

[ 先行技術文献 ]

[ 特許文献 ]

特許文献 1 特開 2 0 1 5 - 1 5 3 7 8 8 号公報

特許文献 2 特開 2 0 1 6 - 0 0 4 9 5 6 号公報

[ 非特許文献 ]

非特許文献 1 清野 他著、「パワー半導体 IGBT の深い活性化のためのトップフラットビーム・ハイブリッドレーザアニール装置の開発」、日本製鋼所技報 No.69, p.76-8

40

50

1 (2018.11)

【0003】

半導体装置の電気特性を改善することが好ましい。

【一般的開示】

【0004】

本発明の第1の態様においては、おもて面および裏面を有する半導体基板に設けられた第1導電型のドリフト領域と、前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に設けられ、前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域とを備える半導体装置を提供する。前記裏面側領域の原子密度分布は、前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けてドーパントの原子密度が増加する緩勾配領域と、前記緩勾配領域よりも前記おもて面側に設けられ、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域と、前記急勾配領域よりも前記おもて面側に設けられ、前記ドーパントの原子密度分布にピークを有するピーク領域と、前記ピーク領域と前記ドリフト領域との間に設けられ、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域とを有してよい。

10

【0005】

前記半導体装置において、前記原子密度分布のピークの前記半導体基板の裏面からの深さは0.8 μm以下であってよい。

【0006】

上記いずれかの前記半導体装置において、前記緩勾配領域における平均原子密度は、前記原子密度分布のピークのピーク原子密度の20%以上、95%以下であってよい。

20

【0007】

上記いずれかの前記半導体装置は、前記半導体基板のおもて面に設けられたエッジ終端構造部を備えてよい。

【0008】

上記いずれかの前記半導体装置において、前記緩勾配領域の上端は、前記裏面と、前記半導体基板の深さ方向における前記ピーク領域のピークの深さ位置との中間の位置であってよい。

【0009】

上記いずれかの前記半導体装置において、前記緩勾配領域の下端は、前記半導体基板の裏面であってよい。

30

【0010】

上記いずれかの前記半導体装置において、前記ピーク領域の下端は、前記ピークよりも前記半導体基板の裏面側において、前記ピークにおける前記ドーパントの原子密度の、95%の密度となる位置であってよい。前記ピーク領域の上端は、前記ピークよりも前記半導体基板のおもて面側において、前記ピークにおける前記ドーパントの原子密度の、95%の密度となる位置であってよい。

【0011】

上記いずれかの前記半導体装置において、前記減少領域の上端は、前記ピークよりも前記半導体基板のおもて面側において、前記ピークにおける前記ドーパントの原子密度の、10%の密度となる位置であってよい。

40

【0012】

上記いずれかの前記半導体装置において、前記緩勾配領域の上端は、前記急勾配領域の下端と接してよい。前記急勾配領域の上端は、前記ピーク領域の下端と接してよい。前記ピーク領域の上端は、前記減少領域の下端と接してよい。

【0013】

上記いずれかの前記半導体装置は、トランジスタ部を備えてよい。前記裏面側領域は、第2導電型のコレクタ領域を含んでよい。

【0014】

50

上記いずれかの前記半導体装置において、前記コレクタ領域の前記ドーパントは、ボロンであってよい。

【0015】

上記いずれかの前記半導体装置の前記コレクタ領域において、前記緩勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{21}$  [atoms/cm<sup>4</sup>]以上、 $5.0 \times 10^{23}$  [atoms/cm<sup>4</sup>]以下であってよい。

【0016】

上記いずれかの前記半導体装置の前記コレクタ領域において、前記急勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{22}$  [atoms/cm<sup>4</sup>]以上、 $1.0 \times 10^{24}$  [atoms/cm<sup>4</sup>]以下であってよい。

10

【0017】

上記いずれかの前記半導体装置の前記コレクタ領域において、前記減少領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{23}$  [atoms/cm<sup>4</sup>]以上、 $1.0 \times 10^{25}$  [atoms/cm<sup>4</sup>]以下であってよい。

【0018】

上記いずれかの前記半導体装置の前記コレクタ領域において、前記ピーク領域のピークにおける前記ドーパントの原子密度は、 $1.0 \times 10^{16}$  [cm<sup>-3</sup>]以上、 $1.0 \times 10^{20}$  [cm<sup>-3</sup>]以下であってよい。

【0019】

上記いずれかの前記半導体装置の前記コレクタ領域において、前記緩勾配領域の下端における前記ドーパントの原子密度は、前記ピーク領域のピークにおける前記ドーパントの原子密度の10%以上、80%以下であってよい。

20

【0020】

前記コレクタ領域において、前記急勾配領域の前記ドーパントの原子密度勾配に対する前記緩勾配領域の前記ドーパントの原子密度勾配の比率は、0.01以上、0.8以下であってよい。

【0021】

上記いずれかの前記半導体装置の前記コレクタ領域において、前記減少領域の前記ドーパントの原子密度勾配に対する前記急勾配領域の前記ドーパントの原子密度勾配の比率は、0.001以上、0.5以下であってよい。

30

【0022】

上記いずれかの前記半導体装置は、ダイオード部を備えてよい。前記裏面側領域は、第1導電型のカソード領域を含んでよい。

【0023】

上記いずれかの前記半導体装置において、前記カソード領域の前記ドーパントは、リンであってよい。

【0024】

上記いずれかの前記半導体装置の前記カソード領域において、前記緩勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{22}$  [atoms/cm<sup>4</sup>]以上、 $2.0 \times 10^{24}$  [atoms/cm<sup>4</sup>]以下であってよい。

40

【0025】

上記いずれかの前記半導体装置の前記カソード領域において、前記急勾配領域の前記ドーパントの原子密度勾配は、 $1.0 \times 10^{23}$  [atoms/cm<sup>4</sup>]以上、 $1.0 \times 10^{25}$  [atoms/cm<sup>4</sup>]以下であってよい。

【0026】

上記いずれかの前記半導体装置の前記カソード領域において、前記減少領域の前記ドーパントの原子密度勾配は、 $2.0 \times 10^{24}$  [atoms/cm<sup>4</sup>]以上、 $2.0 \times 10^{26}$  [atoms/cm<sup>4</sup>]以下であってよい。

【0027】

上記いずれかの前記半導体装置の前記カソード領域において、前記ピーク領域のピーク

50

における前記ドーパントの原子密度は、 $1.0 \times 10^{19} [\text{cm}^{-3}]$ 以上、 $1.0 \times 10^{21} [\text{cm}^{-3}]$ 以下であってよい。

【0028】

上記いずれかの前記半導体装置の前記カソード領域において、前記緩勾配領域の下端における前記ドーパントの原子密度は、前記ピーク領域のピークにおける前記ドーパントの原子密度の30%以上、90%以下であってよい。

【0029】

上記いずれかの前記半導体装置の前記カソード領域において、前記急勾配領域の前記ドーパントの原子密度勾配に対する前記緩勾配領域の前記ドーパントの原子密度勾配の比率は、0.01以上、0.5以下であってよい。

10

【0030】

上記いずれかの前記半導体装置の前記カソード領域において、前記減少領域の前記ドーパントの原子密度勾配に対する前記急勾配領域の前記ドーパントの原子密度勾配の比率は、0.001以上、0.3以下であってよい。

【0031】

上記いずれかの前記半導体装置において、前記ピーク領域のピークにおける前記ドーパントのドーピング濃度は、前記ピーク領域のピークにおける前記ドーパントの原子密度の10%以上、100%以下であってよい。

【0032】

上記いずれかの前記半導体装置において、前記裏面側領域のドーピング濃度分布は、前記ピーク領域においてドーピング濃度分布にピークを有するドーピングピーク領域を備えてよい。

20

【0033】

本発明の第2の態様においては、おもて面および裏面を備える半導体基板の前記裏面にドーパントをイオン注入する段階と、前記半導体基板の前記裏面にレーザを照射する段階と、を備える半導体装置の製造方法を提供する。前記レーザを照射する段階において、前記レーザの照射により溶融する前記半導体基板の溶融深さは、前記ドーパントをイオン注入する段階後における前記ドーパントの原子密度分布のピークの深さ位置を含んでよい。

【0034】

前記レーザを照射する段階は、前記レーザの照射による前記半導体基板の照射領域の溶融により、前記ドーパントの原子密度分布のピークの深さ位置を、前記イオン注入する段階における前記ドーパントの原子密度分布のピーク位置よりも、前記半導体基板のおもて面側に再分布させる再分布段階を含んでよい。

30

【0035】

上記いずれかの前記半導体装置の製造方法において、前記再分布段階は、前記照射領域の溶融により前記ドーパントを前記おもて面側に沈殿させる段階を含んでよい。

【0036】

本発明の第3の態様においては、半導体基板において、第1導電型のドリフト領域を形成する段階と、前記半導体基板において、前記ドリフト領域よりも前記半導体基板の裏面側に前記ドリフト領域よりも原子密度が高い第1導電型または第2導電型の裏面側領域を形成する段階と、を備える半導体装置の製造方法を提供する。前記裏面側領域を形成する段階は、前記半導体基板の裏面にドーパントをイオン注入する段階と、前記半導体基板の深さ方向において、前記裏面側から前記半導体基板のおもて面側に向けて、前記ドーパントの原子密度が増加する緩勾配領域を形成する段階と、前記緩勾配領域よりも前記おもて面側に、前記緩勾配領域よりも大きな原子密度勾配で前記ドーパントの原子密度が増加する急勾配領域を形成する段階と、前記急勾配領域よりも前記おもて面側に、原子密度分布にピークを有するピーク領域を形成する段階と、前記ピーク領域と前記ドリフト領域との間に、前記半導体基板の深さ方向において、前記ドリフト領域に向けて前記ドーパントの原子密度が減少する減少領域を形成する段階とを有してよい。

40

【0037】

50

上記の前記半導体装置の製造方法において、前記裏面側領域を形成する段階は、前記半導体基板の裏面側から前記半導体基板をレーザアニールする段階を含んでよい。

【0038】

上記いずれかの前記半導体装置の製造方法において、前記レーザアニールする段階は、レーザの照射により溶融する前記半導体基板の溶融深さが、イオン注入後の前記ドーパントの原子密度分布のピーク位置が、前記ピーク位置よりも深くてよい。

【0039】

上記いずれかの前記半導体装置の製造方法において、前記レーザアニールする段階は、前記レーザアニールによる前記半導体基板の照射領域の溶融により、イオン注入後の前記ドーパントの原子密度分布のピーク位置よりも、前記半導体基板のおもて面側の位置に前記ドーパントの原子密度分布のピークを再分布させる段階を含んでよい。

10

【0040】

上記いずれかの前記半導体装置の製造方法において、前記原子密度分布のピークを再分布させる段階は、前記照射領域の溶融により前記ドーパントを前記おもて面側に沈殿させる段階を含んでよい。

【0041】

上記いずれかの前記半導体装置の製造方法において、前記裏面側領域を形成する段階は、前記裏面側領域を形成するための熱アニールを含まなくてよい。

【0042】

なお、上記の発明の概要は、本発明の特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

20

【図面の簡単な説明】

【0043】

【図1A】半導体装置100の上面図の一例を示す。

【図1B】図1Aにおけるa - a'断面の一例を示す。

【図2A】裏面側領域60の原子密度分布を示すグラフの一例である。

【図2B】緩勾配領域61の原子密度勾配を示すグラフの一例である。

【図2C】急勾配領域62の原子密度勾配を示すグラフの一例である。

【図2D】減少領域64の原子密度勾配を示すグラフの一例である。

【図3A】半導体装置100の変形例を示す上面図の一例である。

30

【図3B】図3Aにおける領域Aの拡大図である。

【図3C】半導体装置100の変形例のb - b'断面を示す。

【図4A】裏面側領域60の原子密度分布を示すグラフの一例である。

【図4B】緩勾配領域61の原子密度勾配を示すグラフの一例である。

【図4C】急勾配領域62の原子密度勾配を示すグラフの一例である。

【図4D】減少領域64の原子密度勾配を示すグラフの一例である。

【図5】半導体装置100の製造工程の一例を示すフローチャートである。

【図6】裏面側領域60のレーザアニール前後の原子密度分布を示す。

【図7】半導体基板10の裏面23側の原子密度の測定結果を示す。

【図8】半導体基板10の裏面23側のドーピング濃度の測定結果を示す。

40

【発明を実施するための形態】

【0044】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0045】

本明細書においては半導体基板の深さ方向と平行な方向における一方の側を「上」、他方の側を「下」と称する。基板、層またはその他の部材の2つの主面のうち、一方の面を上面、他方の面を下面と称する。「上」、「下」の方向は、重力方向または半導体装置の実装時における方向に限定されない。

50

## 【 0 0 4 6 】

本明細書では、X軸、Y軸およびZ軸の直交座標軸を用いて技術的事項を説明する場合がある。直交座標軸は、構成要素の相対位置を特定するに過ぎず、特定の方向を限定するものではない。例えば、Z軸は地面に対する高さ方向を限定して示すものではない。なお、+Z軸方向と-Z軸方向とは互いに逆向きの方向である。正負を記載せず、Z軸方向と記載した場合、+Z軸および-Z軸に平行な方向を意味する。

## 【 0 0 4 7 】

本明細書では、半導体基板の上面および下面に平行な直交軸をX軸およびY軸とする。また、半導体基板の上面および下面と垂直な軸をZ軸とする。本明細書では、Z軸の方向を深さ方向と称する場合がある。また、本明細書では、X軸およびY軸を含めて、半導体基板の上面および下面に平行な方向を、水平方向と称する場合がある。

10

## 【 0 0 4 8 】

本明細書において「同一」または「等しい」のように称した場合、製造ばらつき等に起因する誤差を有する場合も含んでよい。当該誤差は、例えば10%以内である。

## 【 0 0 4 9 】

本明細書においては、不純物がドーピングされたドーピング領域の導電型をP型またはN型として説明している。本明細書においては、不純物とは、特にN型のドナーまたはP型のアクセプタのいずれかを意味する場合があり、ドーパントと記載する場合がある。本明細書においては、ドーピングとは、半導体基板にドナーまたはアクセプタを導入し、N型の導電型を示す半導体またはP型の導電型を示す半導体とすることを意味する。

20

## 【 0 0 5 0 】

本明細書においては、ドーピング濃度とは、熱平衡状態におけるドナーの濃度またはアクセプタの濃度を意味する。本明細書においては、ネット・ドーピング濃度とは、ドナー濃度を正イオンの濃度とし、アクセプタ濃度を負イオンの濃度として、電荷の極性を含めて足し合わせた正味の濃度を意味する。一例として、ドナー濃度を $N_D$ 、アクセプタ濃度を $N_A$ とすると、任意の位置における正味のネット・ドーピング濃度は $N_D - N_A$ となる。本明細書では、ネット・ドーピング濃度を単にドーピング濃度と記載する場合がある。

## 【 0 0 5 1 】

ドナーは、半導体に電子を供給する機能を有している。アクセプタは、半導体から電子を受け取る機能を有している。ドナーおよびアクセプタは、不純物自体には限定されない。例えば、半導体中に存在する空孔(V)、酸素(O)および水素(H)が結合したVOH欠陥は、電子を供給するドナーとして機能する。本明細書では、VOH欠陥を水素ドナーと称する場合がある。

30

## 【 0 0 5 2 】

本明細書においてP+型またはN+型と記載した場合、P型またはN型よりもドーピング濃度が高いことを意味し、P-型またはN-型と記載した場合、P型またはN型よりもドーピング濃度が低いことを意味する。また、本明細書においてP++型またはN++型と記載した場合には、P+型またはN+型よりもドーピング濃度が高いことを意味する。

## 【 0 0 5 3 】

本明細書において化学濃度とは、電気的な活性化の状態によらずに測定される不純物の原子密度を指す。化学濃度は、例えば二次イオン質量分析法(SIMS)により計測できる。上述したネット・ドーピング濃度は、電圧-容量測定法(CV法)により測定できる。また、拡がり抵抗測定法(SR法)により計測されるキャリア濃度を、ネット・ドーピング濃度としてよい。キャリアとは、電子または正孔の電荷キャリアを意味する。CV法またはSR法により計測されるキャリア濃度は、熱平衡状態における値としてよい。また、N型の領域においては、ドナー濃度がアクセプタ濃度よりも十分大きいので、当該領域におけるキャリア濃度を、ドナー濃度としてもよい。同様に、P型の領域においては、当該領域におけるキャリア濃度を、アクセプタ濃度としてもよい。本明細書では、N型領域のドーピング濃度をドナー濃度と称する場合があり、P型領域のドーピング濃度をアクセプタ濃度と称する場合がある。

40

50

## 【 0 0 5 4 】

また、ドナー、アクセプタまたはネット・ドーピングの濃度分布がピークを有する場合、当該ピーク値を当該領域におけるドナー、アクセプタまたはネット・ドーピングの濃度としてよい。ドナー、アクセプタまたはネット・ドーピングの濃度がほぼ均一な場合等においては、当該領域におけるドナー、アクセプタまたはネット・ドーピングの濃度の平均値をドナー、アクセプタまたはネット・ドーピングの濃度としてよい。

## 【 0 0 5 5 】

S R 法により計測されるキャリア濃度が、ドナーまたはアクセプタの濃度より低くてもよい。拡がり抵抗を測定する際に電流が流れる範囲において、半導体基板のキャリア移動度が結晶状態の値よりも低い場合がある。キャリア移動度の低下は、格子欠陥等による結晶構造の乱れ（ディスオーダー）により、キャリアが散乱されることで生じる。キャリア濃度が低下する理由は、下記の通りである。S R 法では、拡がり抵抗を測定し、拡がり抵抗の測定値からキャリア濃度を換算する。このとき、キャリアの移動度は結晶状態の移動度が用いられる。一方、格子欠陥が導入されている位置では、キャリア移動度は低下しているにもかかわらず、結晶状態のキャリア移動度によりキャリア濃度が算出される。そのため、実際のキャリア濃度、すなわちドナーまたはアクセプタの濃度よりも低い値となる。

## 【 0 0 5 6 】

C V 法または S R 法により計測されるキャリア濃度から算出したドナーまたはアクセプタの濃度は、ドナーまたはアクセプタを示す元素の化学濃度よりも低くてもよい。一例として、シリコンの半導体においてドナーとなるリンまたはヒ素のドナー濃度、あるいはアクセプタとなるボロン（ホウ素）のアクセプタ濃度は、これらの化学濃度の 99% 程度である。一方、シリコンの半導体においてドナーとなる水素のドナー濃度は、水素の化学濃度の 0.1% から 10% 程度である。本明細書では、S I 単位系を採用する。本明細書において、距離や長さの単位が c m（センチメートル）で表されることがある。この場合、諸計算は m（メートル）に換算して計算してよい。10 のべき乗の数値表示について、例えば  $1 E + 16$  の表示は、 $1 \times 10^{16}$  を示し、 $1 E - 16$  の表示は、 $1 \times 10^{-16}$  を示す。

## 【 0 0 5 7 】

図 1 A は、半導体装置 100 の上面図の一例を示す。本例の半導体装置 100 は、トランジスタ部 70 を備える半導体チップである。

## 【 0 0 5 8 】

トランジスタ部 70 は、半導体基板 10 の裏面側に設けられたコレクタ領域 22 を半導体基板 10 の上面に投影した領域である。コレクタ領域 22 については後述する。トランジスタ部 70 は、I G B T 等のトランジスタを含む。本例では、トランジスタ部 70 は I G B T である。なお、トランジスタ部 70 は、M O S F E T 等の他のトランジスタであってもよい。

## 【 0 0 5 9 】

本図においては、半導体装置 100 のエッジ側であるチップ端部周辺の領域を示しており、他の領域を省略している。例えば、本例の半導体装置 100 の Y 軸方向の負側の領域には、エッジ終端構造部が設けられてよい。エッジ終端構造部は、半導体基板 10 の上面側の電界集中を緩和する。エッジ終端構造部は、例えばガードリング、フィールドプレート、リサーフおよびこれらを組み合わせた構造を有する。なお、本例では、便宜上、Y 軸方向の負側のエッジについて説明するものの、半導体装置 100 の他のエッジについても同様である。

## 【 0 0 6 0 】

半導体基板 10 は、半導体材料で形成された基板である。半導体基板 10 は、シリコン基板であってもよく、炭化シリコン基板であってもよく、窒化ガリウム等の窒化物半導体基板等であってもよい。本例の半導体基板 10 は、シリコン基板である。なお、本明細書で単に上面視と称した場合、半導体基板 10 の上面側から見ることを意味している。

## 【 0 0 6 1 】

10

20

30

40

50

本例の半導体装置 100 は、半導体基板 10 のおもて面 21 において、ゲートトレンチ部 40 と、ダミートレンチ部 30 と、エミッタ領域 12 と、ベース領域 14 と、コンタクト領域 15 と、ウェル領域 17 とを備える。おもて面 21 については後述する。また、本例の半導体装置 100 は、半導体基板 10 のおもて面 21 の上方に設けられたエミッタ電極 52 およびゲート金属層 50 を備える。

【0062】

エミッタ電極 52 は、ゲートトレンチ部 40、ダミートレンチ部 30、エミッタ領域 12、ベース領域 14、コンタクト領域 15 およびウェル領域 17 の上方に設けられている。また、ゲート金属層 50 は、ゲートトレンチ部 40 およびウェル領域 17 の上方に設けられている。

10

【0063】

エミッタ電極 52 およびゲート金属層 50 は、金属を含む材料で形成される。エミッタ電極 52 の少なくとも一部の領域は、アルミニウム (Al) 等の金属、または、アルミニウム シリコン合金 (AlSi)、アルミニウム シリコン 銅合金 (AlSiCu) 等の金属合金で形成されてよい。ゲート金属層 50 の少なくとも一部の領域は、アルミニウム (Al) 等の金属、または、アルミニウム シリコン合金 (AlSi)、アルミニウム シリコン 銅合金 (AlSiCu) 等の金属合金で形成されてよい。エミッタ電極 52 およびゲート金属層 50 は、アルミニウム等で形成された領域の下層にチタンやチタン化合物等で形成されたバリアメタルを有してよい。エミッタ電極 52 およびゲート金属層 50 は、互いに分離して設けられる。

20

【0064】

エミッタ電極 52 およびゲート金属層 50 は、層間絶縁膜 38 を挟んで、半導体基板 10 の上方に設けられる。層間絶縁膜 38 は、図 1A では省略されている。層間絶縁膜 38 には、コンタクトホール 54、コンタクトホール 55 およびコンタクトホール 56 が貫通して設けられている。

【0065】

コンタクトホール 55 は、ゲート金属層 50 とトランジスタ部 70 内のゲート導電部とを接続する。コンタクトホール 55 の内部には、タングステン等で形成されたプラグ金属層が形成されてもよい。

【0066】

コンタクトホール 56 は、エミッタ電極 52 とダミートレンチ部 30 内のダミー導電部とを接続する。コンタクトホール 56 の内部には、タングステン等で形成されたプラグ金属層が形成されてもよい。

30

【0067】

接続部 25 は、エミッタ電極 52 またはゲート金属層 50 等のおもて面側電極と接続される。一例において、接続部 25 は、ゲート金属層 50 とゲート導電部との間に設けられる。接続部 25 は、エミッタ電極 52 とダミー導電部との間にも設けられている。接続部 25 は、不純物がドーピングされたポリシリコン等の、導電性を有する材料である。本例の接続部 25 は、N型の不純物がドーピングされたポリシリコン (N+) である。接続部 25 は、酸化膜等の絶縁膜等を介して、半導体基板 10 のおもて面 21 の上方に設けられる。

40

【0068】

ゲートトレンチ部 40 は、半導体基板 10 のおもて面 21 側において、予め定められた延伸方向に延伸した複数のトレンチ部の一例である。ゲートトレンチ部 40 は、予め定められた配列方向 (本例では X 軸方向) に沿って予め定められた間隔で配列される。本例のゲートトレンチ部 40 は、半導体基板 10 のおもて面 21 に平行であって配列方向と垂直な延伸方向 (本例では Y 軸方向) に沿って延伸する 2 つの延伸部分 41 と、2 つの延伸部分 41 を接続する接続部分 43 を有してよい。

【0069】

接続部分 43 は、少なくとも一部が曲線状に形成されることが好ましい。ゲートトレンチ部 40 の 2 つの延伸部分 41 の端部を接続することで、延伸部分 41 の端部における電

50

界集中を緩和できる。ゲートトレンチ部 4 0 の接続部分 4 3 において、ゲート金属層 5 0 がゲート導電部と接続されてよい。

【 0 0 7 0 】

ダミートレンチ部 3 0 は、半導体基板 1 0 のおもて面 2 1 側において、予め定められた延伸方向に延伸した複数のトレンチ部の一例である。ダミートレンチ部 3 0 は、エミッタ電極 5 2 と電氣的に接続されたトレンチ部である。ダミートレンチ部 3 0 は、ゲートトレンチ部 4 0 と同様に、予め定められた配列方向（本例では X 軸方向）に沿って予め定められた間隔で配列される。本例のダミートレンチ部 3 0 は、半導体基板 1 0 のおもて面 2 1 において I 字形状を有するが、ゲートトレンチ部 4 0 と同様に、半導体基板 1 0 のおもて面 2 1 において U 字形状を有してよい。即ち、ダミートレンチ部 3 0 は、延伸方向に沿って延伸する 2 つの延伸部分と、2 つの延伸部分を接続する接続部分を有してよい。

10

【 0 0 7 1 】

本例のトランジスタ部 7 0 は、2 つのゲートトレンチ部 4 0 と 2 つのダミートレンチ部 3 0 を繰り返し配列させた構造を有する。即ち、本例のトランジスタ部 7 0 は、1 : 1 の比率でゲートトレンチ部 4 0 とダミートレンチ部 3 0 を有している。例えば、トランジスタ部 7 0 は、2 本の延伸部分 4 1 の間に 1 本のダミートレンチ部 3 0 を有する。

【 0 0 7 2 】

但し、ゲートトレンチ部 4 0 とダミートレンチ部 3 0 の比率は本例に限定されない。ゲートトレンチ部 4 0 の比率がダミートレンチ部 3 0 の比率よりも大きくてよく、ダミートレンチ部 3 0 の比率がゲートトレンチ部 4 0 の比率よりも大きくてよい。ゲートトレンチ部 4 0 とダミートレンチ部 3 0 の比率は、2 : 3 であってもよく、2 : 4 であってもよい。また、トランジスタ部 7 0 は、全てのトレンチ部をゲートトレンチ部 4 0 として、ダミートレンチ部 3 0 を有さなくてもよい。

20

【 0 0 7 3 】

ウェル領域 1 7 は、後述するドリフト領域 1 8 よりも半導体基板 1 0 のおもて面 2 1 側に設けられた第 2 導電型の領域である。ウェル領域 1 7 は、半導体装置 1 0 0 のエッジ側に設けられるウェル領域の一例である。ウェル領域 1 7 は、一例として P + 型である。ウェル領域 1 7 は、ゲート金属層 5 0 が設けられる側の活性領域の端部から、予め定められた範囲で形成される。ウェル領域 1 7 の拡散深さは、ゲートトレンチ部 4 0 およびダミートレンチ部 3 0 の深さよりも深くてよい。ゲートトレンチ部 4 0 およびダミートレンチ部 3 0 の、ゲート金属層 5 0 側の一部の領域は、ウェル領域 1 7 に形成される。ゲートトレンチ部 4 0 およびダミートレンチ部 3 0 の延伸方向の端の底は、ウェル領域 1 7 に覆われてよい。

30

【 0 0 7 4 】

コンタクトホール 5 4 は、トランジスタ部 7 0 において、エミッタ領域 1 2 およびコンタクト領域 1 5 の各領域の上方に形成される。コンタクトホール 5 4 は、Y 軸方向両端に設けられたウェル領域 1 7 の上方には設けられていない。このように、層間絶縁膜には、1 又は複数のコンタクトホール 5 4 が形成されている。1 又は複数のコンタクトホール 5 4 は、延伸方向に延伸して設けられてよい。

【 0 0 7 5 】

メサ部 7 1 は、半導体基板 1 0 のおもて面 2 1 と平行な面内において、トレンチ部に隣接して設けられたメサ部である。メサ部とは、隣り合う 2 つのトレンチ部に挟まれた半導体基板 1 0 の部分であって、半導体基板 1 0 のおもて面 2 1 から、各トレンチ部の最も深い底部の深さまでの部分であってよい。各トレンチ部の延伸部分を 1 つのトレンチ部としてよい。即ち、2 つの延伸部分に挟まれる領域をメサ部としてよい。

40

【 0 0 7 6 】

メサ部 7 1 は、トランジスタ部 7 0 において、ダミートレンチ部 3 0 またはゲートトレンチ部 4 0 の少なくとも 1 つに隣接して設けられる。メサ部 7 1 は、半導体基板 1 0 のおもて面 2 1 において、ウェル領域 1 7 と、エミッタ領域 1 2 と、ベース領域 1 4 と、コンタクト領域 1 5 とを有する。メサ部 7 1 では、エミッタ領域 1 2 およびコンタクト領域 1

50

5が延伸方向において交互に設けられている。

【0077】

ベース領域14は、半導体基板10のおもて面21側に設けられた第2導電型の領域である。ベース領域14は、一例としてP型である。ベース領域14は、半導体基板10のおもて面21において、メサ部71のY軸方向における両端部に設けられてよい。なお、図1Aは、当該ベース領域14のY軸方向の一方の端部のみを示している。

【0078】

エミッタ領域12は、ドリフト領域18よりもドーピング濃度の高い第1導電型の領域である。本例のエミッタ領域12は、一例としてN+型である。エミッタ領域12のドーパントの一例はヒ素(As)である。エミッタ領域12は、メサ部71のおもて面21において、ゲートトレンチ部40と接して設けられる。エミッタ領域12は、メサ部71を挟んだ2本のトレンチ部の一方から他方まで、X軸方向に延伸して設けられてよい。エミッタ領域12は、コンタクトホール54の下方にも設けられている。

10

【0079】

また、エミッタ領域12は、ダミートレンチ部30と接してもよいし、接しなくてもよい。本例のエミッタ領域12は、ダミートレンチ部30と接している。

【0080】

コンタクト領域15は、ベース領域14の上方に設けられ、ベース領域14よりもドーピング濃度の高い第2導電型の領域である。本例のコンタクト領域15は、一例としてP+型である。本例のコンタクト領域15は、メサ部71のおもて面21に設けられている。コンタクト領域15は、メサ部71を挟んだ2本のトレンチ部の一方から他方まで、X軸方向に設けられてよい。コンタクト領域15は、ゲートトレンチ部40またはダミートレンチ部30と接してもよいし、接しなくてもよい。本例のコンタクト領域15は、ダミートレンチ部30およびゲートトレンチ部40と接する。コンタクト領域15は、コンタクトホール54の下方にも設けられている。

20

【0081】

図1Bは、図1Aにおけるa-a'断面の一例を示す。a-a'断面は、トランジスタ部70において、エミッタ領域12を通過するXZ面である。本例の半導体装置100は、a-a'断面において、半導体基板10、層間絶縁膜38、エミッタ電極52およびコレクタ電極24を有する。エミッタ電極52は、半導体基板10および層間絶縁膜38の上方に形成される。

30

【0082】

ドリフト領域18は、半導体基板10に設けられた第1導電型の領域である。本例のドリフト領域18は、一例としてN型である。ドリフト領域18は、半導体基板10において他のドーピング領域が形成されずに残存した領域であってよい。即ち、ドリフト領域18のドーピング濃度は半導体基板10のドーピング濃度であってよい。ドリフト領域18は、半導体基板10の中で比較的ドーピング濃度が低い領域であってよい。ドリフト領域18は、PN接合部を除いたP型の領域におけるアクセプタ濃度か、またはN型の領域におけるドナー濃度が、半導体基板10において最も濃度の低い部分を有する領域であってよい。ドリフト領域18のドーピング濃度分布は、半導体基板10の深さ方向に沿って実質的に一様であってよく、濃度勾配を持った分布を有してよい。実質的に一様とは、半導体基板10の深さ方向の厚さに対する30%から90%の領域における平均濃度に対して、ドーピング濃度が平均濃度の50%から150%の間で分布していることを意味してよい。ドリフト領域18は、印加電圧に応じて半導体装置100の内部に空乏層が広がっている状態において、印加電圧の50%以上に相当する空乏層が形成された領域であってよい。

40

【0083】

バッファ領域20は、ドリフト領域18よりも半導体基板10の裏面23側に設けられた第1導電型の領域である。本例のバッファ領域20は、一例としてN型である。バッファ領域20のドーピング濃度は、ドリフト領域18のドーピング濃度よりも高い。バッファ

50

ァ領域 20 は、ベース領域 14 の下面側から広がる空乏層が、第 2 導電型のコレクタ領域 22 に到達することを防ぐフィールドストップ層として機能してよい。なお、バッファ領域 20 は、省略されてよい。

【0084】

裏面側領域 60 は、半導体基板 10 においてドリフト領域 18 よりも裏面 23 側に設けられる。裏面側領域 60 は、第 1 導電型または第 2 導電型を有してよい。本例の裏面側領域 60 は、第 2 導電型を有し、コレクタ領域 22 として機能するが、これに限定されない。裏面側領域 60 は、ドリフト領域 18 よりも原子密度が高くてよい。原子密度については後述する。本例の裏面側領域 60 の上端は、バッファ領域 20 の下端と接している。バッファ領域 20 が省略される場合、裏面側領域 60 の上端は、ドリフト領域 18 の下端と接してよい。裏面側領域 60 については後述する。なお、本明細書において、上端とは半導体基板 10 の深さ方向におけるおもて面 21 側の端部を指し、下端とは半導体基板 10 の深さ方向における裏面 23 側の端部を指してよい。上端および下端は、重力方向または半導体装置 100 の実装時における方向に限定されない。

10

【0085】

コレクタ領域 22 は、トランジスタ部 70 において、バッファ領域 20 の下方に設けられる。コレクタ領域 22 は、第 2 導電型を有する。本例のコレクタ領域 22 は、一例として P+ 型である。

【0086】

コレクタ電極 24 は、半導体基板 10 の裏面 23 に形成される。コレクタ電極 24 は、金属等の導電材料で形成される。コレクタ電極 24 の材料は、エミッタ電極 52 の材料と同一であってもよく、異なってもよい。

20

【0087】

ベース領域 14 は、ドリフト領域 18 の上方に設けられる第 2 導電型の領域である。ベース領域 14 は、ゲートトレンチ部 40 に接して設けられる。ベース領域 14 は、ダミートレンチ部 30 に接して設けられてよい。

【0088】

エミッタ領域 12 は、ベース領域 14 の上方に設けられる。エミッタ領域 12 は、ベース領域 14 とおもて面 21 との間に設けられる。エミッタ領域 12 は、ゲートトレンチ部 40 と接して設けられる。エミッタ領域 12 は、ダミートレンチ部 30 と接してもよいし、接しなくてもよい。

30

【0089】

蓄積領域 16 は、ドリフト領域 18 よりも半導体基板 10 のおもて面 21 側に設けられる第 1 導電型の領域である。本例の蓄積領域 16 は、一例として N+ 型である。但し、蓄積領域 16 が設けられなくてもよい。

【0090】

また、蓄積領域 16 は、ゲートトレンチ部 40 に接して設けられる。蓄積領域 16 は、ダミートレンチ部 30 に接してもよいし、接しなくてもよい。蓄積領域 16 のドーピング濃度は、ドリフト領域 18 のドーピング濃度よりも高い。蓄積領域 16 のイオン注入のドーピング量は、 $1.0 \times 10^{12} \text{ cm}^{-2}$  以上、 $1.0 \times 10^{13} \text{ cm}^{-2}$  以下であってよい。また、蓄積領域 16 のイオン注入ドーピング量は、 $3.0 \times 10^{12} \text{ cm}^{-2}$  以上、 $6.0 \times 10^{12} \text{ cm}^{-2}$  以下であってよい。蓄積領域 16 を設けることで、キャリア注入促進効果 (IE 効果) を高めて、トランジスタ部 70 のオン電圧を低減できる。なお、E は 10 のべき乗を意味し、例えば  $1.0 \times 10^{12} \text{ cm}^{-2}$  は  $1.0 \times 10^{12} \text{ cm}^{-2}$  を意味する。

40

【0091】

1 つ以上のゲートトレンチ部 40 および 1 つ以上のダミートレンチ部 30 は、おもて面 21 に設けられる。各トレンチ部は、おもて面 21 からドリフト領域 18 まで設けられる。エミッタ領域 12、ベース領域 14、コンタクト領域 15 および蓄積領域 16 の少なくともいずれかが設けられる領域においては、各トレンチ部はこれらの領域も貫通して、ドリフト領域 18 に到達する。トレンチ部がドーピング領域を貫通するとは、ドーピング領

50

域を形成してからトレンチ部を形成する順序で製造したものに限定されない。トレンチ部を形成した後に、トレンチ部の間にドーピング領域を形成したのも、トレンチ部がドーピング領域を貫通したものに含まれる。

【 0 0 9 2 】

ゲートトレンチ部 4 0 は、おもて面 2 1 に形成されたゲートトレンチ、ゲート絶縁膜 4 2 およびゲート導電部 4 4 を有する。ゲート絶縁膜 4 2 は、ゲートトレンチの内壁を覆って形成される。ゲート絶縁膜 4 2 は、ゲートトレンチの内壁の半導体を酸化または窒化して形成してよい。ゲート導電部 4 4 は、ゲートトレンチの内部においてゲート絶縁膜 4 2 よりも内側に形成される。ゲート絶縁膜 4 2 は、ゲート導電部 4 4 と半導体基板 1 0 とを絶縁する。ゲート導電部 4 4 は、ポリシリコン等の導電材料で形成される。ゲートトレンチ部 4 0 は、おもて面 2 1 において層間絶縁膜 3 8 により覆われる。

10

【 0 0 9 3 】

ゲート導電部 4 4 は、半導体基板 1 0 の深さ方向において、ゲート絶縁膜 4 2 を挟んでメサ部 7 1 側でゲート導電部 4 4 と隣接するベース領域 1 4 と対向する領域を含む。ゲート導電部 4 4 に所定の電圧が印加されると、ベース領域 1 4 のうちゲートトレンチに接する界面の表層に、電子の反転層によるチャンネルが形成される。

【 0 0 9 4 】

ダミートレンチ部 3 0 は、ゲートトレンチ部 4 0 と同一の構造を有してよい。ダミートレンチ部 3 0 は、おもて面 2 1 側に形成されたダミートレンチ、ダミー絶縁膜 3 2 およびダミー導電部 3 4 を有する。ダミー絶縁膜 3 2 は、ダミートレンチの内壁を覆って形成される。ダミー導電部 3 4 は、ダミートレンチの内部に形成され、且つ、ダミー絶縁膜 3 2 よりも内側に形成される。ダミー絶縁膜 3 2 は、ダミー導電部 3 4 と半導体基板 1 0 とを絶縁する。ダミートレンチ部 3 0 は、おもて面 2 1 において層間絶縁膜 3 8 により覆われる。

20

【 0 0 9 5 】

層間絶縁膜 3 8 は、半導体基板 1 0 の上方に設けられる。本例の層間絶縁膜 3 8 は、おもて面 2 1 と接して設けられる。層間絶縁膜 3 8 の上方には、エミッタ電極 5 2 が設けられている。層間絶縁膜 3 8 には、エミッタ電極 5 2 と半導体基板 1 0 とを電氣的に接続するための 1 又は複数のコンタクトホール 5 4 が設けられている。コンタクトホール 5 5 およびコンタクトホール 5 6 も同様に、層間絶縁膜 3 8 を貫通して設けられてよい。層間絶縁膜 3 8 は、B P S G ( B o r o p h o s p h o S i l i c a t e G l a s s ) 膜であってもよいし、B S G ( b o r o s i l i c a t e g l a s s ) 膜であってもよいし、P S G ( P h o s p h o s i l i c a t e g l a s s ) 膜であってもよいし、H T O 膜であってもよいし、これらの材料を積層したものであってもよい。層間絶縁膜 3 8 の膜厚は、例えば 1 . 0  $\mu\text{m}$  であるが、これに限定されない。

30

【 0 0 9 6 】

第 1 ライフタイム制御領域 1 5 1 は、トランジスタ部 7 0 に設けられてよい。第 1 ライフタイム制御領域 1 5 1 は必須ではなく、設けられなくてもよい。第 1 ライフタイム制御領域 1 5 1 は、半導体基板 1 0 の内部に不純物を注入すること等により意図的にライフタイムキラーが形成された領域である。一例において、第 1 ライフタイム制御領域 1 5 1 は、半導体基板 1 0 にヘリウムを注入することで形成される。第 1 ライフタイム制御領域 1 5 1 を設けることにより、ターンオフ時間を低減し、テイル電流を抑制することにより、スイッチング時の損失を低減することができる。

40

【 0 0 9 7 】

ライフタイムキラーは、キャリアの再結合中心である。ライフタイムキラーは、格子欠陥であってよい。例えば、ライフタイムキラーは、空孔、複空孔、これらと半導体基板 1 0 を構成する元素との複合欠陥、または転位であってよい。また、ライフタイムキラーは、ヘリウム、ネオンなどの希ガス元素、または、白金などの金属元素などでもよい。格子欠陥の形成には電子線が用いられてよい。

【 0 0 9 8 】

50

ライフタイムキラー濃度とは、キャリアの再結合中心濃度である。ライフタイムキラー濃度は、格子欠陥の濃度であってよい。例えばライフタイムキラー濃度とは、空孔、複空孔などの空孔濃度であってよく、これらの空孔と半導体基板 10 を構成する元素との複合欠陥濃度であってよく、または転位濃度であってよい。また、ライフタイムキラー濃度とは、ヘリウム、ネオンなどの希ガス元素の化学濃度としてもよく、または、白金などの金属元素の化学濃度としてもよい。

#### 【0099】

第1ライフタイム制御領域 151 は、半導体基板 10 の深さ方向において、半導体基板 10 の中心よりも裏面 23 側に設けられる。本例の第1ライフタイム制御領域 151 は、バッファ領域 20 に設けられる。本例の第1ライフタイム制御領域 151 は、XY平面において半導体基板 10 の全面に設けられており、マスクを使用せずに形成できる。第1ライフタイム制御領域 151 は、XY平面において半導体基板 10 の一部に設けられてもよい。第1ライフタイム制御領域 151 を形成するための不純物のドーズ量は、 $0.5 E + 10 \text{ cm}^{-2}$  以上、 $1.0 E + 13 \text{ cm}^{-2}$  以下であっても、 $5.0 E + 10 \text{ cm}^{-2}$  以上、 $5.0 E + 11 \text{ cm}^{-2}$  以下であってもよい。

10

#### 【0100】

また、本例の第1ライフタイム制御領域 151 は、裏面 23 側からの注入により形成されている。これにより、半導体装置 100 のおもて面 21 側への影響を回避できる。例えば、第1ライフタイム制御領域 151 は、裏面 23 側からヘリウムを照射することにより形成される。ここで、第1ライフタイム制御領域 151 がおもて面 21 側からの注入により形成されているか、裏面 23 側からの注入により形成されているかは、SR法またはリーク電流の測定によって、おもて面 21 側の状態を取得することで判断できる。

20

#### 【0101】

図2Aは、裏面側領域 60 の原子密度分布を示すグラフの一例である。縦軸は原子密度 ( $\text{atoms} / \text{cm}^3$ ) を示し、横軸は裏面 23 からの分析深さ ( $\mu\text{m}$ ) を示す。原子密度の単位は、( $\text{cm}^{-3}$ ) と簡略して表示してもよい。本例の裏面側領域 60 は、コレクタ領域 22 として機能する。一例として、裏面側領域 60 のドーパントであるボロンの原子密度を示している。裏面側領域 60 は、緩勾配領域 61 と、急勾配領域 62 と、ピーク領域 63 と、減少領域 64 とを有する。以下、ドーパントの原子密度を、単に原子密度と称する場合がある。

30

#### 【0102】

緩勾配領域 61 は、半導体基板 10 の深さ方向において、裏面 23 側から半導体基板 10 のおもて面 21 側に向けて原子密度が増加する領域である。緩勾配領域 61 の原子密度勾配は、一定であっても可変であってもよい。後述の通り、分析手段の特性により、裏面 23 の近傍において原子密度が測定されていない領域または原子密度が裏面 23 側に向かって急減する領域を有する場合がある。このように原子密度が測定されていない領域または原子密度が急減する領域については、外挿するなどにより測定値が補間された領域も緩勾配領域 61 の領域としてよい。

#### 【0103】

急勾配領域 62 は、緩勾配領域 61 よりもおもて面 21 側に設けられ、緩勾配領域 61 よりも大きな勾配で原子密度が増加する領域である。急勾配領域 62 は、半導体基板 10 の深さ方向において、緩勾配領域 61 よりもおもて面 21 側に設けられる。

40

#### 【0104】

ピーク領域 63 は、急勾配領域 62 よりもおもて面 21 側に設けられ、原子密度分布が裏面側領域 60 の範囲で最大値となるピーク 65 を有する。ピーク領域 63 は、半導体基板 10 の深さ方向において、急勾配領域 62 よりもおもて面 21 側に設けられる。ピーク領域 63 は、半導体基板 10 の深さ方向において、急勾配領域 62 と減少領域 64 との間に設けられる。

#### 【0105】

Np は、ピーク 65 のピーク原子密度である。ピーク 65 のピーク原子密度 Np は、コ

50

レクタ領域 22 において、 $1.0 \text{ E} + 16 \text{ cm}^{-3}$  以上であってよく、 $1.0 \text{ E} + 17 \text{ cm}^{-3}$  以上であってよく、 $1.0 \text{ E} + 18 \text{ cm}^{-3}$  以上であってよい。ピーク 65 のピーク原子密度  $N_p$  は、コレクタ領域 22 において、 $1.0 \text{ E} + 20 \text{ cm}^{-3}$  以下であってよく、 $5.0 \text{ E} + 19 \text{ cm}^{-3}$  以下であってよく、 $1.0 \text{ E} + 19 \text{ cm}^{-3}$  以下であってよく、 $5.0 \text{ E} + 18 \text{ cm}^{-3}$  以下であってよい。本例のピーク 65 のピーク原子密度  $N_p$  は、 $7.45 \text{ E} + 18 \text{ cm}^{-3}$  である。Xp は、半導体基板 10 の深さ方向における、裏面 23 からのピーク 65 の深さ位置である。Xp は、コレクタ領域 22 において、 $0.1 \mu\text{m}$  以上であってよく、 $0.2 \mu\text{m}$  以上であってよく、 $0.3 \mu\text{m}$  以上であってよく、 $0.4 \mu\text{m}$  以上であってよい。Xp は、コレクタ領域 22 において、 $0.8 \mu\text{m}$  以下であってよく、 $0.6 \mu\text{m}$  以下であってよく、 $0.5 \mu\text{m}$  以下であってよく、 $0.4 \mu\text{m}$  以下であってよい。

10

#### 【0106】

減少領域 64 は、半導体基板 10 の深さ方向において、ドリフト領域 18 に向けて原子密度が減少する領域である。減少領域 64 は、ピーク領域 63 とドリフト領域 18 との間に設けられる。半導体装置 100 がバッファ領域 20 を備える場合、減少領域 64 は、ピーク領域 63 とバッファ領域 20 との間に設けられてよく、バッファ領域 20 と接してよい。

#### 【0107】

緩勾配領域 61 の下端は、半導体基板 10 の裏面 23 であってよい。即ち、裏面側領域 60 は、半導体基板 10 の最も裏面 23 側に設けられてよい。緩勾配領域 61 の上端は、裏面 23 と、半導体基板 10 の深さ方向におけるピーク領域 63 のピーク 65 の深さ位置との中間の位置であってよい。即ち、緩勾配領域 61 の上端は、ピーク 65 の深さ位置 Xp を基準として、 $0.5 X_p$  の位置であってよい。なお、緩勾配領域 61 の上端は、ピーク 65 の原子密度  $N_p$  を基準として、原子密度が  $0.5 N_p$  となる位置であってよい。

20

#### 【0108】

急勾配領域 62 の下端は、半導体基板 10 の深さ方向において、緩勾配領域 61 の上端と同一の位置であってよい。即ち、急勾配領域 62 の下端は、ピーク 65 の深さ位置 Xp を基準として、 $0.5 X_p$  の位置であってよい。急勾配領域 62 の上端は、半導体基板 10 の深さ方向において、ピーク領域 63 の下端と同一の位置であってよい。急勾配領域 62 の上端は、後述の通り、ピーク 65 よりも裏面 23 側において、原子密度が  $0.95 N_p$  となる位置であってよい。

30

#### 【0109】

ピーク領域 63 の下端は、ピーク 65 よりも半導体基板 10 の裏面 23 側において、ピーク 65 における原子密度の 95% の密度となる位置であってよい。即ち、ピーク領域 63 の下端は、ピーク 65 よりも裏面 23 側において、原子密度が  $0.95 N_p$  となる位置であってよい。ピーク領域 63 の上端は、ピーク 65 よりも半導体基板 10 のおもて面 21 側において、ピーク 65 における原子密度の 95% の密度となる位置であってよい。即ち、ピーク領域 63 の上端は、ピーク 65 よりもおもて面 21 側において、原子密度が  $0.95 N_p$  となる位置であってよい。また、ピーク領域 63 の上端および下端は、それぞれ原子密度が  $0.90 N_p$  となる位置であってよい。なお、ピーク領域 63 の下端は、ピーク 65 の深さ位置 Xp を基準として、 $0.9 X_p$  となる位置であってよい。ピーク領域 63 の上端は、ピーク 65 の深さ位置 Xp を基準として、 $1.1 X_p$  となる位置であってよい。

40

#### 【0110】

減少領域 64 の下端は、半導体基板 10 の深さ方向において、ピーク領域 63 の上端と同一の位置であってよい。即ち、減少領域 64 の下端は、ピーク 65 よりもおもて面 21 側において、原子密度が  $0.95 N_p$  となる位置であってよい。減少領域 64 の上端は、ピーク 65 よりも半導体基板 10 のおもて面 21 側において、ピーク 65 における原子密度の 10% の密度となる位置であってよい。即ち、ピーク領域 63 の上端は、ピーク 65 よりもおもて面 21 側において、原子密度が  $0.1 N_p$  となる位置であってよい。

50

## 【0111】

本例の裏面側領域60において、緩勾配領域61、急勾配領域62、ピーク領域63および減少領域64は、裏面23側から順に連続して設けられてよい。即ち、緩勾配領域61の上端は、急勾配領域62の下端と接してよい。急勾配領域62の上端は、ピーク領域63の下端と接してよい。ピーク領域63の上端は、減少領域64の下端と接してよい。言い換えると、半導体装置100は、緩勾配領域61と急勾配領域62との境界Aを有してよく、急勾配領域62とピーク領域63との境界Bを有してよく、ピーク領域63と減少領域64との境界Cを有してよく、減少領域64とドリフト領域18との境界Dを有してよい。緩勾配領域61の上端と急勾配領域62の下端が接することにより、緩勾配領域61から急勾配領域62にわたる原子密度分布は、原子密度分布の勾配が連続的に増加してよい。これにより、ドーパントの電気的な活性化率が比較的高くできる場合がある。他に、緩勾配領域61から急勾配領域62にわたる原子密度分布は、原子密度が部分的に連続して減少する領域を有してもよく、原子密度が部分的に連続して平坦に分布する部分を有してもよい。ここで原子密度が部分的に連続して平坦に分布するとは、緩勾配領域61または急勾配領域62よりも狭い範囲において、原子密度の最大値および最小値が、当該範囲の原子密度の平均値の15%以内であることを意味してよい。

10

## 【0112】

裏面23と、半導体基板10の深さ方向におけるピーク領域63のピーク65の深さ位置との中間の位置を含み、半導体基板10の裏面23からピーク65の深さ位置までの距離の30%から70%までの領域を中間領域68とする。緩勾配領域61の上端は、中間領域68のいずれの位置に位置してもよい。

20

## 【0113】

緩勾配領域61の上端は、ピーク65の深さ位置Xpよりも裏面23側において、原子密度分布の密度勾配が比較的低い領域の上端であってよい。また、急勾配領域62の下端は、ピーク65の深さ位置Xpよりも裏面23側において、原子密度分布の密度勾配が比較的高い領域の下端であってよい。この場合の緩勾配領域61の上端あるいは急勾配領域62の下端は、中間領域68に位置してもよい。

## 【0114】

本例の裏面側領域60は、コレクタ領域22として機能する。ピーク65の位置を裏面23から離し、裏面23とピーク領域63の間に緩勾配領域61と急勾配領域62を設ける。これにより、ピーク領域63および減少領域64を、裏面23から0.2μm以上の深さに形成することができる。電荷キャリアの注入効率(本例では正孔)は、ピーク65の原子密度の大きさおよび減少領域64の勾配の大きさによって決まるとよい。ここで、ドーピング濃度が原子密度と同じオーダーであるとしてよい。例えば半導体装置の製造プロセスあるいはモジュールなどのアセンブリプロセスにおいて裏面23に傷が生じた場合であっても、傷の深さがピーク領域63の下端まで(たとえば0.3μm程度)の範囲であれば、電荷キャリアの注入効率は傷の深さに影響を受けにくくできる。これにより、裏面23の傷によるオン電圧の増大を抑制することができる。裏面側領域60と裏面23に形成される電極(本例ではコレクタ電極24)とのコンタクト抵抗は、裏面23におけるドーパントの原子密度が $1 \times 10^{18}$  (atoms/cm<sup>3</sup>)以上であればよい。一方、裏面側領域60を、裏面23から例えば0.3μm以上に深く形成する場合に、裏面23におけるドーパントの原子密度を最大にすることがある。この場合、原子密度の勾配が比較的に緩くなり、電荷キャリアの注入効率を高くできないことがある。これに対して裏面側領域60が緩勾配領域61および急勾配領域62を備えることで、裏面23から離れた深さ位置にピーク領域63および減少領域64を形成でき、減少領域64における原子密度の勾配を急峻にできる。その結果、電荷キャリアの注入効率を高くできるだけでなく、裏面23に形成された傷の影響も低減できる。このように、本例の裏面側領域60は、ピーク領域63および減少領域64を有することにより、キャリアの注入を促進することができるだけでなく、緩勾配領域61と急勾配領域62を備えることで裏面23の傷の影響も受けにくくすることができる。

30

40

50

## 【 0 1 1 5 】

なお、本図では裏面側領域 6 0 の原子密度分布を示しているが、ドーピング濃度の形状も略等しくなってよい。即ち、裏面側領域 6 0 の原子密度分布は、裏面側領域 6 0 のドーピング濃度の分布と略相似形であってよい。但し、裏面側領域 6 0 のドーパントの全てがドナーまたはアクセプタとなるわけではなく、ドーピング濃度は、原子密度の 1 0 % 以上、1 0 0 % 以下であってよい。また、ピーク領域 6 3 におけるピーク 6 5 のドーピング濃度は、ピーク 6 5 の原子密度の 1 0 % 以上、1 0 0 % 以下であってよい。

## 【 0 1 1 6 】

図 2 B は、緩勾配領域 6 1 の原子密度勾配を示すグラフの一例である。本例の原子密度勾配の単位は、( a t o m s / c m <sup>4</sup> ) である。原子密度勾配の単位は、( c m <sup>-4</sup> ) と簡略して表示してもよい。本明細書における原子密度勾配について、単位の記載が省略されている場合は、原子密度勾配の単位は ( a t o m s / c m <sup>4</sup> ) である。他の例として、原子密度の常用対数を用いて原子密度勾配を算出してよい。原子密度の常用対数を用いる場合の原子密度勾配の単位は、( / c m ) であってよい。本明細書において、原子密度勾配の値について単位の記載を省略することがある。この場合の原子密度勾配の単位は ( a t o m s / c m <sup>4</sup> ) である。本図は、図 2 A の緩勾配領域 6 1 の原子密度勾配 a 1 を示す。コレクタ領域 2 2 において、緩勾配領域 6 1 の原子密度勾配 a 1 は、1 . 0 E 2 1 以上であってよく、5 . 0 E 2 1 以上であってよく、1 . 0 E 2 2 以上であってよく、2 . 0 E 2 2 以上であってよい。コレクタ領域 2 2 において、緩勾配領域 6 1 の原子密度勾配 a 1 は、5 . 0 E 2 3 以下であってよく、2 . 0 E 2 3 以下であってよく、1 . 0 E 2 3 以下であってよく、8 . 0 E 2 2 以下であってよく、5 . 0 E 2 2 以下であってよい。本例の原子密度勾配 a 1 は、4 . 0 7 9 E + 2 2 である。原子密度勾配は、測定により得られた原子密度分布のフィッティングによって任意の接線を引くことで算出してよいし、その他の方法によって算出してよい。なお、本明細書において、原子密度勾配を絶対値で表示する。

## 【 0 1 1 7 】

緩勾配領域 6 1 の平均原子密度は、ピーク 6 5 のピーク原子密度 N p の 2 0 % 以上であってよく、3 0 % 以上であってよく、4 0 % 以上であってよく、5 0 % 以上であってよい。緩勾配領域 6 1 の平均原子密度は、ピーク 6 5 のピーク原子密度 N p の 9 5 % 以下であってよく、9 0 % 以下であってよく、8 5 % 以下であってよく、8 0 % 以下であってよく、7 0 % 以下であってよい。本例の緩勾配領域 6 1 の平均原子密度は約 3 . 7 E + 1 8 a t o m s / c m <sup>3</sup> であり、ピーク原子密度 N p の約 5 0 % である。

## 【 0 1 1 8 】

図 2 C は、急勾配領域 6 2 の原子密度勾配を示すグラフの一例である。本図は、図 2 A の急勾配領域 6 2 の原子密度勾配 a 2 を示す。急勾配領域 6 2 の原子密度勾配 a 2 は、緩勾配領域 6 1 の原子密度勾配 a 1 よりも大きい。コレクタ領域 2 2 において、急勾配領域 6 2 の原子密度勾配 a 2 は、1 . 0 E 2 2 以上であってよく、2 . 0 E 2 2 以上であってよく、5 . 0 E 2 2 以上であってよく、7 . 0 E 2 2 以上であってよい。コレクタ領域 2 2 において、急勾配領域 6 2 の原子密度勾配 a 2 は、1 . 0 E 2 4 以下であってよく、5 . 0 E 2 3 以下であってよく、3 . 0 E 2 3 以下であってよい。本例の原子密度勾配 a 2 は、1 . 6 8 0 E + 2 3 である。

## 【 0 1 1 9 】

図 2 D は、減少領域 6 4 の原子密度勾配を示すグラフの一例である。本図は、図 2 A の減少領域 6 4 の原子密度勾配 a 3 を示す。原子密度勾配 a 3 は、減少領域 6 4 の原子密度分布のグラフの勾配の絶対値であるので正の値を取る。コレクタ領域 2 2 において、減少領域 6 4 の原子密度勾配 a 3 は、1 . 0 E 2 3 以上であってよく、2 . 0 E 2 3 以上であってよく、5 . 0 E 2 3 以上であってよく、8 . 0 E 2 3 以上であってよい。コレクタ領域 2 2 において、減少領域 6 4 の原子密度勾配 a 3 は、1 . 0 E 2 5 以下であってよく、8 . 0 E 2 4 以下であってよく、5 . 0 E 2 4 以下であってよく、3 . 0 E 2 4 以下であってよい。本例の原子密度勾配 a 3 は、1 . 6 1 8 E + 2 4 である。

## 【 0 1 2 0 】

10

20

30

40

50

コレクタ領域 2 2 において、緩勾配領域 6 1 の下端における原子密度は、ピーク 6 5 の原子密度  $N_p$  の 10 % 以上、80 % 以下であってよい。緩勾配領域 6 1 の下端における原子密度は、ピーク 6 5 の原子密度  $N_p$  の 30 % 以上、60 % 以下であってよい。本例の半導体装置 1 0 0 は、レーザーアニールを用いることで、熱アニールを用いる場合よりも裏面 2 3 における原子密度を大きくして、コレクタ電極 2 4 とのコンタクト抵抗を低減することができる。

【 0 1 2 1 】

コレクタ領域 2 2 において、急勾配領域 6 2 の原子密度勾配に対する緩勾配領域 6 1 の原子密度勾配の比率は、0.01 以上、0.8 以下であってよい。原子密度勾配の比率は、コレクタ領域 2 2 において、0.02 以上であってよく、0.05 以上であってよく、0.1 以上であってよい。原子密度勾配の比率は、コレクタ領域 2 2 において、0.5 以下であってよく、0.2 以下であってよく、0.1 以下であってよい。

10

【 0 1 2 2 】

コレクタ領域 2 2 において、減少領域 6 4 の原子密度勾配に対する急勾配領域 6 2 の原子密度勾配の比率は、0.001 以上、0.5 以下であってよい。原子密度勾配の比率は、コレクタ領域 2 2 において、0.005 以上であってよく、0.01 以上であってよく、0.05 以上であってよい。原子密度勾配の比率は、コレクタ領域 2 2 において、0.2 以下であってよく、0.1 以下であってよく、0.05 以下であってよい。

【 0 1 2 3 】

このように、裏面側領域 6 0 の各領域の原子密度勾配を適切に設定することにより、裏面 2 3 の傷の影響を抑制しつつ良好な電気特性を有する半導体装置 1 0 0 を提供することができる。

20

【 0 1 2 4 】

図 3 A は、半導体装置 1 0 0 の変形例を示す上面図の一例である。図 3 A においては、各部材を半導体基板 1 0 の上面に投影した位置を示している。図 3 A においては、半導体装置 1 0 0 の一部の部材だけを示しており、一部の部材は省略している。

【 0 1 2 5 】

半導体基板 1 0 は、上面視において端辺 1 0 2 を有する。本例の半導体基板 1 0 は、上面視において互いに向かい合う 2 組の端辺 1 0 2 を有する。図 3 A においては、X 軸および Y 軸は、いずれかの端辺 1 0 2 と平行である。

30

【 0 1 2 6 】

半導体基板 1 0 には活性部 1 2 0 が設けられている。活性部 1 2 0 は、半導体装置 1 0 0 が動作した場合に半導体基板 1 0 のおもて面 2 1 と裏面 2 3 との間で、深さ方向に主電流が流れる領域である。活性部 1 2 0 の上方には、エミッタ電極 5 2 が設けられているが図 3 A では省略している。

【 0 1 2 7 】

活性部 1 2 0 には、IGBT 等のトランジスタ素子を含むトランジスタ部 7 0 と、還流ダイオード (FWD) 等のダイオード素子を含むダイオード部 8 0 の少なくとも一方が設けられている。図 3 A の例では、トランジスタ部 7 0 およびダイオード部 8 0 は、半導体基板 1 0 のおもて面 2 1 における所定の配列方向 (本例では X 軸方向) に沿って、交互に配置されている。他の例では、活性部 1 2 0 には、トランジスタ部 7 0 およびダイオード部 8 0 の一方だけが設けられていてもよい。

40

【 0 1 2 8 】

図 3 A においては、トランジスタ部 7 0 が配置される領域には記号「I」を付し、ダイオード部 8 0 が配置される領域には記号「F」を付している。トランジスタ部 7 0 およびダイオード部 8 0 は、それぞれ延伸方向に長手を有してよい。つまり、トランジスタ部 7 0 の Y 軸方向における長さは、X 軸方向における幅よりも大きい。同様に、ダイオード部 8 0 の Y 軸方向における長さは、X 軸方向における幅よりも大きい。トランジスタ部 7 0 およびダイオード部 8 0 の延伸方向と、後述する各トレンチ部の長手方向とは同一であってよい。

50

## 【 0 1 2 9 】

ダイオード部 8 0 は、半導体基板 1 0 の裏面 2 3 と接する領域に、N + 型のカソード領域を有する。本明細書では、カソード領域が設けられた領域を、ダイオード部 8 0 と称する。つまりダイオード部 8 0 は、上面視においてカソード領域と重なる領域である。半導体基板 1 0 の裏面 2 3 には、カソード領域以外の領域には、P + 型のコレクタ領域 2 2 が設けられてよい。本明細書では、ダイオード部 8 0 を、後述するゲート配線まで Y 軸方向に延長した延長領域 8 5 も、ダイオード部 8 0 に含める場合がある。延長領域 8 5 の裏面 2 3 には、コレクタ領域 2 2 が設けられている。

## 【 0 1 3 0 】

半導体装置 1 0 0 は、半導体基板 1 0 の上方に 1 つ以上のパッドを有してよい。本例の半導体装置 1 0 0 は、ゲートパッド 1 1 2 を有している。半導体装置 1 0 0 は、アノードパッド、カソードパッドおよび電流検出パッド等のパッドを有してもよい。各パッドは、端辺 1 0 2 の近傍に配置されている。端辺 1 0 2 の近傍とは、上面視における端辺 1 0 2 と、エミッタ電極 5 2 との間の領域を指す。半導体装置 1 0 0 の実装時において、各パッドは、ワイヤ等の配線を介して外部の回路に接続されてよい。

10

## 【 0 1 3 1 】

ゲートパッド 1 1 2 には、ゲート電位が印加される。ゲートパッド 1 1 2 は、活性部 1 2 0 のゲートトレンチ部 4 0 のゲート導電部 4 4 に電氣的に接続される。半導体装置 1 0 0 は、ゲートパッド 1 1 2 とゲートトレンチ部 4 0 とを接続するゲート配線を備える。図 3 A においては、ゲート配線に斜線のハッチングを付している。

20

## 【 0 1 3 2 】

本例のゲート配線は、外周ゲート配線 1 3 0 と、活性側ゲート配線 1 3 1 とを有している。外周ゲート配線 1 3 0 および活性側ゲート配線 1 3 1 は、ゲート金属層 5 0 の一例である。外周ゲート配線 1 3 0 は、上面視において活性部 1 2 0 と半導体基板 1 0 の端辺 1 0 2 との間に配置されている。本例の外周ゲート配線 1 3 0 は、上面視において活性部 1 2 0 を囲んでいる。上面視において外周ゲート配線 1 3 0 に囲まれた領域を活性部 1 2 0 としてもよい。また、外周ゲート配線 1 3 0 は、ゲートパッド 1 1 2 と接続されている。外周ゲート配線 1 3 0 は、半導体基板 1 0 の上方に配置されている。外周ゲート配線 1 3 0 は、アルミニウム等を含む金属配線であってよい。

## 【 0 1 3 3 】

活性側ゲート配線 1 3 1 は、活性部 1 2 0 に設けられている。活性部 1 2 0 に活性側ゲート配線 1 3 1 を設けることで、半導体基板 1 0 の各領域について、ゲートパッド 1 1 2 からの配線長のバラツキを低減できる。

30

## 【 0 1 3 4 】

活性側ゲート配線 1 3 1 は、活性部 1 2 0 のゲートトレンチ部と接続される。活性側ゲート配線 1 3 1 は、半導体基板 1 0 の上方に配置されている。活性側ゲート配線 1 3 1 は、不純物がドーブされたポリシリコン等の半導体で形成された配線であってよい。

## 【 0 1 3 5 】

活性側ゲート配線 1 3 1 は、外周ゲート配線 1 3 0 と接続されてよい。本例の活性側ゲート配線 1 3 1 は、Y 軸方向の略中央で一方の外周ゲート配線 1 3 0 から他方の外周ゲート配線 1 3 0 まで、活性部 1 2 0 を横切るように、X 軸方向に延伸して設けられている。活性側ゲート配線 1 3 1 により活性部 1 2 0 が分割されている場合、それぞれの分割領域において、トランジスタ部 7 0 およびダイオード部 8 0 が X 軸方向に交互に配置されてよい。

40

## 【 0 1 3 6 】

また、半導体装置 1 0 0 は、ポリシリコン等で形成された P N 接合ダイオードである不図示の温度センサ部や、活性部 1 2 0 に設けられたトランジスタ部の動作を模擬する不図示の電流検出部を備えてもよい。

## 【 0 1 3 7 】

エッジ終端構造部 1 4 0 は、半導体基板 1 0 のおもて面 2 1 に設けられる。エッジ終端

50

構造部 140 は、上面視において、活性部 120 と端辺 102 との間に設けられる。本例のエッジ終端構造部 140 は、外周ゲート配線 130 と端辺 102 との間に配置されている。エッジ終端構造部 140 は、半導体基板 10 のおもて面 21 側の電界集中を緩和する。エッジ終端構造部 140 は、活性部 120 を囲んで環状に設けられたガードリング、フィールドプレートおよびリサフのうちの少なくとも一つを備えてよい。

【0138】

図 3 B は、図 3 A における領域 A の拡大図である。領域 A は、トランジスタ部 70 およびダイオード部 80 を含む領域である。本例の半導体装置 100 は、半導体基板 10 の上面側の内部に設けられたゲートトレンチ部 40、ダミートレンチ部 30、エミッタ領域 12、ベース領域 14、コンタクト領域 15 およびウェル領域 17 を備える。ゲートトレンチ部 40 およびダミートレンチ部 30 は、それぞれがトレンチ部の一例である。

10

【0139】

本例のダミートレンチ部 30 は、ゲートトレンチ部 40 と同様に、半導体基板 10 のおもて面 21 において U 字形状を有してよい。即ち、ダミートレンチ部 30 は、延伸方向に沿って延伸する 2 つの延伸部分 31 と、2 つの延伸部分 31 を接続する接続部分 33 を有してよい。

【0140】

本例の半導体装置 100 は、半導体基板 10 のおもて面 21 の上方に設けられたエミッタ電極 52 およびゲート金属層 50 を備える。エミッタ電極 52 およびゲート金属層 50 は互いに分離して設けられる。本例のトランジスタ部 70 は、トランジスタ部 70 とダイオード部 80 との境界に位置する境界部 90 を含む。

20

【0141】

境界部 90 は、トランジスタ部 70 に設けられ、ダイオード部 80 と隣接する領域である。境界部 90 は、コンタクト領域 15 を有する。本例の境界部 90 は、エミッタ領域 12 を有さない。一例において、境界部 90 のトレンチ部は、ダミートレンチ部 30 である。本例の境界部 90 は、X 軸方向における両端がダミートレンチ部 30 となるように配置されている。境界部 90 は必須ではなく、設けられなくてもよい。

【0142】

コンタクトホール 54 は、ダイオード部 80 において、ベース領域 14 の上方に設けられる。コンタクトホール 54 は、境界部 90 において、コンタクト領域 15 の上方に設けられる。いずれのコンタクトホール 54 も、Y 軸方向両端に設けられたウェル領域 17 の上方には設けられていない。

30

【0143】

メサ部 91 は、境界部 90 に設けられている。メサ部 91 は、半導体基板 10 のおもて面 21 において、コンタクト領域 15 を有する。本例のメサ部 91 は、Y 軸方向の負側において、ベース領域 14 およびウェル領域 17 を有する。

【0144】

メサ部 81 は、ダイオード部 80 において、隣り合うダミートレンチ部 30 に挟まれた領域に設けられる。メサ部 81 は、半導体基板 10 のおもて面 21 において、ベース領域 14 を有する。メサ部 81 は、半導体基板 10 のおもて面 21 において、コンタクト領域 15 を有してよい。本例のメサ部 81 は、Y 軸方向の負側において、ベース領域 14 およびウェル領域 17 を有する。

40

【0145】

エミッタ領域 12 は、メサ部 71 に設けられているが、メサ部 81 およびメサ部 91 には設けられなくてよい。コンタクト領域 15 は、メサ部 71 およびメサ部 91 に設けられているが、メサ部 81 には設けられなくてよい。

【0146】

図 3 C は、半導体装置 100 の変形例の b - b' 断面を示す。本図は、図 3 B の b - b' 断面に相当する。本例の半導体装置 100 は、第 1 ライフタイム制御領域 151 および第 2 ライフタイム制御領域 152 を備える。第 1 ライフタイム制御領域 151 および第 2 ラ

50

イフタイム制御領域 1 5 2 は必須ではなく、設けられなくてもよい。

【 0 1 4 7 】

コンタクト領域 1 5 は、メサ部 9 1 において、ベース領域 1 4 の上方に設けられる。コンタクト領域 1 5 は、メサ部 9 1 において、ダミートレンチ部 3 0 に接して設けられる。他の断面において、コンタクト領域 1 5 は、メサ部 7 1 のおもて面 2 1 に設けられてよい。

【 0 1 4 8 】

蓄積領域 1 6 は、トランジスタ部 7 0 およびダイオード部 8 0 に設けられる。本例の蓄積領域 1 6 は、トランジスタ部 7 0 およびダイオード部 8 0 の全面に設けられる。但し、蓄積領域 1 6 は、ダイオード部 8 0 に設けられなくてもよい。

【 0 1 4 9 】

カソード領域 8 2 は、ダイオード部 8 0 において、バッファ領域 2 0 の下方に設けられる。コレクタ領域 2 2 とカソード領域 8 2 との境界は、トランジスタ部 7 0 とダイオード部 8 0 との境界である。即ち、本例の境界部 9 0 の下方には、コレクタ領域 2 2 が設けられている。

【 0 1 5 0 】

第 1 ライフタイム制御領域 1 5 1 は、トランジスタ部 7 0 およびダイオード部 8 0 の両方に設けられる。これにより、本例の半導体装置 1 0 0 は、ダイオード部 8 0 におけるリカバリーを速めて、スイッチング損失をさらに改善できる。第 1 ライフタイム制御領域 1 5 1 は、他の実施例の第 1 ライフタイム制御領域 1 5 1 と同様の方法により形成されてよい。

【 0 1 5 1 】

第 2 ライフタイム制御領域 1 5 2 は、半導体基板 1 0 の深さ方向において、半導体基板 1 0 の中心よりもおもて面 2 1 側に設けられる。本例の第 2 ライフタイム制御領域 1 5 2 は、ドリフト領域 1 8 に設けられる。第 2 ライフタイム制御領域 1 5 2 は、トランジスタ部 7 0 およびダイオード部 8 0 の両方に設けられる。第 2 ライフタイム制御領域 1 5 2 は、おもて面 2 1 側から不純物を注入することにより形成されてもよく、裏面 2 3 側から不純物を注入することにより形成されてもよい。第 2 ライフタイム制御領域 1 5 2 は、ダイオード部 8 0 と境界部 9 0 に設けられ、トランジスタ部 7 0 の一部には設けられなくてもよい。

【 0 1 5 2 】

第 2 ライフタイム制御領域 1 5 2 は、第 1 ライフタイム制御領域 1 5 1 の形成方法のうち、任意の方法で形成されてよい。第 1 ライフタイム制御領域 1 5 1 および第 2 ライフタイム制御領域 1 5 2 を形成するための元素およびドーズ量などは、同一であっても異なってもよい。

【 0 1 5 3 】

図 4 A は、裏面側領域 6 0 の原子密度分布を示すグラフの一例である。縦軸は原子密度 ( a t o m s / c m <sup>3</sup> ) を示し、横軸は分析深さ ( μ m ) を示す。本例の裏面側領域 6 0 は、カソード領域 8 2 として機能する。一例として、裏面側領域 6 0 のドーパントであるリンの原子密度を示している。裏面側領域 6 0 は、緩勾配領域 6 1 と、急勾配領域 6 2 と、ピーク領域 6 3 と、減少領域 6 4 とを有する。

【 0 1 5 4 】

本例の N p は、カソード領域 8 2 におけるピーク 6 5 の原子密度である。ピーク 6 5 の原子密度 N p は、カソード領域 8 2 において、  $1.0 E + 18 c m^{-3}$  以上であってよく、  $5.0 E + 18 c m^{-3}$  以上であってよく、  $1.0 E + 19 c m^{-3}$  以上であってよい。ピーク 6 5 の原子密度 N p は、カソード領域 8 2 において、  $1.0 E 21 c m^{-3}$  以下であってよく、  $5.0 E + 21 c m^{-3}$  以下であってよく、  $1.0 E + 20 c m^{-3}$  以下であってよい。本例のピーク 6 5 の原子密度 N p は、  $1.43 E + 20 c m^{-3}$  である。X p は、カソード領域 8 2 において、  $0.1 μ m$  以上であってよく、  $0.2 μ m$  以上であってよく、  $0.3 μ m$  以上であってよい。X p は、カソード領域 8 2 において、  $0.8 μ m$  以下であってよく、  $0.6 μ m$  以下であってよく、  $0.4 μ m$  以下であってよい。

10

20

30

40

50

## 【 0 1 5 5 】

本例の裏面側領域 6 0 は、カソード領域 8 2 として機能し、本例のような原子密度分布とすることにより、キャリアを注入しやすくなる。特に、減少領域 6 4 を急勾配とすることにより、キャリアを注入しやすくなる。これにより、ダイオードのオン時にホールを注入しやすくなり、半導体装置 1 0 0 のオン特性を改善することができる。

## 【 0 1 5 6 】

図 4 B は、緩勾配領域 6 1 の原子密度勾配を示すグラフの一例である。本図は、図 4 A の緩勾配領域 6 1 の原子密度勾配 a 1 を示す。カソード領域 8 2 において、緩勾配領域 6 1 の原子密度勾配 a 1 は、 $1.0 \times 10^{22}$  以上であってよく、 $3.0 \times 10^{22}$  以上であってよく、 $5.0 \times 10^{22}$  以上であってよく、 $8.0 \times 10^{22}$  以上であってよい。カソード領域 8 2 において、緩勾配領域 6 1 の原子密度勾配 a 1 は、 $2.0 \times 10^{24}$  以下であってよく、 $1.0 \times 10^{24}$  以下であってよく、 $8.0 \times 10^{23}$  以下であってよく、 $5.0 \times 10^{23}$  以下であってよい。本例の原子密度勾配 a 1 は、 $1.819 \times 10^{23}$  である。

10

## 【 0 1 5 7 】

カソード領域 8 2 において、緩勾配領域 6 1 の平均原子密度は、ピーク 6 5 のピーク原子密度  $N_p$  の 20% 以上であってよく、30% 以上であってよく、40% 以上であってよく、50% 以上であってよい。緩勾配領域 6 1 の平均原子密度は、ピーク 6 5 のピーク原子密度  $N_p$  の 95% 以下であってよく、90% 以下であってよく、85% 以下であってよく、80% 以下であってよく、70% 以下であってよい。本例の緩勾配領域 6 1 の平均原子密度は約  $1.2 \times 10^{20}$  atoms/cm<sup>3</sup> であり、ピーク原子密度  $N_p$  の約 82% である。

20

## 【 0 1 5 8 】

図 4 C は、急勾配領域 6 2 の原子密度勾配を示すグラフの一例である。本図は、図 4 A の急勾配領域 6 2 の原子密度勾配 a 2 を示す。急勾配領域 6 2 の原子密度勾配 a 2 は、緩勾配領域 6 1 の原子密度勾配 a 1 よりも大きい。カソード領域 8 2 において、急勾配領域 6 2 の原子密度勾配 a 2 は、 $1.0 \times 10^{23}$  以上であってよく、 $2.0 \times 10^{23}$  以上であってよく、 $5.0 \times 10^{23}$  以上であってよく、 $8.0 \times 10^{23}$  以上であってよい。カソード領域 8 2 において、急勾配領域 6 2 の原子密度勾配 a 2 は、 $1.0 \times 10^{25}$  以下であってよく、 $8.0 \times 10^{24}$  以下であってよく、 $5.0 \times 10^{24}$  以下であってよく、 $3.0 \times 10^{24}$  以下であってよい。本例の原子密度勾配 a 2 は、 $1.970 \times 10^{24}$  である。

30

## 【 0 1 5 9 】

図 4 D は、減少領域 6 4 の原子密度勾配を示すグラフの一例である。本図は、図 4 A の減少領域 6 4 の原子密度勾配 a 3 を示す。原子密度勾配 a 3 は、減少領域 6 4 の原子密度分布のグラフの勾配の絶対値であるので正の値を取る。カソード領域 8 2 において、減少領域 6 4 の原子密度勾配 a 3 は、 $2.0 \times 10^{24}$  以上であってよく、 $5.0 \times 10^{24}$  以上であってよく、 $8.0 \times 10^{24}$  以上であってよく、 $1.0 \times 10^{25}$  以上であってよい。カソード領域 8 2 において、減少領域 6 4 の原子密度勾配 a 3 は、 $2.0 \times 10^{26}$  以下であってよく、 $1.0 \times 10^{26}$  以下であってよく、 $8.0 \times 10^{25}$  以下であってよく、 $5.0 \times 10^{25}$  以下であってよい。本例の原子密度勾配 a 3 は、 $2.570 \times 10^{25}$  である。

## 【 0 1 6 0 】

カソード領域 8 2 において、緩勾配領域 6 1 の下端における原子密度は、ピーク 6 5 の原子密度  $N_p$  の 30% 以上、90% 以下であってよい。緩勾配領域 6 1 の下端における原子密度は、ピーク 6 5 の原子密度  $N_p$  の 50% 以上、80% 以下であってよい。本例の半導体装置 1 0 0 は、レーザアニールを用いることで、熱アニールを用いる場合よりも裏面 2 3 における原子密度を大きくして、コレクタ電極 2 4 とのコンタクト抵抗を低減することができる。

40

## 【 0 1 6 1 】

カソード領域 8 2 において、急勾配領域 6 2 の原子密度勾配に対する緩勾配領域 6 1 の原子密度勾配の比率は、0.01 以上、0.5 以下であってよい。原子密度勾配の比率は、カソード領域 8 2 において、0.02 以上であってよく、0.05 以上であってよ

50

く、0.1以上であってよい。原子密度勾配の比率は、カソード領域82において、0.3以下であってよく、0.2以下であってよく、0.1以下であってよい。

【0162】

カソード領域82において、減少領域64の原子密度勾配に対する急勾配領域62の原子密度勾配の比率は、0.001以上、0.3以下であってよい。原子密度勾配の比率は、カソード領域82において、0.005以上であってよく、0.01以上であってよく、0.05以上であってよい。原子密度勾配の比率は、カソード領域82において、0.2以下であってよく、0.1以下であってよく、0.08以下であってよい。

【0163】

本例の裏面側領域60は、カソード領域82として機能する。ピーク65の位置を裏面23から離し、裏面23とピーク領域63の間に緩勾配領域61と急勾配領域62を設ける。これにより、ピーク領域63および減少領域64を、裏面23から0.1μm以上の深さに形成することができる。電荷キャリアの注入効率(本例では電子)は、ピーク65の原子密度の大きさおよび減少領域64の勾配の大きさに決まってよい。ここで、ドーピング濃度が原子密度と同じオーダーであるとしてよい。例えば半導体装置の製造プロセスあるいはモジュールなどのアセンブリプロセスにおいて裏面23に傷が生じた場合であっても、傷の深さが裏面23からピーク領域63の下端まで(たとえば0.2μm程度)の範囲であれば、電荷キャリアの注入効率は傷の深さに影響を受けにくくできる。これにより、裏面23の傷による順電圧降下の増大を抑制することができる。裏面側領域60と裏面23に形成される裏面電極(本例ではコレクタ電極24)とのコンタクト抵抗は、裏面23におけるドーパントの原子密度が $1 \times 10^{18}$  (atoms/cm<sup>3</sup>)以上であればよい。一方、裏面側領域60を、裏面23から例えば0.2μm以上に深く形成する場合には、裏面23におけるドーパントの原子密度を最大にすることがある。この場合、原子密度の勾配が比較的になくなり、電荷キャリアの注入効率を高くできないことがある。これに対して裏面側領域60が緩勾配領域61および急勾配領域62を備えることで、裏面23から離れた深さ位置にピーク領域63および減少領域64を形成でき、減少領域64における原子密度の勾配を急峻にできる。その結果、電荷キャリアの注入効率を高くできるだけでなく、裏面23に形成された傷の影響も低減できる。このように、本例の裏面側領域60は、ピーク領域63および減少領域64を有することにより、キャリアの注入を促進することができるだけでなく、緩勾配領域61と急勾配領域62を備えることで裏面23の傷の影響も受けにくくすることができる。

【0164】

裏面側領域60が、カソード領域82として機能する場合に、空乏層がカソード領域82に達する場合がある。空乏層が裏面電極に達すると、漏れ電流が増加する。空乏層が裏面電極に達することを防ぐには、カソード領域82のドーピング濃度、すなわちカソード領域82のドーパントの原子密度が高くすることで、空乏層をカソード領域82の内部でとめて、裏面電極に到達しないようにすることが可能である。一方、上述のように裏面23に傷が生じた場合、空乏層が裏面23の傷における裏面電極に達することで、漏れ電流が増加する場合がある。特に、裏面23におけるドーパントの原子密度を最大にする密度分布の場合に、傷のおもて面21側の先端において、カソード領域82の原子密度が比較的になくなる。そのため、空乏層が裏面23の傷における裏面電極に達しやすくなる。本例のように、ピーク65の位置を裏面23から離し、裏面23とピーク領域63の間に緩勾配領域61と急勾配領域62を設けることにより、裏面23の傷の先端よりも、ピーク領域63または急勾配領域62を深くすることができる。これにより、ピーク領域63、急勾配領域62または緩勾配領域61において空乏層を止めて、漏れ電流の増加を抑制することができる。

【0165】

このように、裏面側領域60の各領域の原子密度勾配を適切に設定することにより、裏面側領域60からのキャリア注入を促進して、良好な電気特性を有する半導体装置100を提供することができる。また、本例の裏面側領域60は、カソード領域82として機能

10

20

30

40

50

し、裏面 23 から離れたピーク 65 で空乏層を止めることができるので、裏面 23 に傷が生じた場合であっても、傷の深さが裏面 23 から例えば緩勾配領域 61 と急勾配領域 62 までの範囲であれば、裏面 23 の傷による漏れ電流の増大を抑制することができる。

【0166】

図 5 は、半導体装置 100 の製造工程の一例を示すフローチャートである。ステップ S100 において、半導体装置 100 のおもて面 21 側の構造を形成する。また、ステップ S100 においては、おもて面 21 側の構造を形成した後に、半導体基板 10 の裏面 23 側を研削して、半導体基板 10 の厚みを、要求される耐圧等の電気的特性に応じて調整する。

【0167】

ステップ S102 において、半導体基板 10 の裏面 23 側から裏面側領域 60 を形成するためのドーパントをイオン注入する。裏面側領域 60 は、半導体基板 10 の裏面 23 の全面に形成されてよい。裏面側領域 60 がコレクタ領域 22 の場合、ドーパントはボロンであってよい。裏面側領域 60 がカソード領域 82 の場合、ドーパントはリンであってよい。裏面側領域 60 がコレクタ領域 22 およびカソード領域 82 の両方を含む場合、コレクタ領域 22 とカソード領域 82 のドーパントをそれぞれの領域に分けてイオン注入してよい。

【0168】

コレクタ領域 22 を形成するためのドーパントのドーズ量は、 $2.0 \text{ E} + 13 \text{ cm}^{-2}$  以上であってよく、 $5.0 \text{ E} + 13 \text{ cm}^{-2}$  以下であってよい。カソード領域 82 を形成するためのドーパントのドーズ量は、 $1.0 \text{ E} 14 \text{ cm}^{-2}$  以上であってよく、 $1.0 \text{ E} 16 \text{ cm}^{-2}$  以下であってよい。裏面側領域 60 を形成するためのイオン注入の加速エネルギーは、コレクタ領域 22 またはカソード領域 82 において、 $10 \text{ keV}$  以上、 $300 \text{ keV}$  以下であってよい。

【0169】

ステップ S104 において、半導体基板 10 の裏面 23 側から半導体基板 10 をレーザーアニールする。本例では、裏面側領域 60 のドーパントがイオン注入された領域をレーザーアニールする。レーザーアニールによって、ドーパントをイオン注入した領域を半導体基板 10 の裏面 23 側から選択的に加熱する。レーザーアニールを用いることで、レーザーが照射されない非照射領域を低温に保った状態で、レーザー照射面の数  $\mu\text{m}$  の領域をドーパントの活性化に必要な温度まで昇温することができる。これにより、ピーク 65 を有する裏面側領域 60 を形成することができる。

【0170】

裏面側領域 60 がコレクタ領域 22 およびカソード領域 82 を含む場合、コレクタ領域 22 およびカソード領域 82 の各領域を同時にレーザーアニールしてもよいし、別々にレーザーアニールしてもよい。レーザーアニールによって溶融した半導体基板 10 の再結晶時に、裏面側領域 60 を形成するためのドーパントのピークの位置を変化させることができる。これにより、緩勾配領域 61、急勾配領域 62、ピーク領域 63 および減少領域 64 のそれぞれの領域が形成される。

【0171】

裏面側領域 60 のアニールに用いられるレーザーの種類は、特に限定されない。裏面側領域 60 のアニールに用いられるレーザーは、XeClエキシマレーザー（波長 308 nm）であってよく、KrFエキシマレーザー（波長 248 nm）であってよく、XeFエキシマレーザー（波長 351 nm）であってよく、固体レーザーの YAG2（YAG の第 2 高調波）（波長 532 nm）であってよく、YAG3（YAG の第 3 高調波）（波長 355 nm）であってよい。裏面側領域 60 のアニールに用いられるレーザーの種類は、レーザー光の侵入深さが、例えば  $5 \mu\text{m}$  以下のレーザーでよい。

【0172】

なお、裏面側領域 60 を形成するための段階は、裏面側領域 60 を形成するための熱アニールを含まなくてよい。即ち、裏面側領域 60 における欠陥の回復およびドーパントの

10

20

30

40

50

活性化がレーザアニールのみによって実現されてよい。但し、裏面側領域 60 における欠陥の回復およびドーパントの活性化は、レーザアニールに加えて、熱アニールも併用して実現されてもよい。熱アニールとは、炉の中で半導体装置 100 を加熱する炉アニールであってよい。

#### 【0173】

ステップ S106 において、裏面側電極を形成する。裏面側電極は、コレクタ電極 24 であってよく、カソード電極であってよい。例えば、裏面側電極は、スパッタ法により形成される。裏面側電極は、アルミニウム層、チタン層およびニッケル層等が積層された積層電極であってよい。このような工程で、裏面側領域 60 を備える半導体装置 100 を製造することができる。なお、半導体基板 10 の裏面 23 側にバッファ領域 20 または第 1 ライフタイム制御領域 151 などの他の領域を形成する場合は、適宜これらの領域を形成するための工程が追加されてよい。

10

#### 【0174】

図 6 は、裏面側領域 60 のレーザアニール前後の原子密度分布を示す。縦軸は原子密度 ( $\text{atoms/cm}^3$ ) およびシリコンの二次イオン強度 ( $\text{arb. Unit}$ ) を示し、横軸は裏面 23 からの分析深さ ( $\mu\text{m}$ ) を示す。

#### 【0175】

実線は、イオン注入時とレーザアニール後の裏面側領域 60 の原子密度の分布を示す。本例の裏面側領域 60 のドーパントはボロンである。裏面側領域 60 のイオン注入時には、深さが飛程  $R_p$  の位置に原子密度分布のピークを有する。イオン注入時とは、裏面側領域 60 のアニール前の段階であってよい。レーザアニール後のピーク 65 の深さ位置  $X_p$  は、イオン注入時のピークの飛程  $R_p$  よりも大きくなる。本例では、レーザアニールによる半導体基板 10 の照射領域の溶融により、イオン注入後の原子密度分布のピーク位置よりも、半導体基板 10 のおもて面 21 側の位置に原子密度分布のピークを再分布させている。

20

#### 【0176】

レーザアニールによって溶融される半導体基板 10 の深さ位置は、裏面側領域 60 の原子密度分布または材料等に応じて適宜変更されてよい。レーザアニールの照射深さ、特にレーザアニールによる溶融深さは、半導体基板 10 の裏面 23 からイオン注入時のピークの飛程  $R_p$  までの領域を含んでよく、裏面 23 からピーク 65 の深さ位置  $X_p$  までの領域を含んでよく、裏面側領域 60 が形成される領域を全て含んでよい。すなわち溶融深さは、イオン注入時のピークの飛程  $R_p$  以上であってよい。レーザ照射は、ウェハ状態の半導体基板 10 の主面のうち、レーザを照射する照射面 (本例では裏面 23) を上側にして、半導体基板 10 を水平に配置する。溶融深さをイオン注入時のピークの飛程  $R_p$  以上とすることで、注入されたドーパントの総量の 50% 以上を、溶融した半導体材料の内部に配置できる。これにより、注入されたドーパントの原子密度は、溶融深さの範囲で実質的に均一に再分布される。さらに、溶融時間を比較的長めにすると、溶融深さの範囲で、ドーパントが重力に沿って照射面と反対の主面である設置面 (本例ではおもて面 21) 側に沈殿する。沈殿によりドーパントはおもて面 21 側に移動するため、ドーパント原子密度分布は、イオン注入時のピークの飛程  $R_p$  がそれよりも深い位置に、ピーク位置が移動する。さらにドーパントの移動により、裏面 23 側からおもて面 21 側に向かって順に、緩勾配領域 61、急勾配領域 62、ピーク領域 63 および減少領域 64 が形成される。レーザアニールの条件 (例えば、レーザ光の強度、照射時間、照射回数と時間間隔、オーバーラップ率など) を、半導体材料が溶融し、ドーパントが再分布して、さらに設置面側に沈殿するように設定することで、緩勾配領域 61、急勾配領域 62、ピーク領域 63 および減少領域 64 を有する裏面側領域 60 を形成することができる。

30

40

#### 【0177】

1 点鎖線のグラフは、半導体基板 10 であるシリコンの二次イオン強度の測定結果を示している。裏面 23 に近い領域 (例えば、 $0.05 \mu\text{m}$  以下の領域) では、測定結果が安定しておらず、シリコンの二次イオン強度が正確に測定されていない。即ち、裏面側領域

50

60のドーパントの原子密度も正確に測定できていない場合がある。このため、裏面23の近傍の領域においては、外挿するなどにより裏面側領域60の原子密度の測定値が補間されてよい。

【0178】

なお、裏面側領域60の積分濃度は、レーザアニールの照射によって減少してよい。レーザアニール前の裏面側領域60の積分濃度に対する、レーザアニール後の裏面側領域60の積分濃度の比は、ボロンの場合に85%以上であってよく、90%以上であってよく、95%以上であってよい。レーザアニール前の裏面側領域60の積分濃度に対する、レーザアニール後の裏面側領域60の積分濃度の比は、ボロンの場合に、100%未満であってよく、99%以下であってよく、95%以下であってよい。本例の積分濃度の比は、

10

【0179】

図7は、半導体基板10の裏面23側の原子密度の測定結果を示す。本図は、SIMSによって計測された二次イオンの分析結果を示す。本例の結果においても、他の実施例で示した通り、裏面側領域60は、緩勾配領域61、急勾配領域62、ピーク領域63および減少領域64を有している。

【0180】

図8は、半導体基板10の裏面23側のドーピング濃度の測定結果を示す。本例では、ドーパントがボロンの場合であって、SR法によって測定されたドーピング濃度（ネット・ドーピング濃度、キャリア濃度）の分布の一例を示す。ドーパントはボロンに限らず、リン、砒素であってよい。SR法によって測定されたドーピング濃度の分布においても、図7で示した裏面側領域60のSIMS分析結果と同様の特徴を反映していることが分かる。即ち、裏面側領域60の原子密度分布は、裏面側領域60のドーピング濃度の分布と略相似形であってよい。なお、SR法によって測定されたドーピング濃度の分布は、誤差などの拡がり抵抗測定環境に起因して、複数の測定値に細かい増減があってよい。

20

【0181】

図8に示すように、半導体装置100は、原子密度分布の緩勾配領域61に対応するドーピング濃度分布のドーピング緩勾配領域161、原子密度分布の急勾配領域62に対応するドーピング濃度分布のドーピング急勾配領域162、原子密度分布のピーク領域63に対応するドーピング濃度分布のドーピングピーク領域163および原子密度分布の減少領域64に対応するドーピング濃度分布のドーピング減少領域164を備えてもよい。すなわち裏面側領域60のドーピング濃度分布は、ドーピング緩勾配領域161、ドーピング急勾配領域162、ドーピングピーク領域163およびドーピング減少領域164を有してよい。

30

【0182】

$N_{Dp}$ は、ドーピングピーク165のピークドーピング濃度である。 $X_{Dp}$ は、半導体基板10の深さ方向における、裏面23からのドーピングピーク165の深さ位置である。

【0183】

ドーピング減少領域164は、半導体基板10の深さ方向において、裏面23からドリフト領域18に向けてドーピング濃度が減少する領域であってよい。ドーピング減少領域164は、ドーピングピーク領域163とドリフト領域18との間に設けられる。半導体装置100がバッファ領域20を備える場合、ドーピング減少領域164は、ドーピングピーク領域63とバッファ領域20との間に設けられてよく、バッファ領域20と接してよい。

40

【0184】

ドーピング緩勾配領域161の下端は、半導体基板10の裏面23であってよい。ドーピング緩勾配領域161の上端は、裏面23と、半導体基板10の深さ方向におけるドーピングピーク領域163のドーピングピーク165の深さ位置との中間の位置であってよい。即ち、ドーピング緩勾配領域161の上端は、ドーピングピーク165の深さ位置 $X_{Dp}$ を基準として、 $0.5X_{Dp}$ の位置であってよい。なお、ドーピング緩勾配領域161

50

の上端は、ドーピングピーク 165 のドーピング濃度  $N_{Dp}$  を基準として、ドーピング濃度が  $0.5 N_{Dp}$  となる位置であってもよい。あるいは、ドーピング緩勾配領域 161 の深さ範囲は、緩勾配領域 61 と同じ深さ範囲であってもよい。

【0185】

ドーピング急勾配領域 162 の下端は、半導体基板 10 の深さ方向において、ドーピング緩勾配領域 161 の上端と同一の位置であってもよい。即ち、ドーピング急勾配領域 162 の下端は、ドーピングピーク 165 の深さ位置  $X_{Dp}$  を基準として、 $0.5 X_{Dp}$  の位置であってもよい。ドーピング急勾配領域 162 の上端は、半導体基板 10 の深さ方向において、ドーピングピーク領域 163 の下端と同一の位置であってもよい。ドーピング急勾配領域 162 の上端は、後述の通り、ドーピングピーク 165 よりも裏面 23 側において、ドーピング濃度が  $0.95 N_{Dp}$  となる位置であってもよい。あるいは、ドーピング急勾配領域 162 の深さ範囲は、急勾配領域 62 と同じ深さ範囲であってもよい。

10

【0186】

ドーピングピーク領域 163 の下端は、ドーピングピーク 165 よりも半導体基板 10 の裏面 23 側において、ドーピングピーク 165 におけるドーピング濃度の 95% の濃度となる位置であってもよい。即ち、ドーピングピーク領域 163 の下端は、ドーピングピーク 165 よりも裏面 23 側において、ドーピング濃度が  $0.95 N_{Dp}$  となる位置であってもよい。ドーピングピーク領域 163 の上端は、ドーピングピーク 165 よりも半導体基板 10 のおもて面 21 側において、ドーピングピーク 165 におけるドーピング濃度の 95% の濃度となる位置であってもよい。即ち、ドーピングピーク領域 163 の上端は、ドーピングピーク 165 よりもおもて面 21 側において、ドーピング濃度が  $0.95 N_{Dp}$  となる位置であってもよい。また、ドーピングピーク領域 163 の上端および下端は、それぞれドーピング濃度が  $0.90 N_{Dp}$  となる位置であってもよい。なお、ドーピングピーク領域 163 の下端は、ドーピングピーク 165 の深さ位置  $X_{Dp}$  を基準として、 $0.9 X_{Dp}$  となる位置であってもよい。ドーピングピーク領域 163 の上端は、ドーピングピーク 165 の深さ位置  $X_{Dp}$  を基準として、 $1.1 X_{Dp}$  となる位置であってもよい。あるいは、ドーピングピーク 165 の深さ範囲は、ピーク領域 63 と同じ深さ範囲であってもよい。

20

【0187】

ドーピング減少領域 164 の下端は、半導体基板 10 の深さ方向において、ドーピングピーク領域 163 の上端と同一の位置であってもよい。即ち、ドーピング減少領域 164 の下端は、ドーピングピーク 165 よりもおもて面 21 側において、ドーピング濃度が  $0.95 N_{Dp}$  となる位置であってもよい。ドーピング減少領域 164 の上端は、ドーピングピーク 165 よりも半導体基板 10 のおもて面 21 側において、ドーピングピーク 165 におけるドーピング濃度の 10% の濃度となる位置であってもよい。即ち、ドーピングピーク領域 163 の上端は、ドーピングピーク 165 よりもおもて面 21 側において、ドーピング濃度が  $0.1 N_{Dp}$  となる位置であってもよい。あるいは、ドーピング減少領域 164 の深さ範囲は、減少領域 64 と同じ深さ範囲であってもよい。

30

【0188】

本例の裏面側領域 60 において、ドーピング緩勾配領域 161、ドーピング急勾配領域 162、ドーピングピーク領域 163 およびドーピング減少領域 164 は、裏面 23 側から順に連続して設けられてよい。即ち、ドーピング緩勾配領域 161 の上端は、ドーピング急勾配領域 162 の下端と接してよい。ドーピング急勾配領域 162 の上端は、ドーピングピーク領域 163 の下端と接してよい。ドーピングピーク領域 163 の上端は、ドーピング減少領域 164 の下端と接してよい。言い換えると、半導体装置 100 は、ドーピング緩勾配領域 161 とドーピング急勾配領域 162 との境界  $A_D$  を有してよく、ドーピング急勾配領域 162 とドーピングピーク領域 163 との境界  $B_D$  を有してよく、ドーピングピーク領域 163 とドーピング減少領域 164 との境界  $C_D$  を有してよく、ドーピング減少領域 164 とドリフト領域 18 との境界  $D_D$  を有してよい。

40

【0189】

50

ドーピング緩勾配領域 161 の上端とドーピング急勾配領域 162 の下端が接することにより、ドーピング緩勾配領域 161 からドーピング急勾配領域 162 にわたるドーピング濃度分布は、ドーピング濃度分布の勾配（ドーピング濃度勾配）が連続的に増加してよい。これにより、ドーパントの電氣的な活性化率が比較的に高くできる場合がある。他に、ドーピング緩勾配領域 161 からドーピング急勾配領域 162 にわたるドーピング濃度分布は、ドーピング濃度が部分的に連続して減少する領域を有してもよく、ドーピング濃度が部分的に連続して平坦に分布する部分を有してもよい。ここでドーピング濃度が部分的に連続して平坦に分布するとは、緩勾配領域 61、急勾配領域 62、ドーピング緩勾配領域 161 またはドーピング急勾配領域 162 のいずれかまたはもっとも狭い領域よりも狭い範囲において、ドーピング濃度の最大値および最小値が、当該範囲のドーピング濃度の平均値の 15% 以内であることを意味してよい。

10

## 【0190】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

## 【0191】

請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

20

## 【符号の説明】

## 【0192】

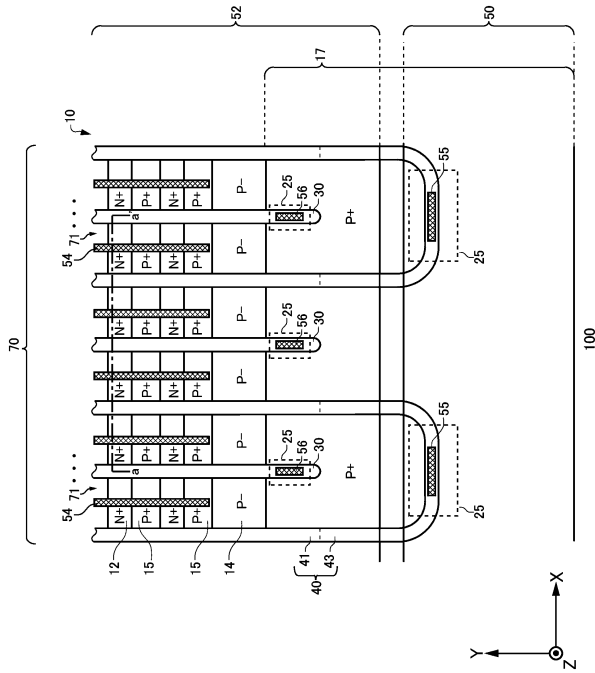
10・・・半導体基板、12・・・エミッタ領域、14・・・ベース領域、15・・・コンタクト領域、16・・・蓄積領域、17・・・ウェル領域、18・・・ドリフト領域、20・・・バッファ領域、21・・・おもて面、22・・・コレクタ領域、23・・・裏面、24・・・コレクタ電極、25・・・接続部、・・・30・・・ダミートレンチ部、31・・・延伸部分、32・・・ダミー絶縁膜、33・・・接続部分、34・・・ダミー導電部、38・・・層間絶縁膜、40・・・ゲートトレンチ部、41・・・延伸部分、42・・・ゲート絶縁膜、43・・・接続部分、44・・・ゲート導電部、50・・・ゲート金属層、52・・・エミッタ電極、54・・・コンタクトホール、55・・・コンタクトホール、56・・・コンタクトホール、60・・・裏面側領域、61・・・緩勾配領域、62・・・急勾配領域、63・・・ピーク領域、64・・・減少領域、65・・・ピーク、68・・・中間領域、70・・・トランジスタ部、71・・・メサ部、80・・・ダイオード部、81・・・メサ部、82・・・カソード領域、85・・・延長領域、90・・・境界部、91・・・メサ部、100・・・半導体装置、102・・・端辺、112・・・ゲートパッド、120・・・活性部、130・・・外周ゲート配線、131・・・活性側ゲート配線、140・・・エッジ終端構造部、151・・・第1ライフタイム制御領域、152・・・第2ライフタイム制御領域、161・・・ドーピング緩勾配領域、162・・・ドーピング急勾配領域、163・・・ドーピングピーク領域、164・・・ドーピング減少領域、165・・・ドーピングピーク

30

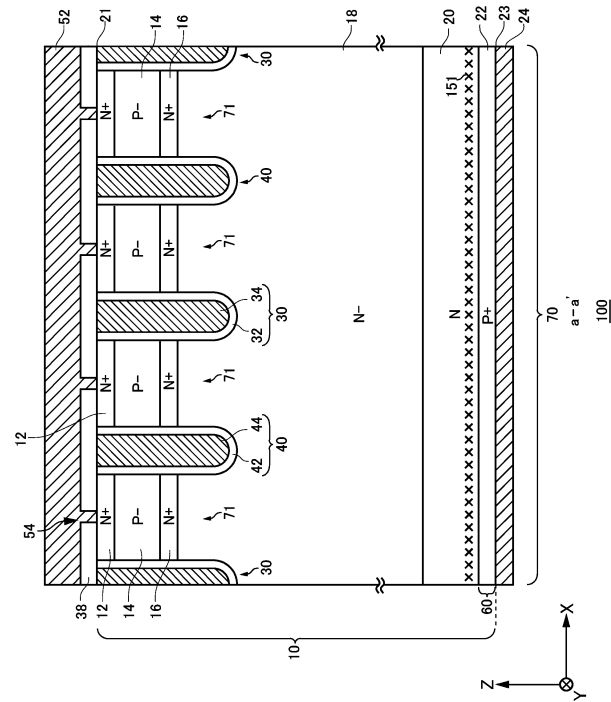
40

【図面】

【図 1 A】



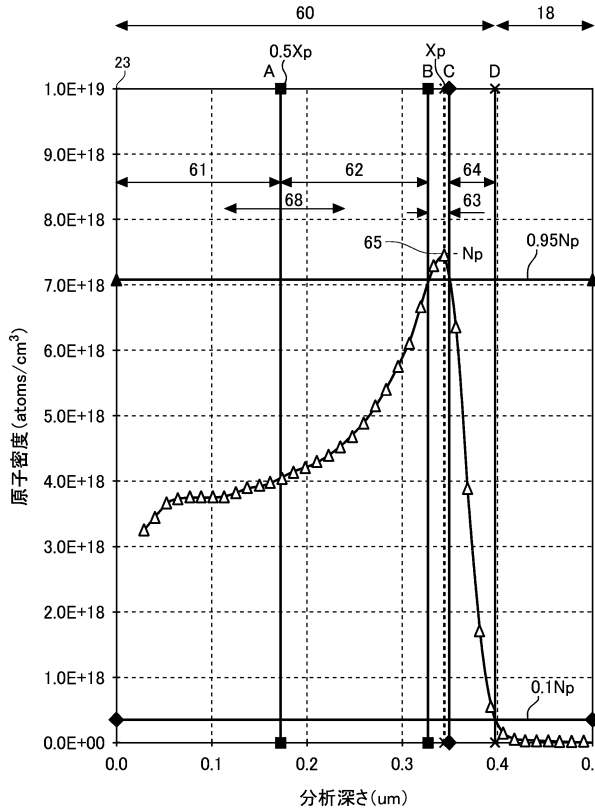
【図 1 B】



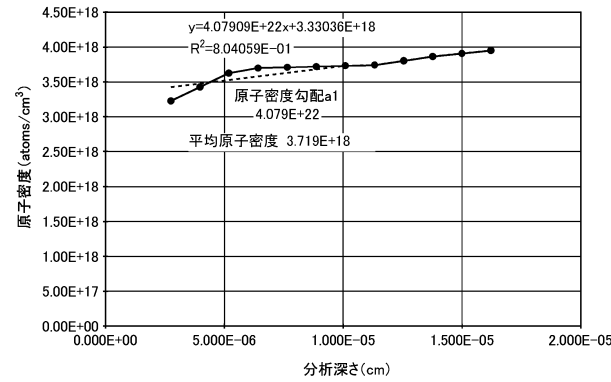
10

20

【図 2 A】



【図 2 B】

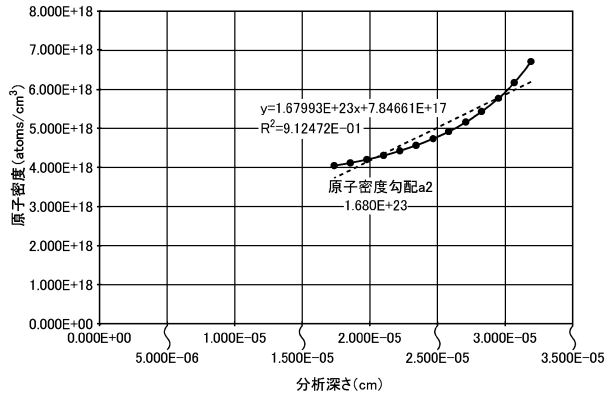


30

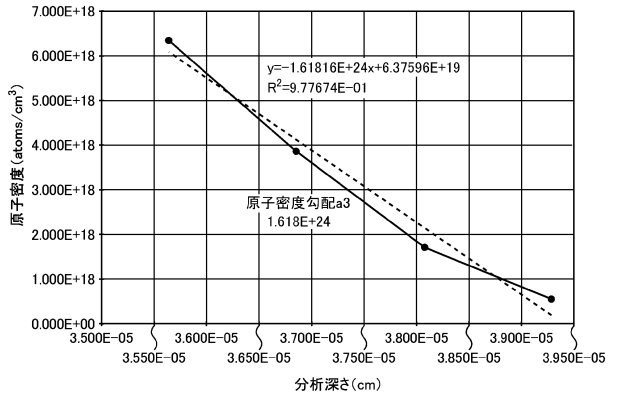
40

50

【図 2 C】

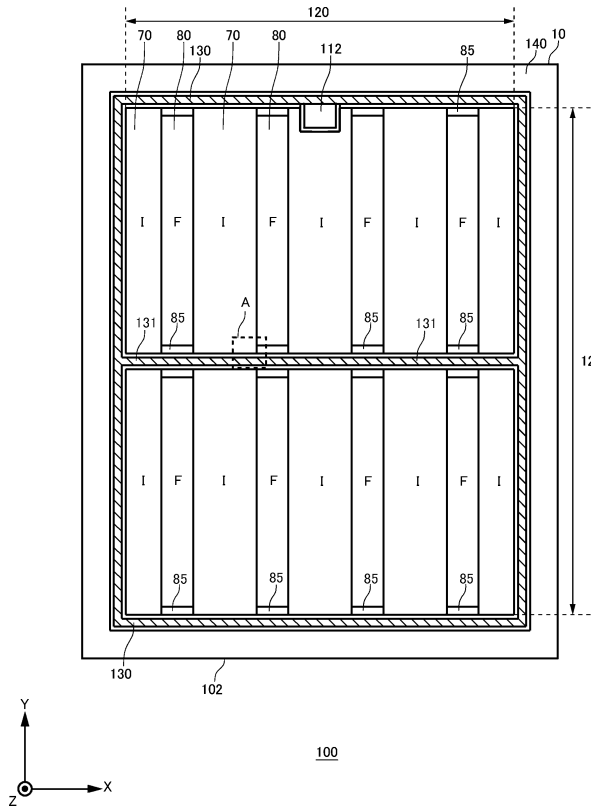


【図 2 D】

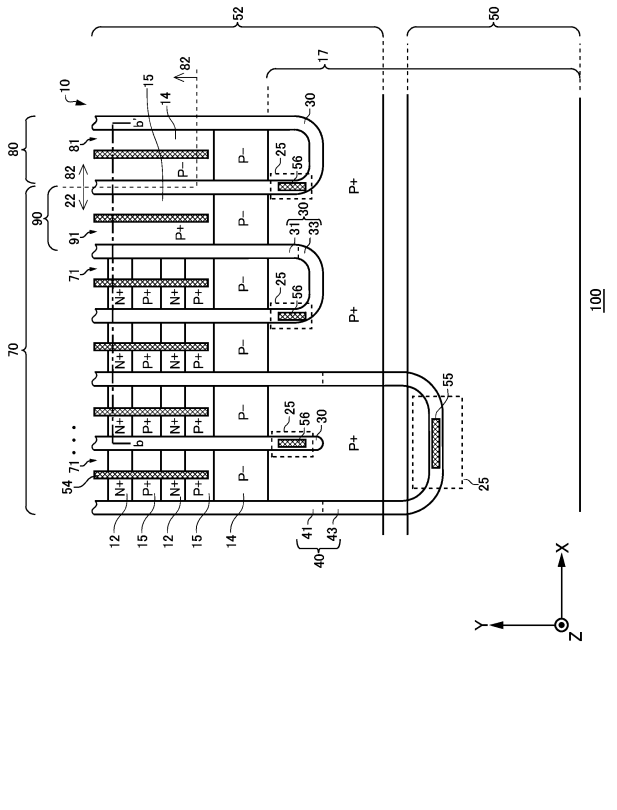


10

【図 3 A】



【図 3 B】



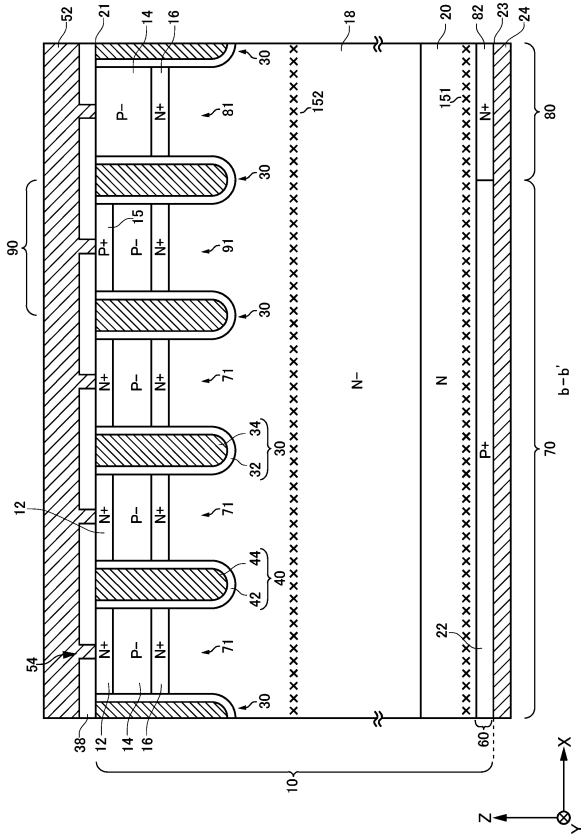
20

30

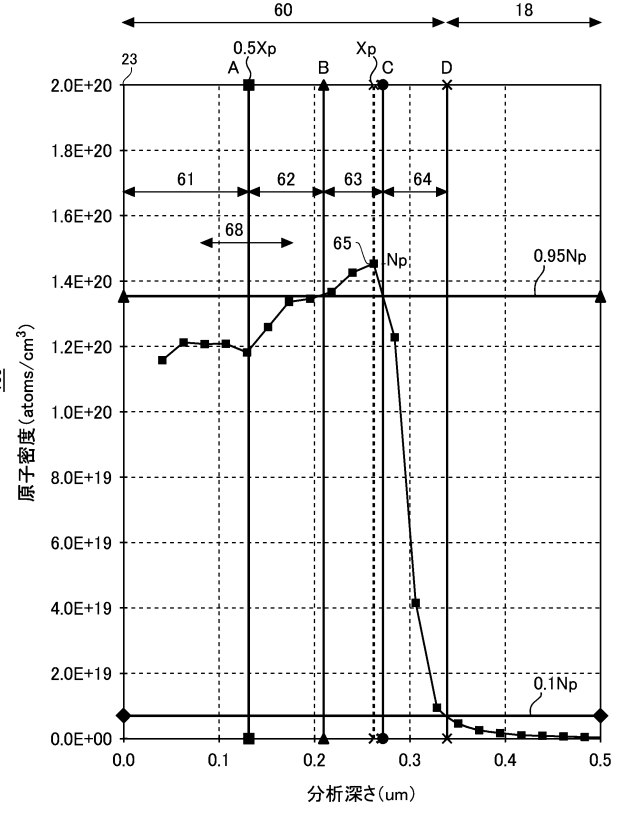
40

50

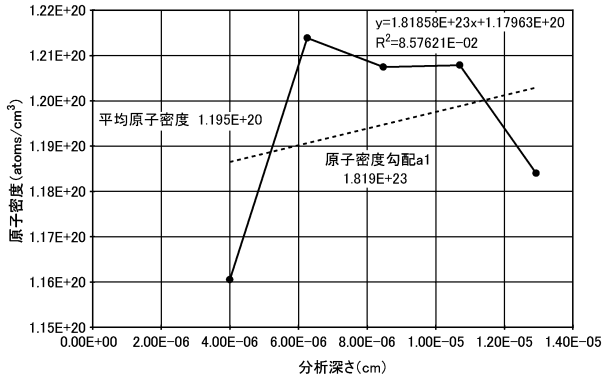
【図 3 C】



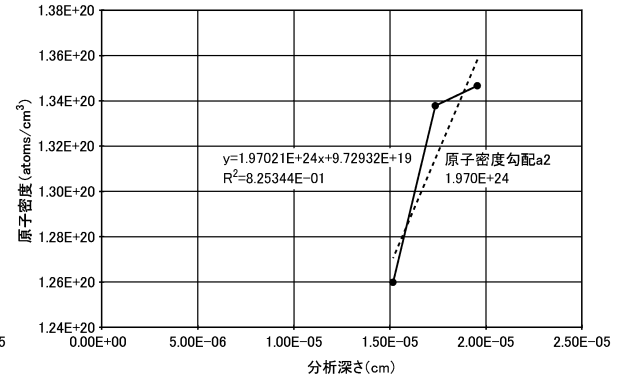
【図 4 A】



【図 4 B】



【図 4 C】



10

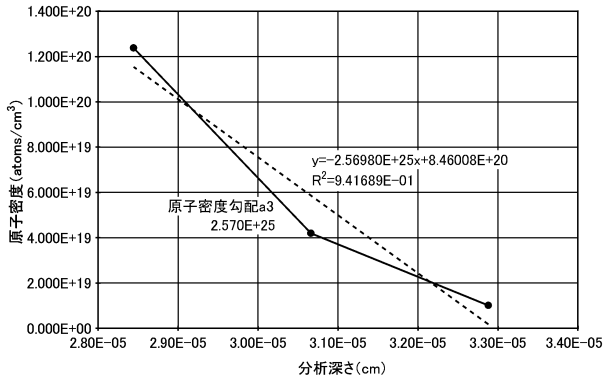
20

30

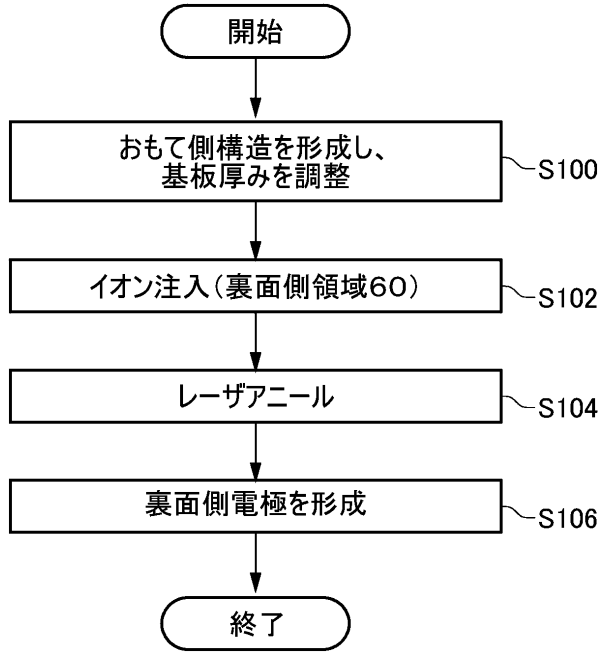
40

50

【図4D】



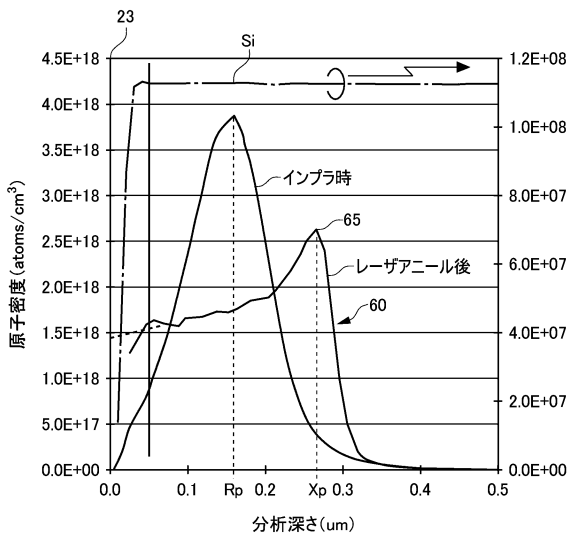
【図5】



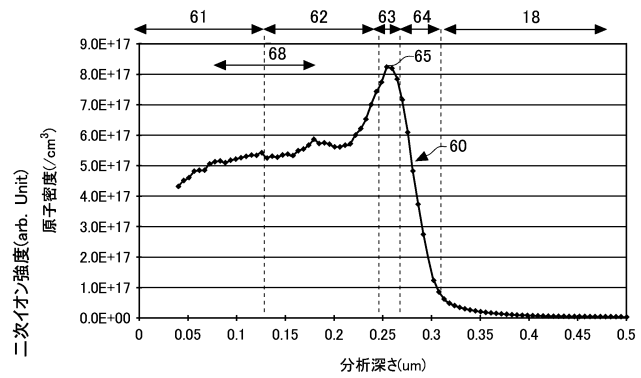
10

20

【図6】



【図7】

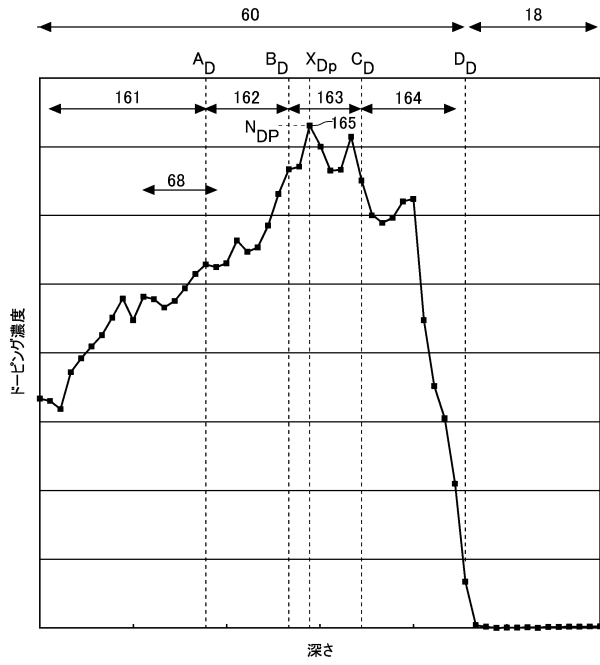


30

40

50

【 図 8 】



10

20

30

40

50

## フロントページの続き

## (51)国際特許分類

## F I

<i>H 1 0 D</i>	<i>62/10 (2025.01)</i>	H 1 0 D	12/00	1 0 1 G
<i>H 1 0 D</i>	<i>84/80 (2025.01)</i>	H 1 0 D	12/00	1 0 1 L
<i>H 1 0 D</i>	<i>84/83 (2025.01)</i>	H 1 0 D	12/00	1 0 1 T
		H 1 0 D	12/00	1 0 2 G
		H 1 0 D	12/00	1 0 3 Q
		H 1 0 D	12/00	1 0 3 S
		H 1 0 D	12/00	2 0 1 A
		H 1 0 D	12/01	A
		H 1 0 D	12/01	H
		H 1 0 D	62/10	1 0 1 F
		H 1 0 D	62/10	1 0 1 G
		H 1 0 D	62/10	1 0 1 V
		H 1 0 D	84/80	1 0 1 A
		H 1 0 D	84/80	2 0 3 D
		H 1 0 D	84/83	E

## (56)参考文献

特開 2 0 0 7 - 1 2 3 4 6 9 ( J P , A )  
 国際公開第 2 0 1 5 / 1 1 8 7 1 3 ( W O , A 1 )  
 国際公開第 2 0 1 4 / 1 1 2 2 2 8 ( W O , A 1 )  
 国際公開第 2 0 2 0 / 0 8 0 2 9 5 ( W O , A 1 )  
 国際公開第 2 0 2 1 / 1 6 6 9 8 0 ( W O , A 1 )  
 特開 2 0 0 5 - 2 5 9 7 7 9 ( J P , A )  
 特開 2 0 1 2 - 1 5 6 2 0 7 ( J P , A )  
 特開 2 0 2 0 - 0 4 3 3 0 1 ( J P , A )  
 国際公開第 2 0 1 2 / 0 5 6 5 3 6 ( W O , A 1 )  
 国際公開第 2 0 1 5 / 0 8 7 4 3 9 ( W O , A 1 )  
 特開平 6 - 1 5 1 8 0 4 ( J P , A )  
 特開 2 0 1 4 - 1 0 7 3 9 1 ( J P , A )

## (58)調査した分野 (Int.Cl., D B 名)

H 1 0 D 1 2 / 0 0  
 H 1 0 D 3 0 / 6 6  
 H 1 0 D 3 0 / 0 1  
 H 1 0 D 8 4 / 8 0  
 H 1 0 D 8 / 5 0  
 H 0 1 L 2 1 / 3 2 2  
 H 0 1 L 2 1 / 2 6 5  
 H 1 0 D 8 4 / 8 3  
 H 1 0 D 6 2 / 1 0