

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月3日(03.09.2020)



(10) 国際公開番号

WO 2020/174851 A1

(51) 国際特許分類:
H04H 20/95 (2008.01) *H04N 21/238* (2011.01)
H04N 21/222 (2011.01)

(21) 国際出願番号: PCT/JP2019/050498

(22) 国際出願日: 2019年12月24日(24.12.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-035439 2019年2月28日(28.02.2019) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

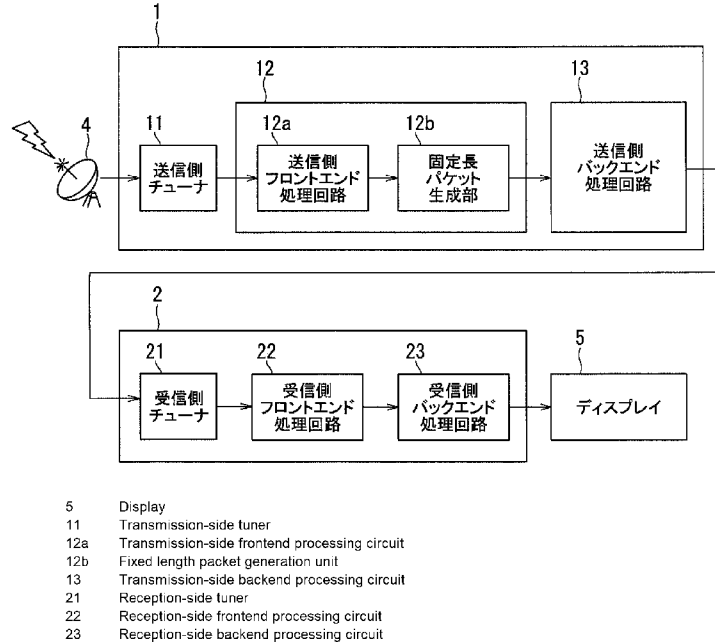
神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 平山 雄一 (HIRAYAMA Yuichi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 小島 知也(KOJIMA Tomoya); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 田中 秀▲てつ▼, 外 (TANAKA Hidetetsu et al.); 〒1056032 東京都港区虎ノ門四丁目3番1号 城山トラストタワー32階 特許業務法人日栄国際特許事務所 Tokyo (JP).

(54) Title: DEMODULATION CIRCUIT, DEMODULATION METHOD, AND TRANSMISSION DEVICE

(54) 発明の名称: 復調回路、復調方法、送信装置



(57) Abstract: A transmission device is provided with: a demodulation circuit which, when a TLV packet, which is transmitted in superposition on a broadcast wave and has a variable data length, is converted into a divided TLV packet having a fixed data length, sets a speed for switching an L level and an H level of a clock signal for head data, which includes a packet header embedded in a header unit of the divided TLV packet, to half the speed for data behind the head data; and a transmission-side backend processing circuit which QAM-modulates, for cable broadcasting, a demodulated

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

signal demodulated by the demodulation circuit.

(57) 要約: 送信装置が、放送波に重畳されて送信されたデータ長が可変長であるTLVパケットをデータ長が固定長である分割TLVパケットに変換する際に、分割TLVパケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号のLレベルとHレベルとを切り替える速度を、先頭のデータ以降のデータに対して二倍の速度に設定する復調回路と、復調回路が復調した復調信号をケーブル放送向けにQAM変調する送信側バックエンド処理回路を備える。

明 細 書

発明の名称： 復調回路、復調方法、送信装置

技術分野

[0001] 本開示に係る技術（本技術）は、放送波に重畳されて送信された可変長パケットを分割して固定長パケットを生成する復調回路と、復調回路を用いた復調方法と、復調回路を含む送信装置に関する。

背景技術

[0002] 高度広帯域衛星デジタル放送の伝送方式(A R I B S T D - B 4 4)やA T S C 3 . 0等の新しい放送方式では、これまでの固定長パケット(例えば、T S)に加え、可変長パケット(例えば、T L V, A L P)を伝送することが可能となっている。可変長パケットを伝送するデジタル放送等に用いる信号処理の技術としては、例えば、特許文献1や特許文献2に開示されているように、復調処理を行う処理部とデマックス処理を行う処理部との間で、信号線を用いて可変長パケットを伝送するものがある。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2016／199603号

特許文献2：国際公開第2016／199604号

発明の概要

発明が解決しようとする課題

[0004] しかしながら、可変長パケットを受け取れない従来のバックエンド処理回路(L S I)と接続する場合には、可変長パケットを分割して、パケット長が固定された固定長パケットを生成する際に、同期バイト等を含むヘッダパケットを固定長パケットに挿入する必要がある。特許文献1や特許文献2に開示されている技術では、可変長パケットを分割して固定長パケットを生成する際に、クロック周波数の変換が必要となり、一定のクロック周波数で伝送しようとするバッファリング用のメモリが増えるという問題点がある。

[0005] 本技術は、上記問題点を鑑み、シンプルなフォーマットで、可変長パケットを分割して固定長パケットを生成することが可能な復調回路と、復調回路を用いた復調方法と、復調回路を含む送信装置を提供することを目的とする。

課題を解決するための手段

[0006] 本技術の一態様に係る復調回路は、放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットをデータ長が固定長である分割ＴＬＶパケットに変換する際に、分割ＴＬＶパケットのヘッダ部を埋め込む。これに加え、先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を、先頭のデータ以降のデータに対して二倍の速度に設定する。

[0007] 本技術の一態様に係る復調方法は、放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットをデータ長が固定長である分割ＴＬＶパケットに変換する際に、分割ＴＬＶパケットのヘッダ部を埋め込む方法である。これに加え、先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を、先頭のデータ以降のデータに対して二倍の速度に設定する方法である。

[0008] 本技術の一態様に係る送信装置は、復調回路と、復調回路が復調した復調信号をケーブル放送向けにＱＡＭ変調する送信側バックエンド処理回路を備える。復調回路は、放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットをデータ長が固定長である分割ＴＬＶパケットに変換する際に、分割ＴＬＶパケットのヘッダ部を埋め込む。これに加え、復調回路は、先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を、先頭のデータ以降のデータに対して二倍の速度に設定する。

図面の簡単な説明

[0009] [図1]放送システムの構成を示す図である。

[図2]送信装置と受信装置の構成を示すブロック図である。

[図3]信号線の説明図である。

[図4]信号線の説明図である。

[図5]信号線で授受する信号の説明図である。

[図6]T L Vパケットのパケット種別の構成を示す図である。

[図7]T L Vパケットの構成を示す図である。

[図8]T L Vパケットから分割T L Vパケットへ変換する処理の説明図である。

[図9]固定長パケット生成部が行う処理を示す図である。

[図10]固定長パケット生成部が行う処理を示す図である。

[図11]送信装置の動作を示すフローチャートである。

[図12]パーソナルコンピュータの構成例を示す図である。

発明を実施するための形態

[0010] 以下、図面を参照して、本技術の実施形態を説明する。図面の記載において、同一又は類似の部分には同一又は類似の符号を付し、重複する説明を省略する。各図面は模式的なものであり、現実のものとは異なる場合が含まれる。以下に示す実施形態は、本技術の技術的思想を具体化するための装置や方法を例示するものであって、本技術の技術的思想は、下記の実施形態に例示した装置や方法に特定するものでない。本技術の技術的思想は、特許請求の範囲に記載された技術的範囲内において、種々の変更を加えることが可能である。

[0011] (第1実施形態)

送信装置1は、図1に示すように、受信装置2と、ネットワーク3と共に、放送システム10を構成する。

放送システム10は、デジタルケーブルテレビ放送（ケーブル放送）に関わるシステムである。

[0012] 送信装置1は、デジタルケーブルテレビ放送を行う放送局側の装置である。

受信装置2は、ネットワーク3を介して、送信装置1から送信された放送波を受信する。なお、ネットワーク3を介した送信は、放送されているコンテンツに係わる情報の送信とすることも可能である。

[0013] <送信装置の構成>

送信装置 1 は、図 2 に示すように、送信側チューナ 1 1 と、復調回路 1 2 と、送信側バックエンド処理回路 1 3 を含む。なお、送信側チューナ 1 1 と復調回路 1 2 とを統合した L S I により、送信側チューナ 1 1 と復調回路 1 2 を構成してもよい。

送信側チューナ 1 1 には、アンテナ 4 が接続される。アンテナ 4 は、衛星放送を受信するアンテナである。

復調回路 1 2 は、送信側フロントエンド処理回路 1 2 a と、固定長パケット生成部 1 2 b を含む。

[0014] 図 3 に示すように、復調回路 1 2 と送信側バックエンド処理回路 1 3 は、複数本の信号線として、4 本の信号線（シリアル伝送の場合）によって接続されている。4 本の信号線は、シンク信号線と、バリッド信号線と、クロック信号線と、データ信号線である。

[0015] シンク信号線は、シンク（S Y N C）信号を伝送する 1 ビットの信号線である。バリッド信号線は、バリッド（V A L I D）信号を伝送する 1 ビットの信号線である。クロック信号線は、クロック（C L K）信号を伝送する 1 ビットの信号線である。

データ信号線は、データ（D A T A）信号を伝送する 1 ビットの信号線である。なお、データ信号線は、1 ビットから 8 ビットに対応しており、1 本から 8 本のうちいずれかの信号線で構成してもよい。例えば、シリアル伝送の場合、データ信号線は 1 本の信号線で構成され、8 ビットのパラレル伝送の場合、データ信号線は、8 本の信号線で構成される。

以下に説明するように、本技術によれば、データ信号線の本数（クロック信号の 1 周期で伝送するビット数）に応じて、シンク信号、バリッド信号、クロック信号をそれぞれ制御することが可能である。

[0016] なお、図 4 に示すように、復調回路 1 2 と送信側バックエンド処理回路 1 3 は、複数本の信号線として、4 本の信号線に加え、さらに、エラー信号線を備える構成としても良い。

エラー信号線は、エラー（E R R）の発生を示すエラー情報を伝送する 1 ビットの信号線である。なお、図 3 及び図 4 に示した信号線は、一例であり、他の信号を伝送する信号線が、送信側フロントエンド処理回路 1 2 a と固定長パケット生成部 1 2 b との間に設けられていても勿論良い。

[0017] 図 5 に、クロック信号、シンク信号、バリッド信号、およびデータ信号の基本的な出力波形を示す。基本的な出力波形と定義したのは、各信号の役割について説明するためである。また、各信号の波形は、後述するように、送信側バックエンド処理回路 1 3 が要求する条件を満たすように、また、消費電力を低減させる等の目的に応じて、適切に変更される。

[0018] クロック信号は、固定長パケットを構成するデータの出力タイミングを表す信号である。クロック信号は、L レベルと H レベルとを交互に繰り返す信号である。シンク信号は、固定長パケットに含まれるパケットの先頭のタイミングを表す。シンク信号は、例えば、パケットの先頭のタイミングだけ、一時的に、L（L o w）レベルから H（H i g h）レベルになる。バリッド信号は、T L V において、パケットが存在する区間（有効区間）を表す。バリッド信号は、例えば、有効区間で、H レベルになり、有効以外の区間（無効区間）で、L レベルになる。データ信号は、固定長パケットの信号である。パケットは、データ長（パケット長）が 1 8 8 バイトである。

なお、エラー信号線が設けられている場合、エラー信号も伝送される。エラー信号は、エラーが発生しているときに H レベルになり、エラーが発生していないときに L レベルになる。

復調回路 1 2 から送信側バックエンド処理回路 1 3 に供給されるデータ信号は、固定長パケットの全て、である。

[0019] 送信側フロントエンド処理回路 1 2 a は、フレームを同期させるための信号であるフレーム同期信号の検出をトリガとして、フレーム毎に以下の処理を行う。以下、一例として、1 つのフレームに、1 2 0 のスロットが含まれている場合について説明する。

送信側フロントエンド処理回路 1 2 a は、A P S K（振幅位相変調）方式

やP S K方式の主信号を復調する。これに加え、送信側フロントエンド処理回路12aは、 $\pi/2$ シフトB P S K変調方式の伝送T M C C信号を復調する。伝送T M C C信号とは、T M C C (T r a n s m i s s i o n & M u l t i p l e x i n g C o n f i g u r a t i o n C o n t r o l) 信号にB C H符号やL D P C符号が付加された信号である。なお、各フレームのT M C C信号には、フレームを構成する各スロットに関するT M C C情報が含まれている。さらに、送信側フロントエンド処理回路12aは、T M C C信号に対して、B C H符号を復合する外符号誤り検出訂正処理及びL D P C符号を復合する内符号誤り検出訂正処理を施すことによって、T M C C情報を得る。また、送信側フロントエンド処理回路12aは、T M C C情報に含まれている、対象フレームの各スロットが含む主信号の復調に必要な情報に基づいて、対象フレームの各スロットが含む主信号を復調する。なお、主信号の復調に必要な情報とは、例えば、各スロットのキャリア変調方式を示すパラメータや、L D P C符号の符号化率を示すパラメータである。さらに、送信側フロントエンド処理回路12aは、スロットの主信号に対してデインタリーブ処理を施す。

[0020] 送信側フロントエンド処理回路12aは、誤り訂正符号としてB C K符号やL D P C符号を用いた誤り訂正方式により、送信側フロントエンド処理回路12aから入力を受けた復調信号の誤り訂正を行う。また、送信側フロントエンド処理回路12aは、誤り訂正を行うことで得られたT L Vパケット(複数のT L Vパケット)を、固定長パケット生成部12bに出力する。

[0021] パケット種別の領域は、T L Vパケットに格納するパケットの種別を識別するために使用する領域として割り当てられている(図6を参照)。

データ長の領域は、図7に示すように、データ長の領域よりも後に続くデータビット数が書き込まれる領域である。データの領域(データ領域)は、 $8 \times N$ ビットであり、可変長の領域であるとともに、データが書き込まれる領域である。

[0022] 固定長パケット生成部12bは、J C T E A S T D - 0 0 2 - 6 . 1 (複

数搬送波方式)の分割TLVを例にすると、図8に示すように、受信したTLVパケットを分割TLVパケットに変換する処理を実行する。固定長パケット生成部12bが受信したTLVパケットは、可変長なTLVパケットの集合である。そして、固定長パケット生成部12bは、集合した可変長なTLVパケットを、固定長の分割TLVパケットに変換する。図8には、一例として、二つのTLVパケット(TLVパケット1、TLVパケット2)を、三つの分割TLVパケット(分割TLVパケット1、分割TLVパケット2、分割TLVパケット3)に変換する場合を示す。

[0023] 分割TLVパケットは、188バイトの固定長のパケットである。

また、分割TLVパケットは、図8に示すように、同期バイトと、トランスポートエラーインジケータと、TLVパケット開始インジケータと、PIDと、ペイロードから構成されている。ペイロードには、先頭TLV指示が含まれる場合がある。

同期バイトは、例えば、「0x47」と定義される。

トランスポートエラーインジケータは、分割TLVパケット内のビットエラーの有無を示すフラグである。例えば、トランスポートエラーインジケータが「1」であるとき、少なくとも1ビットの訂正不可能なエラーが、分割TLVパケットに存在することを示す。

[0024] また、TLVパケット開始インジケータが「1」であるときは、分割TLVパケットのペイロード内にTLVパケットの先頭が含まれていることを示す。例えば、分割TLVパケット2は、TLVパケット1しか含まず、TLVパケット1の先頭も含まれていないため、分割TLVパケット2のTLVパケット開始インジケータは「0」とされる。また、例えば、分割TLVパケット3は、TLVパケット1とTLVパケット2を含み、TLVパケット2の先頭を含むため、分割TLVパケット3のTLVパケット開始インジケータは、「1」とされる。

PIDは、ペイロードのデータがTLVデータであることを識別するために使用される領域である。

先頭TLV指示は、TLV packets開始インジケータが「1」のときに用いるペイロードの先頭1バイトである。先頭TLV指示の値により、ペイロードの何バイト目にTLV packetsの先頭位置があるかが示される。これにより、受信側では、分割TLV packetsのペイロード内に含まれるTLV packetsの先頭位置を検知することが可能となる。TLV packets開始インジケータが「0」のときには、先頭TLV指示は、ペイロードに挿入されない。

[0025] 固定長パケット生成部12bが、データ長が可変長であるTLV packetsをデータ長が固定長である分割TLV packetsに変換する際には、図9及び図10に示すように、分割TLV packetsのヘッダ部に、図8で示した同期バイト、トランスポートエラーインジケータ、TLV packets開始インジケータ、「0」、PID、先頭TLV指示を含んだ3バイト又は4バイトの情報を埋め込む。なお、図9及び図10には、一例として、TLV packetsをデータ長が188バイトの分割TLV packetsに変換するフォーマットとして、複数搬送波方式を用いた場合について説明する。

ここで、変換する分割TLV packetsが先頭TLV指示を含まない場合には、図9に示すように、先頭から3バイトのデータを、分割TLV packetsのヘッダ部に、パケットヘッダとして埋め込む。これに加え、パケットヘッダを含む先頭の6バイトのデータに対し、クロック信号のLレベルとHレベルとを切り替える速度を、先頭の6バイトのデータ以降のデータに対して二倍の速度に設定する。すなわち、受信したTLV packetsが先頭TLV指示を含まない場合には、分割TLV packetsの先頭から6バイトのデータに対してのみ、クロック信号のLレベルとHレベルとを切り替える速度を、先頭の6バイトのデータ以降のデータに対して二倍の速度とする。

一方、変換する分割TLV packetsが先頭TLV指示を含む場合には、図10に示すように、先頭から4バイトのデータを、分割TLV packetsのヘッダ部に、パケットヘッダとして埋め込む。これに加え、パケットヘッダを含む先頭の8バイトのデータに対し、クロック信号のLレベルとHレベルと

を切り替える速度を、先頭の8バイトのデータ以降のデータに対して二倍の速度に設定する。すなわち、受信したTLVパケットが先頭TLV指示を含む場合には、分割TLVパケットの先頭から8バイトのデータに対してのみ、クロック信号のLレベルとHレベルとを切り替える速度を、先頭の8バイトのデータ以降のデータに対して二倍の速度とする。

[0026] また、固定長パケット生成部12bは、分割TLVパケットの先頭から6バイト又は8バイトのデータに対してのみ、クロック信号のLレベルとHレベルとを切り替える速度を、先頭から6バイト又は8バイトのデータ以降のデータに対して二倍の速度に設定する。

[0027] 送信側バックエンド処理回路13は、復調回路12から供給された放送波をデジタルケーブルテレビ放送の放送波に変換する。そして、変換した放送波（デジタル放送波）を、ケーブル（ケーブルテレビ伝送路）を介して受信装置2へ送信する。以下、一例として、送信装置1から受信装置2へ送信するデジタル放送波を、256QAM変調方式で変調した2つの搬送波と、64QAM変調方式で変調した1つの搬送波を含んで分割伝送する場合について説明する。

[0028] 送信装置1は、主信号の送信に必要な伝送容量に応じた変調方式として、64QAM変調方式と256QAM変調方式を用いる。そして、送信装置1は、スロットを単位として主信号を生成する。このとき、送信装置1は、各スロットの主信号を、主信号のスロットについて選択した変調方式で変調する。したがって、送信装置1では、TLVパケットを分割TLVパケットに変換し、さらに、ケーブル変調をかけて、受信装置2にケーブルを介して送信する。

[0029] 以上説明したように、送信装置1は、固定長パケット生成部12bを含む復調回路12を備える。固定長パケット生成部12bは、データ長が可変長であるTLVパケットをデータ長が固定長である分割TLVパケットに変換する際に、分割TLVパケットのヘッダ部にパケットヘッダを埋め込む。これに加え、パケットヘッダを含む先頭の3バイト又は4バイトのデータに対

し、クロック信号のLレベルとHレベルとを切り替える速度を、先頭の3バイト又は4バイトのデータ以降のデータに対して二倍の速度に設定する。さらに、送信装置1は、復調回路12が復調した復調信号を、JCTEASTD-002-6.1(複数搬送波方式)等のデジタルケーブルテレビ放送の放送用にQAM変調する送信側バックエンド処理回路13を備える。

また、上述したように、衛星放送は、MMT・TLV方式のデジタル放送波として放送される。このため、送信装置1は、MMT・TLV方式のデジタル放送波を、デジタルケーブルテレビ放送の放送波として、分割TLVパケットに変換して送信する。

[0030] <受信装置の構成>

受信装置2は、図2に示すように、受信側チューナ21と、受信側フロントエンド処理回路22と、受信側バックエンド処理回路23を備える。

受信側チューナ21は、送信装置1からケーブルを介して送信されてきたデジタル放送波(分割TLVパケット)を受信し、受信側フロントエンド処理回路22に供給する。

[0031] 受信側フロントエンド処理回路22は、復調処理を扱うLSIである。受信側バックエンド処理回路23は、デマックス処理を扱うLSIである。受信側フロントエンド処理回路22と受信側バックエンド処理回路23は、1つのLSIで構成することも可能であり、また、異なるLSIとして構成することも可能である。受信側フロントエンド処理回路22と受信側バックエンド処理回路23を異なるLSIで構成する場合、受信側フロントエンド処理回路22は、後段の回路である受信側バックエンド処理回路23が処理することが可能とする必要がある。すなわち、受信側フロントエンド処理回路22と受信側バックエンド処理回路23を異なるLSIで構成する場合では、受信側バックエンド処理回路23が要求する条件を満たすように、データを出力する必要がある。

以上により、受信側フロントエンド処理回路22は、受信側バックエンド処理回路23が要求する条件を満たす形で復調したデータを供給する。なお

、以降の説明では、一例として、受信側フロントエンド処理回路 22 と受信側バックエンド処理回路 23 とを、異なる LSI として構成した場合を説明する。

[0032] 受信側フロントエンド処理回路 22 は、受信側チューナ 21 が供給した受信信号の QAM 変調を復調する。さらに、受信側フロントエンド処理回路 22 は、誤り訂正符号としてリードソロモン符号を用いた誤り訂正方式により、復調信号の誤り訂正を行う。さらに、受信側フロントエンド処理回路 22 は、誤り訂正を行うことで得られた分割 TLV パケット、又は変換した TLV パケットを、受信側バックエンド処理回路 23 に供給する。

以上説明したように、受信側フロントエンド処理回路 22 は、分割 TLV パケットを取得する。よって、受信側フロントエンド処理回路 22 からは、分割 TLV パケット、又は変換した TLV パケットが受信側バックエンド処理回路 23 に出力される。

[0033] 受信側バックエンド処理回路 23 は、例えば、SOC (System-on-a-chip) を用いて形成されている。受信側バックエンド処理回路 23 が行う処理は、受信側フロントエンド処理回路 22 が出力した分割 TLV パケット、又は変換した TLV パケットを、例えば、動画コンテンツを、映像部分、音声部分、字幕部分等に分ける処理（デマックス処理）である。

[0034] また、受信側バックエンド処理回路 23 には、受信側フロントエンド処理回路 22 が出力した出力信号（シンク信号、バリッド信号、データ信号、クロック信号）が供給される。そして、受信側バックエンド処理回路 23 は、供給された信号に含まれるデータ、例えば、映像データや音声データを分離する。さらに、受信側バックエンド処理回路 23 は、映像データを映像信号にデコードする処理や、音声データを音声信号にデコードする処理を行うことで、映像や音声の信号を生成し、ディスプレイ 5 に出力する。

[0035] <動作>

以下、図 1 から図 10 を参照しつつ、図 11 を用いて、送信装置 1 が行う動作について説明する。

図 1 1 に示すように、送信装置 1 は、ステップ S 1 にてフレーム同期信号を受信する度に、ステップ S 2 からステップ S 5 までの一連の処理を実行する。

ステップ S 2 では、変換する分割 T L V パケットが、先頭 T L V 指示を含むか否かを判定する。ステップ S 2 で、変換する分割 T L V パケットが先頭 T L V 指示を含むと判定すると、ステップ S 3 の処理へ移行する。ステップ S 2 で、変換する分割 T L V パケットが先頭 T L V 指示を含まないと判定すると、ステップ S 4 の処理へ移行する。

[0036] ステップ S 3 では、先頭から 4 バイトのデータを、分割 T L V パケットのヘッダ部に、パケットヘッダとして埋め込む処理を行う。これに加え、分割 T L V パケットの先頭から 8 バイトのデータに対してのみ、クロック信号の L レベルと H レベルとを切り替える速度を、先頭から 8 バイトのデータ以降のデータに対して二倍の速度とする処理を行う。

ステップ S 4 では、先頭から 3 バイトのデータを、分割 T L V パケットのヘッダ部に、パケットヘッダとして埋め込む処理を行う。これに加え、分割 T L V パケットの先頭から 6 バイトのデータに対してのみ、クロック信号の L レベルと H レベルとを切り替える速度を、先頭から 6 バイトのデータ以降のデータに対して二倍の速度とする処理を行う。

ステップ S 5 では、送信側バックエンド処理回路 1 3 が、復調回路 1 2 が復調した復調信号をケーブル放送向けに Q A M 変調した後に、受信装置 2 に出力する。

[0037] <復調方法>

第 1 実施形態の復調回路 1 2 を用いて行う復調方法は、データ長が可変長である T L V パケットをデータ長が固定長である分割 T L V パケットに変換する際に、分割 T L V パケットのヘッダ部にパケットヘッダを埋め込む方法である。

また、復調回路 1 2 を用いて行う復調方法では、パケットヘッダを含む先頭の 6 バイト又は 8 バイトのデータに対し、クロック信号の L レベルと H レ

ベルとを切り替える速度を、先頭の6バイト又は8バイトのデータ以降のデータに対して二倍の速度に設定する。

[0038] TLVパケットを分割TLVパケットに変換する場合、従来では、分割TLVパケットの先頭にヘッダパケットを挿入する処理が必要となるため、固定長パケット生成部12bにメモリを追加する必要がある。これに加え、メモリにおいてバッファリングを行う際に、クロック周波数を変換する処理が必要となる。このため、例えば、ヘッダパケットの長さが3バイトの固定長である場合には、データレートが、 $(188/185) \times$ 元のデータレートとなり、クロック周波数も同様に $188/185$ 倍となる。また、ヘッダパケットの長さが4バイトの固定長である場合には、データレートが、 $(188/184) \times$ 元のデータレートとなり、クロック周波数も同様に $188/184$ 倍となる。しかしながら、ヘッダパケットの長さが3バイトであるか4バイトであるかの比率は決まっていないため、クロック周波数を平滑化するためには、バッファサイズを大きく持つ必要がある。

これに対し、第1実施形態の構成であれば、クロック周波数の変換が不要となり、バッファリングを行うメモリを必要とせずに、可変長パケットを分割して固定長パケットを生成することが可能となる。したがって、固定長パケット生成部12bにメモリを追加すること無く、データ長が可変長であるTLVパケットを、データ長が188バイトの固定長である分割TLVパケットに変換することが可能となる。

[0039] したがって、第1実施形態の構成であれば、バッファリングを行うメモリを必要とせずに、可変長パケットを分割して固定長パケットを生成することが可能な、復調回路12を提供することが可能となる。

また、第1実施形態の構成であれば、バッファリングを行うメモリを必要とせずに、可変長パケットを分割して固定長パケットを生成することが可能な復調方法を提供することが可能となる。

また、第1実施形態の構成であれば、バッファリングを行うメモリを必要とせずに、可変長パケットを分割して固定長パケットを生成することが可能

な復調回路 1 2 を含む送信装置 1 を提供することが可能となる。

[0040] <変形例>

第 1 実施形態では、三つの分割 T L V パケットのそれぞれに対し、分割 T L V パケットの先頭から 3 バイト又は 4 バイトのデータを、パケットヘッダを挿入する対象としたが、これに限定するものではない。すなわち、三つの分割 T L V パケットのうち、少なくとも分割 T L V パケット 1 及び分割 T L V パケット 2 の一方のみに対し、先頭から 3 バイト又は 4 バイトのデータを、パケットヘッダを挿入する対象としてもよい。同様に、分割 T L V パケット 1、分割 T L V パケット 2、分割 T L V パケット 3 のうち連続した 4 バイトのデータを、パケットヘッダを挿入する対象としてもよい。

第 1 実施形態では、分割 T L V パケットの先頭から 6 バイト又は 8 バイトのデータに対してのみ、クロック信号の L レベルと H レベルとを切り替える速度（切替速度）を、先頭から 6 バイト又は 8 バイトのデータ以降のデータに対して二倍の速度に設定した。しかしながら、これに限定するものではない。すなわち、変換する分割 T L V パケットが先頭 T L V 指示を含まない場合に、先頭から 6 バイトよりも多くのデータに対して、切替速度を、その他のデータに対して二倍の速度に設定してもよい。この場合、分割 T L V パケットの構成を、切替速度を二倍に設定したデータと、その他のデータの他に、切替速度を、その他のデータに対して半分の速度に設定するデータを含む構成とする。また、切替速度を、その他のデータに対して半分の速度に設定するデータの量は、6 バイトを超えるデータと同じ量とする。

同様に、変換する分割 T L V パケットが先頭 T L V 指示を含む場合に、先頭から 8 バイトよりも多くのデータに対して、切替速度を、その他のデータに対して二倍の速度に設定してもよい。この場合、分割 T L V パケットの構成を、切替速度を二倍に設定したデータと、その他のデータの他に、切替速度を、その他のデータに対して半分の速度に設定するデータを含む構成とする。また、切替速度を、その他のデータに対して半分の速度に設定するデータの量は、8 バイトを超えるデータと同じ量とする。

[0041] <本技術を適用したコンピュータの説明>

ところで、上述した一連の処理は、ハードウェアにより実行させることも可能であるが、ソフトウェアにより実行させることも可能である。一連の処理をソフトウェアにより実行させる場合には、ソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ等に、記録媒体からインストールされる。又は、ソフトウェアを構成するプログラムが、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、汎用のパーソナルコンピュータ等に、記録媒体からインストールしてもよい。

[0042] 図12に、汎用のパーソナルコンピュータの構成例を示す。汎用のパーソナルコンピュータは、CPU (Central Processing Unit) 100を内蔵している。CPU 100には、バス101を介して、入出力インターフェース102が接続されている。バス101には、ROM (Read Only Memory) 103と、RAM (Random Access Memory) 104が接続されている。

[0043] 入出力インターフェース102には、ユーザが操作コマンドを入力するキーボード、マウス等の入力デバイスを用いて形成された入力部105と、処理操作画面や処理結果の画像を表示デバイスに出力する出力部106が接続されている。これに加え、入出力インターフェース102には、プログラムや各種データを格納するハードディスクドライブ等よりなる記憶部107が接続されている。さらに、入出力インターフェース102には、LAN (Local Area Network) アダプタ等よりなり、インターネットに代表されるネットワークを介した通信処理を実行する通信部108が接続されている。

また、入出力インターフェース102には、磁気ディスク（フレキシブルディスクを含む）、光ディスク（CD-ROM (Compact Disc-Read Only Memory)、DVD (Digital Versatile Disc) を含む）が接続されている。さらに、入出力イン

ターフェース１０２には、光磁気ディスク（MD（Mini Disc）を含む）、又は、半導体メモリ等のリムーバブルメディア１０９に対してデータを読み書きするドライブ１１０が接続されている。

[0044] CPU１００は、ROM１０３に記憶されているプログラムや、記憶部１０７にインストールされて記憶部１０７からRAM１０４にロードされたプログラムに従って、各種の処理を実行する。記憶部１０７にインストールされるプログラムは、磁気ディスク、光ディスク、光磁気ディスク、半導体メモリ等のリムーバブルメディア１０９等から読み出される。

また、RAM１０４には、CPU１００が各種の処理を実行する上において必要なデータ等も、適宜記憶される。

以上のように構成されるコンピュータでは、CPU１００が、例えば、記憶部１０７に記憶されているプログラムを、入出力インターフェース１０２及びバス１０１を介して、RAM１０４にロードして実行する。これにより、上述した一連の処理が行われる。

[0045] コンピュータ（CPU１００）が実行するプログラムは、例えば、パッケージメディア等としてのリムーバブルメディア１０９に記録して提供することが可能である。また、プログラムは、ローカルエリアネットワーク、インターネット、デジタル衛星放送といった、有線又は無線の伝送媒体を介して、提供することが可能である。

コンピュータでは、プログラムは、リムーバブルメディア１０９をドライブ１１０に装着することにより、入出力インターフェース１０２を介して、記憶部１０７にインストールすることが可能である。また、プログラムは、有線、又は、無線の伝送媒体を介して通信部１０８で受信し、記憶部１０７にインストールすることが可能である。その他、プログラムは、予め、ROM１０３や記憶部１０７にインストールしておくことが可能である。

[0046] ここで、本明細書において、コンピュータがプログラムに従って行う処理は、必ずしもフローチャートとして記載された順序に沿って時系列に行われる必要はない。すなわち、コンピュータがプログラムに従って行う処理は、

並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含む。

また、プログラムは、1のコンピュータ（プロセッサ）により処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。さらに、プログラムは、遠方のコンピュータに転送されて実行されるものであっても良い。

さらに、本明細書において、システムとは、複数の構成要素（装置、モジュール（部品）等）の集合を意味し、全ての構成要素が同一筐体中にあるか否かは問わない。したがって、別個の筐体に収納され、ネットワークを介して接続されている複数の装置、及び、1つの筐体の中に複数のモジュールが収納されている1つの装置は、いずれもシステムである。

[0047] （その他の実施形態）

上記のように、本技術の実施形態を記載したが、この開示の一部をなす論述及び図面は本技術を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施形態、実施例及び運用技術が明らかとなろう。その他、上記の実施形態において説明される各構成を任意に応用した構成等、本技術はここでは記載していない様々な実施形態等を含むことは勿論である。したがって、本技術の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

[0048] また、本開示の復調回路、復調方法、送信装置では、上記の実施形態等で説明した各構成要素を全て備える必要はなく、また逆に他の構成要素を備えていてもよい。なお、本明細書中に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。例えば、本技術は、ネットワークを介して、1つの機能を複数の装置で分担、共同して処理するクラウドコンピューティングの構成をとることも可能である。

[0049] なお、本技術は、以下のような構成を取ることが可能である。

（1）

放送波に重畳されて送信されたデータ長が可変長であるTLVパケットを

前記データ長が固定長である分割ＴＬＶパケットに変換する際に、前記分割ＴＬＶパケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭のデータ以降のデータに対して二倍の速度に設定する復調回路。

(２)

前記分割ＴＬＶパケットが前記ＴＬＶパケットの先頭が含まれていることを示す先頭ＴＬＶ指示を含まない場合には分割ＴＬＶパケットの先頭から６バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から６バイトのデータ以降のデータに対して二倍の速度とし、前記分割ＴＬＶパケットが前記先頭ＴＬＶ指示を含む場合には分割ＴＬＶパケットの先頭から８バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から８バイトのデータ以降のデータに対して二倍の速度とする前記（１）に記載した復調回路。

(３)

放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットを前記データ長が固定長である分割ＴＬＶパケットに変換する際に、前記分割ＴＬＶパケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭のデータ以降のデータに対して二倍の速度に設定する復調方法。

(４)

前記分割ＴＬＶパケットが前記ＴＬＶパケットの先頭が含まれていることを示す先頭ＴＬＶ指示を含まない場合には分割ＴＬＶパケットの先頭から６バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から６バイトのデータ以降のデータに対して二倍の速度とし、前記分割ＴＬＶパケットが前記先頭ＴＬＶ指示を含む場合には分割ＴＬＶパケットの先頭から８バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から８バイトのデータ以降のデータに対して二倍の速度とする前記（３）に記載した復調方法。

(5)

放送波に重畳されて送信されたデータ長が可変長である T L V パケットを前記データ長が固定長である分割 T L V パケットに変換する際に、前記分割 T L V パケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号の L レベルと H レベルとを切り替える速度を前記先頭のデータ以降のデータに対して二倍の速度に設定する復調回路と、

前記復調回路が復調した復調信号をケーブル放送向けに Q A M 変調する送信側バックエンド処理回路と、を備える送信装置。

(6)

前記復調回路は、前記分割 T L V パケットが前記 T L V パケットの先頭が含まれていることを示す先頭 T L V 指示を含まない場合には分割 T L V パケットの先頭から 6 バイトのデータに対してのみ前記クロック信号の L レベルと H レベルとを切り替える速度を前記 6 バイトのデータ以降のデータに対して二倍の速度とし、前記分割 T L V パケットが前記先頭 T L V 指示を含む場合には分割 T L V パケットの先頭から 8 バイトのデータに対してのみ前記クロック信号の L レベルと H レベルとを切り替える速度を前記 8 バイトのデータ以降のデータに対して二倍の速度とする前記 (5) に記載した送信装置。

符号の説明

[0050] 1…送信装置、11…送信側チューナ、12…復調回路、12a…送信側フロントエンド処理回路、12b…固定長パケット生成部、13…送信側バックエンド処理回路、2…受信装置、21…受信側チューナ、22…受信側フロントエンド処理回路、23…受信側バックエンド処理回路、3…ネットワーク、4…アンテナ、5…ディスプレイ、10…放送システム、100…CPU、101…バス、102…入出力インターフェース、103…ROM、104…RAM、105…入力部、106…出力部、107…記憶部、108…通信部、109…リムーバブルメディア、110…ドライブ

請求の範囲

- [請求項1] 放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットを前記データ長が固定長である分割ＴＬＶパケットに変換する際に、前記分割ＴＬＶパケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭のデータ以降のデータに対して二倍の速度に設定する復調回路。
- [請求項2] 前記分割ＴＬＶパケットが前記ＴＬＶパケットの先頭が含まれていることを示す先頭ＴＬＶ指示を含まない場合には分割ＴＬＶパケットの先頭から６バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から６バイトのデータ以降のデータに対して二倍の速度とし、前記分割ＴＬＶパケットが前記先頭ＴＬＶ指示を含む場合には分割ＴＬＶパケットの先頭から８バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から８バイトのデータ以降のデータに対して二倍の速度とする請求項１に記載した復調回路。
- [請求項3] 放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットを前記データ長が固定長である分割ＴＬＶパケットに変換する際に、前記分割ＴＬＶパケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭のデータ以降のデータに対して二倍の速度に設定する復調方法。
- [請求項4] 前記分割ＴＬＶパケットが前記ＴＬＶパケットの先頭が含まれていることを示す先頭ＴＬＶ指示を含まない場合には分割ＴＬＶパケットの先頭から６バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から６バイトのデータ以降のデータに対して二倍の速度とし、前記分割ＴＬＶパケットが前記先頭ＴＬＶ指示を含む場合には分割ＴＬＶパケットの先頭から８バイ

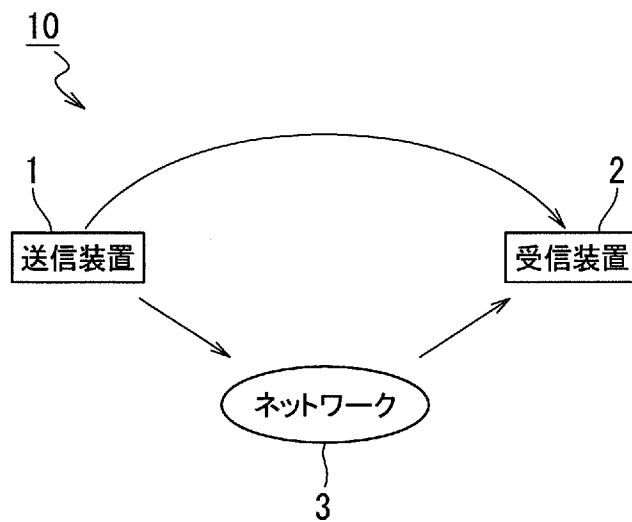
トのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭から８バイトのデータ以降のデータに対して二倍の速度とする請求項３に記載した復調方法。

[請求項５] 放送波に重畳されて送信されたデータ長が可変長であるＴＬＶパケットを前記データ長が固定長である分割ＴＬＶパケットに変換する際に、前記分割ＴＬＶパケットのヘッダ部に埋め込むパケットヘッダを含む先頭のデータに対してクロック信号のＬレベルとＨレベルとを切り替える速度を前記先頭のデータ以降のデータに対して二倍の速度に設定する復調回路と、

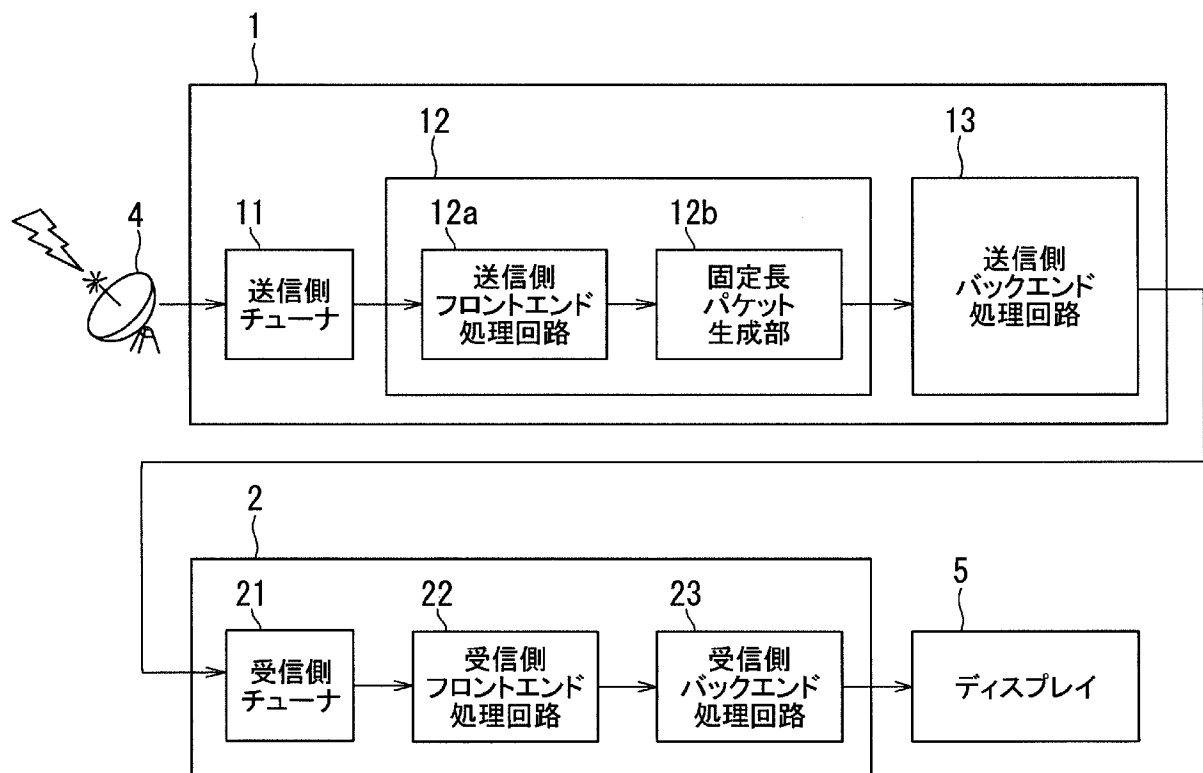
前記復調回路が復調した復調信号をケーブル放送向けにＱＡＭ変調する送信側バックエンド処理回路と、を備える送信装置。

[請求項６] 前記復調回路は、前記分割ＴＬＶパケットが前記ＴＬＶパケットの先頭が含まれていることを示す先頭ＴＬＶ指示を含まない場合には分割ＴＬＶパケットの先頭から６バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記６バイトのデータ以降のデータに対して二倍の速度とし、前記分割ＴＬＶパケットが前記先頭ＴＬＶ指示を含む場合には分割ＴＬＶパケットの先頭から８バイトのデータに対してのみ前記クロック信号のＬレベルとＨレベルとを切り替える速度を前記８バイトのデータ以降のデータに対して二倍の速度とする請求項５に記載した送信装置。

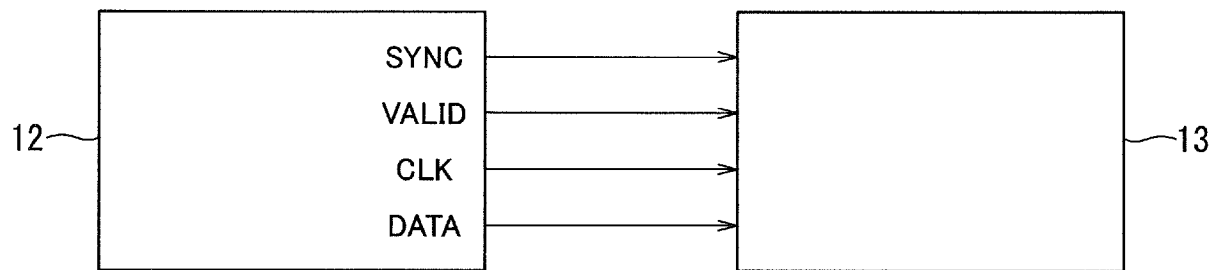
[図1]



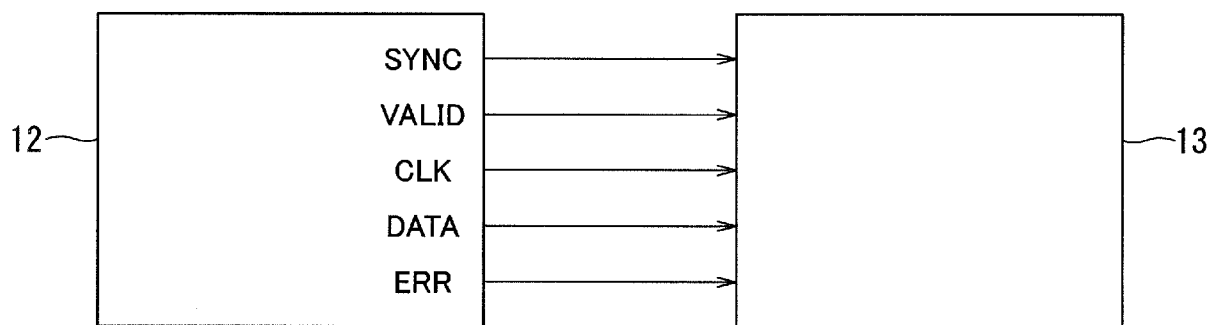
[図2]



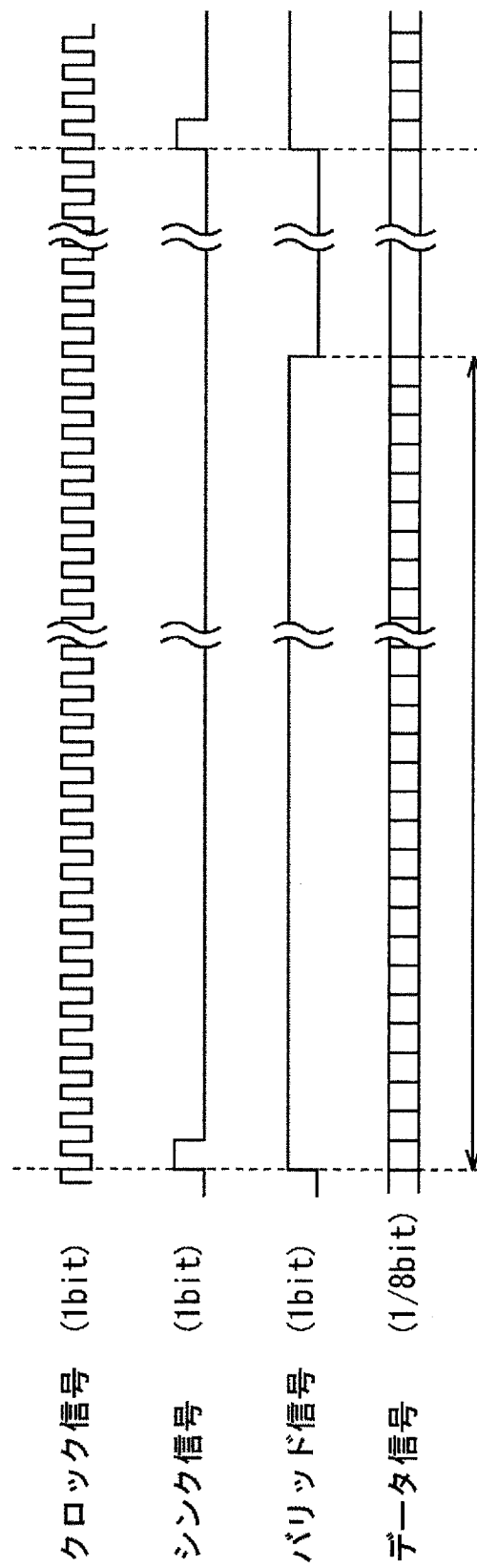
[図3]



[図4]



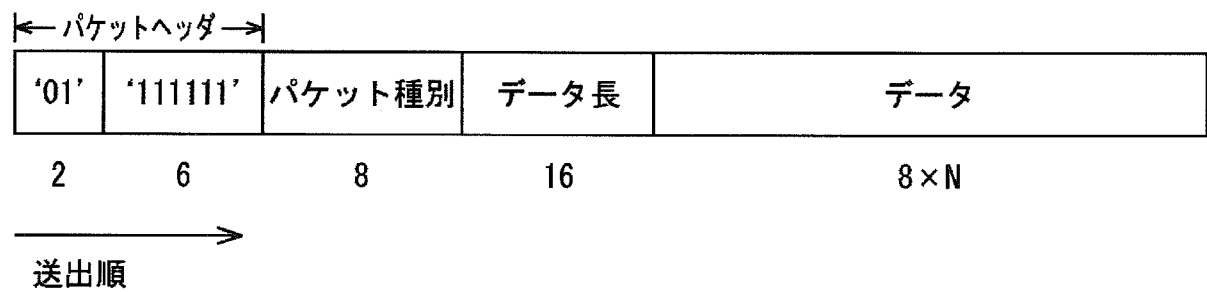
[図5]



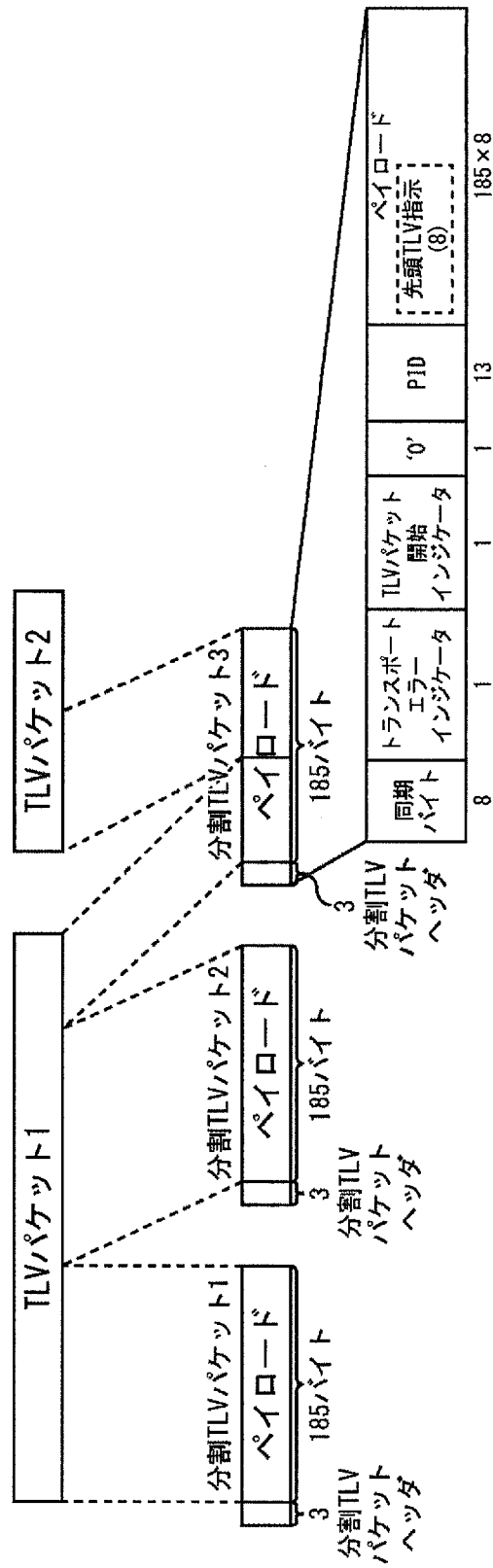
[図6]

パケット種別の値	割当て
0x00	未定義
0x01	IPv4パケット
0x02	IPv6パケット
0x03	ヘッダ圧縮したIPパケット
0x04-0xFD	未定義
0xFE	伝送制御信号パケット
0xFF	ヌルパケット

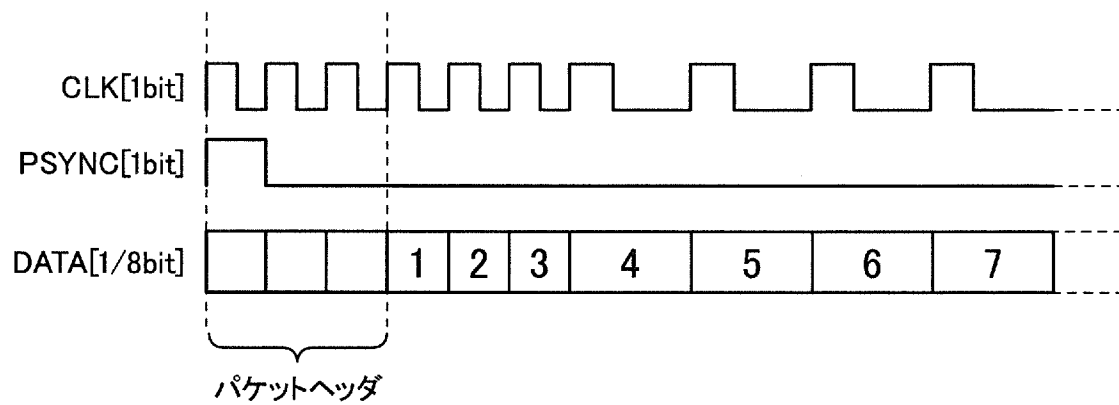
[図7]



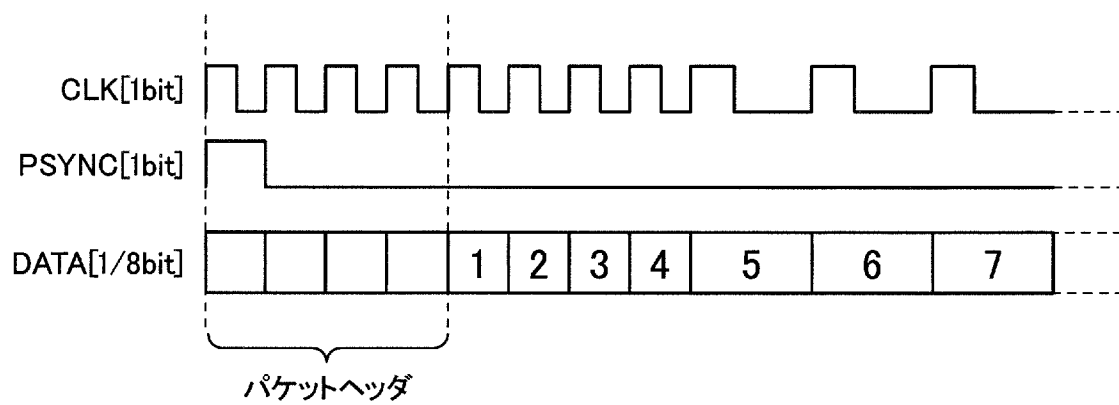
[図8]



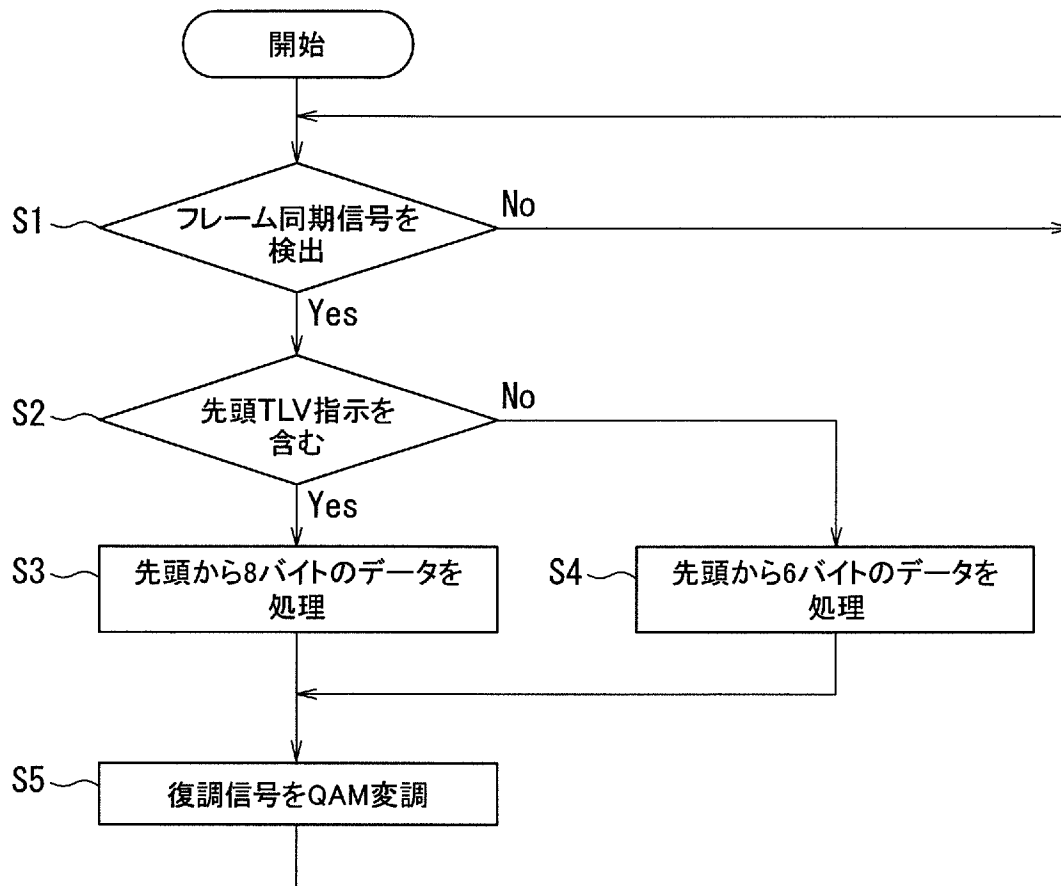
[図9]



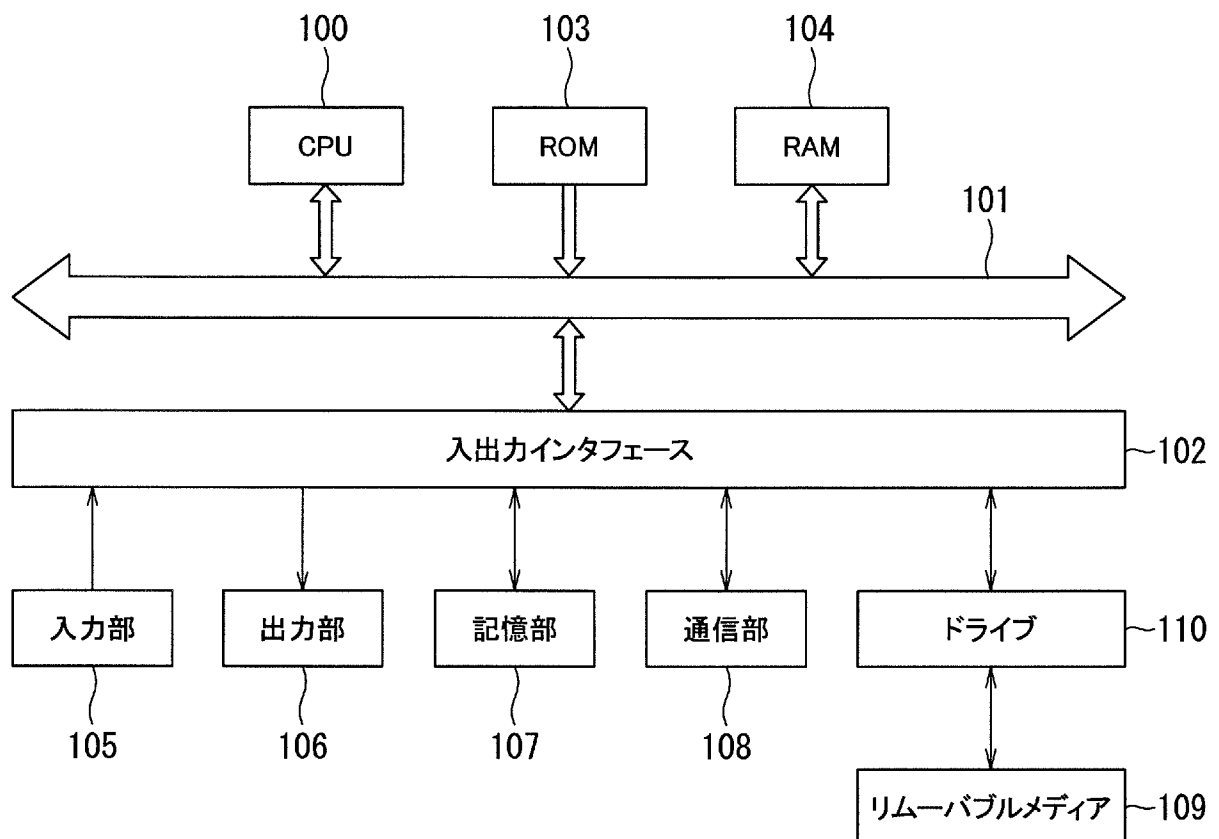
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/050498

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04H20/95 (2008.01) i, H04N21/222 (2011.01) i, H04N21/238 (2011.01) i
FI: H04N21/222, H04H20/95, H04N21/238

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N21/00-21/858, H04H20/00-60/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2016/199603 A1 (SONY CORPORATION) 15.12.2016 (2016-12-15), paragraphs [0281]-[0299], fig. 35, 36	1-6
A	JP 2004-179854 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 24.06.2004 (2004-06-24), paragraph [0023]	1-6
A	JP 2011-49667 A (PANASONIC CORPORATION) 10.03.2011 (2011-03-10), paragraph [0029]	1-6

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
06.03.2020

Date of mailing of the international search report
17.03.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/050498

WO 2016/199603 A1	15.12.2016	US 2018/0139033 A1 paragraphs [0362]-[0381], fig. 35, 36
JP 2004-179854 A	24.06.2004	US 2004/0165666 A1 paragraphs [0044], [0045]
JP 2011-49667 A	10.03.2011	US 2012/0151296 A1 paragraph [0040] WO 2011/024405 A1 CN 102484558 A

A. 発明の属する分野の分類（国際特許分類（IPC）） H04H 20/95(2008.01)i; H04N 21/222(2011.01)i; H04N 21/238(2011.01)i FI: H04N21/222; H04H20/95; H04N21/238										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04N21/00-21/858; H04H20/00-60/98 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2020年									
日本国実用新案登録公報	1996-2020年									
日本国登録実用新案公報	1994-2020年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	WO 2016/199603 A1（ソニー株式会社）15.12.2016（2016-12-15） 段落[0281]-[0299]，図35-36	1-6								
A	JP 2004-179854 A（インターナショナル・ビジネス・マシーンス・コーポレーション）24.06.2004（2004-06-24） 段落[0023]	1-6								
A	JP 2011-49667 A（パナソニック株式会社）10.03.2011（2011-03-10） 段落[0029]	1-6								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
<table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
国際調査を完了した日 06.03.2020		国際調査報告の発送日 17.03.2020								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 長谷川 素直 5C 2948 電話番号 03-3581-1101 内線 3541								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/050498

引用文献			公表日	パテントファミリー文献	公表日
WO	2016/199603	A1	15.12.2016	US 2018/0139033 A1 段落[0362]-[0381], 図 35-36	
JP	2004-179854	A	24.06.2004	US 2004/0165666 A1 段落[0044]-[0045]	
JP	2011-49667	A	10.03.2011	US 2012/0151296 A1 段落[0040] WO 2011/024405 A1 CN 102484558 A	