

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：**94127044**

※申請日期：**94.8-9**

※IPC 分類：**H01L 21/335**

一、發明名稱：(中文/英文)

半導體器件中用以增加遷移率之方法與裝置

METHOD AND APPARATUS FOR MOBILITY ENHANCEMENT IN A
SEMICONDUCTOR DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商飛思卡爾半導體公司

FREESCALE SEMICONDUCTOR, INC.

代表人：(中文/英文)

珍妮佛 B 伍艾梅特

WUAMETT, JENNIFER B.

住居所或營業所地址：(中文/英文)

美國德州奧斯丁市西帕莫路7700號

7700 WEST PARMER LANE, AUSTIN, TEXAS 78729, U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 瑪里雅斯 K 歐洛斯基
ORLOWSKI, MARIUS K.

2. 蘇瑞許 凡凱森
VENKATESAN, SURESH

國籍：(中文/英文)

1. 德國 GERMANY

2. 印度 INDIA

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004年08月24日；10/925,108

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係揭示一種在電晶體的通道區域中提供增加遷移率的方法和裝置。在一具體實施例中，一通道區域(18)在雙軸受應力的基板之上形成。源極(30)和汲極(32)區域在該基板之上形成。該等源極和汲極區域提供一額外的單軸應力給該雙軸受應力的通道區域。單軸應力和雙軸應力兩者對於P-通道電晶體而言是壓縮的，對於N-通道電晶體是拉伸的。結果是增加了短通道和長通道電晶體兩者的載子遷移率。兩種電晶體類型可以包含在相同的積體電路上。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第 (3) 圖。

(二)本代表圖之元件符號簡單說明：

10	半 導 體 結 構
12	層
14	半 導 體 層
16	溝 渠 隔 離
18	半 導 體 層
20	閘 極 介 電 質
22	閘 極
23	汲 極 延 伸 區
24	側 壁 間 隔
25	汲 極 延 伸 區
30	半 導 體 填 料
32	半 導 體 填 料

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明係與半導體器件有關，更特言之，與增加遷移率的半導體器件有關。

【先前技術】

在半導體器件的製造過程中，到目前為止，矽已成為半導體材料中最常見的選擇。電晶體效能經常透過各種製程的改良而提高。其中一個改良之處是改變矽中的應力，以改善遷移率。某些技術已使用矽之外的其他材料以造成應力和必然的遷移率改良。例如，加鍍的矽層導致承受壓應力的矽鍍層產生。這種在壓應力之下的矽鍍層對於改良P通道電晶體載子的遷移率很有幫助。尋找建立張應力的方法係用於改良N通道電晶體的載子。

現已開發多種技術以實現張應力和壓應力。遷移率因應力增加而改善，但是最後足夠的應力增加卻引起晶格破裂或缺陷擴大，這對半導體的製造毫無幫助。另一問題是典型的應力增加技術僅適用於改良短通道或長通道電晶體其中之一的遷移率。例如，在SiGe中雙軸壓應力的典型問題是：它對短通道電晶體中載子遷移率的改善是微不足道的。另一方面，單軸應力的典型問題則是它對長通道電晶體中載子遷移率的改善是微不足道的。因此，遷移率增加導致遷移率會隨著通道長度而改變，這使得為電晶體提供模型變得更困難，進而使得使用這些遷移率增加的電晶體來設計電路也變得更困難。

因此，希望能夠提供改良上述一或多個問題的遷移率增加。

【發明內容】

在一觀點中，電晶體藉由使通道區域同時處於單軸應力和雙軸應力之下增加載子的遷移率。結果是短通道電晶體和長通道電晶體兩者的遷移率都獲得提高，而且短通道和長通道電晶體之間的遷移率差距有所減少。參考附圖及下列說明可更佳地了解本發明。

【實施方式】

圖1顯示的是一半導體結構10，其包含一絕緣層12、一位在絕緣層12上之半導體層14、一位在絕緣層12之上並環繞半導體層14的溝渠隔離16、一位在半導體層14上的半導體層18、一位在一閘極22之上的閘極介電質20、一圍繞閘極24的側壁間隔物24、一位在閘極22的一側上的源極/汲極延伸區23、以及一位在閘極22的另一側上的源極/汲極延伸區25。半導體層18在半導體層14上磊晶生長。如此半導體層18匹配半導體層14的結晶結構和結晶間距。由於磊晶生長強迫結晶間距的匹配，在半導體層14和18之間的材料改變引起在該兩者之間的應力改變。

對於N通道的情況，半導體層14較好是矽，並且半導體層18較好是一矽碳合金。矽較好隨著矽碳合金在雙軸的張應力之下的結果而放鬆。在替代選擇中，半導體層14可能是至少部份放鬆的矽鍺，半導體層18可以是矽或矽碳合金，任一種都將在雙軸的張應力之下。在N通道情況的這些例子

之中的任何一個，半導體層14有一本質晶格常數，其大於後來磊晶生長半導體層18的本質晶格常數。

對於P通道的情況，半導體層14較好是矽而半導體層18較好是矽鍺。矽可以隨著矽鍺在雙軸壓應力之下的結果而放鬆。在替代選擇中，半導體層14可以是另一半導體材料，其上可以是在雙軸壓應力之下生長的半導體層18。在P通道情況的這些例子之中的任何一個，半導體層14有一本質晶格常數，其小於後來磊晶生長半導體層18的本質晶格常數。

圖2顯示的是在蝕刻源極/汲極延伸區23和25、半導體層18和半導體層14之後的半導體結構10，以在閘極22的一側上留下一凹入部分26，並且在閘極22的另一側上留下一凹入部分28。

圖3顯示的是在分別以半導體填料30和半導體填料32填入凹入部分26和28之後的半導體結構10。半導體填料30和32可以在原處摻雜或者由植入劑摻雜變成源極/汲極區域。半導體填料30和32的材料與半導體層18的材料類型相同，但是相關元素可以有一不同比例。例如，對於N通道的情況，半導體層18是矽碳合金時，區域30和32的半導體材料可以是矽碳合金，但是矽對碳的比例可以不同。矽碳合金情況在半導體層18中產生一單軸張應力。同樣地對於P通道的情況，半導體層是矽鍺時，半導體填料30和32可以是矽鍺，但是矽對鍺的比例可以不同。矽鍺情況在半導體層18中產生一單軸壓應力。視材料(單軸的)之不同，半導體填料30和32是可以提供壓應力或者張應力的應激子

(stressor)。

如此圖3合成的半導體器件10具有一半導體區域18，其用於作為同時在單軸應力和雙軸應力之下的通道。因此同時提高長通道和短通道的遷移率。藉由調整每個類型應力的數量，該遷移率可以維持在極接近與長通道和短通道情況相同的遷移率。

圖4顯示的是一半導體結構50，其包含一絕緣層52、一在絕緣層52上部份放鬆的矽鍺半導體層54、一環繞半導體層54的溝渠隔離56、一位在半導體層54之上的閘極介電質62、一位在閘極介電質62上的閘極58、一環繞閘極58的側壁間隔物60、一位在閘極58一側邊上的半導體層54內的源極/汲極延伸區64、以及一位在閘極58另一側上的半導體層54內的源極/汲極延伸區66。此結構是用於一P通道電晶體，因為部份放鬆的矽鍺由於其雙軸壓應力提供可提高電洞的遷移率。

圖5顯示的是在蝕刻穿過源極/汲極延伸區64和66並蝕刻進入半導體層54內之後的半導體結構50，以在閘極58的一側上留下一凹入部分68並且在閘極58的另一側上留下一凹入部分70。

圖6顯示的是在分別以半導體填料72和半導體填料74填入凹入部分68和70之後的半導體結構50。半導體填料72和74的材料與半導體層54的材料類型相同，但是相關元素可以有一不同比例。因此在半導體層54是矽鍺的這一例子中，在半導體填料72和74中的矽對鍺比可能與用於半導體

層 54 的不同。半導體填料 72 和 74 可以在原處摻雜或者由植入劑摻雜變成源極/汲極區域。在這一半導體器件 50 中，作為部份放鬆的矽鍺半導體層 54 有一雙軸壓應力，且更進一步，施加有一是單軸 1 的額外壓應力，穿透所形成的半導體填料 72 和 74。結果是一既有單軸且有雙軸應力的器件結構。在此情況中，對 P 通道電晶體有用的是壓應力，但是若使用不同的半導體材料，則可以是對 N 通道電晶體有用的張應力。

圖 7 顯示的是一半導體器件 100，其包含一絕緣層 102、一位於絕緣層 102 上的半導體主體 122、一位在半導體主體 122 上的半導體主體 104、一環繞半導體主體 122 和 104 的溝渠隔離 116、一位在半導體主體 104 上的閘極介電質 110、一位在閘極介電質 110 上的閘極 106、一環繞閘極 106 的側壁間隔物 108、一位在閘極 106 一側的半導體主體 122 中的源極/汲極區域 124、一位在閘極 106 另一側上的半導體主體 122 中的源極/汲極區域 126、一位在閘極 106 一側的半導體主體 104 中的源極/汲極區域 112、一位在閘極 106 另一側上的半導體主體 104 中的源極/汲極區域 114、一與閘極 106 隔開的絕緣體插塞 118 且穿過源極/汲極區域 112 和 124 到達絕緣層 102、以及一與閘極 108 隔開的絕緣體插塞 120 且穿過源極/汲極區域 114 和 126。

對於 P 通道的情況，半導體層 122 較好是矽而半導體層 104 較好是矽鍺。矽可以隨著矽鍺在壓應力之下的結果而放鬆。在替代選擇中，半導體層 122 可以是另一半導體材料，

其上可以是在壓應力之下生長的半導體層104。

圖8顯示的是一半導體器件100的俯視圖，並顯示係取自圖7的截面部份。此圖顯示絕緣體插塞118穿過源極/汲極區域112，並且在閘極106和溝渠隔離116之間閘極106的一側上有複數個這類絕緣插塞。同樣地，還顯示在閘極106另一側上的絕緣體插塞120，並且有複數個這類絕緣體插塞穿過源極/汲極區域114。作為應激子的這些絕離插塞，同時且以與溝渠隔離116相同的方式形成。這藉由一氧化物襯墊和一例如像TEOS的氧化物填料達成。正方形132和150指示放置在絕離插塞114和120之間的源極/汲極區域的接點。有複數個這類接點降低外部互連和源極/汲極區域之間的接觸電阻。此半導體器件100是提供一單軸應力的替代方式。在這情況下，單軸應力在半導體主體104中是一壓應力。

在以上說明書中，已參考特定具體實施例而說明本發明。然而，熟習此項技術者應瞭解可進行各種修改而不脫離如以下申請專利範圍所提出的本發明之範疇。例如，獲得單軸應力的技術如圖1-6所述，但是也可使用其他替代選擇，如圖7和8所顯示。此外，可以引入一額外元素至晶格結構以達到一不同的摻雜劑特性。例如，對於N通道情況，可引入鍺。這將使得張應力減少，但是與矽相較藉由增加碳可加以補償。在這種情況下，源極/汲極應該處於另一張應力中，使得碳對鍺的比例將需要增加超過通道的碳對鍺比例。該效果是為一給定的張應力增加碳濃度。碳的增加有減少硼擴散率的效果。同樣地，對於P通道電晶體，碳可

以加入通道中，進而將需要增加鍍。鍍的進一步增加對於源極/汲極是有益的。增加鍍濃度以維持相同壓應力的效果是增加砷的擴散率。因此，說明書及附圖應視為解說意義而非限制意義，並且希望所有此類修改均在本發明之範疇內。

關於特定具體實施例的優勢、其他優點及問題解決方案已參照具體實施例如上所述。但是，優勢、優點、問題解決方案及產生或彰顯任何優勢、優點或解決方案的任何元件，均不應視為任何或所有申請專利範圍的關鍵、必要項或基本功能或元件。主體中所使用的術語「包括」、「包含」或其任何其他變化，都是用來涵蓋非專有內含項，使得包括元件清單的程序、方法、物品或裝置，不僅包括這些元件，而且還包括未明確列出或此類程序、方法、物品或裝置原有的其他元件。

【圖式簡單說明】

本發明以舉例方式加以解說，並不限於附圖，其中相同的元件符號代表相同的元件，及其中：

圖1是依照本發明一第一具體實施例在處理的第一階段時的半導體結構截面；

圖2是在隨後的處理階段、圖1半導體結構的一截面；

圖3是在隨後的處理階段、圖2半導體結構的一截面；

圖4是依照本發明一第二具體實施例在處理的第一階段時的半導體結構截面；

圖5是在隨後的處理階段、圖4半導體結構的一截面；以及

圖6是在隨後的處理階段、圖5半導體結構的一截面；

圖7是依照使用本發明的一替代選擇的半導體結構截面；以及

圖8是請求項7的半導體結構的俯視圖。

熟習此項技術者可以瞭解，為了簡化及清楚起見，圖中的元件不一定按比例繪製。例如，為了有助於改進對本發明之具體實施例的瞭解，圖式中的元件之某些可相對於其他元件而加以誇大。

【主要元件符號說明】

10	半導體結構
12	層
14	半導體層
16	溝渠隔離
18	半導體層
20	閘極介電質
22	閘極
23	汲極延伸區
24	側壁間隔物
25	汲極延伸區
26	凹入部分
28	凹入部分
30	半導體填料
32	半導體填料
50	半導體結構

52	層
54	半 導 體 層
56	溝 渠 隔 離
58	閘 極
60	側 壁 間 隔 物
62	閘 極 介 電 質
64	汲 極 延 伸 區
66	汲 極 延 伸 區
68	凹 入 部 分
70	凹 入 部 分
72	半 導 體 填 料
74	半 導 體 填 料
100	半 導 體 器 件
102	層
104	半 導 體 主 體
106	閘 極
108	側 壁 間 隔 物
110	閘 極 介 電 質
112	汲 極 區 域
114	汲 極 區 域
116	溝 渠 隔 離
118	絕 緣 體 插 塞
120	絕 緣 體 插 塞
122	半 導 體 主 體

124	汲極區域
126	汲極區域
132	正方形
150	正方形

十、申請專利範圍：

102 年 8 月 27 日修正本
P1-3

1. 一種用於形成一電晶體之方法，其包含：

提供一基板；

在雙軸受應力的該基板上形成一通道區域；以及

在該基板上形成源極和汲極區域，該等源極和汲極區域提供一單軸應力給該通道區域；

在該基板上形成包含矽的一第一層，該第一層具有一第一本質晶格常數；以及

在該第一層上磊晶生長一第二層，該第二層包括矽和另一元素，該第二層具有一第二本質晶格常數，其大於該第一本質晶格常數。

2. 如請求項 1 之方法，其中該另一元素是鋅。

3. 一種用於形成一電晶體之方法，其包含：

提供一基板；

在雙軸受應力的該基板上形成一通道區域；以及

在該基板上形成源極和汲極區域，該等源極和汲極區域提供一單軸應力給該通道區域；

在該基板上形成包含矽的一第一層，該第一層具有一第一本質晶格常數；以及

在該第一層上磊晶生長一第二層，該第二層包括矽和另一元素，該第二層具有一第二本質晶格常數，其小於該第一本質晶格常數。

4. 如請求項 3 之方法，其中該另一元素是碳。

5. 如請求項 3 之方法，其中形成一通道區域進一步包含：

- 在該基板上形成包括矽和鍺的一雙軸受應力層；
 - 在該雙軸受應力層上形成一閘極氧化物；以及
 - 在該閘極氧化物上形成一閘極。
6. 一種用於形成一電晶體之方法，其包含：
- 提供一基板；
 - 在雙軸受應力的該基板上形成一通道區域；以及
 - 在該基板上形成源極和汲極區域，該等源極和汲極區域提供一單軸應力給該通道區域；
 - 在該基板上形成包含矽的第一層；
 - 在該第一層中形成源極和汲極延伸區；
 - 從該等源極和汲極延伸區移除一預定數量的第一層以形成源極和汲極凹入部分；以及
 - 在該源極區域中磊晶生長一第一應激子以及在該汲極區域中磊晶生長一第二應激子，該等第一和第二應激子包括矽和鍺，該等第一和第二應激子用於提供該單軸應力給該通道區域。
7. 如請求項6之方法，其中該通道區域沿著該電晶體的一平面雙軸受應力。
8. 一種半導體器件，其包含：
- 一基板；
 - 一第一矽層，其在該基板上形成，其中該第一矽層具有一第一本質晶格常數；
 - 一通道區域，其在該第一矽層之上形成，該通道區域係雙軸受應力；以及

一源極和一汲極區域，其在該基板之上形成，該等源極和汲極區域提供單軸應力給該通道區域；

其中該通道區域包含：

在該第一矽層上磊晶生長之第二層，該第二層包含矽及其他元素，該第二層具有大於該第一本質晶格常數之第二本質晶格常數。

9. 如請求項8之半導體器件，其中該通道區域包含：

一包括矽和鍺的雙軸受應力層，其在該基板上形成；

一閘極氧化物，其在該雙軸受應力層上形成；以及

一閘極，其在該閘極氧化物上形成。

十一、圖式：

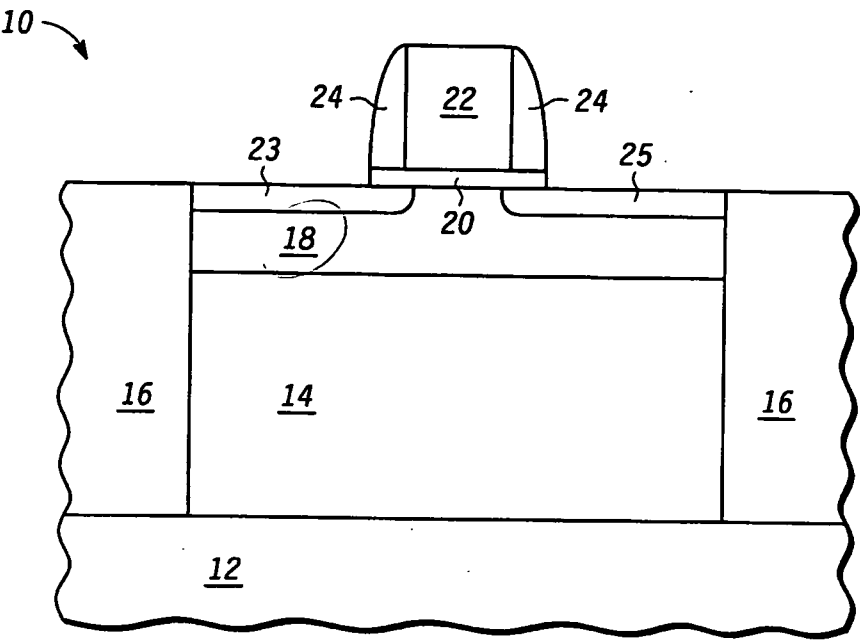


圖 1

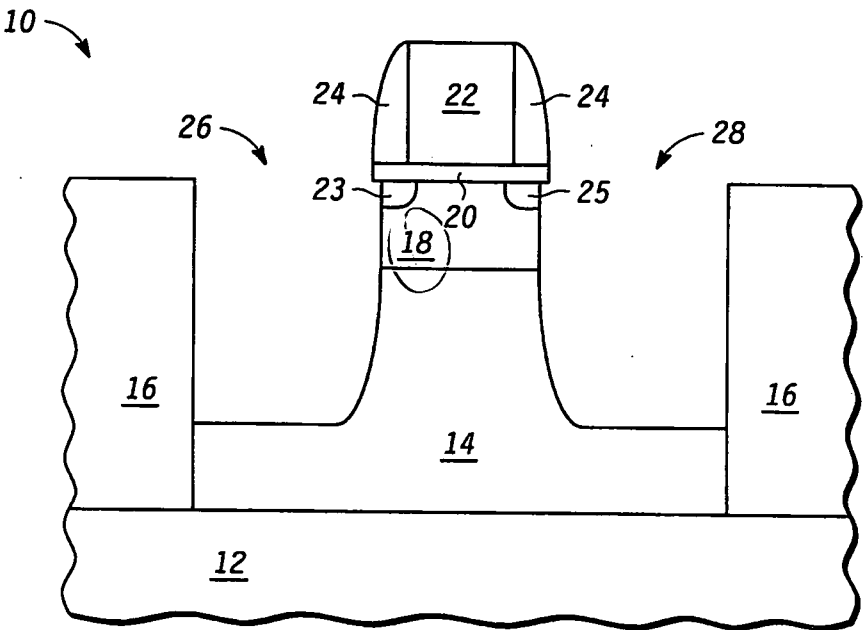


圖 2

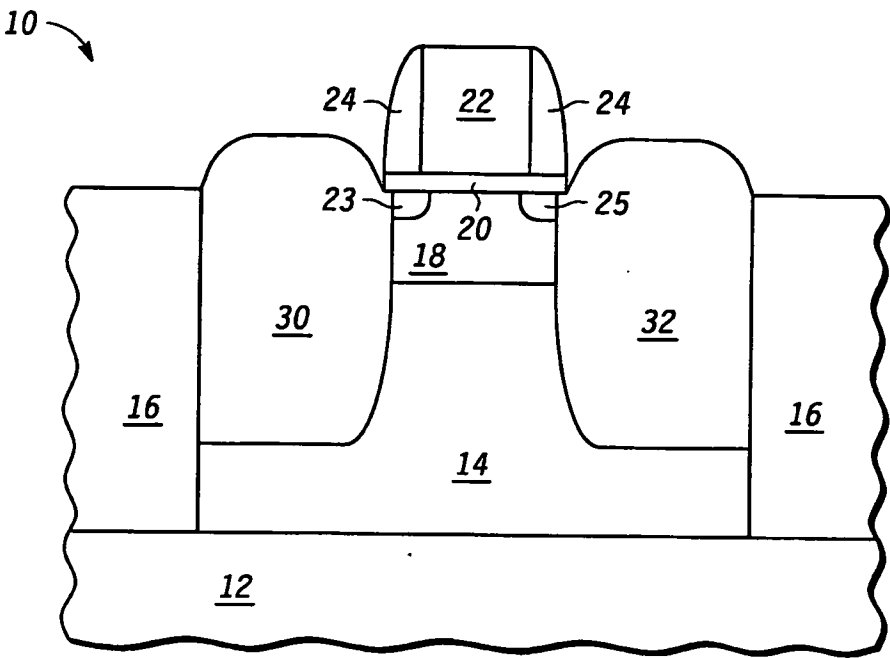


圖 3

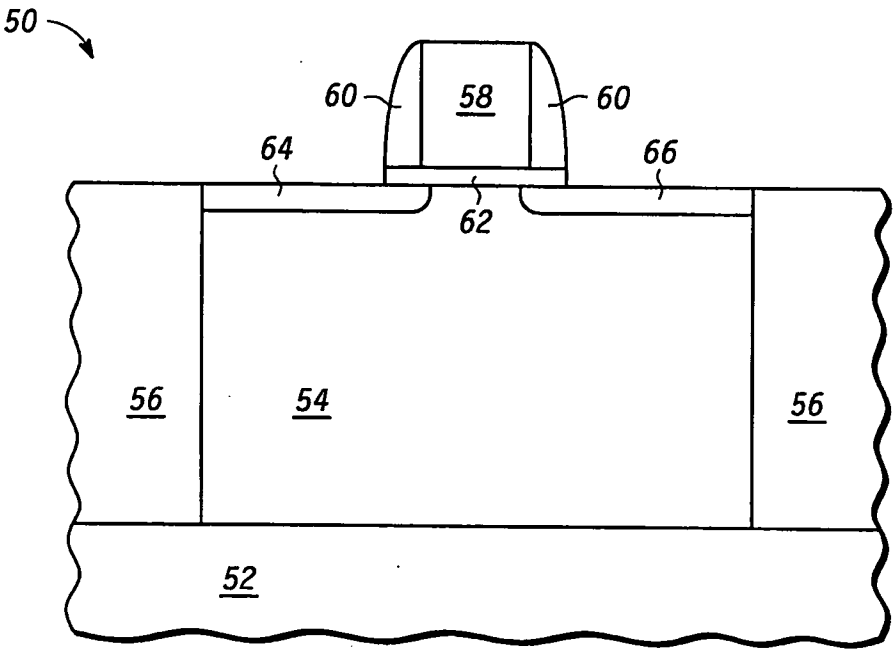


圖 4

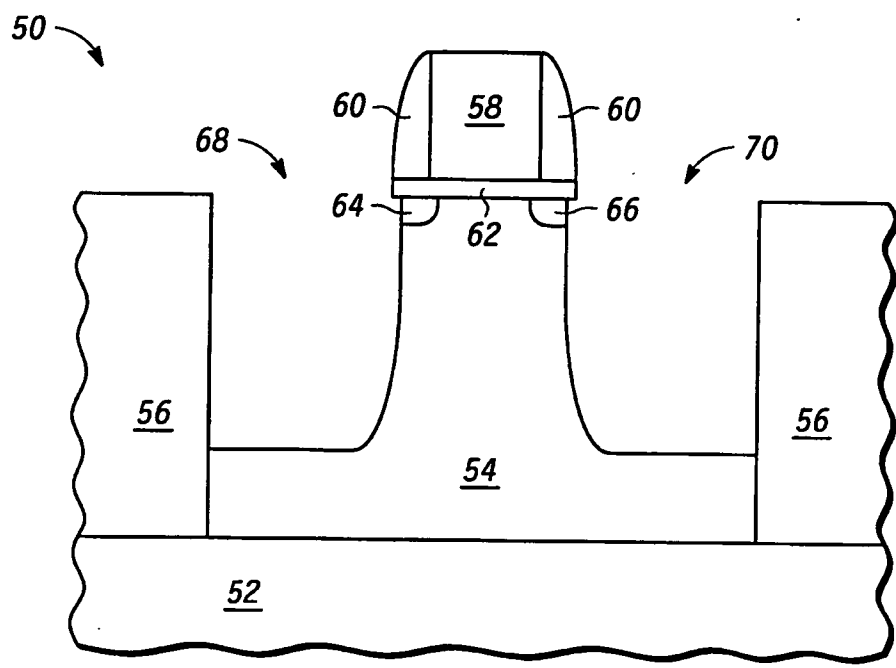


圖 5

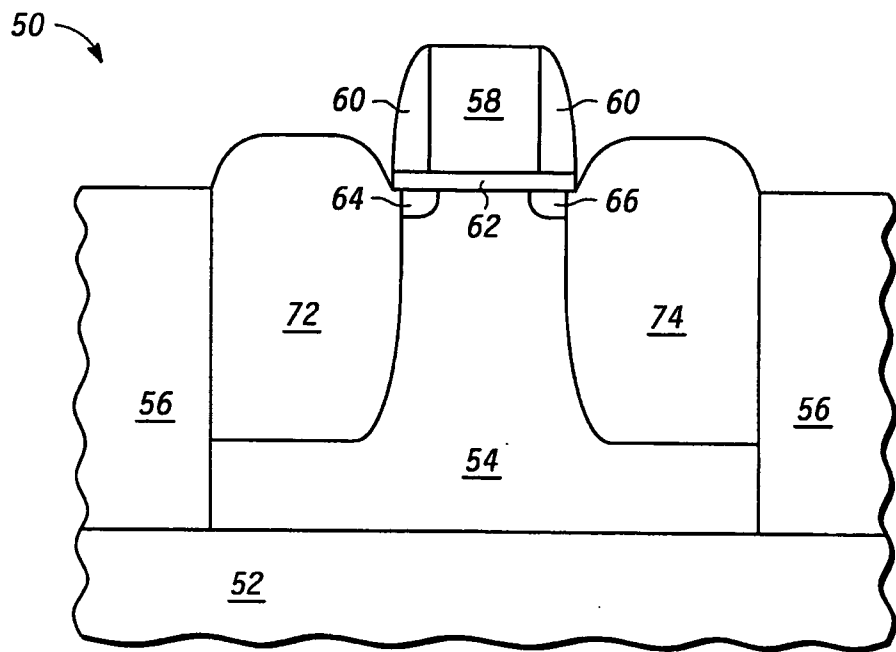


圖 6

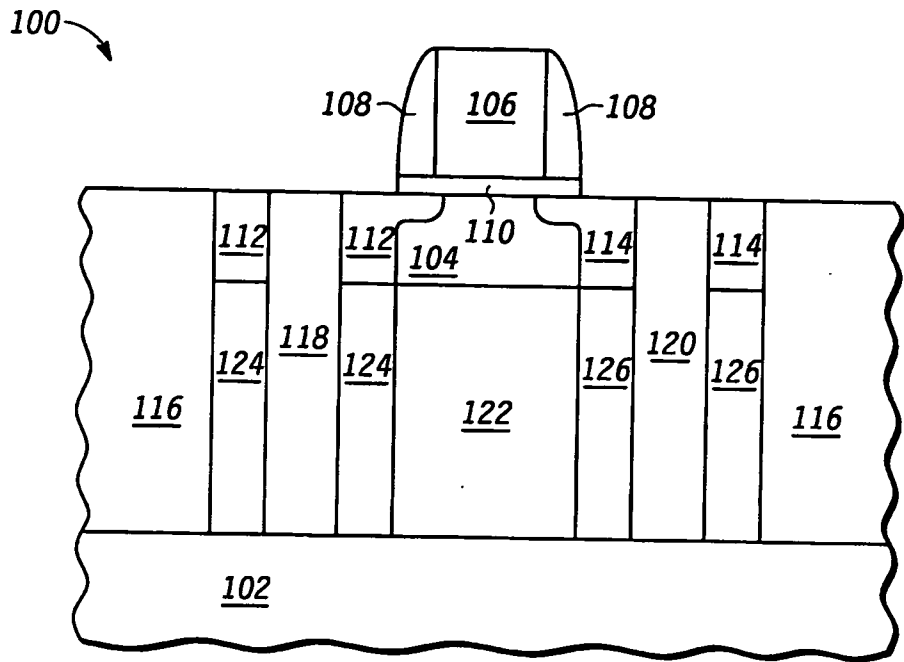


圖 7

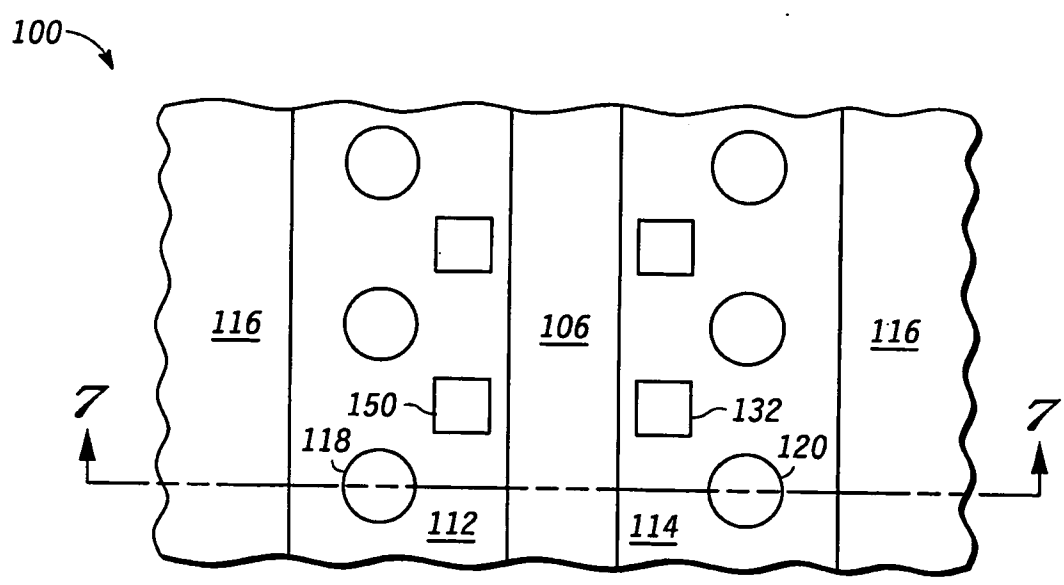


圖 8