(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 102103933 A
(43)申请公布日 2011.06.22

(21)申请号 200910259654.5

(22)申请日 2009.12.21

(71)申请人 钰邦电子(无锡)有限公司
地址 214192 江苏省无锡市锡山经济开发区科技创业园瑞云三座

(72)发明人 邱继皓 林清封 樊雨心 陈明宗

(74)专利代理机构 北京中恒高博知识产权代理有限公司 11249
代理人 夏晏平

(51)Int.Cl.
H01G 9/08(2006.01)
H01G 9/14(2006.01)

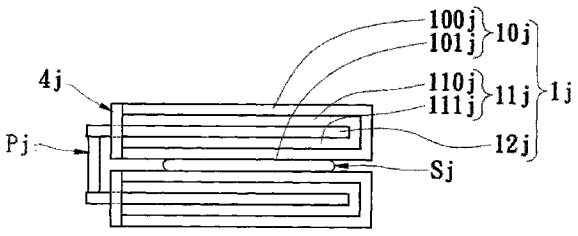
权利要求书 2 页 说明书 7 页 附图 5 页

(54)发明名称

使用表面黏着技术的电容器封装结构

(57)摘要

本发明公开了使用表面黏着技术的电容器封装结构,包括:一基板单元,所述基板单元具有一绝缘本体、至少两个成形于本体上表面的第一和第二上导电层、至少两个成形于本体下表面的第一和第二下导电层、至少两个穿孔和至少两个中间导电层;一电容模组,具有多个设置于所述基板本体上的电容单元;以及一封装单元。每一个电容单元依序由一负箔、一吸附有导电高分子的隔离纸、一正箔、一吸附有导电高分子的隔离纸和一负箔层叠而成,其中每两个电容单元之间涂饰有银胶或银膏,所述复数个电容单元的正箔为正极并且电性连接在一起,所述复数个电容单元的负箔为负极并且电性连接在一起,并且所述正箔与所述负箔彼此绝缘。



CN 102103933 A

1. 使用表面黏着技术的电容器封装结构，包括：一基板单元，所述基板单元具有一绝缘本体、至少两个成形于本体上表面的第一上导电层和第二上导电层、至少两个成形于本体上表面的第一下导电层和第二下导电层、至少两个穿透所述绝缘本体的穿孔和至少两个分别成形于所述至少两个穿孔内的中间导电层，并且其中一中间导电层电性连接于所述第一上导电层和所述第一下导电层之间，另外一中间导电层电性连接于所述第二上导电层和所属第二下导电层之间；

一电容模组，其具有多个设置于所述基板本体上的电容单元，每一个电容单元的正极和负极分别电性接触于所述第一上导电层和所述第二上导电层；以及一封装单元，其设置于所述基板本体上并且覆盖所述电容模组；

其特征在于，所述每一个电容单元依序由一负箔、一吸附有导电高分子的隔离纸、一正箔、一吸附有导电高分子的隔离纸和一负箔层叠而成，其中每两个电容单元之间涂饰有银胶或银膏，所述电容单元的正箔为正极并且电性连接在一起，所述电容单元的负箔为负极并且电性连接在一起，并且所述正箔与所述负箔彼此绝缘。

2. 根据权利要求 1 所述的使用表面黏着技术的电容器封装结构，其特征在于，所述每一个电容单元的两个隔离纸一体成型而形成一呈 U 字型的隔离纸层，以使得每一个电容单元的正箔的一部分被所述隔离纸层所包覆，并且每一个电容单元的两个负箔一体成型而形成一呈 U 字型的负箔层，以使得所述隔离纸层被所述负箔层所包覆。

3. 根据权利要求 1 所述的使用表面黏着技术的电容器封装结构，其特征在于，其中所述电容模组具有多个导电层，其分别电性连接于每一个电容单元的两个负箔之间，并且每一个电容单元的两个负箔的两相同末端长度大于每一个电容单元的正箔的一末端长度，以避免所述正箔接触到所述导电层。

4. 根据权利要求 1 所述的使用表面黏着技术的电容器封装结构，其特征在于，其中所述电容模组具有多个分别设置于所述正箔的部分外表面上并且围绕成一圈的绝缘层，以限制所述负箔和所述隔离纸的长度。

5. 根据权利要求 1 所述的使用表面黏着技术的电容器封装结构，其特征在于，其中每一个电容单元的正箔具有一向外引出的正极引脚，并且所述正极引脚被区分成多组正极引脚单元，每一组正极引脚单元的所述正极引脚电性地层叠在一起，另外所述正极引脚分别从所述正箔的相同方向向外引出。

6. 根据权利要求 1 所述的使用表面黏着技术的电容器封装结构，其特征在于，其中每一个电容单元的正箔具有一向外引出的正极引脚，并且所述正极引脚被组成一组正极引脚单元，以使得所述正极引脚电性地层叠在一起，另外所述正极引脚分别从所述正箔的相同方向向外引出。

7. 使用表面黏着技术的电容器封装结构，包括：一基板单元，所述基板单元具有一绝缘本体、至少两个彼此分离且成形于所述绝缘本体上表面的第一上导电层和第二上导电层、至少两个彼此分离且成形于所述绝缘本体下表面的第一下导电层和第二下导电层、至少两个穿透所述绝缘本体的穿孔和至少两个分别成形于所述至少两个穿孔内的中间导电层，并且其中一中间导电层电性连接于所述第一上导电层和所述第一下导电层之间，另外一中间导电层电性连接于所述第二上导电层和所属第二下导电层之间；

一电容模组，其具有多个设置于所述基板本体上的电容单元，每一个电容单元的正极

和负极分别电性接触于所述第一上导电层和所述第二上导电层；以及一封装单元，其设置于所述基板本体上并且覆盖所述电容模组；

其中每一个电容单元具有多个负箔、多个吸附有导电高分子的隔离纸和多个正箔彼此交替层叠在一起，其中每一个隔离纸设置于每一个正箔和每一个负箔之间，所述正箔为正极并且电性连接在一起，所述负箔为负极并且电性连接在一起，并且所述正箔与所述负箔彼此绝缘。

8. 使用表面黏着技术的电容器封装结构，其特征在于，包括：一基板单元，其具有一绝缘本体、至少两个彼此分离且成形于所述绝缘本体上表面的第一上导电层和第二上导电层、至少两个彼此分离且成形于所述绝缘本体下表面的第一下导电层和第二下导电层、至少两个穿透所述绝缘本体的穿孔和至少两个分别成形于所述至少两个穿孔内的中间导电层，并且其中一中间导电层电性连接于所述第一上导电层和所述第一下导电层之间，另外一中间导电层电性连接于所述第二上导电层和所述第二下导电层之间；

一电容单元，其中所述电容单元的正极和负极分别电性接触于所述第一上导电层和所述第二上导电层；以及一封装单元，其设置于所述基板本体上并且覆盖所述电容模组。

使用表面黏着技术的电容器封装结构

技术领域

[0001] 本发明涉及一种电容器封装结构，具体地，涉及使用表面黏着技术的电容器封装结构。

背景技术

[0002] 电容器已广泛地使用于消费性家电用品、电脑主机板及其周边、电源供应器、通讯产品、和汽车等的基本元件，其主要的作用包括：滤波、旁路、整流、耦合、去耦、转相等。是电子产品中不可缺少的元件之一。电容器依照不同的材质和用途，有不同的型态。包括铝质电解电容、钽质电解电容、积层陶瓷电容、薄膜电容等。

[0003] 现有技术中，用于铝电解电容器的铝箔通常分为正箔与负箔，必须经过腐蚀、化成的步骤才可以用于电解电容。腐蚀是指将高纯度的铝浸泡在电蚀液中利用电蚀、酸洗、除氯、水洗等一连串的制作过程，以增加铝箔的表面积，才得以大大地提高比电容。比容的提高是电解电容实现小型化的重要技术。经过腐蚀后的铝箔（正箔）必须再经过化成的处理，在铝箔上形成氧化铝，作为电解电容的电介质。电介质的厚度与铝箔的耐压通常成一正比的线性关系，这也是电解电容工作电压的主要依据。至于负箔，通常在表面形成一 1-3V 的耐电压层，也有不做化成处理的负箔，不过若是将不做耐压处理的腐蚀箔置于空气中，也会自然形成氧化铝。经过腐蚀、化成的铝箔，根据设计的规格尺寸裁切成一定的宽度，再将导针钉接于铝箔上，再以电解纸隔开经过钉接、卷绕制作过程形成一个圆柱体的结构，被称为芯子或素子。此时，芯子并不具备有电解电容的电气特性，必须经由将电解液完全浸润于芯子，借由电解纸的吸水能力将电解液吸附其中并渗透入铝箔的腐蚀结构中。将此完全浸润的芯子装入底部有防爆设计的柱状容器中，在柱状容器的开口端装置橡胶的封口物，由机械封口和封腰，形成一密闭的柱状结构，再经由套管、充电老化等制作过程而成。

[0004] 实际上，在电解电容器的负极是由电解液中离子的移动而形成一电子回路，因此电解液的电导度 (conductivity) 就直接影响电解电容器的电气特性。因此如何提高电解液的电导度，以使电解电容器在高温中仍能保持电解液与铝箔、电解纸的化学稳定性，特别是电解液与铝箔的稳定性，是电解液发展的趋势。一般文献中提到的铝电解电容器使用的电解液，特别是使用于工作电压 100V 以下，主要是由水、有机溶剂、有机酸、无机酸和一些特殊添加剂依不同比例调配而成。

[0005] 固态电解电容器在电解电容器领域中频率特性特别优异而备受瞩目。在固态电解电容器中，主要是使用由铝、钽等的阀金属所构成的化学转化膜 (chemical conversion coating) 作为阳极。以铝作为电极箔用的固态电解电容器的代表性构造诸如有一种构造，即：以隔离纸为中介而将形成有介电体氧化膜的阳极铝用化学转化箔和相对阴极铝化学转化箔绕卷而成的电容器元件浸泡有单体和氧化剂，收纳在铝质盒体或合成树脂质盒体等予以密闭的构造。上述固态电解电容器小型且可得到很大的电容，因此可广为使用。再者，电解质使用诸如聚吡咯、聚塞吩、聚苯胺等，但为了降低 ESR（等效串联电阻）的目的，因此主要使用电阻系数低的聚乙撑基二氧塞吩。上述固态电解电容器形状小且具有大电容，除了

ESR 低外，还具有易于晶片化且适用表面安装等特性，因此便成为电子机器的小型化、高功能化、低成本化时不可或缺者。

[0006] 近年来，伴随著电子机器的数位化，电解电容器也需要大容量化、小型化和在高频率区域中使阻抗低下化，而固体电解电容器具优异频率特性的特点使其在电解电容器中备受注目。再者，固体电解电容器中，有卷绕型固体电解电容器、层叠型固体电解电容器等。通常所知层叠型固体电解电容器设有具有阀作用的铝箔，且设有由化学聚合法、电解聚合法等形成并由聚吡咯构成的电解质层。但是，由聚吡咯构成的电解质层具有无法均匀地形成在铝箔表面上且容易损坏的缺点。所以，前述层叠型固体电解电容器具有漏电流增加、短路等问题。

发明内容

[0007] 本发明的目的在于，针对上述问题，提出使用表面黏着技术的电容器封装结构，以实现减少电容器漏电流和短路问题、降低电容器焊接困难度，并大幅降低相同容量电容器的等效串联电阻的优点。

[0008] 为实现上述目的，本发明采用的技术方案是 ：

[0009] 使用表面黏着技术的电容器封装结构，包括 ：一基板单元，所述基板单元具有一绝缘本体、至少两个成形于本体上表面的第一上导电层和第二上导电层、至少两个成形于本体上表面的第一下导电层和第二下导电层、至少两个穿透所述绝缘本体的穿孔和至少两个分别成形于所述至少两个穿孔内的中间导电层，并且其中一中间导电层电性连接于所述第一上导电层和所述第一下导电层之间，另外一中间导电层电性连接于所述第二上导电层和所属第二下导电层之间 ；一电容模组，其具有多个设置于所述基板本体上的电容单元，每一个电容单元的正极和负极分别电性接触于所述第一上导电层和所述第二上导电层 ；以及一封装单元，其设置于所述基板本体上并且覆盖所述电容模组 ；所述每一个电容单元依序由一负箔、一吸附有导电高分子的隔离纸、一正箔、一吸附有导电高分子的隔离纸和一负箔层叠而成，其中每两个电容单元之间涂饰有银胶或银膏，所述电容单元的正箔为正极并且电性连接在一起，所述电容单元的负箔为负极并且电性连接在一起，并且所述正箔与所述负箔彼此绝缘。

[0010] 进一步地，所述每一个电容单元的两个隔离纸一体成型而形成一呈 U 字型的隔离纸层，以使得每一个电容单元的正箔的一部分被所述隔离纸层所包覆，并且每一个电容单元的两个负箔一体成型而形成一呈 U 字型的负箔层，以使得所述隔离纸层被所述负箔层所包覆。

[0011] 进一步地，其中所述电容模组具有多个导电层，其分别电性连接于每一个电容单元的两个负箔之间，并且每一个电容单元的两个负箔的两相同末端长度大于每一个电容单元的正箔的一末端长度，以避免所述正箔接触到所述导电层。

[0012] 进一步地，其中所述电容模组具有多个分别设置于所述正箔的部分外表面上并且围绕成一圈的绝缘层，以限制所述负箔和所述隔离纸的长度。

[0013] 进一步地，其中每一个电容单元的正箔具有一向外引出的正极引脚，并且所述正极引脚被区分成多组正极引脚单元，每一组正极引脚单元的所述正极引脚电性地层叠在一起，另外所述正极引脚分别从所述正箔的相同方向向外引出。

[0014] 进一步地，其中每一个电容单元的正箔具有一向外引出的正极引脚，并且所述正极引脚被组成一组正极引脚单元，以使得所述正极引脚电性地层叠在一起，另外所述正极引脚分别从所述正箔的相同方向向外引出。

[0015] 使用表面黏着技术的电容器封装结构，包括：一基板单元，所述基板单元具有一绝缘本体、至少两个彼此分离且成形于所述绝缘本体上表面的第一上导电层和第二上导电层、至少两个彼此分离且成形于所述绝缘本体下表面的第一下导电层和第二下导电层、至少两个穿透所述绝缘本体的穿孔和至少两个分别成形于所述至少两个穿孔内的中间导电层，并且其中一中间导电层电性连接于所述第一上导电层和所述第一下导电层之间，另外一中间导电层电性连接于所述第二上导电层和所属第二下导电层之间；一电容模组，其具有多个设置于所述基板本体上的电容单元，每一个电容单元的正极和负极分别电性接触于所述第一上导电层和所述第二上导电层；以及一封装单元，其设置于所述基板本体上并且覆盖所述电容模组。其中每一个电容单元具有多个负箔、多个吸附有导电高分子的隔离纸和多个正箔彼此交替层叠在一起，其中每一个隔离纸设置于每一个正箔和每一个负箔之间，所述正箔为正极并且电性连接在一起，所述负箔为负极并且电性连接在一起，并且所述正箔与所述负箔彼此绝缘；

[0016] 使用表面黏着技术的电容器封装结构，其包括：一基板单元，其具有一绝缘本体、至少两个彼此分离且成形于所述绝缘本体上表面的第一上导电层和第二上导电层、至少两个彼此分离且成形于所述绝缘本体下表面的第一下导电层和第二下导电层、至少两个穿透所述绝缘本体的穿孔和至少两个分别成形于所述至少两个穿孔内的中间导电层，并且其中一中间导电层电性连接于所述第一上导电层和所述第一下导电层之间，另外一中间导电层电性连接于所述第二上导电层和所述第二下导电层之间；

[0017] 一电容单元，其中所述电容单元的正极和负极分别电性接触于所述第一上导电层和所述第二上导电层；以及一封装单元，其设置于所述基板本体上并且覆盖所述电容模组。本发明的有益效果：

[0018] 1. 使用表面黏着技术的电容器封装结构可制备大面积、大容量、低背化 (Low Profile)、低成本的电容器。

[0019] 2、可大幅减少电容器漏电流 (Leakage Current，LC) 和短路问题。

[0020] 3、可降低电容器焊接困难度，并大幅降低相同容量电容器的等效串联电阻 (Equivalent Series Resistance，ESR)。

附图说明

[0021] 附图用来提供对本发明的进一步理解，并且构成说明书的一部分，与本发明的实施例一起用于解释本发明，并不构成对本发明的限制。在附图中：

[0022] 图 1A 是本发明的实施例一的立体分解示意图；

[0023] 图 1B 是本发明的实施例一的立体组合示意图；

[0024] 图 1C 是本发明的实施例一的剖面示意图；

[0025] 图 2 为本发明第一种层叠型电容模组的侧视示意图；

[0026] 图 3 为本发明第二种层叠型电容模组的侧视示意图；

[0027] 图 4 为本发明第三种层叠型电容模组的侧视示意图；

[0028] 图 5 为本发明的第一种引脚配合方式的示意图；

[0029] 图 6 为本发明的第二种引脚配合方式的示意图；

[0030] 图 7 为本发明的第三种引脚配合方式的示意图。

[0031] 结合附图，本发明实施例中附图标记如下：

[0032] [第一种层叠型电容]

[0033] 电容单元 1j 负箔层 10j

[0034] 负箔 100j

[0035] 负箔 101j

[0036] 隔离纸层 11j

[0037] 隔离纸 110j

[0038] 隔离纸 111j

[0039] 正箔 12j

[0040] 绝缘层 4j

[0041] 导电层 Sj

[0042] 焊接点 Pj

[0043] [第二种层叠型电容]

[0044] 电容单元 1k 负箔 100k

[0045] 负箔 101k

[0046] 隔离纸 110k

[0047] 隔离纸 111k

[0048] 正箔 12k

[0049] 绝缘层 4k

[0050] 导电层 5k

[0051] 导电层 Sk

[0052] 焊接点 Pk

[0053] [第三种层叠型电容]

[0054] 电容单元 1m 负箔 10m

[0055] 隔离纸 11m

[0056] 正箔 12m

[0057] 胶体 120m

[0058] 绝缘层 4m

[0059] 导电层 5m

[0060] 焊接点 Pm

[0061] [引脚导出实施例]

[0062] 电容单元 1

[0063] 正箔 12

[0064] 正极引脚 120

[0065] 正极引脚单元 120′

具体实施方式

[0066] 以下结合附图对本发明的优选实施例进行说明，应当理解，此处所描述的优选实施例仅用于说明和解释本发明，并不用于限定本发明。

[0067] 如图 1A 至图 1C 所示，本发明实施例一提供了一种使用表面黏着技术 (SMT) 的电容器封装结构，其包括 ：一基板单元 1a、一电容模组 2a 和一封装单元 3a。

[0068] 其中，基板单元 1a 具有一绝缘本体 10a、至少两个彼此分离且成形于该绝缘本体 10a 上表面的第一上导电层 11a 和第二上导电层 12a、至少两个彼此分离且成形于该绝缘本体 10a 下表面的第一下导电层 13a 和第二下导电层 14a、至少两个穿透该绝缘本体 10a 的穿孔 15a (例如半穿孔) 和至少两个分别成形于上述至少两个穿孔 15a 内的中间导电层 16a，并且其中一中间导电层 16a 电性连接于该第一上导电层 11a 和该第一下导电层 13a 之间，另外一中间导电层 16a 电性连接于该第二上导电层 12a 和该第二下导电层 14a 之间。再者，依据不同的设计需求，上述至少两个中间导电层 16a 亦可分别填充于上述至少两个穿孔 15a 内。

[0069] 此外，电容模组 2a 具有一设置于该基板本体 10a 上的电容单元 20a，该电容单元 20a 是一层叠型电容，并且该电容单元 20a 的正极 201a 和负极 202a 分别电性接触在第一上导电层 11a 和第二上导电层 12a。另外，实施例一更进一步包括 ：一设置于该基板单元 1a 与该电容模组 2a 之间的防水层 4a (如图 1C 所示)，以避免外界的水气透过基板单元 1a 而传递到该电容模组 2a，而影响到该电容模组 2a 的品质。

[0070] 再者，封装单元 3a 设置于基板本体 10a 上并且覆盖电容模组 2a。此外，封装单元 3a 具有一壳体 30a 和一位于该壳体 30a 内的固定胶体 31a，电容模组 2a 被固定胶体 31a 所包覆。依据不同的设计需求，壳体 30a 可为金属或塑胶，并且固定胶体 31a 可为硅树脂 (silicone) 或环氧树脂 (epoxy)

[0071] 如图 2 所示，本发明第一种电容模组具有多个电容单元 1j，并且每两个电容单元 1j 之间涂饰有导电层 Sj。每一个电容单元 1j 依序由一负箔 (负极)100j、一吸附有导电高分子的隔离纸 110j、一正箔 (正极)12j、一吸附有导电高分子的隔离纸 111j 和一负箔 (负极)101j 层叠而成，每一个正箔 (正极)12j 的表面皆有氧化物层 (图中未标示)，以作为介电层来产生绝缘效果，每一个电容单元 1j 的两个隔离纸 (110j、111j) 是一体成型，形成一呈 U 字型的隔离纸层 11j，以使得每一个电容单元 1j 的正箔 (正极)12j 的一部分被该隔离纸层 11j 所包覆，并且每一个电容单元 1j 的两个负箔 (负极)(100j、101j) 是一体成型，形成一呈 U 字型的负箔层 10j，以使得该隔离纸层 11j 被该负箔层 10j 包覆。

[0072] 再者，所述电容单元 1j 的正箔 12j 透过多个焊接点 Pj 而电性连接在一起，所述电容单元 1j 的负箔 (100j、101j) 一体成型地电性连接在一起，并且所述正箔 12j 与所述负箔 (100j、101j) 彼此绝缘。另外，该电容模组具有多个分别设置于所述正箔 12j 的部分外表面上并且围绕成一圈的绝缘层 4j (亦即每一个绝缘层 4j 以围绕的方式成形在每一个相对应正箔 12j 的部分外表面的上下两面和两相反侧边)，以限制该所述负箔 (100j、101j) 和所述隔离纸 (110j、111j) 的长度，并作为每一个电容单元 1j 的正极与负极的绝缘线。

[0073] 如图 3 所示，本发明第二种电容模组具有多个电容单元 1k，并且每两个电容单元 1k 之间涂饰有导电层 Sk。每一个电容单元 1k 依序由一负箔 (负极)100k、一吸附有导电高分子的隔离纸 110k、一正箔 (正极)12k、一吸附有导电高分子的隔离纸 111k 和一负箔 (负

极）101k 层叠而成，每一个正箔（正极）12k 的表面皆有氧化物层（图中未标示），以作为介电层来产生绝缘效果。另外，该电容模组具有多个导电层 5k，其分别电性连接于每一个电容单元 1k 的两个负箔（100k、101k）之间，并且每一个电容单元 1k 的两个负箔（100k、101k）的两相同末端长度大于每一个电容单元 1k 的正箔 12k 的一末端长度，以避免所述正箔 12k 接触到所述导电层 5k。

[0074] 再者，所述电容单元 1k 的所述正箔 12k 透过多个焊接点 P k 而电性连接在一起，所述电容单元 1k 的所述负箔（100k、101k）透过所述导电层 5k 而电性连接在一起，并且所述正箔 12k 与所述负箔（100k、101k）彼此绝缘。另外，该电容模组具有多个分别设置于所述正箔 12k 的部分外表面上并且围绕成一圈的绝缘层 4k（亦即每一个绝缘层 4k 以围绕的方式成形在每一个相对应正箔 12k 的部分外表面的上下两面和两相反侧边），以限制所述负箔（100k、101k）和所述隔离纸（110k、111k）的长度，并作为每一个电容单元 1k 的正极与负极的绝缘线。

[0075] 如图 4 所示，本发明第三种电容模组具有一电容单元 1m，该电容单元 1m 具有多个负箔（负极）10m、多个吸附有导电高分子的隔离纸 11m 和多个正箔（正极）12m 彼此交替层叠在一起，其中每一个隔离纸 11m 设置于每一个正箔（正极）12m 和每一个负箔（负极）10m 之间，每一个正箔（正极）12m 的表面皆有氧化物层（图中未标示），以作为介电层来产生绝缘效果。所述正箔 12m 透过多个焊接点 Pm 而电性连接在一起，所述负箔 10m 透过一导电层 5m 而电性连接在一起，最底端的负箔 10m 透过导电层（例如银胶或银膏）而电性连于一基板，并且所述正箔 12m 与所述负箔 10m 彼此绝缘。再者，该电容模组具有多个分别设置于所述正箔 12m 的部分外表面上并且围绕成一圈的绝缘层 4m（亦即每一个绝缘层 4m 以围绕的方式成形在每一个相对应正箔 12m 的部分外表面的上下两面和两相反侧边），以限制所述负箔 10m 和所述隔离纸 11m 的长度，并作为每一个电容单元 1m 的正极与负极的绝缘线。另外，该导电层 5m 电性连接于所述负箔 10m 的末端，并且每一个负箔 10m 的末端长度大于每一个正箔 12m 的末端长度，以避免所述正箔 12m 接触到该导电层 5m。

[0076] 如图 5 所示（一正极引出与一负极引出），每一个电容单元 1 的正箔 12 具有一向外引出的正极引脚 120，并且所述正极引脚 120 分别电性地层叠在一起而成为一组正极引脚单元 120′，其中所述正极引脚 120 分别从所述正箔 12 的同一方向向外引出。此外，所述负箔（图未示）透过所述导电层而直接电性地层叠在一起（如图 2 至图 4 所示）。

[0077] 如图 6-7 所示（多正极相同端引出与一负极引出），每一个电容单元 1 的正箔 12 具有一向外引出的正极引脚 120，并且所述正极引脚 120 被区分成多组分别电性地层叠在一起的正极引脚单元 120′（图 6 揭露两组正极引脚单元 120′；图 7 显露三组正极引脚单元 120′），其中所述正极引脚 120 分别从所述正箔 12 的同一方向向外引出。图 6 显示可层叠 8 层，但可维持 4 层焊接的高度，另外图 7 显示可层叠 12 层，但可维持 4 层焊接的高度。此外，所述负箔（图未示）透过所述导电层而电性地层叠在一起（如图 2 至图 4 所示）。

[0078] 综上所述，本发明使用表面黏着技术的电容器封装结构的优点在于：本发明透过表面黏着技术（SMT）的方式，即可直接将电容模组设置于该基板单元上。换言之，本发明透过基板单元的使用，而不需另外设置导线架。因此本发明电容器封装结构比现有结构简单，并且本发明电容器封装结构的制作方法比现有的制作方法容易且快速。

[0079] 最后应说明的是：以上所述仅为本发明的优选实施例而已，并不用于限制本发明，

尽管参照前述实施例对本发明进行了详细的说明，对于本领域的技术人员来说，其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

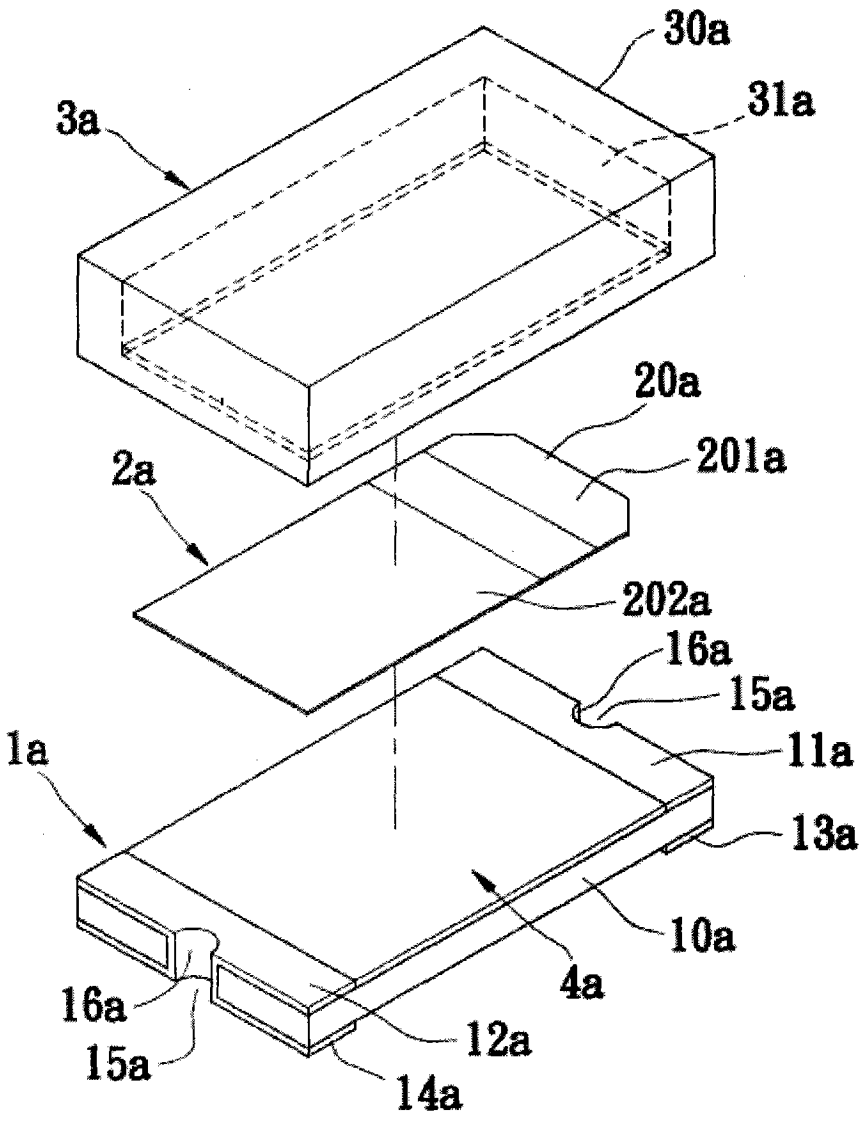

30a
31a
3a
20a
201a
2a
202a
16a
15a
11a
1a
13a
10a
4a
16a
12a
15a
14a

图 1A

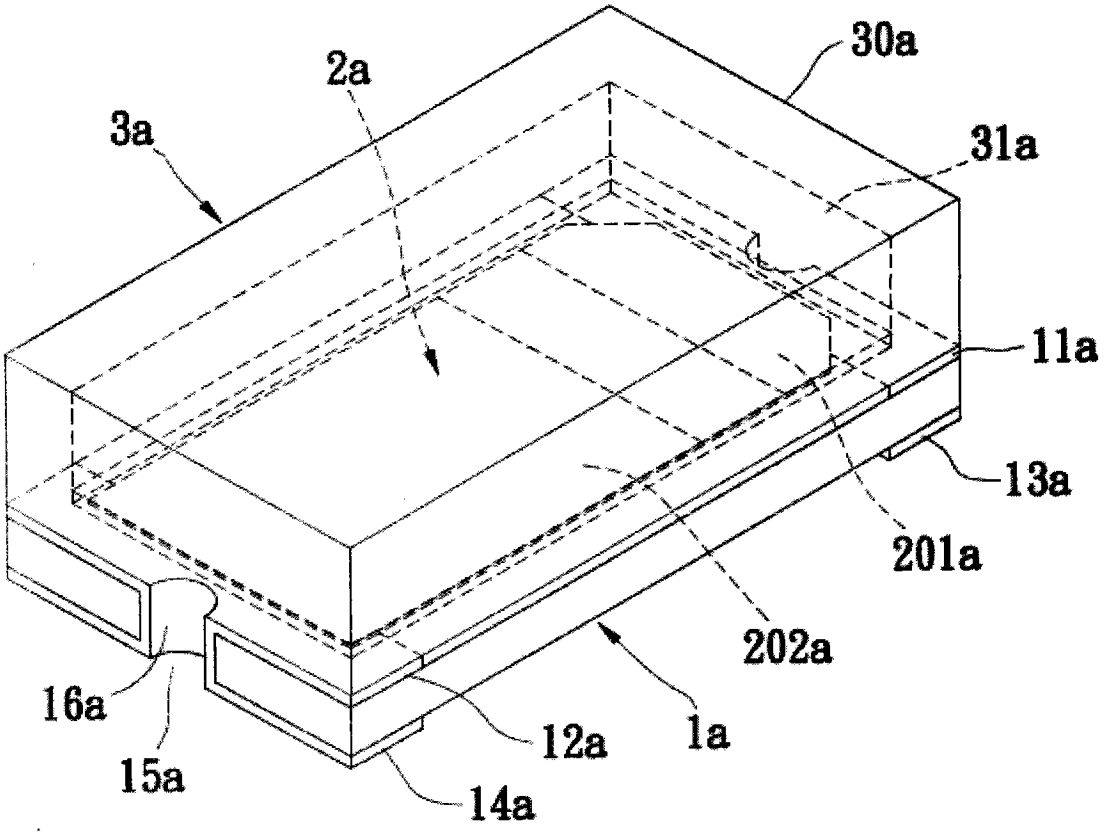

30a
2a
3a
31a
11a
13a
201a
202a
16a
12a
1a
15a
14a

图 1B

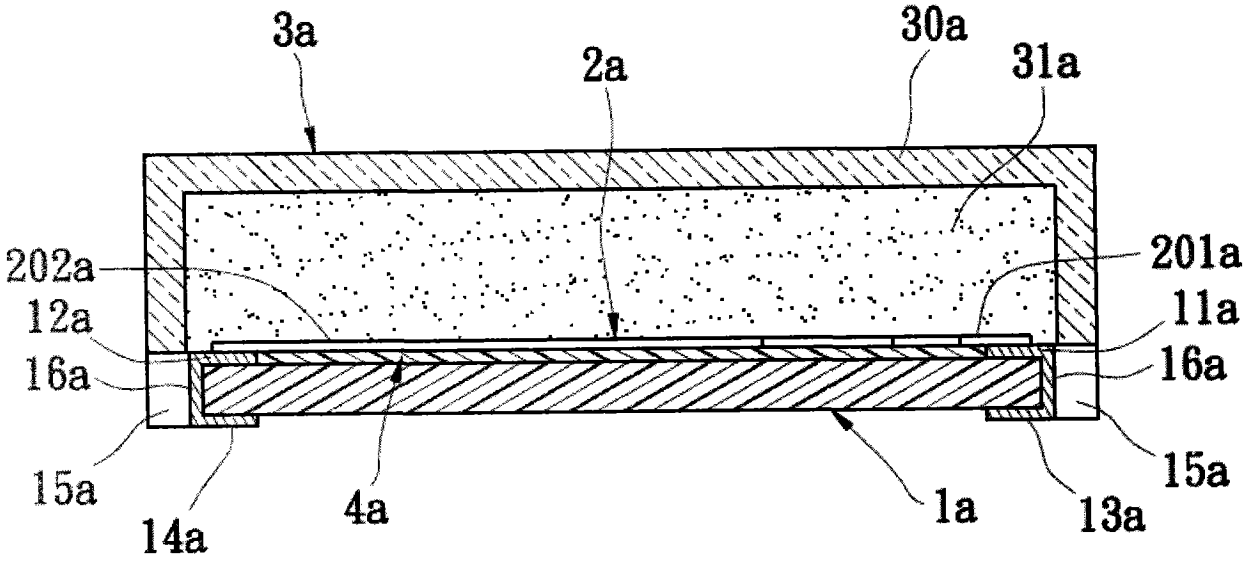

3a
2a
30a
31a
202a
201a
12a
11a
16a
16a
15a
15a
4a
1a
14a
13a

图 1C

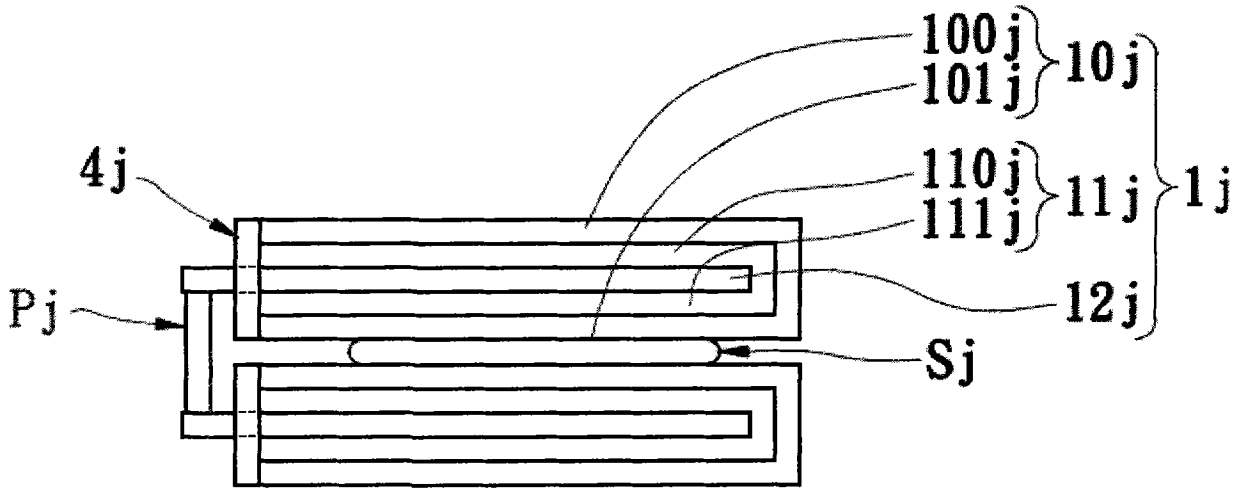

100j
101j
10j
110j
111j
11j
1j
4j
Pj
12j
Sj

图 2

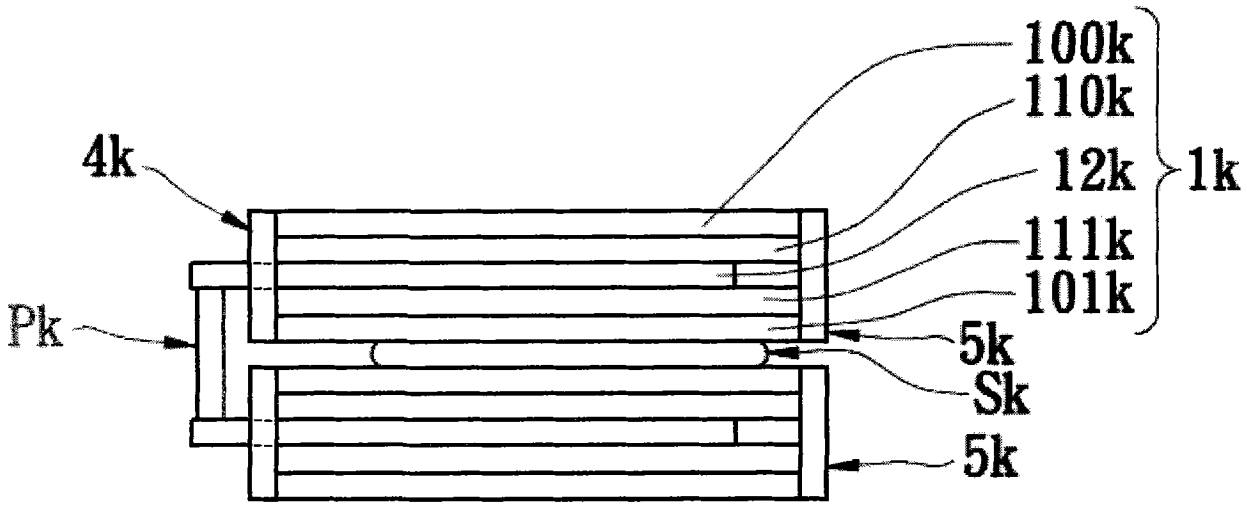

100k
110k
12k
1k
4k
111k
101k
Pk
5k
Sk
5k

图 3

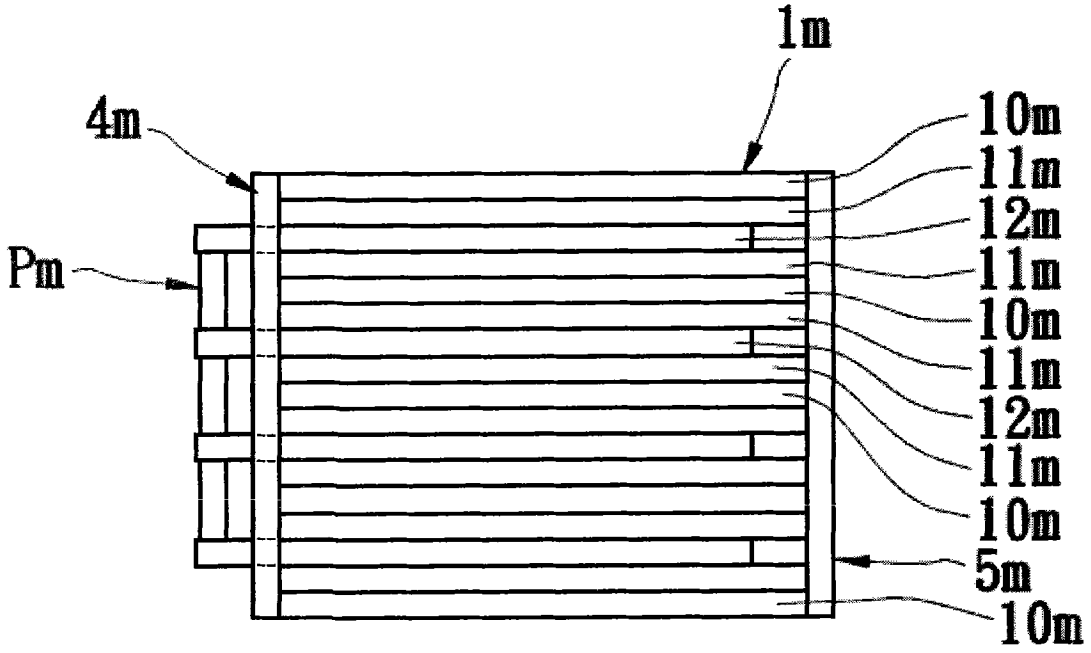

1m
4m
Pm
10m
11m
12m
11m
10m
11m
12m
11m
10m
5m
10m

图 4

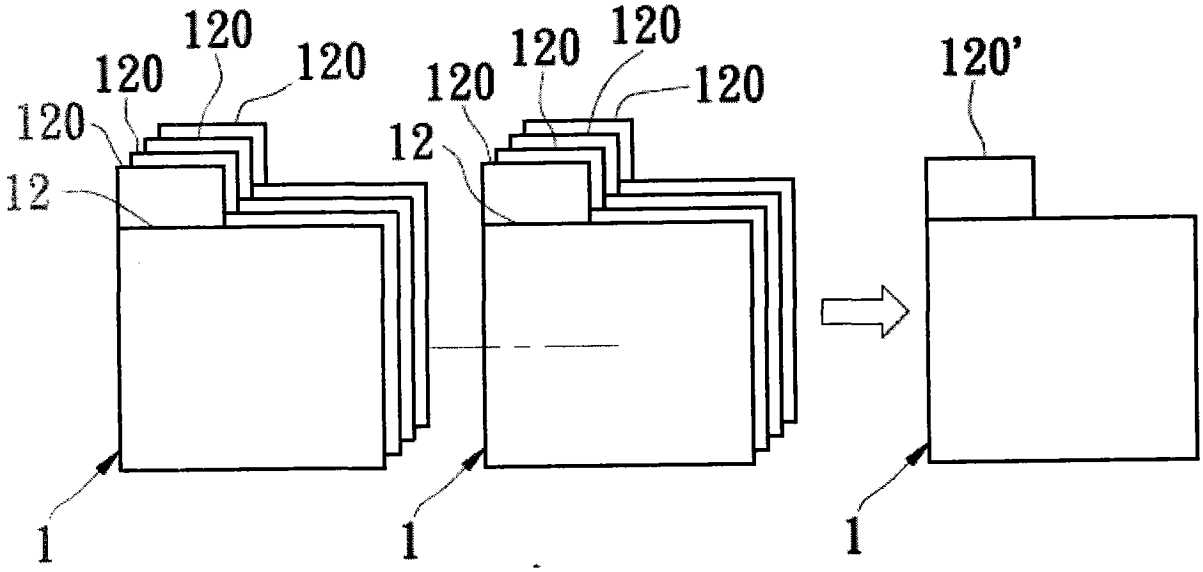

120
120
120
120
120
12
1
120
120
120
120
12
1
120'
1

图 5

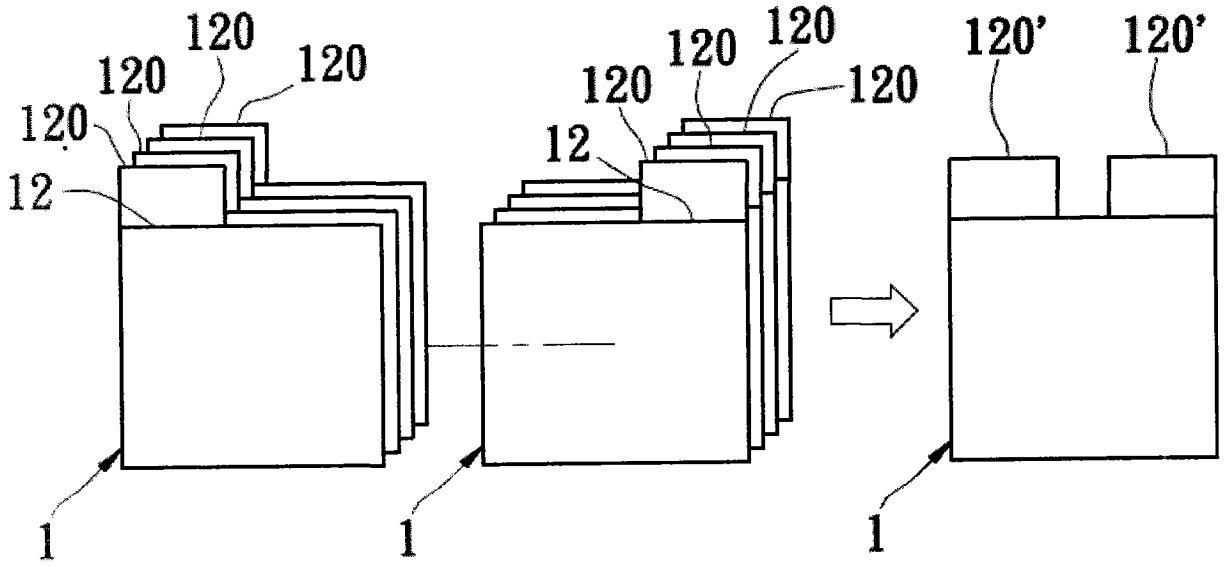

120
120
120
120
12
1
120
120
120
120
12
1
120'
120'
1

图 6

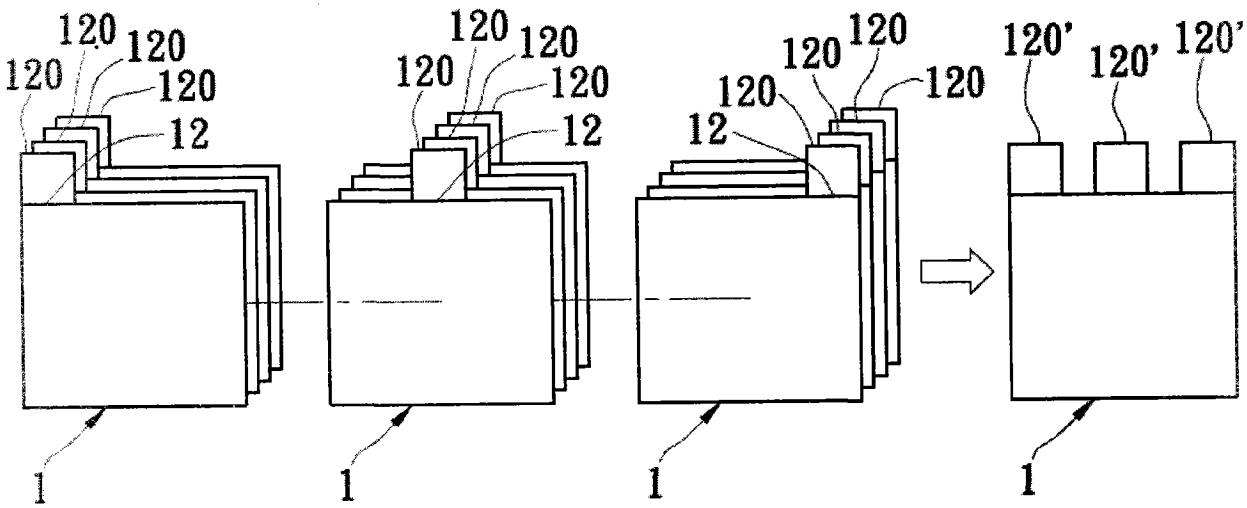

120
120
120
120
12
1
120
120
120
120
12
1
120
120
120
120
12
1
120'
120'
120'
1

图 7