

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2011 年 8 月 25 日(25.08.2011)

PCT

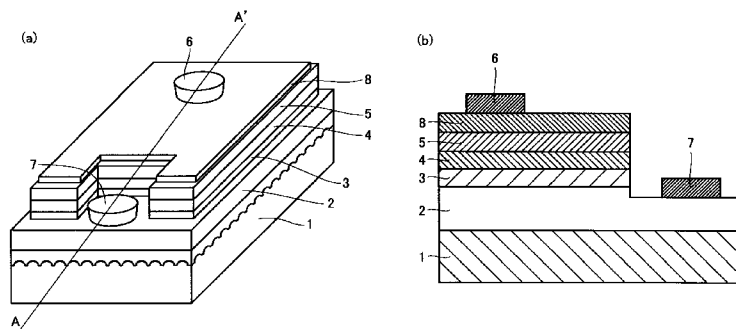
(10) 国際公開番号  
WO 2011/102450 A1

- (51) 国際特許分類:  
H01L 33/36 (2010.01)
- (21) 国際出願番号: PCT/JP2011/053467
- (22) 国際出願日: 2011 年 2 月 18 日(18.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2010-034779 2010 年 2 月 19 日(19.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 番 2 号 Osaka (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 谷本 佳美 (TANIMOTO, Yoshimi). 園田 孝徳 (SONODA, Takanori). 池田 英明 (IKEDA, Hideaki).
- (74) 代理人: 特許業務法人深見特許事務所 (Fukami Patent Office, p.c.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:  
— 国際調査報告 (条約第 21 条(3))

(54) Title: METHOD OF MANUFACTURE FOR A COMPOUND SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(54) 発明の名称: 化合物半導体発光素子の製造方法

[図1]



(57) Abstract: Disclosed is a method of manufacture for a compound semiconductor light-emitting element characterised by an electrically conductive film (8) with a high ratio of transmittance and low contact resistance and an electrically conductive film (8) with low sheet resistance. The method of manufacture includes the following steps: a step whereby a semiconductor layer including a light-emitting layer (3) made from a group III nitride semiconductor is formed on a substrate (1); a step whereby an electrically conductive film (8) is formed on the surface of the substrate (1) opposite to the surface with the semiconductor applied thereon; a first annealing step of the electrically conductive film (8) in an atmosphere containing oxygen; a second annealing step of the electrically conductive film (8) in an atmosphere containing no oxygen; and a step in between the first and second annealing steps where the electrically conductive film (8) is exposed to the atmosphere.

(57) 要約: 導電性薄膜 (8) の透過率が高く、コンタクト抵抗が低く、かつ導電性薄膜 (8) のシート抵抗が低いという特徴を有する化合物半導体発光素子を製造する。本発明の化合物半導体発光素子の製造方法は、基板 (1) 上に、III族窒化物半導体からなり発光層 (3) を含む半導体層を形成するステップと、該半導体層の基板 (1) と接する側とは反対側に、導電性薄膜 (8) を形成するステップと、導電性薄膜 (8) に対し酸素を含む雰囲気中でファーストアニールを行なうステップと、導電性薄膜 (8) に対し酸素を含まない雰囲気中でセカンドアニールを行なうステップと、ファーストアニールを行なうステップと、セカンドアニールを行なうステップとの間に、導電性薄膜 (8) を大気に曝すステップを含むことを特徴とする。

## 明 細 書

**発明の名称：** 化合物半導体発光素子の製造方法

### 技術分野

[0001] 本発明は、化合物半導体発光素子の製造方法に関し、特に透光性、シート抵抗、およびコンタクト抵抗の性能を高めた導電性薄膜を備えた化合物半導体発光素子の製造方法に関する。

### 背景技術

[0002] 照明器具を種々の照明用途に展開するためには、赤・緑・青の光の３原色を発光させる技術が不可欠である。その点、発光ダイオード（ＬＥＤ：Light Emitting Diode）は、青色ＬＥＤの完成が遅れていたため、３原色のうちの青色が欠けており、各種の用途に展開できていなかった。

[0003] しかし、１９９０年代に窒化物系の青色ＬＥＤが発明されてから、ＬＥＤを用いた製品は、信号だけに留まることなく、液晶モニターのバックライト、さらに液晶テレビのバックライト、家庭用等の各種照明用途に展開されている。

[0004] 近年、ＬＥＤバックライトを搭載した液晶テレビの価格が下落しており、急速に普及し始めている。また、ＬＥＤを用いた照明は、従来の照明よりも低消費電力・省スペース・水銀フリーのため環境によい等のメリットがあるため、２００９年夏に従来よりもはるかに安い価格でＬＥＤを用いた照明が発売され、一気に普及が進んでいる。

[0005] ところで、照明および液晶テレビのバックライトには、白色光が用いられる。白色光は、一般に青色ＬＥＤと、ＹＡＧ（イットリウム・アルミニウム・ガーネット）黄色蛍光体との組合せ、または青色ＬＥＤと緑色蛍光体と赤色蛍光体との組合せにより実現される。すなわち白色光を実現する場合はいずれの組合せにせよ青色ＬＥＤが必要となる。このため、高輝度の青色ＬＥＤを安く・大量に製造する方法が必要とされている。

[0006] 一般に、青色、青緑色等の短波長ＬＥＤやレーザダイオード（ＬＤ：Laser

Diode) の発光層には、窒化ガリウム (Ga N) や窒化アルミニウム (Al N) や窒化インジウム (In N) およびそれらの混晶などが用いられ、さらにV族元素として窒素を含有するIII-V族化合物半導体を用いられる。従来の青色LEDの一例を以下に説明する。

[0007] 図10は、従来のダブルヘテロ接合型の青色LEDの一例を示す模式的な断面図である。従来のダブルヘテロ接合型青色発光素子は、図10に示されるように、サファイアからなる基板101上に、Siを添加したn形Ga N層からなる下部クラッド層102; In Ga N層からなる発光層103; Mgを添加したp形Al Ga Nからなる上部クラッド層104; およびコンタクト層105をこの順に積層することにより形成される。

[0008] そして、コンタクト層105上には導電性薄膜108が形成されており、当該導電性薄膜108上の一部にはp型電極106が設けられる。一方、下部クラッド層102上の一部にはn型電極107が設けられる。p型電極106から電流を注入すると、電流が導電性薄膜108の面方向に拡散される。そして、p型電極106から注入した電流が上部クラッド層104、および発光層103に広面積に注入されて発光層103が発光する。

[0009] 発光層103で上方へ発光した光は、上部クラッド層104、コンタクト層105、および導電性薄膜108を透過して外部に取り出される。導電性薄膜108としては、たとえばITOのような高透光性の材料を用いることにより、発光層103が発光した光が導電性薄膜108を透過するときの光の損失を低減することができる。また、ITOからなる導電性薄膜108は、コンタクト層105に比して低抵抗であるため、発光を得るための動作電流の広範囲への拡散が促進され、発光面積の拡張がもたらされることにより、発光効率を向上させることができる。

[0010] 一方、ITOからなる導電性薄膜108は、シート抵抗が $20\ \Omega/\square$ 以上 $60\ \Omega/\square$ 以下という比較的高い値を示し、しかもその部位によってシート抵抗の高いところと低いところとのバラつきがある。このため、化合物半導体発光素子の駆動電圧 $V_f$ が高くなったり、発光層の発光が不均一になった

りするという問題があった。

[0011] これらの諸問題を一掃するためには、導電性薄膜 108 のシート抵抗を 20  $\Omega/\square$  以下、好ましくは 10  $\Omega/\square$  以下とするのが理想である。導電性薄膜 108 のシート抵抗を低減するためには、導電性薄膜 108 に結晶化した酸素欠損状態を作ることにより、導電性薄膜 108 のキャリア密度を上昇させる手法が考えられる。

[0012] しかしながら、キャリア密度の上昇に伴い、導電性薄膜 108 の仕事関数が低下し、導電性薄膜 108 とコンタクト層との界面の導電性薄膜側のポテンシャルが上昇する。これにより導電性薄膜からコンタクト層にホールが注入されにくくなり、結果として導電性薄膜とコンタクト層とのコンタクト抵抗が高くなるという問題があった。

[0013] また、導電性薄膜に対しアニールを行なうことにより、導電性薄膜の結晶性を高めることをもって、シート抵抗を低減させるという手法も考えられる。しかし、アニールにより導電性薄膜とコンタクト層との界面の結合状態が変化し、Ga-O、N-O、Hの化合物等の安定な結合状態が損なわれて、やはりコンタクト抵抗が高くなる。

[0014] そこで、特開 2007-287786 号公報（特許文献 1）では、ファーストアニールとセカンドアニールとの 2 ステップのアニールを行なうことにより、コンタクト抵抗を低く保ちつつ、導電性薄膜のシート抵抗を低下させる試みがなされている。特許文献 1 のファーストアニールは、酸素を含む雰囲気中で 250℃以上 600℃以下でアニールを行なうことにより、導電性薄膜 108 のコンタクト抵抗を低下させる。そして、続くセカンドアニールでは、酸素を含まない雰囲気中で 200℃以上 500℃以下でアニールを行なうことにより、導電性薄膜 108 のシート抵抗を低減させる。

## 先行技術文献

## 特許文献

[0015] 特許文献 1：特開 2007-287786 号公報

## 発明の概要

## 発明が解決しようとする課題

- [0016] しかしながら、上記のように２段階に分けてアニールを行なうと、シート抵抗を下げることはできるものの、導電性薄膜とコンタクト層とのコンタクト抵抗が上昇する傾向にあった。コンタクト抵抗が上昇すると、化合物半導体発光素子の駆動電圧が上昇し、所期の目的にも反する。
- [0017] 本発明は、上記のような現状に鑑みてなされたものであり、その目的とするところは、導電性薄膜の透過率が高く、導電性薄膜とコンタクト層とのコンタクト抵抗が低く、かつ導電性薄膜のシート抵抗が低い化合物半導体発光素子の製造方法を提供することである。

## 課題を解決するための手段

- [0018] 本発明の化合物半導体発光素子の製造方法は、基板上に、ⅠⅠⅠ族窒化物半導体からなり発光層を含む半導体層を形成するステップと、該半導体層の基板と接する側とは反対側に、導電性薄膜を形成するステップと、導電性薄膜に対し酸素を含む雰囲気中でファーストアニールを行なうステップと、導電性薄膜に対し酸素を含まない雰囲気中でセカンドアニールを行なうステップと、ファーストアニールを行なうステップと、セカンドアニールを行なうステップとの間に、導電性薄膜を大気に曝すステップを含むことを特徴とする。
- [0019] そして、セカンドアニールは、窒素雰囲気または真空雰囲気で行なうことが好ましい。ファーストアニールは、 $600^{\circ}\text{C}$ 以上 $700^{\circ}\text{C}$ 以下の温度で行なうことが好ましい。セカンドアニールは、ファーストアニールの温度以下の温度で行なうことが好ましい。
- [0020] 導電性薄膜は、ITOからなることが好ましく、 $300\text{ nm}$ 以上 $400\text{ nm}$ 以下の膜厚であることが好ましい。
- [0021] 導電性薄膜に導通する第１の電極を形成するステップと、基板または発光層を挟んで導電性薄膜形成部に対向する側の半導体層の露出面上に第２の電極を形成するステップとを含むことが好ましい。
- [0022] セカンドアニールを行なった後に、さらにサードアニールを行なうステップを含むことが好ましい。導電性薄膜は、 $0.05\ \Omega \cdot \text{cm}^2$ 以下のコンタク

ト抵抗であることが好ましい。

## 発明の効果

[0023] 本発明の製造方法により作製される化合物半導体発光素子は、導電性薄膜の透過率が高く、コンタクト抵抗が低く、かつ導電性薄膜のシート抵抗が低い。これにより化合物半導体発光素子の駆動電圧を低くするとともに、光取出し効率を高めることができる。

## 図面の簡単な説明

[0024] [図1] (a) は、本発明の製造方法により製造された化合物半導体発光素子の一例を示す模式的な斜視図であり、(b) は、(a) で示される化合物半導体発光素子を A-A' の面で切断したときの断面図である。

[図2] 導電性薄膜の膜厚とシート抵抗との関係を示すグラフである。

[図3] 導電性薄膜のコンタクト抵抗と、化合物半導体発光素子の駆動電圧との関係を示すグラフである。

[図4] セカンドアニールを行なうときの雰囲気および温度を変えたときの導電性薄膜のシート抵抗の変化を示したグラフである。

[図5] 図2のグラフに対し、500℃の真空雰囲気でセカンドアニールを行なったときの導電性薄膜のシート抵抗のプロットを加えたグラフである。

[図6] 真空雰囲気または窒素雰囲気でセカンドアニールを行なったときの導電性薄膜のコンタクト層に対するコンタクト抵抗と、導電性薄膜のシート抵抗とをプロットしたグラフである。

[図7] セカンドアニール条件を変更したときの400nm以上500nm以下の波長の光における導電性薄膜の透過率(%)を示すグラフである。

[図8] (a) は、各アニールを行なった後の導電性薄膜のシート抵抗の変化を示したグラフであり、(b) は、各アニールを行なった後の導電性薄膜の450nmの波長の光の透過率(%)の変化を示したグラフである。

[図9] 実施例1および実施例3の化合物半導体発光素子の光出力および駆動電圧を示したグラフである。

[図10] 従来のダブルヘテロ接合型の青色LEDの一例を示す模式的な断面図

である。

### 発明を実施するための形態

[0025] 以下、本発明の製造方法により作製された化合物半導体発光素子を説明する。なお、本発明の図面において、同一の参照符号は、同一部分または相当部分を表わすものである。また、長さ、幅、厚さ、深さなどの寸法関係は図面の明瞭化と簡略化のために適宜に変更されており、実際の寸法関係を表わすものではない。

#### [0026] <化合物半導体発光素子>

図1(a)は、本発明の製造方法により製造された化合物半導体発光素子の一例を示す模式的な斜視図であり、(b)は、(a)で示される化合物半導体発光素子をA-A'の面で切断したときの断面図である。本発明の製造方法により作製される化合物半導体発光素子は、図1に示されるように、基板1上に、下部クラッド層2、発光層3、上部クラッド層4、およびコンタクト層5をこの順に積層することにより形成される。そして、コンタクト層5上には導電性薄膜8が形成されており、この導電性薄膜8上に第1の電極6が設けられる。一方、下部クラッド層2上には第2の電極7が設けられる。

[0027] ここで、下部クラッド層2、発光層3、および上部クラッド層4によりダブルヘテロ接合が形成されている。また、発光層3は、アンドープ、n型、p型、およびn型とp型の両方の不純物を含んだものが必要に応じて選択される。これらの半導体層の任意の界面がpn接合面となる。

#### [0028] <下部クラッド層>

クラッド層とは、ダブルヘテロ構造の技術的意義に照らせば、発光層のバンドギャップよりもバンドギャップが大きく、そのギャップ差に基づく電位障壁によって電子および正孔をせき止める機能を有する半導体層を意味するものである。本発明において定義する下部クラッド層2は、基板1と発光層3との間の緩衝層としての役割や、基板1が絶縁体の場合のn型電極とのコンタクト層としての役割を果たす各層を含むものとする。このような下部ク

ラッド層 2 は、 $n$  型不純物がドーピングされた窒化物半導体のみではなく、アンドーピング窒化物半導体を含む複数の層であってもよい。このような下部クラッド層 2 としては、たとえば低温バッファ層、 $\text{AlN}$  バッファ層、アンドーピング層、 $n$  型ドーピング層、 $n$  型コンタクト層等を用いることができる。

[0029] このような下部クラッド層 2 は、クラッド層として機能する層が単層であってもよいし、多層であってもよいが、単層の場合には、 $\text{GaN}$ 、 $\text{AlGaInN}$ 、 $\text{InAlGaInN}$ 、または  $\text{InGaInN}$  を用いることができ、これに  $\text{Si}$  を含んでいてもよいし、アンドーピング層を含んでいてもよい。また、下部クラッド層 2 が複数層の場合、 $\text{InGaInN}/\text{GaN}$ 、 $\text{InGaInN}/\text{AlGaInN}$ 、 $\text{AlGaInN}/\text{GaN}$ 、 $\text{InGaInN}/\text{InGaInN}$  のような積層構造であってもよいし、複数の層が繰り返し積層した多層構造を形成していてもよい。さらに、これらの多層構造は超格子構造を形成していてもよい。

[0030] <発光層>

本発明において発光層 3 は、 $\text{GaN}$  からなる障壁層と、 $\text{In}$  を含む窒化物半導体からなる井戸層とを交互に積層させたものであることが好ましい。井戸層の厚さは、井戸層が発光する波長により最適な層厚は異なるが、 $2 \sim 20 \text{ nm}$  の範囲であることが好ましい。このような発光層 3 の構造は、量子構造に限られるものではなく、単一井戸構造、多重井戸構造、多重量子井戸構造等のいずれであってもよい。

[0031] 発光層 3 が複数の井戸層を含む場合、少なくとも 1 つの井戸層は、発光層として機能するものである。このような井戸層は、 $\text{In}_p\text{Ga}_{1-p}\text{N}$  ( $0 < p < 1$ ) からなることが好ましい。

[0032] <上部クラッド層>

上述したように、クラッド層とは、ダブルヘテロ構造の技術的意義に照らせば、発光層のバンドギャップよりもバンドギャップが大きく、そのギャップ差に基づく電位障壁によって電子及び正孔をせき止める機能を有する半導体層を意味するものである。本発明において定義する上部クラッド層 4 は、蒸発防止層、キャリアブロック層、または電流拡散層として働く  $p$  型層を含

むものとする。これらの各層は、単層または複数層のいずれであってもよく、GaN、AlGa<sub>N</sub>、InAlGa<sub>N</sub>、またはInGa<sub>N</sub>に対しp型不純物をドーピングしたものを用いることができる他、アンドーピングのものを用いてもよい。上部クラッド層4が複数層の場合は、InGa<sub>N</sub>/Ga<sub>N</sub>、InGa<sub>N</sub>/AlGa<sub>N</sub>、AlGa<sub>N</sub>/Ga<sub>N</sub>、InGa<sub>N</sub>/InGa<sub>N</sub>のような積層構造であってもよいし、複数の層が繰り返し積層した多層構造を形成していてもよい。さらに、これらの多層構造は超格子構造を形成していてもよい。

[0033] このような上部クラッド層4の厚みは、500nm以下であることが好ましい。上部クラッド層4の厚みが500nmを超えると、発光層3が高い温度で長時間にわたって熱に曝されることになり、発光層3の熱劣化による非発光領域が増大する。なお、発光層の上部には、発光層中に含まれるInの蒸発を防止する目的で、蒸発防止層を形成することが望ましい。

[0034] <コンタクト層>

本発明において、コンタクト層5は、導電性薄膜8と半導体層との接触抵抗を低減するために設けられるものである。このようなコンタクト層5は、上部クラッド層4よりも高濃度にp型不純物をドーピングした窒化物半導体であることが好ましい。なお、コンタクト層5を設けることなく、上部クラッド層4上に導電性薄膜8を形成してもよい。この場合、上部クラッド層4の導電性薄膜8側表面近傍のp型不純物の濃度を高濃度にするのが好ましい。

[0035] <第1の電極および第2の電極>

本発明において、第1の電極6および第2の電極7は、外部回路と電氣的に結線するワイヤーボンドの台座となるものである。第1の電極6および第2の電極7は、従来公知の構造を採用することができ、たとえばTi、Al、Au等を用いることができる。また、第1の電極6および第2の電極7は、単層構造に限られるものではなく、多層構造とすることもできる。

[0036] そして、第1の電極6および第2の電極7が多層構造からなる場合には、その最上層には、層厚が500nm程度のAuからなる層を形成することが

好ましい。これにより化合物半導体発光素子をパッケージに実装するとき、外部回路とのワイヤーボンド安定性を確保することができる。

[0037]   ところで、発光層 3 により発せられる光のうちの一部は、発光層 3 の上部クラッド層 4 側の方向に発せられる。したがって、第 1 の電極 6 は、発光層 3 から上部クラッド層 4 側への光取り出し方向に配置された電極となる。

[0038]   なお、図 1 (a) および (b) では、基板 1 が絶縁性の材料からなる場合の第 2 の電極 7 の配置を例示している。すなわち、絶縁性の材料からなる基板 1 を用いる場合、図 1 (a) および (b) に示されるように、第 2 の電極 7 は、下部クラッド層 2 上に設けられる。一方、基板 1 が導電性の材料からなる場合、第 2 の電極 7 は、基板 1 の下部クラッド層 2 とは反対側の面に形成される。

[0039]   <導電性薄膜>

本発明において、導電性薄膜 8 は、発光層からの光を透過させ、半導体層とのコンタクトを取るとともに、接触する半導体層の表面全体に電流を拡散させることにより、その下方にある発光層 3 の発光面積を拡張するために設けられるものである。導電性薄膜 8 としては、コンタクト層 5 よりも低抵抗の材料を用いることが好ましい。これにより第 1 の電極 6 に注入された電流を導電性薄膜 8 の面方向に拡散させることができる。このような導電性薄膜 8 を構成する材料としては、たとえば ITO、IZOなどを挙げることができるが、ITOからなることが好ましい。ITOは、透光性およびコンタクト抵抗の観点から特に優れるからである。

[0040]   図 2 は、導電性薄膜の膜厚とシート抵抗との関係を示すグラフである。そして、図 2 の縦軸は導電性薄膜のシート抵抗 ( $\Omega/\square$ ) であり、横軸は導電性薄膜の膜厚 (nm) である。図 2 に示されるように、導電性薄膜 8 の膜厚とシート抵抗とは反比例の関係にあり、導電性薄膜 8 の膜厚が小さいほど、そのシート抵抗は高くなる傾向にある。なお、本発明において、シート抵抗は、4 端子法を用いて測定された値を採用する。

[0041]   従来の導電性薄膜の膜厚は、100nm以上200nm以下であることが

ら、導電性薄膜のシート抵抗を  $10\ \Omega/\square$  以下に低減することができなかった。そこで、本発明では、導電性薄膜の膜厚を  $300\text{ nm}$  以上  $400\text{ nm}$  以下とすることが好ましいことを見出した。このような膜厚とすることにより、導電性薄膜のシート抵抗を低減することができる。

[0042] 図3は、導電性薄膜のコンタクト抵抗と、化合物半導体発光素子の駆動電圧との関係を示すグラフである。図3に示されるように、コンタクト抵抗が  $0.1\ \Omega \cdot \text{cm}^2$  よりも大きくなると、化合物半導体発光素子の駆動電圧  $V_f$  が一次関数的に増加する。

[0043] これに対し導電性薄膜のコンタクト抵抗が  $0.1\ \Omega \cdot \text{cm}^2$  未満であれば、化合物半導体発光素子の駆動電圧  $V_f$  に大差はない。特に導電性薄膜のコンタクト抵抗が  $0.05\ \Omega \cdot \text{cm}^2$  以下であれば、そのいずれのコンタクト抵抗の値であっても、化合物半導体発光素子の駆動電圧  $V_f$  は実質的に同一とみなせる程度の微差である。

[0044] 以上の結果から、化合物半導体発光素子の駆動電圧  $V_f$  を低減するためには、導電性薄膜のコンタクト抵抗は、 $0.05\ \Omega \cdot \text{cm}^2$  以下であることが好ましいことが導かれる。なお、導電性薄膜とコンタクト層とのコンタクト抵抗は、導電性薄膜とコンタクト層との界面を円形 TLM (transmission line model) 法により測定された値を採用する。以下、本発明の化合物半導体発光素子の製造方法を説明する。

[0045] <化合物半導体発光素子の製造方法>

本発明の化合物半導体発光素子の製造方法は、基板1上に、III族窒化物半導体からなり発光層3を含む半導体層を形成するステップと、該半導体層の基板1と接する側とは反対側に、導電性薄膜8を形成するステップと、該導電性薄膜8に対し酸素を含む雰囲気中でファーストアニールを行なうステップと、該導電性薄膜8に対し酸素を含まない雰囲気中でセカンドアニールを行なうステップと、ファーストアニールを行なうステップと、セカンドアニールを行なうステップとの間に、導電性薄膜8を大気に曝すステップを含むことを特徴とする。

[0046] 従来の製造方法は、導電性薄膜を形成した後に、炉内に窒素ガスおよび酸素ガスを導入してファーストアニールを行なう。そして、ウエハを炉内に保持したまま、真空パージにより炉内のガスを窒素ガスに入れ替えた上で、セカンドアニールを行なう。そして、ファーストアニールの温度およびセカンドアニールの温度を調整することにより、コンタクト抵抗を低減していた。

[0047] しかし、導電性薄膜 8 のシート抵抗を  $10\ \Omega/\square$  以下にすることはできなかった。このため、発光層 3 を均一に発光させることはできず、また化合物半導体発光素子の駆動電圧も高いものであった。

[0048] 本発明は、このような従来の問題を解消し得るものであり、ファーストアニールとセカンドアニールとの間に、導電性薄膜 8 を大気に曝すステップを含むことにより、導電性薄膜 8 のコンタクト抵抗および透過率を維持しつつ、導電性薄膜 8 のシート抵抗を  $10\ \Omega/\square$  以下に低減することができる。これにより化合物半導体発光素子の駆動電圧を低減するとともに、光取り出し効率を向上させることができる。以下、本発明の製造方法の各ステップを説明する。

[0049] <半導体層を形成するステップ>

本発明において、半導体層を形成するステップは、まず、基板 1 の温度をたとえば  $1050^\circ\text{C}$  に調整し、窒素と水素とを含むキャリアガスを用いて、III 族原料ガス、Si を含むドーピングガス、およびアンモニアガスを MOCVD 装置内に導入することにより、基板 1 上に下部クラッド層 2 を結晶成長させる。

[0050] ここで、下部クラッド層 2 を形成するために装置内に導入される III 族原料ガスとしては、たとえば TMG ( $(\text{CH}_3)_3\text{Ga}$ : トリメチルガリウム)、TEG ( $(\text{C}_2\text{H}_5)_3\text{Ga}$ : トリエチルガリウム)、TMA ( $(\text{CH}_3)_3\text{Al}$ : トリメチルアルミニウム)、TEA ( $(\text{C}_2\text{H}_5)_3\text{Al}$ : トリエチルアルミニウム)、TMI ( $(\text{CH}_3)_3\text{In}$ : トリメチルインジウム)、または TEI ( $(\text{C}_2\text{H}_5)_3\text{In}$ : トリエチルインジウム) 等を利用することができる。また、Si を含むドーピングガスとしては、たとえば  $\text{SiH}_4$  (シラン) ガス等を用

いることができる。

[0051] 次に、下部クラッド層 2 の形成に用いた MOCVD 装置により、下部クラッド層 2 上に In を含む井戸層と障壁層とを交互に形成することにより発光層 3 を形成する。

[0052] そして、発光層 3 を形成した後に発光層 3 上に上部クラッド層 4 を形成する。上部クラッド層 4 の形成は、上部クラッド層 4 を結晶成長するのに適した基板 1 の温度にした上で、窒素および水素を含むキャリアガスと、III 族原料ガスと、Mg を含むドーピングガスと、アンモニアガスとを MOCVD 装置内に導入することにより、発光層 3 上に上部クラッド層 4 を結晶成長させる。さらに、上部クラッド層 4 の上には、コンタクト層 5 を形成する。

[0053] ここで、上部クラッド層 4 を結晶成長するのに適した基板の温度は、上部クラッド層 4 が GaN または AlGaIn からなる場合、950℃以上 1300℃以下であることが好ましく、1000℃以上 1150℃以下であることがより好ましい。このような温度で上部クラッド層 4 を結晶成長させることにより、上部クラッド層 4 の結晶性を良好にすることができる。

[0054] ここで、Mg を含むドーピングガスとしては、たとえば  $Cp_2Mg$ （シクロペンタジエニルマグネシウム）または  $(EtCp)_2Mg$ （ビスエチルシクロペンタジエニルマグネシウム）等を利用することができる。なお、 $(EtCp)_2Mg$  は常温常圧下で液体なので、その条件下で固体である  $Cp_2Mg$  に比べて、MOCVD 装置内への導入量を変化させたときの応答性が良好であって、その蒸気圧を一定に保ちやすい。

[0055] なお、上部クラッド層 4 の形成に用いられる III 族原料ガスおよびアンモニアガスとしては、下部クラッド層 2 および発光層 3 と同様の種類のガスを用いることができる。上記のようにして下部クラッド層 2 と、発光層 3 と、上部クラッド層 4 と、コンタクト層 5 とからなる半導体層を形成する。

[0056] <導電性薄膜を形成するステップ>

次に、上記で形成した半導体層に対し、電子線蒸着法、またはスパッタ蒸着法を用いることにより、コンタクト層 5 上に形成される。なお、上部クラ

ッド層 4 上に導電性薄膜 8 を直接形成してもよい。スパッタ蒸着法により導電性薄膜 8 を形成する場合、スパッタリング炉内にスパッタガスを導入してスパッタ電力を印加することにより、導電性薄膜 8 を成膜する。

[0057] <ファーストアニールを行なうステップ>

上記のようにして形成された導電性薄膜 8 に対し、酸素を含む雰囲気で行なうファーストアニールを行なう。このように酸素を含む雰囲気中でアニールを行なうことにより、導電性薄膜 8 を構成する材料を結晶化させることができ、導電性薄膜 8 の透過率を向上させるとともに、コンタクト層 5 とのコンタクト抵抗を低下させることができる。一方、酸素を含む雰囲気で行なうため、導電性薄膜 8 に十分な酸素欠陥が生成せず、導電性薄膜 8 のシート抵抗を低下させることができる。

[0058] ここで、ファーストアニールは、600℃以上700℃以下の温度で行なうことが好ましい。これにより導電性薄膜 8 のシート抵抗を低減させる効果を高めることができる。また、ファーストアニールは、3分以上30分以下行なうことが好ましく、より好ましくは20分以下で行なう。

[0059] <導電性薄膜を大気に曝すステップ>

本発明は、ファーストアニールの後に、導電性薄膜 8 を大気に曝すステップを含むことを最大の特徴とする。ここでの大気に曝すステップは、ファーストアニール終了後に100℃以下の温度に下げた上で、通常の室内雰囲気に導電性薄膜を接触させることにより行なわれる。このステップによりシート抵抗を10Ω/□以下に低減することができ、もって化合物半導体発光素子の駆動電圧を3V以下にすることができる。

[0060] 大気に曝すステップにより導電性薄膜 8 のシート抵抗が低減される詳細のメカニズムは明らかではないが、たとえば導電性薄膜 8 を大気に曝したときに、大気中に存在する水分が導電性薄膜 8 の表面に吸着し、導電性薄膜 8 の表面状態を安定化させるためではないかと考えられる。導電性薄膜 8 の表面状態を安定化させることにより、その後のセカンドアニール以降のステップにおいて、導電性薄膜 8 の組成（たとえば導電性薄膜 8 の組成中の酸素欠乏

状態の促進など）になんらかの影響（すなわちたとえば導電性薄膜 8 組成中からの脱酸素促進、組成中への酸素の再取り込みの抑制など）を及ぼし、その影響がシート抵抗の低減に寄与しているものと推察される。

[0061] なお、大気に曝すステップは、0℃以上 100℃以下の温度範囲で行なわれることが好ましく、20℃～30℃程度の略室温状態で行なわれることがより好ましい。

[0062] また、大気に曝すステップは、ファーストステップに使用したアニール炉内で行なってもよいし、炉外に取り出したときに行なってもいい。さらに、大気に曝すステップは、水分を含んだ雰囲気であればよく、人為的に調整された雰囲気であってもよい。

[0063] このような大気に曝すステップは、60秒以上 3600秒以下で行なうことが好ましい。60秒未満であると、導電性薄膜 8 のシート抵抗を低減する効果を得ることができず、3600秒を超えると、製造工程に要する時間が長時間となるため好ましくない。

[0064] <セカンドアニールを行なうステップ>

次に、炉内に基板をセットし、酸素を含まない雰囲気でセカンドアニールを行なう。これにより導電性薄膜の透光性を向上させるとともに、導電性薄膜のシート抵抗を低減させることができる。セカンドアニールは、真空雰囲気、窒素雰囲気、アルゴン雰囲気、または窒素とアルゴンとの混合雰囲気で行なうことが好ましく、窒素雰囲気で行なうことが好ましい。窒素雰囲気で行なうことにより、導電性薄膜中に酸素欠陥を形成し、キャリア密度を上昇させることをもって導電性薄膜のシート抵抗を低減することができる。

[0065] 図 4 は、セカンドアニールを行なうときの雰囲気および温度を変えたときの導電性薄膜のシート抵抗の変化を示したグラフである。図 4 の縦軸は、導電性薄膜のシート抵抗（ $\Omega/\square$ ）を示し、横軸はセカンドアニールの温度を示す。図 4 では、膜厚 320 nm の ITO からなる導電性薄膜に対し、従来条件、窒素雰囲気、アルゴン雰囲気、または真空雰囲気において、400℃

～800℃の温度でそれぞれセカンドアニールを行なうときの導電性薄膜のシート抵抗を示している。

[0066] 図4に示されるように、導電性薄膜のシート抵抗を低減するという観点からは、真空雰囲気中でセカンドアニールを行なうことが最も好ましく、次いでアルゴン雰囲気、窒素雰囲気中でセカンドアニールを行なうことが好ましい。また、高温でセカンドアニールを行なうことにより、導電性薄膜のシート抵抗を低減させることができる。

[0067] また、図4に示される結果から、セカンドアニールは、450℃以上600℃以下の温度で行なうことが好ましいことが明らかである。これにより導電性薄膜のシート抵抗をより低減させることができる。500℃未満の温度でセカンドアニールを行なうと、シート抵抗が高くなる場合がある。また、セカンドアニールは、1分以上10分以下で行なうことが好ましい。

[0068] 本発明において、セカンドアニールは、ファーストアニールのアニール温度以下の温度で行なわれることが好ましい。これによりコンタクト抵抗と透過率を損なうことなく10Ω/□以下のシート抵抗を得ることができる。

[0069] 図5は、図2のグラフに対し、500℃の真空雰囲気中でセカンドアニールを行なったときの導電性薄膜のシート抵抗のプロットを加えたグラフである。図5のグラフからも明らかなように、500℃の真空雰囲気下でセカンドアニールを行なうことにより、導電性薄膜のシート抵抗を低減する効果があることは明らかである。

[0070] 図6は、真空雰囲気または窒素雰囲気中でセカンドアニールを行なったときの導電性薄膜のコンタクト層に対するコンタクト抵抗と、導電性薄膜のシート抵抗とをプロットしたグラフである。図6の縦軸は、導電性薄膜のコンタクト抵抗(Ω・cm<sup>2</sup>)を示し、図6の横軸は、導電性薄膜のシート抵抗(Ω/□)を示している。

[0071] 図6において、真空雰囲気中でセカンドアニールを行なう場合のプロットを△で示し、窒素雰囲気中でセカンドアニールを行なう場合のプロットを\*で示している。図6に示されるように、真空雰囲気中でセカンドアニールを行なっ

ても、窒素雰囲気でセカンドアニールを行なっても、いずれの場合にもコンタクト抵抗を $0.05\Omega\cdot\text{cm}^2$ 以下（すなわち $2\times 10^{-2}\Omega\cdot\text{cm}^2$ 程度）とすることができるため、駆動電圧 $V_f$ を低減させることができる。

[0072] 図7は、セカンドアニール条件を変更したときの400nm以上500nm以下の波長の光における導電性薄膜の透過率（%）を示すグラフである。図7の縦軸は、導電性薄膜の透光率（%）を示し、図7の横軸は、入射した光の波長（nm）を示す。

[0073] 図7において、従来の膜厚条件（100nm以上200nm以下）、窒素雰囲気下でセカンドアニールを行なう場合の導電性薄膜の透過率を▲で示し、本発明の好ましい膜厚条件（300nm以上400nm以下）、窒素雰囲気下でセカンドアニールを行なう場合の導電性薄膜の透過率を◆で示し、真空雰囲気下でセカンドアニールを行なう場合の導電性薄膜の透過率を■で示す。なお、本発明において、導電性薄膜の透過率は、分光光度計を用いて測定された値を採用するものとする。

[0074] 図7のグラフから、本発明により作製された化合物半導体発光素子において、発光層から放出される発光波長の450nm付近の導電性薄膜の透過率は、従来の製造方法により製造された化合物半導体発光素子の導電性薄膜の透過率とほぼ同等であり、400nm以上500nm以下の波長範囲においては、真空雰囲気下でのセカンドアニール、窒素雰囲気下でのセカンドアニール、従来条件の順に透過率が一定基準以上で安定していることがわかる。

[0075] <サードアニールを行なうステップ>

本発明において、大気に曝すステップを行なわない場合、特にセカンドアニールを行なった後に、さらにサードアニールを行なうことが好ましい。サードアニールを行なうことにより、導電性薄膜の表面の均一性を高めることができる。これにより導電性薄膜およびコンタクト層のシート抵抗のバランスが取れ、化合物半導体発光素子の発光強度の分布を改善することができる。

[0076] ここで、サードアニールは、窒素雰囲気または真空雰囲気等の酸素を含ま

ない雰囲気で行なうことが好ましく、サードアニールは、450℃以上600℃以下の温度で行なわれることが好ましい。また、サードアニールは、1分以上10分以下の間行なわれることが好ましい。

[0077] 図8(a)は、各アニールを行なった後の導電性薄膜のシート抵抗の変化を示したグラフであり、(b)は、各アニールを行なった後の導電性薄膜の450nmの波長の光の透過率(%)の変化を示したグラフである。

[0078] 図8(a)においては、3つの場合のシート抵抗( $\Omega/\square$ )の変化を調べている。その3つの場合とは、ファーストアニールの後に大気に曝し、セカンドアニールの後に大気に曝し、サードアニールを行なう場合(図中◇)と、ファーストアニールとセカンドアニールとを連続して行なった後に一旦大気に曝し、サードアニールを行なう場合(図中□)と、大気に曝すことなくファーストアニールとセカンドアニールとサードアニールとを連続して行なう場合(図中△)とである。

[0079] 図8(a)および(b)において、膜厚が320nmのITOからなる導電性薄膜を用いている。そして、ファーストアニールは、窒素および酸素の混合雰囲気において650℃で10分間行ない、セカンドアニールは、窒素雰囲気において500℃で1分間行ない、サードアニールは、窒素雰囲気において500℃で1分間を行なう。

[0080] まず、図8(a)中のセカンドアニール後の導電性薄膜のシート抵抗において、大気に曝すステップを含む場合(図中◇)は、大気に曝すステップを含まない場合(図中□)に比して、導電性薄膜のシート抵抗が低いものとなっている。

[0081] 同様に、図8(a)中のサードアニール後の導電性薄膜のシート抵抗において、大気に曝すステップを含む場合(図中□)は、大気に曝すステップを含まない場合(図中△)に比して、導電性薄膜のシート抵抗が低いものとなっている。

[0082] これらの結果から、各アニールの間に大気に曝すステップを行なうことにより、導電性薄膜のシート抵抗の低下を早めることができ、特にセカンドア

ニールまでにサードアニールを行なう場合と略同等の導電性薄膜のシート抵抗が得られることがわかる。

[0083] 次に、図8（b）においては、上記の3つの場合の450nmの光の透過率（%）の変化を調べている。まず、図8（b）中のセカンドアニール後の導電性薄膜の透過率（%）において、大気に曝すステップを含む場合（図中◇）は、大気に曝すステップを含まない場合（図中□）に比して、導電性薄膜の透過率が高いものとなっている。同様に、図8（b）中のサードアニール後の導電性薄膜の透過率において、大気に曝すステップを含む場合（図中□）は、大気に曝すステップを含まない場合（図中△）に比して、導電性薄膜のシート抵抗が低いものとなっている。これらの結果から、各アニールの間に大気に曝すステップを行なうことにより、導電性薄膜の透過率の上昇を早めることができ、特に、セカンドアニールまでに、サードアニールを行なった場合と略同等の導電性膜の透過率が得られることが明らかである。

[0084] <第1の電極および第2の電極を形成するステップ>

本発明において、導電性薄膜に導通する第1の電極を形成するステップと、基板または発光層を挟んで導電性薄膜形成部に対向する側の半導体層の露出面上に第2の電極を形成するステップとを含むことが好ましい。このような第1の電極と第2の電極の形成は、フォトリソグラフィ、電子線蒸着、およびリフトオフ法により行なわれることが好ましい。

## 実施例

[0085] 以下、実施例を挙げて本発明をより詳細に説明するが、本発明はこれらに限定されるものではない。

[0086] （実施例1）

本実施例では、以下の各ステップにより化合物半導体発光素子を作製する。

[0087] <半導体層を形成するステップ>

まず、表面に凹凸加工が施されたサファイア基板の上にAlNバッファ層を形成し、その上にアンドープGaN層とSiをドーピングしたn型GaN層

が形成されたテンプレート基板を用いる。n型Ga<sub>0.9</sub>N<sub>0.1</sub>層のドーピング濃度は、 $6 \times 10^{18} \text{ cm}^{-3}$ とする。この、テンプレート基板のn型Ga<sub>0.9</sub>N<sub>0.1</sub>層上に、n型コンタクト層として膜厚1.5  $\mu\text{m}$ のn型Ga<sub>0.9</sub>N<sub>0.1</sub>層を成長する。n型Ga<sub>0.9</sub>N<sub>0.1</sub>層のドーパント原料にはSiH<sub>4</sub>ガスを用いて、Siドーピング濃度は $6 \times 10^{18} \text{ cm}^{-3}$ とした。上記n型コンタクト層が、図1に示される下部クラッド層2に該当する。下部クラッド層2は、1000℃以上で結晶成長させることにより形成されたものである。

[0088] 次に、下部クラッド層2上に、850℃に下げ、活性層として、SiドーピングGa<sub>0.9</sub>N<sub>0.1</sub>層からなる障壁層とアンドープInGa<sub>0.9</sub>N<sub>0.1</sub>からなる井戸層を6ペア積層した後、膜厚6.5 nmのGa<sub>0.9</sub>N<sub>0.1</sub>層からなるラストバリア層を積層し、多重量子井戸構造（MQW）発光層3を形成する。

[0089] 次に、1100℃に昇温した後、発光層3上にp型AlGa<sub>0.9</sub>N<sub>0.1</sub>層を形成し、次にp型Ga<sub>0.9</sub>N<sub>0.1</sub>層を形成する。上記p型AlGa<sub>0.9</sub>N<sub>0.1</sub>層およびp型Ga<sub>0.9</sub>N<sub>0.1</sub>層が図1に示される上部クラッド層4に該当する。上部クラッド層4のドーピング濃度は $2 \times 10^{19} \text{ cm}^{-3}$ 以上 $5 \times 10^{19} \text{ cm}^{-3}$ 以下とする。

[0090] 次に、上部クラッド層4上に、膜厚20 nmのp<sup>+</sup>型Ga<sub>0.9</sub>N<sub>0.1</sub>層からなるコンタクト層5を形成する。コンタクト層5のドーピング濃度は、 $5 \times 10^{19} \text{ cm}^{-3}$ 以上 $5 \times 10^{19} \text{ cm}^{-3}$ 以下とする。

[0091] <導電性薄膜を形成するステップ>

その後、スパッタリング炉内に基板を設置し、炉内の温度を室温に保ち、スパッタガスとしてアルゴンガスを導入し、1.28 kWhのスパッタ電力により、コンタクト層5上に膜厚320 nmの導電性薄膜8を成膜する。

[0092] <ファーストアニールを行なうステップ>

次に、2%の酸素および98%の窒素からなる混合ガス雰囲気、600℃10分間のファーストアニールを行なう。これにより導電性薄膜8の波長450 nmの光に対する透過率を94%以上に高める。

[0093] <導電性薄膜を大気に曝すステップ>

そして、一度炉内を100℃に低下させた上で、炉の開閉扉を開けて導電

性薄膜 8 を大気に曝す。

[0094] <セカンドアニールを行なうステップ>

そして、炉内を真空雰囲気にして、500℃で5分間のセカンドアニールを行なう。上記の一連のアニール工程により導電性薄膜 8 を低抵抗化する。

[0095] その後、フォトリソグラフィおよびエッチングを行なうことにより、導電性薄膜 8 の一部を除去する。続けて、フォトリソグラフィおよびエッチングを行なうことにより、コンタクト層 5、上部クラッド層 4、発光層 3、下部クラッド層 2 の一部を除去し、下部クラッド層 2 を露出させる。この露出した部分に対し、通常フォトリソグラフィ、電子線蒸着、およびリフトオフ法を行なうことにより、第 2 の電極 7 を形成する。

[0096] そして、通常フォトリソグラフィ、電子線蒸着、およびリフトオフ法を行なうことにより、導電性薄膜 8 上に第 1 の電極 6 を形成する。ここでの第 1 の電極 6 および第 2 の電極 7 はいずれも、膜厚 100 nm の Ti と、膜厚 50 nm の Pt と、膜厚 500 nm の Au との 3 層構造からなるものである。

[0097] (実施例 2)

実施例 1 の化合物半導体発光素子の製造方法のうちのファーストアニールを行なうステップと、セカンドアニールを行なうステップとを変更したこと以外は実施例 1 の同様の方法により、本実施例の化合物半導体発光素子を製造する。

[0098] すなわち、ファーストアニールでは、10%の酸素と、90%の窒素との混合雰囲気において、650℃で10分間のアニールを行なう。そして、実施例 1 と同様の時間だけ導電性薄膜を大気に曝す。その後、再度炉内に戻し、セカンドアニールでは、炉内を窒素雰囲気にした上で、500℃で5分間のアニールを行なう。

[0099] このようにして作製される本実施例の化合物半導体発光素子は、実施例 1 で作製される化合物半導体発光素子の導電性薄膜のシート抵抗の低下ほどではないが、シート抵抗を低下させることができる。

[0100] (実施例 3)

実施例 1 の化合物半導体発光素子の製造方法に対し、セカンドアニールを行なうステップを真空雰囲気から窒素雰囲気に変更したこと以外は実施例 1 の同様の方法により、本実施例の化合物半導体発光素子を製造する。

[0101] (実施例 4)

実施例 1 の化合物半導体発光素子の製造方法に加えて、窒素雰囲気において 500℃で 1 分間のサードアニールを行なうことにより、本実施例の化合物半導体発光素子を製造する。本実施例の化合物半導体発光素子は、実施例 1 のそれよりも導電性薄膜のシート抵抗が低いものであり、光取り出し効率を高められている。

[0102] <性能比較>

実施例 1 および実施例 3 で作製された化合物半導体発光素子の光出力および駆動電圧の性能を比較する。図 9 は、実施例 1 および実施例 3 の化合物半導体発光素子の光出力および駆動電圧を示したグラフである。図 9 の結果から明らかなように、実施例 1 の化合物半導体発光素子は、実施例 3 のそれよりも駆動電圧が低く、かつ光出力が高い。このように実施例 1 の化合物半導体発光素子の性能が高いのは、真空雰囲気ですカンドアニールを行なうことにより、導電性薄膜のシート抵抗が低いことによるものと考えられる。

[0103] 本発明において上記で好適な実施形態を説明した化合物半導体発光素子は、上記に限定されるものではなく、上記以外の構成とすることもできる。

[0104] 以上のように本発明の実施の形態および実施例について説明を行なったが、上述の各実施の形態および実施例の構成を適宜組み合わせることも当初から予定している。

[0105] 今回開示された実施の形態および実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

**産業上の利用可能性**

[0106] 本発明の製造方法により作製される化合物半導体発光素子は、LED照明、液晶TVのバックライト等に好適に利用することができる。

### 符号の説明

[0107] 1, 101 基板、2, 102 下部クラッド層、3, 103 発光層、4, 104 上部クラッド層、5, 105 コンタクト層、6 第1の電極、7 第2の電極、8, 108 導電性薄膜、106 p型電極、107 n型電極。

## 請求の範囲

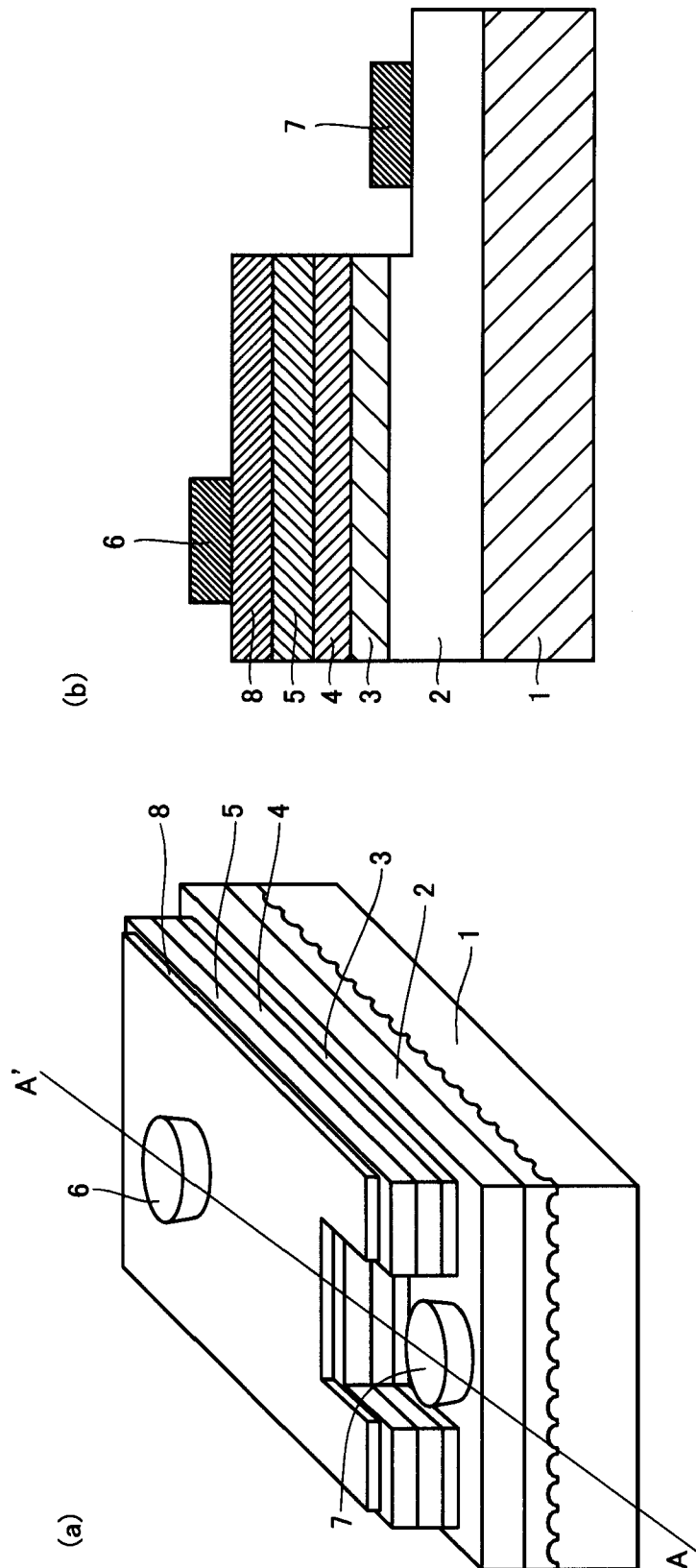
- [請求項1]       基板（１）上に、ⅢⅢⅢ族窒化物半導体からなり発光層（３）を含む半導体層を形成するステップと、
- 前記半導体層の前記基板（１）と接する側とは反対側に、導電性薄膜（８）を形成するステップと、
- 前記導電性薄膜（８）に対し酸素を含む雰囲気中でファーストアニールを行なうステップと、
- 前記導電性薄膜（８）に対し酸素を含まない雰囲気中でセカンドアニールを行なうステップと、
- 前記ファーストアニールを行なうステップと、前記セカンドアニールを行なうステップとの間に、前記導電性薄膜（８）を大気に曝すステップを含む、化合物半導体発光素子の製造方法。
- [請求項2]       前記セカンドアニールは、窒素雰囲気で行なう、請求項１に記載の化合物半導体発光素子の製造方法。
- [請求項3]       前記セカンドアニールは、真空雰囲気で行なう、請求項１に記載の化合物半導体発光素子の製造方法。
- [請求項4]       前記ファーストアニールは、 $600^{\circ}\text{C}$ 以上 $700^{\circ}\text{C}$ 以下の温度で行なう、請求項１に記載の化合物半導体発光素子の製造方法。
- [請求項5]       前記セカンドアニールは、前記ファーストアニールの温度以下の温度で行なう、請求項１に記載の化合物半導体発光素子の製造方法。
- [請求項6]       前記導電性薄膜（８）は、ITOからなる、請求項１に記載の化合物半導体発光素子の製造方法。
- [請求項7]       前記導電性薄膜（８）は、 $300\text{ nm}$ 以上 $400\text{ nm}$ 以下の膜厚である、請求項１に記載の化合物半導体発光素子の製造方法。
- [請求項8]       前記導電性薄膜（８）に導通する第１の電極（６）を形成するステップと、前記基板（１）または前記発光層（３）を挟んで導電性薄膜形成部に対向する側の前記半導体層の露出面上に第２の電極（７）を形成するステップとを含む、請求項１に記載の化合物半導体発光素子

の製造方法。

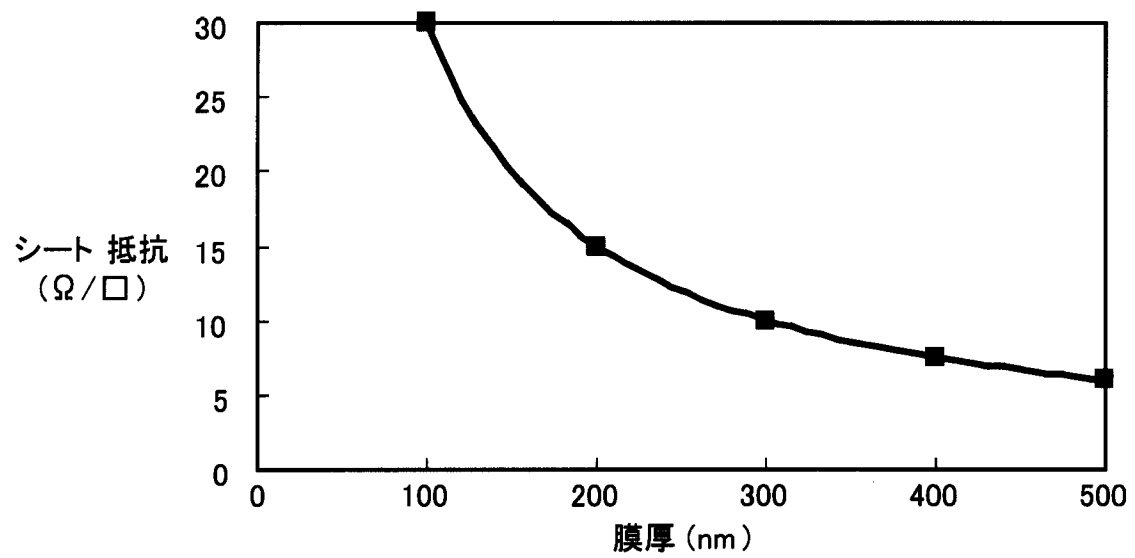
[請求項9]       前記セカンドアニールを行なった後に、さらにサードアニールを行なうステップを含む、請求項1に記載の化合物半導体発光素子の製造方法。

[請求項10]       前記導電性薄膜（8）は、 $0.05 \Omega \cdot \text{cm}^2$ 以下のコンタクト抵抗である、請求項1に記載の化合物半導体発光素子の製造方法。

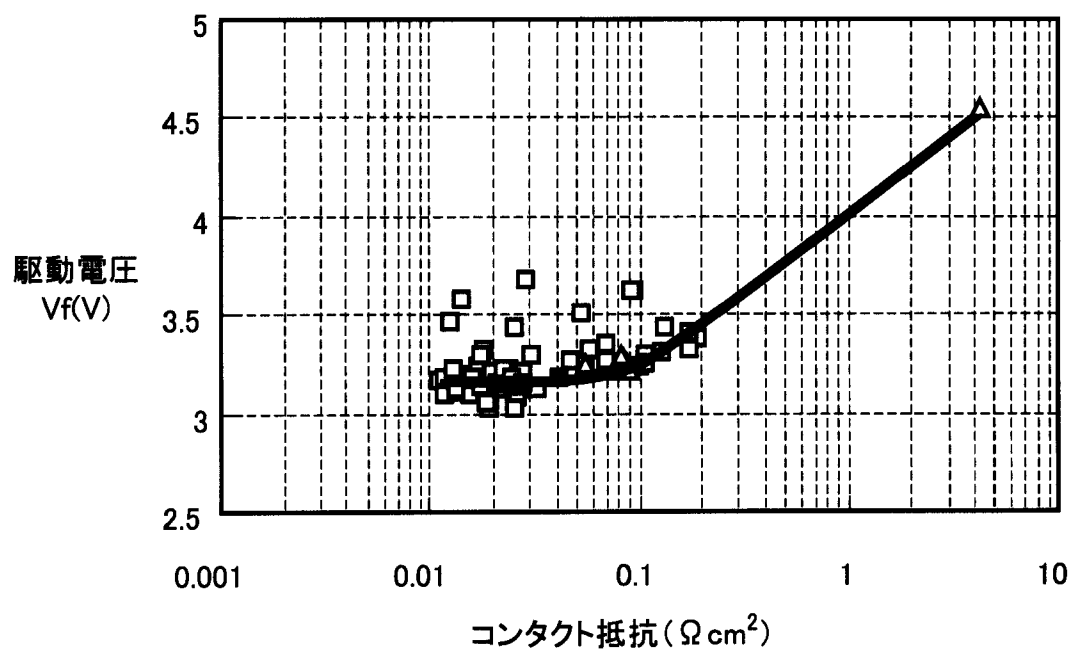
[図1]



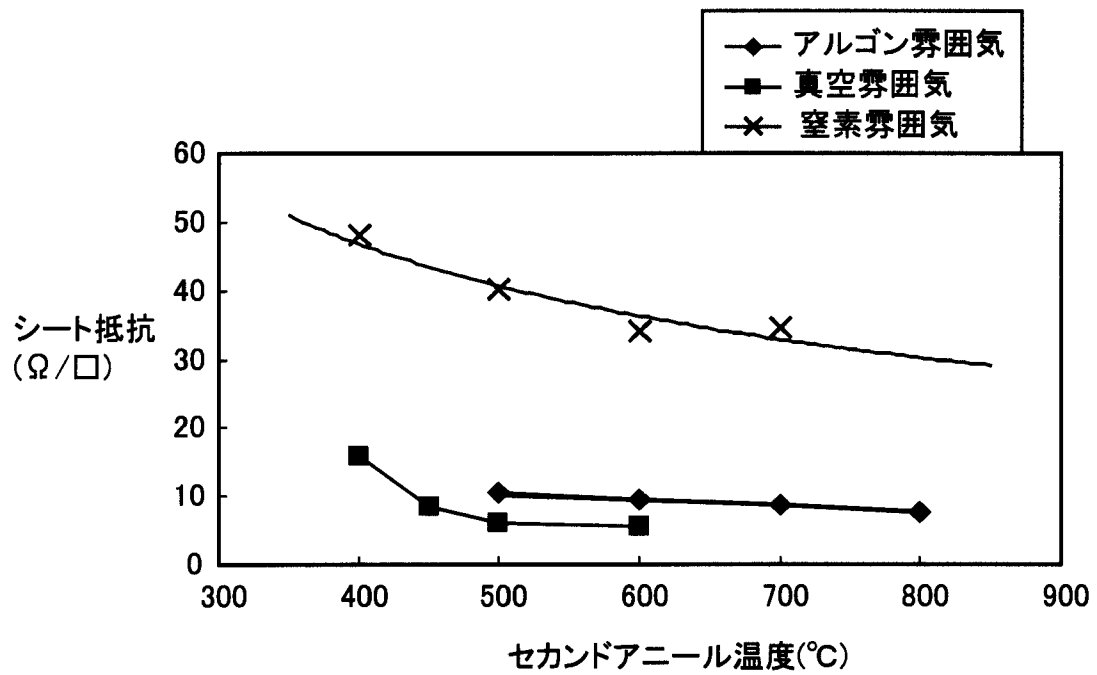
[図2]



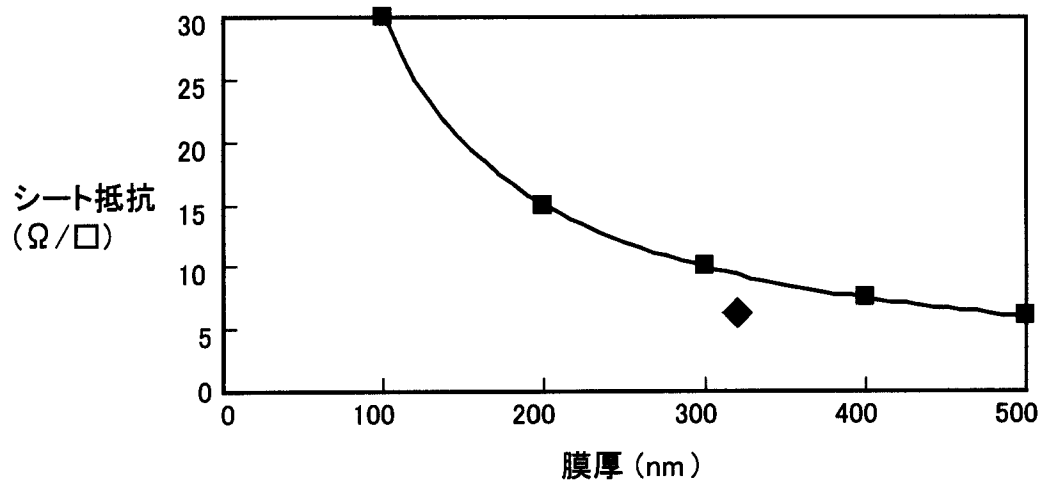
[図3]



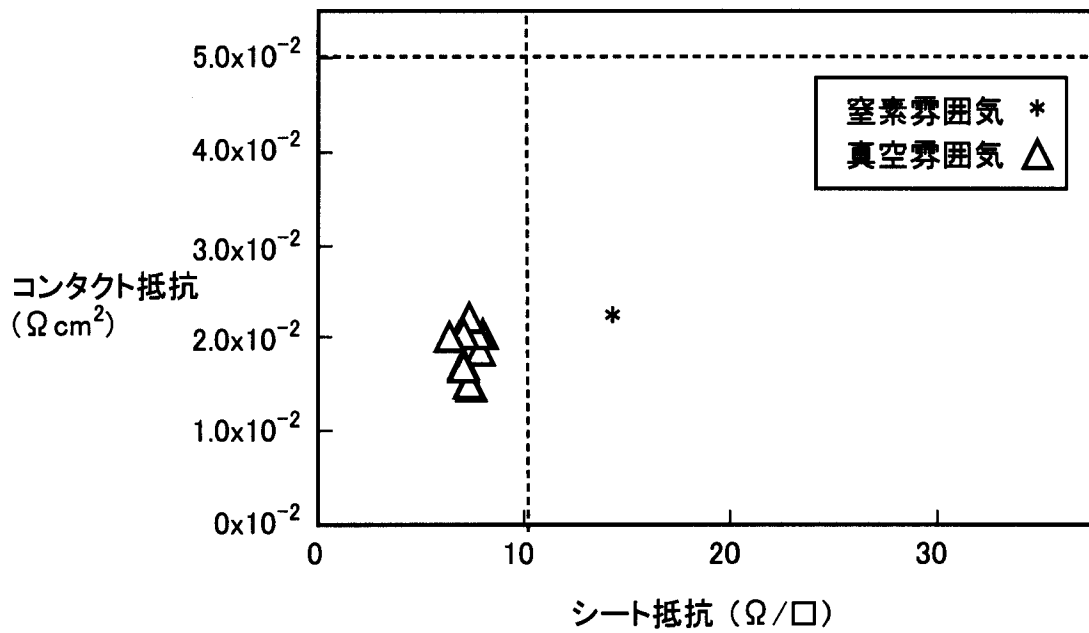
[図4]



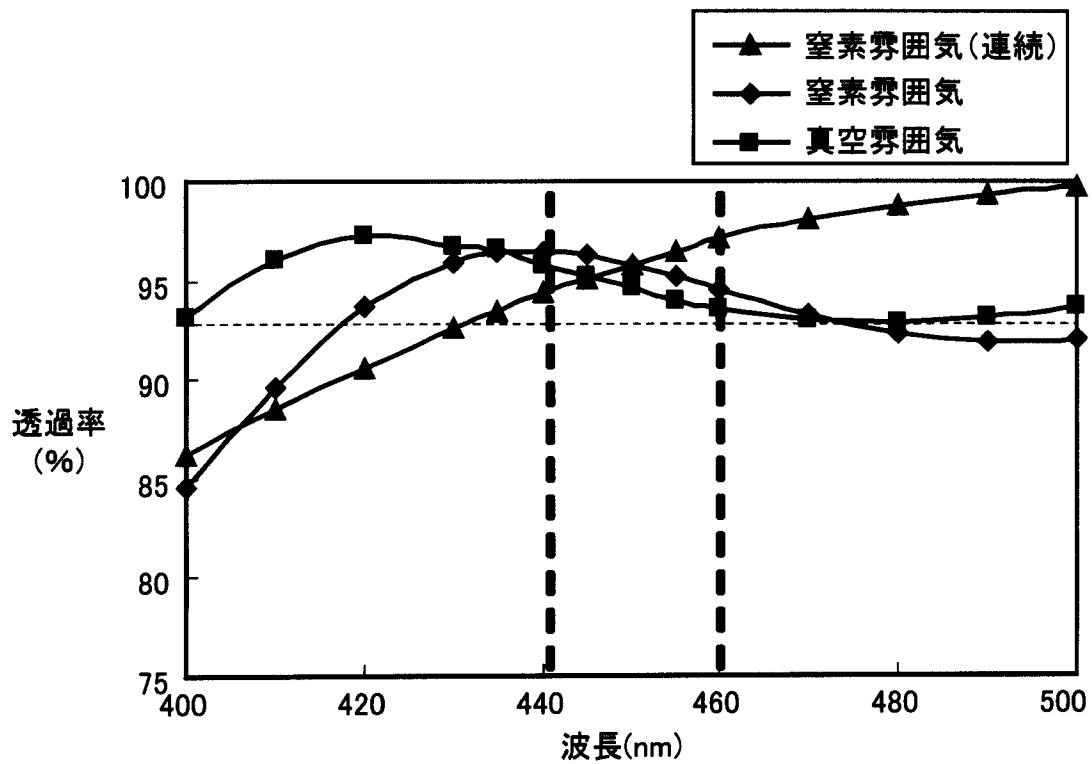
[図5]



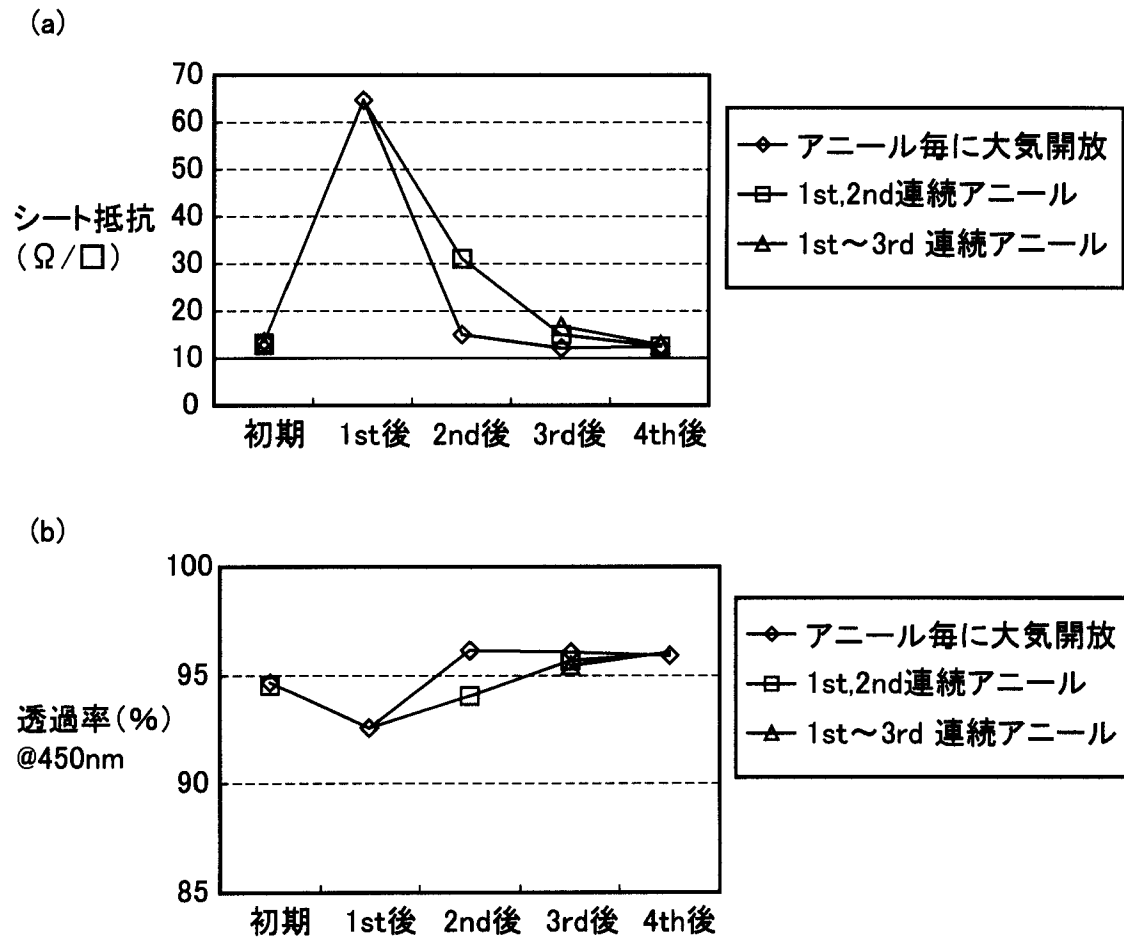
[図6]



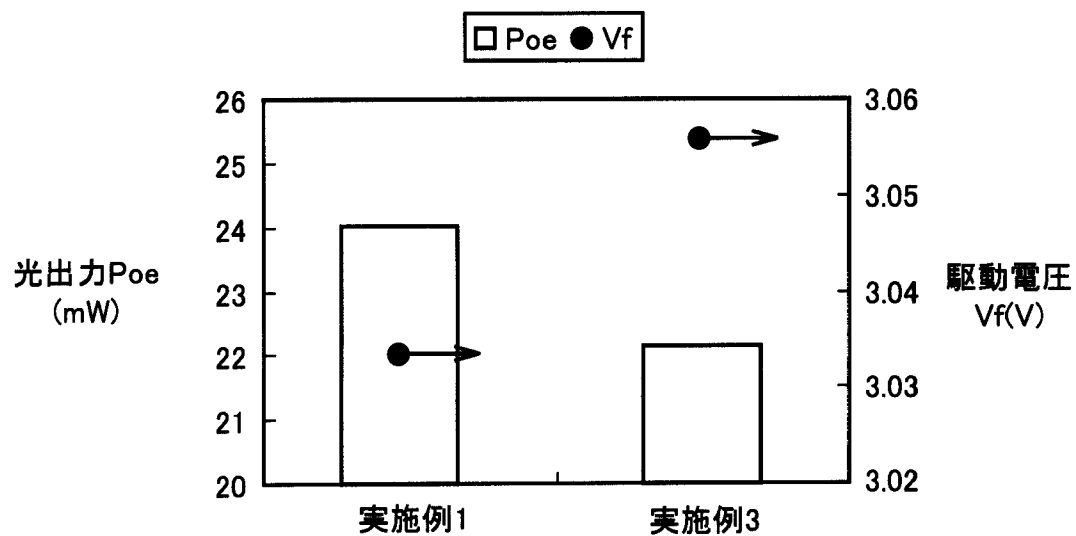
[図7]



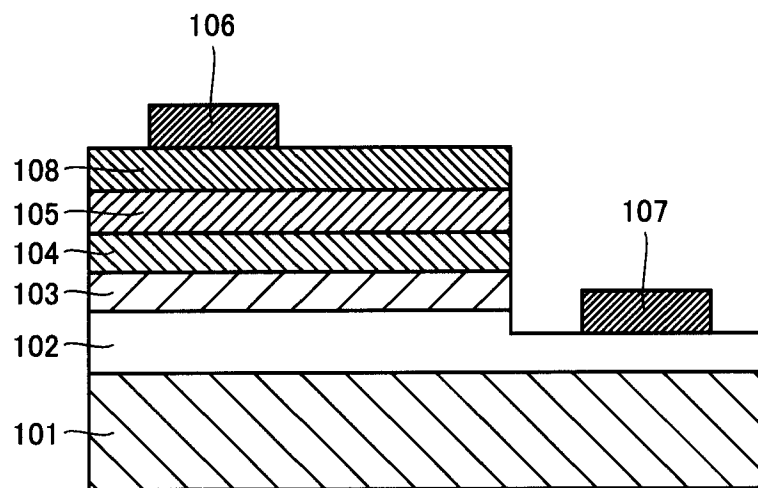
[図8]



[図9]



[図10]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/053467

## A. CLASSIFICATION OF SUBJECT MATTER

H01L33/36(2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00-33/64, H01L21/28-21/288, H01L21/44-21/445, H01L29/40-29/49, H01L29/872

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2011 |
| Kokai Jitsuyo Shinan Koho | 1971-2011 | Toroku Jitsuyo Shinan Koho | 1994-2011 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category*   | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                                              | Relevant to claim No.             |
|-------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------|
| X<br>Y      | JP 2007-258445 A (Showa Denko Kabushiki Kaisha),<br>04 October 2007 (04.10.2007),<br>paragraphs [0041], [0059]; fig. 1<br>& US 2010/0163886 A & EP 1998381 A1<br>& WO 2007/108531 A1 & KR 10-2008-0098544 A<br>& CN 101449397 A | 1, 2, 6-8, 10<br>3-5, 9           |
| X<br>Y<br>A | JP 2005-317823 A (Nitride Semiconductors Co., Ltd.),<br>10 November 2005 (10.11.2005),<br>paragraph [0028]; fig. 1<br>(Family: none)                                                                                            | 1, 2, 4, 5, 8, 10<br>3, 9<br>6, 7 |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
07 March, 2011 (07.03.11)

Date of mailing of the international search report  
15 March, 2011 (15.03.11)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/053467

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category*   | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                                        | Relevant to claim No.             |
|-------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------|
| X<br>Y<br>A | JP 2007-158262 A (Rohm Co., Ltd.),<br>21 June 2007 (21.06.2007),<br>paragraphs [0026] to [0030]; fig. 1<br>& US 2009/0305448 A1 & WO 2007/066605 A1                                                                       | 1, 2, 4, 5, 8, 10<br>3<br>6, 7, 9 |
| Y           | JP 2007-287786 A (Showa Denko Kabushiki Kaisha),<br>01 November 2007 (01.11.2007),<br>entire text; all drawings<br>& US 2009/0173962 A1 & EP 2012370 A1<br>& WO 2007/119822 A1 & KR 10-2008-0108542 A<br>& CN 101421854 A | 1-10                              |
| Y           | WO 2009/110539 A1 (Sumitomo Metal Mining Co., Ltd.),<br>11 September 2009 (11.09.2009),<br>paragraphs [0076], [0079]<br>(Family: none)                                                                                    | 3                                 |

## A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L33/36(2010.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L33/00-33/64, H01L21/28-21/288, H01L21/44-21/445, H01L29/40-29/49, H01L29/872

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 1 1 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 1 1 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 1 1 年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                                  | 関連する<br>請求項の番号                    |
|-----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------|
| X<br>Y          | JP 2007-258445 A (昭和電工株式会社) 2007. 10. 04, 【0041】、【0059】、<br>図 1 & US 2010/0163886 A & EP 1998381 A1 & WO 2007/108531 A1<br>& KR 10-2008-0098544 A & CN 101449397 A | 1, 2, 6-8, 10<br>3-5, 9           |
| X<br>Y<br>A     | JP 2005-317823 A (ナイトライド・セミコンダクター株式会社)<br>2005. 11. 10, 【0028】、図 1 (ファミリーなし)                                                                                       | 1, 2, 4, 5, 8, 10<br>3, 9<br>6, 7 |

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

0 7 . 0 3 . 2 0 1 1

国際調査報告の発送日

1 5 . 0 3 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

小林 謙仁

2 K

3 4 1 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

| C (続き) . 関連すると認められる文献 |                                                                                                                                                        |                                   |
|-----------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                      | 関連する<br>請求項の番号                    |
| X<br>Y<br>A           | JP 2007-158262 A (ローム株式会社) 2007. 06. 21, 【0026】 - 【0030】、<br>図 1 & US 2009/0305448 A1 & WO 2007/066605 A1                                              | 1, 2, 4, 5, 8, 10<br>3<br>6, 7, 9 |
| Y                     | JP 2007-287786 A (昭和電工株式会社) 2007. 11. 01, 全文、全図<br>& US 2009/0173962 A1 & EP 2012370 A1 & WO 2007/119822 A1<br>& KR 10-2008-0108542 A & CN 101421854 A | 1-10                              |
| Y                     | WO 2009/110539 A1 (住友金属鉱山株式会社) 2009. 09. 11,<br>【0076】 , 【0079】 (ファミリーなし)                                                                              | 3                                 |