

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-335801

(P2004-335801A)

(43) 公開日 平成16年11月25日(2004.11.25)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 27/148	HO 1 L 27/14	B 4M118
HO 4 N 5/335	HO 4 N 5/335	F 5CO24
	HO 4 N 5/335	U

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号	特願2003-130730 (P2003-130730)	(71) 出願人	000005201 富士写真フイルム株式会社 神奈川県南足柄市中沼210番地
(22) 出願日	平成15年5月8日(2003.5.8)	(71) 出願人	391051588 富士フイルムマイクロデバイス株式会社 宮城県黒川郡大和町松坂平1丁目6番地
		(74) 代理人	100105647 弁理士 小栗 昌平
		(74) 代理人	100105474 弁理士 本多 弘徳
		(74) 代理人	100108589 弁理士 市川 利光
		(74) 代理人	100115107 弁理士 高松 猛

最終頁に続く

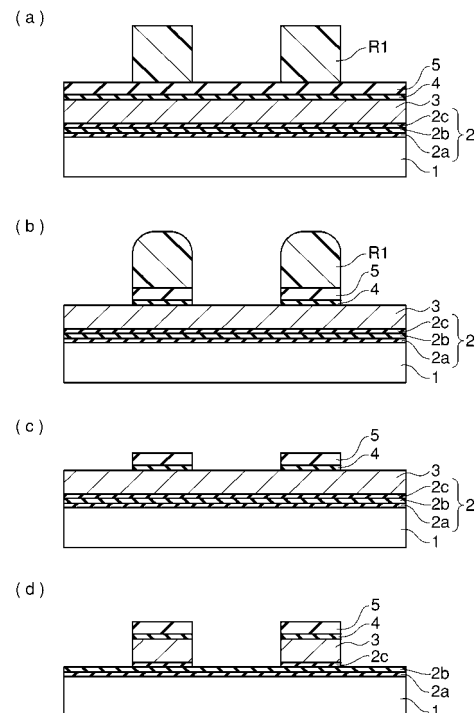
(54) 【発明の名称】 固体撮像素子およびその製造方法

(57) 【要約】

【課題】単層構造の電荷転送電極を用いた電荷転送装置において、微細化、多画素化、大型化に際しても、工程の自由度を確認したままで歩留まり低下を生じることなく、表面の平坦化をはかり、フォトダイオード部の加工精度の向上をはかることにより、高感度で信頼性の高い固体撮像素子を提供する。

【解決手段】単層電極構造の固体撮像素子を形成するに際し、第1の電極3の側壁に電極間絶縁膜6を形成したのち、第1の電極のパターンを形成するためのマスクパターン4, 5をエッチングストップとして第2の電極7をエッチバックするようにし、平坦な表面をもつ単層電極構造の固体撮像素子を形成するようにしたことを特徴とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送電極を備えた電荷転送部とを具備した固体撮像素子の製造方法において、
前記電荷転送電極の形成工程が、
半導体基板表面に、ゲート酸化膜を介して、第 1 の電極を構成する第 1 のシリコン系導電性膜を形成する工程と、
前記第 1 のシリコン系導電性膜の上層にマスク層パターンを形成する工程と、
前記マスク層パターンをエッチングマスクとして前記第 1 のシリコン系導電性膜をパターンニングし、第 1 の電極パターンを形成する工程と、
前記第 1 の電極パターンの少なくとも側壁を覆うように電極間絶縁膜を形成する工程と、
第 2 の電極を構成する第 2 のシリコン系導電性膜を形成する工程と、
前記マスク層パターンをエッチングストッパとして前記第 2 のシリコン系導電性膜をエッチバックする工程とを含み、
第 1 の電極と第 2 の電極とが電極間絶縁膜を介して平面上に交互に配列された電荷転送電極を形成するようにしたことを特徴とする固体撮像素子の製造方法。

10

【請求項 2】

前記エッチバックする工程は、前記エッチバック工程に先立ち、前記第 2 のシリコン系導電性膜を被覆するようにレジストを形成する工程を含み、レジストエッチバックを行う工程であることを特徴とする請求項 1 に記載の固体撮像素子の製造方法。

20

【請求項 3】

前記マスク層パターンは、酸化シリコン膜とこの上に形成された窒化シリコン膜の 2 層膜であることを特徴とする請求項 1 または 2 のいずれかに記載の固体撮像素子の製造方法。

【請求項 4】

前記電極間絶縁膜を形成する工程は、前記第 1 の電極パターンを表面酸化し、第 1 の電極パターンの側壁を酸化する工程を含むことを特徴とする請求項 3 に記載の固体撮像素子の製造方法。

【請求項 5】

前記電極間絶縁膜を形成する工程は、CVD 法により、第 1 の電極パターンの側壁に絶縁膜を形成する工程を含むことを特徴とする請求項 3 に記載の固体撮像素子の製造方法。

30

【請求項 6】

前記第 2 の電極となる領域の第 2 のシリコン系導電性膜をエッチングし、前記電極間絶縁膜の上端よりも十分に低くなるようにする工程を含むことを特徴とする請求項 1 乃至 5 のいずれかに記載の固体撮像素子の製造方法。

【請求項 7】

前記第 1 の電極上のマスク層パターンをエッチング除去する工程と、
前記第 1 および第 2 の電極上に金属膜を形成する工程とを含むことを特徴とする請求項 6 に記載の固体撮像素子の製造方法。

【請求項 8】

熱処理により前記第 1 および第 2 の電極と前記金属膜との界面に金属シリサイドを形成するシリサイド化工程と、
シリサイド化されずに残った金属膜を選択的に除去する工程とを含み、シリコン系導電性膜と金属シリサイド層とからなる電荷転送電極を形成することを特徴とする請求項 7 に記載の固体撮像素子の製造方法。

40

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、固体撮像素子の製造方法にかかり、特に単層電極 CCD (電荷結合素子) 構造をもつ固体撮像素子の形成に関する。

【0002】

50

【従来の技術】

エリアセンサ等に用いられるCCDを用いた固体撮像素子は、フォトダイオードなどの光電変換部と、この光電変換部からの信号電荷を転送するための電荷転送電極を備えた電荷転送部とを有する。電荷転送電極は、半導体基板に形成された電荷転送路上に複数個隣接して配置され、順次駆動される。

【0003】

近年、固体撮像素子においては、ギガピクセル以上まで撮像画素数の増加が進んでいるが、画素数の増加に伴い信号電荷の高速転送、すなわち電荷転送電極の高速パルスによる駆動が必要となるため、電荷転送電極の低抵抗化が求められている。また、ブローニーサイズとなるなど大型化も進められており、電荷転送時に高い転送効率を維持することが困難になっている。

10

【0004】

従来の単層構造の電荷転送電極を用いた固体撮像素子では、電荷転送電極として多結晶シリコン層を用い、第1層配線を形成した後に、この第1層配線のパターン表面を酸化し、第2層目の転送電極となる多結晶シリコン層を堆積し、全面エッチングを行うことにより電極の単層化を実施している（特許文献1参照）。

【0005】

また、電極間絶縁膜を先に形成した後に電極となる多結晶シリコン層などを堆積し、レジストエッチバックあるいはケミカルメカニカルポリッシング法（以下CMP法）を行うことにより電極の単層化を実施しているため、電極の平坦性を得ることができず、フォトダイオード部を加工する際の露光精度が低下するという問題があった。

20

【0006】

また従来の2層電極構造の電荷転送電極をもつ固体撮像素子（特許文献2参照）では、隣接する電極とオーバーラップした構造となっているため、高さが高くなる。

【0007】

このように、電荷転送電極の重なりにより、高さが高くなると、電荷転送電極とフォトダイオードなどの光電変換部との段差が大きくなるため、フォトダイオード上部の開口から光源を見込む角度を広くとることができず、感度を十分にとることができない。

【0008】

また、平坦性の悪化により、電荷転送電極より上層の平坦化膜、インナーレンズ、マイクロレンズ、カラーフィルタなどの各種の膜の膜厚の不均一や形状ばらつきの増大を招くことになり、シェーディング、感度ばらつき、迷光によるスミアの悪化などが発生する。

30

【0009】

このため、上述したような方法では、さらなる感度の向上に対応するのは困難であるという問題があった。

【0010】**【特許文献1】**

特開平3-246971号公報

【特許文献2】

特開平10-107254号公報

40

【0011】**【発明が解決しようとする課題】**

このように、従来の固体撮像素子では、単層電極構造の電荷転送電極の平坦化は困難であり、微細化、高集積化に伴い、歩留まりが低下するという問題があった。

【0012】

本発明は前記実情に鑑みてなされたもので、単層構造の電荷転送電極を用いた電荷転送装置において、微細化、多画素化、大型化に際しても、工程の自由度を確保したままで歩留まり低下を生じることなく、表面の平坦化をはかり、フォトダイオード部の加工精度の向上をはかることにより、高感度で信頼性の高い固体撮像素子を提供することを目的とする。

50

【 0 0 1 3 】

【 課題を解決するための手段 】

そこで本発明では、単層電極構造の固体撮像素子を形成するに際し、第1の電極の側壁に電極間絶縁膜を形成したのち、第1の電極のパターンを形成するためのマスクパターンをエッチングストップパとして第2の電極をエッチバックするようにし、平坦な表面をもつ単層電極構造の固体撮像素子を形成するようにしたことを特徴とする。

【 0 0 1 4 】

すなわち、光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送電極を備えた電荷転送部とを具備した固体撮像素子の製造方法において、半導体基板表面に、ゲート酸化膜を介して、第1の電極を構成する第1のシリコン系導電性膜を形成する工程と、前記第1のシリコン系導電性膜の上層にマスク層パターンを形成する工程と、前記マスク層パターンをエッチングマスクとして前記第1のシリコン系導電性膜をパターンニングし、第1の電極パターンを形成する工程と、前記第1の電極パターンの少なくとも側壁を覆うように電極間絶縁膜を形成する工程と、第2の電極を構成する第2のシリコン系導電性膜を形成する工程と、前記マスク層パターンをエッチングストップパとして前記第2のシリコン系導電性膜をエッチバックする工程とを含み、第1の電極と第2の電極とが電極間絶縁膜を介して平面上に交互に配列されていることを特徴とする。

10

【 0 0 1 5 】

かかる構成によれば、第1の電極を形成するためのマスク層パターンをエッチングストップパとして用いて第2の電極をエッチバックするようにしているため、平坦な表面を効率よく形成することができる。

20

このため電極配線の単層化が可能となり、電極の低層化が可能となることから感度特性が向上する。また平坦性が向上し露光精度も向上することから微細加工が可能となり、高精度で信頼性の高い固体撮像素子を形成することが可能となる。

【 0 0 1 6 】

このように、シリコン系導電性膜のパターンニング工程でフォトリソグラフィプロセスを用いるのみでよく、このパターンの端部に電極間絶縁膜を形成し、平坦な表面を得ることが可能となる。

また電極間絶縁膜が自己整合的に形成されるため、あわせマージンも不要であり、微細かつ高精度化をはかることが可能となる。

30

【 0 0 1 7 】

また、前記エッチバックする工程は、前記エッチバック工程に先立ち、前記第2のシリコン系導電性膜を被覆するようにレジストを形成する工程を含み、レジストエッチバックを行う工程であることを特徴とする。

これにより、レジストとシリコン系導電性膜とのエッチング速度がほぼ等しい条件を選択することにより、効率よく表面の平坦化をはかることが可能となる。

また、レジストエッチバックに代えて、CMPを用いて平坦化を行うようにしてもよく、この場合にも、第1の電極を形成するためのマスク層パターンをエッチングストップパとして用いて第2の電極をCMPすればよく、平坦な表面を効率よく形成することができる。

【 0 0 1 8 】

さらに、前記マスク層パターンを、酸化シリコン膜とこの上に形成された窒化シリコン膜の2層膜で構成することにより、シリコン系導電性膜とのエッチング選択比を十分にとることができ、窒化シリコン膜をエッチングストップパとして効率よく平坦化をはかることが可能となる。

40

【 0 0 1 9 】

また、前記電極間絶縁膜を形成する工程は、前記第1の電極パターンを表面酸化し、第1の電極パターンの側壁を酸化する工程を含むことにより、窒化シリコン膜が酸化防止膜として作用し、側壁にのみ選択的に効率よく酸化シリコン膜を形成することができる。

【 0 0 2 0 】

さらに、前記電極間絶縁膜を形成する工程は、CVD法により、第1の電極パターンの側

50

壁に絶縁膜を形成する工程を含むことにより、高精度に膜厚のコントロールされた電極間絶縁膜を形成することが可能となる。

【0021】

また、前記第2の電極となる領域の第2のシリコン系導電性膜をエッチングし、前記電極間絶縁膜の上端よりも十分に低くなるようにする工程を含むことにより、絶縁分離をより確実にすることができ、短絡不良を防止することが可能となる。

【0022】

また、前記第1の電極上のマスク層パターンをエッチング除去する工程と、前記第1および第2の電極上に金属膜を形成する工程とを含むことにより、電極の低抵抗化をはかることができ、高速駆動が可能となる。

【0023】

また、熱処理により前記第1および第2の電極と前記金属膜との界面に金属シリサイドを形成するシリサイド化工程と、シリサイド化されずに残った金属膜を選択的に除去する工程とを含み、シリコン系導電性膜と金属シリサイド層とからなる電荷転送電極を形成することにより、電極の更なる低抵抗化をはかることができる上、短絡不良もなく、信頼性の高い固体撮像素子電極を形成することが可能となる。

【0024】

また、シリコン系導電性膜は電極間絶縁膜の上縁よりも十分に低い位置までエッチングしておくことにより、シリサイド化に際してせり上がりが生じても短絡を生じることなく自己整合的にシリサイド膜の形成を行なうことが可能となる。またせり上がりとは、ここでは、シリコンが金属膜中に拡散してシリサイドが形成される場合、シリコンが露出した領域が全てシリサイド化したあと、その周辺の金属中までシリコンが拡散しシリサイド化が進行し、いわゆる横方向成長がおこり、これが側壁絶縁膜に沿って伸長するものをいう。

【0025】

また、シリサイド化を用いることにより、金属層などの低抵抗層の形成に必要なフォトリソ工程やエッチング工程が不要となり、工程数削減による歩留まりの向上が可能となる。

【0026】

また、シリコン系導電性膜を形成する工程は、多結晶シリコン膜を成膜する工程と、前記多結晶シリコン膜に、不純物を添加する工程とを含むことを特徴とする。

【0027】

また、シリコン系導電性膜を形成する工程は、不純物を添加しながらアモルファスシリコン膜を成膜する工程を含むことを特徴とする。
これにより、不純物の注入工程が不要となり、製造が容易で信頼性の高い膜を形成することが可能となる。

【0028】

また、この金属シリサイド膜としては、チタンシリサイドを用いるようにすれば、より低抵抗化をはかることが可能となる。

【0029】

さらに望ましくは、金属シリサイド膜として、コバルトシリサイドを用いるようにすれば、後続工程における熱による凝集もなく、より低抵抗のシリサイド膜を形成することが可能となる。

【0030】

また、金属シリサイド膜としては、ニッケル、パラジウム、プラチナ、タンタルのシリサイドを用いるようにしてもよい。

【0031】

加えて、金属シリサイド層の上部にチタン、コバルト、ニッケル、パラジウム、プラチナ、タンタルあるいはこれらの窒化物、合金、化合物、複合物を付加するようにし、下層の凝集による高抵抗化を防止することも可能である。

【0032】

10

20

30

40

50

さらにまた、異方性エッチングなどによる平坦化のためのエッチング工程に先立ち、少なくとも周辺回路領域を含む前記光電変換部または光電変換部形成領域をレジストパターンで被覆しておくようにし、このレジストをそのまま残して金属膜を形成することにより、シリサイドを形成しない領域はレジストで被覆保護されて金属膜も形成されないようにすることができる。

【0033】

またこの金属膜を選択的に除去する工程の後、熱処理により前記金属シリサイド膜を低抵抗化するアニール工程を含むようにしてもよい。

【0034】

なおこのシリサイド化工程は、窒素雰囲気中で690から800に加熱するのがよい。 10

【0035】

また、シリサイド化されずに残った金属膜を除去した後、800以上に加熱すれば、シリサイド膜の低抵抗をはかることが可能となる。

このように、690から800程度の低温下でシリサイド化し、800以上で加熱することにより、低抵抗で短絡不良のおそれのない電荷転送電極を形成することができる。

【0036】

【発明の実施の形態】

以下本発明の実施の形態について図面を参照して説明する。

(第1の実施の形態)

図1乃至図3に、本発明の第1の実施の形態の固体撮像素子の製造方法を示す。 20

【0037】

この固体撮像素子は、図1乃至3にその電極形成工程を示すように、所望の素子領域の形成されたシリコン基板1表面に、ゲート酸化膜2を介して多結晶シリコンを形成し、この多結晶シリコン上に酸化シリコン膜4と窒化シリコン膜5との2層構造のエッチングストップパを形成したのちこれをパターニングし、このエッチングストップパをハードマスクとして多結晶シリコン膜をパターニングするとともに、この多結晶シリコン膜のまわりに電極間絶縁膜6となる絶縁膜を形成し、さらにこの上層に多結晶シリコン膜7をエッチバックする。そしてフォトダイオード部30上を除く領域にレジストパターンR2を形成し、このレジストパターンをマスクとして、フォトダイオード部30上の多結晶シリコン膜7をエッチング除去することによって形成される。 30

【0038】

このようにして、電荷転送電極の平坦化をはかるもので耐圧不良や短絡のない固体撮像素子を形成する。

なおこのゲート酸化膜は、酸化シリコン膜2aと窒化シリコン膜2bと酸化シリコン膜2cとの3層構造膜で構成される。

【0039】

なお、図4および図5に全体の概要説明図を示すように、シリコン基板1には、複数のフォトダイオード30が形成され、フォトダイオードで検出した信号電荷を転送するための電荷転送部40が、フォトダイオード30の間に蛇行形状を呈するように形成される。

【0040】

電荷転送電極によって転送される信号電荷が移動する電荷転送チャネル31は、図4では図示していないが、電荷転送部40が延在する方向と交差する方向に、やはり蛇行形状を呈するように形成される。 40

【0041】

なお、図4においては、電極間絶縁膜3の内、フォトダイオード領域と電荷転送部40との境界近傍に形成されるものの記載を省略してある。

【0042】

図5に示すように、シリコン基板1内には、フォトダイオード30、電荷転送チャネル31、チャネルストップ領域32、電荷読み出し領域33が形成され、シリコン基板1表面には、ゲート酸化膜2が形成される。ゲート酸化膜2表面には、酸化シリコン膜からなる 50

電極間絶縁膜 6 と電荷転送電極 (第 1 の電極 3 、 第 2 の電極 7) が形成される。

【 0 0 4 3 】

電荷転送部 4 0 は、上述したとおりであるが、電荷転送部 4 0 の電荷転送電極上面には層間絶縁膜としての、酸化シリコン膜 7 0 が形成される。

【 0 0 4 4 】

固体撮像素子の上方には、フォトダイオード 3 0 部分を除いて遮光膜 (図示せず) が設けられ、さらにカラーフィルタ 5 0 、マイクロレンズ 6 0 が設けられる。また、電荷転送部 4 0 と遮光膜との間、および遮光膜とカラーフィルタ 5 0 との間は、絶縁性の透明樹脂等が充填される。電荷転送部 4 0 および電極間絶縁膜 3 を除いて通例のものと同様であるので説明を省略する。また、図 4 では、いわゆるハニカム構造の固体撮像素子を示しているが、正方格子型の固体撮像素子にも適用可能であることはいうまでもない。

10

【 0 0 4 5 】

次にこの固体撮像素子の製造工程について詳細に説明する。

まず、光電変換部のフォトダイオードを構成する p n 接合の形成された、n 型のシリコン基板 1 表面に、膜厚 3 0 n m の酸化シリコン膜と、膜厚 5 0 n m の窒化シリコン膜と、膜厚 1 0 n m の酸化シリコン膜を形成し、3 層構造のゲート酸化膜 2 を形成する。

【 0 0 4 6 】

続いて、このゲート酸化膜 2 上に、He で希釈した SiH_4 を反応性ガスとして用いた減圧 CVD 法により、膜厚 0 . 4 μm の第 1 層多結晶シリコン膜を形成する。このときの基板温度は 600 ~ 700 とする。この後 POCl_3 と N_2 と O_2 との混合ガス雰囲気中で 900 の熱処理を行い第 1 層多結晶シリコン膜 3 をドーピングする (リン酸処理) 。

20

【 0 0 4 7 】

この後、減圧 CVD 法により膜厚 1 0 n m の酸化シリコン膜 4 と、膜厚 5 0 n m の窒化シリコン膜 5 とを形成する。

続いて、そしてこの上層にポジレジストを厚さ 0 . 5 ~ 1 . 4 μm となるように塗布する。

【 0 0 4 8 】

そして、フォトリソグラフィにより所望のマスクを用いて露光し、現像、水洗を行い、パターン幅 0 . 3 から数 μm のレジストパターン R 1 を形成する (図 1 (a)) 。

【 0 0 4 9 】

この後、 CHF_3 、 C_2F_6 、 O_2 、He の混合ガスを用いた反応性イオンエッチングにより、酸化シリコン膜 4 と、窒化シリコン膜 5 とをエッチングし、第 1 の電極のパターニング用のマスクパターンを形成する (図 1 (b)) 。

30

そしてアッシングによりレジストパターンを剥離除去する (図 1 (c)) 。

【 0 0 5 0 】

この後、 HBr と O_2 との混合ガスを用いた反応性イオンエッチングによりこのマスクパターンをマスクとし、ゲート酸化膜 2 の窒化シリコン膜 2 b をエッチングストップとして第 1 層多結晶シリコン膜 3 を選択的にエッチング除去し、第 1 の電極を形成する (図 1 (d)) 。ここでは ECR あるいは ICP などのエッチング装置を用いるのが望ましい。

【 0 0 5 1 】

40

続いて、減圧 CVD 法により第 1 の電極のパターンの表面に膜厚 8 0 n m の酸化シリコン膜からなる電極間絶縁膜 6 を形成する (図 2 (a)) 。

【 0 0 5 2 】

次に、 SiH_4 ガスを用いた減圧 CVD 法により膜厚 0 . 8 μm の第 2 層多結晶シリコン膜 7 を形成する (図 2 (b)) 。このとき第 2 層多結晶シリコン膜 7 の膜厚 t_2 は第 1 層多結晶シリコン膜およびその上層の酸化シリコン膜および窒化シリコン膜の膜厚の合計膜厚 t_1 よりも厚くなるように形成する必要がある。これにより完全な平坦化が可能となる。ここでも第 1 層多結晶シリコン膜と同様にリン酸処理を行う。

【 0 0 5 3 】

そして、図 2 (c) に示すように、CMP により第 2 層多結晶シリコン膜 7 の平坦化を行

50

う。なおここではエッチバック法を用いても良い。

この後、図2(d)に示すように、レジストを塗布しパターンニングしてフォトダイオード30上以外の表面をレジストパターンR2で被覆する。

【0054】

そして、図3(a)に示すように、このレジストパターンR2をマスクとして、フォトダイオード30上の多結晶シリコン膜をエッチング除去する。

【0055】

そして、図3(b)に示すように、アッシングによりレジストパターンR2を除去し、表面の平坦な固体撮像素子電極が形成される。

なおこの電極間絶縁膜6の幅は、酸化シリコン膜の膜厚によって制御可能であり、酸化シリコン膜の膜厚を上げていくと電極間絶縁膜の幅も広くなり、隣接電極間の短絡マーヅンを広げることができる。この酸化シリコン膜は減圧CVD法によって形成したが、熱酸化膜あるいは熱酸化膜とCVD法によって形成した酸化シリコン膜との積層構造体でもよい。

10

【0056】

そしてこの上層に膜厚100nmのP-TEOS膜を形成した後、膜厚700~1000nmのBPSG膜を形成し、850~900でリフローし平坦化して絶縁膜70を得る。この後遮光膜、カラーフィルタ50、マイクロレンズ60などを形成して、図4および5に示したような固体撮像素子を得る。

【0057】

なお、前記実施の形態では、電極をドーフト多結晶シリコン膜で構成したが、これに限定されることなく、アモルファスシリコン膜を用いてもよい。この場合は、成膜後に、不純物を注入する必要はなく、成膜しながら不純物を注入することができる。

20

【0058】

またマスクパターンとして用いる酸化シリコン膜と窒化シリコン膜との2層膜のうち、窒化シリコン膜の膜厚は50~150nmの範囲であればよい。

さらに、この窒化シリコン膜に代えてLP-TEOSを用いるようにしてもよい。

また、マスクパターンの形成のための反応性イオンエッチングには、 CHF_3 、 C_2F_6 、 O_2 、 He の混合ガスに代えて、 CF_4 、 CHF_3 、 Ar の混合ガスを用いるようにしてもよい。

30

また、ゲート酸化膜2の膜厚としては、下層側の酸化シリコン膜は25~35nmであってもよく、また上層側の酸化シリコン膜は8~10程度とするのが望ましい。

さらに第1層多結晶シリコン膜は0.3~0.4 μm であればよい。

【0059】

(第2の実施の形態)

本発明の第2の実施の形態の固体撮像素子の製造方法を説明する。

【0060】

この固体撮像素子は、図6乃至8にその電極形成工程を示すように、電極間絶縁膜の形成を減圧CVDに代えて、熱酸化によって行うようにしたことを特徴とする。

すなわち、第1の電極のパターンニング用マスクおよび第2の電極の平坦化に際してエッチングストップとして用いる酸化シリコン膜および窒化シリコン膜の2層膜を酸化防止膜として、第1の電極の熱酸化を行うことにより、第1の電極の側壁に選択的に酸化シリコン膜を形成し、これを電極間絶縁膜とするようにしたことを特徴とするもので、あらかじめこの酸化される領域分、第1の電極幅が大きくなるようにレジストパターンR1の幅を大きく形成しておく他は、図1乃至図3に示した前記第1の実施の形態と同様に形成される。

40

ここでは図6(a)乃至図6(d)の工程は、前述したように第1の電極幅が大きくなるようにレジストパターンR1の幅を大きく形成しておく他は前記第1の実施の形態と同様に形成される。

そして図7(a)に示すように、窒化シリコン5を酸化防止膜として900の酸素雰囲気

50

気中で30分の熱処理を行い、熱酸化を行い第1層多結晶シリコン膜の側壁に厚さ80nmの電極間絶縁膜6Sを形成する。あとは前記第1の実施の形態と同様であり図8(a)および(b)に示すように平坦な表面を持つ電荷転送電極が形成される。かかる構成によれば、電極間絶縁膜が緻密であるため、小さなギャップで短絡不良もないため、より微細な電極構造を得ることができる。

【0061】

(第3の実施の形態)

前記第1および第2の実施の形態では、多結晶シリコン膜単層の電極構造としたが、この例では金属シリサイド層で電極を形成することにより低抵抗化を測るようにしたことを特徴とする。

10

図9に、本発明の第3の実施の形態の固体撮像素子の製造方法を示す。

【0062】

前記第1および第2の実施の形態の方法に従って、電荷転送電極の形成工程が形成される。この固体撮像素子は、図1乃至3の工程で単層構造の電荷転送電極を形成した後、図9(a)に示すように、エッチングにより窒化シリコン膜5を除去する。これによりフォトダイオード部の窒化シリコン膜まで除去される。

そして、図9(b)に示すように、酸化シリコン膜4を除去した後、酸化シリコン膜4に対して選択性のあるエッチング条件を用い、多結晶シリコン膜7をエッチバックする。このようにして電極間絶縁膜6よりも多結晶シリコン膜3,7の表面が低くなるようにする。

20

【0063】

そして、第1の電極3および第2の電極7を構成する多結晶シリコン膜の上層に、スパッタリング法などにより、膜厚50~300nmのチタン膜を形成する。

なお、ここでチタン膜のスパッタリングに先立ち、スパッタリング装置内でアルゴンプラズマによるスパッタエッチを行い、多結晶シリコン膜表面の自然酸化膜を除去した後、大気に曝すことなく連続してチタン膜のスパッタリングを行うことにより、安定して低抵抗化をはかることができる。

【0064】

続いて、図9(c)に示すように、760~90秒のRTA(急速熱処理)を行い、第1及び第2の電極3,7の多結晶シリコン膜とチタン膜との界面に同時にチタンシリサイド8を形成する。なお、縮退濃度までリンをドーブした多結晶シリコンではシリサイド化のための加熱温度は760~900が最適である。

30

【0065】

ここでp+多結晶シリコンに比べ、シリサイド化反応が遅いn+多結晶シリコンにおいては、シリサイド化によるせり上がりが生じにくいいため、低抵抗化を優先して760~900又はそれ以上の温度で加熱することができる。

【0066】

このとき多結晶シリコンとチタンとの反応は第1および第2の電極上でのみ起こり、電極間絶縁膜6で覆われているフォトダイオード上や、絶縁膜で覆われている周辺回路上のチタンは未反応のままとなる。

40

【0067】

この後、アンモニアと過酸化水素水の混合液を用いたSC-1処理を行い、未反応のチタン膜を除去し、800~900秒のアニール工程を経てチタンシリサイドの低抵抗化をはかり、多結晶シリコン膜とチタンシリサイドとの2層構造の電荷転送電極が形成される。

【0068】

この方法によれば、第1及び第2の電極を構成する多結晶シリコン膜の側壁に側壁絶縁膜を形成し、この側壁絶縁膜から露呈する多結晶シリコン膜の表面にチタンシリサイド膜を形成しているため、耐圧不良や短絡が生じることはない。従って微細で信頼性の高い固体撮像素子を得ることが可能となる。

【0069】

50

なお、光電変換部の形成のためのイオン注入については、電荷転送電極の形成前に形成したが、これに限定されることなく、電荷転送電極の形成時又は形成後に形成しても良い。

【0070】

なおここで用いる金属シリサイド膜としては、チタンシリサイドのほか、タンタル、タングステン、モリブデン、ニッケル、コバルト、白金のシリサイドなどが適用可能である。またこれらの金属シリサイドの上層にさらにこれらチタン、タンタル、タングステン、モリブデン、ニッケル、コバルト、白金の窒化物、合金、化合物、複合物を形成しても良い。

【0071】

また前記実施の形態では、シリコン系導電性膜として、多結晶シリコン膜を用いたが、多結晶シリコン膜に限定されることなく、アモルファスシリコン、マイクロクリスタルシリコンなど他のシリコン系導電性膜を用いてもよい。

【0072】

【発明の効果】

以上説明してきたように、本発明の固体撮像素子によれば、第1の電極をパターニングするためのマスクパターンをエッチングストップとして第2の電極の平坦化を行うようにしているため、平坦性の向上および露光精度の向上をはかることが可能となり、フォトダイオード部の加工精度の向上をはかることにより、高感度で信頼性の高い固体撮像素子を形成することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の固体撮像素子の製造工程を示す図である。

【図2】本発明の第1の実施の形態の固体撮像素子の製造工程を示す図である。

【図3】本発明の第1の実施の形態の固体撮像素子の製造工程を示す図である。

【図4】本発明の第1の実施の形態の固体撮像素子を示す図である。

【図5】本発明の第1の実施の形態の固体撮像素子を示す断面図である。

【図6】本発明の第2の実施の形態の固体撮像素子の製造工程を示す図である。

【図7】本発明の第2の実施の形態の固体撮像素子の製造工程を示す図である。

【図8】本発明の第2の実施の形態の固体撮像素子の製造工程を示す図である。

【図9】本発明の第3の実施の形態の固体撮像素子の製造工程の一部を示す図である。

【符号の説明】

- 1 シリコン基板
- 2 ゲート酸化膜
- 3 第1の電極（第1層多結晶シリコン膜）
- 4 酸化シリコン膜
- 5 窒化シリコン膜
- 6 電極間絶縁膜
- 7 第2の電極（第2層多結晶シリコン膜）
- 8 チタンシリサイド膜
- 6S 電極間絶縁膜
- 30 フォトダイオード部
- 40 電荷転送部
- 50 カラーフィルタ
- 60 マイクロレンズ
- 70 酸化シリコン膜

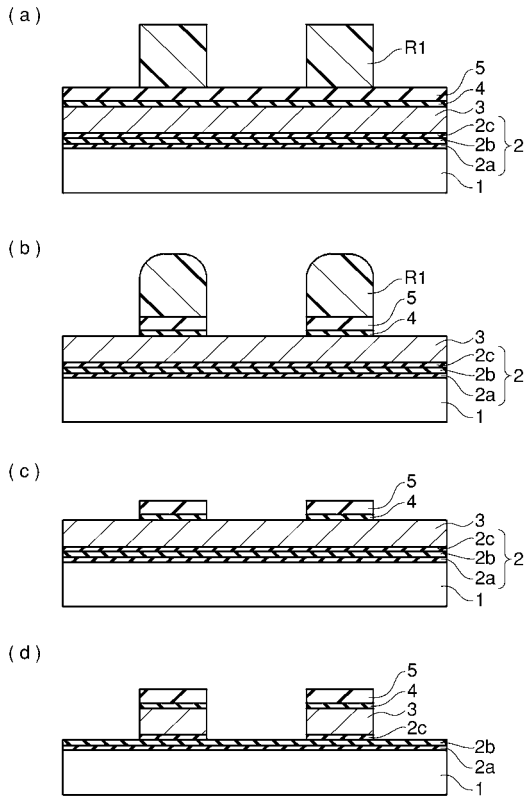
10

20

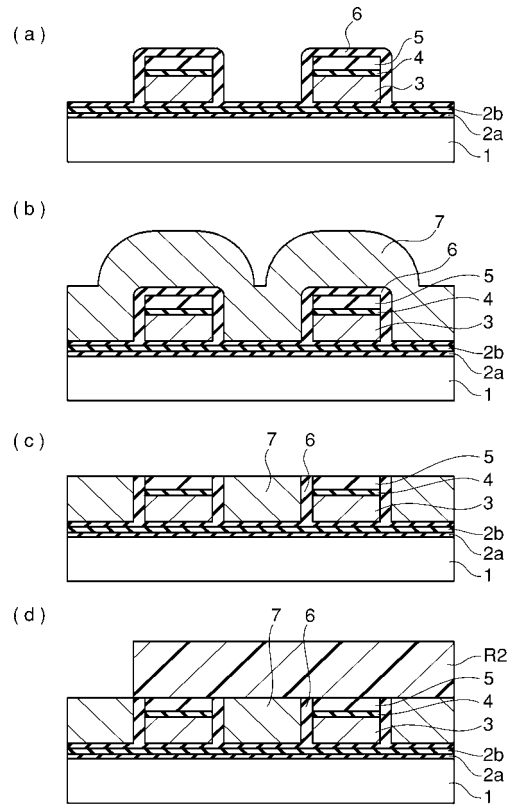
30

40

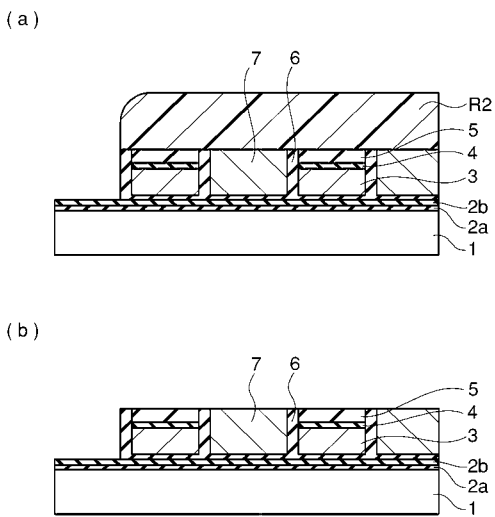
【 図 1 】



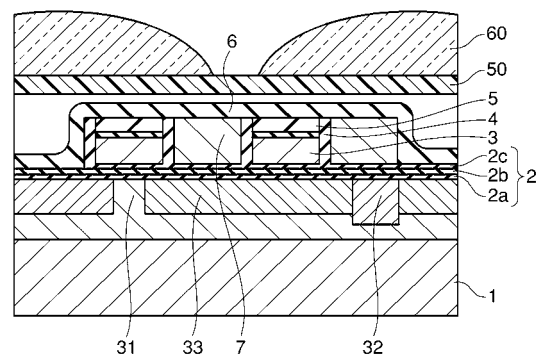
【 図 2 】



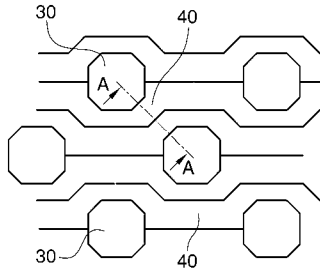
【 図 3 】



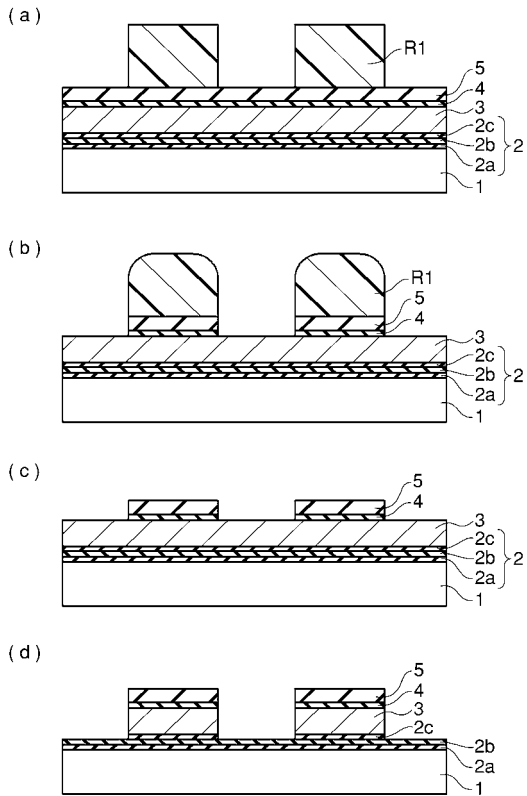
【 図 5 】



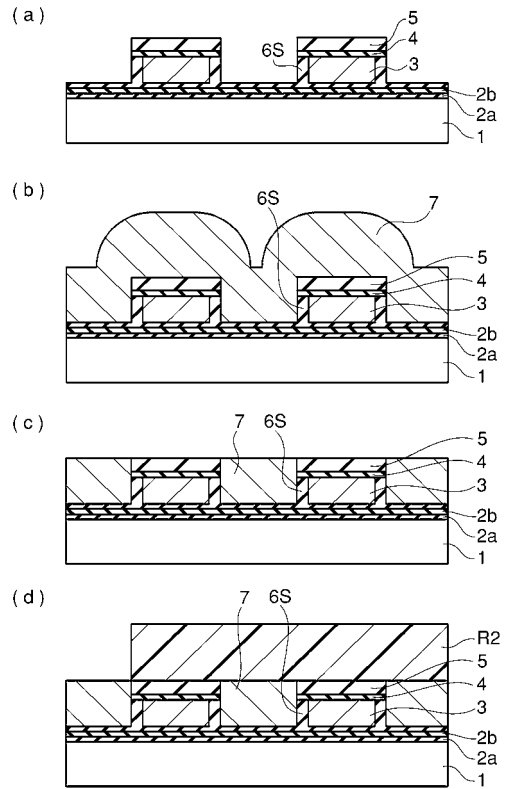
【 図 4 】



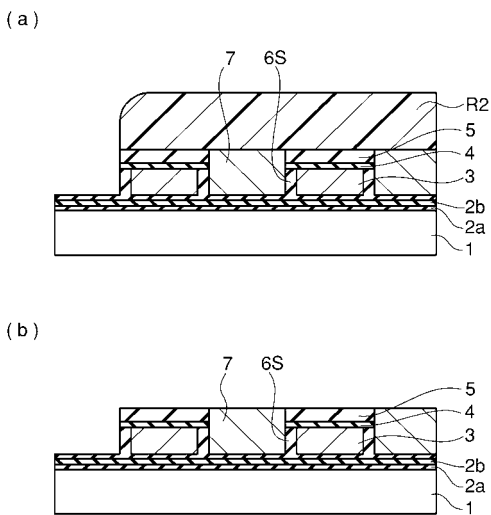
【 図 6 】



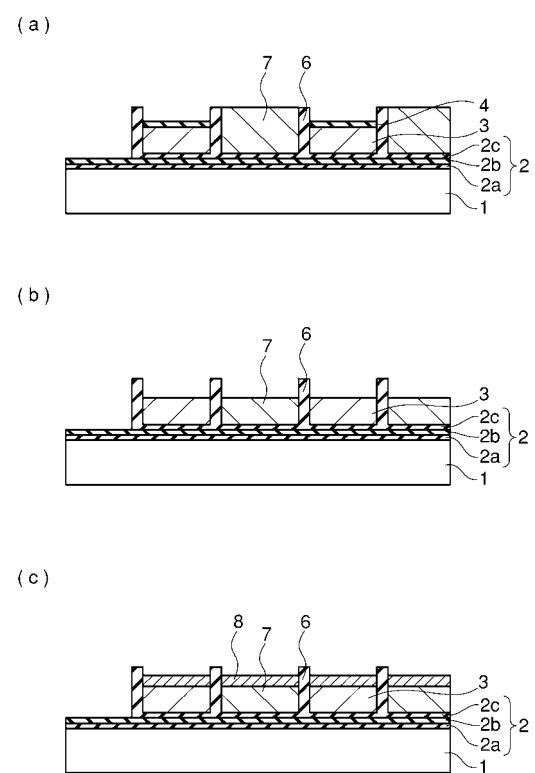
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

(74)代理人 100090343

弁理士 濱田 百合子

(72)発明者 佐藤 孝紀

宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内

(72)発明者 安海 貞二

宮城県黒川郡大和町松坂平1丁目6番地 富士フイルムマイクロデバイス株式会社内

Fターム(参考) 4M118 AA10 AB01 BA13 CA03 CA20 DA18 DA20 FA06 FA33 GC07

GD04 GD07

5C024 CX41 CY47 EX24 GY01