

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 5 月 3 日 (03.05.2018)



(10) 国际公布号
WO 2018/076285 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01) **H01L 29/786** (2006.01)

越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(21) 国际申请号: PCT/CN2016/103795

(22) 国际申请日: 2016 年 10 月 28 日 (28.10.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 深圳市柔宇科技有限公司
(SHENZHEN ROYOLE TECHNOLOGIES CO., LTD)
[CN/CN]; 中国广东省深圳市南山区科技园科苑路 15 号科兴科学园 A4-1501, Guangdong 518052 (CN)。

(72) 发明人: 叶江波 (YE, Jiangbo); 中国广东省深圳市南山区科技园科苑路 15 号科兴科学园 A4-1501, Guangdong 518052 (CN)。

(74) 代理人: 广州三环专利商标代理有限公司
(SCIHEAD IP LAW FIRM); 中国广东省广州市

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: ARRAY SUBSTRATE AND METHOD FOR MANUFACTURING SAME

(54) 发明名称: 阵列基板及其制造方法

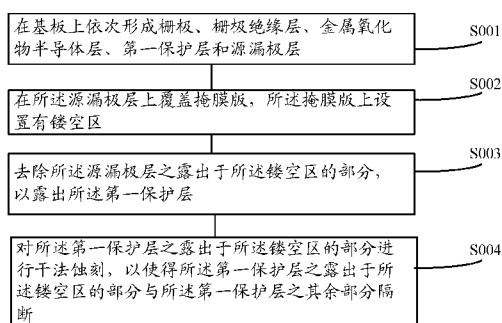


图 1

- S001 SEQUENTIALLY FORMING A GATE ELECTRODE, A GATE ELECTRODE INSULATION LAYER, A METAL OXIDE SEMICONDUCTOR LAYER, A FIRST PROTECTION LAYER AND A SOURCE AND DRAIN ELECTRODE LAYER ON A SUBSTRATE
- S002 COVERING A MASK TEMPLATE ON THE SOURCE AND DRAIN ELECTRODE LAYER, A HOLLOW AREA BEING ARRANGED ON THE MASK TEMPLATE
- S003 REMOVING A PORTION OF THE SOURCE AND DRAIN ELECTRODE LAYER THAT IS EXPOSED TO THE HOLLOW AREA TO EXPOSE THE FIRST PROTECTION LAYER
- S004 DRY ETCHING A PORTION OF THE FIRST PROTECTION LAYER THAT IS EXPOSED TO THE HOLLOW AREA, SO THAT THE PORTION OF THE FIRST PROTECTION LAYER THAT IS EXPOSED TO THE HOLLOW AREA IS SEPARATED FROM THE REMAINING PORTIONS OF THE FIRST PROTECTION LAYER

(57) Abstract: Disclosed is a method for manufacturing an array substrate, the method comprising: sequentially forming a gate electrode (20), a gate electrode insulation layer (30), a metal oxide semiconductor layer (40), a first protection layer (50) and a source and drain electrode layer (60) on a substrate (10); forming a photoresist layer (70) on the source and drain electrode layer (60), a hollow area (71) being arranged on the photoresist layer (70); removing a portion of the source and drain electrode layer (60) that is exposed to the hollow area (71) to expose the first protection layer (50); and dry etching a portion of the first protection layer (50) that is exposed to the hollow area (71), so that the portion of the first protection layer (50) that is exposed to the hollow area (71) is separated from the remaining portions of the first protection layer (50). The first protection layer (50) can prevent the metal oxide semiconductor layer (40) from being etched, and a surface of the metal oxide semiconductor layer (40) from being damaged, therefore an electron mobility is ensured and performance of an array substrate is improved.

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种阵列基板的制造方法，包括：在基板(10)上依次形成栅极(20)、栅极绝缘层(30)、金属氧化物半导体层(40)、第一保护层(50)和源漏极层(60)；在源漏极层(60)上形成光阻层(70)，光阻层(70)上设置有镂空区(71)；去除源漏极层(60)之露出于镂空区(71)的部分，以露出第一保护层(50)；对第一保护层(50)之露出于镂空区(71)的部分进行干法蚀刻，以使得第一保护层(50)之露出于镂空区(71)的部分与第一保护层(50)之其余部分隔断。第一保护层(50)可以保护金属氧化物半导体层(40)不被蚀刻，避免金属氧化物半导体层(40)表面被损毁，保证了电子迁移率，提升阵列基板的性能。

阵列基板及其制造方法

技术领域

本申请涉及显示技术领域，尤其涉及一种阵列基板及其制造方法。

5

背景技术

阵列基板被广泛应用于不同类型的显示装置中。随着显示技术的飞速发展，人们对显示器的分辨率，响应时间等特性要求也越来越高。在这种情况下，对设置在显示器阵列基板上的迁移率要求越来越高。

10 目前，用非晶硅制作有源层已经不能满足对迁移率的要求，人们已经将目光投向了具有较高迁移率的金属氧化物材料。现有技术中制造将金属氧化物作为有源层材料的过程中，主要有如下问题：传统工艺进行源漏极的构图工艺时，由于有源层上方没有遮挡，因此会对有源层造成损伤，从而影响到阵列基板的性能。

15

发明内容

本申请的目的在于提供一种阵列基板的制造方法，可以避免制造过程中造成有源层的腐蚀，提升阵列基板的性能。

本申请的另一目的在于提供一种上述制造方法制造的阵列基板。

20 为实现上述目的，本申请提供如下技术方案：

本申请提供一种阵列基板的制造方法，所述方法包括：

在基板上依次形成栅极、栅极绝缘层、金属氧化物半导体层、第一保护层和源漏极层；

在所述源漏极层上形成光阻层，所述光阻层上设置有镂空区；

25 去除所述源漏极层之露出于所述镂空区的部分，以露出所述第一保护层；
对所述第一保护层之露出于所述镂空区的部分进行干法蚀刻，以使得所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分隔断。

其中，所述对所述第一保护层之露出于所述镂空区的部分进行干法蚀刻，以使得所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余
30 部分隔断步骤中，包括使用蚀刻气体对所述第一保护层进行轰击，以使得所述

第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分之间形成狭缝,所述狭缝隔断所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分。

其中,所述蚀刻气体为 SF₆、O₂、Cl₂、He、Ar 中一种或任意几种的混合。

5 其中,所述去除所述源漏极层之露出于所述镂空区的部分,以露出所述第一保护层步骤中,包括在所述源漏极层喷淋蚀刻液进行蚀刻,在所述第一保护层完全露出后去除所述蚀刻液。

其中,所述去除所述源漏极层之露出于所述镂空区的部分,以露出所述第一保护层步骤中,包括在所述源漏极层喷淋蚀刻液进行蚀刻,以在所述源漏极
10 层上形成梯形沟道,在所述第一保护层露出于所述梯形沟道后去除所述蚀刻液。

其中,所述去除所述源漏极层之露出于所述镂空区的部分,以露出所述第一保护层步骤中,通过控制所述蚀刻液的浓度及所述蚀刻液在所述源漏极层的蚀刻时间,使得所述第一保护层完全露出于所述梯形沟道,其中,所述蚀刻液
15 的浓度和所述蚀刻时间为预设值。

其中,所述蚀刻液包括 H₂O₂、金属螯合剂或有机酸。

其中,所述在基板上依次形成栅极、栅极绝缘层、金属氧化物半导体层、第一保护层和源漏极层步骤中,包括通过溅射法在所述金属氧化物半导体层上依次形成所述第一保护层和所述源漏极层。

20 其中,所述金属氧化物采用 IGZO 材料,所述第一保护层采用 GZO 材料。

其中,所述源漏极层包括层叠设置的金属层和第二保护层,形成所述源漏极层步骤中,包括通过溅射法在所述第一保护层上依次形成金属层和第二保护层。

其中,所述第二保护层采用 GZO 材料。

25 本申请提供一种阵列基板,包括依次层叠设置于基板的栅极、栅极绝缘层、金属氧化物半导体层、第一保护层和源漏极层,所述源漏极层上设有通向所述第一保护层的沟道,所述第一保护层之露出于所述沟道的部分与所述第一保护层之其余部分隔断。

其中,所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分之间设有狭缝,所述狭缝隔断所述第一保护层之露出于所述镂空区的部
30

分与所述第一保护层之其余部分。

其中，所述沟道为梯形沟道。

其中，所述源漏极层包括层叠设置的金属层和第二保护层，所述金属层介于所述第一保护层和所述第二保护层之间。

5 其中，所述第二保护层采用 GZO 材料。

其中，所述金属氧化物采用 IGZO 材料，所述第一保护层采用 GZO 材料。

其中，所述源漏极层采用铜或铜合金材料制成。

本申请实施例具有如下优点或有益效果：

10 本申请的阵列基板的制造方法中，对源漏极层和第一保护层进行两次蚀刻，第一次先将源漏极层完全蚀刻，然后第二次通过干法蚀刻的方法对第一保护层进行蚀刻，以使得所述金属氧化物半导体层部分露出于所述第一保护层，干法蚀刻过程中所述第一保护层可以保护所述金属氧化物半导体层不被蚀刻，避免金属氧化物半导体层表面被损毁（形成尖角和凹坑），保证了电子迁移率，提升阵列基板的性能。

15

附图说明

20 为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对实施例中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为本申请实施例提供的一种阵列基板的制造方法流程图。

图 2~图 5 为图 1 的所示制造方法的过程示意图。

图 6 为本申请实施例提供的阵列基板。

25 具体实施方式

下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

30 本申请以下实施例中所采用的序数限定词，第一、第二等仅是为了清楚地

说明本申请中相似的特征的区别性的用语,不代表相应的特征的排列顺序或者使用顺序。

本申请的制造方法生产出的阵列基板可以应用于液晶显示屏或者有机显示屏中。本发明实施例涉及的柔性显示屏用于但不限于手机、平板电脑、掌上
5 电脑、个人数字助理(Personal Digital Assistant, PDA)或电子阅读器等,本发明实施例对此不作具体限定。

请参阅图1,图1为本申请实施例提供的一种阵列基板的制造方法流程图。本申请提供的制造方法主要包括如下步骤:

S001:在基板上依次形成栅极、栅极绝缘层、金属氧化物半导体层、第一
10 保护层和源漏极层。

具体的,请结合参阅图2。所述基板10为透明玻璃基板,在所述基板10上沉积第一金属薄膜。所述第一金属薄膜可以选用Cr、W、Cu、Ti、Ta、Mo等金属或合金,由多层金属组成的栅金属层也能满足需要。通过构图工艺利用普通光阻层形成栅线(图未示出)、公共电极线(图未示出)和栅极20的图
15 形。然后在此基础上通过PECVD(等离子体增强化学气相沉积法)方法沉积栅极绝缘层30,栅极绝缘层30可以选用氧化物、氮化物或者氧氮化合物等。

然后,在栅绝缘层上通过溅射或热蒸发的方法沉积金属氧化物半导体层40,金属氧化物半导体层40可以是采用IGZO(indium gallium zinc oxide,铟镓锌氧化物)、HIZO、IZO、a-InZnO、a-InZnO、ZnO:F、In₂O₃:Sn、In₂O₃:Mo、
20 Cd₂SnO₄、ZnO:Al、TiO₂:Nb、Cd-Sn-O或其他金属氧化物制成。优选的,可以选用IGZO材料制成。

接着,在基板10上采用溅射或热蒸发的方法依次形成第一保护层50和源漏极层60。所述第一保护层50的作用在于防止源漏极层60中的金属扩散到金属氧化物半导体层40中,以免降低阵列基板的性能。

25 优选的,所述第一保护层50可以采用金属氧化物半导体层50不同的材料制成,例如可以为GZO材料。优选的,所述源漏极层60包括层叠设置的金属层61和第二保护层62。可以通过溅射法或热蒸发的方法在所述第一保护层50上依次形成金属层61和第二保护层62。

可选的,所述第二保护层62材料可以与所述第一保护层50材料相同。所述
30 第二保护层62用于防止所述金属层61被氧化。所述金属层61可以选用Cr、

W、Cu、Ti、Ta、Mo 等金属或合金，由多层金属组成的栅金属层也能满足需要。优选的，可以选用铜或铜合金材料制成。

可选的，所述第一保护层 50 和所述第二保护层的厚度皆为 300A。所述金属层 61 的厚度可以为 2000A。

5 可选的，所述金属氧化物半导体层 40 的厚度为 300A。

S002：在所述源漏极层上覆盖光阻层，所述光阻层上设置有镂空区。

具体的，请结合参阅图 3。在所述第二保护层上涂覆光刻胶；提供一掩膜版遮盖在所述光刻胶上方。从而通过光刻工艺形成光阻层 70。盖光阻层 70 上形成有镂空区 71。所述光阻层 70 覆盖于所述第二保护层 62 上方。所述第二
10 保护层 62 有部分区域露出于所述光阻层 70 上的镂空区 71。以便接下来进行蚀刻形成沟道 65。

S003：去除所述源漏极层之露出于所述镂空区的部分，以露出所述第一保护层。

请结合参阅图 4，在本步骤中，需要形成沟道 65，以及在所述源漏极层
15 60 上形成了源极 63 和漏极 64。具体的，可以通过湿法蚀刻的方法在所述源漏极层上形成沟道 65，同时藉由所述沟道形成源极 63 和漏极 64。

进一步具体的，可以在所述光阻层 70 上喷淋蚀刻液，蚀刻液经由光阻层 70 上的镂空区 71 依次对第二保护层 62 和金属层 61 进行蚀刻，直至将所述金属层 61 之位于镂空区 71 正下方的部分完全蚀刻，露出第一保护层 50。在此
20 步骤中，可以通过控制蚀刻液浓度和蚀刻时间来控制蚀刻的深度，其中，所述蚀刻液浓度和所述蚀刻时间可以预先设定。但实际生产过程中很难正好蚀刻到所述第一保护层 50 处。鉴于第一保护层 50 的厚度对阵列基板的性能没有影响，为保证将金属层 61 完全蚀刻，可以使得蚀刻液在第一保护层 50 蚀刻一段时间，以便将金属层 61 完全蚀刻后，清除蚀刻液。此时，在所述源漏极层 60 上形成
25 了源极 63、漏极 64 及介于二者之间的沟道 65。可以理解的是，此时沟道 65 的底部即为第一保护层 50。可以理解的是，所述沟道 65 为梯形。这是由于蚀刻液经镂空区 71 进入第二保护层 62 和金属层 61 表面后会向两侧扩散。并且越往上其接触蚀刻液的时间也就越长，蚀刻液往两侧蚀刻的量就越大，因此在源漏极层 60 上会形成梯形沟道 65。

30 优选的，所述蚀刻液可以选用 H_2O_2 、金属螯合剂或有机酸等。

S004: 对所述第一保护层之露出于所述镂空区的部分进行干法蚀刻, 以使得所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分隔断。

具体的, 请结合参阅图 5。可以将蚀刻气体置于低压环境, 并施以电压, 将蚀刻气体激发成电浆, 再对所述第一保护层 50 进行轰击。以蚀刻第一保护层 50。在电浆对第一保护层 50 进行轰击过程中, 电浆进入沟道 65 后, 会在在沟道 65 的侧壁 651 上产生反射反弹。因此, 在沟道 65 底部 (第一保护层 50) 与侧壁 651 交界处会先形成狭缝 66, 临近交界处相对中间位置的蚀刻速度更快。因此交界处下方的金属氧化物半导体层 40 先露出于所述第一保护层 50 上的狭缝 66。换言之, 所述第一保护层 50 之露出于所述镂空区 71 的部分 51 与所述第一保护层 50 之其余部分 52 之间形成狭缝 66, 所述狭缝 66 隔断所述第一保护层 50 之露出于所述镂空区 71 的部分 51 与所述第一保护层之其余部分 52。所述金属氧化物半导体层 40 部分露出于所述狭缝 66。对于金属氧化物半导体层 40 只要有一部分露出于所述第一保护层 50, 则电子迁移的通道就可以形成。也就是说, 无需将第一保护层 50 完全刻蚀, 在进行干法蚀刻过程中, 第一保护层 50 可以起到保护金属氧化物半导体层 40 的作用, 避免金属氧化物半导体层 40 由于蚀刻造成的表面质量下降、影响电子迁移速率等, 从而提升阵列基本的性能。

请参阅图 6, 当狭缝 66 形成后, 可以停止干法蚀刻, 并去除所述光阻层 70, 并继续后续步骤, 完成阵列基板的制作。后续步骤不是本发明保护的重点, 此处不再赘述。

优选的, 所述蚀刻气体可以适当的选用, 例如选择 SF_6 、 O_2 、 Cl_2 、He、Ar (氩气) 中一种或任意几种的混合等。

本申请的阵列基板的制造方法中, 对源漏极层和第一保护层进行两次蚀刻, 第一次先将源漏极层完全蚀刻, 然后第二次通过干法蚀刻的方法对第一保护层进行蚀刻, 以使得所述金属氧化物半导体层部分露出于所述第一保护层, 干法蚀刻过程中所述第一保护层可以保护所述金属氧化物半导体层不被蚀刻, 避免金属氧化物半导体层表面被损毁 (形成尖角和凹坑), 保证了金属氧化物半导体层的表面质量, 保证了电子迁移率, 提升阵列基板的性能。

请参阅图 6, 本申请还提供一种阵列基板 100。阵列基板 100 包括依次层

叠设置于基板 10 的栅极 20、栅极绝缘层 30、金属氧化物半导体层 40、第一保护层 50 和源漏极层 60。所述源漏极层 60 上设有通向所述第一保护层 50 的沟道 65。进一步的，源漏极层 60 包括源极 63 和漏极 64，所述沟道 65 设置于所述源极 63 和所述漏极 64 之间。所述第一保护层 50 之露出于所述沟道的部分 51 与所述第一保护层 50 之其余部分 52 隔断。

本申请的阵列基板中，在金属氧化物半导体层和栅极绝缘层上覆盖有第一保护层，并且第一保护层位于沟道中的部分与其保护层其他部分隔断，使得第一保护层位于沟道中的部分可以保护金属氧化物半导体层在形成沟道过程中不受损伤，保证了金属氧化物半导体层的表面质量，保证了电子迁移率，提升阵列基板的性能。

进一步的，所述第一保护层 50 之露出于所述镂空区的部分 51 与所述第一保护层之其余部分 52 之间设有狭缝 66，所述狭缝隔断所述第一保护层之露出于所述镂空区的部分 51 与所述第一保护层之其余部分 52。

具体的，所述沟道 65 为梯形沟道。湿法蚀刻所述沟道 65 时，由于蚀刻液经镂空区 71 进入第二保护层 62 和金属层 61 表面后会向两侧扩散。并且越往上其接触蚀刻液的时间也就越长，蚀刻液往两侧蚀刻的量就越大，因此在源漏极层 60 上会形成梯形沟道 65。

优选的，所述第一保护层 50 可以采用与金属氧化物半导体层 50 不同的材料制成，例如可以为 GZO 材料。优选的，所述源漏极层 60 包括层叠设置的金属层 61 和第二保护层 62。可以通过溅射法或热蒸发的方法在所述第一保护层 50 上依次形成金属层 61 和第二保护层 62。

可选的，所述第二保护层 62 材料可以与所述第一保护层 50 材料相同。所述第二保护层 62 用于防止所述金属层 61 被氧化。所述金属层 61 可以选用 Cr、W、Cu、Ti、Ta、Mo 等金属或合金，由多层金属组成的栅金属层也能满足需要。优选的，可以选用铜或铜合金材料制成。

以上对本申请实施例进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的方法及其核心思想；同时，对于本领域的一般技术人员，依据本申请的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本申请的限制。

权利要求

1、一种阵列基板的制造方法，其特征在于，所述方法包括：

5 在基板上依次形成栅极、栅极绝缘层、金属氧化物半导体层、第一保护层和源漏极层；

在所述源漏极层上形成光阻层，所述光阻层上设置有镂空区；

去除所述源漏极层之露出于所述镂空区的部分，以露出所述第一保护层；

对所述第一保护层之露出于所述镂空区的部分进行干法蚀刻，以使得所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分隔断。

10 2、如权利要求 1 所述的阵列基板的制造方法，其特征在于，所述对所述第一保护层之露出于所述镂空区的部分进行干法蚀刻，以使得所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分隔断步骤中，包括使用蚀刻气体对所述第一保护层进行轰击，以使得所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分之间形成狭缝，所述狭缝隔断所述
15 第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分。

3、如权利要求 2 所述的阵列基板的制造方法，其特征在于，所述蚀刻气体为 SF_6 、 O_2 、 Cl_2 、 He 、 Ar 中一种或任意几种的混合。

4、如权利要求 1 所述的阵列基板的制造方法，其特征在于，所述去除所述源漏极层之露出于所述镂空区的部分，以露出所述第一保护层步骤中，包括
20 在所述源漏极层喷淋蚀刻液进行蚀刻，在所述第一保护层完全露出后去除所述蚀刻液。

5、如权利要求 4 所述的阵列基板的制造方法，其特征在于，所述去除所述源漏极层之露出于所述镂空区的部分，以露出所述第一保护层步骤中，包括在所述源漏极层喷淋蚀刻液进行蚀刻，以在所述源漏极层上形成梯形沟道，在
25 所述第一保护层露出于所述梯形沟道后去除所述蚀刻液。

6、如权利要求 5 所述的阵列基板的制造方法，其特征在于，所述去除所

述源漏极层之露出于所述镂空区的部分，以露出所述第一保护层步骤中，通过控制所述蚀刻液的浓度及所述蚀刻液在所述源漏极层的蚀刻时间，使得所述第一保护层完全露出于所述梯形沟道，其中，所述蚀刻液的浓度和所述蚀刻时间为预设值。

5 7、如权利要求 4 所述的阵列基板的制造方法，其特征在于，所述蚀刻液包括 H_2O_2 、金属螯合剂或有机酸。

8、如权利要求 1 所述的阵列基板的制造方法，其特征在于，所述在基板上依次形成栅极、栅极绝缘层、金属氧化物半导体层、第一保护层和源漏极层步骤中，包括通过溅射法在所述金属氧化物半导体层上依次形成所述第一保护
10 层和所述源漏极层。

9、如权利要求 1 所述的阵列基板的制造方法，其特征在于，所述金属氧化物采用 IGZO 材料，所述第一保护层采用 GZO 材料。

10、如权利要求 1 所述的阵列基板的制造方法，其特征在于，所述源漏极层包括层叠设置的金属层和第二保护层，形成所述源漏极层步骤中，包括通过
15 溅射法在所述第一保护层上依次形成金属层和第二保护层。

11、如权利要求 10 所述的阵列基板的制造方法，其特征在于，所述第二保护层采用 GZO 材料。

12、一种阵列基板，其特征在于，包括依次层叠设置于基板的栅极、栅极绝缘层、金属氧化物半导体层、第一保护层和源漏极层，所述源漏极层上设有
20 通向所述第一保护层的沟道，所述第一保护层之露出于所述沟道的部分与所述第一保护层之其余部分隔断。

13、如权利要求 12 所述的阵列基板，其特征在于，所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部分之间设有狭缝，所述狭缝隔断所述第一保护层之露出于所述镂空区的部分与所述第一保护层之其余部
25 分。

14、如权利要求 12 所述的阵列基板，其特征在于，所述沟道为梯形沟道。

15、如权利要求 12 所述的阵列基板，其特征在于，所述源漏极层包括层叠设置的金属层和第二保护层，所述金属层介于所述第一保护层和所述第二保护层之间。

5 16、如权利要求 14 所述的阵列基板，其特征在于，所述第二保护层采用 GZO 材料。

17、如权利要求 12 所述的阵列基板，其特征在于，所述金属氧化物采用 IGZO 材料，所述第一保护层采用 GZO 材料。

10 18、如权利要求 12 所述的阵列基板，其特征在于，所述源漏极层采用铜或铜合金材料制成。

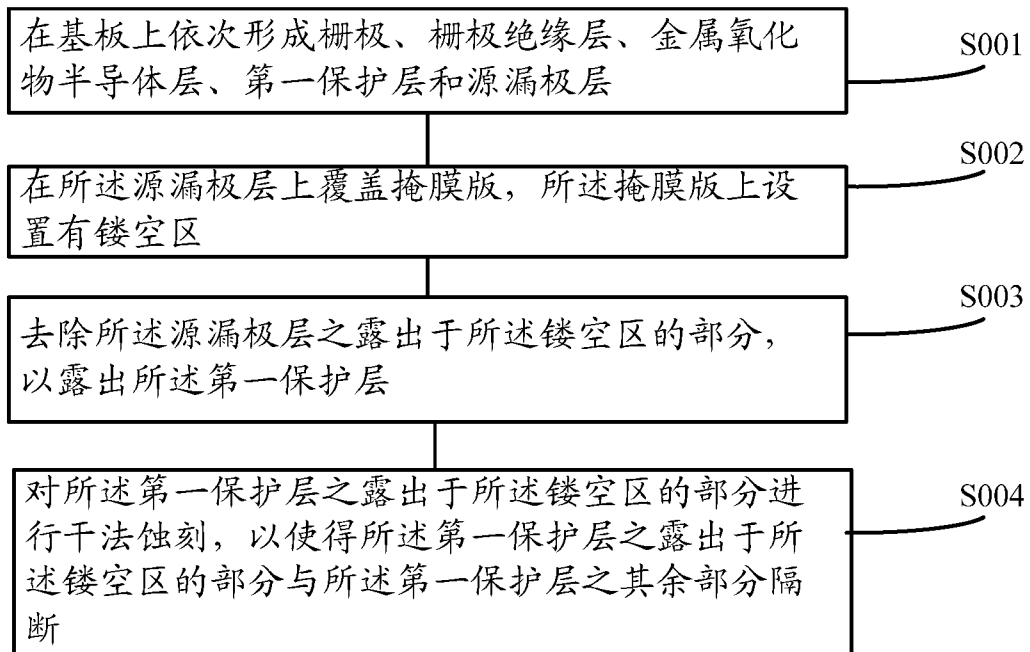


图 1

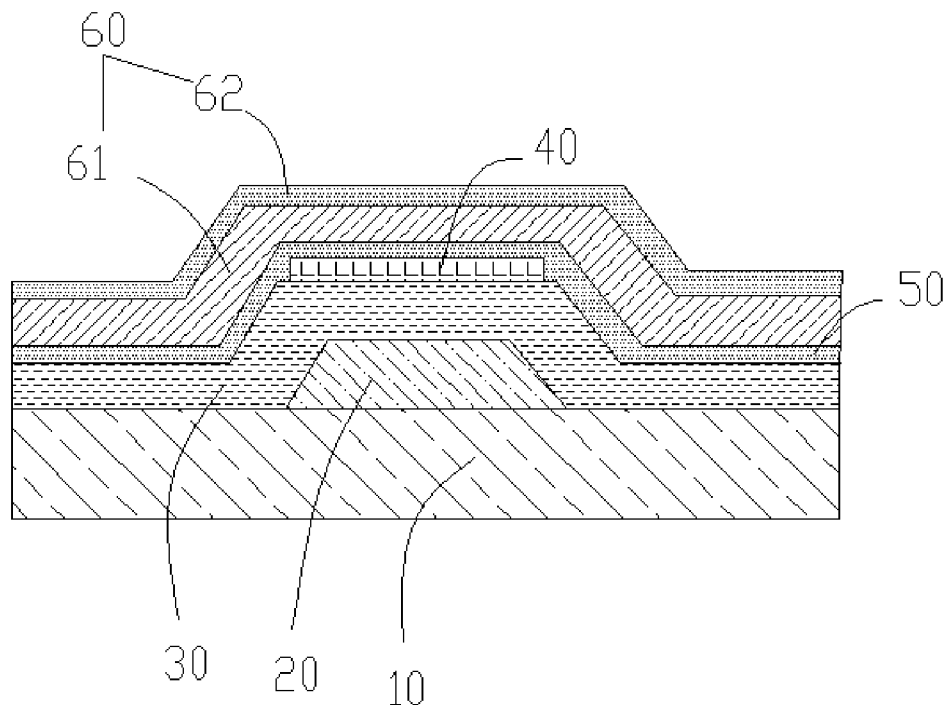


图 2

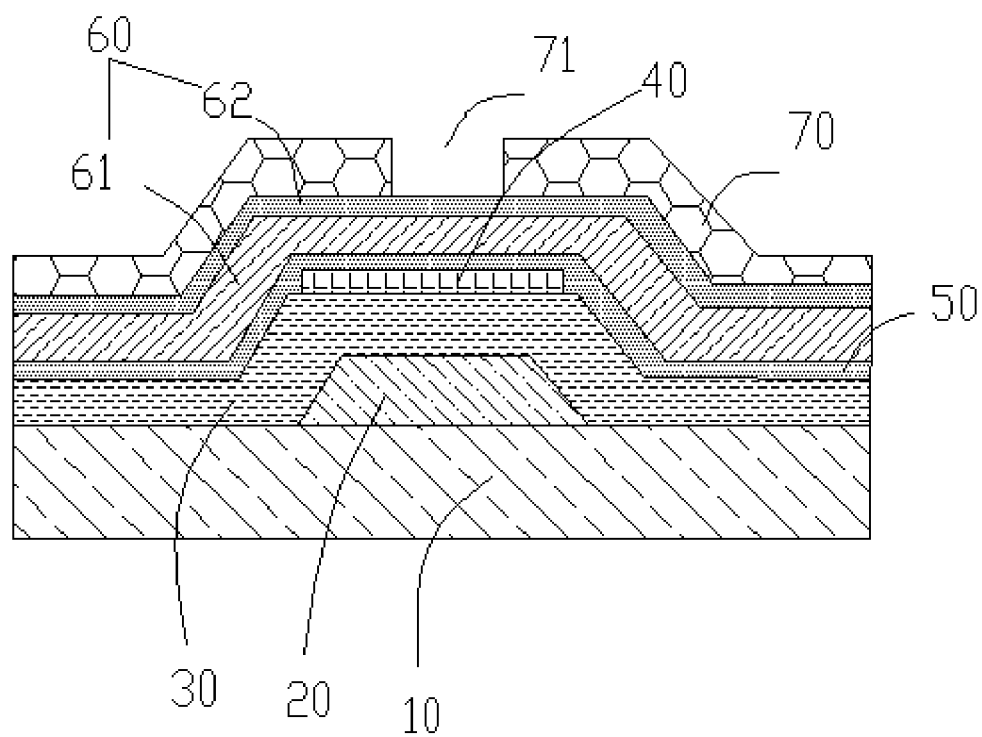


图 3

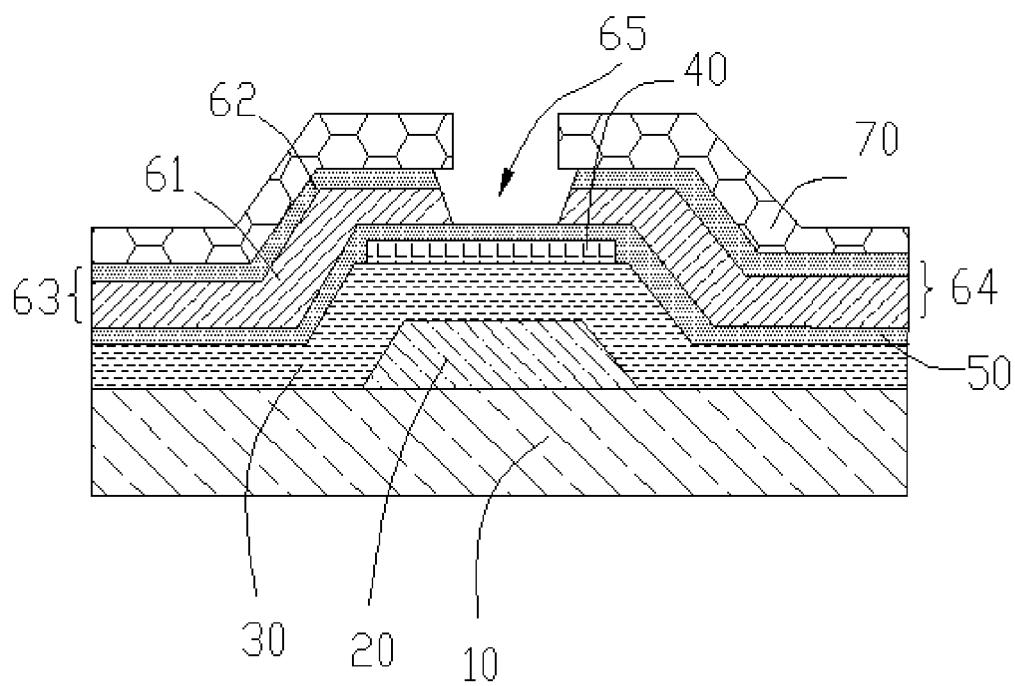


图 4

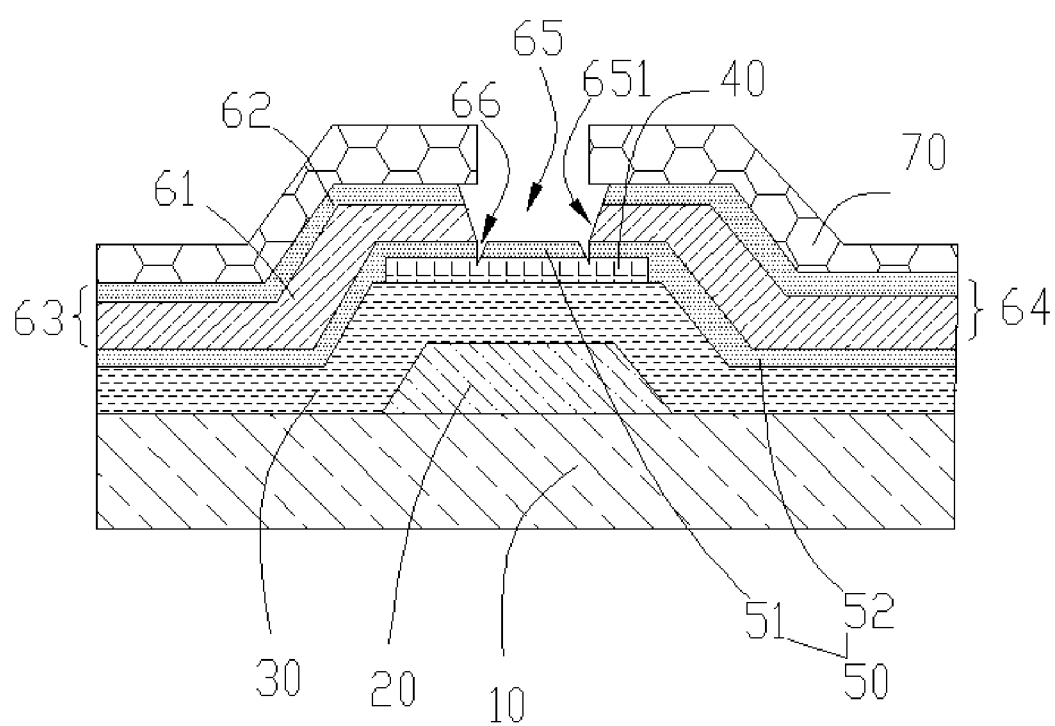


图 5

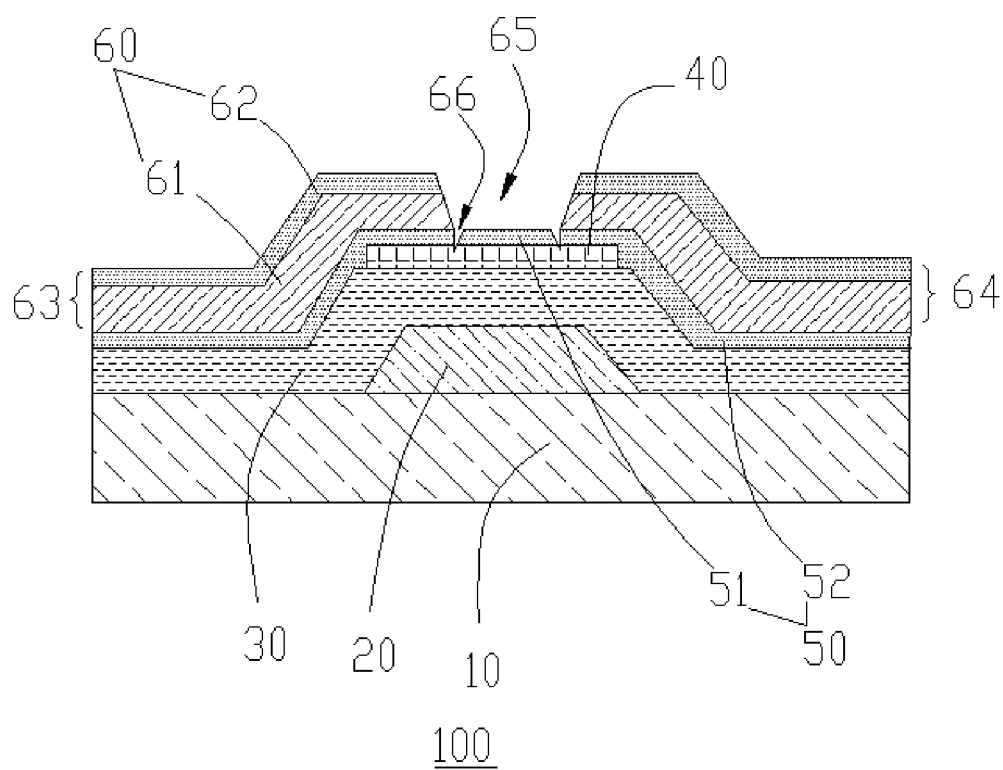


图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/103795

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; H01L 29/786 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F, H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN: 半导体层, 有源层, 氧化物, 蚀刻, 刻蚀, 保护, 屏障, 阻止, 停止, 腐蚀, 损伤, 断, 缝, 隔, semiconduct+, active, oxide, stop+, barrier, prevent+, insulat+, etch+, protect+, opening, slit?, separat+, cut+, break, slot?, damag+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2015102317 A1 (SAMSUNG DISPLAY CO., LTD.) 16 April 2015 (16.04.2015), description, paragraphs [0044]-[0104], and figures 15A and 15B	12-18
A	CN 104134671 A (LG DISPLAY CO., LTD.) 05 November 2014 (05.11.2014), description, paragraphs [0033]-[0062], and figures 1-21	1-18
A	CN 103855030 A (LG DISPLAY CO., LTD.) 11 June 2014 (11.06.2014), entire document	1-18
A	CN 104934330 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 23 September 2015 (23.09.2015), entire document	1-18
A	US 2011263079 A1 (APPLIES MATERIALS INC.) 27 October 2011 (27.10.2011), entire document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
06 July 2017

Date of mailing of the international search report
14 July 2017

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
ZHU, Yanyan
Telephone No. (86-10) 62085897

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/103795

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2015102317 A1	16 April 2015	US 9245937 B2	26 January 2016
		KR 20150043803 A	23 April 2015
CN 104134671 A	05 November 2014	US 9508747 B2	29 November 2016
		EP 2800141 A1	05 November 2014
		US 2015311236 A1	29 October 2015
		CN 105097947 B	09 June 2017
		JP 2014220483 A	20 November 2014
		CN 105097947 A	25 November 2015
		US 9105524 B2	11 August 2015
		US 2014319526 A1	30 October 2014
		KR 20140129541 A	07 November 2014
		JP 5697737 B2	08 April 2015
CN 103855030 A	11 June 2014	KR 20140072253 A	13 June 2014
		US 9117846 B2	25 August 2015
		US 2014147967 A1	29 May 2014
CN 104934330 A	23 September 2015	EP 3121840 A1	25 January 2017
		US 2017154905 A1	01 June 2017
		WO 2016179951 A1	17 November 2016
US 2011263079 A1	27 October 2011	None	

国际检索报告

国际申请号

PCT/CN2016/103795

A. 主题的分类

G02F 1/1362(2006.01)i; H01L 29/786(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F, H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, CNTXT, VEN: 半导体层, 有源层, 氧化物, 蚀刻, 刻蚀, 保护, 屏障, 阻止, 停止, 腐蚀, 损伤, 断, 缝, 隔, semiconduct+, active, oxide, stop+, barrier, prevent+, insulat+, etch+, protect+, opening, slit?, separat+, cut+, break, slot?, damag+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US 2015102317 A1 (SAMSUNG DISPLAY CO LTD) 2015年 4月 16日 (2015 - 04 - 16) 说明书第[0044]—[0104]段, 图15A-15B	12-18
A	CN 104134671 A (乐金显示有限公司) 2014年 11月 5日 (2014 - 11 - 05) 说明书第[0033]—[0062]段, 图1-2I	1-18
A	CN 103855030 A (LG DISPLAY CO LTD) 2014年 6月 11日 (2014 - 06 - 11) 全文	1-18
A	CN 104934330 A (BOE TECHNOLOGY GROUP CO LTD等) 2015年 9月 23日 (2015 - 09 - 23) 全文	1-18
A	US 2011263079 A1 (APPLIES MATERIALS INC) 2011年 10月 27日 (2011 - 10 - 27) 全文	1-18

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 7月 6日

国际检索报告邮寄日期

2017年 7月 14日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

朱艳艳

电话号码 (86-10)62085897

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/103795

检索报告引用的专利文件				公布日 (年/月/日)		同族专利	公布日 (年/月/日)	
US	2015102317	A1	2015年 4月 16日	US	9245937	B2	2016年 1月 26日	
				KR	20150043803	A	2015年 4月 23日	
CN	104134671	A	2014年 11月 5日	US	9508747	B2	2016年 11月 29日	
				EP	2800141	A1	2014年 11月 5日	
				US	2015311236	A1	2015年 10月 29日	
				CN	105097947	B	2017年 6月 9日	
				JP	2014220483	A	2014年 11月 20日	
				CN	105097947	A	2015年 11月 25日	
				US	9105524	B2	2015年 8月 11日	
				US	2014319526	A1	2014年 10月 30日	
				KR	20140129541	A	2014年 11月 7日	
				JP	5697737	B2	2015年 4月 8日	
CN	103855030	A	2014年 6月 11日	KR	20140072253	A	2014年 6月 13日	
				US	9117846	B2	2015年 8月 25日	
				US	2014147967	A1	2014年 5月 29日	
CN	104934330	A	2015年 9月 23日	EP	3121840	A1	2017年 1月 25日	
				US	2017154905	A1	2017年 6月 1日	
				WO	2016179951	A1	2016年 11月 17日	
US	2011263079	A1	2011年 10月 27日	无				

表 PCT/ISA/210 (同族专利附件) (2009年7月)