





ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

**(84) États désignés (régional) :** brevet ARIPO (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), brevet eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), brevet OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

**Publiée :**

— avec rapport de recherche internationale

*En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.*

**CONDENSATEUR À CAPACITÉ VARIABLE**

La présente invention concerne les condensateurs à capacité variable.

Il est connu dans la technique que des condensateurs correspondant par exemple à une jonction polarisée en inverse ont une capacité qui diminue progressivement quand la tension à leurs bornes augmente.

Des condensateurs de ce type sont par exemple décrits dans GB-A 2305002 de Hewlett-Packard, et illustrés en figure 1. Leur courbe capacité/tension est représentée en figure 2.

10 La figure 1 représente un substrat comprenant une région supérieure 1 de type N et une région inférieure 2 de type N<sup>+</sup> revêtue d'une métallisation 3 reliée à une borne A. La face supérieure du substrat comporte des parties en relief 5 séparées par des évidements 6. Une région isolante 7 est formée au sommet des reliefs 5. Une région 8 de type P, est formée sur les parois latérales des zones en relief 5 ainsi qu'au fond des évidements 6. Une couche conductrice 9 est formée sur toute la face supérieure et est revêtue d'une métallisation 10 reliée à une borne B.

20 Quand un potentiel positif est appliqué sur la borne A par rapport à la borne B, la jonction PN entre la région 8 et le

substrat 1 ou la partie en relief 5 est polarisée en inverse et correspond à un condensateur.

La figure 2 représente l'allure de la capacité  $C$  du condensateur ainsi formé quand la tension croît. Pour de faibles valeurs de la tension  $V_{AB}$ , la capacité  $C$  est sensiblement proportionnelle au périmètre du motif élémentaire du condensateur. En effet, la capacité par unité de surface de la partie supérieure de la structure est peu différente de la capacité par unité de surface d'une jonction du fait que la partie semiconductrice en relief est peu dopée. Tandis que la zone de charge d'espace s'étend, la capacité décroît progressivement puis, au moment où les zones de charge d'espace se rejoignent, on peut considérer que la capacité de la zone en relief est inhibée, c'est-à-dire que sa contribution à la valeur de la capacité disparaît. Pour une valeur seuil  $V_T$  de la tension, la capacité d'un motif passe alors d'un état où elle est proportionnelle sensiblement au périmètre d'un relief à un état où elle est proportionnelle au pas d'un motif. On obtient donc un condensateur dont la capacité varie progressivement pendant une première phase puis chute pour une tension de seuil  $V_T$ . Toutefois, comme le montre la figure 2, la plus grande partie de la chute de capacité est progressive, et la partie "commutée" correspond seulement à une petite partie de la variation totale de capacité.

Un objet de la présente invention est de prévoir un condensateur dont la capacité diminue brutalement quand la tension à ses bornes dépasse un seuil prédéterminé.

Pour atteindre cet objet, la présente invention prévoit un condensateur à capacité variable comprenant une structure périodique de zones en relief séparées par des évidements formés dans un substrat semiconducteur d'un premier type de dopage, dans lequel les parois des zones en relief et le fond des évidements sont revêtus d'une couche conductrice, le substrat étant relié à une première borne du condensateur et la couche conductrice à une deuxième borne du condensateur, dans lequel au moins le fond des évidements ou le côté des zones en relief comporte des régions du

deuxième type de dopage, le pas des parties en relief étant choisi pour que les zones de charge d'espace liées aux régions du deuxième type de dopage se rejoignent quand la différence de tension entre lesdites bornes dépasse un seuil déterminé. Les zones  
5 ne comportant pas les régions du deuxième type de dopage sont revêtues d'un isolant et une région fortement dopée du type de conductivité du substrat est formée sous l'isolant.

Selon un mode de réalisation de la présente invention, la couche conductrice comprend une couche de silicium polycristallin du deuxième type de dopage revêtue d'une métallisation.  
10

Selon un mode de réalisation de la présente invention, les zones en relief forment des nervures.

Selon un mode de réalisation de la présente invention, les zones en relief et les évidements forment une structure multicellulaire.  
15

Selon un mode de réalisation de la présente invention, le fond des évidements ainsi que les parois latérales des zones en relief comportent une région du deuxième type de dopage.

Selon un mode de réalisation de la présente invention, le fond des évidements comporte une région du deuxième type de dopage tandis que les parois latérales et la partie supérieure de chaque zone en relief sont revêtues d'une couche diélectrique, les zones en relief étant fortement dopées.  
20

La présente invention vise aussi une utilisation du condensateur susmentionné dans un circuit susceptible de présenter aux bornes du condensateur une valeur supérieure ou inférieure à ladite tension de seuil.  
25

Selon un mode de réalisation de la présente invention, le condensateur comprend en périphérie un mur d'isolement fortement dopé du deuxième type de conductivité s'étendant de la face supérieure à la face inférieure du substrat, connecté à ladite couche conductrice et éloigné de la limite de la métallisation de face inférieure d'une distance suffisante pour tenir une tension souhaitée.  
30

Selon un mode de réalisation de la présente invention, du côté de la face inférieure du substrat, une couche d'oxyde de silicium est déposée à la périphérie du composant au-delà de la métallisation de face inférieure.

5           La présente invention vise aussi l'utilisation du condensateur susmentionné dans un circuit susceptible de présenter aux bornes du condensateur une valeur supérieure ou inférieure à ladite tension seuil.

10           Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi lesquelles :

15           la figure 1, décrite précédemment, est une vue en coupe schématique d'un condensateur à capacité variable selon l'art antérieur ;

            la figure 2, décrite précédemment, représente la capacité en fonction de la tension du condensateur de la figure 1 ;

20           la figure 3 représente une vue en coupe schématique d'un premier mode de réalisation d'un condensateur à capacité variable selon la présente invention ;

            les figures 4A et 4B sont des vues en perspective partielles illustrant des modes de réalisation d'une partie supérieure de la structure de la figure 3 ;

25           les figures 5A et 5B représentent une vue en coupe partielle d'un condensateur selon le premier mode de réalisation de la présente invention ;

30           les figures 6A et 6B représentent respectivement la capacité en fonction de la tension et la charge en fonction de la tension du condensateur des figures 5A et 5B ;

            la figure 7 est une vue en coupe partielle d'une variante de réalisation d'un condensateur selon la présente invention ;

les figures 8A et 8B représentent une vue en coupe partielle d'un deuxième mode de réalisation d'un condensateur selon la présente invention ;

les figures 9A et 9B représentent respectivement la capacité en fonction de la tension et la charge en fonction de la tension du condensateur des figures 8A et 8B ; et

la figure 10 représente un mode de réalisation de structure périphérique adaptée à un condensateur selon la présente invention.

Comme cela est d'usage dans le domaine de la représentation des composants semiconducteurs, les diverses vues en coupe ne sont pas représentées à l'échelle. Pour déterminer des dimensions possibles, l'homme de l'art se référera à son expérience générale et aux indications particulières données dans la suite de la présente description.

La figure 3 est une vue en coupe partielle d'un condensateur selon un mode de réalisation de la présente invention formé dans une tranche semiconductrice. Ce condensateur est généralement similaire à celui de la figure 1 mais comprend en outre une région fortement dopée de type N sous les portions de couche isolante 7.

Le substrat peut correspondre à une tranche semiconductrice 1 de type N dont la face arrière 2 a subi un dopage à plus forte concentration pour former la région 2, ou bien à une tranche semiconductrice 2 fortement dopée de type N<sup>+</sup> sur laquelle on a formé une région 1 moins fortement dopée, par exemple par épitaxie.

La couche conductrice 9 est par exemple une couche de silicium polycristallin dopé de type P et est revêtue d'une métallisation 10. Dans le mode de réalisation représenté, la couche conductrice 9 remplit complètement les évidements, mais on comprendra qu'en fonction des dimensions latérales des évidements et de l'épaisseur de cette couche, il y aura ou non remplissage complet des évidements. On désigne par h la hauteur d'une partie en relief, par e sa largeur (ou plus exactement la largeur de la région de type N) et par e+d le pas de la structure.

Les figures 4A et 4B représentent à titre d'exemple, des réalisations possibles des zones en relief 5 et des évidements 6 en l'absence de la couche conductrice 9 et de la métallisation 10. Dans le cas de la figure 4A, les zones en relief 5 correspondent à des nervures 5 séparées par des rainures 6. Dans le cas de la figure 4B, les évidements 6 sont disjoints, de sorte que la structure a une allure de type multicellulaire, chaque évidement ayant par exemple une section triangulaire, carré, rectangulaire, hexagonale... D'autres exemples de structures peuvent être envisagés par l'homme de l'art. Les figures 4A et 4B ont été tracées uniquement pour montrer que la présente invention s'applique à diverses configurations de reliefs et d'évidements.

Dans les figures suivantes, on représentera uniquement une partie en relief encadrée par des évidements. On notera toutefois que ceci s'applique aussi bien à ce qui a été illustré en figure 4A qu'à ce qui a été illustré en figure 4B. D'autre part, par souci de simplicité, on appellera ci-après nervures et rainures les parties en relief et les parties en creux. L'homme de l'art notera toutefois que la description ci-après s'applique également à une structure de type multicellulaire telle que celle de la figure 4B. En outre, on considérera ci-après qu'il existe un grand nombre de structures élémentaires de sorte que les effets de bord sont négligeables.

La figure 5A représente à échelle agrandie, une nervure 5 de la figure 3. Les parois de la nervure ainsi que le fond des évidements voisins comportent une région 8 de type P. Cette région P est nettement plus dopée que le substrat N. La région 11 de type N<sup>+</sup> ne s'étend de préférence pas jusqu'à la région P pour ne pas réduire la tension de claquage du dispositif. Cette région 11 résulte par exemple d'une implantation. Quand la tension entre les bornes A et B croît dans le sens où la jonction est bloquée, une zone de charge d'espace, représentée en figure 5A comme délimitée par des pointillés 12, s'étend vers l'intérieur par rapport au contour de la région 8 de type P.

En figure 5B, on a représenté la même structure, mais dans le cas où les zones de charge d'espace s'étendant à partir des parois opposées et des régions de fond opposées de la nervure se rejoignent au centre 13 de la nervure.

5 La figure 6A représente l'allure de la capacité C du condensateur ainsi formé quand la tension croît. Du fait de la présence de la région fortement dopée 11 et du choix d'une faible épaisseur pour l'isolant 7, la capacité diélectrique C1 correspondant à la région isolée 7 est élevée. Ainsi, la capacité  
10 totale C du condensateur est plus élevée que dans le cas de la figure 1. Pour de faibles valeurs de la tension  $V_{AB}$ , tandis que la zone de charge d'espace s'étend, la capacité C chute à peu près autant que dans le cas de la figure 1 mais seulement pour la partie correspondant à la capacité de jonction C2. Au moment où  
15 les zones de charge d'espace se rejoignent conformément à ce qui est représenté en figure 5B, on peut considérer que la nervure est inhibée, c'est-à-dire que la contribution de la capacité C1 à la valeur de la capacité totale C disparaît. La capacité chute alors brutalement, pour une valeur seuil  $V_T$  de la tension, à une  
20 valeur faible. La tension de seuil dépend notamment du niveau de dopage du substrat N et de l'épaisseur de chaque nervure (ou plutôt si l'on se réfère au mode de réalisation de la figure 4B à la distance entre deux évidements adjacents).

La figure 6B représente la charge Q stockée sur le condensateur en fonction de la tension appliquée  $V_{AB}$ . Cette charge croît  
25 d'abord relativement rapidement (proportionnellement à la valeur initiale relativement forte de la capacité) puis croît ensuite très lentement (proportionnellement à la valeur relativement faible de la capacité).

30 La figure 7 représente une variante de réalisation d'une structure selon la présente invention, et la ligne en pointillés représente l'extension des zones de charge d'espace au moment du basculement de la capacité. Le fond de chaque évidement est revêtu d'un diélectrique 20 sous lequel est formé une région  
35  $N^+$  21 et correspond à une capacité diélectrique C3. Si on appelle

C1 la capacité diélectrique de la région supérieure et C2 la capacité de jonction des flancs de la nervure, la valeur de la capacité passera de  $C1+C2+C3$  à  $C3$ . Le minimum, qui correspond à une capacité diélectrique, a une valeur mieux définie qu'une  
5 capacité de jonction.

Les figures 8A et 8B représentent un deuxième mode de réalisation de la présente invention. Dans cette variante, les parois latérales et supérieure de chaque nervure 5 formée dans le substrat 1 sont revêtues d'une couche diélectrique 30, couramment  
10 une couche d'oxyde de silicium, et pratiquement toute la hauteur de la nervure 5 correspond à une région  $N^+$  31. La zone 8 de type P est limitée à la paroi inférieure de chaque évidement. En figure 8A, la limite de la zone de charge d'espace est désignée par des traits en pointillés 34. Cette zone de charge d'espace  
15 s'étend vers l'intérieur à partir de la zone dopée de type P 8. Dans la configuration illustrée en figure 8B, la tension appliquée entre les bornes A et B est devenue suffisante pour que les zones de charge d'espace 35 s'étendant à partir de chacune des régions de type P 8 se rejoignent au pied de la nervure 5. Alors,  
20 il existe une zone dépeuplée de porteurs entre le substrat et la région de type N constituant la nervure et on peut considérer que le matériau de cette nervure est isolé par rapport au substrat, c'est-à-dire par rapport à la borne A du condensateur.

Au premier ordre, on peut considérer ici que l'on a  
25 entre A et B une capacité équivalente à la mise en série d'une capacité diélectrique de valeur  $C4 \cong (2h+e)C_{OX}$  et d'une capacité liée à une couche dépeuplée de valeur  $C5 \cong (e+d)C_{Si}$ .

Alors, la variation de capacité en fonction de la tension appliquée est telle que représentée en figure 9A. Elle a une  
30 valeur sensiblement constante  $C4+C5$  tant que la valeur de seuil  $V_T$  n'a pas été atteinte puis elle chute rapidement à la valeur  $C5$  très faible dès que la tension  $V_T$  est dépassée.

La figure 9B représente l'allure de la charge stockée Q. Dans un premier temps, elle est égale à  $C1V$ , puis, une fois  
35 que la tension  $V_T$  est atteinte, et en supposant que la capacité

résiduelle est alors très faible, elle reste sensiblement constante et égale à  $ClV_T$ .

Le condensateur à capacité variable selon la présente invention pourra être utilisé dans divers circuits dans lesquels  
5 on souhaite que, quand la tension aux bornes du condensateur dépasse un seuil prédéterminé, la valeur de la capacité de ce condensateur diminue brutalement. Un exemple d'un tel circuit est celui d'un condensateur d'aide à l'ouverture disposé en parallèle sur un interrupteur statique commandé. Au moment de l'ouverture  
10 du transistor, le courant qui circule dans l'interrupteur passe dans le condensateur, ce qui améliore les conditions d'ouverture en diminuant les pertes de commutation. Pour que cette transition se fasse bien, il est souhaitable que le condensateur ait une valeur relativement élevée pendant toute la décroissance du  
15 courant. Toutefois, dès que l'interrupteur est ouvert et que la tension à ses bornes s'est mise à croître, il est souhaitable de ne pas augmenter la charge stockée dans le condensateur. Ainsi, un condensateur à chute brutale de capacité selon la présente invention est particulièrement souhaitable dans de telles applica-  
20 tions.

On n'a pas décrit ici de mode de fabrication détaillé des structures selon la présente invention. En effet, l'homme de l'art pourra utiliser divers procédés de gravure anisotrope pour creuser des tranchées ou autres ouvertures relativement profondes, d'une hauteur de l'ordre de 80 à 150  $\mu\text{m}$  dans une plaquette de silicium semiconducteur. D'autre part, on connaît divers types de gravures anisotropes permettant de graver le fond et/ou la surface supérieure d'une nervure sans graver ses parois latérales. Ces techniques de gravure, associées à des techniques de  
25 dépôt de silicium polycristallin dopé et de diélectrique, permettront d'obtenir les diverses variantes à parois revêtues de diélectrique ou à parois dopées par un dopant de type opposé à celui du substrat.

On notera également que le condensateur selon la présente invention, dont les électrodes se trouvent de part et d'au-  
35

tre d'une plaquette semiconductrice, se prête bien à faire partie d'une structure monolithique comprenant, outre ce condensateur, au moins un commutateur de puissance de type vertical ou latéral ainsi que d'autres dispositifs actifs ou passifs.

5 Diverses autres variantes de la présente invention apparaîtront à l'homme de l'art sans sortir du domaine de l'invention tel que défini dans les revendications ci-après. Notamment les types de dopage décrits pourront être inversés.

10 La figure 10 représente un exemple de structure périphérique adaptée à un condensateur selon la présente invention.

Si l'on souhaite qu'un dispositif selon la présente invention tiende une tension élevée, pouvant atteindre plusieurs centaines de volts et même des valeurs pouvant aller jusqu'à 2000 volts, on s'aperçoit que les structures périphériques classiques des composants haute tension verticaux ne conviennent pas. En effet, de façon classique, on prévoit des structures périphériques telles que les équipotentiels s'étalent latéralement et se terminent vers le haut ou vers les bords de la puce. Dans le cas d'un condensateur selon l'invention, étant donné la grande  
15 profondeur des rainures formée dans le substrat, des simulations montrent que ces structures périphériques ne conviennent pas car il apparaît une courbure très marquée des équipotentiels au niveau du fond de la plus externe des rainures et on pourra difficilement obtenir des tenues en tensions supérieures à quelques  
20 centaines de volts.

Un aspect de la présente invention est de prévoir une structure périphérique adaptée au condensateur selon la présente invention et permettant de tenir de très hautes tensions. Un exemple d'une telle structure périphérique est illustré en figure  
30 10. La structure est telle que les équipotentiels, au lieu de se refermer vers le haut, comme cela est classique, viennent se refermer vers le bas de la puce.

Dans la partie gauche de la figure 10, on retrouve une structure de condensateur selon l'invention telle qu'illustrée en

figure 3, dont les divers éléments sont désignés par les mêmes références.

A la périphérie du composant, comme on le voit du côté du bord droit de la figure 10, la métallisation inférieure 3 est interrompue de même que la région 2 fortement dopée de type  $N^+$ . Le bord de la structure est occupé par un mur d'isolement de type P 41 qui s'étend d'une face à l'autre du composant. Du côté de la face inférieure, une région recouverte d'une couche d'oxyde 42 s'étend entre l'extrémité de la métallisation 3 et la périphérie de la structure, sous la région  $P^+$  41 et sous une partie du bord du substrat 1. Ainsi, les lignes équipotentielles, désignées par les références 43 se replient non plus vers la face supérieure du substrat mais vers la face inférieure et ne présentent plus de zone à courbure très élevée. A condition de choisir convenablement la distance entre le mur d'isolement 41 et la limite de la région  $N^+$  2 et de la métallisation 3, le composant pourra tenir une tension très élevée, pouvant aller jusqu'à plusieurs milliers de volts. On devra également bien entendu choisir convenablement la distance entre le mur d'isolement 41 et la dernière rainure de condensateur, désignée par la référence 46.

Bien entendu, divers moyens classiques propres à favoriser l'étalement des équipotentielles pourront être adjoints à l'invention. Par exemple, une région  $P^-$  pourra être prévue au voisinage de la partie inférieure du mur  $P^+$  41, des plaques de champ pourront être utilisées...

REVENDICATIONS

1. Condensateur à capacité variable comprenant une structure périodique de zones en relief (5) séparées par des évidements (6) formés dans un substrat semiconducteur (1) d'un premier type de dopage, dans lequel les parois des zones en relief et le fond des évidements sont revêtus d'une couche conductrice (9, 10), le substrat étant relié à une première borne (A) du condensateur et la couche conductrice à une deuxième borne (B) du condensateur, dans lequel au moins le fond des évidements ou le côté des zones en relief comporte des régions (8) du deuxième type de dopage, le pas des parties en relief étant choisi pour que les zones de charge d'espace liées aux régions du deuxième type de dopage se rejoignent quand la différence de tension entre lesdites bornes dépasse un seuil déterminé, caractérisé en ce que les zones ne comportant pas lesdites régions du deuxième type de dopage sont revêtues d'un isolant (7, 20, 30) et en ce qu'une région (11) fortement dopée du type de conductivité du substrat est formée sous l'isolant.

2. Condensateur selon la revendication 1, caractérisé en ce que la couche conductrice comprend une couche (9) de silicium polycristallin du deuxième type de dopage revêtue d'une métallisation (10).

3. Condensateur selon la revendication 1, caractérisé en ce que les zones en relief forment des nervures.

4. Condensateur selon la revendication 1, caractérisé en ce que les zones en relief et les évidements forment une structure multicellulaire.

5. Condensateur selon la revendication 1, caractérisé en ce que le fond des évidements ainsi que les parois latérales des zones en relief comportent une région du deuxième type de dopage (8).

6. Condensateur selon la revendication 1, caractérisé en ce que le fond des évidements comporte une région du deuxième type de dopage tandis que les parois latérales et la partie supé-

rieure de chaque zone en relief sont revêtues d'une couche diélectrique (30), les zones en relief étant fortement dopées.

7. Utilisation du condensateur selon l'une quelconque des revendications 1 à 6, dans un circuit susceptible de présenter aux bornes du condensateur une valeur supérieure ou inférieure à ladite tension de seuil.

8. Condensateur selon l'une quelconque des revendications 1 à 6, caractérisé en ce qu'il comprend en périphérie, un mur d'isolement (41) fortement dopé du deuxième type de conductivité s'étendant de la face supérieure à la face inférieure du substrat, connecté à ladite couche conductrice (9, 10) et éloigné de la limite de la métallisation de face inférieure (3) d'une distance suffisante pour tenir une tension souhaitée.

9. Condensateur selon la revendication 8, caractérisé en ce que, du côté de la face inférieure du substrat, une couche d'oxyde de silicium (42) est déposée à la périphérie du composant au-delà de la métallisation de face inférieure (3).

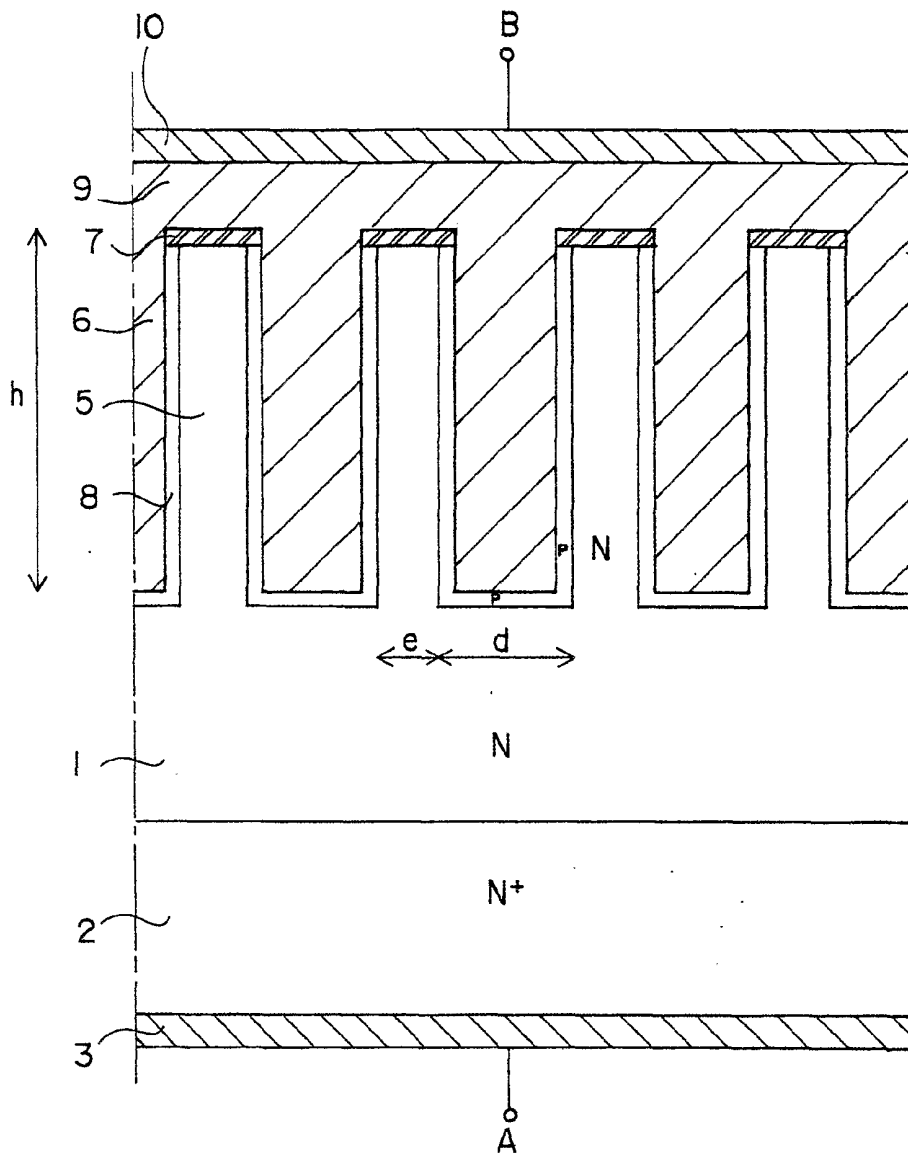


Fig 1

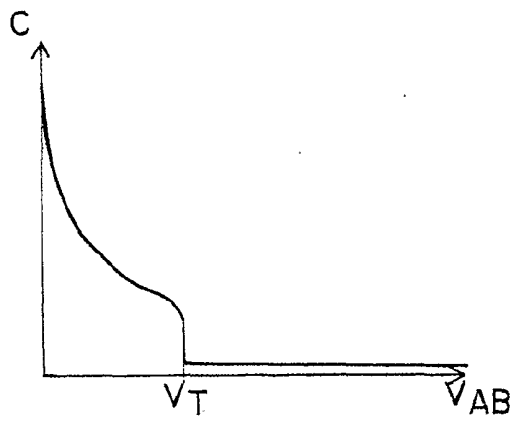


Fig 2

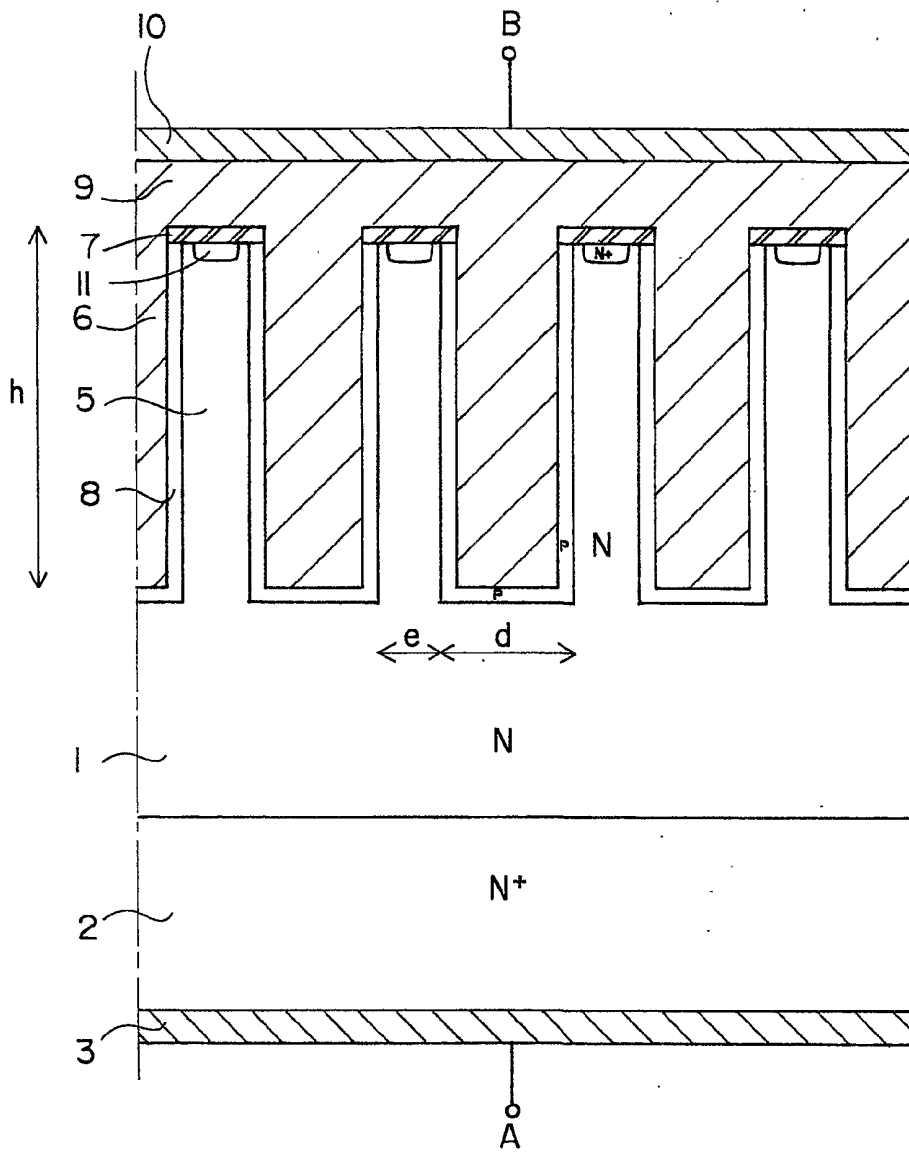


Fig 3

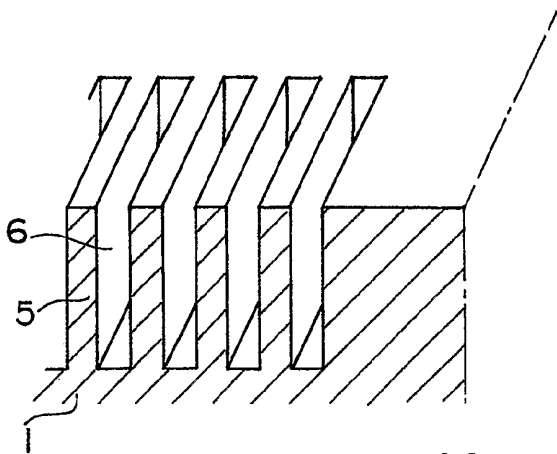


Fig 4A

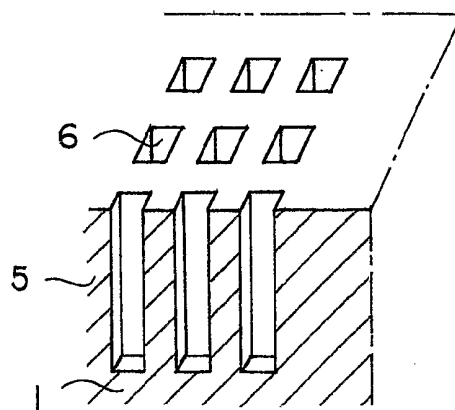


Fig 4B

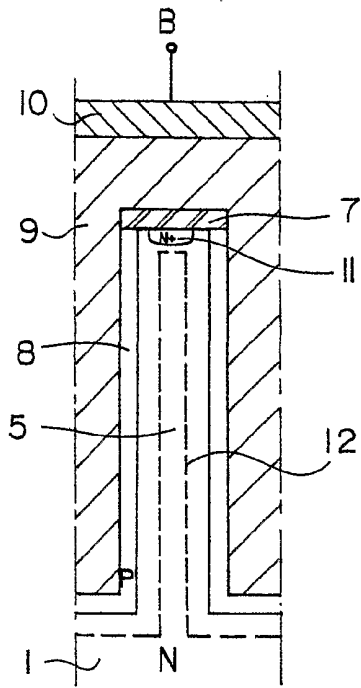


Fig 5A

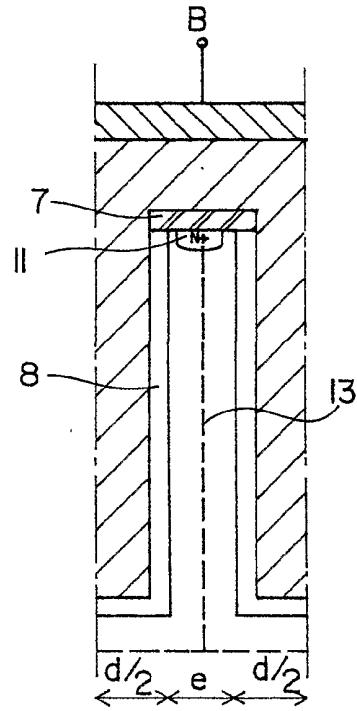


Fig 5B

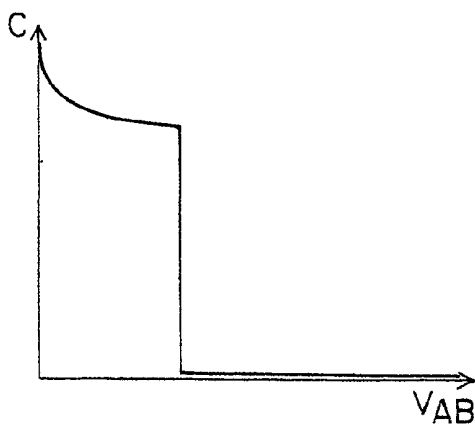


Fig 6A

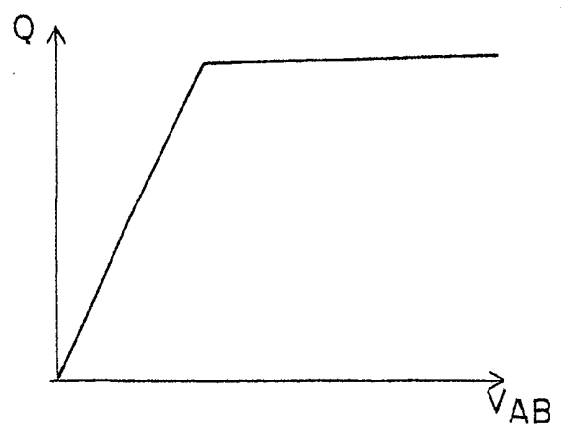


Fig 6B

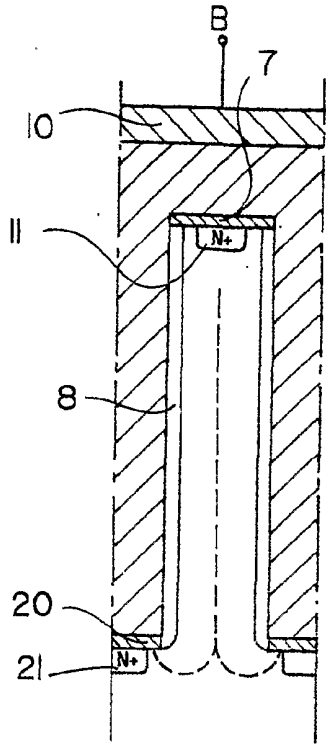


Fig 7

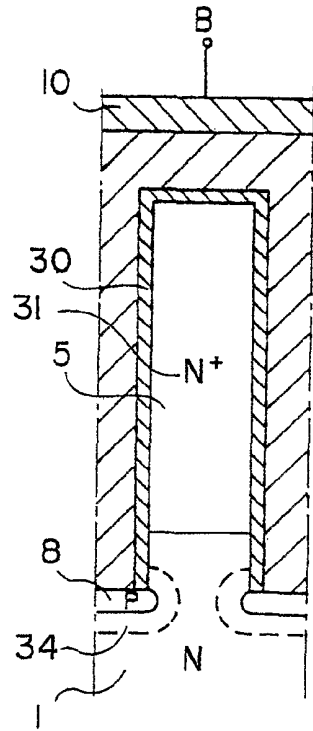


Fig 8A

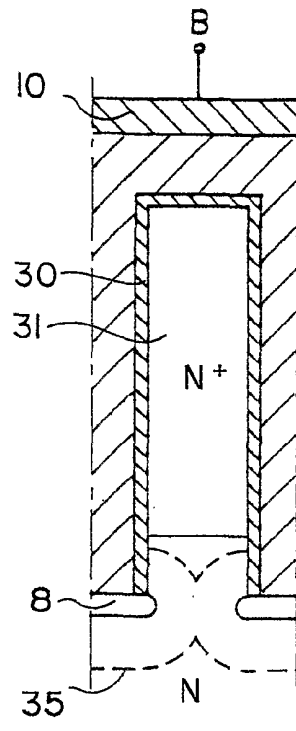


Fig 8B

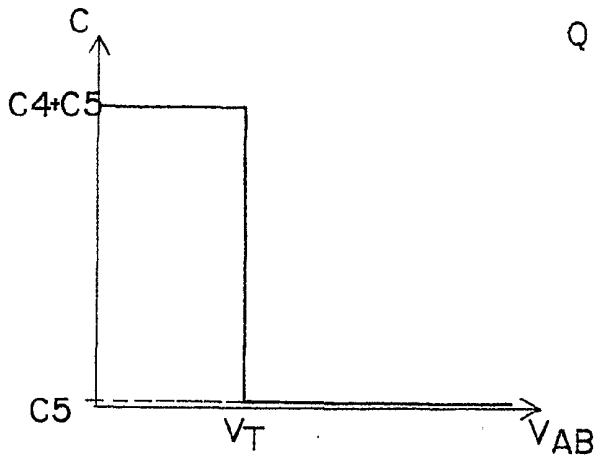


Fig 9A

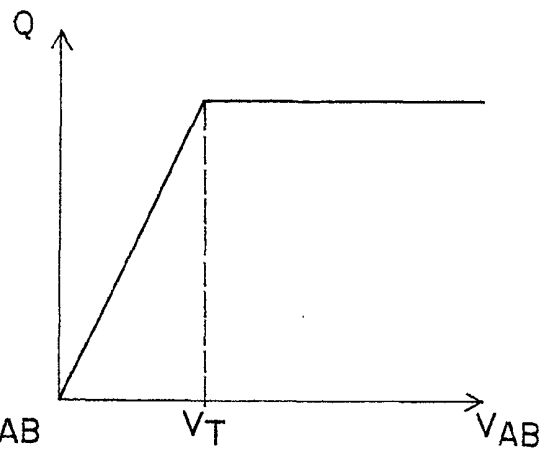


Fig 9B

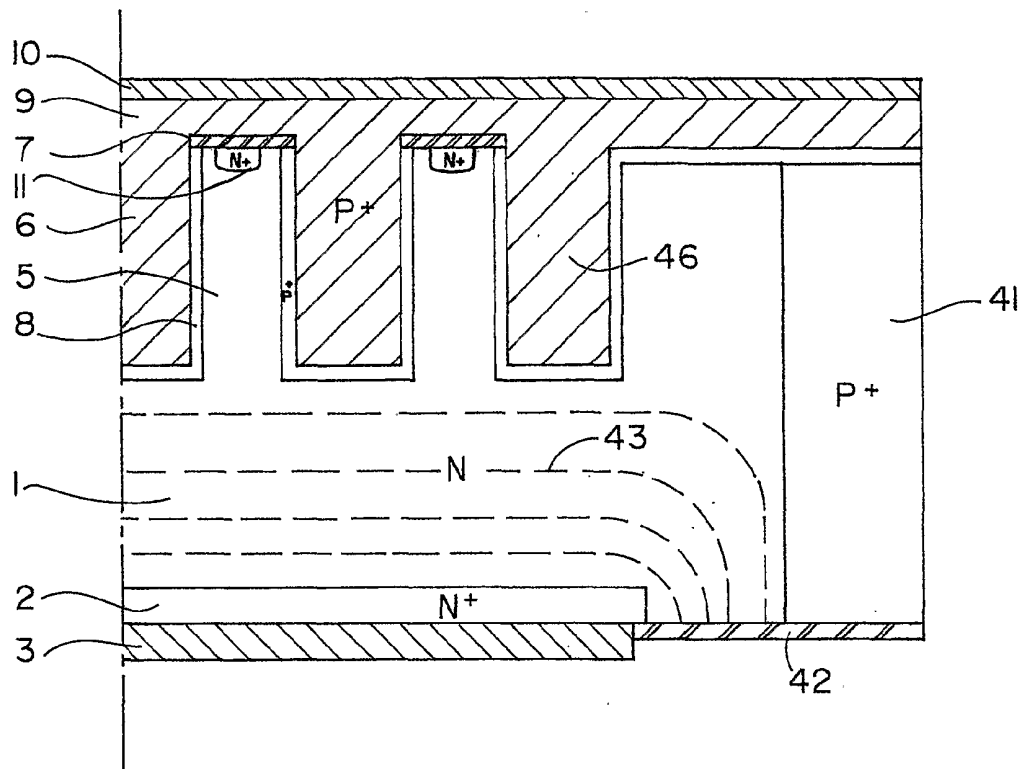


Fig 10

**INTERNATIONAL SEARCH REPORT**

International Application No  
PCT/FR 01/01401

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> IPC 7 H01L29/93		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) PAJ, EPO-Internal		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	GB 2 305 002 A (HEWLETT PACKARD CO) 26 March 1997 (1997-03-26) cited in the application figure 6	1-9
A	US 4 017 885 A (KENDALL DON L ET AL) 12 April 1977 (1977-04-12) figures 10,11	1-9
A	DE 19 47 300 A (GENERAL ELECTRIC) 16 April 1970 (1970-04-16) figure 5	1-9
	-/--	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
° Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search  3 August 2001		Date of mailing of the international search report  10/08/2001
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer  Juhl, A

1

INTERNATIONAL SEARCH REPORT

International Application No  
PCT/FR 01/01401

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>PATENT ABSTRACTS OF JAPAN vol. 008, no. 119 (E-248), 5 June 1984 (1984-06-05) &amp; JP 59 033884 A (MATSUSHITA DENSHI KOGYO KK), 23 February 1984 (1984-02-23) the whole document -----</p>	1-9

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No PCT/FR 01/01401
---

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
GB 2305002 A	26-03-1997	DE 19631389 A JP 9121025 A	06-03-1997 06-05-1997
US 4017885 A	12-04-1977	US 3962713 A	08-06-1976
DE 1947300 A	16-04-1970	DE 1929093 A DE 1229093 B FR 2018002 A FR 2018359 A GB 1261789 A GB 1277501 A US 3558375 A US 3586925 A IE 33552 B	19-03-1970  29-05-1970 29-05-1970 26-01-1972 14-06-1972 26-01-1971 22-06-1971 07-08-1974
JP 59033884 A	23-02-1984	NONE	

# RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No  
PCT/FR 01/01401\*

<b>A. CLASSEMENT DE L'OBJET DE LA DEMANDE</b> CIB 7 H01L29/93		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
<b>B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE</b>		
Documentation minimale consultée (système de classification suivi des symboles de classement) CIB 7 H01L		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés) PAJ, EPO-Internal		
<b>C. DOCUMENTS CONSIDERES COMME PERTINENTS</b>		
Catégorie °	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	GB 2 305 002 A (HEWLETT PACKARD CO) 26 mars 1997 (1997-03-26) cité dans la demande figure 6 ---	1-9
A	US 4 017 885 A (KENDALL DON L ET AL) 12 avril 1977 (1977-04-12) figures 10,11 ---	1-9
A	DE 19 47 300 A (GENERAL ELECTRIC) 16 avril 1970 (1970-04-16) figure 5 ---	1-9
	-/--	
<input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents <span style="margin-left: 200px;"><input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe</span>		
° Catégories spéciales de documents cités:		
*A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent *E* document antérieur, mais publié à la date de dépôt international ou après cette date *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée	*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier *&* document qui fait partie de la même famille de brevets	
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale	
3 août 2001	10/08/2001	
Nom et adresse postale de l'administration chargée de la recherche internationale	Fonctionnaire autorisé	
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Juhl, A	

RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No  
PCT/FR 01/01401

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	<p>PATENT ABSTRACTS OF JAPAN vol. 008, no. 119 (E-248), 5 juin 1984 (1984-06-05) &amp; JP 59 033884 A (MATSUSHITA DENSHI KOGYO KK), 23 février 1984 (1984-02-23) le document en entier -----</p>	1-9

# RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No

PCT/FR 01/01401

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
GB 2305002 A	26-03-1997	DE 19631389 A	06-03-1997
		JP 9121025 A	06-05-1997
US 4017885 A	12-04-1977	US 3962713 A	08-06-1976
DE 1947300 A	16-04-1970	DE 1929093 A	19-03-1970
		DE 1229093 B	
		FR 2018002 A	29-05-1970
		FR 2018359 A	29-05-1970
		GB 1261789 A	26-01-1972
		GB 1277501 A	14-06-1972
		US 3558375 A	26-01-1971
		US 3586925 A	22-06-1971
		IE 33552 B	07-08-1974
JP 59033884 A	23-02-1984	AUCUN	