

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4554650号
(P4554650)

(45) 発行日 平成22年9月29日 (2010. 9. 29)

(24) 登録日 平成22年7月23日 (2010. 7. 23)

(51) Int. Cl.

F I

A 6 3 F 7/02 (2006.01)

A 6 3 F 7/02 3 0 4 Z

A 6 3 F 7/02 3 2 0

請求項の数 1 (全 38 頁)

(21) 出願番号 特願2007-198039 (P2007-198039)
 (22) 出願日 平成19年7月30日 (2007. 7. 30)
 (62) 分割の表示 特願2006-214970 (P2006-214970)
 の分割
 原出願日 平成11年10月6日 (1999. 10. 6)
 (65) 公開番号 特開2007-275628 (P2007-275628A)
 (43) 公開日 平成19年10月25日 (2007. 10. 25)
 審査請求日 平成19年7月30日 (2007. 7. 30)

(73) 特許権者 000144153
 株式会社三共
 東京都渋谷区渋谷三丁目2 9 番 1 4 号
 (74) 代理人 100103090
 弁理士 岩壁 冬樹
 (74) 代理人 100124501
 弁理士 塩川 誠人
 (74) 代理人 100134692
 弁理士 川村 武
 (74) 代理人 100135161
 弁理士 眞野 修二
 (72) 発明者 鶴川 詔八
 群馬県桐生市相生町1 丁目1 6 4 番地の5
 審査官 ▲吉▼川 康史

最終頁に続く

(54) 【発明の名称】 遊技機

(57) 【特許請求の範囲】

【請求項 1】

表示状態が変化可能な可変表示部を含み、可変表示開始の条件の成立に応じて前記可変表示部に可変表示を開始し、可変表示時間が経過したときに表示結果を導出表示し、該導出表示された表示結果があらかじめ定められた特定表示態様となったときに遊技者に有利な遊技状態に制御可能な遊技機であって、

遊技の進行を制御するとともに電源断状態から復旧したときに遊技状態を電源断前の状態に復帰させることが可能な遊技制御手段と、

前記遊技制御手段から出力されるコマンドにもとづいて前記可変表示部の表示制御を行う表示制御手段と、

所定電位電源の電圧低下を検出するための電源監視手段とを備え、

前記電源監視手段の検出出力は、前記遊技制御手段に接続され、

前記遊技制御手段は、

遊技進行に応じて生ずる変動データを記憶し、遊技状態復帰のために必要な情報を電源断中でも保持可能な記憶手段を備え、

前記電源監視手段の検出出力にもとづいて、遊技状態復帰のための所定の電源断時処理を実行し、

前記電源断時処理には、電源断フラグを前記記憶手段に設定する処理が含まれ、

前記遊技制御手段は、

電力供給開始時に、前記電源断フラグが前記記憶手段に設定されているか否かを判定し

、前記電源断フラグが前記記憶手段に設定されていると判定したことを条件に、遊技状態を電源断前の状態に復帰させるための遊技状態復帰処理を行い、

前記表示制御手段に対して可変表示を開始するときに可変表示時間を特定可能な可変表示パターンを示す可変表示コマンドを出力し、前記可変表示時間が経過したときに確定コマンドを出力し、

前記表示制御手段は、前記可変表示コマンドが出力されたタイミングで可変表示を開始し、前記可変表示コマンドにもとづく可変表示パターンにて可変表示を実行し、前記確定コマンドが出力されたタイミングで前記可変表示を終了させ表示結果を導出表示し、

前記遊技制御手段は、電源断が発生し、当該電源断発生後に電源が復旧したときに前記表示制御手段に対して電源断が発生したことを報知するためのコマンドを出力し、

前記表示制御手段は、前記電源断が発生したことを報知するためのコマンドにもとづいて電源断が発生したことを報知するための表示を行う

ことを特徴とする遊技機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、遊技者の操作に応じて遊技が行われるパチンコ遊技機やコイン遊技機等の遊技機に関し、特に、遊技盤における遊技領域において遊技者の操作に応じて遊技が行われる遊技機に関する。

【背景技術】

【0002】

遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定の表示態様となった場合に所定の遊技価値を遊技者に与えるように構成されたものがある。

【0003】

特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定の表示態様の組合せとなることを、通常、「大当たり」という。なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態が打球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることである。

【0004】

大当たりが発生すると、例えば、大入賞口が所定回数開放して打球が入賞しやすい大当たり遊技状態に移行する。そして、各開放期間において、所定個（例えば10個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば16ラウンド）に固定されている。なお、各開放について開放時間（例えば29.5秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられているVゾーンへの入賞）が成立していない場合には、大当たり遊技状態は終了する。

【0005】

また、「大当たり」の組合せ以外の表示態様の組合せのうち、複数の可変表示部の表示結果のうちの一部が未だに導出表示されていない段階において、既に表示結果が導出表示されている可変表示部の表示態様が特定の表示態様の組合せとなる表示条件を満たしている状態を「リーチ」という。そして、可変表示部に可変表示される識別情報の表示結果が「リーチ」となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当たりをいかにして発生させるかを楽しみつつ遊技を行う。

【0006】

そして、遊技球が遊技盤に設けられている入賞口に遊技球が入賞すると、あらかじめ決められている個数の賞球払出が行われる。遊技の進行は主基板に搭載された遊技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、

10

20

30

40

50

賞球制御基板に送信される。なお、以下、遊技制御手段およびその他の制御手段を、それぞれ遊技装置制御手段と呼ぶことがある。

【発明の開示】

【発明が解決しようとする課題】

【0007】

以上のように、遊技機には、遊技制御手段を初めとする種々の遊技装置制御手段が搭載されている。一般に、各遊技装置制御手段はマイクロコンピュータで構成される。すなわち、ROM等にプログラムが格納され、制御上一時的に発生するデータや制御進行に伴って変化するデータがRAMに格納される。すると、遊技機に停電等による電源断状態が発生すると、RAM内のデータは失われてしまう。よって、停電等からの復旧時には、最初の状態（例えば、遊技店においてその日最初に遊技機に電源投入されたときの状態）に戻さざるを得ないので、遊技者に不利益がもたらされる可能性がある。例えば、大当たり遊技中において電源断が発生し遊技機が最初の状態に戻ってしまうのでは、遊技者は大当たりの発生にもとづく利益を享受することができなくなってしまう。

【0008】

そのような事態を回避するには、停電等の不測の電源断が生じたときに、必要なデータをバックアップ電源によって内容保持されるRAMに保存し、電源が復旧したときに保存されていたデータを復元して遊技を再開させればよい。しかし、上述したように、遊技制御は主基板に搭載された遊技制御手段によって実行されるが、遊技機に設けられている種々の遊技制御装置は、主基板とは異なる他の制御基板に搭載されている各制御手段によって制御されている。電源復旧時の各制御手段の立ち上がり方は一般にばらつくので、電源復旧時に、各制御基板における制御手段による制御に食い違いが生ずる可能性がある。

【0009】

そこで、本発明は、停電等の不測の電源断が発生したときに、必要なデータを保存して電源復旧時に電源断時の状態から遊技を再開できるとともに、遊技再開時に、簡単な復帰制御によって各制御手段の制御状態を適正に復帰させることができる遊技機を提供することを目的とする。

【課題を解決するための手段】

【0010】

本発明による遊技機は、表示状態が変化可能な可変表示部を含み、可変表示開始の条件の成立に応じて可変表示部に可変表示を開始し、可変表示時間が経過したときに表示結果を導出表示し、該導出表示された表示結果があらかじめ定められた特定表示態様となったときに遊技者に有利な遊技状態に制御可能な遊技機であって、遊技の進行を制御するとともに電源断状態から復旧したときに遊技状態を電源断前の状態に復帰させることが可能な遊技制御手段と、遊技制御手段から出力されるコマンドにもとづいて可変表示部の表示制御を行う表示制御手段と、所定電位電源の電圧低下を検出するための電源監視手段とを備え、電源監視手段の検出出力は、遊技制御手段に接続され、遊技制御手段は、遊技進行に応じて生ずる変動データを記憶し、遊技状態復帰のために必要な情報を電源断中でも保持可能な記憶手段を備え、電源監視手段の検出出力にもとづいて、遊技状態復帰のための所定の電源断時処理を実行し、電源断時処理には、電源断フラグを記憶手段に設定する処理が含まれ、遊技制御手段は、電力供給開始時に、電源断フラグが記憶手段に設定されているか否かを判定し、電源断フラグが記憶手段に設定されていると判定したことを条件に、遊技状態を電源断前の状態に復帰させるための遊技状態復帰処理を行い、表示制御手段に対して可変表示を開始するときに可変表示時間を特定可能な可変表示パターンを示す可変表示コマンドを出力し、可変表示時間が経過したときに確定コマンドを出力し、表示制御手段は、可変表示コマンドが出力されたタイミングで可変表示を開始し、可変表示コマンドにもとづく可変表示パターンにて可変表示を実行し、確定コマンドが出力されたタイミングで可変表示を終了させ表示結果を導出表示し、遊技制御手段は、電源断が発生し、当該電源断発生後に電源が復旧したときに表示制御手段に対して電源断が発生したことを報知するためのコマンドを出力し、表示制御手段は、電源断が発生したことを報知するた

10

20

30

40

50

めのコマンドにもとづいて電源断が発生したことを報知するための表示を行うことを特徴とする。

【発明の効果】

【0011】

本発明によれば、遊技機を、遊技制御手段が、電源断が発生し、当該電源断発生後に電源が復旧したときに表示制御手段に対して電源断が発生したことを報知するためのコマンドを出力し、表示制御手段が、電源断が発生したことを報知するためのコマンドにもとづいて電源断が発生したことを報知するための表示を行うように構成したので、停電等の不測の電源断が発生したときに、遊技再開時に、簡単な復帰制御によって遊技者等が停電等の発生を容易に認識できるという効果がある。

10

【発明を実施するための最良の形態】

【0012】

以下、本発明の一実施形態を図面を参照して説明する。

まず、遊技機の一例であるパチンコ遊技機の全体の構成について説明する。図1はパチンコ遊技機1を正面からみた正面図、図2はパチンコ遊技機1の内部構造を示す全体背面図、図3はパチンコ遊技機1の遊技盤を背面からみた背面図である。なお、ここでは、遊技機の一例としてパチンコ遊技機を示すが、本発明はパチンコ遊技機に限られず、例えばコイン遊技機等であってもよい。また、画像式の遊技機やスロット機に適用することもできる。

【0013】

20

図1に示すように、パチンコ遊技機1は、額縁状に形成されたガラス扉枠2を有する。ガラス扉枠2の下部表面には打球供給皿3がある。打球供給皿3の下部には、打球供給皿3からあふれた景品玉を貯留する余剰玉受皿4と打球を発射する打球操作ハンドル（操作ノブ）5が設けられている。ガラス扉枠2の後方には、遊技盤6が着脱可能に取り付けられている。また、遊技盤6の前面には遊技領域7が設けられている。

【0014】

遊技領域7の中央付近には、複数種類の図柄を可変表示するための可変表示部9と7セグメントLEDによる可変表示器10とを含む可変表示装置8が設けられている。この実施の形態では、可変表示部9には、「左」、「中」、「右」の3つの図柄表示エリアがある。可変表示装置8の側部には、打球を導く通過ゲート11が設けられている。通過ゲート11を通過した打球は、玉出口13を経て始動入賞口14の方に導かれる。通過ゲート11と玉出口13との間の通路には、通過ゲート11を通過した打球を検出するゲートスイッチ12がある。また、始動入賞口14に入った入賞球は、遊技盤6の背面に導かれ、始動口スイッチ17によって検出される。また、始動入賞口14の下部には開閉動作を行う可変入賞球装置15が設けられている。可変入賞球装置15は、ソレノイド16によって開状態とされる。

30

【0015】

可変入賞球装置15の下部には、特定遊技状態（大当たり状態）においてソレノイド21によって開状態とされる開閉板20が設けられている。この実施の形態では、開閉板20が大入賞口を開閉する手段となる。開閉板20から遊技盤6の背面に導かれた入賞球のうち一方（Vゾーン）に入った入賞球はVカウントスイッチ22で検出される。また、開閉板20からの入賞球はカウントスイッチ23で検出される。可変表示装置8の下部には、始動入賞口14に入った入賞球数を表示する4個の表示部を有する始動入賞記憶表示器18が設けられている。この例では、4個を上限として、始動入賞がある毎に、始動入賞記憶表示器18は点灯している表示部を1つずつ増やす。そして、可変表示部9の可変表示が開始される毎に、点灯している表示部を1つ減らす。

40

【0016】

遊技盤6には、複数の入賞口19, 24が設けられ、遊技球の入賞口19, 24への入賞は入賞口スイッチ19a, 24aによって検出される。遊技領域7の左右周辺には、遊技中に点滅表示される装飾ランプ25が設けられ、下部には、入賞しなかった打球を吸収

50

するアウト口 26 がある。また、遊技領域 7 の外側の左右上部には、効果音を発する 2 つのスピーカ 27 が設けられている。遊技領域 7 の外周には、遊技効果 LED 28 a および遊技効果ランプ 28 b , 28 c が設けられている。

【0017】

そして、この例では、一方のスピーカ 27 の近傍に、景品玉払出時に点灯する賞球ランプ 51 が設けられ、他方のスピーカ 27 の近傍に、補給玉が切れたときに点灯する球切れランプ 52 が設けられている。さらに、図 1 には、パチンコ遊技機 1 に隣接して設置され、プリペイドカードが挿入されることによって玉貸しを可能にするカードユニット 50 も示されている。

【0018】

カードユニット 50 には、使用可能状態であるか否かを示す使用可表示ランプ 151、カード内に記録された残額情報に端数(100円未満の数)が存在する場合にその端数を打球供給皿 3 の近傍に設けられる度数表示 LED に表示させるための端数表示スイッチ 152、カードユニット 50 がいずれの側のパチンコ遊技機 1 に対応しているのかを示す連結台方向表示器 153、カードユニット 50 内にカードが投入されていることを示すカード投入表示ランプ 154、記録媒体としてのカードが挿入されるカード挿入口 155、およびカード挿入口 155 の裏面に設けられているカードリーダライタの機構を点検する場合にカードユニット 50 を解放するためのカードユニット錠 156 が設けられている。

【0019】

打球発射装置から発射された打球は、打球レールを通して遊技領域 7 に入り、その後、遊技領域 7 を下りてくる。打球が通過ゲート 11 を通ってゲートスイッチ 12 で検出されると、可変表示器 10 の表示数字が連続的に変化する状態になる。また、打球が始動入賞口 14 に入り始動口スイッチ 17 で検出されると、図柄の変動を開始できる状態であれば、可変表示部 9 内の図柄が回転を始める。図柄の変動を開始できる状態でなければ、始動入賞記憶を 1 増やす。

【0020】

可変表示部 9 内の画像の回転は、一定時間が経過したときに停止する。停止時の画像の組み合わせが大当たり図柄の組み合わせであると、大当たり遊技状態に移行する。すなわち、開閉板 20 が、一定時間経過するまで、または、所定個数(例えば 10 個)の打球が入賞するまで開放する。そして、開閉板 20 の開放中に打球が特定入賞領域に入賞し V カウントスイッチ 22 で検出されると、継続権が発生し開閉板 20 の開放が再度行われる。継続権の発生は、所定回数(例えば 15 ラウンド)許容される。

【0021】

停止時の可変表示部 9 内の画像の組み合わせが確率変動を伴う大当たり図柄の組み合わせである場合には、次に大当たりとなる確率が高くなる。すなわち、高確率状態という遊技者にとってさらに有利な状態となる。また、可変表示器 10 における停止図柄が所定の図柄(当り図柄)である場合に、可変入賞球装置 15 が所定時間だけ開状態になる。さらに、高確率状態では、可変表示器 10 における停止図柄が当り図柄になる確率が高められるとともに、可変入賞球装置 15 の開放時間と開放回数が高められる。

【0022】

次に、パチンコ遊技機 1 の裏面の構造について図 2 を参照して説明する。

可変表示装置 8 の背面では、図 2 に示すように、機構板 36 の上部に景品玉タンク 38 が設けられ、パチンコ遊技機 1 が遊技機設置島に設置された状態でその上方から景品玉が景品玉タンク 38 に供給される。景品玉タンク 38 内の景品玉は、誘導樋 39 を通って玉払出装置に至る。

【0023】

機構板 36 には、中継基板 30 を介して可変表示部 9 を制御する可変表示制御ユニット 29、基板ケース 32 に覆われ遊技制御用マイクロコンピュータ等が搭載された遊技制御基板(主基板) 31、可変表示制御ユニット 29 と遊技制御基板 31 との間の信号を中継するための中継基板 33、および景品玉の払出制御を行う賞球制御用マイクロコンピュー

10

20

30

40

50

タ等が搭載された賞球制御基板 37 が設置されている。さらに、機構板 36 の下部には、モータの回転力を利用して打球を遊技領域 7 に発射する打球発射装置 34 と、遊技効果ランプ・LED 28a, 28b, 28c、賞球ランプ 51 および球切れランプ 52 に信号を送るためのランプ制御基板 35 が設置されている。

【0024】

また、図 3 はパチンコ遊技機 1 の遊技盤を背面からみた背面図である。誘導樋 39 を通った玉は、図 3 に示されるように、球切れ検出器 187a, 187b を通過して玉供給樋 186a, 186b を経て玉払出装装置 97 に至る。玉払出装装置 97 から払い出された景品玉は、連絡口 45 を通ってパチンコ遊技機 1 の前面に設けられている打球供給皿 3 に供給される。連絡口 45 の側方には、パチンコ遊技機 1 の前面に設けられている余剰玉受皿 4 に連通する余剰玉通路 46 が形成されている。入賞にもとづく景品玉が多数払い出されて打球供給皿 3 が満杯になり、ついには景品玉が連絡口 45 に到達した後さらに景品玉が払い出されると景品玉は、余剰玉通路 46 を経て余剰玉受皿 4 に導かれる。さらに景品玉が払い出されると、感知レバー 47 が満タンスイッチ 48 を押圧して満タンスイッチ 48 がオンする。その状態では、玉払出装装置 97 内のステッピングモータの回転が停止して玉払出装装置 97 の動作が停止するとともに、必要に応じて打球発射装置 34 の駆動も停止する。なお、この実施の形態では、電氣的駆動源の駆動によって遊技球を払い出す玉払出装装置として、ステッピングモータの回転によって遊技球が払い出される玉払出装装置 97 を例示するが、その他の駆動源によって遊技球を送り出す構造の玉払出装装置を用いてもよいし、電氣的駆動源の駆動によってストッパを外し遊技球の自重によって払い出しがなされる構造の玉払出装装置を用いてもよい。

【0025】

賞球払出制御を行うために、入賞口スイッチ 19a, 24a、始動口スイッチ 17 および V カウントスイッチ 22 からの信号が、主基板 31 に送られる。主基板 31 の CPU 56 は、始動口スイッチ 17 がオンすると 6 個の賞球払出に対応した入賞が発生したことを知る。また、カウントスイッチ 23 がオンすると 15 個の賞球払出に対応した入賞が発生したことを知る。そして、入賞口スイッチがオンすると 10 個の賞球払出に対応した入賞が発生したことを知る。なお、この実施の形態では、例えば、入賞口 24 に入賞した遊技球は、入賞口 24 からの入賞球流路に設けられている入賞口スイッチ 24a で検出され、入賞口 19 に入賞した遊技球は、入賞口 19 からの入賞球流路に設けられている入賞口スイッチ 19a で検出される。

【0026】

図 4 は、主基板 31 における回路構成の一例を示すブロック図である。なお、図 4 には、賞球制御基板 37、ランプ制御基板 35、音制御基板 70、発射制御基板 91 および表示制御基板 80 も示されている。主基板 31 には、プログラムに従ってパチンコ遊技機 1 を制御する基本回路 53 と、ゲートスイッチ 12、始動口スイッチ 17、V カウントスイッチ 22、カウントスイッチ 23 および入賞口スイッチ 19a, 24a からの信号を基本回路 53 に与えるスイッチ回路 58 と、可変入賞球装置 15 を開閉するソレノイド 16 および開閉板 20 を開閉するソレノイド 21 を基本回路 53 からの指令に従って駆動するソレノイド回路 59 と、始動記憶表示器 18 の点灯および滅灯を行うとともに 7 セグメント LED による可変表示器 10 と装飾ランプ 25 とを駆動するランプ・LED 回路 60 とが搭載されている。

【0027】

また、基本回路 53 から与えられるデータに従って、大当りの発生を示す大当り情報、可変表示部 9 の画像表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等をホール管理コンピュータ等のホストコンピュータに対して出力する情報出力回路 64 を含む。

【0028】

基本回路 53 は、ゲーム制御用のプログラム等を記憶する ROM 54、ワークメモリとして使用される記憶手段の一例である RAM 55、制御用のプログラムに従って制御動作

を行うCPU56およびI/Oポート部57を含む。この実施の形態では、ROM54, RAM55はCPU56に内蔵されている。すなわち、CPU56は、1チップマイクロコンピュータである。なお、1チップマイクロコンピュータは、少なくともRAM55が内蔵されていればよく、ROM54およびI/Oポート部57は外付けであっても内蔵されていてもよい。また、I/Oポート部57は、マイクロコンピュータにおける情報入出力可能な端子である。

【0029】

さらに、主基板31には、電源投入時に基本回路53をリセットするための初期リセット回路65と、基本回路53から与えられるアドレス信号をデコードしてI/Oポート部57のうちのいずれかのI/Oポートを選択するための信号を出力するアドレスデコード回路67とが設けられている。

10

なお、玉払出装装置97から主基板31に入力されるスイッチ情報もあるが、図4ではそれらは省略されている。

【0030】

遊技球を打撃して発射する打球発射装置は発射制御基板91上の回路によって制御される駆動モータ94で駆動される。そして、駆動モータ94の駆動力は、操作ノブ5の操作量に従って調整される。すなわち、発射制御基板91上の回路によって、操作ノブ5の操作量に応じた速度で打球が発射されるように制御される。

【0031】

図5は、電源監視および電源バックアップのためのCPU56周りの一構成例を示すブロック図である。図5に示すように、電源基板に搭載されている第1の電源監視回路(第1の電源監視手段)からの電圧低下信号が、CPU56の割込端子(IRQ端子)に接続されている。第1の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。従って、CPU56は、割込処理によって電源断の発生を確認することができる。

20

【0032】

主基板31には、第2の電源監視回路903が搭載されている。この例では、第2の電源監視回路903において、電源監視用IC904が、第1の電源監視回路が監視する電源電圧と等しい電源電圧である+30V電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。そして、例えば、電源基板に搭載される第1の電源監視回路の検出電圧(電圧低下信号を出力することになる電圧)を+16Vとし、第2の電源監視回路903の検出電圧を+8Vとする。そのように構成した場合には、同一の電圧を監視するので、第1の電圧監視回路が電圧低下信号を出力するタイミングと第2の電圧監視回路が電圧低下信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、第1の電源監視回路からの電圧低下信号に応じて電源断時処理を開始してから電源断時処理が確実に完了するまでの期間である。

30

【0033】

第2の電源監視回路903からの電圧低下信号は、初期リセット回路65からの初期リセット信号と論理和をとられた後に、CPU56のリセット端子に入力される。従って、CPU56は、初期リセット回路65からの初期リセット信号がローレベルを呈しているとき、または、第2の電源監視回路903からの電圧低下信号がローレベルを呈しているときに、リセット状態(非動作状態)になる。

40

【0034】

なお、初期リセット回路65のリセットIC651は、遊技機に電源が投入され+5V電源の電圧が上昇していくときに、+5V電源電圧が所定値以上になると、出力信号をハイレベルにする。すなわち、初期リセット信号をオフ状態にする。

【0035】

CPU56等の駆動電源である+5V電源から電力が供給されていない間、RAMの少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V電源が復旧すると、初

50

期リセット回路65からリセット信号が発せられるので、CPU56は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

【0036】

図6は、表示制御基板80内の回路構成を、可変表示部9の一実現例であるCRT82および主基板31の出力ポート(ポートA,B)571,572および出力バッファ回路63とともに示すブロック図である。出力ポート571からは8ビットのデータが出力され、出力ポート572からは1ビットのストロブ信号(INT信号)が出力される。

【0037】

表示制御用CPU101は、制御データROM102に格納されたプログラムに従って動作し、主基板31からノイズフィルタ107および入力バッファ回路105を介してストロブ信号が入力されると、入力バッファ回路105を介して表示制御コマンドを受信する。入力バッファ回路105として、例えば汎用ICである74HC244を使用することができる。なお、表示制御用CPU101がI/Oポートを内蔵していない場合には、入力バッファ回路105と表示制御用CPU101との間に、I/Oポートが設けられる。

【0038】

そして、表示制御用CPU101は、受信した表示制御コマンドに従って、CRT82に表示される画面の表示制御を行う。具体的には、表示制御コマンドに応じた指令をVDP103に与える。VDP103は、キャラクタROM86から必要なデータを読み出す。VDP103は、入力したデータに従ってCRT82に表示するための画像データを生成し、その画像データをVRAM87に格納する。そして、VRAM87内の画像データは、R,G,B信号に変換され、D-A変換回路104でアナログ信号に変換されてCRT82に出力される。

【0039】

なお、図6には、VDP103をリセットするためのリセット回路83、VDP103に動作クロックを与えるための発振回路85、および使用頻度の高い画像データを格納するキャラクタROM86も示されている。キャラクタROM86に格納される使用頻度の高い画像データとは、例えば、CRT82に表示される人物、動物、または、文字、図形もしくは記号等からなる画像などである。

【0040】

図7は、賞球制御基板37および玉払出装装置97の構成要素などの賞球に関連する構成要素を示すブロック図である。図7に示すように、満タンスイッチ48からの検出信号は、中継基板71を介して主基板31のI/Oポート57に入力される。満タンスイッチ48は、余剰玉受皿4の満タンを検出するスイッチである。

【0041】

球切れ検出スイッチ167および球切れスイッチ187(187a,187b)からの検出信号は、中継基板72および中継基板71を介して主基板31のI/Oポート57に入力される。球切れ検出スイッチ167は景品玉タンク38内の補給玉の不足を検出するスイッチであり、球切れスイッチ187は、景品玉通路内の景品玉の有無を検出するスイッチである。

【0042】

主基板31のCPU56は、球切れ検出スイッチ167または球切れスイッチ187からの検出信号が球切れ状態を示しているか、または、満タンスイッチ48からの検出信号が満タン状態を示していると、玉貸し禁止を指示する賞球制御コマンドを送出する。玉貸し禁止を指示する賞球制御コマンドを受信すると、賞球制御基板37の賞球制御用CPU371は、玉貸し処理を停止する。

【0043】

さらに、賞球カウントスイッチ301Aからの検出信号も、中継基板72および中継基板71を介して主基板31のI/Oポート57に入力される。また、賞球カウントスイッ

10

20

30

40

50

チ 3 0 1 A は、玉払出装置 9 7 の賞球機構部分に設けられ、実際に払い出された賞球を検出する。

【 0 0 4 4 】

入賞があると、賞球制御基板 3 7 には、主基板 3 1 の出力ポート（ポート G , H）5 7 7 , 5 7 8 から賞球個数を示す賞球制御コマンドが入力される。出力ポート 5 7 7 は 8 ビットのデータを出力し、出力ポート 5 7 8 は 1 ビットのストローブ信号（INT 信号）を出力する。賞球個数を示す賞球制御コマンドは、入力バッファ回路 3 7 3 を介して I / O ポート 3 7 2 a に入力される。賞球制御用 CPU 3 7 1 は、I / O ポート 3 7 2 a を介して賞球制御コマンドを入力し、賞球制御コマンドに応じて玉払出装置 9 7 を駆動して賞球払出を行う。なお、この実施の形態では、賞球制御用 CPU 3 7 1 は、1 チップマイクロコンピュータであり、少なくとも RAM が内蔵されている。

10

【 0 0 4 5 】

賞球制御用 CPU 3 7 1 は、出力ポート 3 7 2 g を介して、貸し玉数を示す玉貸し個数信号をターミナル基板 1 6 0 に出力し、ブザー駆動信号をブザー基板 7 5 に出力する。ブザー基板 7 5 にはブザーが搭載されている。さらに、出力ポート 3 7 2 e を介して、エラー表示用 LED 3 7 4 にエラー信号を出力する。

【 0 0 4 6 】

さらに、賞球制御基板 3 7 の入力ポート 3 7 2 b には、中継基板 7 2 を介して、賞球カウンタスイッチ 3 0 1 A の検出信号の検出信号が入力される。賞球制御基板 3 7 からの払出モータ 2 8 9 への駆動信号は、出力ポート 3 7 2 c および中継基板 7 2 を介して玉払出装置 9 7 の賞球機構部分における払出モータ 2 8 9 に伝えられる。

20

【 0 0 4 7 】

カードユニット 5 0 には、カードユニット制御用マイクロコンピュータが搭載されている。また、カードユニット 5 0 には、端数表示スイッチ 1 5 2、連結台方向表示器 1 5 3、カード投入表示ランプ 1 5 4 およびカード挿入口 1 5 5 が設けられている（図 1 参照）。残高表示基板 7 4 には、打球供給皿 3 の近傍に設けられている度数表示 LED、玉貸しスイッチおよび返却スイッチが接続される。

【 0 0 4 8 】

残高表示基板 7 4 からカードユニット 5 0 には、遊技者の操作に応じて、玉貸しスイッチ信号および返却スイッチ信号が賞球制御基板 3 7 を介して与えられる。また、カードユニット 5 0 から残高表示基板 7 4 には、プリペイドカードの残高を示すカード残高表示信号および玉貸し可表示信号が賞球制御基板 3 7 を介して与えられる。カードユニット 5 0 と賞球制御基板 3 7 の間では、ユニット操作信号（BRDY 信号）、玉貸し要求信号（BRQ 信号）、玉貸し完了信号（EXS 信号）およびパチンコ機動作信号（PRDY 信号）が I / O ポート 3 7 2 f を介してやりとりされる。

30

【 0 0 4 9 】

パチンコ遊技機 1 の電源が投入されると、賞球制御基板 3 7 の賞球制御用 CPU 3 7 1 は、カードユニット 5 0 に PRDY 信号を出力する。カードユニット 5 0 においてカードが受け付けられ、玉貸しスイッチが操作され玉貸しスイッチ信号が入力されると、カードユニット制御用マイクロコンピュータは、賞球制御基板 3 7 に BRDY 信号を出力する。この時点から所定の遅延時間が経過すると、カードユニット制御用マイクロコンピュータは、賞球制御基板 3 7 に BRQ 信号を出力する。そして、賞球制御基板 3 7 の賞球制御用 CPU 3 7 1 は、払出モータ 2 8 9 を駆動し、所定個の貸し玉を遊技者に払い出す。そして、払出が完了したら、賞球制御用 CPU 3 7 1 は、カードユニット 5 0 に EXS 信号を出力する。

40

【 0 0 5 0 】

以上のように、カードユニット 5 0 からの信号は全て賞球制御基板 3 7 に入力される構成になっている。従って、玉貸し制御に関して、カードユニット 5 0 から主基板 3 1 に信号が入力されることはなく、主基板 3 1 の基本回路 5 3 にカードユニット 5 0 の側から不正に信号が入力される余地はない。なお、主基板 3 1 および賞球制御基板 3 7 には、ソレ

50

ノイドおよびモータやランプを駆動するためのドライバ回路が搭載されているが、図7では、それらの回路は省略されている。

【0051】

図8は、電源基板910の一構成例を示すブロック図である。電源基板910は、主基板31、表示制御基板80、音制御基板70、ランプ制御基板35および賞球制御基板37等の遊技装置制御基板と独立して設置され、遊技機内の各遊技装置制御基板および機構部品が使用する電圧を生成する。この例では、AC24V、DC+30V、DC+21V、DC+12VおよびDC+5Vを生成する。また、バックアップ電源となるコンデンサ916は、DC+5Vすなわち各基板上のIC等を駆動する電源のラインから充電される。

10

【0052】

トランス911は、交流電源からの交流電圧を24Vに変換する。AC24V電圧は、コネクタ915に出力される。また、整流回路912は、AC24Vから+30Vの直流電圧を生成し、DC-DCコンバータ913およびコネクタ915に出力する。DC-DCコンバータ913は、+21V、+12Vおよび+5Vを生成してコネクタ915に出力する。コネクタ915は例えば中継基板に接続され、中継基板から各遊技装置制御基板および機構部品に必要な電圧の電力が供給される。なお、トランス911の入力側には、遊技機に対する電源供給を停止したり開始させたりするための電源スイッチ918が設置されている。

【0053】

DC-DCコンバータ913からの+5Vラインは分岐してバックアップ+5Vラインを形成する。バックアップ+5Vラインとグラウンドレベルとの間には大容量のコンデンサ916が接続されている。コンデンサ916は、遊技機に対する電力供給が遮断されたときの遊技装置制御基板のバックアップRAM（電源バックアップされているRAMすなわち記憶内容保持状態となりうる記憶手段）に対して記憶状態を保持できるように電力を供給するバックアップ電源となる。また、+5Vラインとバックアップ+5Vラインとの間に、逆流防止用のダイオード917が挿入される。

20

【0054】

なお、バックアップ電源として、+5V電源から充電可能な電池を用いてもよい。電池を用いる場合には、+5V電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電池が用いられる。

30

【0055】

また、電源基板910には、上述した第1の電源回路を構成する電源監視用IC902が搭載されている。電源監視用IC902は、+30V電源電圧を導入し、+30V電源電圧を監視することによって電源断の発生を検出する。具体的には、+30V電源電圧が所定値（この例では+16V）以下になったら、電源断が生ずるとして電圧低下信号を出力する。なお、+30V電源電圧は、交流から直流に変換された直後の電圧である。電源監視用IC902からの電圧低下信号は、主基板31や賞球制御基板37等に供給される。

【0056】

電源監視用IC902が電源断を検知するための所定値は、通常時の電圧より低い、各遊技装置制御基板上のCPUが暫くの間動作しうる程度の電圧である。また、電源監視用IC902が、CPUを駆動するための電圧（この例では+5V）よりも高く、かつ、交流から直流に変換された直後の電圧を監視するように構成されているので、CPUが必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。さらに、監視電圧として+30Vを用いる場合には、遊技機の各種スイッチに供給される電圧が+12Vであることから、電源瞬断時のスイッチオン誤検出の防止も期待できる。すなわち、+30V電源の電圧を監視すると、+30V作成の以降に作られる+12Vが落ち始める以前の段階でその低下を検出できる。よって、+12V電源の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、+12Vより早く低下

40

50

する + 30 V 電源電圧を監視して電源断を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入ってスイッチ出力を検出しない状態となることができる。

【0057】

また、電源監視用 IC 902 は、遊技装置制御基板とは別個の電源基板 910 に搭載されているので、第1の電源監視回路から複数の遊技装置制御基板に電圧低下信号を供給することができる。電圧低下信号を必要とする遊技装置制御基板が幾つあっても第1の電源監視手段は1つ設けられていればよいので、各遊技装置制御基板における各遊技装置制御手段が後述する電源復帰制御を行っても、遊技機のコストはさほど上昇しない。

【0058】

次に遊技機の動作について説明する。

10

図9は、主基板31におけるCPU56が実行するメイン処理を示すフローチャートである。遊技機に対する電源が投入されると、メイン処理において、CPU56は、まず、停電からの復旧時であったか否か確認する(ステップS1)。停電からの復旧時であったか否かは、例えば、電源断時にバックアップRAM領域に設定される電源断フラグによって確認される。

【0059】

すなわち、RAM領域が電源バックアップされている状態で遊技機に電源が再投入されるとRAMには電源断時の状態が保存されているので電源断フラグも正確に保存されている。RAM領域が電源バックアップされていない状態で遊技機に電源が投入されると、RAMの内容は不定になっているので、電源断フラグの値は正しくない。従って、電源断フラグのセット状態に応じて停電からの復旧時であったか否か確認することができる。なお、仮に、電源バックアップされていない状態で遊技機に電源が投入されたときに電源断フラグがセット状態になってしまったとしても、後述するパリティ診断によって、停電からの復旧時であったと誤って判断されてしまうことは防止される。

20

【0060】

停電からの復旧時であった場合には、CPU56は、後述する停電復旧処理を実行する(ステップS4)。停電からの復旧時でない場合には、CPU56は、通常の初期化処理を実行する(ステップS1, S2)。その後、メイン処理では、タイマ割込フラグの監視(ステップS6)の確認が行われるループ処理に移行する。なお、ループ内では、表示用乱数更新処理(ステップS5)も実行される。

30

【0061】

通常の初期化処理では、図10に示すように、レジスタおよびRAMのクリア処理(ステップS2a)と、必要な初期値設定処理(ステップS2b)が行われた後に、2ms毎に定期的にタイマ割込がかかるようにCPU56に設けられているタイマレジスタの初期設定(タイムアウトが2msであることと繰り返しタイマが動作する設定)が行われる(ステップS2c)。すなわち、ステップS2cで、タイマ割込を能動化する処理と、タイマ割込インタバルを設定する処理とが実行される。

【0062】

従って、この実施の形態では、CPU56の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は2msに設定される。そして、図11に示すように、タイマ割込が発生すると、CPU56は、タイマ割込フラグをセットする(ステップS11)。

40

【0063】

CPU56は、ステップS6において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに(ステップS7)、遊技制御処理を実行する(ステップS9)。以上の制御によって、この実施の形態では、遊技制御処理は2ms毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、遊技制御処理はメイン処理において実行されるが、タイマ割込処理で遊技制御処理を実行してもよい。

【0064】

50

図 1 2 は、遊技制御処理を示すフローチャートである。遊技制御処理において、C P U 5 6 は、まず、表示制御基板 8 0 に送出される表示制御コマンドを R A M 5 5 の所定の領域に設定する処理を行った後に（表示制御データ設定処理：ステップ S 2 1 ）、表示制御コマンドを出力する処理を行う（表示制御データ出力処理：ステップ S 2 2 ）。

【 0 0 6 5 】

次いで、各種出力データの格納領域の内容を各出力ポートに出力する処理を行う（データ出力処理：ステップ S 2 3 ）。また、ホール管理用コンピュータに出力される大当り情報、始動情報、確率変動情報などの出力データを格納領域に設定する出力データ設定処理を行う（ステップ S 2 4 ）。さらに、パチンコ遊技機 1 の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要ならば警報が発せられる（エラー処理：ステップ S 2 5 ）。

10

【 0 0 6 6 】

次に、遊技制御に用いられる大当り判定用の乱数等の各判定用乱数を示す各カウンタを更新する処理を行う（ステップ S 2 6 ）。

【 0 0 6 7 】

さらに、C P U 5 6 は、特別図柄プロセス処理を行う（ステップ S 2 7 ）。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機 1 を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う（ステップ S 2 8 ）。普通図柄プロセス処理では、7 セグメント L E D による可変表示器 1 0 を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

20

【 0 0 6 8 】

さらに、C P U 5 6 は、スイッチ回路 5 8 を介して、ゲートセンサ 1 2、始動口センサ 1 7、カウントセンサ 2 3 および入賞口スイッチ 1 9 a、2 4 a の状態を入力し、各入賞口や入賞装置に対する入賞があったか否かを判定する（スイッチ処理：ステップ S 2 9 ）。C P U 5 6 は、さらに、停止図柄の種類を決定する乱数等の表示用乱数を更新する処理を行う（ステップ S 3 0 ）。

【 0 0 6 9 】

30

また、C P U 5 6 は、賞球制御基板 3 7 との間の信号処理を行う（ステップ S 3 1 ）。すなわち、所定の条件が成立すると賞球制御基板 3 7 に賞球制御コマンドを出力する。賞球制御基板 3 7 に搭載されている賞球制御用 C P U は、賞球制御コマンドに応じて玉払出装置 9 7 を駆動する。

【 0 0 7 0 】

以上のように、メイン処理には遊技制御処理に移行すべきか否かを判定する処理が含まれ、C P U 5 6 の内部タイマが定期的発生するタイマ割込にもとづくタイマ割込処理で遊技制御処理に移行すべきか否かを判定するためのフラグがセットされるので、遊技制御処理の全てが確実に実行される。つまり、遊技制御処理の全てが実行されるまでは、次の遊技制御処理に移行すべきか否かの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することは保証されている。

40

【 0 0 7 1 】

従来の一般的な遊技制御処理は、定期的発生する外部割込によって、強制的に最初の状態に戻されていた。図 1 2 に示された例に則して説明すると、例えば、ステップ S 3 1 の処理中であっても、強制的にステップ S 2 1 の処理に戻されていた。つまり、遊技制御処理中の全ての各処理が実行完了する前に、次の遊技制御処理が開始されてしまう可能性があった。

【 0 0 7 2 】

なお、ここでは、主基板 3 1 の C P U 5 6 が実行する遊技制御処理は、C P U 5 6 の内部タイマが定期的発生するタイマ割込にもとづくタイマ割込処理でセットされるフラグ

50

に応じて実行されたが、定期的に（例えば 2 m s 毎）信号を発生するハードウェア回路を設け、その回路からの信号を C P U 5 6 の外部割込端子に導入し、割込信号によって遊技制御処理に移行すべきか否かを判定するためのフラグをセットするようにしてもよい。そのように構成した場合にも、遊技制御処理の全てが実行されるまでは、フラグの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することが保証される。

【 0 0 7 3 】

図 1 3 は、電源基板 9 1 0 の第 1 の電源監視回路からの電圧低下信号にもとづく割込に応じて実行される停電発生割込処理の一例を示すフローチャートである。停電発生割込処理において、C P U 5 6 は、まず、割込禁止に設定する（ステップ S 4 1）。停電発生割込処理では R A M 内容の保存を確実にするためにチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちに C P U が動作し得ない電圧にまで低下してしまうことがことも考えられるので、まず、他の割込が生じないような設定がなされる。

10

【 0 0 7 4 】

次いで、C P U 5 6 は、全ての出力ポートをオフ状態にする（ステップ S 4 2）。そして、必要ならば各レジスタの内容をバックアップ R A M 領域に格納する（ステップ S 4 3）。また、電源断フラグをセットする（ステップ S 4 4）。さらに、バックアップ R A M 領域のバックアップチェックデータ領域に適当な初期値を設定し（ステップ S 4 5）、初期値およびバックアップ R A M 領域のデータについて順次排他的論理和をとって（ステップ S 4 6）、最終的な演算値をバックアップパリティデータ領域に設定する（ステップ S 4 7）。その後、R A M アクセス禁止状態にする（ステップ S 4 8）。電源電圧が低下していくときには、各種信号線のレベルが不安定になって R A M 内容が化ける可能性があるが、このように R A M アクセス禁止状態にしておけば、バックアップ R A M 内のデータが化けることはない。

20

【 0 0 7 5 】

次いで、C P U 5 6 は、ホールト命令（H A L T 命令）を発行する（ステップ S 4 9）。すなわち、C P U 自身を、リセット解除または割込発生以外では動作しない状態にする。ただし、ステップ S 4 1 で割込禁止に設定されているので、割込は発生しない。従って、図 5 に示された電源監視用 I C 9 0 4 からのリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実に C P U 5 6 は動作停止する。その結果、上述した R A M アクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因する R A M の内容破壊等を確実に防止することができる。

30

【 0 0 7 6 】

なお、この実施の形態では、停電発生割込処理は、最終部でホールト命令を発行するように構成されるが、プログラムをループ状態にしてもよい。

【 0 0 7 7 】

また、R A M アクセス禁止にする前にセットされる電源断フラグは、上述したように、電源投入時において停電からの復旧か否かを判断する際に使用される。また、ステップ S 4 1 から S 4 9 の処理は、第 2 の電源監視手段が電圧低下信号を発生する前に完了する。換言すれば、第 2 の電源監視手段が電圧低下信号を発生する前に完了するように、第 1 の電圧監視手段および第 2 の電圧監視手段の検出電圧の設定が行われている。

40

【 0 0 7 8 】

図 1 4 は、停電復旧処理（ステップ S 4）の一例を示すフローチャートである。停電復旧処理において、C P U 5 6 は、まず、バックアップ R A M 領域のデータチェック（この例ではパリティチェック）を行う（ステップ S 5 1）。不測の電源断が生じた後に復旧した場合には、バックアップ R A M 領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化処理（ステップ S 2）と同様の初期化処理を実行する（ステップ S 5 2 , S 5 4）。

50

【 0 0 7 9 】

チェック結果が正常であれば、CPU 56 は、内部状態を電源断時の状態に戻すための遊技状態復旧処理を行うとともに（ステップ S 5 3 ）、電源断フラグをクリアする（ステップ S 5 5 ）。

【 0 0 8 0 】

なお、ここでは、ステップ S 1 で停電からの復旧か否かを確認し、停電からの復旧時であればパリティチェックを行ったが、最初に、パリティチェックを実行し、チェック結果が正常でなければ停電からの復旧ではないと判断してステップ S 2 の初期化処理を実行し、チェック結果が正常であれば遊技状態復帰処理を行ってもよい。すなわち、パリティチェックの結果をもって停電からの復旧であるか否かを判断してもよい。

10

【 0 0 8 1 】

図 1 5 は、バックアップパリティデータ作成方法を説明するための説明図である。ただし、図 1 5 に示す例では、簡単のために、バックアップデータ RAM 領域のデータのサイズを 3 バイトとする。電源電圧低下にもとづく停電発生処理において、図 1 5 (A) に示すように、バックアップチェックデータ領域に、初期データ（この例では 0 0 H ）が設定される。次に、「 0 0 H 」と「 F 0 H 」の排他的論理和がとられ、その結果と「 1 6 H 」の排他的論理和がとられる。さらに、その結果と「 D F H 」の排他的論理和がとられる。そして、その結果（この例では「 3 9 H 」）がバックアップパリティデータ領域に設定される。

【 0 0 8 2 】

20

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われるが、図 1 5 (B) はパリティ診断の例を示す説明図である。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図 1 5 (A) に示すようなデータがバックアップ領域に設定されている。

【 0 0 8 3 】

ステップ S 5 1 の処理において、CPU 56 は、バックアップ RAM 領域のバックアップパリティデータ領域に設定されていたデータ（この例では「 3 9 H 」）を初期データとして、バックアップデータ領域の各データについて順次排他的論理和をとる処理を行う。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「 0 0 H 」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップ RAM 領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「 0 0 H 」にならない。

30

【 0 0 8 4 】

よって、CPU 56 は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

【 0 0 8 5 】

以上のように、この実施の形態では、遊技制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる記憶手段（この例ではバックアップ RAM ）が設けられ、電源投入時に、CPU 56 （具体的には CPU 56 が実行するプログラム）は、記憶手段がバックアップ状態にあればバックアップデータにもとづいて遊技状態を回復させる遊技状態復旧処理（ステップ S 5 3 ）を行うように構成される。

40

【 0 0 8 6 】

この実施の形態では、図 8 に示されたように電源基板 9 1 0 に第 1 の電源監視手段が搭載され、図 5 に示されたように主基板 3 1 に第 2 の電源監視手段が搭載されている。そして、電源電圧が低下していくときに、第 2 の電源監視手段（この例では電源監視用 IC 9 0 4 ）が電圧低下信号を発生する時期は、第 1 の電源監視手段（この例では電源監視用 IC 9 0 2 ）が電圧低下信号を発生する時期よりも遅くなるように設定されている。さらに、第 2 の電源監視手段からの電圧低下信号は、CPU 56 のリセット端子に入力されている。

50

【 0 0 8 7 】

すると、CPU 56 は、第 1 の電源監視手段（電源監視用 IC 902）からの電圧低下信号にもとづいて停電発生処理（電源断時処理）を実行した後にホールト状態に入るのであるが、ホールト状態において、リセット状態に入ることになる。すなわち、CPU 56 の動作が完全に停止する。ホールト状態では + 5 V 電源電圧値が徐々に低下するので出力状態が不定になるが、CPU 56 はリセット状態になるので、不定データにもとづいて異常動作してしまうことは防止される。

【 0 0 8 8 】

このように、この実施の形態では、CPU 56 が、第 1 の電源監視手段からの検出出力の入力に応じてホールト状態に入るとともに、第 2 の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成したので、電源断時に確実なデータ保存を行うことができ、遊技者に不利益がもたらされることを防止することができる。

10

【 0 0 8 9 】

なお、この実施の形態では、電源監視用 IC 902、904 は、同一の電源電圧を監視しているが、異なる電源電圧を監視してもよい。例えば、電源基板 910 の第 1 の電源監視回路が + 30 V 電源電圧を監視し、主基板 31 の第 2 の電源監視回路が + 5 V 電源電圧を監視してもよい。そして、第 2 の電源監視回路がローレベルの電圧低下信号を発生するタイミングは第 1 の電源監視回路が電圧低下信号を発生するタイミングに対して遅くなるように、主基板 31 の電源監視用 IC 904 のしきい値レベル（電圧低下信号を発生する電圧レベル）が設定される。例えば、しきい値は 4.25 V である。4.25 V は、通常時の電圧より低い、CPU 56 が暫くの間動作しうる程度の電圧である。

20

【 0 0 9 0 】

また、上記の実施の形態では、CPU 56 は、マスク可能外部割込端子（IRQ 端子）を介して電源基板からの第 1 の電圧低下信号（第 1 の電源監視手段からの電圧低下信号）を検知したが、第 1 の電圧低下信号をマスク不能割込端子（NMI 端子）に導入してもよい。その場合には、NMI 処理で電源断時処理が実行される。また、入力ポート 570 を介して電源基板からの第 1 の電圧低下信号を検知してもよい。その場合には、メイン処理において入力ポートの監視が行われる。

【 0 0 9 1 】

また、IRQ 端子を介して電源基板からの第 1 の電圧低下信号を検知する場合に、メイン処理のステップ S10 の遊技制御処理の開始時に IRQ 割込マスクをセットし、遊技制御処理の終了時に IRQ 割込マスクを解除するようにしてもよい。そのようにすれば、遊技制御処理の開始前および終了後に割込がかかることになって、遊技制御処理が途中で中断されることはない。従って、賞球制御コマンドを賞球制御基板 37 に送出しているときなどにコマンド送出が中断されてしまうようなことはない。よって、停電が発生するようなときでも、賞球制御コマンド等は確実に送出完了する。

30

【 0 0 9 2 】

次に、可変表示部 9 の表示制御について説明する。

図 16 は、8 ビットのデータによる表示制御コマンドデータの構成例を示す説明図である。図 16 に示すように、例えば、8 ビットのうちの上位 4 ビットで制御の種類を指示し、下位 4 ビットで具体的制御内容を指示する。例えば、この例では、上位 4 ビットが [0, 0, 0, 1] であれば、下位 4 ビットの数値で変動種類等が指示される。また、上位 4 ビットが [1, 0, 0, 0], [1, 0, 0, 1] または [1, 0, 1, 0] であれば、下位 4 ビットの数値で可変表示部 9 に可変表示される左図柄、中図柄または右図柄の停止図柄が指示される。

40

【 0 0 9 3 】

また、上位 4 ビットが [1, 1, 0, 1] であればデモ画面表示コマンドであることを示す。上位 4 ビットが [1, 1, 1, 0] であればエラー表示コマンドであることを示す。上位 4 ビットが [1, 1, 1, 1] であれば全図柄停止コマンド（確定コマンド）であることを示す。なお、それらのコマンドにおいて下位 4 ビットは例えば 0 に設定される。

50

【 0 0 9 4 】

この実施の形態では、主基板 3 1 の C P U 5 6 は、図柄の変動開始時に、変動種類を示すコマンドと左右中停止図柄を示すコマンドとを表示制御基板 8 0 に送出する。表示制御基板 8 0 の表示制御用 C P U 1 0 1 は、変動種類を示すコマンドによって図柄の変動時間を特定できる。なお、特定された変動時間に対応した複数種類の変動態様が用意されている場合には、表示制御用 C P U 1 0 1 が、いずれの変動態様を用いるのかを決定する。このように、図柄変動制御に関して、主基板 3 1 の C P U 5 6 は、変動開始時に変動時間を特定可能な情報と確定図柄を特定可能な情報とを送出するだけであり、具体的な図柄変動制御は表示制御用 C P U 1 0 1 の制御によって実現される。また、主基板 3 1 の C P U 5 6 は、変動時間が経過したら、表示制御基板 8 0 に対して確定コマンドを送出する。

10

【 0 0 9 5 】

図 1 7 は、主基板 3 1 から表示制御基板 8 0 に送出される表示制御コマンドの構成例を示す説明図である。図 1 7 に示すように、表示制御コマンドは、8 ビットのデータと、1 ビットのストローブ信号 (I N T 信号) とから構成されている。

【 0 0 9 6 】

図 1 8 は C P U 5 6 が実行する特別図柄プロセス処理のプログラムの一例を示すフローチャートである。図 1 8 に示す特別図柄プロセス処理は、図 1 2 に示された遊技制御処理におけるステップ S 2 7 の具体的な処理である。C P U 5 6 は、特別図柄プロセス処理を行う際に、特別図柄プロセスフラグの値に応じて、図 1 8 に示すステップ S 3 0 0 ~ S 3 0 9 のうちのいずれかの処理を行う。各処理において、以下のような処理が実行される。

20

【 0 0 9 7 】

特別図柄変動待ち処理 (ステップ S 3 0 0) : 始動入賞口 1 4 (この実施の形態では可変入賞球装置 1 5 の入賞口) に打球入賞して始動口センサ 1 7 がオンするのを待つ。始動口センサ 1 7 がオンすると、始動入賞記憶数が満タンでなければ、始動入賞記憶数が + 1 される。そして、大当たり判定用乱数を抽出する。

【 0 0 9 8 】

特別図柄判定処理 (ステップ S 3 0 1) : 特別図柄の可変表示が開始できる状態になると、始動入賞記憶数を確認する。始動入賞記憶数が 0 でなければ、抽出されている大当たり判定用乱数の値に応じて大当たりとするかはずれとするか決定する。

停止図柄設定処理 (ステップ S 3 0 2) : 左右中図柄の停止図柄を決定する。

30

【 0 0 9 9 】

リーチ動作設定処理 (ステップ S 3 0 3) : リーチ判定用乱数の値に応じてリーチ動作するか否か決定するとともに、リーチ動作用乱数の値に応じてリーチ動作の変動時間を決定する。

【 0 1 0 0 】

全図柄変動開始処理 (ステップ S 3 0 4) : 可変表示部 9 において全図柄が変動開始されるように制御する。このとき、表示制御基板 8 0 に対して、左右中最終停止図柄と変動時間を特定可能な情報が送信される。

【 0 1 0 1 】

全図柄停止待ち処理 (ステップ S 3 0 5) : 所定時間が経過すると、可変表示部 9 において表示される全図柄が停止されるように確定コマンドを送出する。

40

【 0 1 0 2 】

大当たり表示処理 (ステップ S 3 0 6) : 停止図柄が大当たり図柄の組み合わせである場合には、大当たり表示の表示制御コマンドデータが表示制御基板 8 0 に送出されるように制御するとともに内部状態 (プロセスフラグ) をステップ S 3 0 7 に移行するように更新する。そうでない場合には、内部状態をステップ S 3 0 9 に移行するように更新する。なお、大当たり図柄の組み合わせは、左右中図柄が揃った組み合わせである。また、遊技制御基板 8 0 の表示制御用 C P U 1 0 1 は表示制御コマンドデータに従って、可変表示部 9 に大当たり表示を行う。大当たり表示は遊技者に大当たりの発生を報知するためになされるものである。

50

【 0 1 0 3 】

大入賞口開放開始処理（ステップ S 3 0 7）：大入賞口を開放する制御を開始する。具体的には、カウンタやフラグを初期化するとともに、ソレノイド 2 1 を駆動して大入賞口を開放する。

【 0 1 0 4 】

大入賞口開放中処理（ステップ S 3 0 8）：大入賞口ラウンド表示の表示制御コマンドデータが表示制御基板 8 0 に送出する制御や大入賞口の閉成条件の成立を確認する処理等を行う。大入賞口の閉成条件が成立したら、大当り遊技状態の終了条件が成立していなければ内部状態をステップ S 3 0 7 に移行するように更新する。大当り遊技状態の終了条件が成立していれば、内部状態をステップ S 3 0 9 に移行するように更新する。

10

【 0 1 0 5 】

大当り終了処理（ステップ S 3 0 9）：大当り遊技状態が終了したことを遊技者に報知するための表示を行う。その表示が終了したら、内部フラグ等を初期状態に戻し、内部状態をステップ S 3 0 0 に移行するように更新する。

【 0 1 0 6 】

上記の各ステップの処理に応じて、遊技制御プログラム中の表示制御コマンドを送出する処理を行うモジュール（図 1 2 におけるステップ S 2 2）は、対応する表示制御コマンドデータを出力ポートに出力するとともにストロブ信号をオン状態にする。

【 0 1 0 7 】

図 1 9（A）は、可変表示部 9 における図柄変動に関する各制御コマンドの送出タイミング例を示す説明図である。この実施の形態では、主基板 3 1 の C P U 5 6 は、図柄変動を開始させるときに、表示制御基板 8 0 に対して変動開始コマンドおよび左右中図柄の確定図柄を示す図柄指定コマンドを送出する。

20

【 0 1 0 8 】

そして、図柄変動を確定させるときに、表示制御基板 8 0 に対して変動停止コマンド（確定コマンド）を送出する。表示制御基板 8 0 に搭載されている表示制御用 C P U 1 0 1 は、変動開始コマンドで指定された変動態様に応じた表示制御を行う。なお、変動開始コマンドには変動時間を示す情報が含まれている。

【 0 1 0 9 】

図 1 9（B）は、可変表示部 9 の表示結果が所定の大当り図柄であった場合に実行される大当り遊技に関する各制御コマンドの送出タイミング例を示す説明図である。この実施の形態では、主基板 3 1 の C P U 5 6 は、大当り遊技開始時に、表示制御基板 8 0 に対して大当り開始コマンドを送出する。また、所定時間経過後に、1 ラウンド（1 R）指定コマンドを送出する。表示制御用 C P U 1 0 1 は、大当り開始コマンドを受信すると、大当り開始時の表示制御を行う。また、1 ラウンド指定コマンドを受信すると、1 ラウンド目の表示を行う。

30

【 0 1 1 0 】

その後、主基板 3 1 の C P U 5 6 は、表示制御基板 8 0 に対して各ラウンドを示すコマンド等を順次送出する。表示制御基板 8 0 の C P U は、それらのコマンドに応じて対応する表示制御を行う。

40

【 0 1 1 1 】

また、大当り遊技終了時に、主基板 3 1 の C P U 5 6 は、表示制御基板 8 0 に対して大当り終了コマンドを送出する。表示制御用 C P U 1 0 1 は、大当り終了コマンドを受信すると、所定時間後に制御状態を遊技待ちの状態にする。

【 0 1 1 2 】

図 2 0 は、図 1 2 に示された遊技制御処理における表示制御データ出力処理（ステップ S 2 2）を示すフローチャートである。表示制御データ出力処理において、C P U 5 6 は、ポート A 出力要求がセットされているか否か判定する（ステップ S 5 8 1）。なお、ポート A 出力要求は、表示制御データ設定処理（ステップ S 2 1）において、特別図柄プロセス処理等からのコマンド出力要求に応じセットされる。

50

【 0 1 1 3 】

ポート A 出力要求がセットされている場合には、ポート A 出力要求をリセットし（ステップ S 5 8 2）、ポート A 格納領域の内容を出力ポート（出力ポート A）5 7 1 に出力する（ステップ S 5 8 3）。また、ポート A 出力カウンタを + 1 するとともに（ステップ S 5 8 4）、出力ポート（ポート B）5 7 2 のビット 7 を 0 にする（ステップ S 5 8 5）。

【 0 1 1 4 】

ポート A 出力要求がセットされていない場合には、ポート A 出力カウンタの値が 0 であるか否か判定する（ステップ S 5 8 6）。ポート A 出力カウンタの値が 0 でない場合には、ポート A 出力カウンタの値が 2 であるか否か確認する（ステップ S 5 8 7）。ポート A 出力カウンタの値が 2 ではない、すなわち 1 である場合には、ポート A 出力カウンタの値を 1 増やす（ステップ S 5 8 8）。

10

【 0 1 1 5 】

ポート A 出力カウンタの値が 2 である場合には、ポート A 出力カウンタの値をクリアするとともに（ステップ S 5 8 9）、出力ポート（出力ポート B）5 7 2 のビット 7 を 1 にする（ステップ S 5 9 0）。

【 0 1 1 6 】

出力ポート B のビット 7 は、表示制御基板 8 0 に与えられるストローク信号（INT 信号）を出力するポートである。また、出力ポート A のビット 0 ~ 7 は、表示制御コマンドデータを出力するポートである。そして、この実施の形態では、図 2 0 に示された表示制御データ出力処理は 2 m s に 1 回実行される。従って、図 2 0 に示されたデータ出力処理によって、図 2 1 に示すように、表示制御コマンドデータが出力されるときに、4 m s 間 INT 信号がローレベル（オン状態）になる。

20

【 0 1 1 7 】

なお、INT 信号のオン期間の 4 m s は一例であり、オン期間はそれよりも短くてもよく長くてもよい。また、ここでは、1 バイトの表示制御コマンドを例示したが、表示制御コマンドの長さも 1 バイトに限られず、1 バイトよりも長い表示制御コマンドを用いてもよい。

【 0 1 1 8 】

次に、遊技状態復旧処理について説明する。

図 2 2 は、図 1 4 に示された停電復旧処理で行われる遊技状態復旧処理の一例を示すフローチャートである。この例では、CPU 5 6 は、レジスタ内容を復元する必要がある場合は、バックアップ RAM に保存されていた値をレジスタに復元する（ステップ S 6 1）。そして、バックアップ RAM に保存されていたデータにもとづいて停電時の遊技状態を確認する。例えば、特別図柄プロセス処理の進行状況に対応した特別図柄プロセスフラグの値によって遊技状態を確認することができる。

30

【 0 1 1 9 】

遊技状態が図柄変動中であつた場合には（ステップ S 6 2）、左右中の停止図柄を示す表示制御コマンドおよび特殊表示コマンドの一例であるエラー表示制御コマンドを表示制御基板 8 0 に送出する制御を行う（ステップ S 6 3、S 6 4）。遊技状態が図柄変動中ではなかった場合には、停電発生前の最後に送出された左右中の停止図柄を示す表示制御コマンドと確定コマンドとを表示制御基板 8 0 に送出する制御を行う（ステップ S 6 5、S 6 6）。停電発生前の最後に送出された左右中の停止図柄に関する情報は、主基板 3 1 のバックアップ RAM に保存されている。

40

【 0 1 2 0 】

図 2 3 は、停電が発生した後に復旧した場合の制御状態の一例を示す説明図である。図 2 3 において、可変表示の状態は表示制御基板 8 0 の表示制御用 CPU 1 0 1 によって実現される。

【 0 1 2 1 】

図 2 3（A）は、図柄変動中に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板 3 1 から左右中の停止図柄を示す表示制御コマンドとエラー表

50

示コマンドとが送出される（図 2 2 におけるステップ S 6 3 , S 6 4 ）。表示制御用 CPU 1 0 1 は、エラー表示コマンドを受信すると、可変表示部 9 に特殊表示としてエラー表示を行う。また、主基板 3 1 における遊技制御手段は停電復旧時に図柄変動中の遊技状態、具体的には特別図柄プロセス処理における全図柄停止待ち処理（図 1 8 におけるステップ S 3 0 6 ）の状態に戻るの、変動期間が終了したら確定コマンドを表示制御基板 8 0 に送出する。

【 0 1 2 2 】

表示制御用 CPU 1 0 1 は、確定コマンドを受信すると、エラー表示を行っている状態で左右中の停止図柄を表示する。そして、次の表示制御コマンドを受信したら、エラー表示を止める。次の表示制御コマンドとは、例えば、大当たりとすることに決定されている場合には大当たり開始コマンドであり、大当たりとしないことに決定されている場合には、次の図柄変動開始時に主基板 3 1 から送出される変動開始を示すコマンド（変動時間を特定可能なコマンド）である。また、所定期間継続して始動入賞口 1 4 への入賞が発生しなかった場合等に遊技制御手段がデモ画面コマンドを送出するような場合には、デモ画面コマンドを受信したらエラー表示を止めるようにしてもよい。

【 0 1 2 3 】

なお、主基板 3 1 において、変動開始時に使用した各種パラメータはバックアップ RAM に保存されている。従って、電源復旧後の変動における表示結果（確定図柄）等は、停電によって中断した変動においてなされるはずであった表示結果等と同じである。従って、遊技者に不利益が与えられるということはない。

【 0 1 2 4 】

図 2 3 （ B ）は、大当たり遊技中に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板 3 1 から左右中の停止図柄を示す表示制御コマンドと確定コマンドとが送出される（図 2 2 におけるステップ S 6 5 , S 6 6 ）。

【 0 1 2 5 】

この場合には、遊技制御手段は停電復旧時に大当たり遊技中の遊技状態、具体的には特別図柄プロセス処理における大入賞口開放中処理または大入賞口開放開始処理（図 1 8 におけるステップ S 3 0 8 または S 3 0 7 ）の状態に戻るの、適宜ラウンド回数等を示す大当たり遊技に関わる表示制御コマンドを表示制御基板 8 0 に送出する。表示制御用 CPU 1 0 1 は、大当たり遊技に関わるコマンドに応じて、制御状態を大当たり遊技中の状態に戻すことができる。

【 0 1 2 6 】

なお、主基板 3 1 において、大当たり遊技中の各種パラメータ（大入賞口開放回数、大入賞口入賞球数等）はバックアップ RAM に保存されている。従って、遊技者にとっての遊技状態も停電前の状態に戻るの、遊技者に不利益が与えられるということはない。

【 0 1 2 7 】

図 2 3 （ C ）は、遊技待ちの状態に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板 3 1 から左右中の停止図柄を示す表示制御コマンドと確定コマンドとが送出される（図 2 2 におけるステップ S 6 5 , S 6 6 ）。表示制御用 CPU 1 0 1 は、左右中の停止図柄を示す表示制御コマンドにもとづいて、停電発生直前に表示されていた左右中図柄を可変表示部 9 に表示することができる。すなわち、表示状態を停電発生前の状態に戻すことができる。

【 0 1 2 8 】

次に、表示制御用 CPU 1 0 1 の動作を説明する。

図 2 4 は、表示制御基板 8 0 における表示制御用 CPU 1 0 1 の動作を示すフローチャートである。表示制御用 CPU 1 0 1 は、出力ポートやワークエリアの初期化およびタイマセット等のイニシャル処理を行った後に（ステップ S 1 0 1 ）、ループ状態に入る。イニシャル処理において、500 μ s および 2 ms 毎にタイマ割込が発生するようなタイマ設定がなされている。よって、ループ状態では、500 μ s のタイマ割込がかかると 500 μ s タイマ割込処理が行われ（ステップ S 1 0 2 ）、2 ms のタイマ割込がかかると 2

10

20

30

40

50

ms タイマ割込処理が行われる（ステップ S 1 0 3）。なお、500 μs タイマ割込処理では表示制御コマンド受信処理が行われ、2 ms タイマ割込処理では表示制御処理が実行される。

【0129】

図 2 5 は、2 ms のタイマ割込処理を示すフローチャートである。2 ms のタイマ割込がかかると、表示制御用 CPU 1 0 1 は、次の 2 ms 割込がかかるようにタイマを起動する等のイニシャル処理を行った後に（ステップ S 1 1 1）、表示制御プロセス処理（ステップ S 1 1 2）を実行する。

【0130】

図 2 6 は、500 μs タイマ割込処理で実行される表示制御コマンド読込処理を示すフローチャートである。表示制御コマンド読込処理において、表示制御用 CPU 1 0 1 は、ストローブ信号（INT 信号）に割り当てられている入力ポートのビット 7 を読み込む。そして、ビット 7 がオン（ローレベル）しているか否か確認する（ステップ S 5 0 1）。オンしていれば、表示制御コマンドデータの入力に割り当てられている入力ポートから表示制御コマンドデータを読み取る（ステップ S 5 0 2）。なお、上述したように、INT 信号は、主基板 3 1 の CPU 5 6 が新たな表示制御コマンドデータを出力したときにローレベルとされる。

【0131】

INT 信号がオフしている場合には、表示通信カウンタをクリアする（ステップ S 5 0 6）。表示通信カウンタは、INT 信号がオンしているときの表示制御コマンドデータ受信回数をカウントするために用いられる。

【0132】

INT 信号がオンしている場合には、受信した表示制御コマンドデータが直前に（500 μs 前）受信したコマンドデータと同じか否か確認する（ステップ S 5 0 3）。同じでない場合には、表示通信カウンタをクリアする（ステップ S 5 0 6）。同じであった場合には、表示通信カウンタが所定の最大値（MAX）に達しているか否か確認する（ステップ S 5 0 4）。

【0133】

最大値に達していない場合には、表示通信カウンタの値を + 1 する（ステップ S 5 0 5）。ここで、最大値とは、表示制御コマンドデータを確実に受信したと判定する値（この例では 3）よりも大きい値であり、例えば、4 ms 間での受信回数をカウントする等の目的で用いられる。

【0134】

次いで、表示制御用 CPU 1 0 1 は、表示通信カウンタ後が「3」になったか否か確認する（ステップ S 5 0 7）。「3」になっている場合には、受信したデータを受信コマンド格納エリアに格納する（ステップ S 5 0 9）。そして、受信したデータをワークエリアに格納する（ステップ S 5 1 0）。なお、ワークエリアに格納されたデータは、次の割込処理において、ステップ S 5 0 3 において用いられる。

【0135】

以上のように、この実施の形態では、表示制御用 CPU 1 0 1 は、例えば 3 回連続して同一の表示制御コマンドデータを受信すると、確かに表示制御コマンドを受信したとして、通信終了フラグをセットする。そして、通信終了フラグがセットされると、受信コマンド格納エリアに格納された表示制御コマンドにもとづいて図柄の変動および背景・キャラクターの表示切替等の処理が行われる。

【0136】

図 2 7 は、図 2 5 に示されたタイマ割込処理における表示制御プロセス処理（ステップ S 1 1 2）を示すフローチャートである。表示制御プロセス処理では、表示制御プロセスフラグの値に応じてステップ S 7 2 0 ~ S 8 7 0 のうちのいずれかの処理が行われる。各処理において、以下のような処理が実行される。

【0137】

10

20

30

40

50

表示制御コマンド受信待ち処理（ステップ S 7 2 0）：通信終了フラグのオンに応じて受信コマンドが設定されているワークエリアの内容を読み出して、変動時間を特定可能な表示制御コマンド等を受信したか否か確認する。

【 0 1 3 8 】

リーチ動作設定処理（ステップ S 7 5 0）：受信した変動時間を特定可能な表示制御コマンド（例えばリーチ種類を指定するコマンド）に対応した複数の変動態様のうちのいずれのパターンを使用するのかを決定する。

【 0 1 3 9 】

全図柄変動開始処理（ステップ S 7 8 0）：左右中図柄の変動が開始されるように制御する。

10

【 0 1 4 0 】

図柄変動中処理（ステップ S 8 1 0）：変動パターンを構成する各変動状態（変動速度や背景、キャラクタ）の切替タイミングを制御するとともに、主基板 3 1 から確定コマンドが送出されたか否かを監視する。また、左右図柄の停止制御を行う。

【 0 1 4 1 】

全図柄停止待ち設定処理（ステップ S 8 4 0）：変動時間の終了時に、全図柄停止を指示する表示制御コマンドを受信していたら、図柄の変動を停止し最終停止図柄（確定図柄）を表示する制御を行う。

【 0 1 4 2 】

大当たり中処理（ステップ S 8 7 0）：変動時間の終了後、大当たり報知表示、大当たり遊技中のラウンド表示、確変大当たり表示または通常大当たり表示の制御を行う。

20

【 0 1 4 3 】

図 2 8 は、表示制御コマンド受信待ち処理（ステップ S 7 2 0）の一例を示すフローチャートである。表示制御コマンド受信待ち処理において、表示制御用 C P U 1 0 1 は、変動時間を特定可能な表示制御コマンドを受信したか否か確認する（ステップ S 7 5 1）。受信していれば、可変表示部 9 のエラー表示を消去するとともに（ステップ S 7 5 2）、表示制御プロセスフラグの値をリーチ動作選択処理に対応した値に設定する（ステップ S 7 5 3）。よって、以後、リーチ動作選択処理が実行される。

【 0 1 4 4 】

また、表示制御用 C P U 1 0 1 は、左右中の停止図柄を示す表示制御コマンドを受信した場合には（ステップ S 7 5 4）、左右中の停止図柄を示す情報を記憶する（ステップ S 7 5 5）。エラー表示コマンドを受信した場合には（ステップ S 7 5 6）、可変表示部 9 にエラー表示を行う（ステップ S 7 5 7）。また、確定コマンドを受信した場合には（ステップ S 7 5 8）、記憶されている停止図柄を可変表示部 9 に表示する（ステップ S 7 5 9）。

30

【 0 1 4 5 】

大当たり遊技中に送出されるコマンドを受信した場合には（ステップ S 7 6 0）、可変表示部 9 のエラー表示を消去するとともに（ステップ S 7 6 1）、表示制御プロセスフラグの値を大当たり中処理に対応した値に設定する（ステップ S 7 6 2）。よって、以後、大当たり中処理が実行される。大当たり遊技中に送出されるコマンドとは、例えば、ラウンド回数

40

【 0 1 4 6 】

また、デモ画面コマンドを受信した場合にも（ステップ S 7 6 3）、表示制御用 C P U 1 0 1 は、エラー表示を消去する（ステップ S 7 6 4）。なお、表示制御用 C P U 1 0 1 は、デモ画面コマンドを受信した場合には、エラー表示を消去するとともに、可変表示部 9 にデモ画面を表示する。

【 0 1 4 7 】

表示制御用 C P U 1 0 1 は、通常の電源投入時にも停電からの復旧時にも同じ処理を行うので、停電からの復旧時に、表示制御プロセスフラグは初期化され、表示制御プロセス処理は表示制御コマンド受信待ちの状態となる。図 2 3（A）に示されたように、図柄変

50

動中に停電が発生し停電から復旧した場合には、主基板 3 1 からエラー表示コマンドおよび左右中の停止図柄を示す表示制御コマンドが送出される。そして、変動時間が経過すると、確定コマンドが送出される。

【 0 1 4 8 】

表示制御基板 8 0 において、表示制御用 C P U 1 0 1 は、図 2 8 に示されたステップ S 7 5 4 で左右中の停止図柄を示す表示制御コマンドを受信したことを確認すると停止図柄を示す情報を記憶し、ステップ S 7 5 6 でエラー表示コマンドを受信したことを確認するとエラー表示を行う。そして、ステップ S 7 5 8 で確定コマンドを受信したことを確認すると記憶されている停止図柄を表示する。ここでは、エラー表示の消去は行われない。エラー表示は、変動時間を特定可能な表示制御コマンド、大当り遊技中のコマンド等を受信したときに消去される（ステップ S 7 5 2 , S 7 6 1 ）。

10

【 0 1 4 9 】

従って、停電が発生し遊技状態が回復した場合には、可変表示部 9 においてしばらくの間、エラー表示が継続表示される。よって、遊技者等は、停電が発生し遊技状態が回復したことを容易に認識することができる。そして、停電発生前の変動開始時に主基板 3 1 から受信した左右中図柄の停止図柄に関する情報は、停電発生によって表示制御基板 8 0 において消去されているが、停電からの復旧時にあらためて主基板 3 1 から左右中図柄の停止図柄を示すコマンドが送出されるので、所定のタイミングで、正規の左右中停止図柄を可変表示部 9 に表示することができる。

20

【 0 1 5 0 】

大当り遊技中に停電が発生し停電から復旧した場合には、図 2 3 (B) に示されたように、主基板 3 1 から左右中の停止図柄を示す表示制御コマンドおよび確定コマンドが送出される。そして、主基板 3 1 における遊技制御手段では、遊技状態が停電発生時の状態に回復するので、大当り遊技中の制御が再開され大当り遊技に関わる表示制御コマンドが送出される。表示制御基板 8 0 において、表示制御用 C P U 1 0 1 は、大当り遊技に関わる表示制御コマンドを受信すると、表示制御プロセスフラグの値を大当り中処理の値にして、制御状態を大当り中処理に戻す（ステップ S 7 6 2 ）。なお、停電復旧時に左右中の停止図柄を示す表示制御コマンドが送出されるので、大当り遊技終了時に、表示制御用 C P U 1 0 1 は、正規の左右中停止図柄を可変表示部 9 に表示することができる。

30

【 0 1 5 1 】

そして、遊技待ち状態で停電が発生し停電から復旧した場合には、図 2 3 (C) に示されたように、主基板 3 1 から左右中の停止図柄を示す表示制御コマンドおよび確定コマンドが送出される。表示制御用 C P U 1 0 1 は、ステップ S 7 5 4 で左右中の停止図柄を示す表示制御コマンドを受信したことを確認すると停止図柄を示す情報を記憶し、ステップ S 7 5 8 で確定コマンドを受信したことを確認すると停止図柄を可変表示部 9 に表示する。このように、停電復旧時に左右中の停止図柄を示す表示制御コマンドが送出されるので、表示制御用 C P U 1 0 1 は、正規の左右中停止図柄を可変表示部 9 に表示することができる。

【 0 1 5 2 】

図 2 9 は、上述した制御による可変表示部 9 の表示状態の一例を示す説明図である。図 2 9 (A) に示すように図柄が変動していたときに停電が発生しその後復旧すると、可変表示部 9 には、図 2 9 (B) に示すように、エラー表示がなされる。そして、変動期間が終了して主基板 3 1 から確定コマンドを受信すると、停止図柄を表示する。その後、この例では、次回の変動開始のための変動開始を示すコマンドを受信するとエラー表示が消去される。

40

【 0 1 5 3 】

次に、賞球制御手段の停電発生時の動作について説明する。

図 3 0 は、電源監視および電源バックアップのための賞球制御用 C P U 3 7 1 周りの一構成例を示すブロック図である。図 3 0 に示すように、電源基板 9 1 0 に搭載されている第 1 の電源監視回路（第 1 の電源監視手段）からの電圧低下信号が、賞球制御用 C P U 3

50

71の割込端子（IRQ端子）に入力されている。従って、賞球制御用CPU371は、割込処理によって電源断の発生を確認することができる。

【0154】

賞球制御用CPU371等の駆動電源である+5V電源から電力が供給されていない間、賞球制御用CPU371の内蔵RAMの少なくとも一部は、電源基板910から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V電源が復旧すると、初期リセット回路935からリセット信号が発せられるので、賞球制御用CPU371は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

10

【0155】

図30に示す構成では、賞球制御基板37には、第2の電源監視回路933が搭載されている。この例では、第2の電源監視回路933において、電源監視用IC934が、電源基板910の第1の電源監視回路が監視する電源電圧と等しい電圧である+30V電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。第2の電源監視回路933が設けられている場合には、第2の電源監視回路933の検出電圧（電圧低下信号を出力することになる電圧）を、電源基板910に搭載されている第1の電源監視回路の検出電圧よりも低くする。

【0156】

第2の電源監視回路933からの電圧低下信号は、初期リセット回路935からの初期リセット信号と論理和をとられた後に、賞球制御用CPU371のリセット端子に入力される。従って、賞球制御用CPU371は、初期リセット回路935からの初期リセット信号がローレベルを呈しているとき、または、第2の電源監視回路933からの電圧低下信号がローレベルを呈しているときに、リセット状態（非動作状態）になる。

20

【0157】

図31は、主基板31から賞球制御基板37に送信される賞球制御コマンドのビット構成の一例を示す説明図である。図31に示すように、1バイト中の上位4ビットが制御指定部として使用され、下位4ビットが賞球数を示す領域として用いられる。

【0158】

図32に示すように、制御指定部において、ビット7, 6, 5, 4が「0, 1, 0, 0」であれば払出個数指定コマンドであることを示し、「0, 1, 0, 1」であれば払出指定コマンドであることを示す。払出個数指定コマンドは、主基板31のCPU56が入賞を検出すると直ちに賞球制御基板37に送出される。

30

【0159】

ビット7, 6, 5, 4が「1, 0, 0, 0」である球切れ指定コマンドは、補給玉がなくなることが検出されたときに主基板31から送信される。また、ビット7, 6, 5, 4が「1, 0, 0, 1」である発射停止指定コマンドは、余剰玉受皿4が満タンになって満タンスイッチ48がオンしたとき（満タン状態フラグがオンしたとき）に主基板31から送信される。

【0160】

賞球制御コマンドは、主基板31から賞球制御基板37に、1バイト（8ビット：賞球制御コマンドD7～D0）のデータとして出力される。賞球制御コマンドD7～D0は正論理で出力される。また、賞球制御コマンドD7～D0が出力されたときには、負論理の賞球制御INT信号が出力される。

40

【0161】

この実施の形態では、図33に示すように、主基板31から賞球制御コマンドD7～D0が出力されるときに、賞球制御INT信号が5μs以上ローレベルになる。賞球制御INT信号は、賞球制御基板37において、賞球制御用CPU371の割込端子に接続されている。よって、賞球制御用CPU371は、割り込みがあると、賞球制御コマンドD7～D0が主基板31から送出されたことを認識でき、割込処理において賞球制御コマンド

50

受信処理を行う。

【0162】

なお、図31に示されたコマンド構成は一例であって、他の構成にしてもよい。例えば、1バイト中の上位下位を、図31に示された構成とは逆にしてもよい。

【0163】

図34は、賞球制御用CPU371のメイン処理を示すフローチャートである。メイン処理では、賞球制御用CPU371は、まず、RAM領域をクリアする等の初期値設定処理を行う(ステップS701)。なお、内蔵RAMの電源バックアップされたRAM領域(バックアップRAM領域)にデータが設定されている場合には、それらの領域のクリア処理はなされない。その後、この実施の形態では、賞球制御用CPU371は、タイマ割込フラグの監視(ステップS702)の確認を行うループ処理に移行する。

10

【0164】

ステップS701の初期化処理では、後述する総合個数記憶の値が0でない場合には、非バックアップRAM領域をクリアする。そして、賞球再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う。なお、バックアップRAM領域であっても、賞球個数に関わらない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。さらに、それら処理の他に、2ms毎に定期的にタイマ割込がかかるように賞球制御用CPU371に設けられているタイマレジスタの初期設定(タイムアウトが2msであることと繰り返しタイマが動作する設定)が行われる。すなわち、タイマ割込を能動化する処理と、タイマ割込インターバルを設定する処理とが実行される。

20

【0165】

従って、この実施の形態では、賞球制御用CPU371の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は2msに設定される。そして、図35に示すように、タイマ割込が発生すると、賞球制御用CPU371は、タイマ割込フラグをセットする(ステップS711)。

【0166】

賞球制御用CPU371は、ステップS702において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに(ステップS703)、賞球制御処理を実行する(ステップS705)。以上の制御によって、この実施の形態では、賞球制御処理は2ms毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、賞球制御処理はメイン処理において実行されるが、タイマ割込処理で賞球制御処理を実行してもよい。

30

【0167】

図36は、賞球制御用CPU371が内蔵するRAMの使用例を示す説明図である。この例では、バックアップRAM領域に総合個数記憶(例えば2バイト)が形成されている。総合個数記憶は、主基板31の側から指示された払出個数の総数を記憶するものである。

【0168】

図37は、割込処理による賞球制御コマンド受信処理を示すフローチャートである。主基板31からの賞球制御INT信号は賞球制御用CPU371の割込端子に入力されている。よって、主基板31からの賞球制御INT信号がオン状態になると、賞球制御用CPU371に割込がかかり、図37に示す賞球制御コマンドの受信処理が開始される。

40

【0169】

賞球制御コマンドの受信処理において、賞球制御用CPU371は、まず、賞球制御コマンドデータの入力に割り当てられている入力ポートから1バイトのデータを読み込む(ステップS852)。読み込んだデータが払出個数指示コマンドであれば(ステップS853)、払出個数指示コマンドで指示された個数を総合個数記憶に加算する(ステップS855)。そうでなければ、通信終了フラグをセットする(ステップS854)。なお、通信終了フラグは、この例では、払出個数指示コマンド以外のコマンドを受信したことを示すフラグである。

50

【 0 1 7 0 】

以上のように、賞球制御基板 3 7 に搭載された賞球制御用 C P U 3 7 1 は、主基板 3 1 の C P U 5 6 から送られた払出個数指示コマンドに含まれる賞球数をバックアップ R A M 領域（総合個数記憶）に記憶する。

【 0 1 7 1 】

図 3 8 は、賞球制御処理（ステップ S 7 1 1）を示すフローチャートである。賞球制御処理において、賞球制御用 C P U 3 7 1 は、総合個数記憶が 0 でないか否かの確認を行う（ステップ S 5 1 1）。総合個数記憶が 0 でなければ、賞球制御用 C P U 3 7 1 は、賞球払出処理を行う（ステップ S 5 1 2）。賞球払出処理では、払出モータ 2 8 9 がオンしていなければオンするとともに、賞球カウントスイッチ 3 0 1 A の検出出力によって遊技球の払出がなされたか否かの確認を行う。そして、1 個の払出が行われたことを確認したら（ステップ S 5 1 3）、総合個数記憶の値を - 1 する（ステップ S 5 1 4）。また、総合個数記憶の値が 0 になったら（ステップ S 5 1 5）、払出モータ 2 8 9 をオフする（ステップ S 5 1 6）。

10

【 0 1 7 2 】

総合個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板 9 1 0 のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、賞球制御用 C P U 3 7 1 は、総合個数記憶の内容にもとづいて賞球払出処理を継続することができる。

【 0 1 7 3 】

賞球制御用 C P U 3 7 1 は、電源投入時に、バックアップ R A M 領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球について賞球処理再開を行うことができる。

20

【 0 1 7 4 】

なお、賞球制御用 C P U 3 7 1 は、主基板 3 1 から指示された賞球個数を総合個数記憶で総数として管理したが、賞球数毎（例えば 1 5 個、1 0 個、6 個）に管理してもよい。例えば、賞球数毎に対応した個数カウンタを設け、払出個数指定コマンドを受信すると、そのコマンドで指定された個数に対応する個数カウンタを + 1 する。そして、賞球数毎の賞球払出が終了すると、対応する個数カウンタを - 1 する。その場合にも、各個数カウンタはバックアップ R A M 領域に形成される。よって、遊技機の電源が断しても、所定期間中に電源が回復すれば、賞球制御用 C P U 3 7 1 は、各個数カウンタの内容にもとづいて賞球払出処理を継続することができる。

30

【 0 1 7 5 】

図 3 9 は、賞球制御用 C P U 3 7 1 が第 1 の電源監視手段からの割込に応じて実行される停電発生割込処理を示すフローチャートである。電源基板 9 0 1 の電源監視用 I C 9 0 2 が電源電圧の低下を検出すると電圧低下信号が電圧低下を示す状態となり、停電発生割込処理が開始される。停電発生割込処理において、賞球制御用 C P U 3 7 1 は、割込禁止に設定し（ステップ S 8 0 1）、R A M アクセス禁止状態に設定して（ステップ S 8 0 2）、ホールド命令（H A L T 命令）を発行する（ステップ S 8 0 3）。

【 0 1 7 6 】

すなわち、C P U 自身を、リセット解除または割込発生以外では動作しない状態にする。従って、図 3 0 に示された電源監視用 I C 9 3 4 からのリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実に賞球制御用 C P U 3 7 1 は動作停止する。その結果、上述した R A M アクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因する R A M の内容破壊等を確実に防止することができる。

40

【 0 1 7 7 】

図 4 0 は、賞球制御用 C P U 3 7 1 が電源投入時に実行する初期化処理（ステップ S 7 0 1）の一部を示すフローチャートである。電源が投入され、または、電源が復旧したときには、賞球制御用 C P U 3 7 1 は、まず、バックアップ R A M 領域に形成されている総合個数記憶の値が 0 でないかどうか確認する（ステップ S 9 0 1）。0 である場合には、

50

前回の電源オフ時に未払出賞球はなかったことになるので、通常の初期設定処理を行う。すなわち、レジスタおよび全 R A M 領域をクリアして（ステップ S 9 0 3 ）、スタックポインタの初期設定を行う（ステップ S 9 0 4 ）。

【 0 1 7 8 】

総合個数記憶の値が 0 でない場合には、アドレスを指定してレジスタと非バックアップ R A M 領域をクリアする（ステップ S 9 0 5 ）。そして、賞球再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う（ステップ S 9 0 6 ）。なお、バックアップ R A M 領域であっても、賞球個数に関わらない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。

【 0 1 7 9 】

このように、賞球制御用 C P U 3 7 1 は、電源投入時に、バックアップ R A M 領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球について賞球処理再開を行うことができる。

【 0 1 8 0 】

なお、この実施の形態では、賞球制御用 C P U 3 7 1 は、マスク可能外部割込端子（ I R Q 端子）電源基板からの第 1 の電圧低下信号（第 1 の電源監視手段からの電圧低下信号）を検知したが、第 1 の電圧低下信号をマスク不能割込端子（ N M I 端子）に導入してもよい。その場合には、 N M I 処理によって図 3 9 に示された停電発生処理が実行される。また、入力ポートを介して第 1 の電圧低下信号を検知してもよい。その場合には、賞球制御用 C P U 3 7 1 が実行するメイン処理において、入力ポートの監視が行われる。

【 0 1 8 1 】

上記の実施の形態では、電源基板 9 1 0 からの第 1 の電圧低下信号が主基板 3 1 および賞球制御基板 3 7 の割込端子に入力されたが、図 4 1 に示すように、賞球制御基板 3 7 において、割込端子の前に遅延回路 9 3 6 を設けてもよい。そのように構成した場合には、主基板 3 1 の C P U 5 6 が、第 1 の電源監視手段が電圧低下を検出したことを認識するタイミングは、賞球制御基板 3 7 の賞球制御用 C P U 3 7 1 が認識するタイミングよりも早くなる。

【 0 1 8 2 】

C P U 5 6 および賞球制御用 C P U 3 7 1 はそれぞれ第 1 の電圧低下信号に応じて電源断時処理を行うのであるが、 C P U 5 6 は、賞球制御用 C P U 3 7 1 よりも早く電源断時処理を開始する。すなわち、賞球制御用 C P U 3 7 1 による賞球制御処理が停止するよりも早く C P U 5 6 による遊技制御処理が停止する。すると、遊技制御処理中に送出された賞球制御コマンドは、電源断が生ずるときであっても、確実に賞球制御用 C P U 3 7 1 で受信される。賞球制御用 C P U 3 7 1 は受信した賞球制御コマンドにもとづく賞球数をバックアップ R A M 領域に保存するので、賞球数は、停電中でも保持され停電復旧後に処理される。よって、遅延回路 9 3 6 が設けられている場合には、遊技制御手段が検出した入賞にもとづく賞球払出がより確実になされる。よって、遊技者に対して不利益が与えられることをより効果的に防止できる。

【 0 1 8 3 】

また、遅延回路 9 3 6 を設けず、第 1 の電圧低下信号をソフトウェア的に遅延させてもよい。例えば、賞球制御用 C P U 3 7 1 は、第 1 の電圧低下信号にもとづく割込が発生すると直ちに割込処理を開始するのではなく、タイマをスタートさせてメイン処理を続行する。そして、タイマがタイムアウトしたら、図 3 9 に示されたステップ S 8 0 1 ~ S 8 0 3 の処理を実行する。

【 0 1 8 4 】

なお、上記の実施の形態では、記憶手段として R A M を用いた場合を示したが、記憶手段として、電氣的に書き換えが可能な記憶手段であれば R A M 以外のものを用いてもよい。

【 0 1 8 5 】

さらに、ここでは、遊技制御手段以外の他の遊技装置制御手段として賞球制御手段を例示したが、表示制御手段、音制御手段およびランプ制御手段についても、第2の電源監視手段を設けてもよい。

【0186】

上記の各実施の形態のパチンコ遊技機1は、始動入賞にもとづいて可変表示部9に可変表示される特別図柄の停止図柄が所定の図柄の組み合わせになると所定の遊技価値が遊技者に付与可能になる第1種パチンコ遊技機であったが、始動入賞にもとづいて開放する電動役物の所定領域への入賞があると所定の遊技価値が遊技者に付与可能になる第2種パチンコ遊技機や、始動入賞にもとづいて可変表示される図柄の停止図柄が所定の図柄の組み合わせになると開放する所定の電動役物への入賞があると所定の権利が発生または継続する第3種パチンコ遊技機であっても、本発明を適用できる。

10

【0187】

また、本明細書には、以下のような発明も開示されている。

表示制御手段は、次に可変表示部における表示状態を変化させるための表示指定コマンドを受信すると特殊表示を終了するように構成されている。

【0188】

表示指定コマンドには、少なくとも変動時間を特定可能なコマンドが含まれる。

【0189】

遊技制御手段は、電源断時に可変表示部で可変表示中でなかった場合に電源が復旧したときには、電源断前の最後の確定図柄を特定可能なコマンドと確定コマンドとを表示制御手段に送出し、表示制御手段は、確定コマンドを受信すると電源断前の最後の確定図柄を特定可能なコマンドで特定される図柄を可変表示部に表示する制御を行うように構成されている。

20

【0190】

遊技機は、遊技制御手段が搭載された遊技制御基板および表示制御手段が搭載された表示制御基板とは別個に設けられ少なくとも遊技制御基板で使用される各電圧を生成する電源基板を備え、電源基板には所定電位電源の電圧低下を検出するための電源監視手段が設けられ、遊技制御手段は遊技制御マイクロコンピュータを含み、電源基板の電源監視手段の検出出力は遊技制御基板の遊技制御マイクロコンピュータに接続され、遊技制御マイクロコンピュータが、電源監視手段からの検出出力の入力に応じて遊技状態復帰のための所定の電源断時処理を実行するように構成されている。

30

【0191】

電源断時処理にはレジスタの退避処理が含まれている。

【0192】

電源断時処理には記憶手段へのアクセスを防止する処理が含まれている。

【0193】

電源監視手段からの検出出力は、遊技制御マイクロコンピュータの割込端子に入力され、遊技制御マイクロコンピュータが、割込端子への入力にもとづいて電源断時処理を実行するように構成されている。

【0194】

遊技制御マイクロコンピュータが、電源断時処理を行うときに電源断時処理を行ったことを示すフラグをセットし、電源が回復した場合に前記フラグがセットされていたらデータ復帰処理を行うように構成されている。

40

【0195】

遊技制御マイクロコンピュータが、電源断時処理の最終部でホールド状態に設定するように構成されている。

【0196】

遊技制御手段は、電源監視手段が電圧低下を検出した所定期間後に電源電圧の電圧低下を検出する第2の電源監視手段を含み、遊技制御マイクロコンピュータが、第2の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成されている。

50

【 0 1 9 7 】

電源断中でも記憶を保持可能な記憶手段には、電源断時にも所定時間だけ電力供給可能な非常時電力供給手段によって電力供給がなされるように構成されている。

【 0 1 9 8 】

表示制御手段が、次に可変表示部における表示状態を変化させるための表示指定コマンドを受信すると特殊表示を終了するように構成されている場合には、所定期間特殊表示が継続されることによって、遊技者等が停電等の発生を容易に認識できる。

【 0 1 9 9 】

表示指定コマンドに少なくとも変動時間を特定可能なコマンドが含まれる場合には、次の可変表示部における図柄変動が開始されるときには特殊変動が終了して、図柄変動を妨げるような表示は行われな

10

【 0 2 0 0 】

遊技制御手段が、電源断時に可変表示部で可変表示中でなかった場合に電源が復旧したときには、電源断前の最後の確定図柄を特定可能なコマンドと確定コマンドとを表示制御手段に送出し、表示制御手段が、確定コマンドを受信すると電源断前の最後の確定図柄を特定可能なコマンドで特定される図柄を可変表示部に表示する制御を行うように構成されている場合には、表示制御手段において可変表示結果を特定可能な情報が停電等によって消去されてしまっても、表示制御手段は確実に表示状態を復元することができる。

【 0 2 0 1 】

電源基板の電源監視手段の検出出力が遊技制御基板の遊技制御マイクロコンピュータに接続され、遊技制御マイクロコンピュータが、電源監視手段からの検出出力の入力に応じて所定の電源断時処理を実行するように構成されている場合には、電源断が発生しても、遊技者に不利益がもたらされることを防止することができる。

20

【 0 2 0 2 】

電源断時処理にレジスタの退避処理が含まれている場合には、電源復旧時に遊技状態を復帰させるように構成したときに、復帰のために必要なデータをもれなく保存できる。

【 0 2 0 3 】

電源断時処理に記憶手段へのアクセスを防止する処理が含まれている場合には、電源断時に、記憶手段内のデータが破壊されることがないという効果がある。

【 0 2 0 4 】

電源監視手段からの検出出力が、遊技制御マイクロコンピュータの割込端子に入力され、遊技制御マイクロコンピュータが、割込端子への入力にもとづいて電源断時処理を実行するように構成されている場合には、ソフトウェアの負担を増大させることなく電源断時処理を確実に実行することができる。

30

【 0 2 0 5 】

遊技制御マイクロコンピュータが、電源断時処理を行うときに電源断時処理を行ったことを示すフラグをセットし、電源が回復した場合にそのフラグがセットされていたらデータ復帰処理を行うように構成されている場合には、データ退避処理等の電源断時処理を行ったことを示すフラグのオンオフに応じてデータ復帰処理を行うか否か判断することができ、保存されていたデータを電源復帰後に確実に活用することができる。

40

【 0 2 0 6 】

遊技制御マイクロコンピュータが、電源断時処理の最終部でホールド状態に設定するように構成されている場合には、電源断時に確実に遊技制御マイクロコンピュータの動作が停止し、電源電圧が低下していくことに伴って生ずる可能性がある記憶手段の内容破壊等を確実に防止することができる。

【 0 2 0 7 】

遊技制御手段が、電源監視手段が電圧低下を検出した所定期間後に電源電圧の電圧低下を検出する第2の電源監視手段を含み、遊技制御マイクロコンピュータが、第2の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成されている場合には、電源断時により確実なデータ保存を行うことができ、遊技者に不利益がもたらされ

50

ることを防止することができる。

【0208】

電源断中でも記憶を保持可能な記憶手段には、電源断時にも所定時間だけ電力供給可能な非常時電力供給手段によって電力供給がなされるように構成されている場合には、遊技店の翌日の営業まで記憶が持ち越されることを防止することができる。

【図面の簡単な説明】

【0209】

【図1】パチンコ遊技機を正面からみた正面図である。

【図2】パチンコ遊技機の遊技盤を正面からみた正面図である。

【図3】パチンコ遊技機を背面からみた背面図である。

10

【図4】遊技制御基板（主基板）の回路構成例を示すブロック図である。

【図5】電源監視および電源バックアップのためのCPU周りの一構成例を示すブロック図である。

【図6】表示制御基板の回路構成例を示すブロック図である。

【図7】賞球制御基板の回路構成例を示すブロック図である。

【図8】電源基板の一構成例を示すブロック図である。

【図9】主基板におけるCPUが実行するメイン処理を示すフローチャートである。

【図10】初期化処理を示すフローチャートである。

【図11】2msタイマ割込処理を示すフローチャートである。

【図12】遊技制御処理を示すフローチャートである。

20

【図13】停電発生割込処理を示すフローチャートである。

【図14】停電復旧処理を示すフローチャートである。

【図15】バックアップパリティデータ作成方法を説明するための説明図である。

【図16】表示制御コマンドデータの構成例を示す説明図である。

【図17】表示制御コマンドの構成例を示す説明図である。

【図18】特別図柄プロセス処理のプログラムの一例を示すフローチャートである。

【図19】主基板からの各制御コマンドの送出タイミング例を示す説明図である。

【図20】表示制御データ出力処理を示すフローチャートである。

【図21】表示制御コマンドデータの出力の様子を示すタイミング図である。

【図22】遊技状態復旧処理の一例を示すフローチャートである。

30

【図23】停電が発生した後に復旧した場合の制御状態の一例を示す説明図である。

【図24】表示制御用CPUが実行するメイン処理を示すフローチャートである。

【図25】表示制御用CPUの2msタイマ割込処理を示すフローチャートである。

【図26】表示制御用CPUの表示データ読込処理を示すフローチャートである。

【図27】表示制御用CPUが実行する表示制御プロセス処理を示すフローチャートである。

【図28】表示制御プロセス処理における表示制御コマンド受信待ち処理を示すフローチャートである。

【図29】可変表示部の表示状態の一例を示す説明図である。

【図30】電源監視および電源バックアップのための賞球制御用CPU周りの一構成例を示すブロック図である。

40

【図31】賞球制御コマンドの構成例を示す説明図である。

【図32】賞球制御コマンドのビット構成を示す説明図である。

【図33】賞球制御コマンドデータの出力の様子を示すタイミング図である。

【図34】賞球制御用CPUが実行するメイン処理を示すフローチャートである。

【図35】賞球制御用CPUのタイマ割込処理を示すフローチャートである。

【図36】賞球制御手段におけるRAMの一構成例を示す説明図である。

【図37】賞球制御用CPUのコマンド受信処理を示すフローチャートである。

【図38】賞球制御処理を示すフローチャートである。

【図39】賞球制御用CPUが実行する停電発生処理を示すフローチャートである。

50

【図４０】賞球制御用ＣＰＵの初期化処理の一例を示すフローチャートである。

【図４１】電源監視および電源バックアップのための賞球制御用ＣＰＵ周りの他の構成例を示すブロック図である。

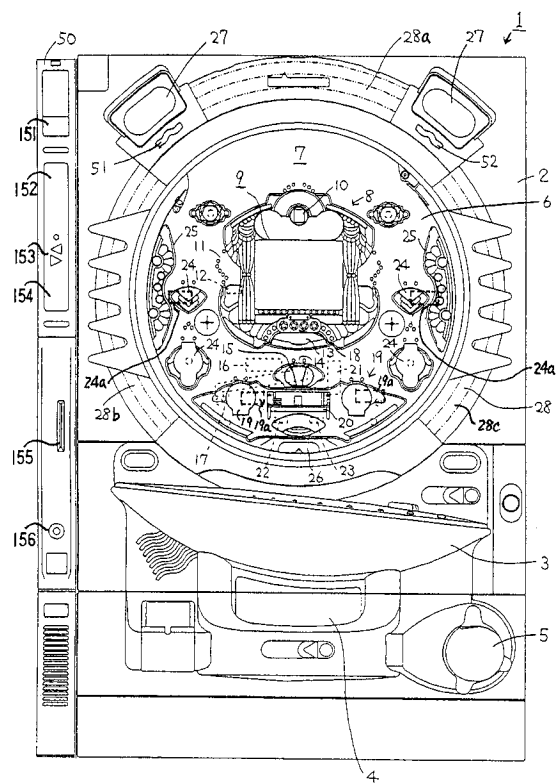
【符号の説明】

【０２１０】

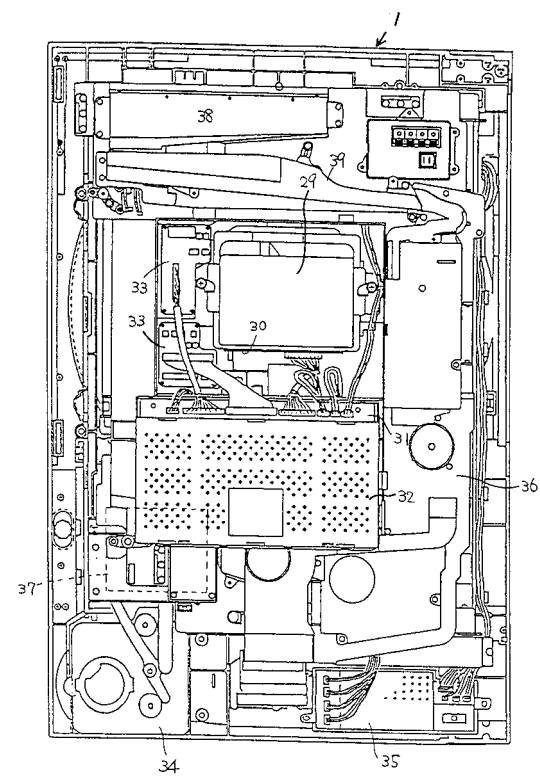
- １ パチンコ遊技機
- ３１ 主基板
- ３７ 賞球制御基板
- ５３ 基本回路
- ５６ ＣＰＵ
- ８０ 表示制御基板
- １０１ 表示制御用ＣＰＵ
- ３７１ 賞球制御用ＣＰＵ
- ９０２，９０４ 電源監視用ＩＣ
- ９０３，９３３ 第２の電源監視回路
- ９１０ 電源基板

10

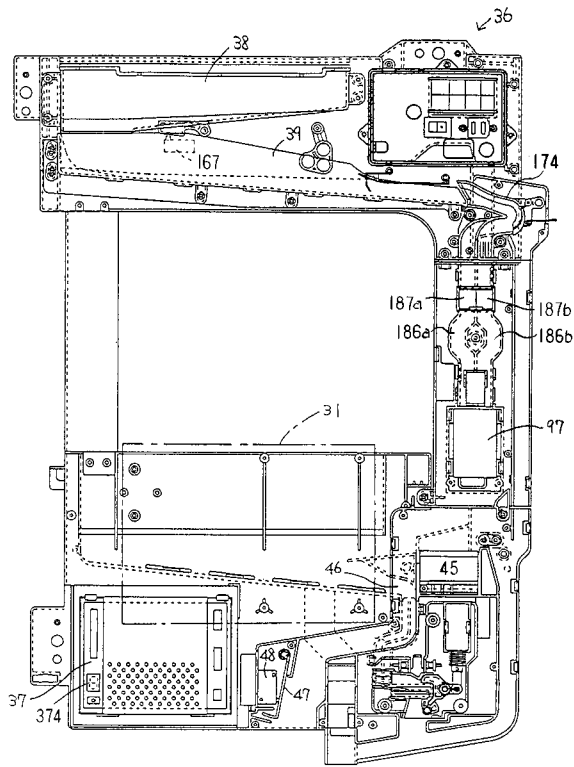
【図１】



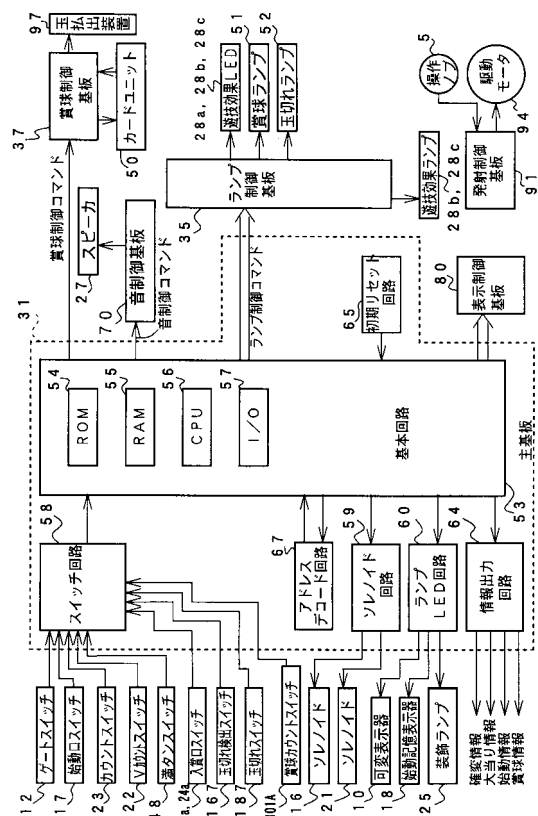
【図２】



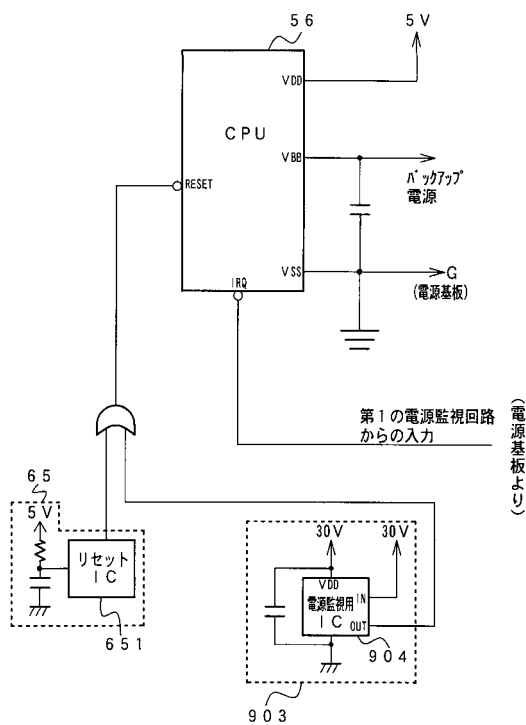
【図 3】



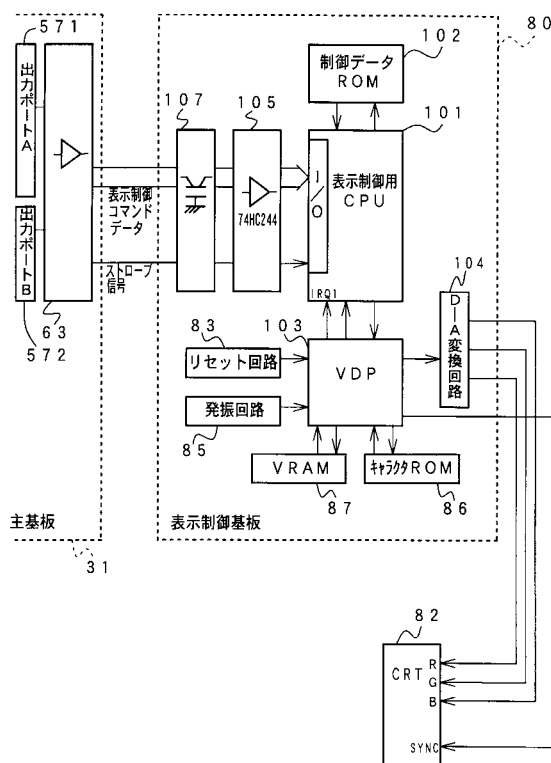
【図 4】



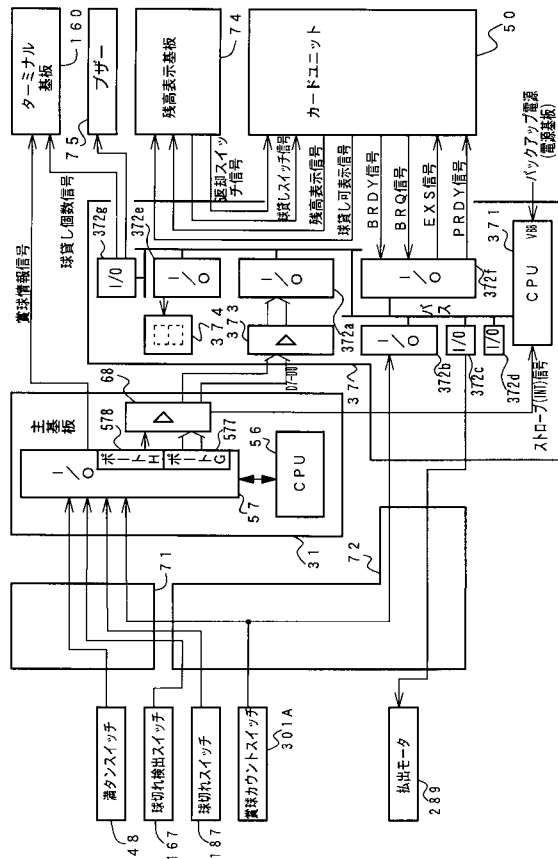
【図 5】



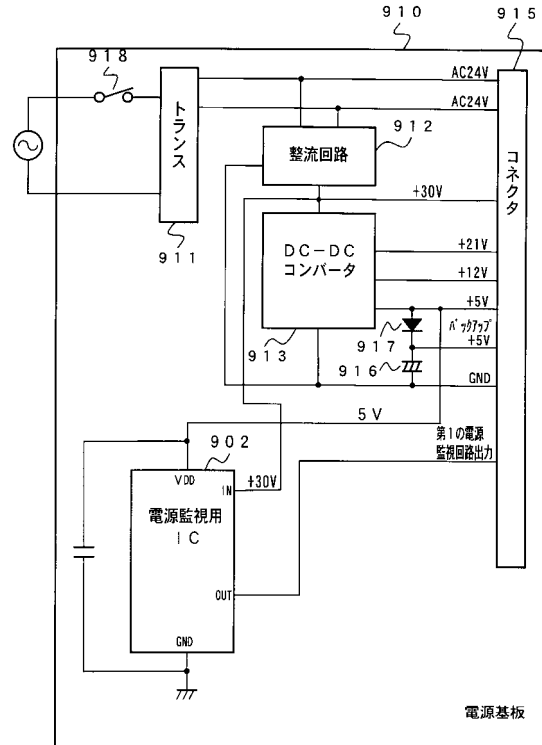
【図 6】



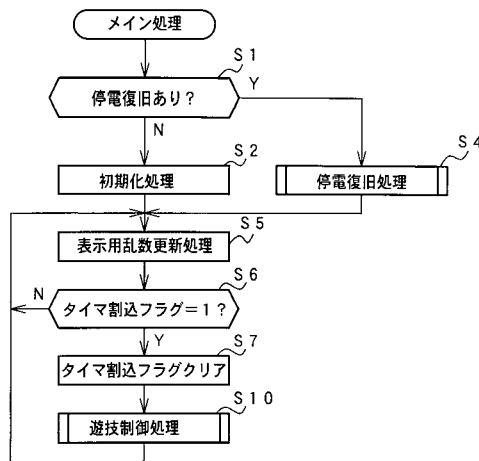
【図 7】



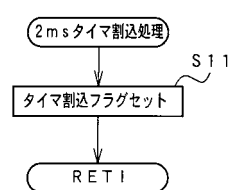
【図 8】



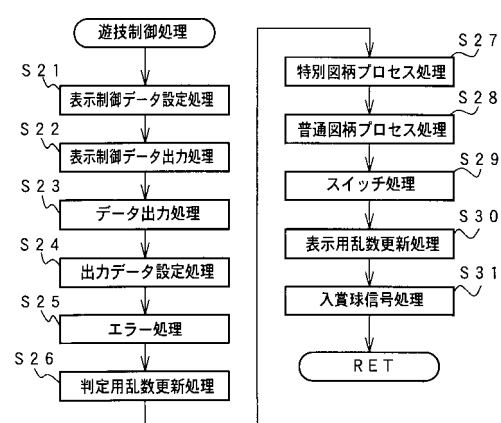
【図 9】



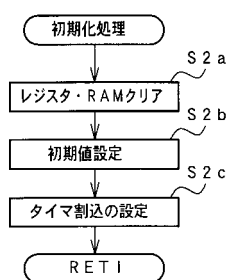
【図 11】



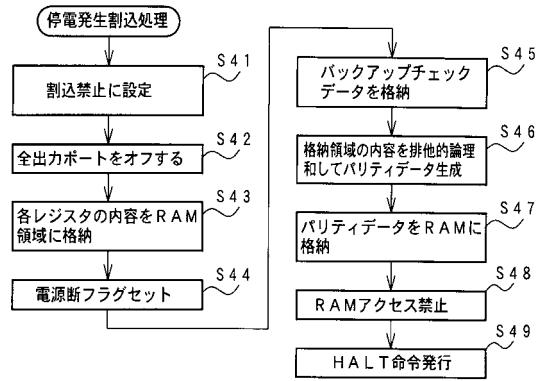
【図 12】



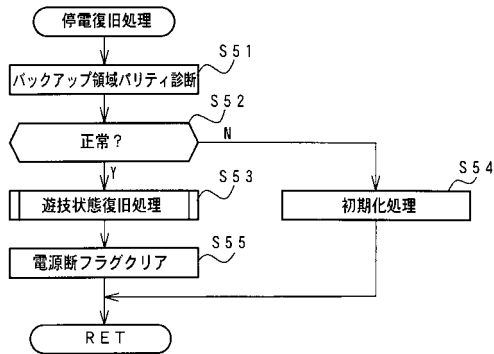
【図 10】



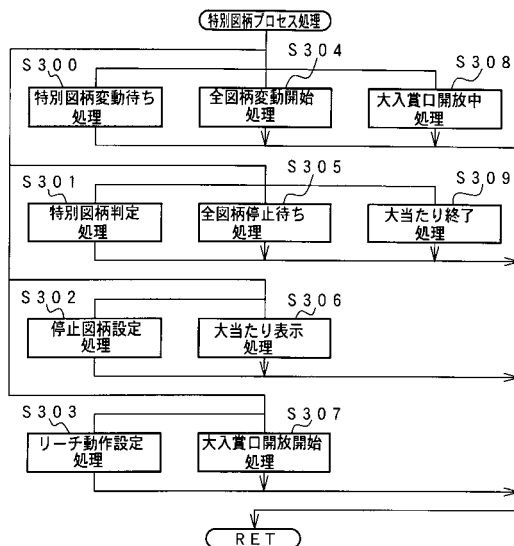
【図 13】



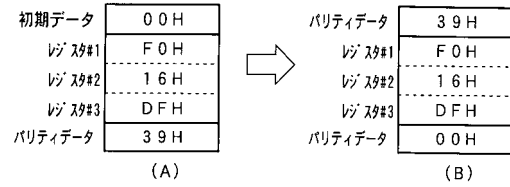
【図 14】



【図 18】



【図 15】



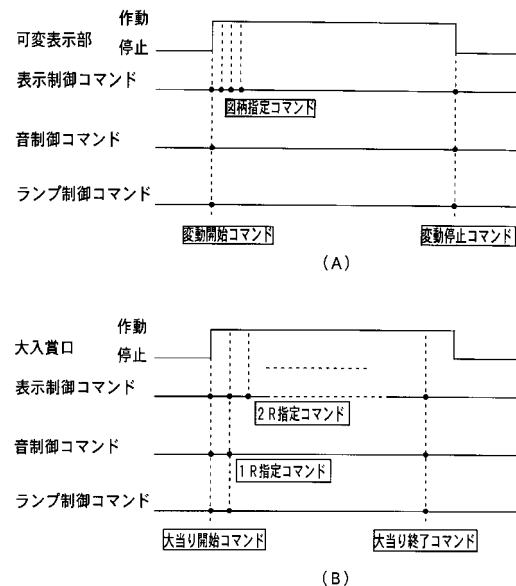
【図 16】

D7～D4	D3～D0
0 0 0 1	変動種類等
1 0 0 0	左図柄停止図柄
1 0 0 1	中図柄停止図柄
1 0 1 0	右図柄停止図柄
1 1 0 0	大入賞口開放回数等
1 1 0 1	デモ画面コマンド
1 1 1 0	特殊表示（エラー表示コマンド）
1 1 1 1	全図柄停止（確定コマンド）

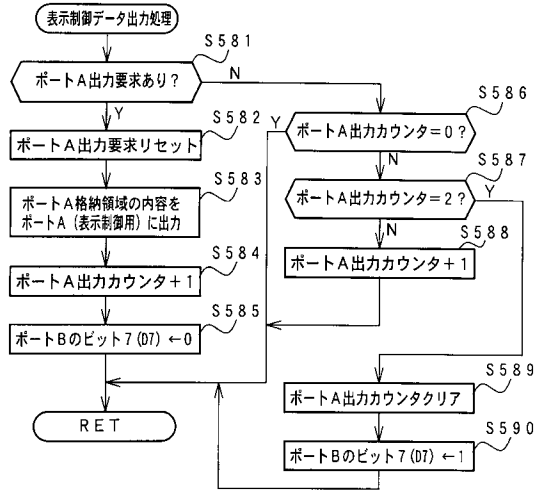
【図 17】

BIT	7	6	5	4	3	2	1	0
表示制御コマンドデータ	D7	D6	D5	D4	D3	D2	D1	D0
BIT	7	6	5	4	3	2	1	0
ストローブ信号（INT信号）	INT	—	—	—	—	—	—	—

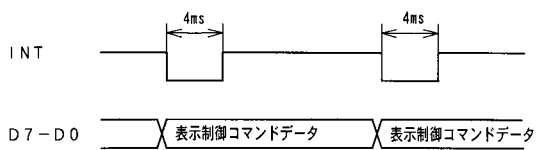
【図 19】



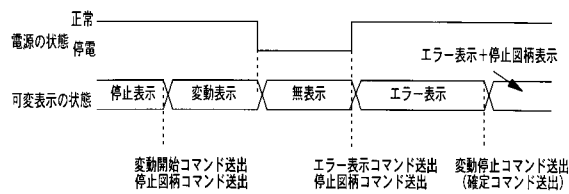
【図 20】



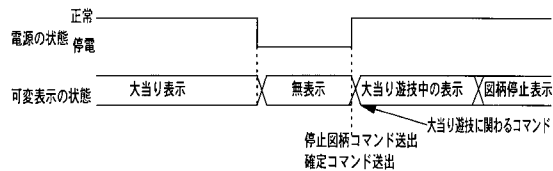
【図 21】



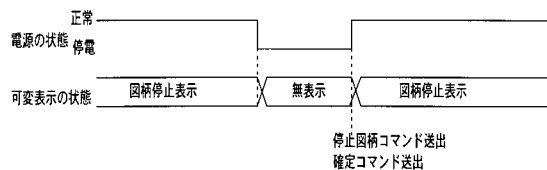
【図 23】



(A) 図柄変動中の停電復旧

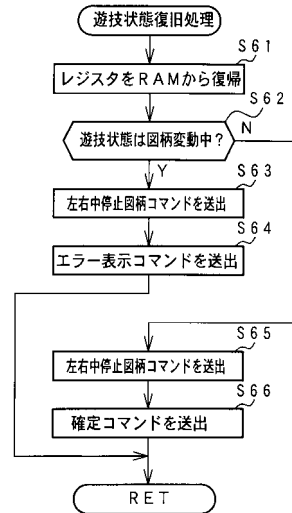


(B) 大当り遊技中の停電復旧

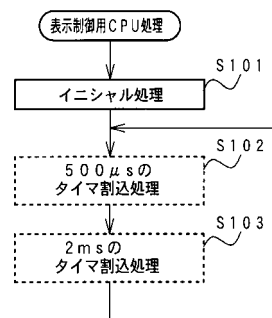


(C) 遊技待ち中の停電復旧

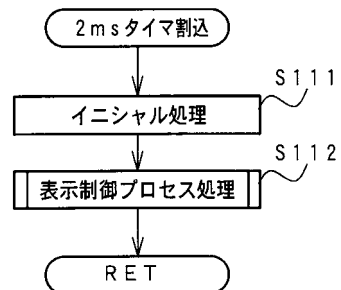
【図 22】



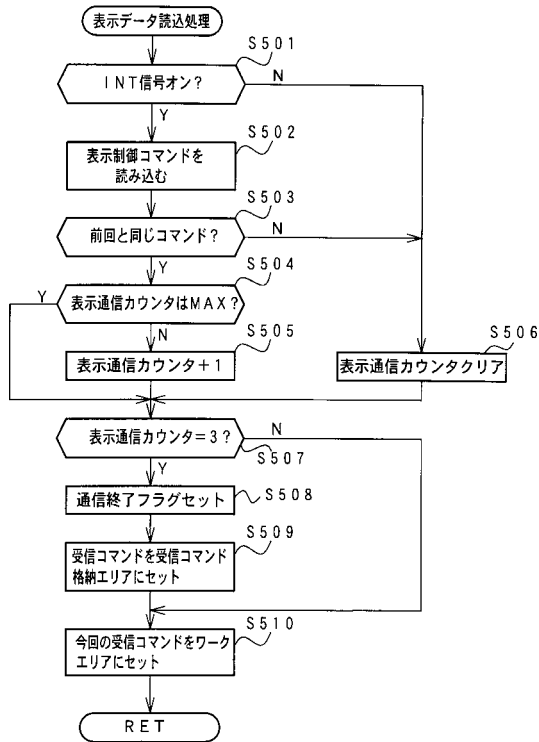
【図 24】



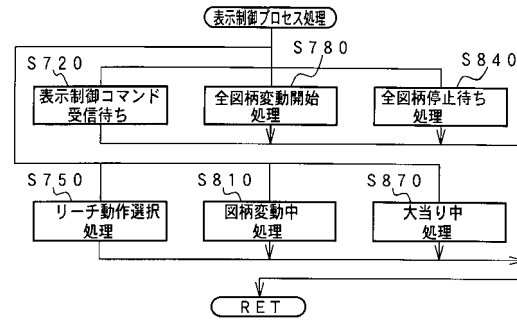
【図 25】



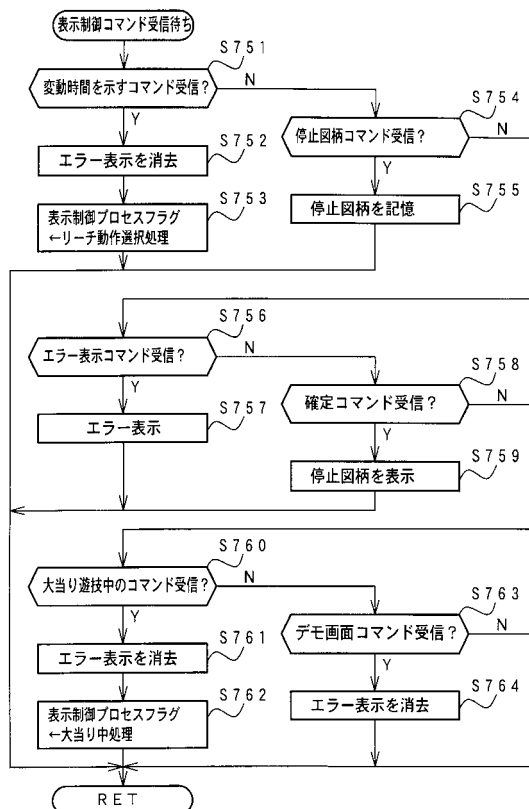
【図 26】



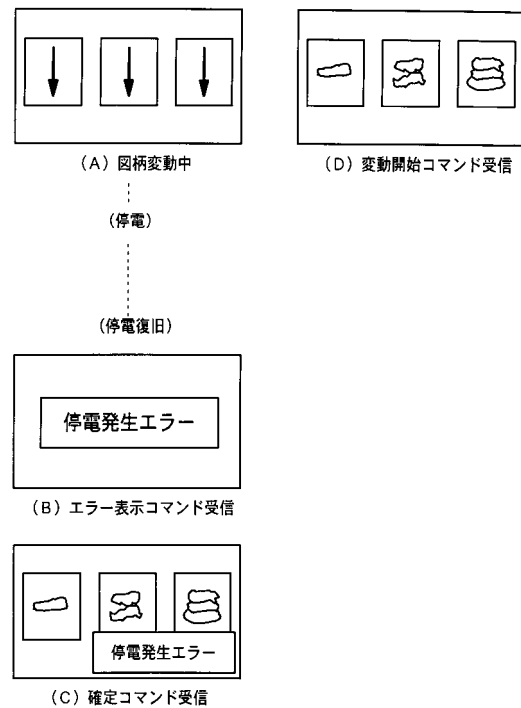
【図 27】



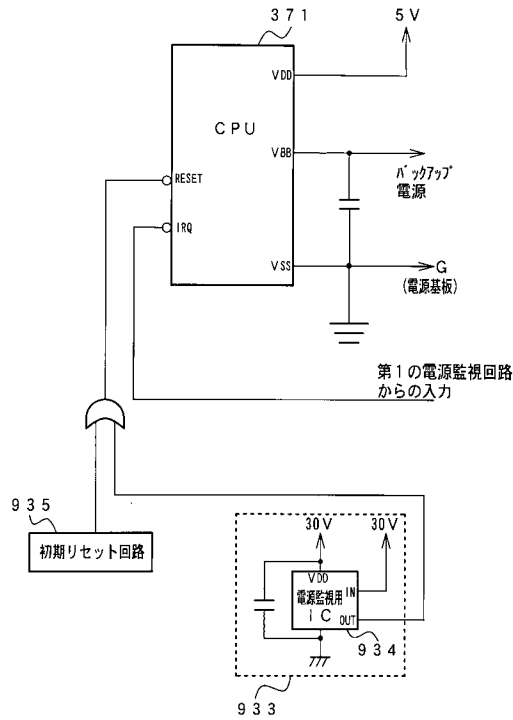
【図 28】



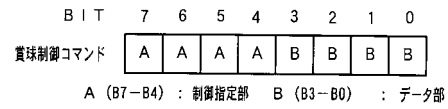
【図 29】



【図 30】



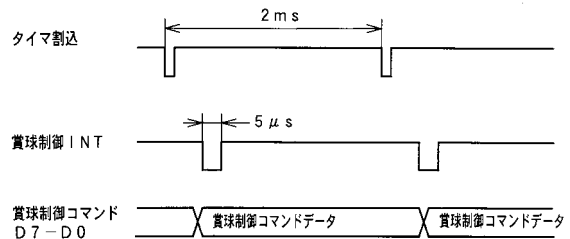
【図 31】



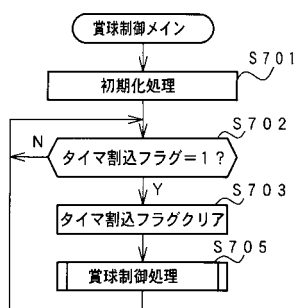
【図 32】

制御指定	ビット			
	7	6	5	4
払出個数指定	0	1	0	0
球切れ指定	1	0	0	0
発射停止指定	1	0	0	1
球切れ解除指定	1	0	1	0
発射停止解除指定	1	0	1	1

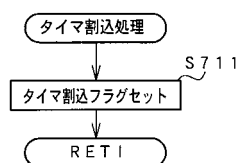
【図 33】



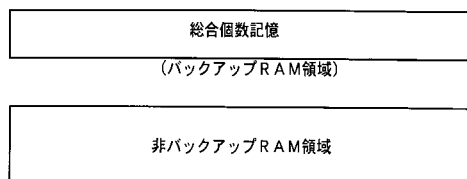
【図 34】



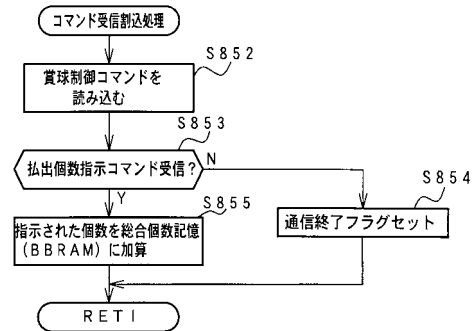
【図 35】



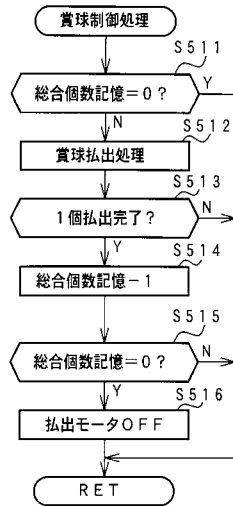
【図 36】



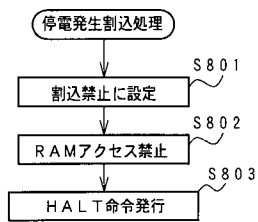
【図 37】



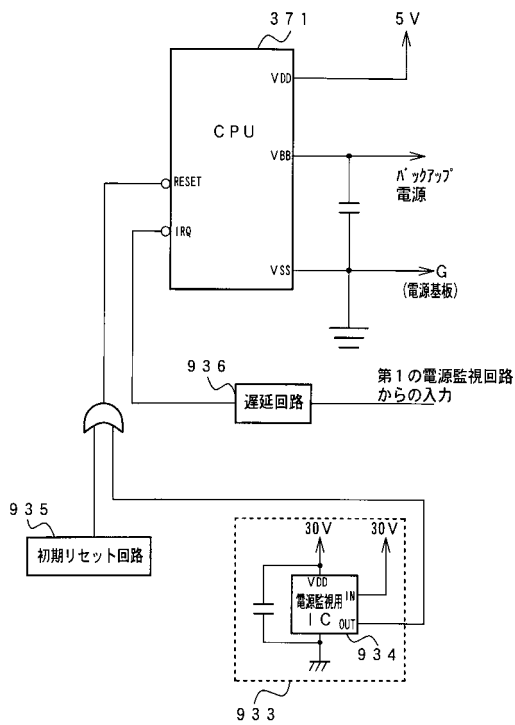
【 図 3 8 】



【 図 3 9 】



【 図 4 1 】



フロントページの続き

- (56)参考文献 特許第3677180(JP, B2)
特開平10-234990(JP, A)
特開2001-46602(JP, A)
特開2000-189636(JP, A)
特開2000-308745(JP, A)

- (58)調査した分野(Int.Cl., DB名)
A63F 7/02