

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-96959

(P2008-96959A)

(43) 公開日 平成20年4月24日(2008.4.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 641E	5C006
G02F 1/133 (2006.01)	G09G 3/20 641C	5C080
	G09G 3/20 641K	
	G09G 3/20 641R	
審査請求 未請求 請求項の数 18 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2007-173911 (P2007-173911)	(71) 出願人	390019839
(22) 出願日	平成19年7月2日 (2007.7.2)		三星電子株式会社
(31) 優先権主張番号	10-2006-0100334		SAMSUNG ELECTRONICS
(32) 優先日	平成18年10月16日 (2006.10.16)		CO., LTD.
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道水原市靈通区梅灘洞416
			416, Maetan-dong, Yeongtong-gu, Suwon-si,
			Gyeonggi-do 442-742
			(KR)
		(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
		最終頁に続く	

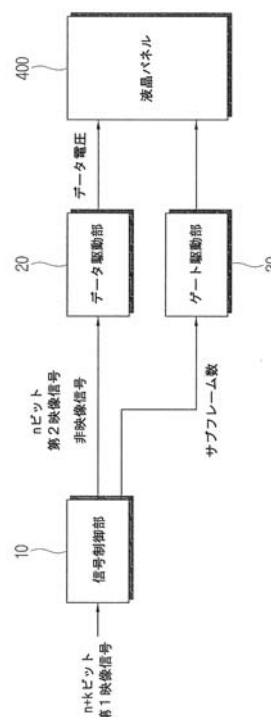
(54) 【発明の名称】 ディスプレイ装置及びその制御方法

(57) 【要約】

【課題】一画素当たり n ビットの映像信号が解読可能なデータ駆動部を用いて一画素当たり $n+k$ ビットの映像信号を処理可能なディスプレイ装置を提供する。

【解決手段】本発明によるディスプレイ装置では、信号制御部が、1画素当たり $n+k$ ビットの第1映像信号を外部から受け、その第1映像信号の下位 n ビットから第2映像信号を構成する。信号制御部は更に、1フレームを 2^k 個のサブフレームに分け、第1映像信号の上位 k ビットに基づいてサブフレームを選択し、選択された各サブフレームに第2映像信号を出力する。データ駆動部は第2映像信号に基づいてデータ電圧を選択し、選択されたデータ電圧を目標の画素に対して印加する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

複数の画素を含む表示パネル；

1画素当たり $n+k$ ビットの第1映像信号を外部から受け、前記第1映像信号の下位 n ビットから第2映像信号を構成し、1フレームを 2^k 個のサブフレームに分けて前記第1映像信号の上位 k ビットに基づいてサブフレームを選択し、選択された各サブフレームに前記第2映像信号を出力する信号制御部；及び、

前記第2映像信号に基づいてデータ電圧を選択し、前記データ電圧を目標の画素に対して印加するデータ駆動部；
を有するディスプレイ装置。

10

【請求項 2】

前記第1映像信号の上位 k ビットが10進数値 m を示す場合、前記信号制御部が $(m+1)$ 個のサブフレームを選択し、それらのサブフレームに前記第2映像信号を出力する、請求項1に記載のディスプレイ装置。

【請求項 3】

前記第1映像信号の上位 k ビットが10進数値 m を示す場合、前記信号制御部が $(2^k - m)$ 個のサブフレームを選択し、それらのサブフレームに前記第2映像信号を出力する、請求項1に記載のディスプレイ装置。

【請求項 4】

前記信号制御部が、前記第2映像信号を出力するサブフレームを、各フレームに含まれている最後のサブフレームから順に選択する、請求項1に記載のディスプレイ装置。

20

【請求項 5】

前記信号制御部が、前記第2映像信号を出力するサブフレームを、各フレームに含まれている最初のサブフレームから順に選択する、請求項1に記載のディスプレイ装置。

【請求項 6】

前記信号制御部が、選択から外されたサブフレームを連続させる、請求項1に記載のディスプレイ装置。

【請求項 7】

前記信号制御部による選択から外されたサブフレームでは、前記データ駆動部が前記表示パネルの各画素にブラックを表示させる、請求項1に記載のディスプレイ装置。

30

【請求項 8】

前記信号制御部による選択から外されたサブフレームでは、前記データ駆動部が前記表示パネルの各画素に所定の階調のグレーを表示させる、請求項1に記載のディスプレイ装置

【請求項 9】

前記第2映像信号のフレーム周波数が60Hzである、請求項1に記載のディスプレイ装置。

【請求項 10】

前記表示パネルが、第1基板、第2基板、及び前記第1基板と前記第2基板との間に挟まっている液晶層、を更に含み、

40

前記液晶層がOCB液晶を含む、
請求項1に記載のディスプレイ装置。

【請求項 11】

1画素当たり $n+k$ ビットの第1映像信号を外部から受ける段階；

前記第1映像信号の下位 n ビットから第2映像信号を構成する段階；

1フレームを 2^k 個のサブフレームに分け、前記第1映像信号の上位 k ビットに基づいてサブフレームを選択し、選択された各サブフレームに前記第2映像信号を出力する段階；
及び、

前記第2映像信号に基づいてデータ電圧を選択し、前記データ電圧を目標の画素に対して印加する段階；

50

を有するディスプレイ装置の制御方法。

【請求項 1 2】

前記第 1 映像信号の上位 k ビットが 1 0 進数値 m を示す場合、 $(m + 1)$ 個のサブフレームを選択し、それらのサブフレームに前記第 2 映像信号を出力する、請求項 1 1 に記載のディスプレイ装置の制御方法。

【請求項 1 3】

前記第 1 映像信号の上位 k ビットが 1 0 進数値 m を示す場合、 $(2^k - m)$ 個のサブフレームを選択し、それらのサブフレームに前記第 2 映像信号を出力する、請求項 1 1 に記載のディスプレイ装置の制御方法。

【請求項 1 4】

前記第 2 映像信号を出力するサブフレームを、各フレームに含まれている最後のサブフレームから順に選択する、請求項 1 1 に記載のディスプレイ装置の制御方法。

【請求項 1 5】

前記第 2 映像信号を出力するサブフレームを、各フレームに含まれている最初のサブフレームから順に選択する、請求項 1 1 に記載のディスプレイ装置の制御方法。

【請求項 1 6】

各フレームで、選択から外されたサブフレームを連続させる、請求項 1 1 に記載のディスプレイ装置の制御方法。

【請求項 1 7】

選択から外されたサブフレームでは、前記表示パネルの各画素にブラック又は所定の階調のグレーを表示させる、請求項 1 1 に記載のディスプレイ装置の制御方法。

【請求項 1 8】

前記第 2 映像信号のフレーム周波数が 60Hz である、請求項 1 1 に記載のディスプレイ装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明はディスプレイ装置及びその制御方法に関し、より詳しくは、各画素に対してデータ電圧を印加するためのデータ駆動部を有するディスプレイ装置及びその制御方法に関する。

【背景技術】

【0 0 0 2】

液晶表示装置 (LCD; Liquid Crystal Display) や有機 EL (OLED; Organic Light Emitting Diode) 表示装置などのアクティブマトリックス型ディスプレイ装置では一般に、薄膜トランジスタ基板が用いられている。その基板では、薄膜トランジスタと画素電極とが各画素に設けられている。薄膜トランジスタ基板には更に、走査信号を伝達するゲート線と、データ電圧を伝達するデータ線とが形成されている。各画素では薄膜トランジスタが、ゲート線、データ線、及び画素電極に接続されている。薄膜トランジスタはゲート線からの走査信号に従ってオンオフし、データ線から画素電極へのデータ電圧の印加のタイミングを制御する。データ電圧のレベルは、画素の輝度の階調に応じて設定されている。アクティブマトリックス型ディスプレイ装置では、走査信号がゲート駆動部で生成され、データ電圧がデータ駆動部で生成される。

【特許文献 1】韓国特許出願公開第 2006 - 045276 号明細書

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 3】

データ駆動部は外部からの映像信号に従ってデータ電圧のレベルを決定する。ここで、映像信号はデジタル信号であり、各画素の階調値が 2 進数で表現されている。データ駆動部は映像信号から各画素の階調値を解読し、対応するレベルのデータ電圧 (LCD では階

10

20

30

40

50

調電圧)を決定する。従って、ディスプレイ装置の各画素が表現できる階調の個数(LCDでは、設定可能な階調電圧のレベルの数)は、データ駆動部によって解読可能な映像信号のビット数で決定される。つまり、データ駆動部が n ビットの映像信号を解読可能であれば、各色の画素について 2^n 個の階調表現が可能である。従って、赤色、緑色、及び青色の画素の組み合わせによって 2^{3n} 個の色が表現可能である。画像を更に実像に近いフルカラーで再現するには、更に数多くの階調表現が要求される。この要求を満たすには、データ駆動部が更に大きいビット数の映像信号を解読可能でなければならない。しかし、それはデータ駆動部の規模を増大させ、かつその構造を複雑化させるので、ディスプレイ装置の工程性を更に向上させることが困難である。その結果、ディスプレイ装置の製造コストの更なる低減が困難である。

10

本発明の目的は、データ駆動部によって解読可能な映像信号の1画素当たりのビット数より高い階調表現が可能なディスプレイ装置、を提供することにある。

【課題を解決するための手段】

【0004】

本発明によるディスプレイ装置は、表示パネル、信号制御部、及びデータ駆動部を有する。表示パネルは複数の画素を含む。信号制御部は、1画素当たり $n+k$ ビットの第1映像信号を外部から受け、その第1映像信号の下位 n ビットから第2映像信号を構成する。信号制御部は更に、1フレームを 2^k 個のサブフレームに分け、第1映像信号の上位 k ビットに基づいてサブフレームを選択し、選択された各サブフレームに第2映像信号を出力する。データ駆動部は第2映像信号に基づいてデータ電圧を選択し、選択されたデータ電圧を目標の画素に対して印加する。

20

【0005】

第1映像信号の上位 k ビットが10進数値 m を示す場合、信号制御部は好ましくは、 $(m+1)$ 個のサブフレームを選択し、それらのサブフレームに第2映像信号を出力する。その他に、信号制御部が $(2^k - m)$ 個のサブフレームを選択し、それらのサブフレームに第2映像信号を出力しても良い。いずれの場合でも、第2映像信号の示す n ビットの階調値と、各フレームで選択されるサブフレームの個数(1個 $\sim 2^k - 1$ 個)とによって、最終的な画素の階調値が決定される。すなわち、各画素の表現可能な階調の個数が $n+k$ ビットであり、データ駆動部によって解読可能な第2映像信号のビット数 n より k ビット大きい。尚、第2映像信号を出力するサブフレームが、各フレームに含まれているサブフレームの最初又は最後のいずれから順に選択されても良い。

30

【0006】

信号制御部は好ましくは、各フレームで、選択から外されたサブフレームを連続させる。その場合、更に好ましくは、信号制御部による選択から外されたサブフレームでは、データ駆動部が表示パネルの各画素にブラック又は所定の階調のグレーを表示させる。それにより、インパルス駆動をも実現できる。

【0007】

ディスプレイ装置が液晶表示装置である場合、表示パネルの液晶層は好ましくはOCB(Optically Compensated Birefringency)液晶を含む。OCB液晶は応答が速いので、各フレームを複数のサブフレームに分けることが可能である。

40

【発明の効果】

【0008】

本発明によるディスプレイ装置は上記のとおり、各画素の階調を、データ駆動部によって実際に解読される第2映像信号の示す n ビットの階調値と、各フレームで選択されるサブフレームの個数(1個 $\sim 2^k - 1$ 個)とで表現する。すなわち、 n ビットの映像信号が解読可能なデータ駆動部を利用して $n+k$ ビットの階調表現が実現可能である。こうして、データ駆動部の規模や構造を従来のもと同程度に維持したまま、表示パネルの更なる高精細化を実現できる。従って、本発明によるディスプレイ装置は従来装置より、更なる高画質化に有利である。

また、本発明によるディスプレイ装置は、サブフレームを利用したインパルス駆動が容

50

易に実行可能であるので、動画ぼけの防止が容易である。

【発明を実施するための最良の形態】

【0009】

以下、添付の図面を参照しながら本発明の好ましい実施形態について説明する。

図1に、本発明の実施形態によるディスプレイ装置の制御ブロック図を示す。このディスプレイ装置は液晶表示装置である。その他に、O L E D等、他のタイプのアクティブマトリックス型ディスプレイ装置であっても良い。

図1に示されているように、ディスプレイ装置は、信号制御部10、データ駆動部20、ゲート駆動部30、及び液晶パネル400を含む。

【0010】

10

信号制御部10は外部から第1映像信号を受ける。第1映像信号は各画素の階調値を $n+k$ ビットで表す。信号制御部10は更に、第1映像信号に基づき、第2映像信号と非映像信号とを生成する。第2映像信号と非映像信号とはデータ駆動部20に出力される。第2映像信号は各画素の階調値を n ビットで表す。非映像信号は好ましくはデータ駆動部20に対する制御信号であり、ブラック又は所定の階調のグレーに対応するデータ電圧を各画素に対して印加することをデータ駆動部20に指示する。その他に、非映像信号が、ブラック又は特定の階調のグレーを示す映像信号であっても良い。

【0011】

データ駆動部20は、信号制御部10から第2映像信号を受けたとき、それに応じてデータ電圧を生成し、液晶パネル400の各画素に出力する。データ駆動部20は特に、第2映像信号の示す n ビットの階調値に応じてデータ電圧のレベルを変化させる。すなわち、データ電圧のレベルには 2^n 個の種類がある。データ駆動部20は更に、信号制御部10から非映像信号を受けたとき、それに応じてブラック又は所定の階調のグレーに対応するデータ電圧を生成し、液晶パネル400の各画素に出力する。尚、非映像信号が、ブラック又は特定の階調のグレーを示す映像信号である場合、データ駆動部20は第2映像信号と非映像信号とを区別することなく、各信号の示すデータ電圧を各画素に対して印加しても良い。

20

ゲート駆動部30は、液晶パネル400の各ゲート線に対して走査信号をサブフレーム周期で出力する。

液晶パネル400はゲート駆動部30とデータ駆動部40とに従って画面に映像を再現する。

【0012】

30

図2Aに液晶パネル400の正面図を示す。図2Bは、図2に示されている直線II-IIに沿った断面図である。液晶パネル400は、図2Aに示されているように、複数の画素Aを含む。各画素Aは薄膜トランジスタと画素電極とを含む。液晶パネル400は、図2Bに示されているように、第1基板100、第2基板200、及び液晶層300を含む。第1基板100と第2基板200とは液晶層300を間に挟んだ状態で、好ましくはシーラントによって貼り合わされている。

【0013】

第1絶縁基板110の上にはゲート配線120、121、122が形成されている。ゲート配線120、121、122は金属の単一層又は多重層である。ゲート配線は、ゲート線120、ゲート電極121、及びゲートパッド(図示せず)を含む。ゲート線120は、第1絶縁基板110の縦方向では所定の間隔で配置され、横方向に延びている。ゲート電極121は各画素Aに一つずつ設けられ、ゲート線120に接続されている。ゲートパッドは液晶パネル400の周縁部に設置され、ゲート駆動部30に接続されている。ゲートパッドはゲート駆動部30から走査信号を受け、ゲート線120に伝達する。また、ゲート配線120、121と同一の層には維持電極122が形成されている。維持電極122はゲート線120の間を、ゲート線120と平行に延びている。

40

【0014】

まず、第1基板100の構造を説明する。

第1絶縁基板110の上には、好ましくはシリコン窒化物(SiN_x)からゲート絶縁膜130が形成され、ゲート配線120、121、122を覆っている。

各ゲート電極121を覆っているゲート絶縁膜130の部分の上には、好ましくは非晶質シリコンから半導体層123が形成されている。各半導体層123の上には、シリサイド又は $n+$ 水

50

素化非晶質シリコン（高濃度のn型不純物がドーピングされている非晶質シリコン）からオーミック接触層124が形成されている。尚、ソース電極142とドレイン電極141との間のチャンネル部からはオーミック接触層124が除去されている。

【0015】

オーミック接触層124及びゲート絶縁膜130の上にはデータ配線140、141、142が形成されている。データ配線140、141、142は金属の単一層又は多重層である。データ配線は、データ線140、ソース電極141、及びドレイン電極142を含む。データ線140は、第1絶縁基板110の横方向では所定の間隔で配置され、縦方向に延びてゲート線120と交差している。ゲート線120とデータ線140とで区切られた各領域が一つの画素Aを形成している。ソース電極141は各画素でデータ線140から分岐した部分であり、その先端がゲート電極121の上方まで延び、オーミック接触層124に重なっている。ドレイン電極142は各画素に一つずつ設けられている。ドレイン電極142の一端はゲート電極121の上方まで延び、オーミック接触層124と重なり、所定の距離を隔ててソース電極142と対向している。ゲート電極121、ゲート絶縁膜130、半導体層123、ソース電極141、及びドレイン電極142から成る積層構造が一つの薄膜トランジスタを構成している。薄膜トランジスタのチャンネルはソース電極141とドレイン電極142との間に位置する半導体層123の部分に形成される。

【0016】

第1絶縁基板110の上には更に保護膜150が形成され、データ配線140、141、142及び半導体層123を覆っている。ここで、保護膜150と薄膜トランジスタとの間に、好ましくはシリコン窒化物から成る無機絶縁膜が更に形成されていても良い。それにより、薄膜トランジスタが更に確実に保護される。

保護膜150の上には各画素に画素電極170が形成されている。画素電極170は好ましくはITO(indium tin oxide)又はIZO(indium zinc oxide)などの透明な導電物質から成る。保護膜150には各画素に接触孔145が形成され、画素電極170は接触孔145を通じてドレイン電極142に接続されている。ゲート線120からゲート電極121に対して印加される走査信号のレベルが所定のゲートオン電圧に上昇すると、薄膜トランジスタがターンオンする。それにより、画素電極170が、ドレイン電極142、半導体層123、及びソース電極141を通してデータ線140に接続され、そのデータ線140からデータ電圧を受ける。画素電極170には好ましくは切開パターン171が形成されている。

【0017】

次に、第2基板200の構造を説明する。

第2絶縁基板210の上にはブラックマトリックス220が形成されている。ブラックマトリックス220は液晶層300を隔てて第1基板100の各薄膜トランジスタに対向している。ブラックマトリックス220は更に、隣接する画素間の境界を覆って画素間を区分している。ブラックマトリックス220は好ましくは、黒色顔料が添加された感光性有機物質から成る。黒色顔料としては好ましくは、カーボンブラックやチタンオキサイドが利用される。ブラックマトリックス220は外部光を遮断し、薄膜トランジスタへの流入を防ぐ。

【0018】

ブラックマトリックス220の間にはカラーフィルタ230が形成されている。カラーフィルタ230は好ましくは感光性有機物質から成る。カラーフィルタ230は好ましくは、赤色230R、緑色230G、及び青色のフィルタを含み、一つずつ各画素を覆っている。各色のカラーフィルタ230は所定のパターンで交互に形成されている。各カラーフィルタ230は、液晶層300を通過した光のうち、特定の波長のものを透過させる。それにより、各画素が、赤、緑、青のいずれかの色を表示する。

カラーフィルタ230とブラックマトリックス220とはオーバーコート層240で覆われている。オーバーコート層240は、カラーフィルタ230の表面を平坦化させ、かつカラーフィルタ230を保護する。オーバーコート層240は好ましくは、アクリル系エポキシ材料から成る。

【0019】

オーバーコート層240の上は共通電極250で覆われている。共通電極250は好ましくは、

I T O又はI Z Oなどの透明な導電物質から成る。共通電極250に対しては外部から所定の共通電圧が印加される。それにより、画素電極170と共通電極250とで挟まれた液晶層300には、データ電圧と共通電圧との差に応じた強さの電場が生じる。ここで、共通電極250には好ましくは切開パターン251が形成されている。切開パターン251は画素電極170の切開パターン171と共に、液晶層300に生じる電場の方向を場所ごとに変化させる。それにより、液晶層300は複数のドメインに分割される。液晶分子の配向方向はドメインごとに異なる。その結果、液晶層300を透過する光の強度のバラツキがドメイン間で相殺されるので、液晶パネル400の視野角が改善される。

【0020】

液晶層300では好ましくは、液晶分子301がO C B方式で配向されている（以下、そのような液晶分子から成る液晶をO C B液晶という）。つまり、ネマチック液晶がスプレー配向された後に、所定の電圧の印加によってベンド配向に転換されている。液晶分子301の配向方向は、画素電極170と共通電極250との間の電圧差に応じて変化する。ここで、光は液晶層300を透過する間に、液晶分子301の配向方向に応じて偏光方向を回転させる。O C B液晶では電場の変化に対する液晶分子の配向方向の変化が速く（すなわち、液晶の応答速度が高く）、かつ広視野角化が容易である。本発明の実施形態によるディスプレイ装置では後述のように一つのフレームが複数のサブフレームに分けて表示されるので、液晶層300の応答速度が十分に高くなければならない。O C B液晶301は応答速度が3ms～4msであるので、本発明の実施形態によるディスプレイ装置に適している。尚、応答速度が十分に高ければ、O C B液晶以外の液晶が利用されても良い。

【0021】

第1基板100及び第2基板200の各内面には配向膜（図示せず）が設置されている。一方、第1基板100及び第2基板200の各外面には補償フィルム2と偏光フィルム1とが接着されている。偏光フィルム1は補償フィルム2の外側に位置する。二枚の偏光フィルム1の偏光軸は互いに直交し、配向膜のラビング方向に対しては45度又は135度を成す。それにより、液晶層300を透過する光の偏光方向の変化が、二枚の偏光フィルム1を透過する光の強度変化として現れる。従って、各画素電極170と共通電極250との間の電圧差を調節することにより、各画素Aを透過する光の強度を調節できる。補償フィルム2は、緑色の透過光を基準として各色の透過光の強度を補償して最適化する。

【0022】

再び図1を参照しながら、上記の実施形態によるディスプレイ装置での映像信号の処理方法について説明する。

まず、信号制御部10が外部から1フレームの第1映像信号を受ける。信号制御部10はそのとき、第1映像信号の上位kビットに基づいて非映像信号を生成し、残りの下位nビットから第2映像信号を構成する。図3に、一つの画素に対する各映像信号のビット配置を模式的に示す。図3(a)に示されているように、第1映像信号ではその画素の階調値がn+kビットで表されている。図3(b)に示されているように、第1映像信号の上位kビットから、選択されるべきサブフレームの数が決められる。図3(c)に示されているように、第2映像信号は第1映像信号の下位nビットから構成され、そのnビットで画素の階調値を表す。

【0023】

ここで、第2映像信号のビット数nは、データ駆動部20によって処理可能なビット数で決まる。データ駆動部20はnビットの第2映像信号を処理可能であるので、一色の画素当たり 2^n 個の階調表現が可能である。従って、赤色、緑色、及び青色の画素の組み合わせにより、液晶パネル400は $2^n \times 2^n \times 2^n$ 個の色が表現可能である。例えば、整数nが10である場合、一色の画素当たり $2^{10} = 1024$ 個の階調が表現可能である。従って、赤色、緑色、及び青色の画素の組み合わせにより、液晶パネル400は $2^{10} \times 3 = 1,073,741,824$ 個の色が表現可能である。

【0024】

次に、信号制御部10は1フレームを 2^k 個のサブフレームに分け、図3(b)に示されてい

るように、第1映像信号の上位 k ビットに基づいてサブフレームを選択する。好ましくは、上位 k ビットの示す数に基づき、選択されるべきサブフレームの数を決める。以下、選択されたサブフレームを「映像信号サブフレーム」といい、選択から外されたサブフレームを「非映像信号サブフレーム」という。例えば k が1の場合、各フレームは $2^1 = 2$ 個のサブフレームに分けられているので、1個～2個の映像信号サブフレームが選択可能である。 k が2の場合、各フレームは $2^2 = 4$ 個のサブフレームに分けられているので、1個～4個の映像信号サブフレームが選択可能である。一般には、各フレームが 2^k 個のサブフレームに分けられている場合、映像信号サブフレームは1個～ 2^k 個選択可能である。

【0025】

信号制御部10は更に、映像信号サブフレームでは第2映像信号をデータ駆動部20に出力し、非映像信号サブフレームでは非映像信号をデータ駆動部20に出力する。それにより、映像信号サブフレームでは、データ駆動部20が、第2映像信号の n ビットの示す階調値に対応する階調電圧をデータ電圧として選択し、目標の画素に対して印加する。一方、非映像信号サブフレームでは、データ駆動部20が非映像信号に応じ、ブラック又は所定の階調のグレーに対応するデータ電圧を各画素に対して印加する。

【0026】

信号制御部10は上記の動作と並行して、一フレーム当たりのサブフレーム数に関する情報と垂直同期信号とをゲート駆動部30に送る。ゲート駆動部30はその情報と垂直同期信号とに応じたタイミングで、各ゲート線120に対する走査信号のレベルを順番に、ゲートオン電圧とゲートオフ電圧との間で切り換える。

【0027】

第1映像信号は画素の階調を $n+k$ ビットで表すので、 2^{n+k} 個の階調が表現可能である。それに対し、第2映像信号は画素の階調を n ビットで表すので、表現可能な階調の個数が 2^n 個に限られる。しかし、信号制御部10はサブフレームの選択により、各フレームで各画素に対して第2映像信号が実際に印加される時間を 2^k 通りに変化させる。その時間差により、第1映像信号と第2映像信号との間での表現可能な階調の個数の差が補償される。つまり、データ駆動部20による 2^n 個の階調表現と、各画素に対するデータ電圧の一フレーム当たりの印加時間による 2^k 個の階調表現との組み合わせで、 2^{n+k} 個の階調表現を実現できる。

また、非映像信号サブフレームでは各画素Aがブラック又は所定の階調のグレーを表示するので、インパルス駆動が実現される。それにより、特に動映像からブラー(blur)を減少させることができる。

【0028】

ディスプレイ装置は好ましくは、1秒当り60個のフレームを表示する。従って、一つのフレームの表示時間は $1/60$ 秒である。その場合、各ゲート線120に対する走査信号のレベルがゲートオン電圧に維持される時間は $1/(60 \times \text{ゲート線の総数})$ 秒に等しい。各画素は、その時間に印加されたデータ電圧を $1/60$ 秒 = 約16msの間維持する。従来のディスプレイ装置では、各画素に対するデータ電圧の印加と維持とが約16msのフレーム周期で繰り返される。それに対し、上記の実施形態によるディスプレイ装置では、各フレームでのデータ電圧の印加と維持との時間が約16msのフレーム周期より短縮される。その短縮される時間を画素Aごとに調節することにより、全体で 2^{n+k} 個の階調を表現できる。

【0029】

更に具体的に説明すれば次のとおりである。一つの画素Aに対してデータ電圧が、約16msのフレーム全体で印加される場合と、一フレームの半分に当たる8msの間に印加される場合とでは、データ電圧のレベルが同一であっても印加/維持時間が約2倍異なる。従って、実際に表示されるその画素の階調は異なる。

例えば $n=8$ 、 $k=2$ とし、2つの第1映像信号の間で、同じ画素の階調を表す10ビットが、図3の(d)と(e)とに示されているように上位2ビットのみで異なっている場合を想定する。その場合、2つの第1映像信号では下位8ビットが同じであるので、いずれの第1映像信号からも同じ第2映像信号が構成される。一方、上位2ビットが異なるので、各第

10

20

30

40

50

1 映像信号に基づいて設定される映像信号サブフレームの個数が異なる。図3の(d)と(e)とでは特に、上位2ビットの示す数が2倍異なるので、映像信号サブフレームの個数が2倍異なる。その結果、実際に表示される画素の階調が変化する。

【0030】

一フレーム当たりのサブフレームが多いほど、多様な階調表現が可能である。しかし、一フレームの周期は約16msに制限されているので、一フレーム当たりのサブフレームの数は好ましくは、液晶層300の応答速度やデータ駆動部20の処理速度等によって適切に設定される。

【0031】

上記の実施形態によるディスプレイ装置では好ましくは、各フレームでサブフレームが次のように選択される。

第1映像信号では例えば、 $n+k$ ビットの示す10進数値が小さいほど画素の階調が高い。その場合、第1映像信号の上位 k ビットの示す10進数値が小さいほど、信号制御部10は多くのサブフレームを映像信号サブフレームとして選択する。好ましくは、第1映像信号の上位 k ビットの示す10進数値が m である場合、信号制御部10は一フレームに、 $(2^k - m)$ 個の映像信号サブフレームと m 個の非映像信号サブフレームとを設定する。

【0032】

図4A～図4Dに、上記のサブフレームの選択方法の具体例を示す。以下の説明では簡単のため、 $k=2$ とする。その場合、第1映像信号の上位2ビットは、(0 0)、(0 1)、(1 0)、(1 1)の4つのいずれかであるので、一フレーム当たり4個のサブフレームが選択可能である。すなわち、映像信号サブフレームは一フレーム当たり1個～4個であり、非映像信号サブフレームは一フレーム当たり0個～3個である。上述したように、非映像信号サブフレームの個数は、第1映像信号の上位2ビットの示す10進数値 m に等しい。尚、一フレームは約16msであるので、各サブフレームは約4msである。

【0033】

図4Aに示されているように、第1映像信号の上位2ビットが(0 0)である場合、その10進数値は0である。従って、一フレーム内の全てのサブフレームが映像信号サブフレームとして選択され、非映像信号サブフレームは一つも設定されない。すなわち、目標の画素Aに対しては、同じ第2映像信号の示す階調値に対応するデータ電圧が一フレームに4回印加される。つまり、そのデータ電圧が、一フレーム＝約16msの間、その画素Aに対して印加され、かつ維持される。

【0034】

図4Bに示されているように、第1映像信号の上位2ビットが(0 1)である場合、その10進数値は1である。従って、一フレームの最初から3番目までの3個のサブフレームが映像信号サブフレームとして選択され、非映像信号サブフレームは最後のサブフレームに設定される。3個の映像信号サブフレームのそれぞれでは、同じ第2映像信号の示す階調値に対応するデータ電圧が目標の画素に対して印加される。すなわち、そのフレームの開始時点から約12msの間では、その画素にそのデータ電圧が印加され、かつ維持される。一方、残り約4msの間では各画素に対し、ブラック又は所定の階調のグレーに対応するデータ電圧が印加され、かつ維持される。図4Bでは、非映像信号サブフレームが4個のサブフレームの最後に設定され、映像信号サブフレームより後である。特に、非映像信号サブフレームがブラック画面である場合、インパルス駆動の効果により、動映像のぼけが防止される。

【0035】

図4Cに示されているように、第1映像信号の上位2ビットが(1 0)である場合、その10進数値は2である。従って、一フレームの最初から2番目までの2個のサブフレームが映像信号サブフレームとして選択され、残り2個のサブフレームが非映像信号サブフレームに設定される。2個の映像信号サブフレームのそれぞれでは、同じ第2映像信号の示す階調値に対応するデータ電圧が目標の画素に対して印加される。すなわち、そのフレームの開始時点から約8msの間では、その画素にそのデータ電圧が印加され、かつ維持される

。一方、残り2個の非映像信号サブフレームは同じフレームの後半で連続している。画素に対して印加される第2映像信号によって所望の透過率を得るには、非映像信号サブフレームはこのように連続していることが好ましい。

【0036】

図4Dに示されているように、第1映像信号の上位2ビットが(1 1)である場合、その10進数値は3である。従って、一フレームの最初のサブフレームだけが映像信号サブフレームとして選択され、その他3個のサブフレームは非映像信号サブフレームに設定される。映像信号サブフレームでは、第2映像信号の示す階調値に対応するデータ電圧が目標の画素に対して印加される。すなわち、そのフレームの開始時点から約4msの間では、その画素にそのデータ電圧が印加され、かつ維持される。一方、その映像信号サブフレームの後では、残り3個の非映像信号サブフレームが連続している。

10

【0037】

サブフレームの選択は、図4A～図4Dに示されている方法の他に、次のようであっても良い。図5A～図5Dに、そのサブフレームの選択方法を示す。図5A～図5Dに示されている方法では、図4A～図4Dに示されている方法とは、映像信号サブフレームと非映像信号サブフレームとの順序、及び、各サブフレームの数と第1映像信号の上位kビットの示す数との間の関係が異なる。

【0038】

第1映像信号では、 $n+k$ ビットの示す10進数値が大きいほど画素の階調が高い場合もある。その場合、第1映像信号の上位kビットの示す10進数値が大きいほど、信号制御部10は多くのサブフレームを映像信号サブフレームとして選択する。好ましくは、第1映像信号の上位kビットの示す10進数値がmである場合、信号制御部10は一フレームに、 $(m+1)$ 個の映像信号サブフレームと $(2^k - (m+1))$ 個の非映像信号サブフレームとを設定する。

20

【0039】

図5A～図5Dに示されている具体例では図4A～図4Dに示されている具体例と同様に、 $k=2$ とする。その場合、第1映像信号の上位2ビットは、(0 0)、(0 1)、(1 0)、(1 1)の4つのいずれかであるので、一フレーム当たり4個のサブフレームが選択可能である。すなわち、映像信号サブフレームは一フレーム当たり1個～4個であり、非映像信号サブフレームは一フレーム当たり0個～3個である。上述したように、映像信号サブフレームの個数は、第1映像信号の上位2ビットの示す10進数値mに1を加えた値 $m+1$ に等しい。尚、一フレームは約16msであるので、各サブフレームは約4msである。

30

【0040】

図5Aに示されているように、第1映像信号の上位2ビットが(0 0)である場合、その10進数値は0である。従って、一フレームの最後のサブフレームだけが映像信号サブフレームとして選択され、その他3個のサブフレームは非映像信号サブフレームに設定される。映像信号サブフレームでは、第2映像信号の示す階調値に対応するデータ電圧が目標の画素に対して印加される。すなわち、そのフレームの終了前の約4msの間では、その画素にそのデータ電圧が印加され、かつ維持される。一方、そのフレームの開始時点からその映像信号サブフレームまででは、残り3個の非映像信号サブフレームが連続している。すなわち、フレームの開始時点から約12msの間では各画素に対し、ブラック又は所定の階調のグレーに対応するデータ電圧が印加され、かつ維持される。特に、非映像信号サブフレームがブラック画面である場合、インパルス駆動の効果により、動映像のぼけが防止される。

40

【0041】

図5Bに示されているように、第1映像信号の上位2ビットが(0 1)である場合、その10進数値は1である。従って、一フレームの最後から順に2個のサブフレームが映像信号サブフレームとして選択され、残り2個のサブフレームが非映像信号サブフレームに設定される。2個の映像信号サブフレームのそれぞれでは、同じ第2映像信号の示す階調値に対応するデータ電圧が目標の画素に対して印加される。すなわち、そのフレームの終了前

50

の約8msの間では、その画素にそのデータ電圧が印加され、かつ維持される。一方、残り2個の非映像信号サブフレームは同じフレームの前半で連続している。

【0042】

図5Cに示されているように、第1映像信号の上位2ビットが(1 0)である場合、その10進数値は2である。従って、一フレームの最後から順に3個のサブフレームが映像信号サブフレームとして選択され、非映像信号サブフレームは最初のサブフレームに設定される。3個の映像信号サブフレームのそれぞれでは、同じ第2映像信号の示す階調値に対応するデータ電圧が目標の画素に対して印加される。すなわち、そのフレームの終了前の約12msの間では、その画素にそのデータ電圧が印加され、かつ維持される。

【0043】

図5Dに示されているように、第1映像信号の上位2ビットが(1 1)である場合、その10進数値は3である。従って、一フレーム内の全てのサブフレームが映像信号サブフレームとして選択され、非映像信号サブフレームは一つも設定されない。すなわち、目標の画素Aに対しては、同じ第2映像信号の示す階調値に対応するデータ電圧が一フレームに4回印加される。つまり、そのデータ電圧が、一フレーム = 約16msの間、その画素Aに対して印加され、かつ維持される。

【0044】

図6に、上記のディスプレイ装置による制御の流れ図を示す。図6を参照しながら上記の制御方法を整理すれば次の通りである。

ステップS10：信号制御部10が外部から第1映像信号を受信する。

ステップS20：信号制御部10が、第1映像信号の下位nビットから第2映像信号を構成する。それと並行し、信号制御部10は、第1映像信号の上位kビットに基づいて映像信号サブフレームを選択する。特にその上位kビットの示す10進数値mに応じ、非映像信号サブフレームの数をm個とし、又は映像信号サブフレームの数を(m+1)個に設定する。信号制御部10は更に、データ駆動部20に、映像信号サブフレームでは第2映像信号を出力し、非映像信号サブフレームでは非映像信号を出力する。

ステップS30：データ駆動部20は、非映像信号又は第2映像信号の示す階調値に対応するデータ電圧を生成する。

ステップS40：データ駆動部20はサブフレームごとに、データ電圧を液晶パネル400の目標の画素に対して印加する。

【0045】

本発明による上記の実施形態では、各フレームを複数のサブフレームに分け、第2映像信号に対応するデータ電圧が実際に印加される時間を画素ごとに変化させる。尚、各画素に対するデータ電圧の一フレーム当たりの印加時間を調節するための手段は、複数のサブフレームの利用には限定されない。その他に、液晶パネル400の駆動回路に含まれているロジックの適切な変更でも、その印加時間の調節は実現可能である。

【0046】

以上、本発明の好ましい実施形態を説明した。しかし、当業者であれば、本発明の原理や精神から逸脱することなく、上記の実施形態を変形可能であろう。従って、本発明の技術的範囲は、上記の実施形態ではなく、添付された特許請求の範囲の記載に基づいて決められなければならない。

【図面の簡単な説明】

【0047】

【図1】本発明の実施形態によるディスプレイ装置のブロック図

【図2A】図1に示されている液晶パネルの部分平面図

【図2B】図2Aに示されている直線II-IIに沿った断面図

【図3】図1に示されているディスプレイ装置で利用される映像信号のビット配置の模式図

【図4A】第1映像信号の上位kビットが(0 0)である場合、図1に示されている信号制御部によって設定されるサブフレームの一例を示す模式図

10

20

30

40

50

【図４Ｂ】第１映像信号の上位ｋビットが（０ １）である場合、図１に示されている信号制御部によって設定されるサブフレームの一例を示す模式図

【図４Ｃ】第１映像信号の上位ｋビットが（１ ０）である場合、図１に示されている信号制御部によって設定されるサブフレームの一例を示す模式図

【図４Ｄ】第１映像信号の上位ｋビットが（１ １）である場合、図１に示されている信号制御部によって設定されるサブフレームの一例を示す模式図

【図５Ａ】第１映像信号の上位ｋビットが（０ ０）である場合、図１に示されている信号制御部によって設定されるサブフレームの別の例を示す模式図

【図５Ｂ】第１映像信号の上位ｋビットが（０ １）である場合、図１に示されている信号制御部によって設定されるサブフレームの別の例を示す模式図

【図５Ｃ】第１映像信号の上位ｋビットが（１ ０）である場合、図１に示されている信号制御部によって設定されるサブフレームの別の例を示す模式図

【図５Ｄ】第１映像信号の上位ｋビットが（１ １）である場合、図１に示されている信号制御部によって設定されるサブフレームの別の例を示す模式図

【図６】本発明の実施形態によるディスプレイ装置の行う制御の流れ図

【符号の説明】

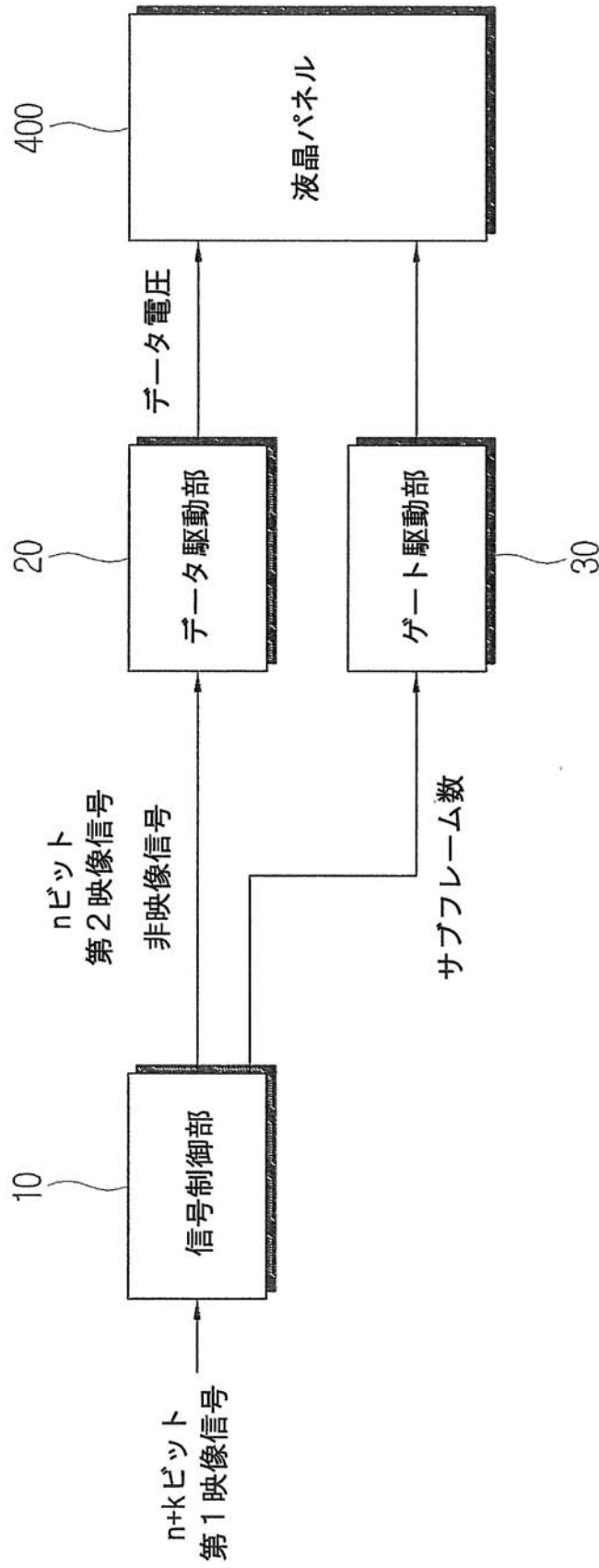
【００４８】

- 10 信号制御部
- 20 データ駆動部
- 30 ゲート駆動部
- 100 第１基板
- 200 第２基板
- 300 液晶層
- 400 液晶パネル

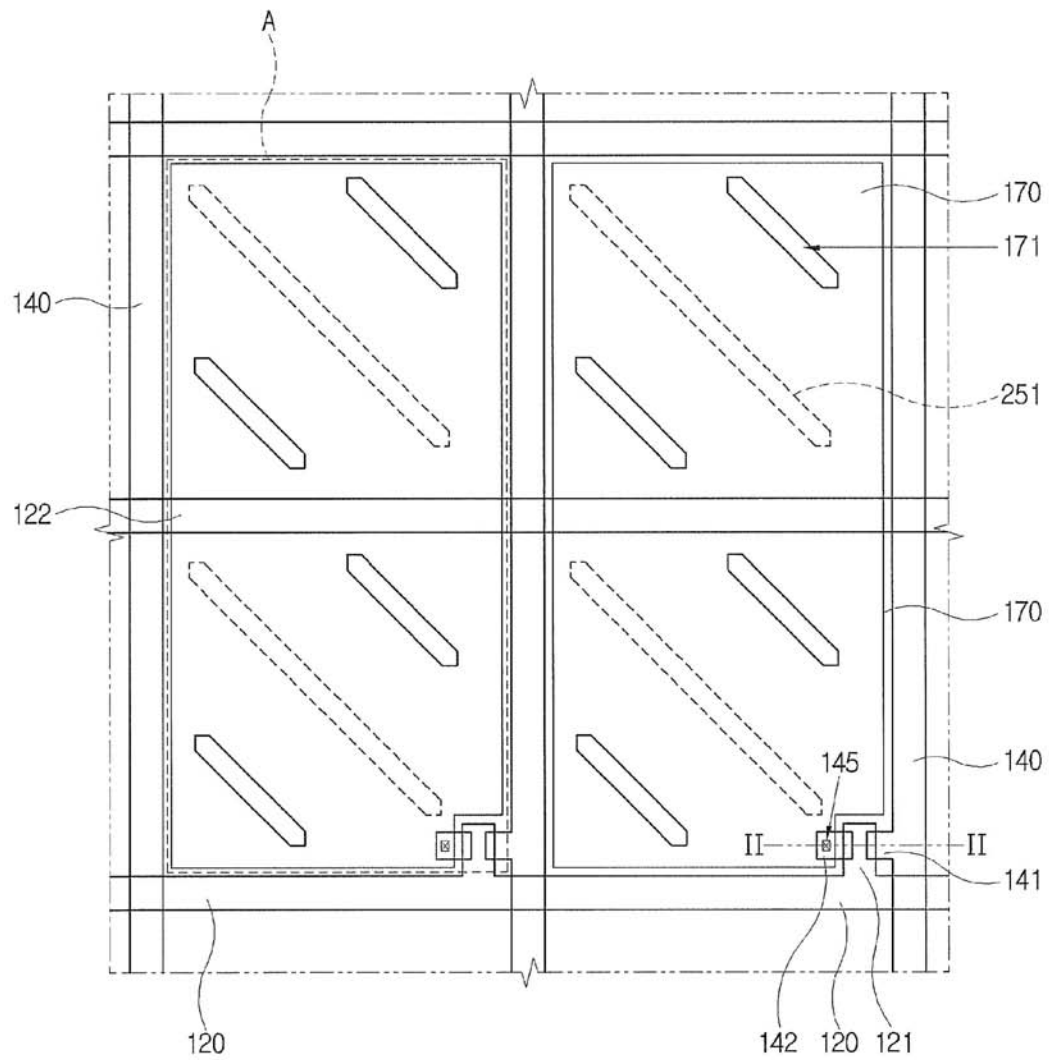
10

20

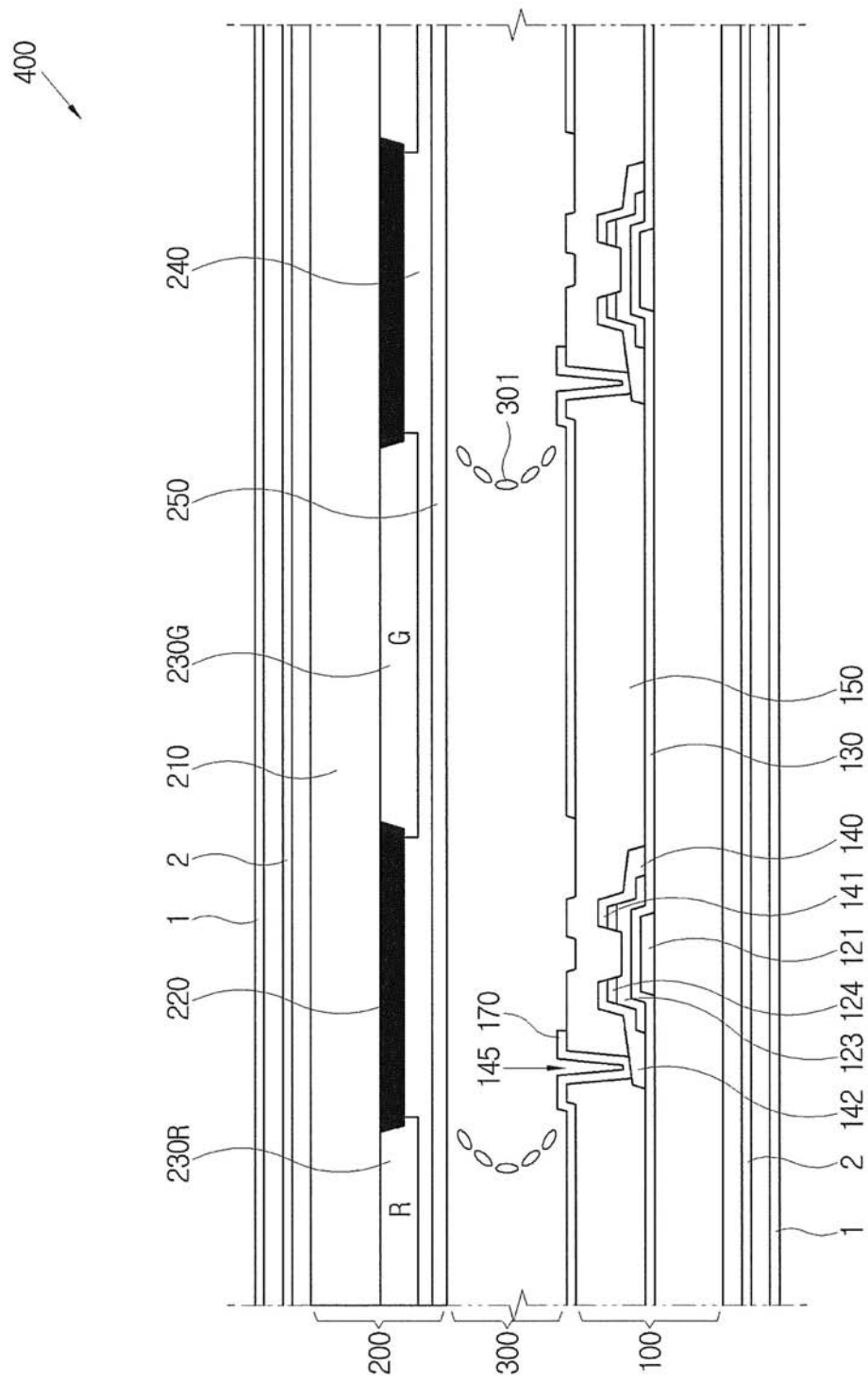
【図 1】



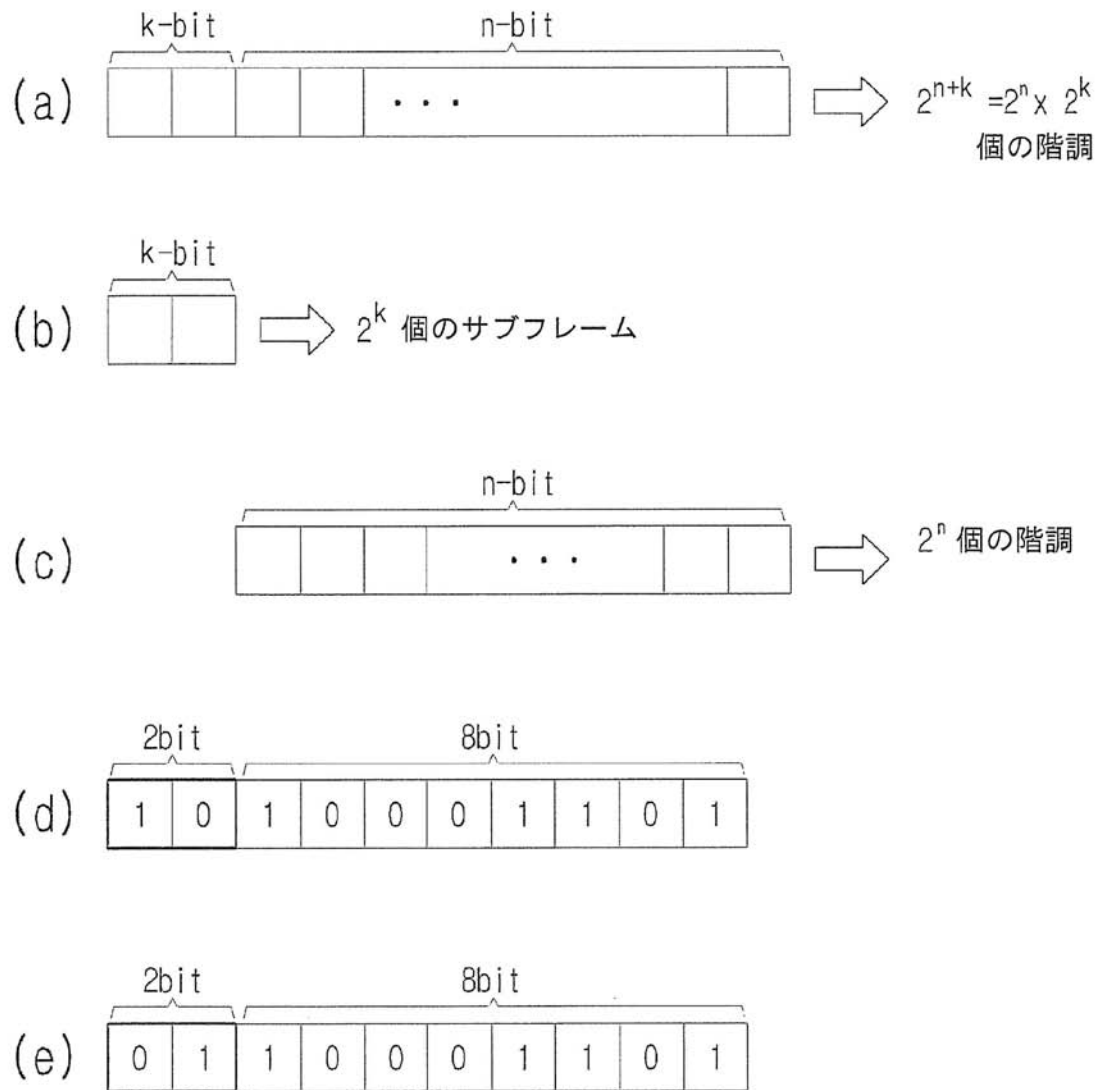
【図 2 A】



【図 2 B】



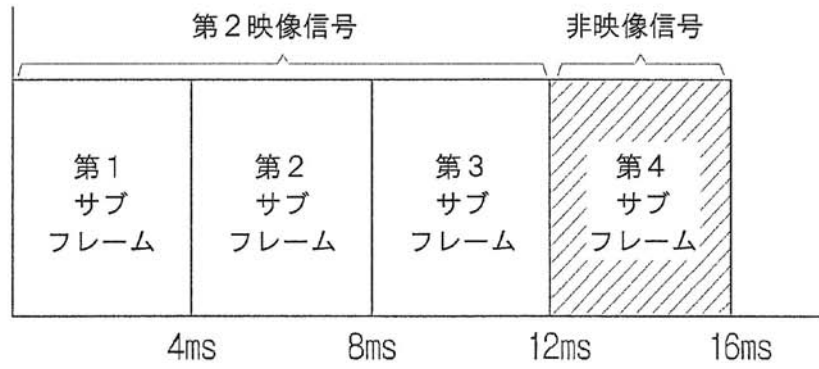
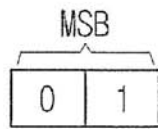
【図 3】



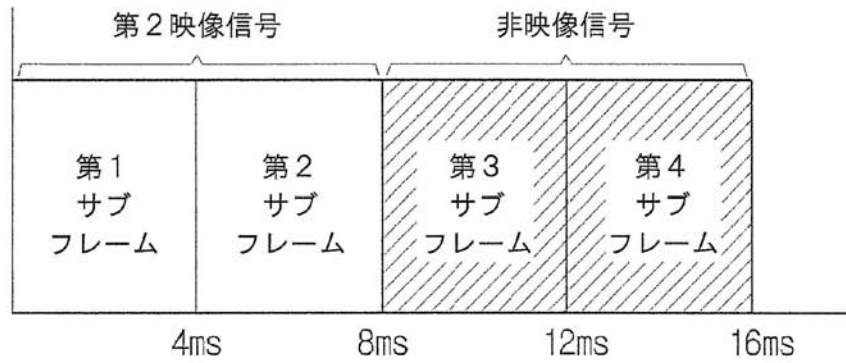
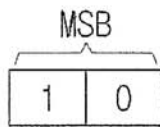
【図 4 A】



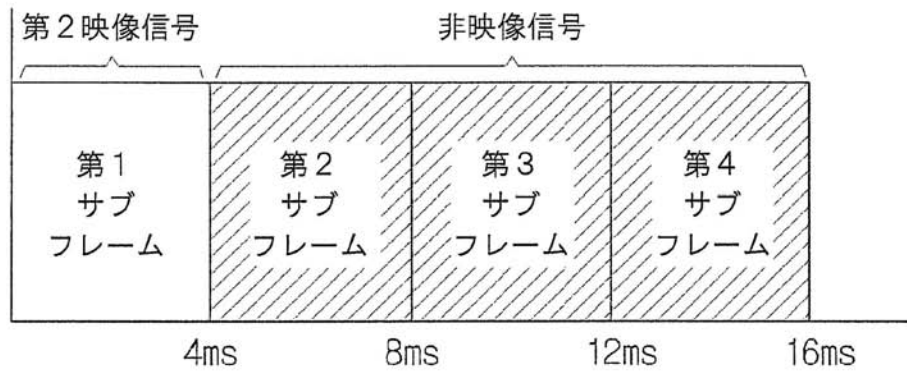
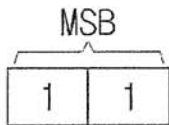
【図 4 B】



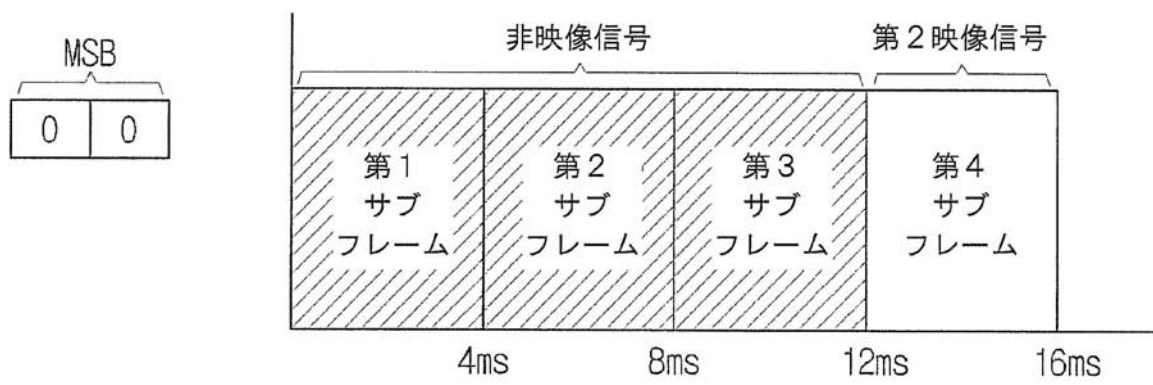
【図 4 C】



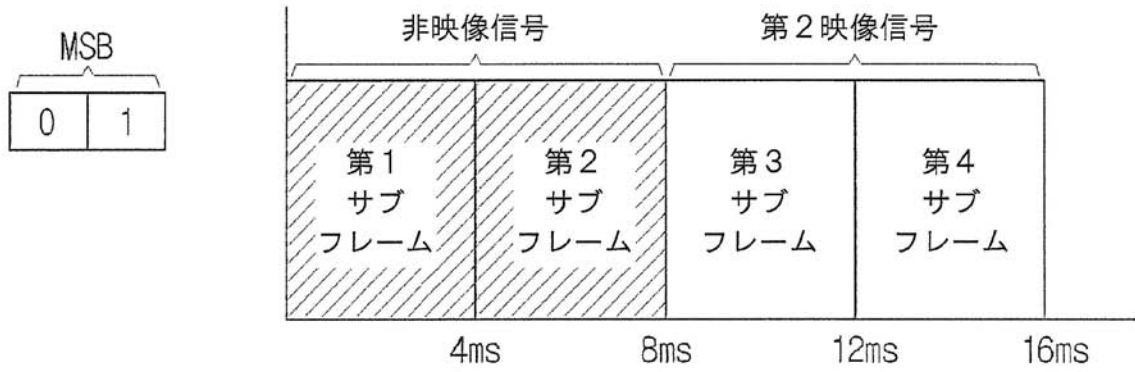
【図 4 D】



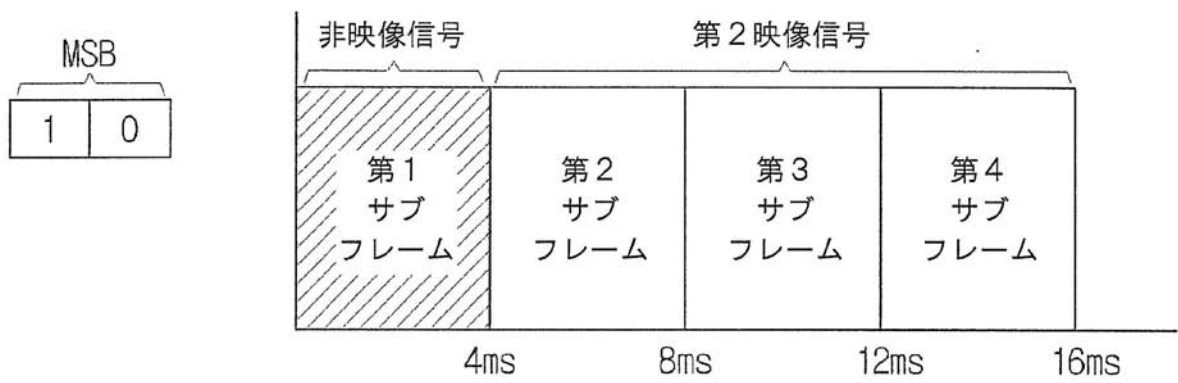
【図 5 A】



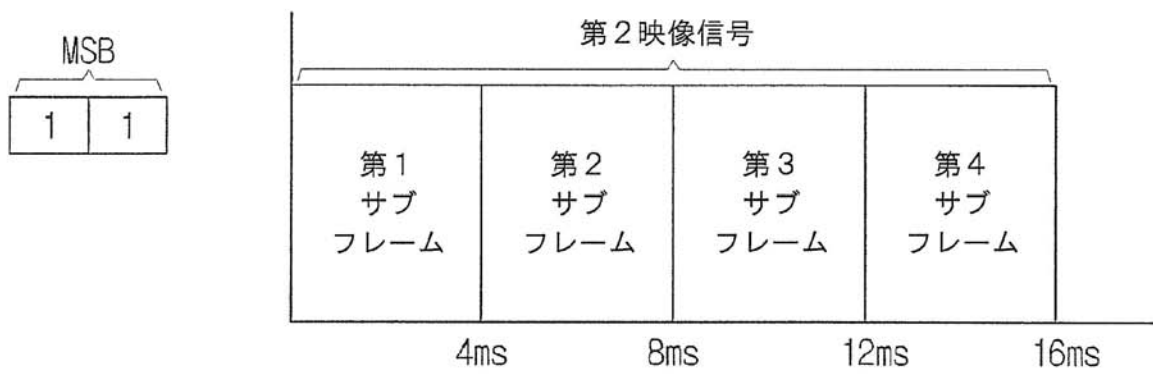
【図 5 B】



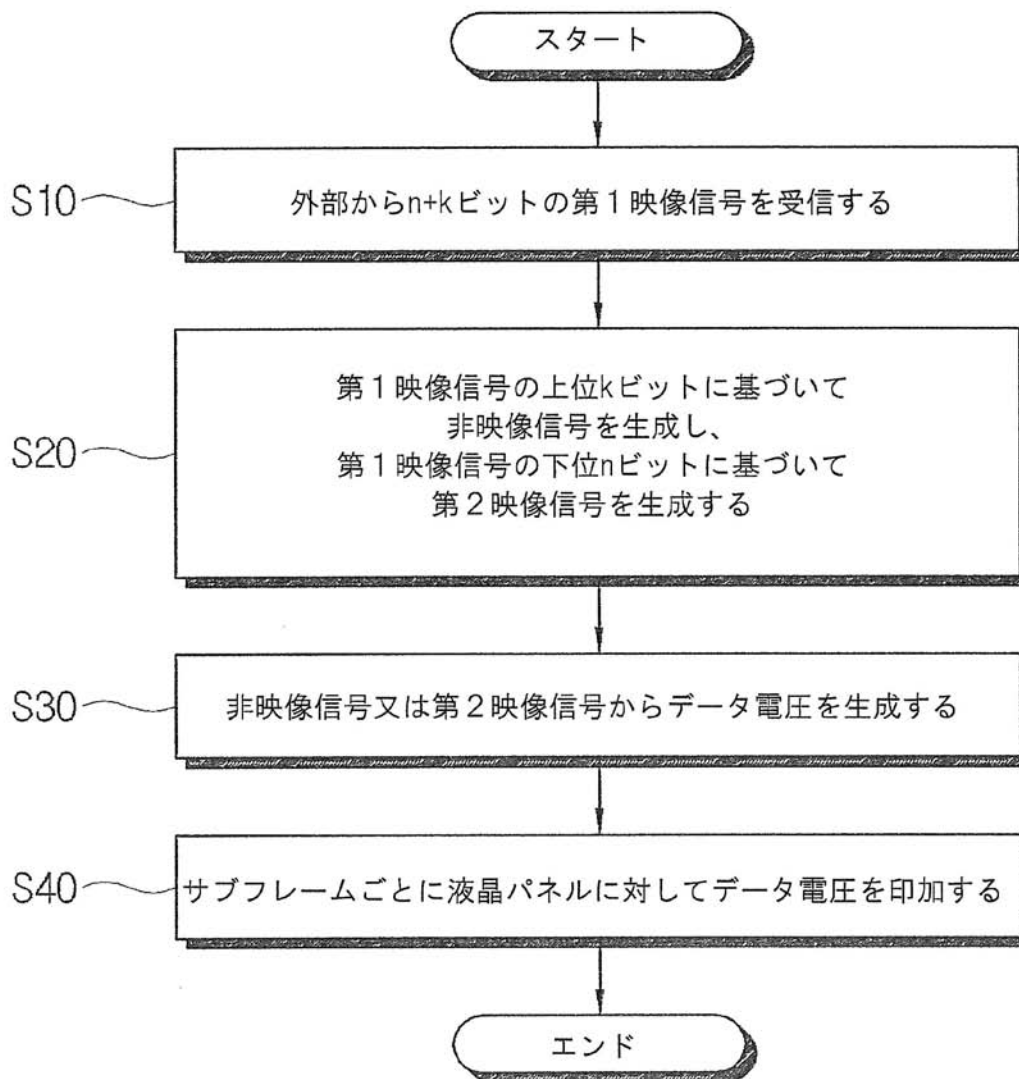
【図 5 C】



【図5D】



【図6】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 2 F 1/133 5 7 5

(72)発明者 ▲べ▼ 裁 成

大韓民国忠清南道天安市佛堂洞東一ハイビル2 0 3 棟3 0 4 號

(72)発明者 李 濬 表

大韓民国忠清南道天安市佛堂洞東一3次アパート3 0 7 棟1 1 0 2 號

(72)発明者 朴 鎭 浩

大韓民国京畿道水原市勸善區勸善洞碧山ハンソンアパート8 0 9 棟8 0 1 號

F ターム(参考) 2H093 NA16 NA51 NC09 NC11 NC41 ND60 NE01 NE03 NF04 NF09
 5C006 AA14 AA16 AA17 AA22 AC11 AC21 AF44 AF51 AF71 AF73
 BA15 BA19 BB16 BC12 BF24 BF42 FA12 FA14 FA29 FA55
 FA56
 5C080 AA10 BB05 CC03 DD02 DD03 DD07 DD08 EE19 EE29 FF11
 JJ02 JJ04 JJ06 JJ07