(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年1月11日(11.01.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/008333 A1

(51) 国際特許分類:
H02M 7/48 (2007.01) *H02M 1/38* (2007.01)
H02M 1/08 (2006.01)

(21) 国際出願番号： PCT/JP2017/021573

(22) 国際出願日： 2017年6月12日(12.06.2017)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2016-132744 2016年7月4日(04.07.2016) JP

(71) 出願人: 日立オートモティブシステムズ株式会社(**HITACHI AUTOMOTIVE SYSTEMS, LTD.**) [JP/JP]; 〒3128503 茨城県ひたちなか市高場２５２０番地 Ibaraki (JP).

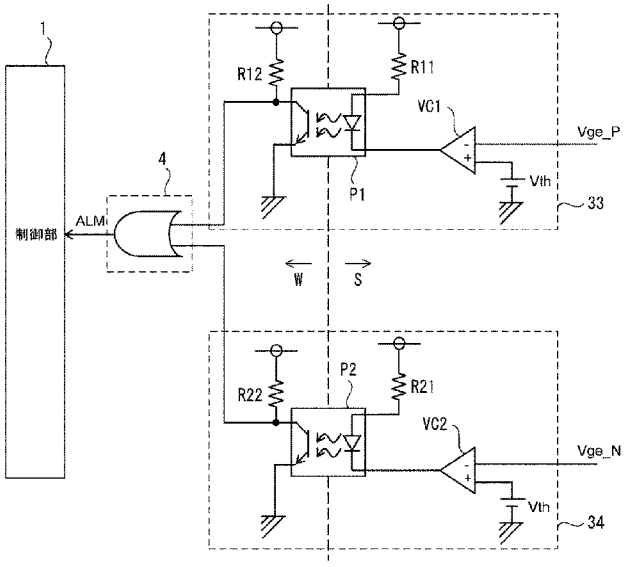
(72) 発明者: 平沼 聡 (**HIRANUMA Satoshi**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 八幡 光一 (**YAHATA Kouichi**); 〒3128503 茨城県ひたちなか市高場２５２０番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).

(74) 代理人: 戸田 裕二 (**TODA Yuji**); 〒1008220 東京都千代田区丸の内一丁目６番１号 株式会社日立製作所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) **Title:** INVERTER DRIVING DEVICE

(54) 発明の名称： インバータ駆動装置



1 Control unit

(57) **Abstract:** The present invention addresses the problem regarding the inability to detect an erroneous ignition of a lower arm switching element due to voltage change when an upper arm switching element is switched from off to on. According to the present invention, in a gate voltage detection unit 33, when a gate voltage Vge_P has exceeded a reference voltage Vth at a comparator VC1, a signal is transmitted to a photocoupler P1, so that a signal of logic "0" is inputted from the photocoupler P1 to one side of an OR circuit. In a gate voltage detection unit 34, when a gate voltage Vge_N has

WO 2018/008333 A1

[続葉有]

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

— 国際調査報告（条約第21条(3)）

exceeded the reference voltage Vth at a comparator VC2, a signal is transmitted to a photocoupler P2 connected to the output side of the comparator VC2, so that the signal of logic "0" is inputted from the photocoupler P2 to the other side of the OR circuit. When the signal of logic "0" has been inputted to one side and the other side, the OR circuit outputs the signal of logic "0" as an erroneous ignition detection signal ALM to a control unit 1.

(57) 要約：上アームのスイッチング素子がターンオフからターンオンに切り替わる際の電圧変化に起因する下アームのスイッチング素子の誤点弧を検出することができなかった。ゲート電圧検出部３３において、コンパレータVC1でゲート電圧Vge_Pが基準電圧Vthを超えた場合はフォトカプラーP1へ信号を伝送し、フォトカプラーP1から論理"０"の信号がＯＲ回路の一方へ入力される。ゲート電圧検出部３４において、コンパレータVC2でゲート電圧Vge_Nが基準電圧Vthを超えた場合はコンパレータVC2の出力側に接続されたフォトカプラーP2へ信号を伝送し、フォトカプラーP2から論理"０"の信号がＯＲ回路の他方へ入力される。ＯＲ回路は、一方および他方へ論理"０"の信号が入力された場合に、論理"０"の信号を誤点弧検知信号ALMとして制御部１へ出力する。

明　細　書

発明の名称 ： インバータ駆動装置

技術分野

[0001] 本発明は、インバータ駆動装置に関する。

背景技術

[0002] ハイブリッド自動車（Hybrid Vehicle）や電気自動車（Electric Vehicle）では、モータを駆動するためにインバータ駆動装置が用いられている。インバータ駆動装置は、ＩＧＢＴ（Insulated Gate Bipolar Transistor）などのスイッチング素子により構成される。

[0003] インバータ駆動装置は、上アームと呼ばれるスイッチング素子と、下アームと呼ばれるスイッチング素子とを上下直列に接続して、上下アームの接続点に負荷となるモータの巻き線を接続し、上下アームを交互にＯＮさせて巻き線に流す電流を制御している。

[0004] しかし、上下アームのいずれかがスイッチングＯＮのときに、他方のアームが短絡故障を起こした場合、上下アームを介して電源が短絡されてしまうため、過電流が流れてスイッチング素子を損傷させてしまう。これを防ぐため、特許文献１には、コレクタから流入するコレクタ電流の一部を分流させて電流を流すセンスエミッタ端子を備え、センスエミッタ端子に接続されたセンス抵抗に流れる電流を電圧に変換し、これを過電流検知部により検出することで過電流を検知することが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開２０１４－１８７５４３号公報

発明の概要

発明が解決しようとする課題

[0006] 上述した、特許文献１に記載の技術では、上アームのスイッチング素子がターンオフからターンオンに切り替わる際の電圧変化に起因する下アームの

スイッチング素子の誤点弧を検出することができなかった。

課題を解決するための手段

[0007] 本発明によるインバータ駆動装置は、インバータ回路の上下アームを構成する第１スイッチング素子および第２スイッチング素子と、前記第１スイッチング素子および前記第２スイッチング素子のゲート電圧を検出する検出部と、前記検出部の検出結果に基づいて、前記第２スイッチング素子の誤点弧による前記上下アームの短絡を判定する判定制御部とを備える。

発明の効果

[0008] 本発明によれば、上アームのスイッチング素子がターンオフからターンオンに切り替わる際の電圧変化に起因する下アームのスイッチング素子の誤点弧を検出することができる。

図面の簡単な説明

[0009] [図1]インバータ駆動装置の回路構成図である。

[図2]ゲート電圧検出部、判定部を示す回路図である。

[図3]インバータ駆動装置の駆動波形を示す図である。

[図4]故障時の駆動波形を示す図である。

[図5]誤点弧時の駆動波形を示す図である。

[図6]スイッチング素子の飽和電流の特性を示す図である。

[図7]制御部の動作を示すフローチャートである。

発明を実施するための形態

[0010] 図１は、本発明の一実施形態であるインバータ駆動装置の回路構成図である。この図１では、上アームと呼ばれるスイッチング素子UTPと、下アームと呼ばれるスイッチング素子UTNとを上下直列に接続した構成を示す。図１では、Ｕ相の上下アームを示すが、Ｖ相、Ｗ相も同様の構成であり、図示を省略する。

[0011] スイッチング素子UTPのコレクタとエミッタ間にはダイオードＤ１が接続されている。ダイオードＤ１は、スイッチング素子UTPのエミッタからコレクタ

に向かう方向が順方向となるように接続されており、駆動するモータのコイルが電流遮断時に発生する逆起電力を逃してスイッチング素子UTPの破損を防止している。スイッチング素子UTNのコレクタとエミッタ間に接続されたダイオードＤ２も同様である。なお、ダイオードＤ１、Ｄ２は、スイッチング素子としてＭＯＳＦＥＴを使用した場合は不要である。

[0012] 上下アームの両端には、図示省略した直流電源が接続され、更にコンデンサＣが接続される。コンデンサＣは電力変換時に変動する印加電圧を平滑化する。上下アームの接続点には、図示省略するが負荷となるモータの巻き線が接続され、上下アームを交互にＯＮさせて巻き線に流す電流を制御してモータを駆動する。

[0013] 制御部１は、モータの三相の巻き線に供給される電流を検出する電流センサー（図示省略）からの電流値がフィードバックされ、電流フィードバック制御を行う。制御部１は、また、図示省略した上位のコントローラの指令に応じて、駆動部２１、２２へＰＷＭの駆動信号IN_P、IN_Nを出力する。駆動部２１は、抵抗Rg1を介してスイッチング素子UTPをターンオンさせるのに必要な電圧を供給する。駆動部２２は、抵抗Rg2を介してスイッチング素子UTNをターンオンさせるのに必要な電圧を供給する。

[0014] スイッチング素子UTPは、コレクタから流入するコレクタ電流Ｉｃの一部を分流させて電流を流すセンスエミッタ端子を備えており、センスエミッタ端子に接続されたセンス抵抗Ｒ１に流れる電流が電圧に変換され、これを過電流検知部３１に入力する。過電流検知部３１は、入力された電圧に基づいて上下アームに流れるコレクタ電流Ｉｃを検出する。そして、入力された電圧が所定電圧以上、すなわちコレクタ電流Ｉｃが短絡電流閾値Icx以上であった場合にこれを過電流として検出し、制御部１へ出力する。

[0015] 同様に、スイッチング素子UTNは、コレクタから流入するコレクタ電流Ｉｃの一部を分流させて電流を流すセンスエミッタ端子を備えており、センスエミッタ端子に接続されたセンス抵抗Ｒ２に流れる電流が電圧に変換され、これを過電流検知部３２に入力する。過電流検知部３２は、入力された電圧に

基づいて上下アームに流れるコレクタ電流Ｉｃを検出する。そして、入力された電圧が所定電圧以上、すなわちコレクタ電流Ｉｃが短絡電流閾値Icx以上であった場合にこれを過電流として検出し、制御部１へ出力する。

[0016] 過電流検知部３１、３２でコレクタ電流Ｉｃが短絡電流閾値Icx以上であると検知される場合は、スイッチング素子UTP、若しくはスイッチング素子UTNの故障により上下アームが短絡した場合である。この場合、過電流検知部３１、３２からの検知信号に応答して、制御部１はスイッチング素子の保護機能を動作させ、スイッチング素子を保護するモードに切り替わる。保護モードでは、スイッチング素子のゲートに充電されている電荷が放電される時間を長くして、コレクタ電流Ｉｃの時間当たりの変化分を小さくする。このためスイッチング素子のターンオフ時に発生する電圧は耐圧以下となりスイッチング素子は保護される。

[0017] ゲート電圧検出部３３には、スイッチング素子UTPのゲート電圧Vge_P、すなわちゲート－エミッタ間の電圧が入力される。ゲート電圧検出部３３は、ゲート電圧Vge_Pが所定値以上であるかを検出し、所定値以上であれば検出信号を判定部４へ出力する。同様に、ゲート電圧検出部３４には、スイッチング素子UTNのゲート電圧Vge_N、すなわちゲート－エミッタ間の電圧が入力される。ゲート電圧検出部３４は、ゲート電圧Vge_Nが所定値以上であるかを検出し、所定値以上であれば検出信号を判定部４へ出力する。

[0018] 判定部４は、ゲート電圧検出部３３、３４から同時に検出信号が入力されていれば、スイッチング素子の誤点弧であるとして、信号ALMを制御部１へ出力する。

[0019] スイッチング素子の誤点弧はスイッチング素子のスイッチング時に発生する現象である。上アームのスイッチング時を例にあげて説明する。上アームのスイッチング素子UTPがターンオフからターンオンに切り替わる際、スイッチング素子UTPのコレクター－エミッタ間に印加されている電圧は変化する。そして、この電圧変化dV/dtと帰還容量によって決まる電流が、帰還容量を通って下アームのスイッチング素子UTNのゲートに注入され、ゲートの電圧上昇を

招く。その結果、スイッチング素子UTNのゲート電圧Vge_Nがスイッチング素子UTNのターンオンしきい値電圧に到達するとスイッチング素子UTNがオンし、上下アームを短絡状態にする。これがスイッチング素子の誤点弧である。

[0020] 誤点弧時のコレクタ電流は定格電流よりも大きいが、短絡電流閾値Icxよりは小さい。誤点弧時のコレクタ電流が短絡電流閾値Icxより小さいため、過電流検知部３１、３２では検知することはできず、したがって、制御部１はスイッチング素子の保護機能を動作させることができない。そのため、本実施形態では、ゲート電圧検出部３３、３４、判定部４を設けて、スイッチング素子の誤点弧を判定している。誤点弧の判定の動作については後述する。

[0021] 図２は、ゲート電圧検出部３３、３４、判定部４を示す回路図である。ゲート電圧検出部３３は、上アームのスイッチング素子UTPのゲート電圧Vge_Pを基準電圧Vthと比較するコンパレータVC1と、コンパレータVC1の出力側に接続されたフォトカプラーP1と、フォトカプラーP1の電源側に接続された抵抗R11、R12とよりなる。フォトカプラーP1は発光素子と受光素子より構成され、強電側Ｓと弱電側Ｗで絶縁型の信号伝送を実現している。

[0022] 同様に、ゲート電圧検出部３４は、下アームのスイッチング素子UTNのゲート電圧Vge_Nを基準電圧Vthと比較するコンパレータVC2と、コンパレータVC2の出力側に接続されたフォトカプラーP2と、フォトカプラーP2の電源側に接続された抵抗R21、R22とよりなる。フォトカプラーP2は発光素子と受光素子より構成され、強電側Ｓと弱電側Ｗで絶縁型の信号伝送を実現している。

[0023] 判定部４はＯＲ回路で構成される。ゲート電圧検出部３３では、ゲート電圧Vge_Pが基準電圧Vth以上になった場合に、コンパレータVC1の出力によってフォトカプラーP1が動作し、フォトカプラーP1から論理“０”の信号がＯＲ回路の一方へ入力される。また、ゲート電圧検出部３４では、ゲート電圧Vge_Nが基準電圧Vth以上になった場合に、コンパレータVC2の出力によってフォトカプラーP2が動作し、フォトカプラーP2から論理“０”の信号がＯＲ回路の他方へ入力される。ＯＲ回路の一方および他方へ論理“０”の信号が入力された場合に、ＯＲ回路から論理“０”の信号が誤点弧検知信号ALMとして出

力され、制御部１へ入力される。すなわち、判定部４は、スイッチング素子UTPのゲートーエミッタ間の電圧Vge_Pが基準電圧Vthを越えている期間が、スイッチング素子UTNのゲートーエミッタ間の電圧Vge_Nが基準電圧Vthを越えている期間と重なったかを判定する。なお、図２で示すゲート電圧検出部３３、３４、判定部４は一例であり、その他の論理回路等で構成してもよい。

[0024] 次に、インバータ駆動装置の動作について、図３～図５の駆動波形を参照して説明する。

図３はインバータ駆動装置の通常駆動時の駆動波形であり、図３（ａ）は上アームゲート電圧、図３（ｂ）は下アームゲート電圧、図３（ｃ）は上アームコレクターエミッタ間電圧、図３（ｄ）は上アームコレクタ電流である。各図において横軸は経過時間である。

[0025] インバータ駆動装置の通常駆動時には、制御部１からの駆動信号IN_Pは駆動部２１へ与えられ、駆動部２１は、抵抗Rg1を介してスイッチング素子UTPへ、図３（ａ）に示す、ゲート電圧Vge_Pを入力する。ゲート電圧Vge_Pが基準電圧Vthに達するとスイッチング素子UTPはターンオンする。スイッチング素子UTPがターンオフからターンオンに切り替わる際、上アームのスイッチング素子UTPのコレクターエミッタ間に印加される電圧の変化を受けて、下アームのスイッチング素子UTNのゲート電圧Vge_Nが図３（ｂ）に示すように若干上昇するが、通常駆動時には下アームのスイッチング素子UTNをターンオンするには至らない。上アームのスイッチング素子UTPのターンオンに伴って、図３（ｃ）に示すように、上アームコレクターエミッタ間電圧が低下し、図３（ｄ）に示すように、上アームコレクタ電流が増加する。

[0026] 図４は下アームが故障した場合の駆動波形であり、図４（ａ）は上アームゲート電圧、図４（ｂ）は下アームゲート電圧、図４（ｃ）は上アームコレクターエミッタ間電圧、図４（ｄ）は上アームコレクタ電流である。各図において横軸は経過時間である。

[0027] 図４（ｂ）は、下アームが故障し、下アームのスイッチング素子UTNのゲート電圧Vge_Nに基準電圧Vth以上の電圧が印加されている状態を示す。制御部

１からの駆動信号IN_Pにより、図４（ａ）に示す、ゲート電圧Vge_Pが入力され、スイッチング素子UTPがターンオンする。これに応答して、図４（ｄ）に示すように、上アームコレクタ電流が増加する。コレクタ電流が増加すると図４（ｃ）に示す上アームコレクターエミッタ間電圧も引き上げられる。この場合、上下アームは短絡状態になっており、図４（ｄ）に示すように、上アームコレクタ電流が短絡電流閾値Icxを超えてしまう。

[0028] 上アームコレクタ電流が短絡電流閾値Icxを超えると、過電流検知部３１でこれが過電流として検知される。過電流検知部３１からの検知信号に応答して、制御部１はスイッチング素子の保護機能を動作させ、スイッチング素子を保護する保護モードに切り替わる。保護モードでは、図４（ａ）に示すように、上アームゲート電圧を徐々に低下させる。これにより、図４（ｃ）に示すように、上アームコレクターエミッタ間電圧を低下させて、上アームコレクターエミッタ間電圧が耐圧を超えないようにする。

[0029] 図５は下アームが誤点弧した場合の駆動波形であり、図５（ａ）は上アームゲート電圧、図５（ｂ）は下アームゲート電圧、図５（ｃ）は上アームコレクターエミッタ間電圧、図５（ｄ）は上アームコレクタ電流である。各図において横軸は経過時間である。

[0030] 制御部１からの駆動信号IN_Pにより、図５（ａ）に示す、ゲート電圧Vge_Pが入力され、スイッチング素子UTPがターンオンする。スイッチング素子UTPがターンオフからターンオンに切り替わる際、上アームのスイッチング素子UTPのコレクターエミッタ間に印加される電圧の変化を受けて、下アームのスイッチング素子UTNのゲート電圧Vge_Nが図５（ｂ）に示すように上昇する。その結果、ゲート電圧Vge_Nが基準電圧Vthに達するとスイッチング素子UTNはターンオンし、上下アームの短絡を発生させる。これが誤点弧である。誤点弧は、上アームのスイッチング素子UTPのコレクターエミッタ間に印加される電圧の変化が大きいときや、上アームのスイッチング素子UTPのターンオンするスピードが速いときに、下アームのゲートに充電される電荷量が多くなって発生する。誤点弧により、図５（ｄ）に示すように、一時的に大きな上ア

ームコレクタ電流が流れるが、この電流は短絡電流閾値Icxより小さい。下アームのスイッチング素子UTNにゲート電圧Vge_Nとして印加されていた電荷が放電すると、図５（ｄ）に示すように、上アームコレクタ電流は小さくなった後、上アームのスイッチング素子UTPのターンオンに伴って徐々に増加する。

[0031] 誤点弧では、図５（ａ）、図５（ｂ）に示すように、上アームゲート電圧と下アームゲート電圧がともに基準電圧Vthに達する重複期間が存在する。ゲート電圧検出部３３、３４、判定部４はこれを検出する。

[0032] 誤点弧の検出について図２を参照して説明する。図２に示すように、ゲート電圧検出部３３は、コンパレータVC1でゲート電圧Vge_Pが基準電圧Vthを超えたかを比較し、超えた場合はコンパレータVC1の出力側に接続されたフォトカプラーP1へ信号を伝送する。これにより、フォトカプラーP1から論理“０”の信号がＯＲ回路の一方へ入力される。ゲート電圧検出部３４は、コンパレータVC2でゲート電圧Vge_Nが基準電圧Vthを超えたかを比較し、超えた場合はコンパレータVC2の出力側に接続されたフォトカプラーP2へ信号を伝送する。これにより、フォトカプラーP2から論理“０”の信号がＯＲ回路の他方へ入力される。ＯＲ回路の一方および他方へ論理“０”の信号が入力された場合に、ＯＲ回路から論理“０”の信号が誤点弧検知信号ALMとして出力され、制御部１へ入力される。誤点弧検知信号ALMが入力された後の制御部１の動作については後述する。

[0033] 図６はスイッチング素子の飽和電流の特性を示す図である。縦軸はコレクタ電流Icを、横軸はコレクターエミッタ間電圧Vceを示す。図中のグラフはゲート電圧が７Ｖ、８Ｖ、９Ｖ、１０Ｖ、１２Ｖ、１５Ｖ、２０Ｖの場合をそれぞれ実線で表している。このグラフから分かるように、ゲート電圧が高いほどコレクタ電流Icは多くなる。図４（ｄ）に示す上アームコレクタ電流の大きさを決めているのは、図４（ａ）に示す上アームゲート電圧、および図４（ｂ）に示す下アームゲート電圧であり、例えばこの電圧は１５Ｖである。図６を参照すると、ゲート電圧が１５Ｖの場合は、コレクターエミッタ間

電圧Vceの大きさがある程度（約２Ｖ）以上になると、コレクタ電流Icは非常に大きいことがわかる。したがって、スイッチング素子の故障による上下アームの短絡を検知する短絡電流閾値Icxが高く設定されていることが分かる。

[0034] 一方、図５（ｄ）に示す上アームコレクタ電流の大きさを決めているのは、図５（ｂ）に示す下アームゲート電圧であり、例えばこの電圧は７Ｖである。図６を参照すると、ゲート電圧が７Ｖの場合は、コレクターエミッタ間電圧Vceの大きさがある程度（約１．５Ｖ）以上になると、コレクタ電流Icは一定となり、その大きさはゲート電圧が１５Ｖの場合と比べて非常に小さいことがわかる。したがって、スイッチング素子の誤点弧による上下アームの短絡によるコレクタ電流Icは短絡電流閾値Icxより小さく、短絡電流閾値Icxを用いて検知できないことが分かる。

[0035] 図７は、制御部１の動作を示すフローチャートである。

図７のステップＳ１で、制御部１は信号ALMが入力されたかを判別している。信号ALMが入力されるとステップＳ２へ移り、信号ALMがｔ秒以上継続しているかを判定し、ｔ秒以上継続していなければステップＳ２へ戻る。ｔ秒は、ゲート電圧Vge_P、ゲート電圧Vge_N等に混入したノイズによる誤検知を抑制するための所定時間であり、ゲート電圧Vge_Pがゼロからスイッチング素子UTPのターンオン電圧まで上昇する時間よりも小さい。ステップＳ２で、信号ALMがｔ秒以上継続していることが判定されると、ステップＳ３へ移り、信号ALMが所定期間内にＸ回以上（Ｘは２以上の整数）検出されたかを判定し、Ｘ回以上検出されていなければステップＳ１へ戻る。Ｘ回は、誤点弧の検出を確実に行なうためであり、スイッチング素子UTN等が破壊されることがない回数である。ステップＳ３で、信号ALMがＸ回以上検出されると、ステップＳ４へ移る。ステップＳ４で、制御部１は誤点弧と判断し、上アームのスイッチング素子UTPおよび下アームのスイッチング素子UTNの駆動信号を制御することにより、スイッチング素子UTPおよびスイッチング素子UTNに流れる電流値を制限する。

[0036] なお、制御部１は、誤点弧を判定した場合であっても、過電流検知部３１

からの検知信号が有ればこれを優先して、スイッチング素子の保護機能を動作させ、スイッチング素子を保護する保護モードに切り替わる。

[0037] 以上説明した実施形態によれば、次の作用効果が得られる。

（１）インバータ駆動装置は、インバータ回路の上下アームを構成する第１スイッチング素子UTP及び第２スイッチング素子UTNと、第１スイッチング素子UTP及び第２スイッチング素子UTNのゲート電圧Vge_P、Vge_Nを検出するゲート電圧検出部３３、３４と、ゲート電圧検出部３３、３４の検出結果に基づいて、第２スイッチング素子UTNの誤点弧による上下アームの短絡を判定する判定部４、制御部１とを備える。これにより、上アームのスイッチング素子がターンオフからターンオンに切り替わる際の電圧変化に起因する誤点弧を検出することができる。

[0038] 本発明は、上記の実施形態に限定されるものではなく、本発明の特徴を損なわない限り、本発明の技術思想の範囲内で考えられるその他の形態についても、本発明の範囲内に含まれる。

符号の説明

[0039] １ 制御部

２１、２２ 駆動部

UTP、UTN スイッチング素子

３１、３２ 過電流検知部

３３、３４ ゲート電圧検出部

４ 判定部

VC1、VC2 コンパレータ

P1、P2 フォトカプラー

請求の範囲

[請求項1] インバータ回路の上下アームを構成する第１スイッチング素子および第２スイッチング素子と、

前記第１スイッチング素子および前記第２スイッチング素子のゲート電圧を検出する検出部と、

前記検出部の検出結果に基づいて、前記第２スイッチング素子の誤点弧による前記上下アームの短絡を判定する判定制御部とを備えたインバータ駆動装置。

[請求項2] 請求項１に記載のインバータ駆動装置において、

前記上下アームに流れる電流を検出し、前記電流の検出結果に基づいて過電流を検知する過電流検知部を備えるインバータ駆動装置。

[請求項3] 請求項２に記載のインバータ駆動装置において、

前記過電流検知部は、前記電流が所定の短絡電流閾値以上である場合に前記過電流を検知し、

前記誤点弧による前記上下アームの短絡時に流れる前記電流の大きさは、前記短絡電流閾値よりも小さいインバータ駆動装置。

[請求項4] 請求項１から請求項３のいずれか一項に記載のインバータ駆動装置において、

前記判定制御部は、前記誤点弧を判定した場合に、前記上下アームに流れる電流を制限するように前記第１スイッチング素子および前記第２スイッチング素子の駆動を制御するインバータ駆動装置。

[請求項5] 請求項４に記載のインバータ駆動装置において、

前記判定制御部は、前記第１スイッチング素子のゲート電圧が所定電圧を越えている期間が、前記第２スイッチング素子のゲート電圧が当該所定電圧を越えている期間と重なった場合に、前記誤点弧であると判定するインバータ駆動装置。

[請求項6] 請求項４または請求項５に記載のインバータ駆動装置において、

前記判定制御部は、前記誤点弧の判定を所定時間以上継続して行っ

た場合に、前記電流を制限する制御に移行するインバータ駆動装置。

[請求項7] 請求項６に記載のインバータ駆動装置において、

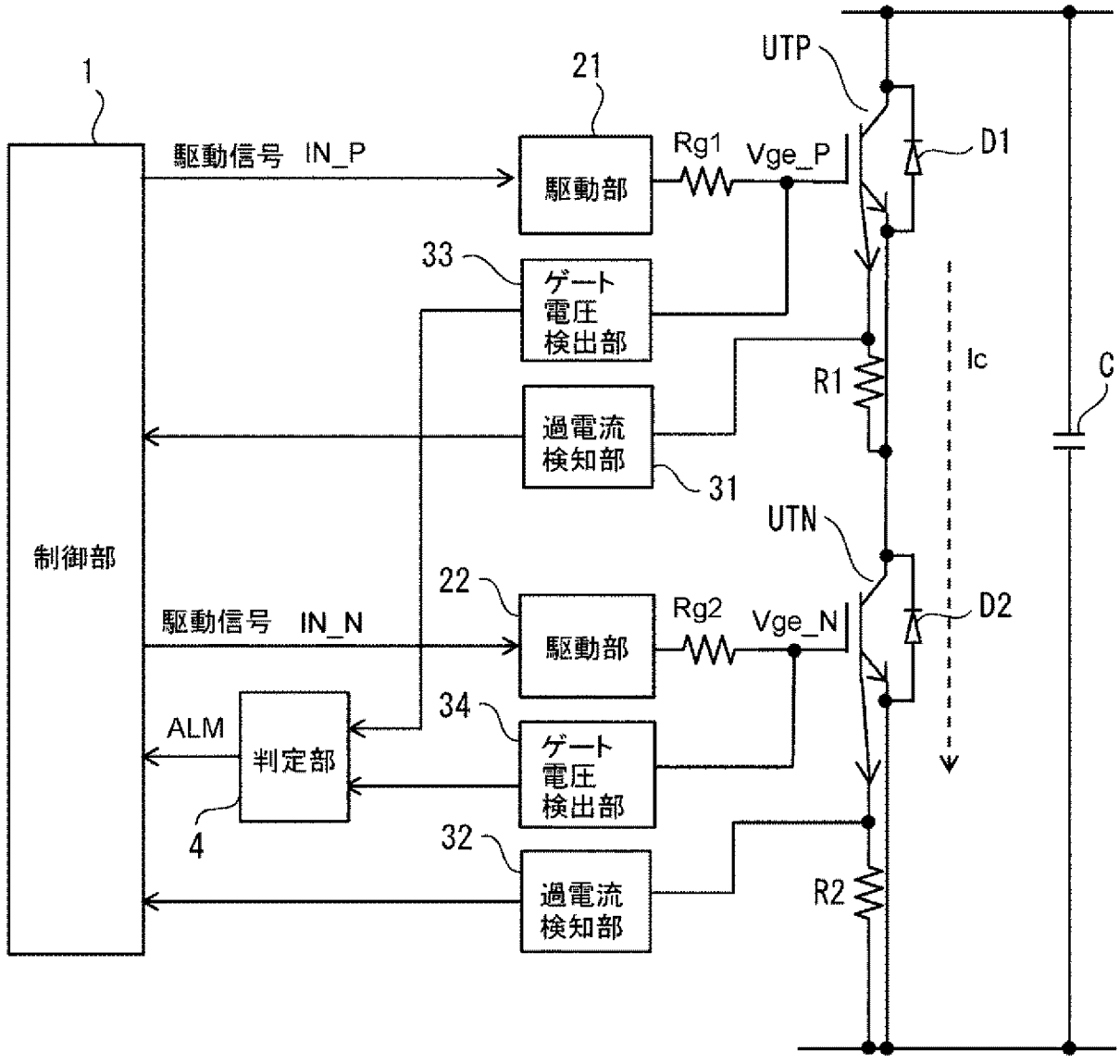
前記所定時間は、前記第１スイッチング素子の前記ゲート電圧がゼロから前記第１スイッチング素子のターンオン電圧まで上昇する時間よりも小さいインバータ駆動装置。

[請求項8] 請求項６または請求項７に記載のインバータ駆動装置において、

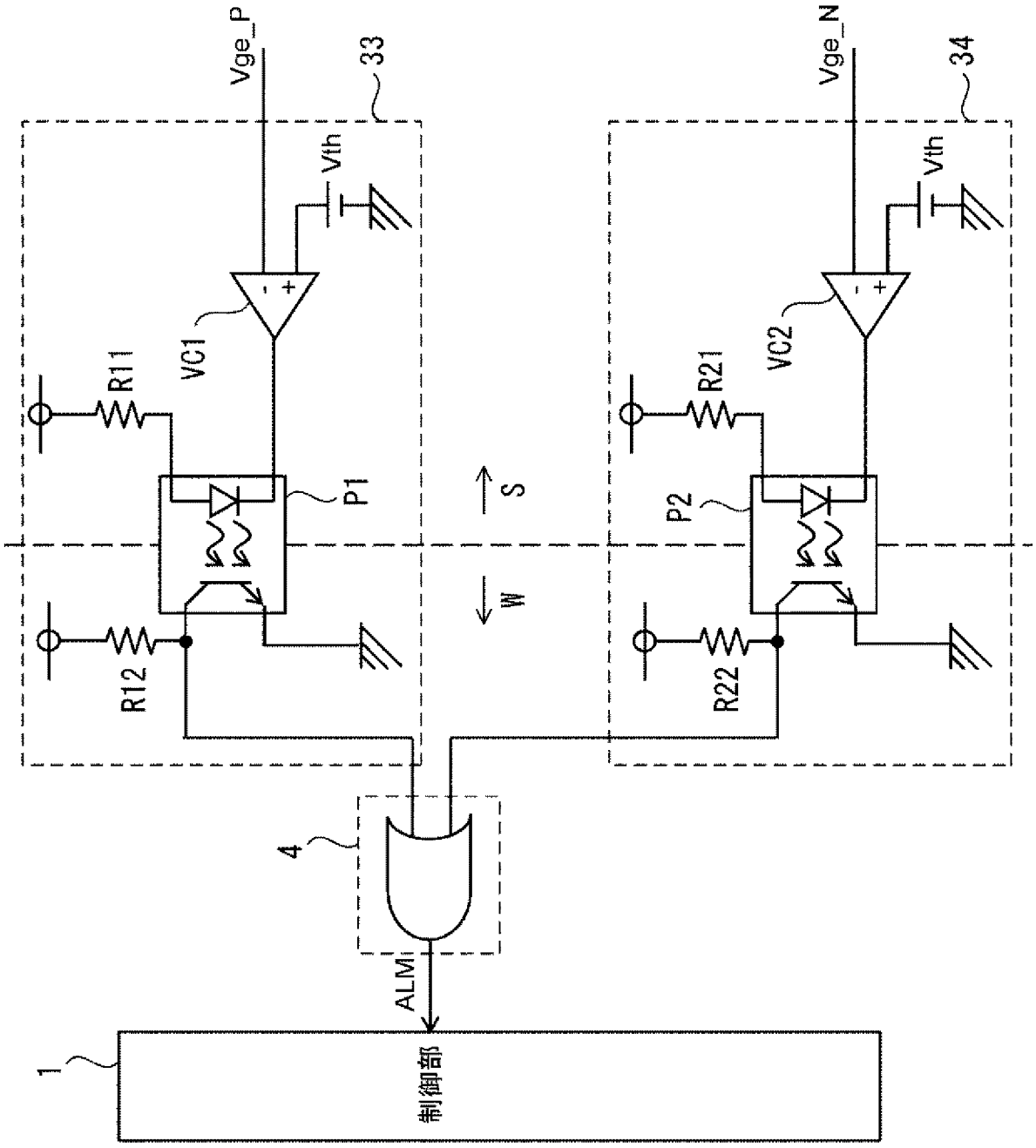
前記判定制御部は、所定期間の間に前記誤点弧の判定を所定の複数回数以上行った場合に、前記電流を制限する制御に移行するインバータ駆動装置。

[図1]

【図1】


1
制御部
駆動信号 IN_P
駆動信号 IN_N
ALM
判定部
4
21
駆動部
22
駆動部
33
ゲート電圧検出部
34
ゲート電圧検出部
過電流検知部
31
過電流検知部
32
Rg1
Rg2
Vge_P
Vge_N
UTP
UTN
D1
D2
R1
R2
Ic
C

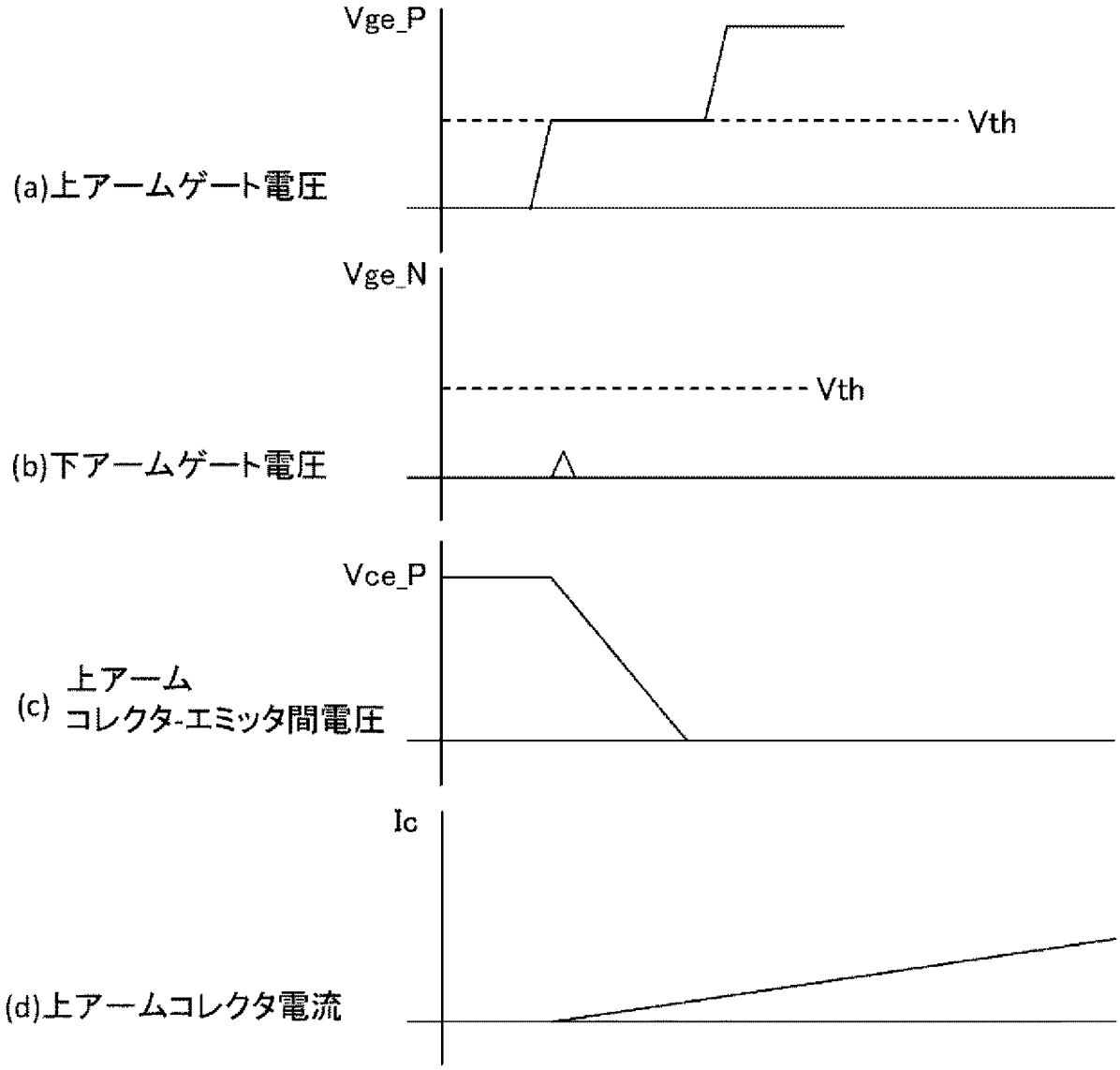
[図2]


Vge_P
33
Vth
VC1
R11
P1
S
W
R12
Vge_N
34
Vth
VC2
R21
P2
R22
4
ALM
1
制御部

【図2】

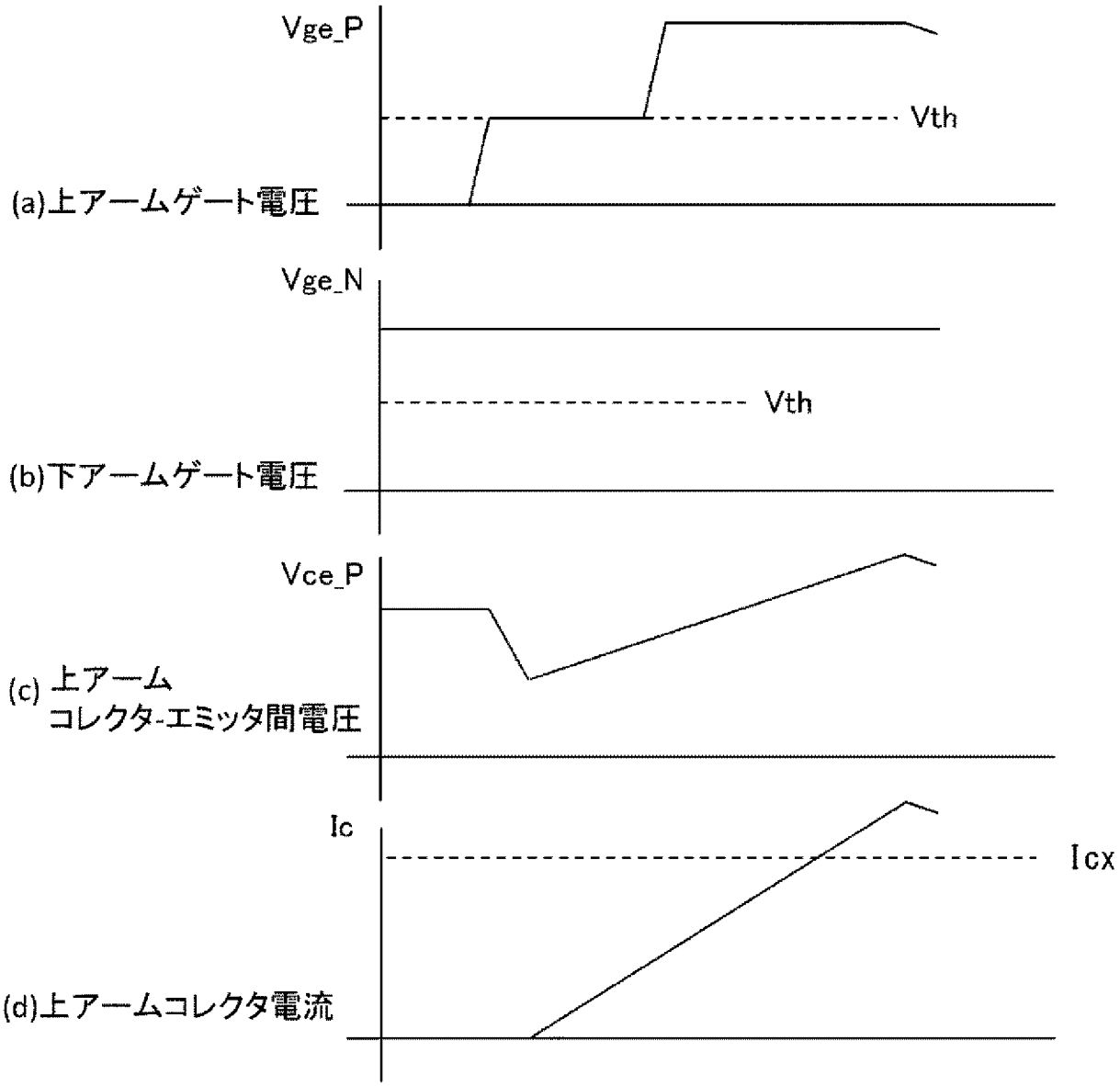
[図3]

【図3】


Vge_P
Vth
(a)上アームゲート電圧
Vge_N
Vth
(b)下アームゲート電圧
Vce_P
(c) 上アーム
コレクタ-エミッタ間電圧
Ic
(d)上アームコレクタ電流

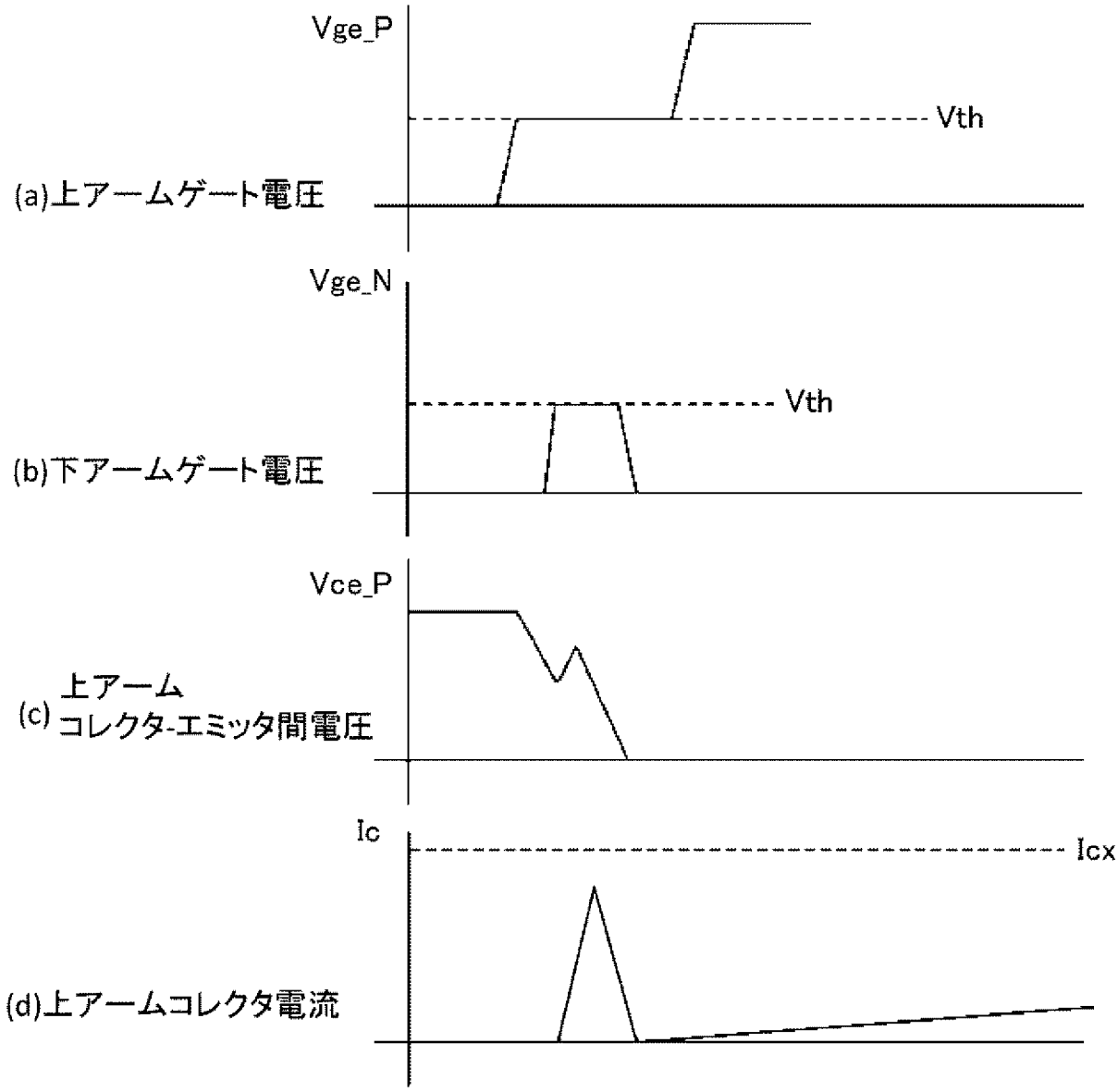
[図4]

【図4】

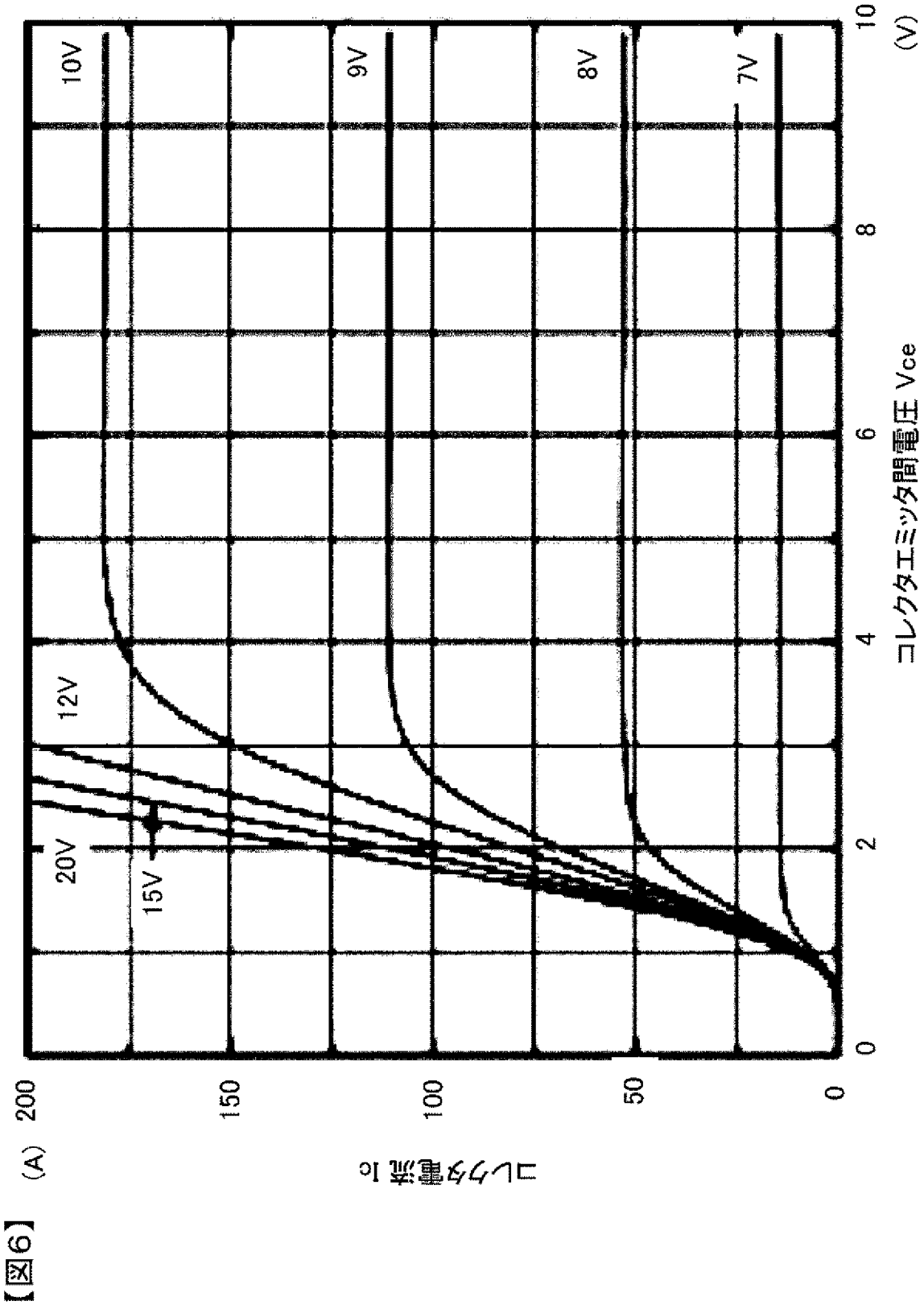

Vge_P
Vth
(a)上アームゲート電圧
Vge_N
Vth
(b)下アームゲート電圧
Vce_P
(c) 上アーム
コレクタ-エミッタ間電圧
Ic
Icx
(d)上アームコレクタ電流

[図5]

【図5】


Vge_P
Vth
(a)上アームゲート電圧
Vge_N
Vth
(b)下アームゲート電圧
Vce_P
(c) 上アーム
コレクタ-エミッタ間電圧
Ic
Icx
(d)上アームコレクタ電流

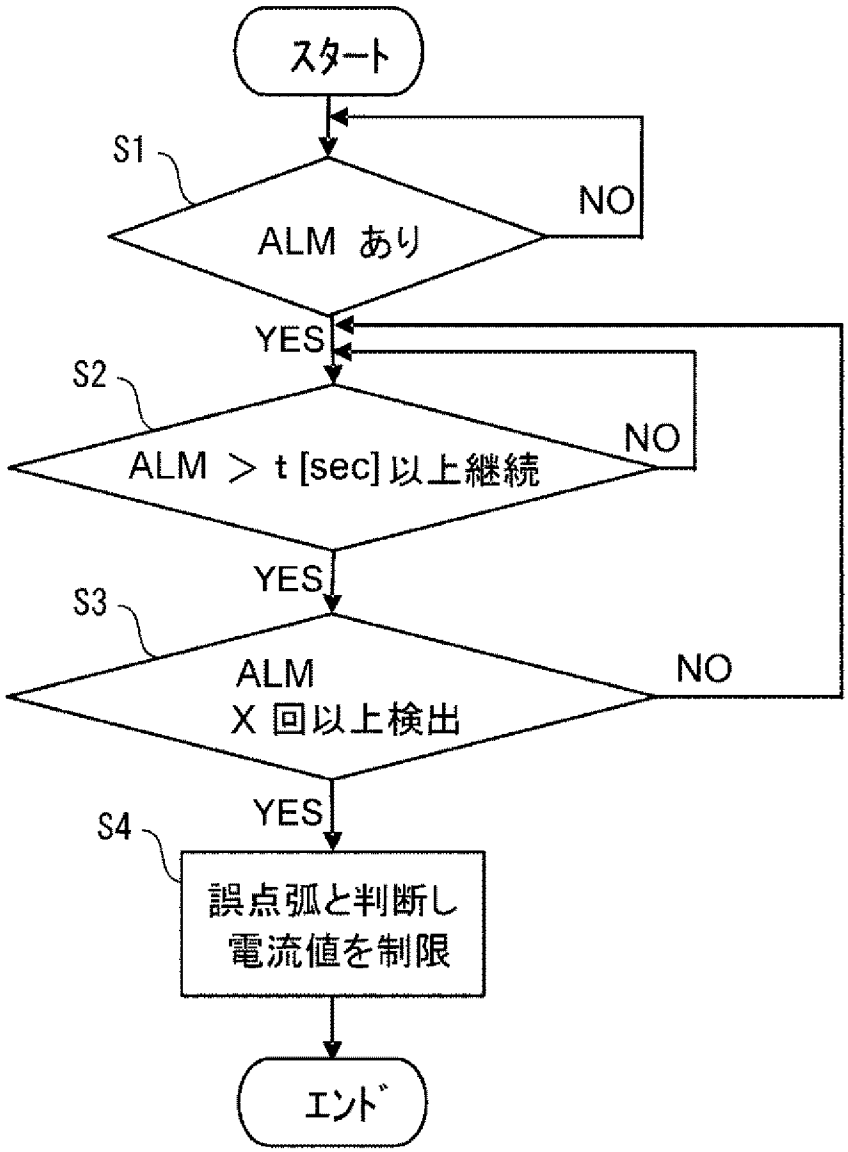
[図6]


10V
9V
8V
7V
12V
20V
15V
0
2
4
6
8
10
(V)
コレクタエミッタ間電圧 Vce
0
50
100
150
200
(A)
コレクタ電流 Ic

【図6】

[図7]

【図7】


スタート
S1
ALM あり
NO
YES
S2
ALM ＞ t [sec] 以上継続
NO
YES
S3
ALM
X 回以上検出
NO
YES
S4
誤点弧と判断し
電流値を制限
エンド

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/021573

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48(2007.01)i, *H02M1/08*(2006.01)i, *H02M1/38*(2007.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48, H02M1/08, H02M1/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 09-056177 A (Hitachi, Ltd.), 25 February 1997 (25.02.1997), paragraphs [0001], [0012], [0016], [0017], [0021]; fig. 1, 3 (Family: none)	1,4-8 2,3
Y	JP 2015-139271 A (Hitachi, Ltd.), 30 July 2015 (30.07.2015), paragraph [0014] & EP 2899886 A1 paragraph [0020] & CN 104795973 A	2,3
A	US 5408150 A (LINEAR TECHNOLOGY CORP.), 18 April 1995 (18.04.1995), column 4, line 38 to column 5, line 39; fig. 2 (Family: none)	1-8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
31 July 2017 (31.07.17)	15 August 2017 (15.08.17)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/021573

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-508629 A (Koninklijke Philips Electronics N.V.), 09 March 2006 (09.03.2006), paragraphs [0007], [0034] to [0037], [0042]; fig. 2, 3c & US 2006/0038545 A1 paragraphs [0007], [0039] to [0042], [0047]; fig. 2, 3c & WO 2004/051851 A1 & CN 1717869 A	1-8
A	JP 03-218253 A (Toshiba Corp.), 25 September 1991 (25.09.1991), column 7, lines 3 to 16; fig. 1 (Family: none)	1-8

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／０２１５７３

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48(2007.01)i, H02M1/08(2006.01)i, H02M1/38(2007.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48, H02M1/08, H02M1/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１７年
日本国実用新案登録公報	１９９６－２０１７年
日本国登録実用新案公報	１９９４－２０１７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 09-056177 A (株式会社日立製作所) 1997.02.25, 段落[0001], [0012], [0016], [0017], [0021], 図1, 3 (ファミリーなし)	1, 4-8
Y		2, 3
Y	JP 2015-139271 A (株式会社日立製作所) 2015.07.30, 段落[0014] & EP 2899886 A1, 段落[0020] & CN 104795973 A	2, 3
A	US 5408150 A (LINEAR TECHNOLOGY CORPORATION) 1995.04.18, 第4欄38行目-第5欄39行目, 図2 (ファミリーなし)	1-8

☑ Ｃ欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
３１．０７．２０１７	１５．０８．２０１７

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｇ　３４４９
小林　秀和
電話番号　０３－３５８１－１１０１　内線　３５２６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2006-508629 A（コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ）2006.03.09, 段落[0007], [0034]-[0037], [0042], 図2, 3c & US 2006/0038545 A1, 段落[0007], [0039]-[0042], [0047], 図2, 3c & WO 2004/051851 A1 & CN 1717869 A	1-8
A	JP 03-218253 A（株式会社東芝）1991.09.25, 第7欄3行目-16行目, 図1（ファミリーなし）	1-8