

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5886806号
(P5886806)

(45) 発行日 平成28年3月16日(2016.3.16)

(24) 登録日 平成28年2月19日(2016.2.19)

(51) Int.Cl. F I
H O 4 N 5/3745 (2011.01) H O 4 N 5/335 7 4 5

請求項の数 9 (全 13 頁)

| | | | |
|-----------|------------------------------|-----------|-------------------|
| (21) 出願番号 | 特願2013-192366 (P2013-192366) | (73) 特許権者 | 000001007 |
| (22) 出願日 | 平成25年9月17日(2013.9.17) | | キヤノン株式会社 |
| (65) 公開番号 | 特開2015-61135 (P2015-61135A) | | 東京都大田区下丸子3丁目30番2号 |
| (43) 公開日 | 平成27年3月30日(2015.3.30) | (74) 代理人 | 100076428 |
| 審査請求日 | 平成27年3月24日(2015.3.24) | | 弁理士 大塚 康德 |
| | | (74) 代理人 | 100112508 |
| | | | 弁理士 高柳 司郎 |
| | | (74) 代理人 | 100115071 |
| | | | 弁理士 大塚 康弘 |
| | | (74) 代理人 | 100116894 |
| | | | 弁理士 木村 秀二 |
| | | (74) 代理人 | 100130409 |
| | | | 弁理士 下山 治 |
| | | (74) 代理人 | 100134175 |
| | | | 弁理士 永川 行光 |

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素が行方向及び列方向に配置された画素部と、
前記画素部から画素信号が出力される列出力線と、
前記画素信号を反転増幅する列増幅回路と、
前記列増幅回路をバイパスするバイパス回路と、
A D変換器と、
前記A D変換器の動作モードを変更する制御部と、を備え、
前記A D変換器は、ランプ信号を発生するランプ信号発生回路、前記ランプ信号と前記画素信号とを比較する比較器、及び前記比較器の出力が反転するまでの時間をカウントして前記時間に対応するカウント値を出力するカウンタと、をを含み、
前記制御部は、第1の動作モードでは、前記バイパス回路によってバイパスされた前記列出力線からの画素信号を前記A D変換器にA D変換させ、第2の動作モードでは、前記列増幅回路によって反転増幅された画素信号を前記A D変換器にA D変換させ、前記第1の動作モードと前記第2の動作モードとで、A D変換のときに前記ランプ信号の傾き又は前記カウンタのカウント手順を変更すること
を特徴とする固体撮像装置。

【請求項2】

前記ランプ信号の傾きの極性が変更されることを特徴とする請求項1に記載の固体撮像装置。

【請求項 3】

前記カウンタのカウンタ手順はアップカウントとダウンカウントとを含むことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 4】

前記 A D 変換器は、前記画素に基づくリセットレベルの信号と光を光電変換して得られた撮像信号とを A D 変換することを特徴とする請求項 1 ないし 3 のいずれか 1 項に記載の固体撮像素子。

【請求項 5】

前記リセットレベルの信号と前記撮像信号とが A D 変換されるときに、前記ランプ信号の傾きの極性が変更されることを特徴とする請求項 4 に記載の固体撮像装置。

10

【請求項 6】

前記リセットレベルの信号と前記撮像信号とが A D 変換されるときに、前記カウンタのアップカウントとダウンカウントを行う順序が変更されることを特徴とする請求項 4 に記載の固体撮像装置。

【請求項 7】

複数の画素を行方向及び列方向に配置した画素部と、
前記画素部から画素信号を出力する列出力線と、
前記列出力線からの画素信号を反転増幅する列増幅回路と、
前記列増幅回路をバイパスするバイパス回路と、
逐次比較型の A D 変換器と、
前記 A D 変換器からのリセットレベルの出力デジタル値と光を光電変換して得られた撮像信号の出力デジタル値との差分をとる C D S 処理部と
前記 A D 変換器の動作モードを変更する制御部と、を備え、
前記制御部は、第 1 の動作モードでは、前記バイパス回路によってバイパスされた前記列出力線からの画素信号を A D 変換させ、第 2 の動作モードでは、前記列増幅回路からの反転増幅された出力信号を前記 A D 変換器に A D 変換させ、
前記第 1 の動作モードと前記第 2 の動作モードとで、前記 C D S 処理部の処理を異ならせること
を特徴とする固体撮像装置。

20

【請求項 8】

前記制御部は、前記バイパス回路に、前記列出力線からの画素信号を前記列増幅回路に対してバイパスさせることを特徴とする請求項 1 ないし 7 のいずれか 1 項に記載の固体撮像装置。

30

【請求項 9】

請求項 1 乃至 8 のいずれか 1 項に記載の固体撮像装置と、前記固体撮像装置へ光を結像する光学系と、前記固体撮像装置からの出力信号を処理する信号処理回路とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は A D 変換装置を有する固体撮像装置に関する。

40

【背景技術】

【0002】

固体撮像装置、例えば M O S 型撮像装置には、特許文献 1 に記載されているように撮像部と列信号処理回路から構成されているものがある。特許文献 1 には、列信号処理回路に列増幅回路と A D 変換回路を搭載し、列毎に A D 変換を行う構成が記載されている。この文献は、感度の異なる複数の系統の信号を増幅し、A D 変換した後合成することにより S / N を劣化させずにダイナミックレンジの拡大を図ることを開示している。また特許文献 2 には、静止画撮影モードではアンプを O N して高画質の撮影を行い、モニター用の動画撮影モードの場合にはアンプを O F F し、画素信号をバイパスさせることで電力を低減

50

させることが記載されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2008 167004号公報

【特許文献2】特開2010 147614号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献2にはアンプをON、OFFした場合にADコンバータの入力レンジを切り換えること、具体的にはアンプがOFFのときにはランプ波形の振幅とカウンタ動作を半分にするのが開示されている。しかし、アンプとして反転増幅するものを採用したときに、アンプをバイパスするときとしないときとでAD変換をどのように行うかは開示されていない。本発明は、反転増幅するアンプの出力をAD変換するときとアンプをバイパスしてAD変換するときとに応じたAD変換動作を行う固体撮像装置を提供することを目的とする。

10

【課題を解決するための手段】

【0005】

本発明によれば、複数の画素が行方向及び列方向に配置された画素部と、前記画素部から画素信号が出力される列出力線と、前記画素信号を反転増幅する列増幅回路と、前記列増幅回路をバイパスするバイパス回路と、AD変換器と、前記AD変換器の動作モードを変更する制御部とを備え、前記AD変換器は、ランプ信号を発生するランプ信号発生回路、前記ランプ信号と前記画素信号とを比較する比較器、及び前記比較器の出力が反転するまでの時間をカウントして前記時間に対応するカウント値を出力するカウンタとを含み、前記制御部は、第1の動作モードでは、前記バイパス回路によってバイパスされた前記列出力線からの画素信号を前記AD変換器にAD変換させ、第2の動作モードでは、前記列増幅回路によって反転増幅された画素信号を前記AD変換器にAD変換させ、前記第1の動作モードと前記第2の動作モードとで、AD変換のときに前記ランプ信号の傾き又は前記カウンタのカウント手順を変更する固体撮像装置が提供される。

20

【発明の効果】

30

【0006】

本発明によれば、反転増幅するアンプの出力をAD変換するときとアンプをバイパスしてAD変換するときとに応じたAD変換動作を行う固体撮像装置を提供する。

【図面の簡単な説明】

【0007】

【図1】本発明に関するブロック図である。

【図2】画素部の回路構成を示す回路図である。

【図3】本発明の実施例1に関する回路図である。

【図4】本発明の実施例1の駆動方法を例示したタイミング図である

【図5】列増幅回路の回路構成を示す回路図である。

40

【図6】本発明の実施例2に関する回路図である。

【図7】本発明の実施例2の駆動方法を例示したタイミング図である

【図8】本発明の実施例3に関する回路図である。

【図9】本発明の実施例3の駆動方法を例示したタイミング図である

【図10】本発明の撮像装置を用いた撮像システムの構成例である。

【発明を実施するための形態】

【0008】

本発明に関わる固体撮像装置において、画素部には入射された光を光電変換する複数の画素が行方向および列方向に2次元状に配置されている。画素は行単位で、リセット、電荷蓄積が行われる。画素の出力は列毎に配置された列出力線に接続されている。画素信号

50

は行単位で列出力線に読み出される。画素からのアナログ信号を増幅する列増幅回路と、増幅した後の信号を保持する列回路が列出力線毎に備えられている。列増幅回路で画素信号の増幅を行うことにより、以降の回路で発生するノイズの影響が相対的に低減し、S/N比が高い高画質な撮影が可能になる。一般的に列増幅回路とA/D変換器を搭載する固体撮像素子において、列増幅回路で絶対値としてA倍の利得で増幅した時のトータルノイズ量 N_{Total} は以下の計算式で表すことができる。なお、ここでは説明を簡単にするために列増幅回路の利得を単にA倍とする。

【0009】

(式1)

$$N_{Total} = \sqrt{A \cdot N_{Pix}^2 + N_{amp(A)}^2 + N_{ADC}^2}$$

【0010】

ここで、

N_{Pix} : 画素のランダムノイズ、

$N_{amp(A)}$: 利得A倍のときの列増幅回路で発生するランダムノイズ

N_{ADC} : A/D変換器のランダムノイズ

である。

式1において利得がA倍のときの列増幅回路のランダムノイズ $N_{amp(A)}$ は列増幅回路の利得が1倍の時のランダムノイズ $N_{amp(1)}$ をA倍した値 $A \cdot N_{amp(1)}$ に対して一般的には小さく設計することが可能である。これは列増幅回路を高ゲインにした場合の広域遮断周波数が低下するためである。

【0011】

A = 1倍のとき、式1は、式2のように表される。

(式2)

$$N_{Total} = \sqrt{N_{Pix}^2 + N_{amp(1)}^2 + N_{ADC}^2}$$

【0012】

利得1倍のときには、列増幅回路は、信号増幅をしていないため不要である。逆に列増幅回路を用いることで式2に示されるように $N_{amp(1)}$ のランダムノイズがトータルノイズに加算されてしまい、ノイズを悪化させる。したがって列増幅回路で信号増幅しない場合は、列増幅回路を使うと列増幅回路が無い場合よりもノイズが増加してしまう。

【0013】

(実施例1)

以下、本発明の実施例について図面を参照して詳細に説明する。図1は、本実施例を示したブロック図である。画素部102には複数の画素101がN行M列に配置されている。画素101は光電変換により、入射する光に基づく撮像信号を出力する。図1には、一部の画素101のみが記載されている。列出力線103は、行選択部104で選択された画素から画素信号を行単位で出力する。列増幅回路105には、列出力線103からの画素信号が入力される。列増幅回路105は入力された画素信号を反転増幅してA/D変換回路107へ出力する。バイパス回路106は列出力線103からの画素信号を、列増幅回路105に対してバイパスする回路である。バイパス制御回路111は画素信号のバイパスを制御する。設定回路108はバイパス制御回路111によって制御されてA/D変換動

10

20

30

40

50

作を制御する。列選択回路 113 は設定回路 108 によって処理されたデジタル信号を順次、デジタル出力線 110 へと転送する。デジタル出力線 110 へ転送されたデジタル信号はデジタル処理回路 112 で処理される。

【0014】

以上の構成において、本実施例では、例えば、利得 = 1 倍のときのように低利得で撮影する場合は列出力線 103 からの画素信号を増幅しないで A/D 変換する第 1 の動作モードにより A/D 変換がされる。また、列増幅回路 105 の利得を上げて撮影する場合には列増幅回路で増幅した画素信号を A/D 変換する第 2 の動作モードにより A/D 変換される。つまり、撮影条件に応じ、列増幅回路を用いる場合と用いない場合を選択する。しかし、列増幅回路を反転増幅回路で構成する場合、列増幅回路を使用する場合と使用しない場合では信号の極性や、動作点が異なってしまうので適切な A/D 変換ができなく恐れがある。この対策として A/D 変換動作を制御する設定回路 108 を設けることにより列増幅回路をバイパスするか否かに応じて適切な A/D 変換を行う。なお、図 1 において設定回路 108 は列毎に配置してあるが、列毎にではなくデジタル処理回路 112 内や、A/D 変換回路 107 内に含まれてもよい。

10

【0015】

画素 101 の回路構成の一例を示す図 2 を用いて説明する。フォトダイオード 152 は光電変換により入射光を電荷に変換する光電変換部である。転送トランジスタ 153 のソースはフォトダイオード 152、ゲートは転送制御線 161、ドレインはフローティングディフュージョン領域（以下、FD 領域と表記する）154 にそれぞれ電氣的に接続されている。FD 領域 154 はフォトダイオード 152 から転送トランジスタ 153 を介して転送された電荷を保持する領域である。リセットトランジスタ 155 のソースは FD 領域 154、ゲートはリセット制御線 162、ドレインは電源電圧にそれぞれ電氣的に接続されている。増幅トランジスタ 156 のゲートは FD 領域 154、ドレインは電源電圧、ソースはセレクトトランジスタ 157 にそれぞれ電氣的に接続されている。セレクトトランジスタ 157 はゲートをセレクト制御線 163、ソースは列出力線 103、ドレインは増幅トランジスタ 156 のソースに電氣的に接続されている。増幅トランジスタ 156 は FD 領域 154 に保持された電荷に基づいた信号を、セレクトトランジスタ 157 を介して列出力線 103 に増幅出力する。リセット制御線 162、転送制御線 161、セレクト制御線 163 は行選択部 104 にそれぞれ電氣的に接続されている。

20

30

【0016】

次に、A/D 変換回路 107 の動作について図 3 により説明する。図 3 において図 1 と同じ符号を付してあるところに関しては説明を省略する。比較器 204 は + 入力端子の電圧と - 入力端子に入力される参照信号とを比較する。+ 入力端子には列増幅回路の出力または列増幅回路をバイパスして入力される列出力線 103 からの画素信号が入力される。比較器 204 は、入力端子の電圧が - 入力端子よりも高い場合は High レベル（以下、H レベルと記す）を出力し、+ 入力端子の電圧が - 入力端子よりも低い場合 Low レベル（以下、L レベルと記す。）を出力する。バイパス回路 106 は、列出力線 103 からの画素信号を、列増幅回路 105 に対してバイパスさせる回路である。バイパス制御回路 111 の出力パルス 109 が H レベルの時は、バイパス回路 106 のスイッチが ON することにより、列増幅回路 105 をバイパスして、列出力線 103 と比較器 204 の + 入力端子とを短絡させる。加えて、出力パルス 109 が H レベルの時は、列増幅回路 105 は例えば非活性状態になり、列増幅回路の出力が比較器 204 の + 入力端子に伝達されないようになる。また、バイパス制御回路 111 の出力パルス 109 が L レベルの時にはスイッチを OFF することにより、列出力線 103 の画素信号を列増幅回路のみに入力する。

40

【0017】

本実施例では設定回路 108 は、ランプ信号発生回路 108 - 1、及びラッチメモリ回路 108 - 2 を含んでいる。ランプ信号発生回路 108 - 1 とラッチメモリ回路 108 - 2 はバイパス制御回路 111 の信号に応じて、その駆動方法、処理方法が変化する。本実施例において、列増幅回路を用いる場合と用いない場合により発生する画素信号の極性変

50

化や、動作点のずれを補う部分は、ランプ信号発生回路108-1とラッチメモリ回路108-2である。ランプ信号発生回路108-1は参照信号としてのランプ信号を発生する。ランプ信号発生回路108-1は発生するランプ信号の時間的変化の傾きの極性を変更する機能を有し、バイパス制御回路111の制御信号によって極性を変更する。ランプ信号の時間的変化の傾きの極性とは、時間経過に対して、ランプ信号の信号レベルが増大するのか減少するのかを意味する。

【0018】

ラッチメモリ回路108-2は比較器204の出力が反転するタイミングでカウンタ202が出力するカウント値203をラッチし、記憶するラッチメモリ回路である。比較器204の出力がHレベルからLレベルに反転したときのカウンタ値203を保持するかLレベルからHレベルに反転したときのカウンタ値203を保持するか、をバイパス制御回路111の制御信号に対応して変更する。図2及び図3に例示した固体撮像装置の駆動方法を図4(a)、図4(b)に例示したタイミング図により説明する。図2の回路では、パルスをHレベルとしたときに、パルスが印加されたMOSトランジスタの、ソースとドレイン間が導通し、Lレベルとしたときにはソースとドレイン間が電氣的に遮断されるものとして説明する。なお、Lレベルのパルスがゲートに印加されることでソースとドレイン間が導通するMOSトランジスタを用いた場合には、図4に示したパルスのHレベルとLレベルを反対にすることで、本実施形態と同様の動作をすることができる。

10

【0019】

図4(a)が列増幅回路をバイパスした場合のタイミング図を示し、図4(b)は列増幅回路を使用して信号を増幅した場合のタイミング図を示す。また図4におけるPSEL、PTX、PRESはそれぞれセレクト制御線163、転送制御線161、リセット制御線162の状態を示す。以下、図4(a)、(b)のタイミング図により、時刻t0から順を追って、本実施例の固体撮像装置の駆動方法について動作を詳細に説明する。

20

【0020】

はじめに、図4(a)を参照しながら、列増幅回路105をバイパスする場合の例について説明する。列増幅回路105の回路図を図5に示す。参考のために、バイパス回路106も記載している。列増幅回路は反転増幅型のソース接地回路で構成されており、入力端子502に入力された信号を反転増幅して出力端子503から出力する。時刻t0でバイパス制御回路111の出力であるV109がHレベルになり、ソース接地の増幅MOSトランジスタに直列に接続されたMOSトランジスタが遮断される。このとき、バイパス回路106のスイッチがONされる。したがって列出力線103からの画素信号が入力端子502から出力端子503に現れて比較器204の+入力端子に入力される。スイッチPCORは、容量素子をリセットするためのスイッチである。スイッチPCORは、図4に示したタイミング図において、時刻t0から時刻t2までの間、オンとなり、それ以降の期間はオフ状態を維持する。スイッチPCORがオフするのは、時刻t1より後であって、時刻t2よりも前であればよい。

30

【0021】

時刻t0において画素部の読み出しを行う行のセレクト制御線PSELがHレベルとなり、セレクトトランジスタ157がONとなって読み出し行が選択される。また、リセット制御線をHレベルにしてリセットトランジスタ155をONし、FD領域154をリセットする。次に時刻t1において、リセット制御線をHレベルからLレベルにすることによりリセットトランジスタ155がOFFし、FD領域154はリセットレベルに保持される。これにより列出力線103の電圧V103は時刻t1においてリセットレベルに変化する。列出力線の出力が時刻t2までに安定するので、時刻t2からリセットレベルのAD変換を開始する。

40

【0022】

このとき図4(a)ではバイパス制御回路111の出力109の出力電圧V109がHレベルであり、列増幅回路がバイパス状態とされている。したがって比較器の+入力端子の電圧V204+はV103のリセットレベルになる。図4(a)ではバイパス制御回路

50

111の信号に対応して、ランプ信号発生回路108-1が発生するランプ信号の傾きが負の極性になっているため、時刻t2からV204-の電圧は時間と共に低下する。ランプ信号の発生と同時にカウンタ202がカウントを開始してカウンタ値D203が変化する。カウンタ値の時間変化をD203として模式的に示す。時刻t3においてV204-の電圧とV204+の電圧の大小関係が逆転すると比較器の出力V204oが反転し、この時のカウンタ値をラッチメモリ回路108-2が保持する。この保持値はリセットレベルのAD変換結果である。t4においてリセットレベルのAD変換が終了しランプ信号が初期レベルへと変化する。

【0023】

次にt5でPTXをHレベルとし転送トランジスタ153がONし、フォトダイオード152で生じた電荷がFD領域104に転送される。その後、信号レベルが安定する時刻t6でPTXはLレベルとなって転送が終了する。電荷は撮像信号に変換されて列出力線へ出力される。時刻t7において撮像信号のAD変換を開始する。時刻t8で比較器の出力が反転し、この時のカウンタ値D203は信号レベルのAD変換結果としてラッチメモリ回路108-2に保持される。リセットレベルの保持された値と撮像信号の保持された値の差分A(図4(a)のD203の右端に示す)がCDS処理されたAD変換結果となる。この差分処理はラッチメモリ回路108-2で行ってもよいし、デジタル処理回路112で行ってもよい。リセットレベルに対してランプ信号を負の傾きで発生させているので、リセットレベルを短時間でAD変換することができる。また、リセットレベルのAD変換に要する時間は画素信号のAD変換に要する時間より短いので、リセットレベルをAD変換するときのランプ信号の発生時間は短くすることができる。

【0024】

次に列増幅回路の出力をAD変換する例について、図4(b)により説明する。なお、図4(a)と同じ動作については説明を省略する。この場合、バイパス制御回路111の出力109がLレベルになっており、バイパス回路106のスイッチはOFFになり、列増幅回路105が動作して列出力線からの画素信号を反転増幅する。列増幅回路から出力される反転増幅された信号の極性は図4(a)と逆になるので、バイパス制御回路111はランプ信号発生回路108-1を制御して、図4(a)のケースとは傾きが逆のランプ信号を発生させる。

【0025】

ランプ信号発生回路108-1は、時刻t2から傾きの極性が正方向に時間的に変化するランプ信号の発生を開始する。発生されたランプ信号は比較器204の-入力端子に入力される。このとき列増幅回路で増幅されたリセットレベルの電圧は比較器204の+入力端子に入力されている。時刻t3においてV204-の入力電圧とV204+の入力電圧の大小関係が逆転したタイミングで比較器の出力が反転し、この時のカウンタ値をリセットレベルとしてラッチメモリ回路108-2に保持する。以後、同様にして撮像信号を列増幅回路105で増幅した出力をAD変換する。t8のタイミングでカウンタ値をラッチメモリ回路108-2に保持する。

【0026】

以上のように、図4(a)では比較器出力がHレベルからLレベルに反転した時にカウンタ値を保持するのに対して、図4(b)のタイミングではLレベルからHレベルに反転した際にカウンタ値を保持する。図4(b)では、リセットレベルのAD変換の結果と撮像信号のAD変換の結果との差分B(図4(b)のD203の右端に示す)としてCDS処理されたAD変換出力を得ることができる。本実施例では列増幅回路105で増幅された信号をAD変換した信号Bは、増幅しないでAD変換した信号Aより大きく、約2倍になっていることが図4から分かる。これは列増幅回路105の利得により画素からの信号が増幅されたためであり、増幅率は2倍に限らない。本実施例では設定回路108が、バイパス制御回路111の出力109に応じて、ランプ信号の傾きの極性と、比較器の反転出力が、HレベルからLレベルに変化したときにラッチするか、LレベルからHレベルに変化したときにラッチするかを制御する。バイパス制御回路111の出力109による設

10

20

30

40

50

定回路 108 の制御はこれに限ったものではない。

【0027】

本実施例では、列増幅回路のバイパスの有無により、比較器 204 への入力信号の極性が逆になるので、CDS 処理を行う際の処理の効率化のためにランプ信号の極性を変更している。また本実施例ではランプ信号発生回路 108 - 1 によってランプ信号の傾きの極性を正方向あるいは負方向に時間的变化させるか切り替えることによって、リセットレベルの AD 変換に要する時間の増加を抑制している。

【0028】

また、式 1 および式 2 の関係から、利得が 1 倍に近い場合には列増幅回路をバイパスして、その後デジタル的に利得を得る方がノイズの影響を軽減できる場合がある。例えば、列増幅回路の利得が 4.4 倍、2.2 倍の時は列アンプを用いる。利得を 1.1 倍にするときは列アンプをバイパスして AD 変換して、1.1 倍はデジタル的に利得を得るようにしてもよい。この設定回路 108 による AD 変換動作の変更は本実施例では列毎に行っているが、デジタル信号処理回路 112 で行っても良い。

【0029】

(実施例 2)

図 6 は本実施例における回路図の一例であり、図 7 (a)、(b) はそのタイミング図である。図 6、図 7 において図 3、図 4 と共通なものに関しては同一符号を付しており説明を省略する。ランプ信号発生回路 301 はランプ信号を発生する。本実施例ではランプ信号の傾きの極性は変更しないものとして説明する。以下、図 6、図 7 (a)、(b) により本実施例を説明する。クロック発生器 302 はクロックを発生し、発生したクロックは設定回路 108 へ供給される。設定回路 108 はアップダウンカウンタを含む。アップダウンカウンタのカウント手順はバイパス制御回路 111 の制御と連動して変更される。アップダウンカウンタがカウントアップしてカウントダウンするか、その逆にカウントするかによって、t2 から t3 の期間と t7 から t8 の期間とにおけるカウンタの動作が変更される。t2 から t3 の期間はリセットレベルの AD 変換を行う期間であり、t7 から t8 の期間は撮像信号の AD 変換を行う期間である。

【0030】

まず、列増幅回路 105 をバイパスするときの動作について図 7 (a) により説明する。アップダウンカウンタは、最初にリセットレベルの AD 変換を行う。アップダウンカウンタは時刻 t2 でアップカウントを開始し、ランプ信号 V_{204-} がリセットレベル V_{204+} を越えて比較器 204 が反転出力を出力するタイミング t3 でカウントを停止する。次に時刻 t7 から撮像信号の AD 変換を行う。アップダウンカウンタは、アップカウントをダウンカウントに変更してカウントを行い、時刻 t8 でカウントを停止する。この結果、アップダウンカウンタに得られたカウント値 A (図 7 (a) の D203 の右端に示す) には撮像信号とリセットレベルの差分が反映されており、つまりアップダウンカウンタのカウント値に CDS 処理された撮像信号の AD 変換の結果が得られる。

【0031】

次に、列増幅回路 105 により画素信号を増幅する場合について図 7 (b) により説明する。本実施例では、先にリセットレベルをダウンカウント (t2 から t3) により AD 変換する。その後列増幅回路で増幅した画素信号をアップカウント (t7 から t8) する。このようにアップダウンカウンタのアップカウントとダウンカウントを制御することにより列増幅回路での画素信号を反転増幅した影響を考慮する。この結果、カウント値 B (図 7 (b) の D203 の右端に示す) として CDS 処理の結果を反映した AD 変換結果を得ることができる。本実施例ではランプ信号の傾きの極性は変更せずにアップダウンカウンタのカウントの方向を制御して AD 変換を行った。しかし、列増幅回路をバイパス制御するのに応じて、ランプ信号の傾きの極性の変更とアップダウンカウンタのカウント方向の変更を組み合わせてもよい。例えば図 4 (a) のようにランプ信号を負の傾きにして AD 変換することによりリセットレベルの AD 変換に要する時間の増加を抑制できる。その場合には、アップダウンカウンタは最初にダウンカウントしてリセットレベルをカウ

10

20

30

40

50

トし、後にアップカウントして信号レベルをカウントすることにより、カウント値としてA/D変換結果を得ることができる。本実施例ではアップダウンカウンタのアップカウントとダウンカウントの順序を第1の動作モードと第2の動作モードで変更している。

【0032】

(実施例3)

次に逐次比較型A/D変換器による実施例について図8、9により説明する。図8、図9において図3、図4と共通なものに関しては同一符号を付しており説明を省略する。また、他の実施例と動作が同じ部分についても説明を省略する。逐次型比較型A/D変換器は、比較器204と比較器204の-入力端子に接続されたバイナリウエイトの容量C~8Cを有している。バイナリウエイトの容量C~8Cのもう一方の端子はグランド電圧かREF電圧かを切り替える切り替えスイッチに接続されている。切り換えスイッチは制御手段により制御されている。このバイナリウエイトの容量C~8Cとスイッチおよび比較器204によって逐次比較型のA/D変換器を形成している。比較器204の出力は設定回路108に接続されている。比較器204は、+入力端子の電圧と-入力端子の電圧を比較して、+入力端子の電圧が-入力端子の電圧より高い時はHレベルを、低いときはLレベルを出力する。まず、列増幅回路105をバイパスした場合について図9(a)により説明する。時刻t1~t5においてリセットレベルのA/D変換が行われる。逐次比較型A/D変換器はバイナリウエイトの容量をスイッチで選択する毎に比較器204で入力端子の電圧を比較し、得られた比較結果を設定回路108へと格納する。その後、時刻t6から撮像信号が転送される。撮像信号のレベルが安定した後、撮像信号のA/D変換が開始され、t7~t11にかけてA/D変換が行われる。撮像信号のA/D変換結果とリセットレベルのA/D変換結果との差分を取ることでCDS処理後のA/D変換結果が得られる。図9(a)のタイミングでのリセットレベルのA/D変換結果の出力デジタル値は1110=16となり、撮像信号のA/D変換結果の出力デジタル値は1100=14となる。設定回路108のCDS処理部で差分処理を行い、16-14=2が撮像信号のA/D変換の出力である。これに対して列増幅回路105の出力をA/D変換する図9(b)の場合では、リセットレベルのA/D変換の出力デジタル値は0001=1、信号レベルのA/D変換の出力デジタル値は0101=5となる。CDS処理部では、リセットレベルと信号レベルの差分処理を行い、5-1=4がA/D変換の出力結果となる。

【0033】

A/D変換処理回路の差分処理を、リセットレベルから信号レベルを引くか信号レベルからリセットレベルを引くか、バイパス制御回路111の出力信号により設定回路108において変更している。本実施例では差分処理の変更を設定回路108により行ったが水平転送後のデジタル処理回路112によって行ってもよい。

【0034】

さらに本実施例では逐次比較型のA/D変換器であったが、A/D変換方式はこれに限ったものではなく、たとえば型のA/D変換機や巡回比較型のA/D変換器、二つのA/D変換方式のハイブリット方式などを用いてもよい。その場合、リセットレベルのA/D変換と、信号レベルのA/D変換を両方行いその差分を行う際に、列増幅回路のバイパスの有無により、A/D変換後の処理もしくはA/D変換方法を変更することにより差分処理を適切にできる。

【0035】

(実施例4)

図10は、本発明の第4の実施例による撮像システムの構成例を示す図である。撮像システム800は、例えば、光学部810、撮像装置100、信号処理部830、記録・通信部840、タイミング制御部850、システム制御部860、及び再生・表示部870を含む。撮像部820は、撮像装置100及び映像信号処理部830を有する。撮像装置100は、先の実施例で説明した固体撮像装置が用いられる。

【0036】

レンズ等の光学系である光学部810は、被写体からの光を撮像装置100の、複数の

10

20

30

40

50

画素が2次元状に配列された画素部102に結像させ、被写体の像を形成する。撮像装置100は、タイミング制御部850からの信号に基づくタイミングで、画素部102に結像された光に応じた信号を出力する。撮像装置100から出力された信号は、信号処理部830に入力され、信号処理部830が、プログラム等によって定められた方法に従って信号処理を行う。信号処理部830での処理によって得られた信号は画像データとして記録・通信部840に送られる。記録・通信部840は、画像を形成するための信号を再生・表示部870に送り、再生・表示部870に動画や静止画像を再生・表示させる。記録・通信部840は、また、映像信号処理部830からの信号を受けて、システム制御部860と通信を行うほか、不図示の記録媒体に、画像を形成するための信号を記録する動作も行う。

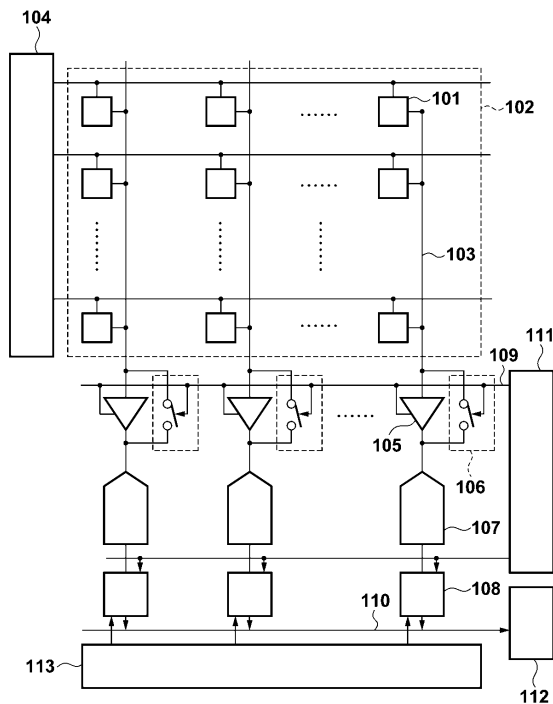
10

【0037】

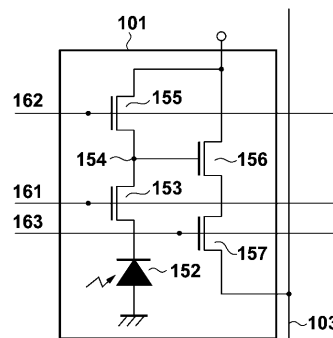
システム制御部860は、撮像システムの動作を統括的に制御するものであり、光学部810、タイミング制御部850、記録・通信部840、及び再生・表示部870の駆動を制御する。また、システム制御部860は、例えば記録媒体である不図示の記憶装置を備え、ここに撮像システムの動作を制御するのに必要なプログラム等が記録される。また、システム制御部860は、例えばユーザの操作に応じて駆動モードを切り替える信号を撮像システム内に供給する。具体的な例としては、読み出す行やリセットする行の変更、電子ズームに伴う画角の変更や、電子防振に伴う画角のずらし等である。タイミング制御部850は、システム制御部860による制御に基づいて撮像装置100及び信号処理部830の駆動タイミングを制御する。

20

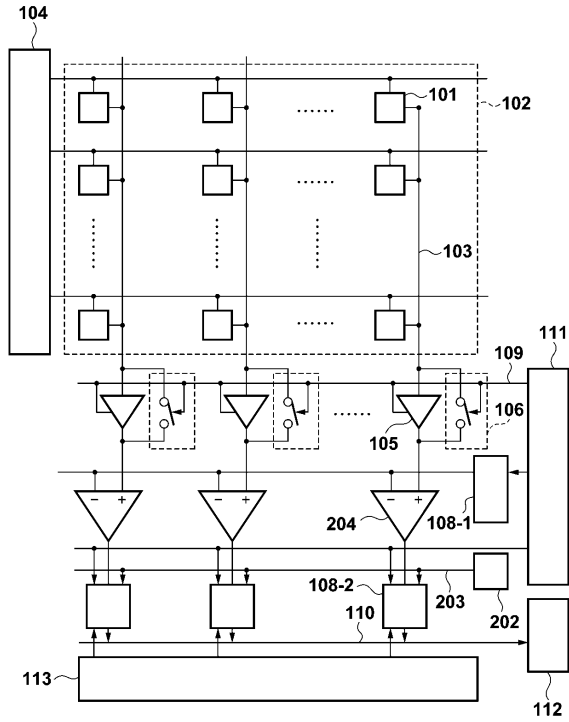
【図1】



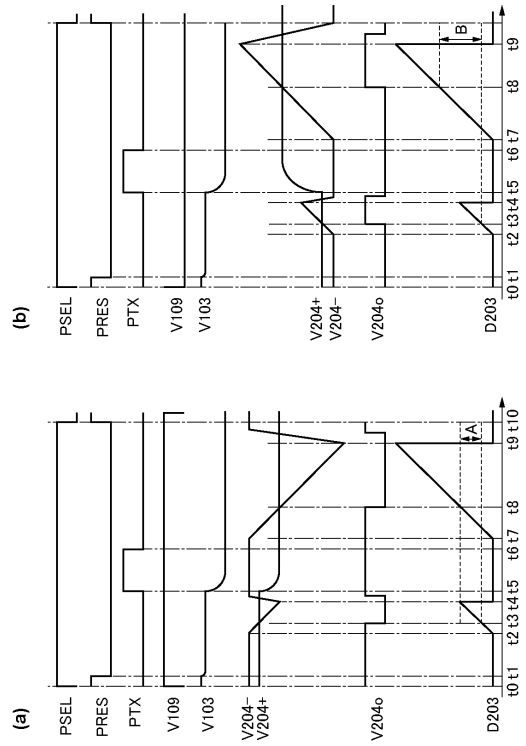
【図2】



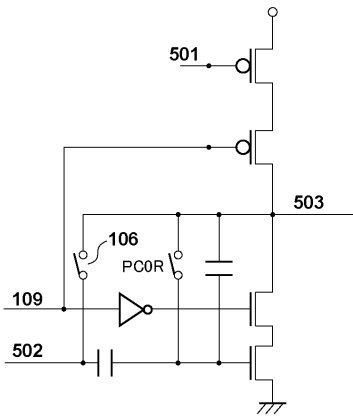
【 図 3 】



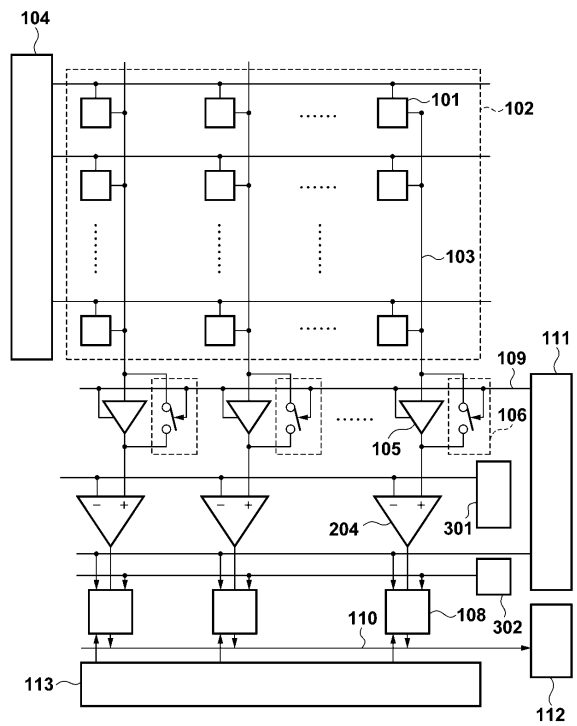
【 図 4 】



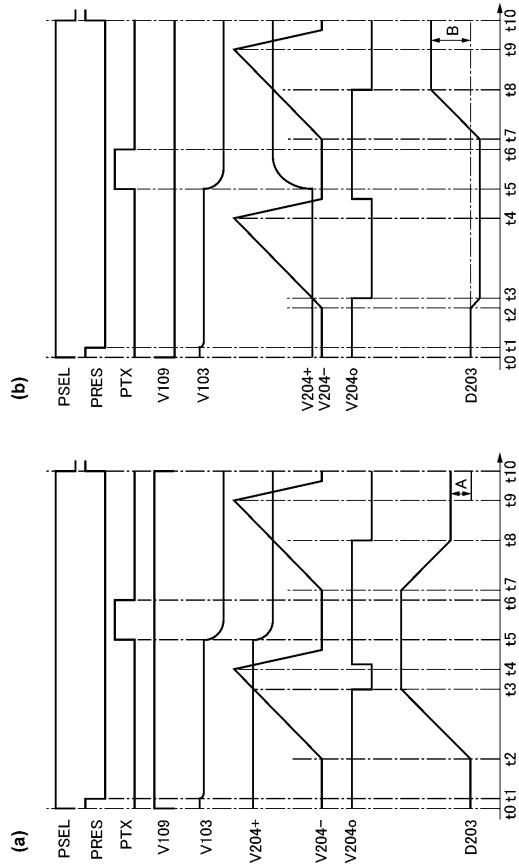
【 図 5 】



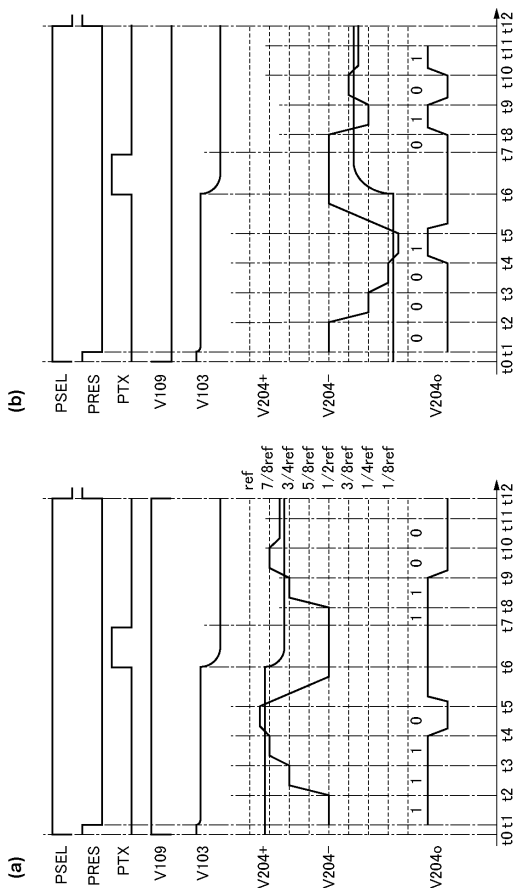
【 図 6 】



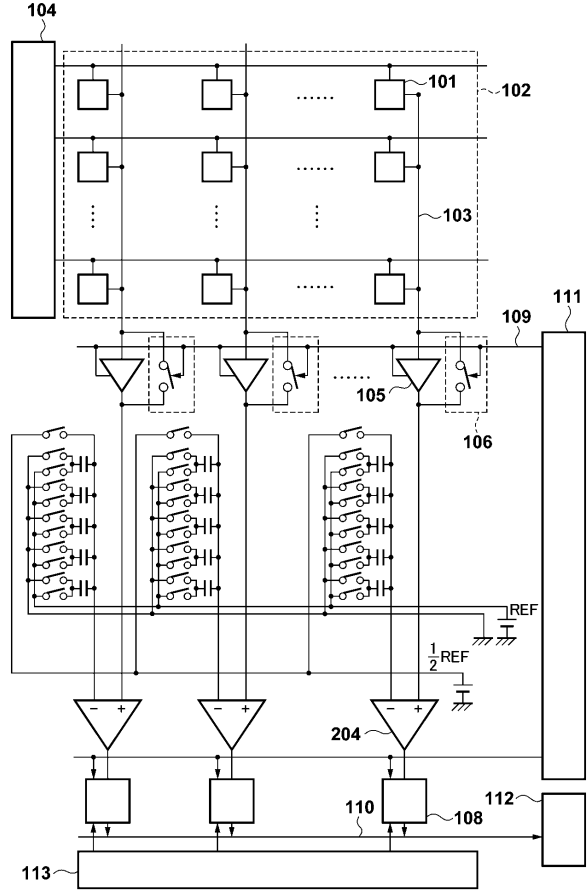
【図7】



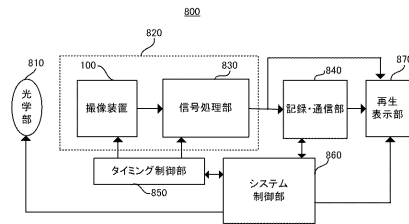
【図9】



【図8】



【図10】



フロントページの続き

- (72)発明者 山崎 和男
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 板野 哲也
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 樋山 拓己
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 鈴木 明

- (56)参考文献 特開2010-147614(JP,A)
特開2005-027232(JP,A)
特開2013-005088(JP,A)
特開2013-055447(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04N 5/30 - 5/378