



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

218006
(11) (B1)

(51) Int. Cl.³
G 01 R 17/04

(22) Přihlášeno 30 11 79
(21) (PV 8266-79)

(40) Zveřejněno 30 04 82

(45) Vydáno 15 02 85

(75)

Autor vynálezu

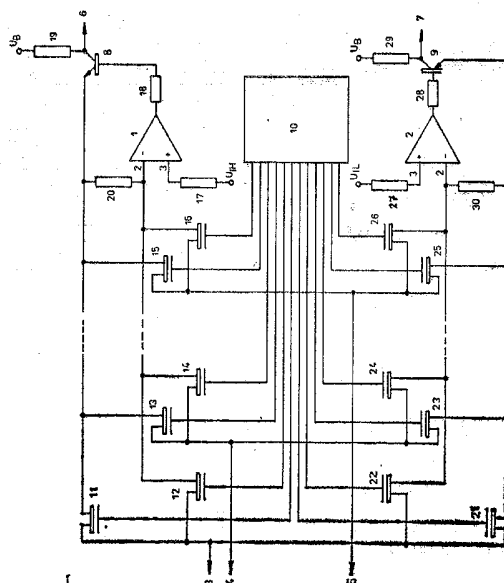
NETOPIL STANISLAV ing., BRNO

(54) Zapojení k bezkontaktnímu přepojování převodníku proud-napětí

1

Podstatou vynálezu jsou spínací tranzistory typu MOS-FET spojené hradly s řídicím obvodem, přičemž emitory prvních a druhých dvojic spínacích tranzistorů jsou spojeny s první testovací špičkou, třetích a čtvrtých dvojic s druhou testovací špičkou až n-tých dvojic s n-tou testovací špičkou, přičemž výstupní svorky jsou spojeny přes ochranné odpory s výstupy operačních zesilovačů, které jsou vždy identicky spojeny s kolektory jedné trojice spínacích tranzistorů a přes stabilizační odpory s kolektory druhé trojice spínacích tranzistorů.

2



Vynález se týká zapojení k bezkontaktnímu přepojování převodníků proud-napětí k testované špičce integrovaného obvodu se spínacími tranzistory typu MOS-FET.

Automatické testery logických integrovaných obvodů používají jako základních funkčních prvků převodníků proud-napětí. Tyto převodníky v součinnosti s komparátorem nebo číslicovým voltmetrem jsou využívány ke kontrole vstupních a výstupních proudů testovaných obvodů. Dosavadní známá zapojení používají k tomuto účelu reléové matice, pomocí které se provádí přepojování měřiče proudu na testovací špičku, nebo převodník proud-napětí a komparátor samostatně na každou testovací špičku. Dosavadní řešení má ty nevýhody, že je při použití v kompaktních testerech integrovaných obvodů s vyšším počtem testovacích špiček příliš složité, konstrukčně prostorově náročné a tím výrobně nákladné.

Tyto dosavadní nevýhody odstraňuje zapojení k bezkontaktnímu přepojování převodníku proud-napětí k testovací špičce integrovaného obvodu se spínacími tranzistory typu MOS-FET, jehož podstatou je, že výstupní svorky jsou spojeny přes odpory převodníků se svorkou napětí a s kolektory výstupních tranzistorů, jejichž báze jsou spojeny přes ochranné odpory s výstupy operačních zesilovačů, které jsou neinvertujícími vstupy spojeny přes svodové odpory se společným vodičem a invertujícími vstupy jsou spojeny s kolektory první trojice spínacích tranzistorů a přes stabilizační odpor s emitory výstupních tranzistorů, které jsou spojeny s kolektory druhé trojice spínacích tranzistorů, přičemž hradla všech spínacích tranzistorů jsou spojena s jednotkou řídicích obvodů, přičemž emitory prvních a druhých dvojic spínacích tranzistorů jsou spojeny s první testovací špičkou, emitory třetích a čtvrtých dvojic spínacích tranzistorů s druhou testovací špičkou a emitory pátých a šestých dvojic spínacích tranzistorů jsou spojeny s třetí testovací špičkou.

Hlavní předností popisovaného zapojení je vyloučení nutnosti použití složitých reléových matic, které jsou nahrazeny poměrně jednoduchým zapojením, umožňujícím dosažení nízkých svodových proudů při současném měření na velkém počtu testovacích špiček se dvěma převodníky proud-napětí.

Vynález blíže objasní příklad zapojení na výkresu. Obvod je v podstatě tvořen spínacími tranzistory typu MOS-FET zapojenými řídicími elektrodami — hradly s jednotkou

10 řídicích obvodů a tvoří v podstatě dvě identická zapojení, každé zakončené výstupní svorkou 6, 7. První dvojice prvních a druhých spínacích tranzistorů 11, 12 a 21, 22 je spojena emitory s první testovací špičkou 3. Emitory třetích a čtvrtých spínacích tranzistorů 13, 14 a 23, 24 jsou spojeny s druhou testovací špičkou 4 a emitory pátých a šestých spínacích tranzistorů 15, 16 a 25, 26 jsou spojeny se třetí testovací špičkou 5. Jak naznačeno přerušovanými čarami, mezi čtvrtými a pátými tranzistory lze zařadit další n-počet testovacích špiček. Výstupní svorky 6, 7 jsou spojeny přes odpory 19, 29 převodníků se svorkou UB napětí a dále s kolektory výstupních tranzistorů 8, 9 báze mi spojených přes ochranné odpory 18, 28 s výstupy operačních zesilovačů 1, 2, jejichž neinvertující vstupy jsou spojeny přes svodové odpory 17, 27 se společným vodičem a invertujícími vstupy jsou spojeny s kolektory první trojice spínacích tranzistorů 11, 12, 13, a 21, 22, 23 a ještě přes stabilizační odpor 20, 30 s emitory výstupních tranzistorů 8, 9, které jsou spojeny s kolektory druhé trojice spínacích tranzistorů 14, 15, 16 a 24, 25, 26.

Přepojování převodníku proud-napětí se provádí za provozu takto. Podle programu uloženého v paměti testeru za pomoci jednotky 10 řídicích obvodů se připojuje převodník proud-napětí k testovacím špičkám 3, 4, 5. Převodník proud-napětí první větve sestává z prvního operačního zesilovače 1, výstupního tranzistoru 8 ve spojení s odpory 17, 18, 19, 20. Podle určeného programu se postupně přivádí napětí U_{IH} na testovací špičky 3, 4, 5 přes první svodový odpor 17 na vstup prvního operačního zesilovače 1. Proud tekoucí z testovací špičky 3, 4, 5 je na odporu 19 převeden na napětí, které se odebrává na první výstupní svorce 6. Stejným způsobem se z jednotky 10 řídicích obvodů připojuje postupně spínacími tranzistory 21, 22; 23; 24; 25, 26 převodník proud-napětí, tvořený druhým operačním zesilovačem 2, druhým výstupním tranzistorem 9 a odpory 27, 28, 29, 30. Na testovací špičky 3, 4, 5 se přivádí napětí U_{IL} přes druhý svodový odpor 27 na vstup druhého operačního zesilovače 2. Proud z testovací špičky 3, 4, 5 převedený odporem 29 na napětí se odebrává na druhé výstupní svorce 7.

Zapojení je určeno pro testovací zařízení měřicích systémů pro měření parametrů logických integrovaných obvodů.

PŘEDMĚT VYNÁLEZU

Zapojení k bezkontaktnímu připojování převodníku proud-napětí k testovací špičce integrovaného obvodu se spínacími tranzistory typu MOS-FET se dvěma výstupy, vyznačené tím, že výstupní svorky (6, 7) jsou spojeny přes odpory (19, 29) převodníků se svorkou (UB) napětí a s kolektory výstupních tranzistorů (8, 9), jejichž báze jsou spojeny přes ochranné odpory (18, 28) s výstupy operačních zesilovačů (1, 2), které jsou neinvertujícími vstupy spojeny přes svodové odpory (17, 27) se společným vodičem a invertující vstupy jsou spojeny s kolektory první trojice spínacích tranzistorů (11, 12, 13; 21, 22, 23) a přes stabilizační

odpory (20, 30) s emitory výstupních tranzistorů (8, 9), které jsou spojeny s kolektory druhé trojice spínacích tranzistorů (14, 15, 16; 24, 25, 26), přičemž hradla všech spínacích tranzistorů (11, 12, 13, 14, 15, 16; 21, 22, 23, 24, 25, 26) jsou spojena s jednotkou (10) řídicích obvodů, přičemž emitory prvních a druhých dvojic spínacích tranzistorů (11, 12; 21, 22) jsou spojeny s první testovací špičkou (3), emitory třetích a čtvrtých dvojic spínacích tranzistorů (13, 14; 23, 24) s druhou testovací špičkou (4) a emitory pátých a šestých dvojic spínacích tranzistorů (15, 16; 25, 26) jsou spojeny s třetí testovací špičkou (5).

1 list výkresů

