



IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

イマ回路18は、制御信号V_{cont}により電源装置の起動が指示された時刻からの経過時間をカウントし、予め決められた一定時間T_pが経過するとその出力信号V_{time}をハイレベルとする。出力信号V_{time}がハイレベルとなると、スイッチSW1がオンして制御回路20の電源端子30には、出力電圧V_{out}が供給される。

明 細 書

電源装置

技術分野

[0001] 本発明は、電源装置に関し、特にスイッチングレギュレータに関する。

背景技術

[0002] 様々な電子機器において、内部に使用される電子回路に適切な電圧を供給するため、降圧型のスイッチングレギュレータ等のDC/DCコンバータが広く用いられている。例えば、電子機器において20Vの電圧のみが用意され、内部の電子回路が5Vの電圧を必要とする場合、降圧型のスイッチングレギュレータによって20Vを5Vに降圧して電子回路を駆動する。

このようなスイッチングレギュレータは、スイッチングトランジスタのオンオフ動作を制御するための制御回路を有しているが、スイッチングレギュレータが安定して動作するためには、当然のことながら、制御回路を動作させるための電源電圧が安定して供給されている必要がある。いま、制御回路の動作に必要とされる電源電圧が5Vである場合には、電子機器により用意された20Vを直接使用することはできないため、リニアレギュレータによってその5Vを生成する方法が考えられる。ところが、一般的にリニアレギュレータは効率が悪いいため、スイッチングレギュレータ全体としての効率が悪化してしまうという問題があった。

[0003] このような問題を解決するために、スイッチングレギュレータにより降圧した電圧を、制御回路を駆動するための電源電圧として用いる技術が提案されている(特許文献1)。この技術では、制御回路を駆動可能な電圧をしきい値として、スイッチングレギュレータの出力電圧がしきい値電圧より高いときには、出力電圧により制御回路を駆動し、スイッチングレギュレータの出力電圧がしきい値電圧より低いときには、リニアレギュレータにより制御回路を駆動するように切り替える。この技術によれば、スイッチングレギュレータの電力変換効率はリニアレギュレータよりも高いため、制御回路の電源電圧をスイッチングレギュレータの出力電圧から供給する期間において高効率化を図ることができる。

[0004] 特許文献1:米国特許第5, 528, 132号明細書

発明の開示

発明が解決しようとする課題

[0005] ところが、上記文献に記載の技術では、スイッチングレギュレータの出力電圧が、しきい値電圧付近で変動すると、制御回路の電源電圧がリニアレギュレータの電圧または出力電圧のいずれから供給されるかが安定しないという問題があった。また、スイッチングレギュレータの起動時には出力電圧のオーバーシュートやアンダーシュートが発生することがあるが、一定電圧以上の出力電圧を制御回路の電源電圧として使用した場合、回路の誤動作の原因となってしまうという問題もある。

[0006] 本発明はこうした課題に鑑みてなされたものであり、その目的は、高効率を維持しつつ、安定した回路動作が実現可能なスイッチングレギュレータの提供にある。

課題を解決するための手段

[0007] 本発明のある態様は、電源装置に関する。この電源装置は、スイッチングトランジスタのスイッチング動作により入力電圧を所望の出力電圧に変換して出力するスイッチングレギュレータと、スイッチングトランジスタのスイッチング動作を制御する制御部と、制御部を駆動するために、制御部に対し電源電圧を供給する電圧生成回路と、スイッチングトランジスタのスイッチング動作開始からの経過時間を測定し、所定時間が経過するとその出力を変化させるタイマ回路と、を備える。制御部は、タイマ回路の出力が変化する前の期間は、電圧生成回路により供給される電源電圧により駆動され、タイマ回路の出力が変化した後の期間はスイッチングレギュレータの出力電圧により駆動される。

[0008] この態様によれば、所定時間の経過前においては電圧生成回路により供給される安定した電源電圧により制御回路を駆動することにより、電源装置を安定に動作させることができる。また、所定時間の経過後においては、スイッチングレギュレータの出力電圧を制御回路の駆動電圧として使用するため、高効率化を図ることができる。

[0009] タイマ回路により測定される所定時間は、スイッチングレギュレータの出力電圧が安定するのに要する期間との関係で定められてもよい。

スイッチングレギュレータの起動時において、出力電圧が不安定な期間は電圧生

成回路により制御回路を駆動し、スイッチングレギュレータの出力電圧が十分安定した後に、その出力電圧により制御回路を駆動することにより、電源装置をより安定に動作させることができる。

[0010] 電圧生成回路は、入力電圧を降圧して出力するリニアレギュレータであつてもよい。リニアレギュレータは簡易に構成できるため、コスト、面積の点で有利である。

[0011] 電源装置は、回路動作の異常を検知する異常検出回路をさらに備えてもよい。異常検出回路により異常が検出されたとき、制御部は前記電圧生成回路から供給される電源電圧により駆動されてもよい。

「回路動作の異常」とは、出力電圧の過電圧、出力電流の過電流、発熱異常など、電源装置が安定動作から逸脱した状態をいう。

スイッチングレギュレータの起動後、所定時間が経過して制御回路がスイッチングレギュレータの出力電圧により駆動されている期間中に、電源装置に異常が発生した場合は、電圧生成回路による駆動に再度切り替えることにより、スイッチングレギュレータをより安定に動作させることができる。

[0012] 本発明の別の態様もまた、電源装置である。この電源装置は、安定化された出力電圧を生成する電源装置であつて、該電源装置を駆動するための電圧は、該電源装置の出力電圧が定常状態にあると想定される第1モードにおいては該電源装置自身の出力電圧から供給され、該電源装置の出力電圧が遷移状態にあると想定される第2モードにおいては電圧生成回路から供給される。第1モードと第2モードは、該電源装置の起動開始から所定時間経過したことにより切り替えられる。

出力電圧を電源装置自身を駆動するための電圧として使用するためには、出力電圧が安定でなければならない。そこで、出力電圧が不安定である過渡状態では、電圧生成回路から供給される安定電圧を使用する。過渡状態と定常状態は、電源装置の起動開始から所定時間経過したかどうかにより判定し、所定時間経過前を第1モードに対応させ、所定時間経過後を第2モードに対応させて、電源装置の駆動電圧の供給源を切り替えてもよい。

[0013] なお、以上の構成要素の任意の組合せや、本発明の構成要素や表現を方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

発明の効果

- [0014] 本発明に係る電源装置によれば、制御回路を駆動するための電圧を出力電圧から供給することにより、効率を上げることができるとともに、電源装置の起動時に発生する出力電圧変動による制御回路の誤動作を防止しやすくなる。

図面の簡単な説明

- [0015] [図1]第1の実施の形態に係る電源装置の構成を示す図である。
- [図2]図2(a)、(b)は、図1の電源装置においてタイマ回路を使用しない場合の各端子の電圧の時間波形を示す図である。
- [図3]図3(a)～(d)は、図1の電源装置においてタイマ回路を使用した場合の各端子の電圧の時間波形を示す図である。
- [図4]第2の実施の形態に係る電源装置の構成を示す図である。

符号の説明

- [0016] L1 インダクタ、C1 キャパシタ、SW1 スイッチ、10 スイッチングレギュレータ、12 スイッチングトランジスタ、14 整流用ダイオード、16 リニアレギュレータ、18 タイマ回路、20 制御回路、22 インバータ、30 電源端子、100 電源装置、102 入力端子、104 出力端子、106 制御端子。

発明を実施するための最良の形態

- [0017] 図1は、本発明の実施の形態に係る電源装置100の構成を示す。以降の図において、同一の構成要素には同一の符号を付し、適宜説明を省略する。
- [0018] 本実施の形態にかかる電源装置100は、スイッチングレギュレータ10、リニアレギュレータ16、タイマ回路18、制御回路20、インバータ22、スイッチSW1を含む。また、電源装置100は、入力端子102、出力端子104、制御端子106を備え、それぞれの端子に印加され、または現れる電圧をそれぞれ入力電圧 V_{in} 、出力電圧 V_{out} 、制御電圧 V_{cnt} という。

この電源装置100は、入力端子102に入力された入力電圧 V_{in} を降圧して出力端子104に出力電圧 V_{out} を出力する降圧型DC/DCコンバータである。

- [0019] スイッチングレギュレータ10は、スイッチングトランジスタ12、インダクタL1、キャパ

シタC1、整流用ダイオード14を含む。スイッチングトランジスタ12はMOSFETであり、そのゲート端子の電圧によりオンオフ動作が制御される。スイッチングレギュレータ10において、スイッチングトランジスタ12のオンオフ動作によって、インダクタL1にはスイッチングトランジスタ12または整流用ダイオード14から電流が交互に供給され、入力電圧 V_{in} が降圧される。また、インダクタL1およびキャパシタC1はローパスフィルタを構成し、出力電圧 V_{out} が平滑化される。

[0020] 制御回路20は、スイッチングトランジスタ12のゲート端子にスイッチング動作のオンオフを制御するパルス幅変調信号 V_{pwm} (以下、PWM信号という)を出力する。PWM変調信号 V_{pwm} は、ハイレベルとローレベルが交互に繰り返される信号であり、ハイレベルの期間とローレベルの期間を変化させてスイッチングトランジスタ12のオン、オフの時間を制御することにより、出力電圧 V_{out} を所望の電圧に近づける。

[0021] また、制御回路20の端子32には、制御信号 V_{cnt} が入力されており、制御信号 V_{cnt} がハイレベルのとき、PWM信号 V_{pwm} を生成してスイッチングトランジスタ12のスイッチングを制御し、制御信号 V_{cnt} がローレベルの時はPWM信号 V_{pwm} の生成を停止し、スイッチングトランジスタ12のスイッチング動作を停止する。

さらに、制御回路20はフィードバック端子34を備えており、このフィードバック端子34には、スイッチングレギュレータ10の出力電圧 V_{out} がフィードバックされている。制御回路20はフィードバックされた出力電圧 V_{out} が所定の電圧値に近づくようにPWM信号 V_{pwm} のデューティ比を制御する。

[0022] 制御回路20は、電源端子30に印加される電源電圧 V_{cc} によって駆動される。この制御回路20の電源端子30に印加される電源電圧 V_{cc} は、2つの経路より供給される。第1の供給路は、リニアレギュレータ16であり、第2の供給路は、制御回路20により駆動されるスイッチングレギュレータ10である。

[0023] リニアレギュレータ16は、入力端子102と制御回路20の電源端子30との間に設けられている。このリニアレギュレータ16は、入力端子102に印加された入力電圧 V_{in} を降圧して、制御回路20を駆動するために適切な安定した駆動電圧 V_{reg} を電源端子30に供給する。

リニアレギュレータ16にはイネーブル端子ENが設けられており、ハイレベルが入力

されると制御回路20の駆動電圧 V_{reg} を出力し、ローレベルが入力されているときにはその動作を停止する。リニアレギュレータ16のイネーブル端子ENにハイレベルが入力されるとき、制御回路20に与えられる電源電圧 V_{cc} は、 $V_{cc}=V_{reg}$ となる。

[0024] スイッチSW1は、出力端子104と制御回路20の電源端子30との間に設けられている。スイッチSW1がオンすると、制御回路20の電源端子30には出力電圧 V_{out} が印加され、電源電圧 $V_{cc}=V_{out}$ となる。スイッチSW1がオフすると、出力端子104は切り離される。

[0025] タイマ回路18には、制御信号 V_{cnt} が入力されている。タイマ回路18は、制御信号 V_{cnt} がハイレベルになった時刻からの経過時間をカウントし、予め決められた一定時間 T_p が経過するとその出力信号 V_{time} をハイレベルにする。この一定時間 T_p は、電源装置100の起動、すなわちスイッチングトランジスタ12のスイッチング動作開始から出力電圧 V_{out} が安定化するまでの時間よりも長く設定しておくことが望ましい。

[0026] タイマ回路18の出力信号 V_{time} は、スイッチSW1へと出力され、そのオンオフを制御する。スイッチSW1は、タイマ回路18の出力信号 V_{time} がハイレベルのときオンし、ローレベルのときオフする。また、インバータ22は、タイマ回路18とリニアレギュレータ16のイネーブル端子ENとの間に設けられており、タイマ回路18の出力信号 V_{time} を反転して、イネーブル端子ENに入力する。

[0027] 従って、制御回路20の電源端子30には、タイマ回路18の出力に応じて、リニアレギュレータ16により生成される電圧 V_{reg} またはスイッチングレギュレータ10により降圧された出力電圧 V_{out} のいずれかが印加される。

[0028] 以下、このように構成された電源装置100の動作について説明する。

はじめに、本発明の効果を明確にするために、タイマ回路18を使用せずに、出力電圧 V_{out} が所定のしきい値電圧 V_{th} より高いときには制御回路20の電源端子30に出力電圧 V_{out} を印加し、しきい値電圧 V_{th} より低いときには、リニアレギュレータ16により生成される電圧 V_{reg} を印加する場合について説明する。

図2(a)はこのときの電源装置の起動時におけるリニアレギュレータ16の出力 V_{reg} と、スイッチングレギュレータ10の出力電圧 V_{out} の時間波形を示す。リニアレギュレータ16の出力 V_{reg} は安定化されているのに対して、スイッチングレギュレータ10の

出力電圧 V_{out} は起動時にオーバーシュートし、その後リングングを伴って所定の電圧に近づいていく。

図2(b)は、制御回路20の電源端子30に印加される電源電圧 V_{cc} の時間波形を示す。電源電圧 V_{cc} は、上述のように、出力電圧 V_{out} と所定のしきい値電圧 V_{th} との比較によって切り替えられる。すなわち、出力電圧 $V_{out} > V_{th}$ の期間は $V_{cc} = V_{out}$ となり、 $V_{out} < V_{th}$ の期間は $V_{cc} = V_{reg}$ となっている。

[0029] しきい値電圧によって制御回路20の電源電圧 V_{cc} を切り替えた場合、切り替えが発生する瞬間に、制御回路20の電源電圧 V_{cc} が不連続となる。特に、起動時において、出力電圧 V_{out} にオーバーシュートやリングングが発生した場合には、電源電圧 V_{cc} が2つの供給電圧で頻繁に切り替えられることになり回路動作が不安定となるおそれがある。また、2つの電圧源の切り替えによる電源電圧 V_{cc} の不連続を小さくするために、しきい値電圧 V_{th} をリニアレギュレータ16の出力 V_{reg} に近づけた場合、切り替えによる電圧の不連続は小さくなるが、出力電圧 V_{out} のわずかな変動に伴い、2つの電圧 V_{reg} と V_{out} が頻繁に切り替えられることになるため、回路の安定動作の観点からは好ましくない場合がある。

[0030] 次に、本実施の形態に係る電源装置100において、タイマ回路18の出力に応じて制御回路20の電源電圧 V_{cc} を切り替えた場合の動作について、図3(a)～(d)をもとに説明する。図3(a)～(d)は、電源装置100の各端子の電圧の時間波形を示す。

時刻 $T_0 \sim T_1$ において、制御信号 V_{cnt} はローレベルであり、制御回路20は停止しているため、出力電圧 V_{out} は0Vとなっている。また、タイマ回路18の出力信号 V_{time} もローレベルとなっている。

タイマ回路18の出力信号 V_{time} がローレベルのとき、スイッチ SW_1 はオフしている。また、リニアレギュレータ16のイネーブル端子 EN には、出力信号 V_{time} がインバータ22で反転されてハイレベルとして入力されるため、リニアレギュレータ16からは一定電圧 V_{reg} が出力されている。従って、時刻 $T_0 \sim T_1$ の間には、制御回路20の電源端子30には、リニアレギュレータ16から供給される定電圧 V_{reg} が印加されることになる。

[0031] 時刻 T_1 に、電源装置100を起動し、出力電圧 V_{out} を立ち上げるために、制御信

号Vcntがローレベルからハイレベルに切り替えられる。制御信号Vcntがハイレベルになると、制御回路20はPWM信号Vpwmの生成を開始し、スイッチングトランジスタ12のスイッチング動作が開始される。

スイッチングトランジスタ12のスイッチング動作によりスイッチングレギュレータ10の出力電圧Voutは上昇し始める。出力電圧Voutは図2(a)と同様にオーバーシュートし、リングングを伴いながら所定の電圧に近づいていく。

[0032] また、制御信号Vcntがハイレベルになると、タイマ回路18は時間の測定を開始する。タイマ回路18は、図3(b)に示すように、時刻T1から予め決められた一定時間Tpが経過するまでの間、ローレベルを出力する。この間は、時刻T0～T1と同様に制御回路20の電源端子30には、リニアレギュレータ16から定電圧Vregが供給される。

[0033] 時刻T1から一定時間Tpが経過した時刻T2において、タイマ回路18の出力信号Vtimeがハイレベルとなる。タイマ回路18の出力信号Vtimeがハイレベルとなると、スイッチSW1がオンすると同時に、リニアレギュレータ16のイネーブル端子ENにはローレベルが入力され、その動作が停止される。

その結果、制御回路20の電源端子30には出力電圧Voutが印加され、図3(d)に示すように時刻T2以降においてVcc=Voutとなる。

[0034] このように、本実施の形態にかかる電源装置100では、オーバーシュートおよびリングングの発生するおそれのある起動時には、リニアレギュレータ16により安定した電圧Vregを生成し、これを制御回路20の電源電圧Vccとする。その後、スイッチングレギュレータ10の出力電圧Voutが安定した後に、制御回路20の電源電圧Vccを出力電圧Voutに切り替える。その結果、図3(d)に示すように、制御回路20の電源電圧Vccは一定値を取ることであり、起動時の出力電圧Voutの変動に伴う電源電圧Vccの急峻な変化を抑制することができ、回路を安定に動作させることができる。

[0035] 制御回路20の電源端子30と接地間には、図示しない平滑化用のキャパシタが設けられていてもよい。この平滑化用のキャパシタにより、制御回路20の電源電圧Vccを切り替える際の電圧の変化をなだらかにすることができる。

[0036] また、スイッチングレギュレータ10により入力電圧Vinから出力電圧Voutを生成する電力変換効率は、リニアレギュレータ16により入力電圧Vinから電圧Vregを生成し

たときよりも高効率である。従って、制御回路20の電源電圧 V_{cc} として、出力電圧 V_{out} が供給される期間においては、電源装置100全体としての効率を向上することができる。

[0037] なお、図2(a)、(b)および図3(a)～(d)において、電圧 V_{reg} と安定後の出力電圧 V_{out} は、図の見やすさのために、異なる電圧値として描かれているが、実際には、ほぼ等しい電圧値としてもよい。

[0038] 出力電圧 V_{out} は、フィードバックにより安定化されている。従って、一度出力電圧 V_{out} が安定化された後は、その電圧値が変動したとしても、その変動幅は、起動時に発生するようなオーバーシュートやリングングよりも小さいため、制御回路20の電源電圧 V_{cc} はそれほど変動せず、回路動作に及ぼす影響は小さい。

[0039] (第2の実施の形態)

図4は、第2の実施の形態に係る電源装置200を示す。電源装置200は、電源装置の異常動作の検出を行う異常検出回路40を備える。以下、第2の実施の形態に係る電源装置200について、第1の実施の形態に係る電源装置100との相違点を中心に説明する。

[0040] 電源装置200は、スイッチングレギュレータ10、スイッチSW1、リニアレギュレータ16、制御回路20、タイマ回路18、異常検出回路40、AND回路42、インバータ22を含む。

異常検出回路40は、例えば過電圧などの出力電圧異常、過電流などの出力電流異常、あるいは発熱異常等を検出する回路であり、その出力であるエラー信号 V_{err} は、正常時にはハイレベルとなり、異常が検出されるとローレベルとなる。

[0041] AND回路42の2つの入力端子には、タイマ回路18の出力と異常検出回路40の出力が接続されている。AND回路42の出力信号は、タイマ回路18の出力信号 V_{time} と異常検出回路40のエラー信号 V_{err} が、いずれもハイレベルのときにハイレベルとなる。従って、AND回路42は、起動から一定時間 T_p が経過しており、かつ異常検出回路40により異常が検出されない正常時にハイレベルを出力する。

[0042] AND回路42からハイレベルが出力されるとスイッチSW1がオンし、リニアレギュレータ16の動作は停止するため、制御回路20の電源端子30には出力電圧 V_{out} が供

給される。逆に、AND回路42からローレベルが出力されている期間は制御回路20の電源端子30にはリニアレギュレータ16から生成される電圧Vregが供給される。

[0043] 図3(c)に示す時刻T2以降の出力電圧Voutが安定化した後においても、出力電流が急激に増加、または減少することにより、出力電圧Voutが変動してしまう場合がある。そのとき、以上のように構成した第2の実施の形態に係る電源装置200によれば、異常検出回路40によって、出力電流をモニタし、異常検出回路40がエラー信号Verrをローレベルにすることにより、制御回路20の電源電圧Vccはリニアレギュレータ16から供給されるため、回路の安定性を保つことができる。異常検出回路40は、出力電流の他、発熱異常や出力電圧をモニタしてもよい。

[0044] さらに、異常検出回路40は異常が検出されている期間のみエラー信号Verrをローレベルとするのではなく、ラッチ機能を持たせることにより、検出された瞬間から予め決められた一定期間、エラー信号Verrをローレベルとするように設計してもよい。この一定期間は、異常が発生してから、回路が十分に安定するまでの期間とすることが望ましい。

[0045] 異常検出回路40によって出力電圧Voutをモニタした場合には、過電圧が発生した際に制御回路20の電源電圧Vccを、リニアレギュレータ16から生成される電圧Vregとすることにより、制御回路20の電源端子30に過電圧が印加されるのを防止することができ、回路の誤動作や信頼性への影響を軽減できる。

[0046] 本実施の形態においても、AND回路42の出力がハイレベルとなり制御回路20の電源電圧Vccとして出力電圧Voutが供給される期間においては、電源装置200全体としての効率を向上することができる。

[0047] これら実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

[0048] 本実施の形態において、各回路の動作を決定するVtime、Verr、Vcntなどのロジック信号のハイレベル、ローレベルは、必要に応じて適宜に変更することができる。例えば、スイッチSW1にP型MOSFETを用いた場合には、スイッチをオフするためにはゲート電圧としてハイレベルが入力されていなければならないため、ハイ・ローを反

転したロジックにより制御する必要がある。また、その他のタイマ回路18や異常検出回路40の出力も、それぞれ反転していてもよく、ロジック回路の組み合わせによって、同様の動作が行われるように設計すればよい。

[0049] また、実施の形態において、スイッチングレギュレータ10として整流用ダイオード14を用いたダイオード整流方式のスイッチングレギュレータについて説明したが、これは同期整流用トランジスタに置換してもよい。また、スイッチングレギュレータ10に代えて、スイッチドキャパシタを用いた昇圧、降圧型のチャージポンプ回路であってもよい。

[0050] 本実施の形態において、スイッチSW1はリニアレギュレータとしてもよい。スイッチSW1をリニアレギュレータとすることにより、制御回路20の電源電圧Vccとしてスイッチングレギュレータ10の出力電圧Voutが選択されている間に、出力電圧Voutが変動しても、電源電圧Vccは一定値に保たれるため、より回路を安定に動作させることができる。

[0051] 本実施の形態において、電源装置100、または電源装置200を構成する素子はすべて一体集積化されていてもよく、その一部がディスクリート部品で構成されていてもよい。どの部分を集積化するかは、コストや占有面積などによって決めればよい。

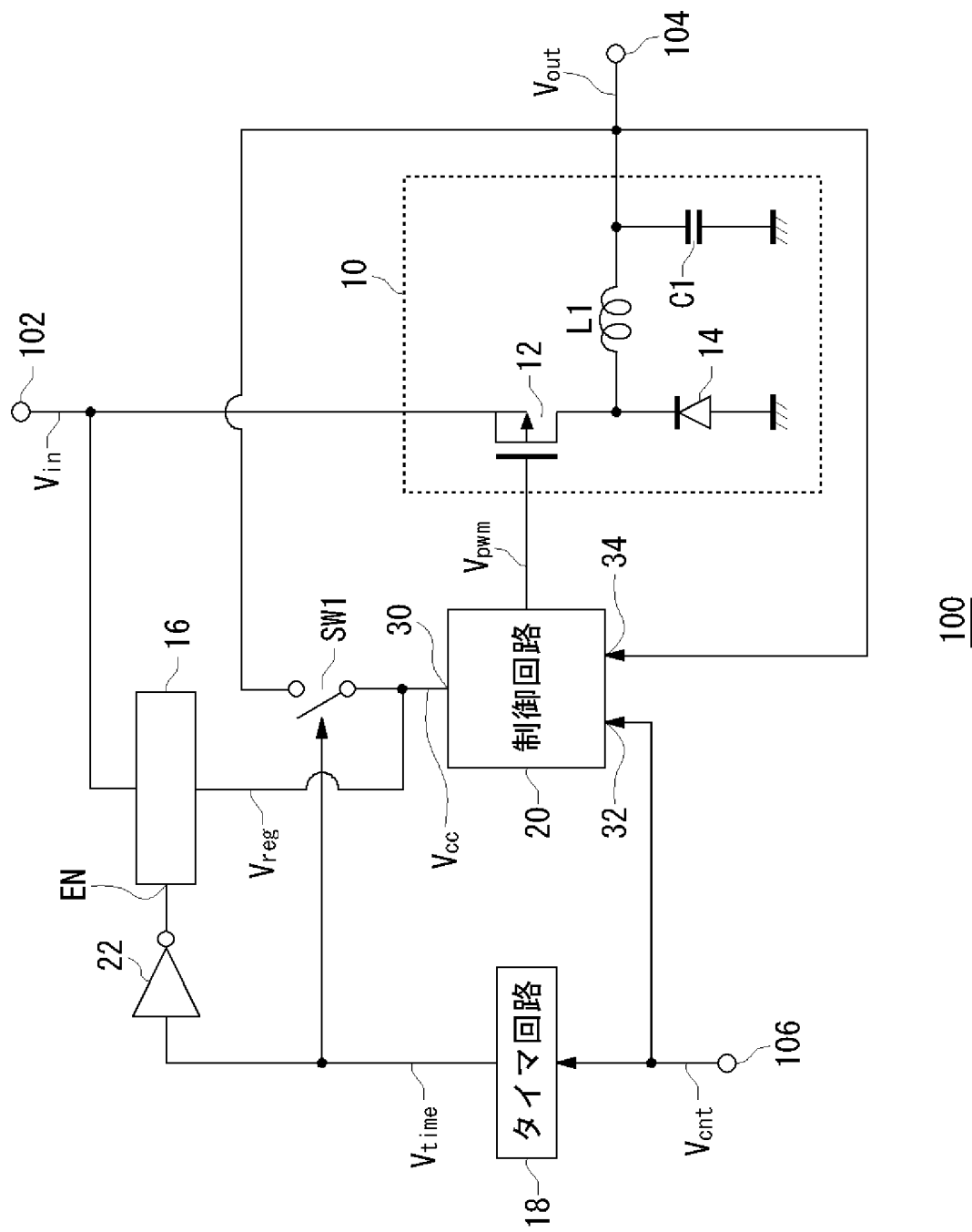
産業上の利用可能性

[0052] 本発明に係る電源装置は、高効率化が要求される電子機器等に好適に利用することができる。

請求の範囲

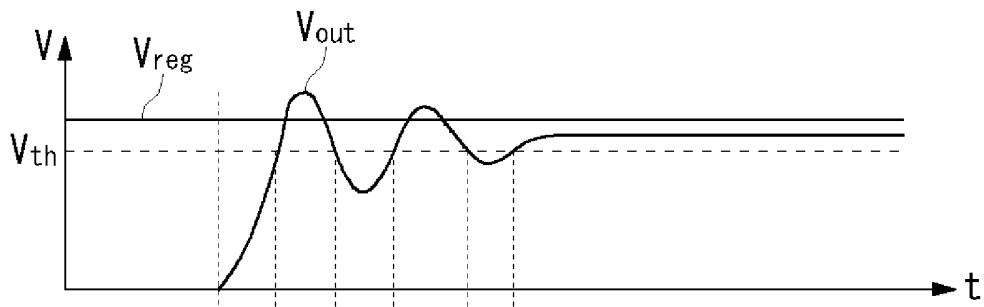
- [1] スイッチングトランジスタを含み、該スイッチングトランジスタのスイッチング動作により入力電圧を所望の出力電圧に変換して出力するスイッチングレギュレータと、
前記スイッチングトランジスタのスイッチング動作を制御する制御部と、
前記制御部を駆動するために、前記制御部に対し電源電圧を供給する電圧生成回路と、
前記スイッチングトランジスタのスイッチング動作開始からの経過時間を測定し、所定時間が経過するとその出力を変化させるタイマ回路と、
を備え、前記制御部は、前記タイマ回路の出力が変化する前の期間は、前記電圧生成回路により供給される電源電圧により駆動され、前記タイマ回路の出力が変化した後の期間は前記スイッチングレギュレータの出力電圧により駆動されることを特徴とする電源装置。
- [2] 前記タイマ回路により測定される所定時間は、前記スイッチングレギュレータの出力電圧が安定するのに要する期間との関係で定められていることを特徴とする請求項1に記載の電源装置。
- [3] 前記電圧生成回路は、前記入力電圧を降圧して出力するリニアレギュレータであることを特徴とする請求項1に記載の電源装置。
- [4] 回路動作の異常を検知する異常検出回路をさらに備え、
前記異常検出回路により異常が検出されたとき、前記制御部は前記電圧生成回路から供給される電源電圧により駆動されることを特徴とする請求項1から3のいずれかに記載の電源装置。
- [5] 安定化された出力電圧を生成する電源装置であって、
該電源装置を駆動するための電圧は、該電源装置の出力電圧が定常状態にあると想定される第1モードにおいては該電源装置自身の出力電圧から供給され、該電源装置の出力電圧が遷移状態にあると想定される第2モードにおいては電圧生成回路から供給され、
第1モードと第2モードは、該電源装置の起動開始から所定時間経過したことにより切り替えられることを特徴とする電源装置。

[図1]

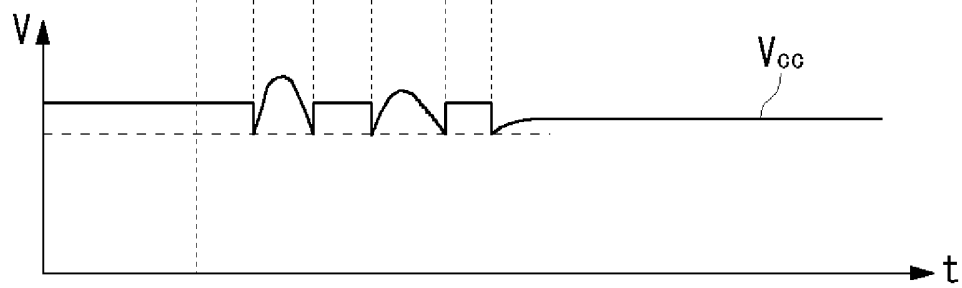


[図2]

(a)

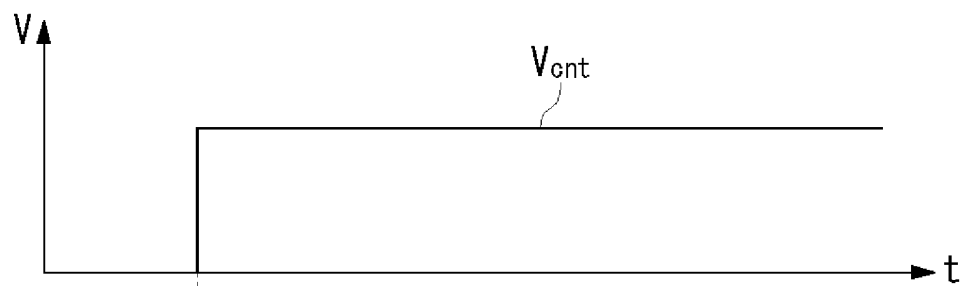


(b)

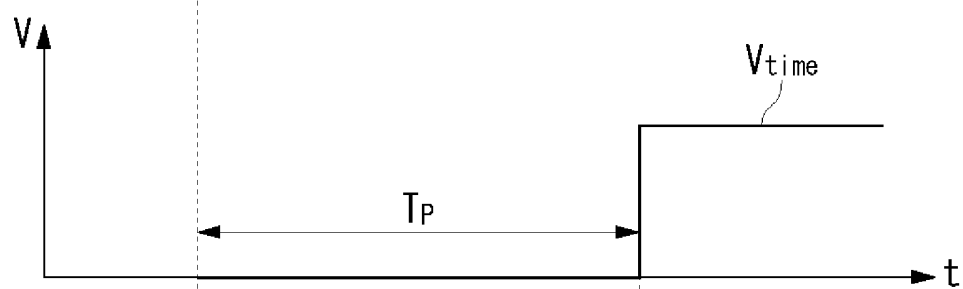


[図3]

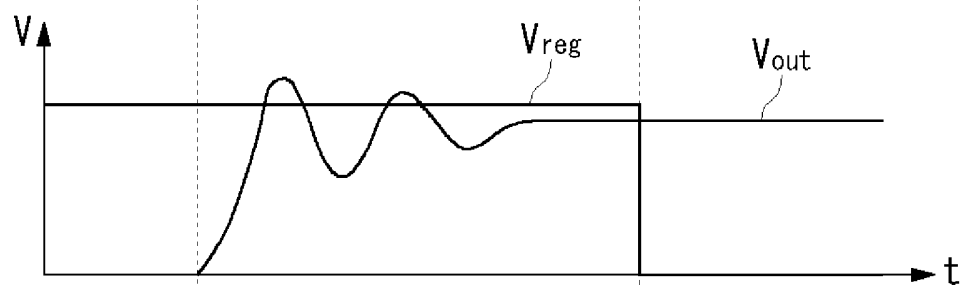
(a)



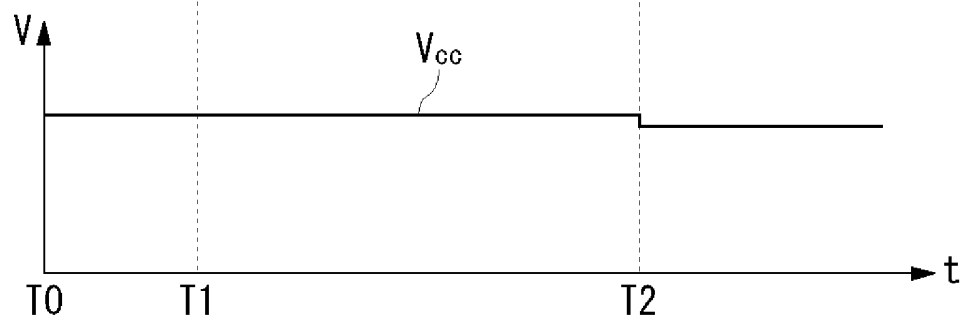
(b)



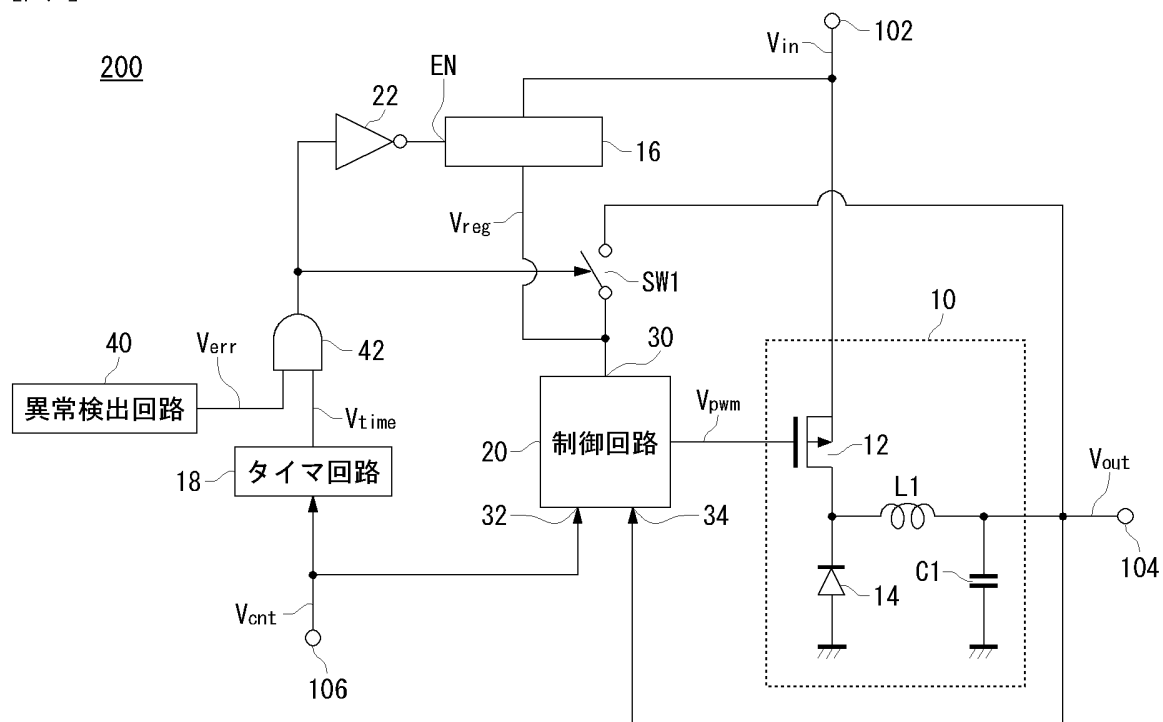
(c)



(d)



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/014288

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H02M3/145, 3/155

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H02M3/145, 3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-173460 A (Fujitsu Ltd.), 17 June, 2004 (17.06.04), Full text & US 2004/0100240 A1 Full text	1-5
Y	JP 11-168878 A (Nagano Nihon Musen Kabushiki Kaisha), 22 June, 1999 (22.06.99), Full text (Family: none)	1-5
Y	JP 61-69370 A (Sanyo Electric Co., Ltd.), 09 April, 1986 (09.04.86), Full text (Family: none)	4

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07 September, 2005 (07.09.05)Date of mailing of the international search report
27 September, 2005 (27.09.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ H02M3/145, 3/155

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ H02M3/145, 3/155

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2004-173460 A (富士通株式会社) 17.06.2004, 全文 & US 2004/010024 0 A1, 全文	1-5
Y	J P 11-168878 A (長野日本無線株式会社) 22.06.1999, 全文 (ファミリーなし)	1-5
Y	J P 61-69370 A (三洋電機株式会社) 09.04.1986, 全文 (ファミリーなし)	4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

07.09.2005

国際調査報告の発送日

27.9.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

梶本 直樹

電話番号 03-3581-1101 内線 3358

3V

9819