

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6133871号
(P6133871)

(45) 発行日 平成29年5月24日 (2017.5.24)

(24) 登録日 平成29年4月28日 (2017.4.28)

(51) Int. Cl.

H 0 1 L 21/683 (2006.01)

F I

H 0 1 L 21/68

N

請求項の数 21 (全 16 頁)

(21) 出願番号 特願2014-528603 (P2014-528603)
 (86) (22) 出願日 平成24年8月30日 (2012.8.30)
 (65) 公表番号 特表2014-527310 (P2014-527310A)
 (43) 公表日 平成26年10月9日 (2014.10.9)
 (86) 国際出願番号 PCT/US2012/053148
 (87) 国際公開番号 W02013/033402
 (87) 国際公開日 平成25年3月7日 (2013.3.7)
 審査請求日 平成27年7月28日 (2015.7.28)
 (31) 優先権主張番号 61/635, 310
 (32) 優先日 平成24年4月19日 (2012.4.19)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 61/528, 939
 (32) 優先日 平成23年8月30日 (2011.8.30)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 500157653
 ワトロウ エレクトリック マニユファク
 チュアリング カンパニー
 米国, ミズーリ州 63146、セント
 ルイス、ラックランド ロード 1200
 1 番地
 (74) 代理人 100089462
 弁理士 溝上 哲也
 (74) 代理人 100129827
 弁理士 山本 進
 (72) 発明者 パタシェンスキー、ケビン
 アメリカ合衆国 ミズーリ州 63368
 オーファロン アイリッシュハウンドド
 ライブ220

最終頁に続く

(54) 【発明の名称】 高精度ヒータシステムの製造方法

(57) 【特許請求の範囲】

【請求項 1】

ヒータを製造する方法であって、

誘電層と、第1の両面接着誘電層と、導電層とを有する積層体を形成することと、
 前記導電層に回路パターンを形成することと、
 前記回路パターンを第2の両面接着誘電層により被覆することと、
 前記第2の両面接着誘電層を犠牲層により被覆することと、
 前記誘電層と、前記第1の両面接着誘電層と、前記導電層と、前記第2の両面接着誘電
 層とを含む前記ヒータをプレス作業によって形成することと、
前記プレス作業の後、前記犠牲層を除去することと、
 を含むことを特徴とする方法。

【請求項 2】

前記犠牲層が銅材であることを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記導電層がニッケル合金材料により形成されていることを特徴とする請求項 1 に記載の方法。

【請求項 4】

前記両面接着誘電層がポリイミド材料により形成されていることを特徴とする請求項 1 に記載の方法。

【請求項 5】

前記各導電層および前記各誘電層はそれぞれ0.025 mmから0.050 mmの間の厚さを有することを特徴とする請求項 1 に記載の方法。

【請求項 6】

前記回路パターンがエッチング処理により形成されることを特徴とする請求項 1 に記載の方法。

【請求項 7】

ヒータを製造する方法であって、

第 1 の両面接着誘電層と、前記第 1 の両面接着誘電層の一方の面上の第 1 の犠牲層と、前記第 1 の両面接着誘電層の他方の面上の導電層とを有する積層体を形成することと、
前記導電層に回路パターンを形成することと、
前記回路パターンを第 2 の両面接着誘電層により被覆することと、
前記第 2 の両面接着誘電層を第 2 の犠牲層により被覆することと、
前記第 1 の両面接着誘電層と、前記導電層と、前記第 2 の両面接着誘電層とを含む前記ヒータをプレス作業によって形成することと、
前記プレス作業の後、前記第 1 及び第 2 の犠牲層のうちの少なくとも一つを除去することと、
を含むことを特徴とする方法。

10

【請求項 8】

前記犠牲層が銅材であることを特徴とする請求項 7 に記載の方法。

【請求項 9】

前記第 1 及び第 2 の両面接着誘電層がポリイミド材料により形成されていることを特徴とする請求項 7 に記載の方法。

20

【請求項 10】

前記導電層がニッケル合金材料により形成されていることを特徴とする請求項 7 に記載の方法。

【請求項 11】

前記各導電層および前記各両面接着誘電層はそれぞれ0.025 mmから0.050 mmの間の厚さを有することを特徴とする請求項 7 に記載の方法。

【請求項 12】

前記回路パターンがエッチング処理により形成されることを特徴とする請求項 7 に記載の方法。

30

【請求項 13】

ヒータを製造する方法であって、

第 1 の両面接着誘電層と、前記第 1 の両面接着誘電層の一方の面上の第 1 の犠牲層と、前記第 1 の両面接着誘電層の他方の面上の導電層とを有する積層体を形成することと、
前記導電層に回路パターンを形成することと、
前記回路パターンを第 2 の両面接着誘電層により被覆することと、
前記第 2 の両面接着誘電層を誘電層により被覆することと、
前記第 1 の犠牲層と、前記第 1 の両面接着誘電層と、前記導電層と、前記第 2 の両面接着誘電層と、前記誘電層とを含む前記ヒータをプレス作業によって形成することと、
前記プレス作業の後、前記第 1 の犠牲層を除去することと、
を含むことを特徴とする方法。

40

【請求項 14】

前記第 1 の犠牲層が銅材であることを特徴とする請求項 13 に記載の方法。

【請求項 15】

前記第 1 及び第 2 の両面接着誘電層がポリイミド材料により形成されていることを特徴とする請求項 13 に記載の方法。

【請求項 16】

前記導電層がニッケル合金材料により形成されていることを特徴とする請求項 13 に記載の方法。

50

【請求項 17】

前記各導電層および前記各誘電層はそれぞれ 0.025 mm から 0.050 mm の間の厚さを有することを特徴とする請求項 13 に記載の方法。

【請求項 18】

前記回路パターンがエッチング処理により形成されることを特徴とする請求項 13 に記載の方法。

【請求項 19】

ヒータを製造する方法であって、
両面接着誘電層と、前記両面接着誘電層の一方の面上の電荷輸送層と、前記両面接着誘電層の他方の面上の導電層とを有する積層体を形成することと、
前記導電層に回路パターンを形成することと、
前記両面接着誘電層と前記電荷輸送層を前記回路パターンの間の空間に嵌め込むプレス作業を行うことと、
前記プレス作業の後、前記電荷輸送層を除去することと、
前記積層体を隣接する構成要素に接合することと、
を含むことを特徴とする方法。

10

【請求項 20】

前記積層体を前記隣接する構成要素に接合する前に、前記電荷輸送層を除去することを更に含むことを特徴とする請求項 19 に記載の方法。

【請求項 21】

前記積層体を前記隣接する構成要素に接合する前に、前記両面接着誘電層および前記電荷輸送層は前記回路パターンの間の空間に嵌め込まれていることを特徴とする請求項 19 に記載の方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

(関連出願の相互参照)

本願は、2011年8月30日に出願された米国仮特許出願第61/528,939号および2012年4月19日に出願された米国仮特許出願第61/635,310号の利益を主張するものであり、参照によりその全内容が本明細書に組み込まれる。本願はまた、本願と同時に
System and Method for Controlling a Thermal Array」と題しその全内容が参照により本明細書に組み込まれる同時係属出願、および「Thermal Array System」と題しその全内容が参照により本明細書に組み込まれる出願にも関連する。

30

【0002】

本開示はヒータシステムに関し、特に、半導体処理において用いられるチャックまたはサセプタとしての用途において、熱損失および/または他の変動を補償するために、動作中に正確な温度プロファイルを被加熱物に対して設定することが可能なヒータシステムに関する。

40

【背景技術】

【0003】

(背景)

本項における説明は本開示に関連する背景に関する情報を提供するためのみのものであり、先行技術を構成するものではない。

【0004】

半導体処理技術において、例えば、処理中に基板（あるいはウェハ）を保持して基板に対し均一な温度プロファイルを設定するために、チャックまたはサセプタが用いられる。図1は静電チャック用支持アセンブリ10を示す。支持アセンブリ10は、電極14を組み込んで備える静電チャック12と、通常シリコン接着剤である接着剤層18により静電

50

チャック１２に対し接合したヒータプレート１６とを含む。ヒータプレート１６にはヒータ２０が固定されている。ヒータ２０は、例えばエッチドフォイルヒータであってもよい。このヒータアセンブリは、冷却板２２に対し、上記と同様に、通常はシリコン接着剤である接着剤層２４により接合されている。基板２６は静電チャック１２上に配置されており、また基板２６を適切な位置に保持する電極１４は、静電電力を生じるよう電圧源（図示せず）に接続されている。無線周波数（Radio Frequency：RF）電源またはマイクロ波電源（図示せず）が、支持アセンブリ１０を囲むプラズマリアクタチャンバ内において静電チャック１２と結合されていてよい。このように、ヒータ２０は、プラズマ強化膜形成またはエッチングを含む、チャンバ内で行う種々の半導体処理工程中に基板２６の温度を維持するために必要な加熱を行う。

10

【０００５】

基板２６に対する処理のあらゆる段階において、処理中にエッチングする基板２６の変動を低減し総処理時間を短縮するためには、静電チャック１２に対する温度プロファイルを厳密に制御することが重要である。数ある適用の中でも特に半導体処理技術において、基板上の温度の均一性を向上する装置および方法の改良が現在も求められている。

【発明の概要】

【発明が解決しようとする課題】

【０００６】

（概要）

本開示の一形態において、ヒータを製造する方法が提供され、前記方法は、誘電層と、第１の両面接着誘電層と、導電層とを有する積層体を形成することと、前記導電層に回路パターンを形成することと、前記回路パターンを第２の両面接着誘電層により被覆することと、前記第２の両面接着誘電層を犠牲層により被覆することと、前記誘電層と、前記第１の両面接着誘電層と、前記導電層と、前記第２の両面接着誘電層とを含むヒータを形成することと、その後前記犠牲層を除去することとを含む。

20

【０００７】

ヒータを製造する他の方法において、前記方法は、第１の両面接着誘電層と、前記両面接着誘電層の一方の面上の第１の犠牲層と、前記両面接着誘電層の他方の面上の導電層とを有する積層体を形成することと、前記導電層に回路パターンを形成することと、前記回路パターンを第２の両面接着誘電層により被覆することと、前記両面接着誘電層を第２の犠牲層により被覆することと、前記第１の両面接着誘電層と、前記導電層と、前記第２の両面接着誘電層とを含む前記ヒータを形成することと、その後前記犠牲層のうちの少なくとも一つを除去することとを含む。

30

【０００８】

ヒータを製造する更に他の方法において、前記方法は、第１の両面接着誘電層と、前記両面接着誘電層の一方の面上の第１の犠牲層と、前記両面接着誘電層の他方の面上の導電層とを有する積層体を形成することと、前記導電材料に回路パターンを形成することと、前記エッチングされた回路パターンを第２の両面接着誘電材料により被覆することと、前記両面接着誘電層を誘電層により被覆することと、犠牲層と、前記第１の両面接着誘電層と、前記導電層と、前記第２の両面接着誘電層と、前記誘電層とを含む前記ヒータを形成することと、その後犠牲層を除去することとを含む。

40

【０００９】

ヒータを製造する更に他の方法において、前記方法は、第１の両面接着誘電層と、前記両面接着誘電層の一方の面上の電荷輸送層と、前記両面接着誘電層の他方の面上の導電層とを有する積層体を形成することと、前記導電層に回路パターンを形成することと、前記積層体を隣接する構成要素に接合することとを含む。

【００１０】

本開示の更なる適用可能範囲は、本願の記載より明らかとなるであろう。本願における説明および具体例は、例示のみのためのものであり、本開示の範囲を何ら限定するためのものではないことが理解されるべきである。

50

【図面の簡単な説明】

【0011】

本開示のより良い理解のために、以下の添付の図面を参照して、以下に本開示の種々の形態の例を説明する。

【0012】

【図1】先行技術における静電チャックの側面図である。

【0013】

【図2】チューニング層を有しており、本開示の一形態の原理に基づき構成したヒータの部分側面図である。

【0014】

【図3】チューニング層またはチューニングヒータを有しており、本開示の原理に基づき構成した図1のヒータの他の形態の分解側面図である。

【0015】

【図4】例えばベースヒータが4個の領域を含みチューニングヒータが18個の領域を含む、本開示の原理に基づき構成した図3のヒータの分解斜視図である。

【0016】

【図5】追加のチューニング層を有しており、本開示の原理に基づき構成した高精度ヒータシステムの他の形態の側面図である。

【0017】

【図6】互いにオフセットさせた配置による、本開示の他の形態に係る交互に配置したチューニング層の分解斜視図である。

【0018】

【図7】本開示の一形態に係るヒータのチャックアセンブリの層に組み込まれる制御装置の斜視図である。

【0019】

【図8】従来技術に係る方法により製造されるヒータを示す断面図である。

【0020】

【図9】本開示の一形態に係るヒータを製造する方法を示す断面図である。

【0021】

【図10】本開示の他の形態に係るヒータを製造する他の方法を示す断面図である。

【0022】

【図11】本開示の他の形態に係るヒータを製造する更に他の方法を示す断面図である。

【0023】

【図12】本開示の他の形態に係るヒータを製造する更に他の方法を示す断面図である。

【0024】

【図13】本開示の他の形態に基づき構成した複数の支持要素を示す斜視図である。

【0025】

【図14】本開示の教示に基づく支持要素を示す断面図である。

【0026】

【図15】本開示の教示に基づく支持要素の拡大平面図である。

【0027】

【図16】本開示の教示に基づき構成したヒートスプレッドを示す斜視図である。

【0028】

本願明細書に示す図面は例示のみのためのものであり、いかなる形においても本開示の範囲を限定することを目的としていない。

【発明を実施するための形態】

【0029】

(詳細な説明)

以下の説明は、本質的に、単に説明のためのものであり、本開示、適用、または用途を限定するものではない。例えば、本開示の以下に示す形態は、半導体処理における使用、

10

20

30

40

50

および、場合により静電チャックに用いることを目的とする。しかしながら、本開示に記載のヒータおよびシステムは半導体処理における適用に限らず、種々の適用に採用してよいことが理解されるべきである。

【0030】

図2に示すように、本開示の一形態はヒータ50である。ヒータ50は、ベースヒータ層52を含み、ベースヒータ層52に少なくとも一つのヒータ回路54が埋設されている。ベースヒータ層52は、ベースヒータ層52を通して形成した、ヒータ回路54を電源（図示せず）に接続するための少なくとも一つの開口（またはビア）56を有する。ベースヒータ層52は主な加熱を行い、図に示すように、ヒータ層52の近傍に設けたチューニングヒータ層60は、ヒータ50による熱分配の微調整を行う。チューニング層60は、チューニング層60に埋設した複数の個別の発熱体62を含む。発熱体62は個別に制御できるようになっている。チューニング層60には、複数の個別の発熱体62を電源およびコントローラ（図示せず）に接続するための少なくとも一つの開口64が形成されている。更に、図に示すように、ベースヒータ層52とチューニング層60との間に内部キャビティ68を規定するルーティング層66を配している。ヒータ層開口56を通り延伸する第1の電気リードセット70は、ヒータ回路54を電源に接続する。ベースヒータ層52の開口55に加えルーティング層66の内部キャビティ68を通り延伸する第2の電気リードセット72は、複数の発熱体62を電源に接続する。なお、ルーティング層66は省略可能で、ヒータ50は上述構成に替えてルーティング層66を含まない構成を採用することができると理解すべきであり、この場合、ベースヒータ層52およびチューニングヒータ層60のみを含む。

【0031】

他の形態では、チューニング層60は熱分配の微調整に用いずにチャック12の温度を測定するために用いてもよい。この形態では、温度依存性を有する抵抗回路に、複数の領域特有あるいは固有の位置を設けている。これらの温度センサはそれぞれ多重化切替装置を介し個別に読み取ることができ、例えば、以下により詳細に説明するように、各センサによる測定に必要な信号線の数に比例するより多数のセンサを用いる形態とすることができる。温度検出のフィードバックにより、制御における判断に必要な情報、例えば、裏側の特定領域を冷却するガスの圧力を制御し基板26からチャック12へ流れる熱流束を規制するために必要な情報を提供することができる。これと同様のフィードバックは、補助冷却液熱交換器を介したベース加熱領域54の温度あるいはバランスプレート冷却液の温度（図示せず）の制御のための、ベースヒータ50の近傍に設けた温度センサを置き換えるため、あるいはその数を増やすために用いることもできる。

【0032】

一形態において、ベースヒータ層50およびチューニングヒータ層60は、密閉ヒータ回路54とチューニング層発熱体62から、通常250℃未満の中温に加熱するためのポリイミド材料中に形成されている。更に、熱伝導率を高めるために、このポリイミド材料に別の材料を添加してもよい。

【0033】

他の形態としては、ベースヒータ層50および/またはチューニングヒータ層60は、材料を基板にあるいは特に厚膜、薄膜、熱スプレーまたはゾル-ゲル法に関する処理を用いた他の層に塗布または積層することにより層を形成する層化プロセスにより形成される。

【0034】

一形態において、ベースヒータ回路54はインコネル（登録商標）により形成されており、チューニング層発熱体62はニッケル材料により形成されている。更に他の形態において、チューニング層発熱体62は、素子がヒータおよび温度センサとして機能するように、十分な抵抗温度係数を有する材料により形成される。このような制御は、一般に「二線式制御」と呼ばれる。このようなヒータおよびそれらを形成する材料は、本明細書と同一の譲受人による、その全内容が参照により本明細書に組み込まれる米国特許第7,19

10

20

30

40

50

6, 295号および係属中の米国特許出願第11/475, 534号に開示されている。

【0035】

上記二線式制御により、本開示の種々の形態は、温度、電力、および/または熱インピーダンスに基づき行う、層発熱体62に対する制御を含む。具体的に、本制御は、熱インピーダンスチューニング層60の個別の素子のそれぞれに加える、掛け算と割り算により第1にはこれらの素子のそれぞれから出力される熱流束に対し同一に対応し、第2には素子温度に対する既知の関係に対応する、電力および抵抗に換算された電圧および/または電流の既知の値あるいは測定値に基づく、温度、電力、および/または熱インピーダンスに基づき行う、層発熱体62に対する制御を含む。これらはともに、チャンバまたはチャックの使用または保守、処理エラー、装置の劣化による物理的变化、およびこれらに限らない原因に基づき生じる領域に特有の熱変化を、オペレータまたは制御システムが検出し補償することができるように、各素子に対する熱インピーダンス負荷を算出および監視するために用いることができる。あるいは、熱インピーダンスチューニング層60の個別に制御される各発熱体に対し、半導体処理中に基板温度を制御するために、基板上の対応する領域において生じベースヒータ層52へと流れる熱流束を後に調整あるいはゲート制御するための、同一のまたは異なる所定の温度の目標抵抗値を設定することができる。

10

【0036】

一形態において、ベースヒータ50は、例えば、シリコン接着剤、あるいは感圧接着剤でもよい、を用いてチャック51に接着される。したがって、均一または所望の温度プロファイルがチャック51に対し適用され、それにより基板(図示せず)に対しても均一または所望の温度プロファイルが適用されるように、ヒータ層52が主要な加熱を行い、チューニング層60が加熱プロファイルの微調整または調整を行う。

20

【0037】

本開示の他の形態においては、歪み負荷が加えられた場合にチューニング層発熱体62の温度感度を向上させるために、チューニング層発熱体62の熱膨張率(CTE: Coefficient of Thermal Expansion)をチューニング発熱層基板60のCTEに適合させている。二線式制御のための適切な材料の多くは、温度と歪みの両方に対する抵抗感度を含め、抵抗温度装置(Resistor Temperature Devices (RTDs))と同様の特性を示す。チューニング層発熱体62のCTEをチューニングヒータ層基板60に適合させると、実際の発熱体に生じる歪みが低減する。そして、歪みレベルは動作温度の上昇に伴い上昇する傾向があるため、CTEの適合化は、一層の要因となる。一形態において、チューニング層発熱体62は約15 ppm/°CのCTEを有する高純度のニッケル鉄合金であり、それを囲むポリイミド材料は約16 ppm/°CのCTEを有する。この形態において、チューニングヒータ層60を他の層に接着する材料は、チューニングヒータ層60をチャック12の他の部材から物理的に分離する弾性特性を示す。同等のCTEを有する他の材料を用いても本開示の範囲を逸脱しないことが理解されるべきである。

30

【0038】

ここで、図3~図5に、(図2を参照して概要を上述した)ベースヒータ層とチューニング層との両方を備えるヒータの形態の一例を、参照番号80を付して示す。ヒータ80はベースプレート(冷却板とも呼ぶ)82を含み、一形態におけるベースプレート82は厚さ約16mmのアルミ板である。一形態において、ベースヒータ84は、弾性接着層86を用いてベースプレート82に固定される。弾性接着は、その全内容が参照により本明細書に組み込まれる米国特許第6,073,577号に開示されるものでもよい。本開示の一形態において、基板88は、ベースヒータ84上に設けられており、厚さ約1mmのアルミ材料である。基板88は、必要な量だけ電力をベースヒータ84から損失させるための熱伝導率を有するように設計されている。ベースヒータ84が比較的高い電力を有するので、必要な熱伝導率を備えていない場合、このベースヒータ84は、隣接する構成要素に「証拠」の印(抵抗性回路の痕跡から)を付与し、それによりヒータ系全体の効率を

40

50

下げる。

【0039】

チューニングヒータ90は、基板88上に設けられ、上述のように弾性接着層94を用いてチャック92に固着されている。一形態において、チャック92は、約2.5mmの厚さを有する酸化アルミニウム材料である。本明細書に記載する材料および寸法は、単に例示のためのものであり、本開示は、本明細書に記載の特定の形態に限らないものであることが理解されるべきである。また、チューニングヒータ90は、ベースヒータ84より低い電力を有し、上述のように、基板88は、チューニングヒータ90に「証拠」の印が付されないように電力をベースヒータ84から損失させる機能を備える。

【0040】

図4はベースヒータ84およびチューニングヒータ90の更なる詳細を示し、図中、ベースヒータ84は、例えば4つの領域を有し、チューニングヒータ90は、例えば18の領域を有する。一形態において、ヒータ80は、寸法450mmのチャックに用いるが、熱分配を高度に調整する能力を有することから、これより寸法の大きいまたは小さいチャックに用いてもよい。また、高精度ヒータ80は、図に示すような積層/平面構成に替えて、チャックの(水平面上の)周辺部(図4中に領域Pとして示す。)、あるいは図3にチューニング層90'として示す上下に平行な位置、またあるいはチャック上のもしくはチャックに沿った個別の所定位置、またあるいは他の構成要素の周辺部もしくは構成要素同士の組合せの周辺部に設けてもよい。また更に、高精度ヒータ80は、半導体処理装置内の他の構成要素の内、プロセスキット、チャンバ壁、チャンバ蓋、ガスライン、およびシャワーヘッドに設けてもよい。また、本明細書および図に示すヒータおよび制御システムはいかなる数の装置に採用してもよく、そのため、ここに例示した半導体ヒータチャック装置は本開示の範囲を何ら限定しないと解釈されるべきことが理解されるべきである。

【0041】

本開示はまた、ベースヒータ84およびチューニングヒータ90を加熱機能に限定しないことを考慮している。なお、一つまたは複数のこれら部材はそれぞれ、以下、「ベース機能層」および「チューニング層」とし、あるいは温度センサ層もしくは他の機能部材としてもよく、この場合にも本開示の範囲を逸脱しないことが理解されるべきである。他の機能として、例えば、特に冷却層、あるいは種々の電気的特性などのセンサ入力を受信する診断層を含んでもよい。

【0042】

図5に示すように、ヒータ80に含まれる二次チューニング層ヒータ120をチャック12の上面に設けることにより、二重調整能力を付与してもよい。二次チューニング層は、発熱層ではなく温度検出層として用いてもよく、この場合にも本開示の範囲を逸脱しない。したがって、採用するチューニング層ヒータの数は特に限られず、本開示に記載のものに限定されない。

【0043】

他の形態では、ベース機能層は、上述のベースヒータ84の構造とは異なり、複数の熱電素子を含んでもよい。また、これらの熱電素子は領域内に設けてもよく、通常、基板または冷却板82上あるいはその近傍に設ける。

【0044】

更に他の形態において、複数のチューニング層は「積層」構成としてもよく、あるいは、垂直方向に配置してもよく、個別の抵抗のトレースが対向する層における隣接した抵抗のトレースからオフセットした位置に配置され、これによりトレース間に存在する隙間を埋めるように構成される。例えば、図6に示すように、第1のチューニング層130を第2のチューニング層140からオフセットした位置に設け、チューニング層140のトレース142を第1のチューニング層130のトレース134内の隙間132に隣接するよう(逆もまた同様)配置する。他の形態において、隣接層間の隙間を埋めるためあるいはホットスポットを抑制するために、「チェッカーボード」設計を用いてもよい。

【0045】

図7は閾値電圧スイッチング回路を示しており、一形態において、この閾値電圧スイッチング回路は、回路全体の電圧が閾値を超えた場合に電気を一方向に流す個別の固体装置を備えており、またこのスイッチング回路は、ヒータチャック本体に組み込むあるいは取り付けることによりパッケージの形で実装してもよいが、通常はベアダイの金型の構成部品として組み込まれる。他の形態において、制御素子は、図示したように上記の接着層86に組み込まれている。制御素子がヒータのどの要素あるいはアセンブリにおいて組み込まれていても本開示の範囲を逸脱しないことが理解されるべきである。本開示の一形態において、シングルパッケージシリコン制御素子上の閾値電圧スイッチング回路 (Application-Specific Integrated Circuit:ASIC) は、あるいはチャックに組み込まれていても取り付けられていてもよい。構成要素のいずれかが動作中に停止した場合に冗長を行うために追加の制御デバイスを用いてもよい。

10

【0046】

一形態において、チューニング層330はヒータであり、一方、他の形態においては、上記に詳述したように、チューニング層330は温度センサである。これらチューニング層330およびベース部材310は、ヒータおよび温度センサのいずれとしても機能するために十分なTCR特性を有する材料により設計されている。また、二次チューニング層(図5参照)は構成要素340の上面に固定されており、また、ヒータおよび/または温度センサとして機能するいかなる数のチューニング層も採用してよく、任意の数としても本開示の範囲を逸脱しないことが理解されるべきである。構成要素340の上面に二次チューニング層が固定されている場合、ウェハが間接的に支持され、逆に、ウェハが構成要素340の上面にある場合、直接的に支持される。

20

【0047】

装置300はまた、多数の電源ラインに対応するため、図2に示すルーティング層66を備えていてもよい。全図面を参照し本願に記載する追加の特徴は、本開示の流体通路320を有するベース部材310を備える本形態において採用してもよく、この場合にも本開示の範囲を逸脱しない。

ここで図8-x-xを参照して、本開示の他の形態は、例えば上記ベースヒータ84とチューニングヒータ90のいずれでもよいヒータを製造する方法を含む。

背景としては、図8を参照すると、例えばベースヒータ84がポリイミドヒータである場合、その構成として両面接着誘電層400、回路パターンが形成される導電層410、および他の両面接着誘電層420を含む。両面接着層400および420は片面のみによる接着には用いることができないため、従来技術の方法においては、更に追加の誘電層(接着剤を一切含まない)430を両面接着層400および420上に配置し、最終製品としてのヒータを形成する。しかしながら、これら追加の誘電層430は比較的低い熱伝導率を有するため、チャック動作中に熱を伝導する際に熱「チョーク」として作用する。追加の層として例えば加熱層および/またはセンサなどを層構造全体に追加した場合、この熱チョークの作用が低減してしまう。

30

【0048】

図9~図13に、本開示に係る方法を示す。この方法は通常、層積層体500を含んでおり、ここでは、チューニングヒータの製造に際し、従来例で用いている誘電層430が犠牲層あるいは場合により電荷輸送層に置き換えられている。より具体的には、図9を参照して、この方法は、第1の両面接着誘電層506を有する積層体500と、両面接着誘電層506の一方の面上の第1の犠牲層507と、両面接着誘電層506の他方の面上の導電層509とを形成することを含む。次に、回路パターン508を、導電層509に対して例えばエッチング処理を行うことにより形成し、次いでこの回路パターン508を第2の両面接着誘電層510により被覆する。両面接着誘電層510は第2の犠牲層512により被覆する。

40

【0049】

その後、例えばプレス加工によりヒータを形成し、このように形成したヒータ自体は第1の両面接着誘電層506と、導電層508と、第2の両面接着誘電層510とを含む。

50

ヒータの形成後、犠牲層 507 および 512 のうちの少なくとも一つは除去する。このように犠牲層 507 および 512 を用いることにより、従来例における誘電層の必要を解消し、ヒータがより効率的な熱伝達を行うことを可能とした。

【0050】

この方法の他の変形例を図 10 に示す。図 10 において、この方法は誘電層 522 と、第 1 の両面接着誘電層 524 と、導電層 526 とを有する積層体 520 を形成することを含む。回路パターン 528 を導電層 526 に形成し、次いでこの回路パターン 528 を第 2 の両面接着誘電層 530 により被覆する。この第 2 の両面接着誘電層 530 を犠牲層 532 により被覆して、その後例えばプレス作業を行いヒータを形成する。ヒータは、誘電層 522 と、第 1 の両面接着誘電層 524 と、導電層 526 と、第 2 の両面接着誘電層 530 とを含む。ヒータの形成後、犠牲層 532 を除去する。

10

【0051】

上記の方法の更に他の変形例を図 11 に示す。図 11 において、この方法は第 1 の両面接着誘電層 542 と、両面接着誘電層 542 の一方の面上の第 1 の犠牲層 544 と、両面接着誘電層 542 の他方の面上の導電層 546 とを有する積層体 540 を形成することを含む。次に、回路パターン 548 を例えばエッチング処理を行うことにより導電層 546 に形成し、この回路パターン 548 を第 2 の両面接着誘電媒質 550 により被覆する。次いで両面接着誘電層 550 を誘電層 552 により被覆する。例えばプレス作業によりヒータを形成し、このように形成したヒータは犠牲層 544 と、第 1 の両面接着誘電層 542 と、導電層 546 と、第 2 の両面接着誘電層 550 と、誘電層 552 とを含む。ヒータの形成後、犠牲層 544 は除去する。

20

【0052】

本開示に係る方法の更に他の変形例を図 12 に示す。図 12 において、この方法は第 1 の両面接着誘電層 562 と、両面接着誘電層 562 一方の面の電荷輸送層 564 と、両面接着誘電層 562 の他方の面上の導電層 566 とを有する積層体 560 を形成することを含む。回路パターン 568 を導電層 566 に形成した後、積層体 560 を、例えばチャックなどの隣接する構成要素 570 に接合する。電荷輸送層 564 は積層体 560 を隣接する構成要素 570 に接合する前に除去してもよく、あるいは積層体 560 を隣接する構成要素 570 に接合した後に電荷輸送層 564 を除去してもよい。また、より平坦な積層体 560 を形成するためには、積層体 560 を隣接する構成要素 570 に接合する前に、両面接着誘電層 562 および電荷輸送層 564 を変形させて回路パターン 568 の間の空間「S」に対し嵌め込むことができる。

30

【0053】

本開示の一形態において、導電層 508 はインコネル（登録商標）材料であり、通常は種々のニッケル合金のいずれかであってよい。本開示の一形態において、両面接着誘電層 506 および 510 はポリイミド材料である。一形態において、各導電層 508 ならびに誘電層 506 および 510 はそれぞれ、約 0.025 mm から約 0.050 mm の間の厚さを有し、犠牲層 502 は約 0.017 mm の厚さを有する。また、犠牲層 507 および / または 512 を除去した後に、例えば軽石を用いて擦るなどによる清掃作業を行ってもよい。

40

【0054】

犠牲層は、本開示の一形態において銅であり、通常、エッチング処理により除去される。他の形態では、犠牲層はアルミニウムでよく、ウェハ処理のために平面を形成するために、部分的に研磨してもよい。したがって、層の一部はヒータや積層構造に残り、完全には除去されない。また、犠牲層や電荷輸送層などの種々の層を完全に除去してもよく、あるいは、後の処理時にヒータに残っていてもよく、このような構成の場合も本開示の範囲を逸脱しないことが理解されるべきである。

【0055】

ここで、図 13 ~ 図 15 を参照して、本開示の他の形態においては、本形態ではプレス加工である製造中に必要な平坦度を得るため、複数の指示要素 600 をチューニングヒー

50

タ層とブーストヒータ層との間に設ける。より具体的には、本開示の本形態において、支持要素600は、ヒータ回路を有する銅層602にエッチングされる。図13に示すように、銅層602のトレース間の間隔が比較的広くなっており、この広い間隔のために、積層は平坦でないあるいは所望の平坦度を有していないものとなっている。平坦度を向上させるため、支持要素600を設けることにより付加構造を設けている。そして、図15に示すように、支持要素600は「分割」構造を構成しており、すなわち、開口610を間に有する二つの部分602および604から成る。これにより、接着剤620（図14参照）が各指示要素の間をより均一に流れるように構成している。

【0056】

図16に、チューニングヒータ700の他の形態を示す。図に示すように、個別の素子720全体に対し均一な温度を得るために、各素子720の上部にヒートスプレッド710を設けている。このヒートスプレッドは、アルミニウムおよび銅ならびにパイロリティックグラファイトシート（Pyrolytic Graphite Sheet：PGS）を含むパイロリティックグラファイトを含むがこれらに限定しない種々の材料により構成することができる。一形態において、ヒートスプレッド710は、図に示すようにモノリシックであり、厚さが一定となるよう構成している。しかしながら、一体形成した溝あるいは熱ガイド部730を備える他の構成を採用してもよく、この場合にも本開示の範囲を逸脱しないことが理解されるべきである。

【0057】

本願に記載のチューニング層およびヒータのそれぞれは制御システムにより制御されており、そのような制御システムの種々の形態は、本願と同時に出願され、本明細書と同一の譲受人による、「System and Method for Controlling A Thermal Array」と題した同時係属出願および「Thermal Array System」と題した出願において、その更なる詳細が記載されている。通常、この制御システムは、チューニング層と接続した複数のセットの電源ラインと、電源ラインとチューニング層とに電気的に接続した複数のアドレス可能制御素子とを備えており、この制御素子はチューニング層の領域に対し選択的制御を行う。この制御素子は、例えば閾値電圧スイッチング回路でもよく、この閾値電圧スイッチング回路は半導体スイッチでもよい。この閾値電圧スイッチング回路はパッケージとして実装されてよく、例えば特定用途IC（Application Specific Integrated Circuit：ASIC）として実装してよい。更に、制御素子は、上述のように、チャックなどの構成要素内に組み込まれていてもよい。これら制御システムおよび関連するアルゴリズムは、上述の同時係属出願においてその更なる詳細が図を参照して説明されているので、明確性のために本願には含めない。

【0058】

なお、本開示は、本願および添付の図面に実施例として記載した実施形態に限定されない。多種多様な変更を説明したが、当業者の知識にはその一部として更に多くの変更が含まれる。これらの変更、更なる変更、および技術的均等物による一切の代替物は本願明細書および図面に追加してよく、その場合にも本件特許出願における本開示の保護範囲を逸脱するものではない。

10

20

30

40

【図 1】

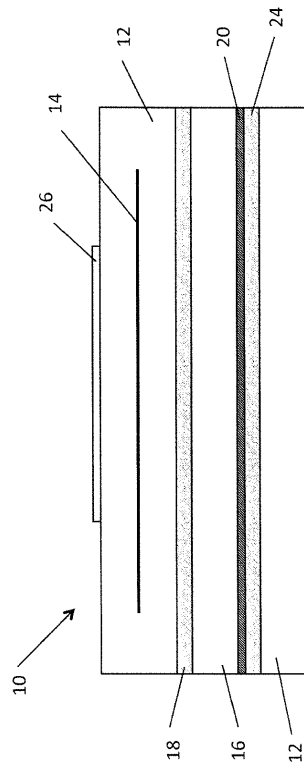


FIG. 1
(先行技術)

【図 2】

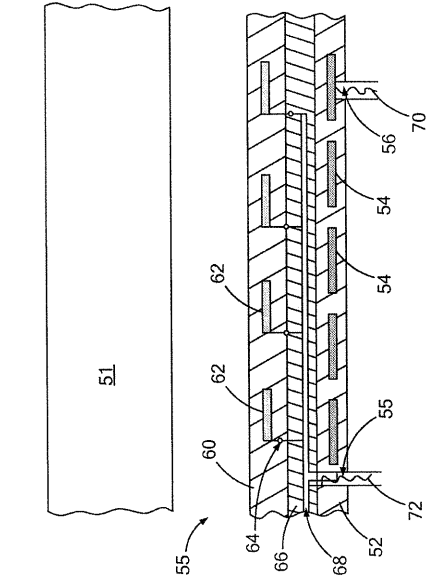


FIG. 2

【図 3】

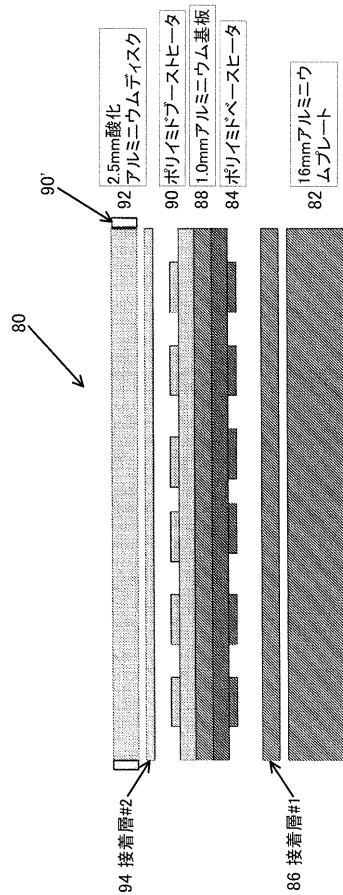


FIG. 3

【図 4】

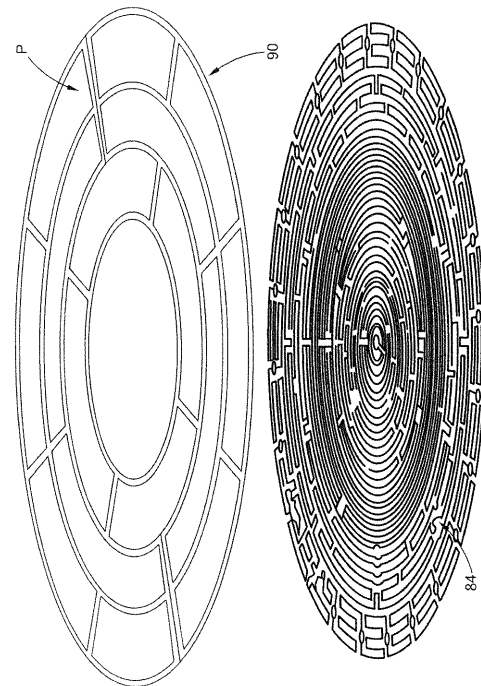


FIG. 4

【図 5】

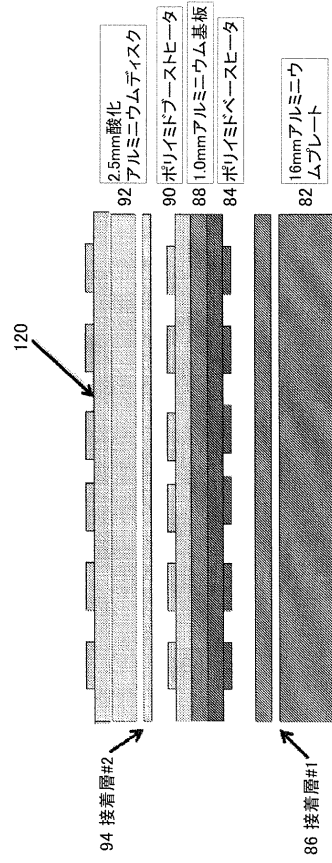


FIG. 5

【図 6】

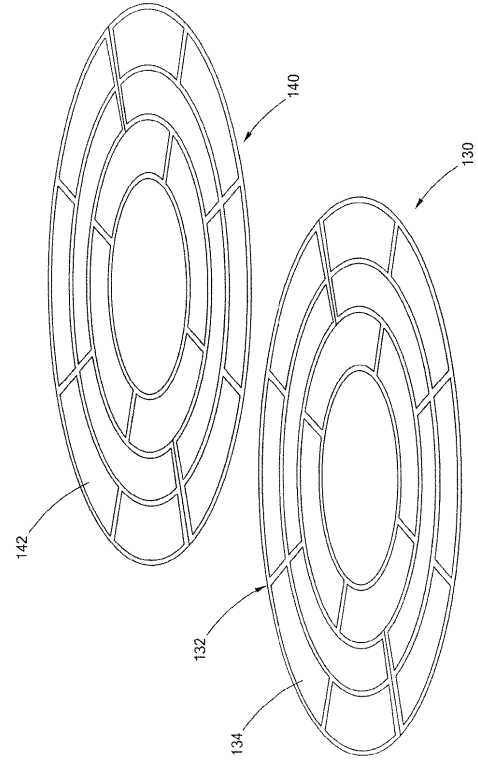


FIG. 6

【図 7】

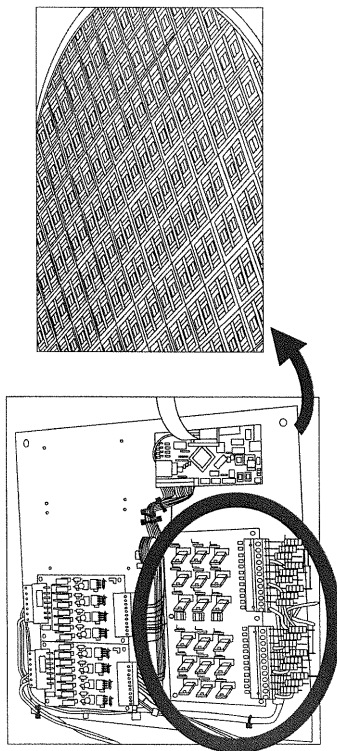
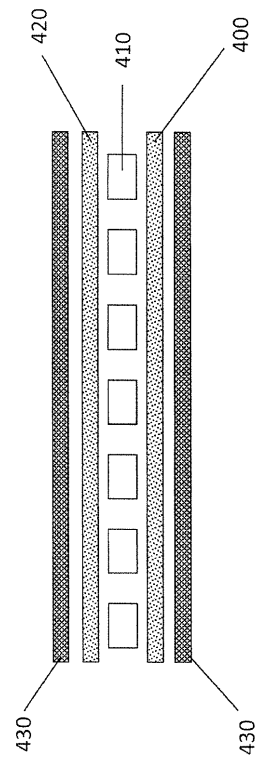


FIG. 7

【図 8】

FIG. 8
(先行技術)

【図 9】

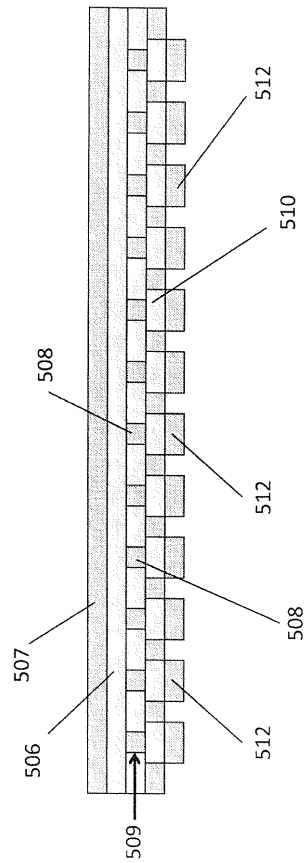


FIG. 9

【図 10】

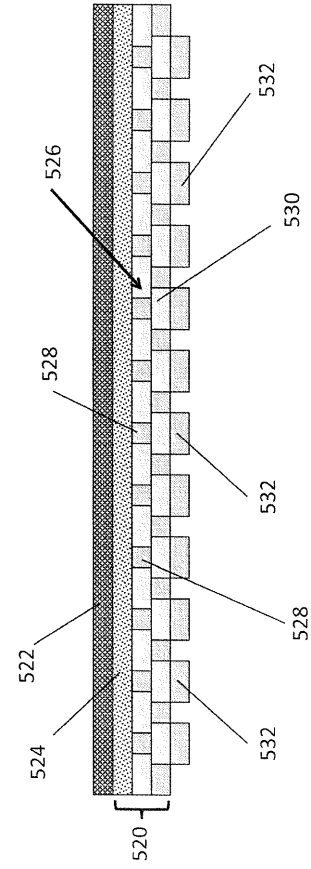


FIG. 10

【図 11】

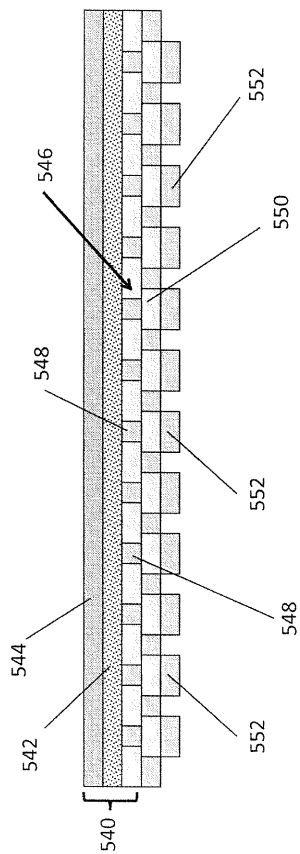


FIG. 11

【図 12】

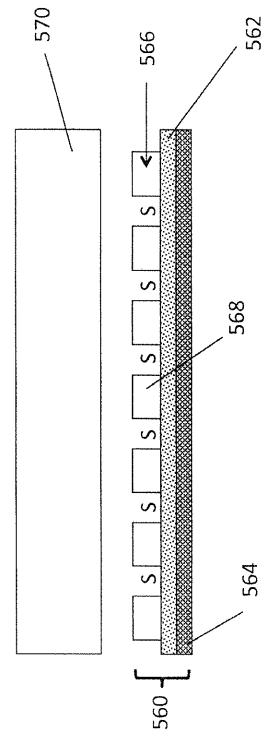


FIG. 12

【図 13】

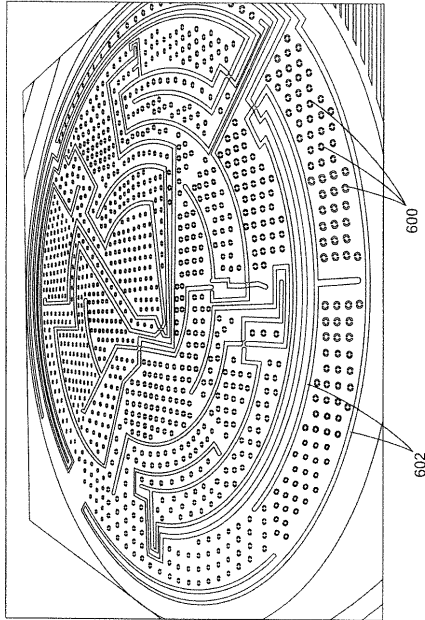


FIG. 13

【図 14】

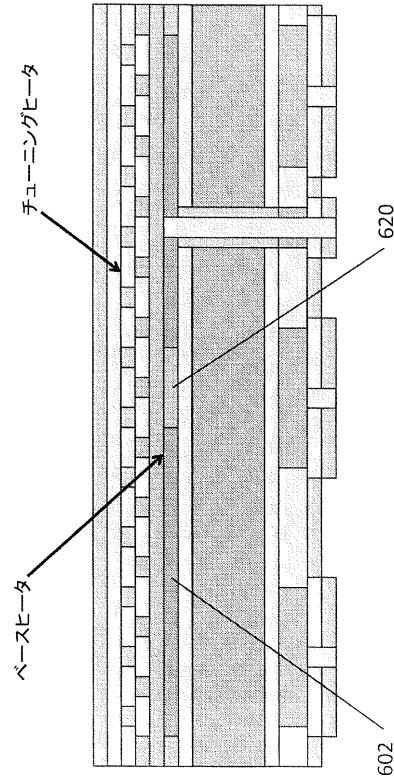


FIG. 14

【図 15】

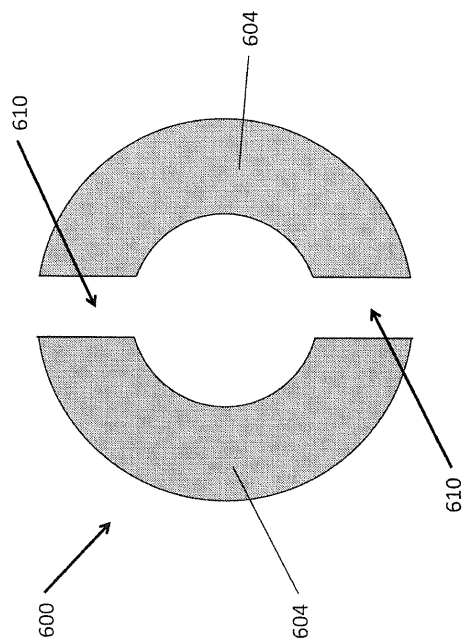


FIG. 15

【図 16】

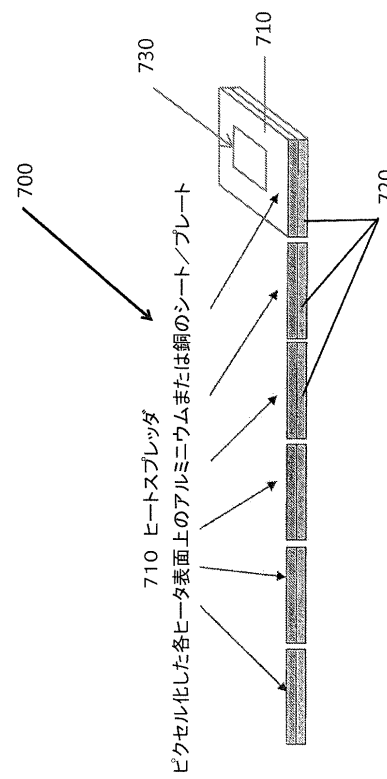


FIG. 16

フロントページの続き

- (72)発明者 ボールド、アレン、ノーマン
アメリカ合衆国 ミズーリ州 6 3 1 2 2 カークウッド コーチアベニュー 2 1 6
- (72)発明者 スミス、ジャネット、リー
アメリカ合衆国 ミズーリ州 6 5 2 0 2 コロンビア ロキャストグローブチャーチロード 3 1
0 4 ノース
- (72)発明者 スワンソン、カル、トーマス
アメリカ合衆国 ミズーリ州 6 3 1 3 9 セントルイス ローンアベニュー 3 3 0 7 アパート
メント 4
- (72)発明者 ノスラティ、ムハンマド
アメリカ合衆国 ミズーリ州 6 3 0 2 6 フェントン ビー・オー・ボックス 5 2 3
- (72)発明者 スミス、ケビン、ロバート
アメリカ合衆国 ミズーリ州 6 5 2 0 3 コロンビア カスケーズドライブ 6 5 0 3

審査官 鈴木 和樹

- (56)参考文献 特開 2 0 0 7 - 3 2 9 0 0 8 (J P , A)
特開平 1 0 - 1 1 6 8 8 7 (J P , A)
特開 2 0 0 3 - 2 5 8 0 6 5 (J P , A)
特表 2 0 0 8 - 5 2 7 6 9 4 (J P , A)
特開 2 0 1 0 - 0 4 0 6 4 4 (J P , A)
特開 2 0 0 9 - 0 5 4 9 3 2 (J P , A)
特開 2 0 0 7 - 0 5 9 6 9 4 (J P , A)
国際公開第 2 0 1 0 / 0 6 1 7 4 0 (W O , A 1)
米国特許出願公開第 2 0 1 1 / 0 0 9 2 0 7 2 (U S , A 1)

- (58)調査した分野(Int.Cl. , D B 名)
H 0 1 L 2 1 / 6 8 3