

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-77970

(P2011-77970A)

(43) 公開日 平成23年4月14日(2011.4.14)

(51) Int.Cl.	F I	テーマコード (参考)
H04N 1/41 (2006.01)	H04N 1/41 Z	5C006
H04N 1/21 (2006.01)	H04N 1/21	5C073
G09G 3/20 (2006.01)	G09G 3/20 632B	5C080
G09G 3/36 (2006.01)	G09G 3/20 631R	5C178
	G09G 3/20 631B	
審査請求 未請求 請求項の数 15 O L (全 27 頁) 最終頁に続く		

(21) 出願番号	特願2009-229299 (P2009-229299)	(71) 出願人	000002369
(22) 出願日	平成21年10月1日 (2009. 10. 1)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	小日向 淳
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	5C006 AF03 AF04 AF26 AF31 AF42
			AF84 BF02 BF06 BF22 BF24
			BF28 FA44
			最終頁に続く

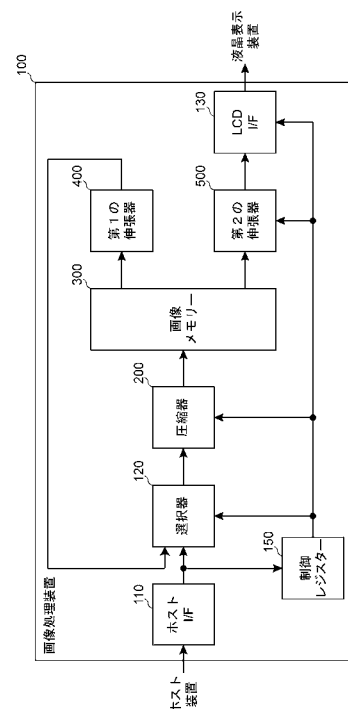
(54) 【発明の名称】 画像処理装置、画像表示システム、電子機器及び画像処理方法

(57) 【要約】

【課題】画像データを圧縮してバッファリングする場合に、圧縮率を低下させることなく、1画素単位で圧縮処理後の画像データを更新できる画像処理装置等を提供する

【解決手段】画像処理装置は、当該画素の周囲の少なくとも一部の画素の画像データを参照して前記当該画素の画像データを圧縮する圧縮器と、前記圧縮器によって圧縮された圧縮画像データを記憶するメモリと、前記メモリに記憶された前記圧縮画像データを伸張する第1の伸張器とを含み、第1の伸張器が、入力画像データに対応して前記メモリに記憶される圧縮画像データを伸張して伸張画像データを生成し、前記圧縮器が、前記入力画像データにより前記伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして前記メモリに書き戻す。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

当該画素の周囲の少なくとも一部の画素の画像データを参照して前記当該画素の画像データを圧縮する圧縮器と、
前記圧縮器によって圧縮された圧縮画像データを記憶するメモリと、
前記メモリに記憶された前記圧縮画像データを伸張する第 1 の伸張器とを含み、
前記第 1 の伸張器が、
入力画像データに対応して前記メモリに記憶される圧縮画像データを伸張して伸張画像データを生成し、
前記圧縮器が、
前記入力画像データにより前記伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして前記メモリに書き戻すことを特徴とする画像処理装置。

10

【請求項 2】

請求項 1 において、
所与の切り換え信号に基づいて、前記伸張画像データ又は前記入力画像データを前記圧縮器に供給する選択器を含むことを特徴とする画像処理装置。

【請求項 3】

請求項 1 又は 2 において、
画像の水平方向の書き換え開始位置、前記水平方向の書き換え終了位置、該画像の垂直方向の書き換え開始位置、及び前記垂直方向の書き換え終了位置に対応した制御データが設定される制御レジスターを含み、
前記制御データに基づいて、前記伸張画像データ又は前記入力画像データを前記圧縮器に供給することを特徴とする画像処理装置。

20

【請求項 4】

請求項 1 乃至 3 のいずれかにおいて、
前記圧縮器が、
1 走査ライン単位に画像データの圧縮処理を行い、
前記第 1 の伸張器が、
1 走査ライン単位に前記メモリから前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記圧縮処理に対応した伸張処理を行うことを特徴とする画像処理装置。

30

【請求項 5】

請求項 1 乃至 3 のいずれかにおいて、
前記圧縮器が、
1 走査ラインを分割したブロック単位に、当該画素の画像データと前記当該画素と水平方向に隣接する画素の画像データとの差分を圧縮する差分圧縮処理を行い、
前記第 1 の伸張器が、
前記メモリから前記ブロック単位又は当該ブロックを含む走査ライン単位に前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記差分圧縮処理に対応した差分伸張処理を行うことを特徴とする画像処理装置。

40

【請求項 6】

請求項 1 乃至 5 のいずれかにおいて、
前記メモリに記憶された前記圧縮画像データを伸張する第 2 の伸張器を含み、
前記第 2 の伸張器によって伸張された画像データを画像表示装置に供給することを特徴とする画像処理装置。

【請求項 7】

請求項 1 乃至 5 のいずれか記載の画像処理装置と、
前記画像処理装置からの画像データに基づいて画像を表示する画像表示装置とを含み、
前記画像処理装置が、
前記第 1 の伸張器によって伸張された画像データを前記画像表示装置に供給することを特徴とする画像表示システム。

50

【請求項 8】

請求項 6 記載の画像処理装置と、
前記画像処理装置からの画像データに基づいて画像を表示する画像表示装置とを含み、
前記画像処理装置が、
前記第 2 の伸張器によって伸張された画像データを前記画像表示装置に供給することを
特徴とする画像表示システム。

【請求項 9】

請求項 1 乃至 6 のいずれか記載の画像処理装置を含むことを特徴とする電子機器。

【請求項 10】

請求項 7 又は 8 記載の画像表示システムを含むことを特徴とする電子機器。

10

【請求項 11】

当該画素の周囲の少なくとも一部の画素の画像データを参照して前記当該画素の画像データを圧縮して圧縮画像データを生成し、該圧縮画像データをメモリーに格納する第 1 の圧縮ステップと、

入力画像データに対応して前記メモリーに記憶される圧縮画像データを伸張して伸張画像データを生成する第 1 の伸張ステップと、

前記入力画像データにより前記伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして前記メモリーに書き戻す第 2 の圧縮ステップとを含むことを特徴とする画像処理方法。

【請求項 12】

20

請求項 11 において、

前記第 2 の圧縮ステップは、

画像の水平方向の書き換え開始位置、前記水平方向の書き換え終了位置、該画像の垂直方向の書き換え開始位置、及び前記垂直方向の書き換え終了位置に対応した制御データに基づいて、前記伸張画像データ又は前記入力画像データを圧縮することを特徴とする画像処理方法。

【請求項 13】

請求項 11 又は 12 において、

前記第 1 の圧縮ステップが、

1 走査ライン単位に画像データの圧縮処理を行い、

30

前記第 1 の伸張ステップが、

1 走査ライン単位に前記メモリーから前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記圧縮処理に対応した伸張処理を行うことを特徴とする画像処理方法。

【請求項 14】

請求項 11 乃至 13 のいずれかにおいて、

前記第 1 の圧縮ステップが、

1 走査ラインを分割したブロック単位又は当該ブロックを含む走査ライン単位に、当該画素の画像データと前記当該画素と水平方向に隣接する画素の画像データとの差分を圧縮する差分圧縮処理を行い、

前記第 1 の伸張ステップが、

40

前記メモリーから前記ブロック単位に前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記差分圧縮処理に対応した差分伸張処理を行うことを特徴とする画像処理方法。

【請求項 15】

請求項 11 乃至 14 のいずれかにおいて、

前記メモリーに記憶された前記圧縮画像データを伸張し、伸張処理された画像データを画像表示装置に供給する第 2 の伸張ステップを含むことを特徴とする画像処理方法。

【発明の詳細な説明】**【技術分野】****【0001】**

50

本発明は、画像処理装置、画像表示システム、電子機器及び画像処理方法等に関する。

【背景技術】

【0002】

従来、液晶表示装置や有機EL(Electro Luminescence)表示装置に代表される画像表示装置に対して画像データを供給する画像処理装置は、画像データを一旦バッファリングした後、必要に応じて施した画像処理後の画像データを出力している。この画像処理装置については、例えば特許文献1～特許文献3に開示されているように、圧縮手段を内蔵することで、バッファリングする画像データのデータサイズを小さくすることが行われている。特許文献1～特許文献3では、1走査ライン単位で、隣接する画素間の差分圧縮を行って、より少ない処理負荷で、リアルタイムに画像データのデータサイズを小さくできるライン圧縮技術が開示されている。

10

【0003】

また、特許文献4には、1走査ラインを複数のブロックに分割して、ブロック単位で画像データに対して上記の差分圧縮を行うことで、ブロック単位で圧縮画像データを扱うことができるようにして使い勝手を向上させるパーシャル圧縮技術が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-178850号公報

【特許文献2】特開2007-181052号公報

【特許文献3】特開2007-178851号公報

【特許文献4】特開2008-257685号公報

20

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献4に開示されたパーシャル圧縮技術では、1走査ラインを分割したブロック単位に画像データを画素間の差分圧縮を行うため、ライン圧縮技術と比較すると、使い勝手を向上させることができる反面、圧縮率が低下し、圧縮処理後の画像データのデータサイズを十分に小さくできないという問題がある。また、特許文献1～特許文献3に開示されたライン圧縮技術や特許文献4に開示されたパーシャル圧縮技術では、走査ライン単位又はブロック単位でしか画像データを更新できない。そのため、圧縮画像データを1画素単位で更新することができず、画像メモリーを有効活用できる反面、使い勝手を向上させることが望まれている。

30

【0006】

本発明は、以上のような技術的課題に鑑みてなされたものである。本発明の幾つかの態様によれば、画像データを圧縮してバッファリングする場合に、圧縮率を低下させることなく、1画素単位で圧縮処理後の画像データを更新できる画像処理装置、画像表示システム、電子機器及び画像処理方法等を提供することができる。

【課題を解決するための手段】

【0007】

40

(1)本発明の一態様は、画像処理装置が、当該画素の周囲の少なくとも一部の画素の画像データを参照して前記当該画素の画像データを圧縮する圧縮器と、前記圧縮器によって圧縮された圧縮画像データを記憶するメモリーと、前記メモリーに記憶された前記圧縮画像データを伸張する第1の伸張器とを含み、前記第1の伸張器が、入力画像データに対応して前記メモリーに記憶される圧縮画像データを伸張して伸張画像データを生成し、前記圧縮器が、前記入力画像データにより前記伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして前記メモリーに書き戻す。

【0008】

本態様によれば、圧縮器により圧縮された圧縮画像データを画像メモリーにバッファリングさせる場合に、入力画像データに対応して画像メモリーに記憶された圧縮画像データ

50

を読み出して第 1 の伸張器が伸張して伸張画像データを生成し、該入力画像データを該伸張画像データで更新した更新画像データを再び圧縮器で圧縮して画像メモリに書き戻すようにしたので、1 画素単位で圧縮処理後の画像データを更新できるようになる。また、圧縮処理を工夫することで、圧縮率を向上させることができるようになる。

【0009】

(2) 本発明の他の態様に係る画像処理装置は、所与の切り換え信号に基づいて、前記伸張画像データ又は前記入力画像データを前記圧縮器に供給する選択器を含む。

【0010】

本態様によれば、選択器を設けることで、上記の効果に加えて、簡素な構成、且つ簡素な制御により、1 画素単位で入力画像データにより更新された更新画像データを生成できるようになる。

【0011】

(3) 本発明の他の態様に係る画像処理装置は、画像の水平方向の書き換え開始位置、前記水平方向の書き換え終了位置、該画像の垂直方向の書き換え開始位置、及び前記垂直方向の書き換え終了位置に対応した制御データが設定される制御レジスターを含み、前記制御データに基づいて、前記伸張画像データ又は前記入力画像データを前記圧縮器に供給する。

【0012】

本態様によれば、画像の水平方向の書き換え開始位置、前記水平方向の書き換え終了位置、該画像の垂直方向の書き換え開始位置、及び前記垂直方向の書き換え終了位置により画像内の更新領域を特定するようにしたので、更新領域周辺の最小限の圧縮処理単位の圧縮画像データのみを読み出し、該圧縮画像データを伸張して更新画像データを生成することにより、最小限の構成で、且つ、最小限の処理で、画像メモリに記憶された圧縮画像データの部分更新が可能となる。

【0013】

(4) 本発明の他の態様に係る画像処理装置では、前記圧縮器が、1 走査ライン単位に画像データの圧縮処理を行い、前記第 1 の伸張器が、1 走査ライン単位に前記メモリから前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記圧縮処理に対応した伸張処理を行う。

【0014】

本態様によれば、画像メモリに記憶された圧縮画像データの 1 画素単位の部分更新を、1 走査ライン単位の圧縮処理及び伸張処理で行うようにしたので、所定以上の圧縮率を確保した上で、簡素な構成で、且つ、リアルタイム処理が可能となり、低コストで画像メモリを有効活用できる画像処理装置を提供できるようになる。

【0015】

(5) 本発明の他の態様に係る画像処理装置では、前記圧縮器が、1 走査ラインを分割したブロック単位に、当該画素の画像データと前記当該画素と水平方向に隣接する画素の画像データとの差分を圧縮する差分圧縮処理を行い、前記第 1 の伸張器が、前記メモリから前記ブロック単位又は当該ブロックを含む走査ライン単位に前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記差分圧縮処理に対応した差分伸張処理を行う。

【0016】

本態様によれば、ブロック単位で圧縮画像データを更新する場合に比べて、1 画素単位で圧縮画像データを部分更新でき、圧縮率を低下させることなく、1 画素単位で圧縮処理後の画像データを更新できる画像処理装置を提供できるようになる。

【0017】

(6) 本発明の他の態様に係る画像処理装置は、前記メモリに記憶された前記圧縮画像データを伸張する第 2 の伸張器を含み、前記第 2 の伸張器によって伸張された画像データを画像表示装置に供給する。

【0018】

本態様によれば、第 1 の伸張器とは別に設けられた第 2 の伸張器を用いて、圧縮画像デ

10

20

30

40

50

ータを伸張して画像表示装置に供給するようにしたので、複雑な制御を行うことなく、1画素単位で更新された圧縮画像データの伸張後の画像データを画像表示装置に供給することができるようになる。

【0019】

(7) 本発明の他の態様は、画像表示システムが、上記のいずれか記載の画像処理装置と、前記画像処理装置からの画像データに基づいて画像を表示する画像表示装置とを含み、前記画像処理装置が、前記第1の伸張器によって伸張された画像データを前記画像表示装置に供給する。

【0020】

本態様によれば、画像データを圧縮してバッファリングする場合に、圧縮率を低下させることなく、1画素単位で圧縮処理後の画像データを更新できる画像処理装置が適用された画像表示システムを提供できるようになる。

【0021】

(8) 本発明の他の態様は、画像表示システムが、上記記載の画像処理装置と、前記画像処理装置からの画像データに基づいて画像を表示する画像表示装置とを含み、前記画像処理装置が、前記第2の伸張器によって伸張された画像データを前記画像表示装置に供給する。

【0022】

本態様によれば、画像データを圧縮してバッファリングする場合に、圧縮率を低下させることなく、1画素単位で圧縮処理後の画像データを更新できる画像処理装置が適用された画像表示システムを提供できるようになる。しかも、第1の伸張器とは別に設けられた第2の伸張器を用いて、圧縮画像データを伸張して画像表示装置に供給するようにしたので、複雑な制御を行うことなく、1画素単位で更新された圧縮画像データの伸張後の画像データを画像表示装置に供給することができるようになる。

【0023】

(9) 本発明の他の態様は、電子機器が、上記のいずれか記載の画像処理装置を含む。

【0024】

本態様によれば、画像データを圧縮してバッファリングする場合に、圧縮率を低下させることなく、1画素単位で圧縮処理後の画像データを更新できる画像処理装置が適用された電子機器を提供できるようになる。これにより、圧縮画像データを記憶する画像メモリーの一部のみを1画素単位で更新できる上に、圧縮率を向上させることができるため、より多くの画像や情報を蓄積でき、より多機能な電子機器を低コストで提供できるようになる。

【0025】

(10) 本発明の他の態様は、電子機器が、上記のいずれか記載の画像表示システムを含む。

【0026】

本態様によれば、画像データを圧縮してバッファリングする場合に、圧縮率を低下させることなく、1画素単位で圧縮処理後の画像データを更新できる画像表示システムが適用された電子機器を提供できるようになる。これにより、圧縮画像データを記憶する画像メモリーの一部のみを1画素単位で更新できる上に、圧縮率を向上させることができるため、より多くの画像や情報を蓄積でき、より多機能な電子機器を低コストで提供できるようになる。

【0027】

(11) 本発明の他の態様は、画像処理方法が、当該画素の周囲の少なくとも一部の画素の画像データを参照して前記当該画素の画像データを圧縮して圧縮画像データを生成し、該圧縮画像データをメモリーに格納する第1の圧縮ステップと、入力画像データに対応して前記メモリーに記憶される圧縮画像データを伸張して伸張画像データを生成する第1の伸張ステップと、前記入力画像データにより前記伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして前記メモリーに書き戻す第2の圧縮ステップとを含

む。

【 0 0 2 8 】

本態様によれば、第 1 の圧縮ステップにおいて、圧縮された圧縮画像データを画像メモリーにバッファリングさせる場合に、第 1 の伸張ステップにおいて、入力画像データに対応して画像メモリーに記憶された圧縮画像データを読み出して該圧縮画像データを伸張して伸張画像データを生成すると共に、該入力画像データを該伸張画像データで更新した更新画像データを生成し、第 2 の圧縮ステップにおいて、再び外交心画像データを圧縮して画像メモリーに書き戻すようにしたので、1 画素単位で圧縮処理後の画像データを更新できるようになる。また、圧縮処理を工夫することで、圧縮率を向上させることができるようになる。

10

【 0 0 2 9 】

(1 2) 本発明の他の態様に係る画像処理方法では、前記第 2 の圧縮ステップは、画像の水平方向の書き換え開始位置、前記水平方向の書き換え終了位置、該画像の垂直方向の書き換え開始位置、及び前記垂直方向の書き換え終了位置に対応した制御データに基づいて、前記伸張画像データ又は前記入力画像データを圧縮する。

【 0 0 3 0 】

本態様によれば、画像の水平方向の書き換え開始位置、前記水平方向の書き換え終了位置、該画像の垂直方向の書き換え開始位置、及び前記垂直方向の書き換え終了位置により画像内の更新領域を特定するようにしたので、更新領域周辺の最小限の圧縮処理単位の圧縮画像データのみを読み出し、該圧縮画像データを伸張して更新画像データを生成することにより、最小限の構成で、且つ、最小限の処理で、画像メモリーに記憶された圧縮画像データの部分更新が可能となる。

20

【 0 0 3 1 】

(1 3) 本発明の他の態様に係る画像処理方法では、前記第 1 の圧縮ステップが、1 走査ライン単位に画像データの圧縮処理を行い、前記第 1 の伸張ステップが、1 走査ライン単位に前記メモリーから前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記圧縮処理に対応した伸張処理を行う。

【 0 0 3 2 】

本態様によれば、画像メモリーに記憶された圧縮画像データの 1 画素単位の部分更新を、1 走査ライン単位の圧縮処理及び伸張処理で行うようにしたので、所定以上の圧縮率を確保した上で、簡素な構成で、且つ、リアルタイム処理が可能となり、低コストで画像メモリーを有効活用できる画像処理方法を提供できるようになる。

30

【 0 0 3 3 】

(1 4) 本発明の他の態様に係る画像処理方法では、前記第 1 の圧縮ステップが、1 走査ラインを分割したブロック単位又は当該ブロックを含む走査ライン単位に、当該画素の画像データと前記当該画素と水平方向に隣接する画素の画像データとの差分を圧縮する差分圧縮処理を行い、前記第 1 の伸張ステップが、前記メモリーから前記ブロック単位に前記圧縮画像データを読み出し、該圧縮画像データに基づいて前記差分圧縮処理に対応した差分伸張処理を行う。

【 0 0 3 4 】

本態様によれば、ブロック単位で圧縮画像データを更新する場合に比べて、1 画素単位で圧縮画像データを部分更新でき、圧縮率を低下させることなく、1 画素単位で圧縮処理後の画像データを更新できる画像処理方法を提供できるようになる。

40

【 0 0 3 5 】

(1 5) 本発明の他の態様に係る画像処理方法は、前記メモリーに記憶された前記圧縮画像データを伸張し、伸張処理された画像データを画像表示装置に供給する第 2 の伸張ステップを含む。

【 0 0 3 6 】

本態様によれば、第 1 の伸張ステップとは別に設けられた第 2 の伸張ステップにおいて、圧縮画像データを伸張して画像表示装置に供給するようにしたので、複雑な制御を行う

50

ことなく、１画素単位で更新された圧縮画像データの伸張後の画像データを画像表示装置に供給することができるようになる。

【図面の簡単な説明】

【００３７】

【図１】本発明の一実施形態における画像表示システムの構成例のブロック図。

【図２】図１の画像処理装置の構成例のブロック図。

【図３】本実施形態における圧縮器における圧縮処理を模式的に示す説明図。

【図４】図２の選択器の動作説明。

【図５】図２の制御レジスターに設定される制御データの説明図。

【図６】図５のブロック領域の更新画像データを模式的に示す図。

【図７】図２の画像処理装置の第１の動作例のフローチャート。

【図８】図２の画像処理装置の第２の動作例のフローチャート。

【図９】画像処理装置の詳細な構成例のブロック図。

【図１０】図９の圧縮器の構成例のブロック図。

【図１１】図１０に示す圧縮器の動作例を模式的に示す図。

【図１２】画像処理装置の詳細な構成例のブロック図。

【図１３】図１２の第１の伸張器の構成例のブロック図。

【図１４】本実施形態の第１の変形例における圧縮器の圧縮処理の説明図。

【図１５】本実施形態の第２の変形例における画像処理装置の構成例のブロック図。

【図１６】本実施形態における電子機器としての携帯電話機の構成例のブロック図。

【図１７】図１７（Ａ）、図１７（Ｂ）は本実施形態における画像処理装置又は画像表示システムが適用された電子機器の構成を示す斜視図。

【発明を実施するための形態】

【００３８】

以下、本発明の実施の形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成のすべてが本発明の課題を解決するために必須の構成要件であるとは限らない。

【００３９】

以下では、本発明に係る画像表示装置として液晶表示装置を例に説明するが、本発明はこれに限定されるものではない。

【００４０】

１． 画像表示システム

図１に、本発明の一実施形態における画像表示システムの構成例のブロック図を示す。

【００４１】

画像表示システム１０は、液晶表示装置（広義には、画像表示装置）２０と、画像処理装置（表示コントローラー、画像処理コントローラー、画像供給装置）１００と、ホスト装置５０とを含む。ホスト装置５０は、液晶表示装置２０に表示する画像データを生成し、画像処理装置１００に対して出力する。画像処理装置１００は、ホスト装置５０からの画像データを圧縮し、圧縮後の画像データを内蔵する画像メモリーにバッファリングする。その後、液晶表示装置２０に対して画像データを出力する際に、画像処理装置１００は、画像メモリーから読み出した画像データを伸張し、伸張後の画像データを液晶表示装置２０に対して出力する。液晶表示装置２０は、画像処理装置１００からの画像データに基づいて画像の表示を行う。

【００４２】

液晶表示装置２０は、液晶表示パネル３０と、液晶駆動回路４０とを含む。液晶表示パネル３０は、第１のガラス基板及び第２のガラス基板の間に液晶を封入したものである。第１のガラス基板は例えばアクティブマトリクス基板であり、各画素にアクティブ素子である薄膜トランジスタ（Thin Film Transistor：以下、ＴＦＴ）が設けられている。各画素のＴＦＴのドレイン端子に透明画素電極が、ソース端子にデータ線であるソース線が

10

20

30

40

50

、ゲート端子に走査線であるゲート線がそれぞれ接続されている。第１のガラス基板と対向する第２のガラス基板には透明電極が設けられている。第２のガラス基板上には、第１のガラス基板の短辺に沿って、液晶表示パネル３０を駆動する液晶駆動回路４０がＣＯＧ（Chip On Glass）実装されている。液晶駆動回路４０は、液晶表示パネル３０のゲート線に走査信号を、ソース線にデータ信号を供給して液晶表示パネル３０を表示駆動する。

【００４３】

ホスト装置５０は、中央演算処理装置（Central Processing Unit：以下、ＣＰＵ）及びメモリを有し、該メモリに記憶されたプログラムを読み込んだＣＰＵが、該プログラムに対応した処理を実行することで、例えばコンテンツ画像に対応した画像データを生成する。例えばコンテンツ画像としては、動画や静止画、カメラで撮影した自然画、操作に必要なメニュー画面、アイコンなどの文字・図形情報等がある。また、ホスト装置５０は、制御データを画像処理装置１００が内蔵する制御レジスターに設定することで、画像処理装置１００を制御することができる。

【００４４】

本実施形態では、上記のように、画像処理装置１００が、ホスト装置５０からの画像データを圧縮して画像メモリにバッファリングした後、該画像メモリから読み出した画像データを伸張して液晶表示装置２０に供給する。ここで、画像メモリ内にバッファリングされる画像データの一部を、ホスト装置５０が生成した画像データで更新（置換）する場合に、画像処理装置１００が、当該領域に対応する画像データを伸張し、更新部分のみ１画素単位で新たな画像データで置き換えて、当該領域の画像データを再び圧縮して画像メモリに書き戻す。これにより、画像メモリを有効活用し、且つ使い勝手を向上させた画像処理装置１００を提供する。

【００４５】

更に、画像処理装置１００は、上記の圧縮処理及び伸張処理を、１走査ラインを分割したブロック単位で行う。これにより、圧縮率を低下させることなく、上記のように１画素単位で圧縮した画像データが更新可能な画像処理装置１００を提供できるようになる。

【００４６】

２． 画像処理装置

２．１ 画像処理装置の概要

図２に、図１の画像処理装置１００の構成例のブロック図を示す。

画像処理装置１００は、ホストインターフェース（InterFace：以下、Ｉ／Ｆと略す）１１０と、選択器１２０と、ＬＣＤ（Liquid Crystal Display）Ｉ／Ｆ１３０と、制御レジスター１５０と、圧縮器２００と、画像メモリ３００と、第１の伸張器４００と、第２の伸張器５００とを含む。

【００４７】

ホストＩ／Ｆ１１０は、ホスト装置５０に接続されたバスを介して入力される画像データ又は制御データに対応する信号の受信インターフェース処理を行う。制御レジスター１５０には、ホストＩ／Ｆ１１０を介して受信されたホスト装置５０からの制御データが設定される。制御レジスター１５０に設定された制御データに応じて制御信号が生成され、画像処理装置１００の各部は、これらの制御信号に基づいて制御される。

【００４８】

選択器１２０は、ホストＩ／Ｆ１１０からの入力画像データと、第１の伸張器４００からの伸張画像データとのいずれかを圧縮器２００に対して出力する。選択器１２０は、制御レジスター１５０に設定された制御データに応じて生成された切り換え信号に基づいて切り換え制御を行う。

【００４９】

圧縮器２００は、選択器１２０から入力される圧縮処理対象の当該画素の周囲の少なくとも一部の画素の画像データを参照して当該画素の画像データを圧縮する。この圧縮器２００は、１走査ラインを分割したブロック（例えば１０画素）単位で画像データを圧縮する。そのため、圧縮器２００は、当該ブロックの画像データについて圧縮処理を行うと、

次のブロックの画像データに対しては改めて圧縮処理を行う。即ち、選択器 120 から出力された画像データに対して圧縮処理を行う圧縮器 200 は、ホスト装置 50 からの画像データをブロック単位で圧縮処理を行う。或いは、圧縮器 200 は、ホスト装置 50 からの画像データと第 1 の伸張器 400 により伸張された伸張画像データとを 1 ブロック（広義には圧縮処理単位）内に混在させた画像データをブロック単位で圧縮処理を行う。

【0050】

画像メモリ 300 は、圧縮器 200 によって生成された圧縮画像データを記憶する。画像メモリ 300 は、圧縮処理単位毎に、圧縮画像データの書き込みや読み出しが可能となるように構成される。圧縮器 200 が、上記のように圧縮処理を行うため、画像メモリ 300 に格納される画像データのデータサイズを小さくすることができる。

10

【0051】

第 1 の伸張器 400 は、画像メモリ 300 に記憶された圧縮画像データ（画像データ）を、上記のブロック単位で伸張する。このとき、第 1 の伸張器 400 は、ホスト装置 50 からの更新用の入力画像データの画素位置に対応して画像メモリ 300 に記憶される圧縮画像データを伸張して伸張画像データを生成する。この伸張画像データが、上記の選択器 120 に供給される。そして、選択器 120 は、ホスト装置 50 からの更新用の入力画像データ又は伸張画像データのいずれかを選択出力し、圧縮器 200 が、ホスト装置 50 からの入力画像データにより 1 画素単位で伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして画像メモリ 300 に書き戻す。

【0052】

20

第 2 の伸張器 500 は、画像メモリ 300 に記憶された圧縮画像データを、上記のブロック単位で伸張する。第 2 の伸張器 500 によって伸張された伸張画像データは、LCDI/F 130 に対して出力される。なお、第 2 の伸張器 500 の構成は、第 1 の伸張器 400 の構成と同様であってもよいし、異なる構成を有していてもよい。第 1 の伸張器 400 及び第 2 の伸張器 500 は、圧縮器 200 において圧縮された画像データを伸張する伸張処理を行うものであればよい。

【0053】

LCDI/F 130 は、液晶駆動回路 40 に接続されたバスを介して入出力される信号の送信インターフェース処理を行う。また、LCDI/F 120 は、液晶表示装置 20 における表示タイミング制御信号を生成し、画像処理装置 100 の各部及び液晶表示装置 20 に対して出力する。この表示タイミング制御信号としては、表示用の垂直同期信号 VSYNC、表示用の水平同期信号 HSYNC、表示用の画素クロック CLK があり、LCDI/F 130 は、上記の表示タイミング制御信号と、該表示タイミング制御信号に同期した送信インターフェース処理後の画像データを液晶表示装置 20 に対して出力する。

30

【0054】

制御レジスタ 150 は、複数のレジスタを有し、各レジスタには画像処理装置 100 を制御するための制御データがホスト I/F 110 を介してホスト装置 50 によって設定される。制御レジスタ 150 の各レジスタに設定された制御データに応じて、画像処理装置 100 の各部に制御信号が供給される。本実施形態では、この制御レジスタ 150 に、既に画像メモリ 300 に貯えられている圧縮画像データに対して更新すべき領域に対応する制御データが設定される。そして画像処理装置 100 では、該制御データに基づいて、上記のように動作する。

40

【0055】

図 3 に、本実施形態における圧縮器 200 における圧縮処理の説明図を模式的に示す。図 3 において、1 走査ラインを n (n は正の整数) 画素毎に分割し、各画素の画素値を、「 p 」に画素番号を付して示している。そして、圧縮処理を関数 f で表すものとする。

【0056】

圧縮器 200 は、水平方向に並ぶ複数の画素から構成される 1 走査ラインを n 画素単位で分割したブロック単位で、画像データの差分圧縮を行う。即ち、圧縮器 200 は、各ブロックの先頭画素についてはそのまま出力し、その後、隣接する画素の画素値との差分を

50

圧縮する。例えば、図3に示すように、第1のブロックBLK1について、先頭画素については、そのまま出力し(p_{11})、その後、第1のブロックBLK1の最終画素(画素値 p_{1n} の画素)まで差分圧縮を行う($f(p_{12} - p_{11})$ 、 \dots 、 $f(p_{1n} - p_{1(n-1)})$)。そして、第2のブロックBLK2について、先頭画素については、そのまま出力し(p_{21})、その後、第2のブロックBLK2の最終画素(画素値 p_{2n} の画素)まで差分圧縮を行う($f(p_{22} - p_{21})$ 、 \dots 、 $f(p_{2n} - p_{2(n-1)})$)。同様に、第 m (m は正の整数)のブロックBLK m について、先頭画素については、そのまま出力し(p_{m1})、その後、第 m のブロックBLK m の最終画素(画素値 p_{mn} の画素)まで差分圧縮を行う($f(p_{m2} - p_{m1})$ 、 \dots 、 $f(p_{mn} - p_{m(n-1)})$)。このような差分圧縮を行うことで、画像メモリー300に格納される圧縮画像データのデータサイズを小さくする。

【0057】

なお、第1の伸張器400及び第2の伸張器500も、図3の差分圧縮に対応した差分処理を行う。このようにブロック単位の圧縮処理及び伸張処理は、それぞれの処理において、簡素な構成で、リアルタイムに処理でき、所定以上の圧縮率も確保できる。

【0058】

図4に、図2の選択器120の動作説明図を示す。図4は、既に画像メモリー300に保存されている圧縮画像データを、ホスト装置50からの更新用の入力画像データで部分的に更新する場合のタイミング図の一例を表す。図4において、横軸は時間を取り、縦に第1の伸張器400によって伸張された伸張画像データ、ホストI/F110からの更新用の入力画像データ、選択器120の切り換え信号、選択器120が出力する更新画像データを模式的に表す。

【0059】

選択器120は、制御レジスター150に設定された制御データに応じて生成される切り換え信号に基づいて、ホストI/F110からの更新用の入力画像データ、又は第1の伸張器400で伸張された伸張画像データを選択出力する。制御レジスター150に更新領域に対応した制御データが設定されると、画像メモリー300から該更新領域に対応した圧縮画像データがブロック毎に(又は該ブロックを含む走査ライン毎に)読み出され、第1の伸張器400は、伸張処理後の伸張画像データを選択器120に入力する。このとき、更新用の入力画像データの入力タイミングと同期して、伸張画像データが選択器120に入力される。

【0060】

そこで、当該ブロックの更新領域の画素のタイミングで、切り換え信号を変化させることで、伸張画像データの一部を、更新用の入力画像データに1画素単位で置換することができる。こうして生成された更新画像データを、選択器120は、圧縮器200に供給し、圧縮器200が、圧縮処理の画像データを画像メモリー300に書き戻す。

【0061】

図5に、図2の制御レジスター150に設定される制御データの説明図を示す。図5は、画像メモリー300に既に保存されている圧縮画像データに対応した画像IMG1において、説明の便宜上、1走査ラインが例えば3ブロックで構成されている例を模式的に表すが、本発明は走査ラインのブロック数に限定されるものではない。

【0062】

圧縮器200は、例えば図5のブロックBLK単位で、図3に示す差分圧縮を行う。このとき、例えば、ホスト装置50は、ホストI/F110を介して制御レジスター150を構成する各レジスターに、画像IMG1の水平方向書換開始位置(以下、H書換開始位置)、画像IMG1の水平方向書換終了位置(以下、H書換終了位置)、画像IMG1の垂直方向書換開始位置(以下、V書換開始位置)、及び画像IMG1の垂直方向書換終了位置(以下、V書換終了位置)に対応した制御データを設定する。これらの制御データにより、画像処理装置100では、例えば図5の更新領域ARが特定される。

【0063】

10

20

30

40

50

図 5 のような制御データが制御レジスタ 150 に設定された画像処理装置 100 は、更新領域 A R を含むブロック領域 B A R (図 5 では 3 ブロック) を特定し、ブロック領域 B A R 内の圧縮画像データを、ブロック領域 B A R を含む走査ライン単位 (又はブロック領域 B A R を含む走査ラインのブロック単位) で画像メモリ 300 から読み出して、第 1 の伸張器 400 により伸張処理を行わせる。

【 0064 】

図 6 に、図 5 のブロック領域 B A R の更新画像データを模式的に示す。図 6 において、図 5 と同一部分には同一符号を付し、適宜説明を省略する。

【 0065 】

選択器 120 には、画像メモリ 300 から読み出されるブロックの圧縮画像データに対応する更新用の入力画像データと、第 1 の伸張器 400 からの伸張画像データとが入力される。そして、選択器 120 は、更新用の入力画像データと伸張画像データとを図 4 の切り換え信号により切り換えることで、ブロック毎に、図 6 に示す構成を有する更新画像データが生成される。圧縮器 200 は、図 6 のブロック毎に、差分圧縮処理を行えばよいので、1 走査ラインを構成する全画素の画像データに対して再度差分圧縮を行う必要がなく、且つ、1 画素単位で、入力画像データに置き換えることが可能となる。

【 0066 】

以上のような画像処理装置 100 は、次のように動作する。

【 0067 】

図 7 に、図 2 の画像処理装置 100 の第 1 の動作例のフローチャートを示す。図 7 は、ホスト I / F 110 を介してホスト装置 50 から画像データをそのまま液晶表示装置 20 に対して供給する通常動作の流れを表す。なお、画像処理装置 100 が、C P U 及びメモリを有し、該メモリに格納されたプログラムを C P U が読み出し、C P U がプログラムに対応した処理を実行することで、以下の処理をソフトウェア処理で実現するようにしてもよい。

【 0068 】

まず、画像処理装置 100 では、ホスト I / F 110 において、ホスト装置 50 からの入力画像データを受け付ける (ステップ S 10) 。このとき、選択器 120 は、ホスト I / F 110 からの入力画像データを圧縮器 200 に出力するようになっており、圧縮器 200 が、ステップ S 10 で受け付けられた入力画像データを差分圧縮する (ステップ S 12) 。圧縮器 200 は、圧縮画像データを画像メモリ 300 に格納し、画像メモリ 300 は該圧縮画像データを保存する (ステップ S 14) 。

【 0069 】

そして、第 2 の伸張器 500 が、ステップ S 14 において画像メモリ 300 に格納された圧縮画像データを読み出し、該圧縮画像データを差分伸張する (ステップ S 16) 。第 2 の伸張器 500 によって伸張された伸張画像データは L C D I / F 130 に出力され、L C D I / F 130 は、表示タイミング制御信号に同期させて伸張画像データを液晶表示装置 20 に対して出力し (ステップ S 18) 、一連の処理を終了する (エンド) 。

【 0070 】

図 8 に、図 2 の画像処理装置 100 の第 2 の動作例のフローチャートを示す。図 8 は、ホスト I / F 110 を介してホスト装置 50 から画像データを画像メモリ 300 にバッファリングし、画像メモリ 300 内の圧縮画像データの一部を更新してから液晶表示装置 20 に対して供給する更新動作の流れを表す。なお、画像処理装置 100 が、C P U 及びメモリを有し、該メモリに格納されたプログラムを C P U が読み出し、C P U がプログラムに対応した処理を実行することで、以下の処理をソフトウェア処理で実現するようにしてもよい。

【 0071 】

まず、画像処理装置 100 では、ホスト I / F 110 において、ホスト装置 50 からの入力画像データを受け付ける (ステップ S 20) 。このとき、選択器 120 は、ホスト I / F 110 からの入力画像データを圧縮器 200 に出力するようになっており、圧縮器 2

10

20

30

40

50

00が、ステップS10で受け付けられた入力画像データを上記のように差分圧縮する（ステップS22、第1の圧縮ステップ）。圧縮器200は、圧縮画像データを画像メモリー300に格納し、画像メモリー300は該圧縮画像データを保存する（ステップS24）。

【0072】

次に、ホスト装置50は、ステップS24で保存された圧縮画像データの更新領域に対応した制御データを制御レジスタ150に設定し、画像処理装置100は、ホストI/F110を介してホスト装置50から入力される更新用の入力画像データを受け付ける（ステップS26）。

【0073】

ここで、第1の伸張器400は、ステップS26の更新用の入力画像データに対応して画像メモリー300に記憶される圧縮画像データを、更新領域のブロックを含む走査ライン分（又は更新領域の1ブロック分）だけ読み出し、該圧縮画像データを差分伸張する（ステップS28、第1の伸張ステップ）。なお、ステップS28では、画像メモリー300から読み出される圧縮画像データは、制御レジスタ150に設定された更新領域に対応する圧縮画像データである。第1の伸張器400によって伸張された伸張画像データは、選択器120に供給される。

【0074】

選択器120は、制御レジスタ150に設定された制御データに対応して生成された切り換え信号により、ホストI/F110からの更新用の入力画像データ又は第1の伸張器400からの伸張画像データを切り換えて、1ブロック内で、更新用の入力画像データ及び伸張画像データが混在した更新画像データを生成する（ステップS30）。この更新画像データは、圧縮器200に入力され、圧縮器200は、ステップS30で生成された更新画像データを差分圧縮する（ステップS32、第2の圧縮ステップ）。圧縮器200は、圧縮画像データを画像メモリー300に格納し、画像メモリー300は該圧縮画像データを保存する（ステップS34）。

【0075】

そして、第2の伸張器500が、ステップS34において画像メモリー300に格納された圧縮画像データを読み出し、該圧縮画像データを差分伸張する（ステップS36、第2の伸張ステップ）。第2の伸張器500によって差分伸張された伸張画像データはLCDI/F130に出力され、LCDI/F130は、表示タイミング制御信号に同期させて伸張画像データを液晶表示装置20に対して出力し（ステップS38）、一連の処理を終了する（エンド）。

【0076】

以上のように、第1の圧縮ステップでは、当該画素の周囲の少なくとも一部の画素の画像データを参照して前記当該画素の画像データを圧縮して圧縮画像データを生成し、該圧縮画像データを画像メモリー300に格納する。その後、第1の伸張ステップでは、入力画像データに対応して前記メモリーに記憶される圧縮画像データを伸張して伸張画像データを生成する。更に再び、第2の圧縮ステップでは、入力画像データにより伸張画像データを更新した更新画像データを圧縮し、圧縮画像データとして画像メモリー300に書き戻す。

【0077】

このように、画像メモリー300に既に記憶されている圧縮画像データのうち、当該領域の圧縮画像データのみを読み出して伸張し、更新用の入力画像データに対して更新すべき領域のみを置き換えるようにしたので、パースナル圧縮動作の処理単位である1ブロックを構成する画素数を多くして、圧縮率を向上させることができるようになる。そして、1ブロックを構成する画素数を多くしても、画像メモリー300に記憶される圧縮画像データを1画素単位で書き換えることができるようになる。

【0078】

2.2 画像処理装置の詳細な構成例

10

20

30

40

50

次に、本実施形態における画像処理装置 100 の詳細な構成例について説明する。以下では、画像処理装置 100 の構成例について、圧縮器 200 による圧縮処理側と第 1 の伸張器 400 による伸張処理側とに着目して説明する。

【0079】

図 9 に、画像処理装置 100 の詳細な構成例のブロック図を示す。図 9 は、圧縮器 200 による圧縮処理を実現する構成を表す。図 9 において、図 2 と同一部分には同一符号を付し、適宜説明を省略する。

【0080】

画像処理装置 100 は、H カウンター 210、V カウンター 220、アドレス計算回路 230、メモリーライト回路 240、部分書換有効信号生成回路 242 を含む。図 9 では、制御レジスタ 150 に、図 5 で説明した H 書換開始位置、H 書換終了位置、V 書換開始位置、及び V 書換終了位置に対応した制御データの他に、部分書換イネーブルに対応した制御データが設定される。この部分書換イネーブル状態が指定されるレジスタに、イネーブルに対応した制御データが設定されると、圧縮画像データの一部の更新処理が行われる。

【0081】

H カウンター 210 は、フレーム先頭信号によりリセットされ、画素クロック CLK に同期して、画像の水平方向の画素数をカウントするカウンターであり、H 書換開始位置、及び H 書換終了位置の各々に対応する制御データが入力される。H カウンター 210 は、カウントを開始すると、ライン先頭識別信号を出力すると共に、H 書換開始位置から H 書換終了位置に対応するカウント値までアクティブとなる水平書換有効信号を出力する。

【0082】

V カウンター 220 は、フレーム先頭信号によりリセットされ、ライン先頭識別信号に同期して、画像の垂直方向のライン数をカウントするカウンターであり、V 書換開始位置、及び V 書換終了位置の各々に対応する制御データが入力される。V カウンター 220 は、カウントを開始すると、(V 書換終了位置 - V 書換開始位置) に対応するカウント値になったときに、1 フレーム終了信号をパルス出力すると同時に、V カウンター 220 のカウント値を「0」に初期化する。

【0083】

部分書換イネーブルに設定されているときライン先頭識別信号が入力されると、アドレス計算回路 230 は、H 書換開始位置及び V 書換開始位置に基づいて、画像メモリー 300 における当該走査ラインの圧縮画像データの記憶位置に対応するライン先頭アドレスを生成する。

【0084】

メモリーライト回路 240 は、圧縮器 200 によって圧縮された画像データを画像メモリー 300 に格納する制御を行う。より具体的には、メモリーライト回路 240 は、V カウンター 220 からの 1 フレーム終了信号により初期化され、アドレス計算回路 230 により生成されたライン先頭アドレスに基づいて、ライト信号 WR に同期して、画像メモリー 300 に対してアドレス信号 Add 及び画像データ Data を出力する。なお、メモリーライト回路 240 が 1 フレーム終了信号により初期化されるのではなく、ホスト I/F 110 からのフレーム先頭信号により初期化されるように構成されてもよい。

【0085】

部分書換有効信号生成回路 242 は、H カウンター 210 により生成された水平書換有効信号及び部分書換イネーブル状態に基づいて部分書換有効信号（選択器 120 の切り換え信号）を生成する。より具体的には、部分書換有効信号生成回路 242 は、水平書換有効信号と部分書換イネーブルとの論理積演算結果を部分書換有効信号として出力することができる。

【0086】

この部分書換有効信号が切り換え信号として供給される選択器 120 は、第 1 のセレクトターと、第 2 のセレクトターとを有する。第 1 のセレクトターは、ホスト I/F 110 から入

10

20

30

40

50

力画像データと第1の伸張器400からの伸張画像データのいずれかを部分書換有効信号に基づいて切り換えて出力する。第2のセレクターは、ホストI/F110からデータイネーブル信号と第1の伸張器400からのデータイネーブル信号のいずれかを部分書換有効信号に基づいて切り換えて出力する。

【0087】

選択器120が、部分書換有効信号によりホストI/F110からの入力画像データを出力する場合、ホストI/F110からのデータイネーブル信号Data Enableがアクティブになって画像の水平方向の画像データが有効になると、Hカウンタ210は、ライン先頭識別信号を1パルス分だけアクティブにする。そして、圧縮器200は、図3で説明したように差分圧縮処理を行う。より具体的には、圧縮器200は、ライン先頭識別信号に対応する走査ラインを分割する各ブロックの先頭画素については、そのまま出力し、その後、差分圧縮を行う。

10

【0088】

一方、選択器120が、部分書換有効信号によりホストI/F110からの入力画像データと第1の伸張器400からの伸張画像データとを切り換えて更新画像データを生成する場合、ホストI/F110又は第1の伸張器400からのデータイネーブル信号Data Enableがアクティブとなって画像データが有効になると、圧縮器200は、同様に、更新画像データに対して、図3で説明したように差分圧縮処理を行う。

【0089】

このような圧縮処理を行う圧縮器200は、例えば次のような構成により実現できる。

20

【0090】

図10に、図9の圧縮器200の構成例のブロック図を示す。図10において、図2と同一部分には同一符号を付し、適宜説明を省略する。

【0091】

圧縮器200は、1画素を構成するR成分、G成分及びB成分のサブ画素毎に画像データの圧縮処理（符号化）を行う。図10では、圧縮器200のうち、R成分のサブ画素の画像データに対して圧縮処理を行う構成を示すが、圧縮器200においてG成分及びB成分のサブ画素についても同様に構成される。

【0092】

圧縮器200のうちR成分の画像データに対して符号化を行う部分は、減算器250R、量子化テーブル252R、逆量子化テーブル254R、加算器256R、選択器258R、260R、フリップフロップ262R、画素カウンタ264Rを含む。

30

【0093】

減算器250Rは、入力された画像データと、フリップフロップ262Rに保持された直前の隣接画素の画像データとの差分を求め、キャリービット（ポロービット）を含む差分データを出力する。この差分データは、量子化テーブル252Rに供給される。量子化テーブル252Rには、予め入力値に対応して該入力値を量子化した出力値が登録されており、差分データを入力値として、出力値である量子化データを出力する。量子化データは、逆量子化テーブル254Rに供給される。

【0094】

40

逆量子化テーブル254Rは、量子化テーブル252Rに対応するテーブルであり、予め入力値に対応して該入力値を逆量子化して量子化テーブル252Rの入力値となるような出力値が登録されている。逆量子化テーブル254Rは、量子化テーブル252Rからの量子化データを入力値として、出力値である逆量子化データを出力する。

【0095】

量子化テーブル252Rからの量子化データは、選択器258Rにも入力される。選択器258Rには、量子化データと、オリジナルの画像データとが入力され、画素カウンタ264Rによって生成される選択制御信号SELに基づいて、いずれか1つのデータを出力する。選択器258Rの出力データが、符号化データとして画像メモリ300に格納される。

50

【0096】

逆量子化テーブル254Rからの逆量子化データは、加算器256Rに入力される。加算器256Rには、逆量子化データとフリップフロップ262Rに保持された画像データとが入力される。加算器256Rは、逆量子化データとフリップフロップ262Rの画像データとを加算し、加算データを選択器260Rに供給する。選択器260Rには、加算器256Rからの加算データと、オリジナルの画像データとが入力され、画素カウンタ264Rによって生成される選択制御信号SELに基づいて、いずれか1つのデータ出力する。選択器260Rの選択データは、フリップフロップ262Rにおいて保持される。フリップフロップ262Rは、ホストI/F110を介して入力される画像データに対応した画素クロックCLKを用いて、選択データをラッチできる。

10

【0097】

画素カウンタ264Rには、画素クロックCLK、データイネーブル信号DataEnable、フレーム先頭信号、及びライン先頭識別信号が入力され、1走査ラインを分割したブロック単位で符号化が行われるように選択制御信号SELを生成する。画素カウンタ264Rは、フレーム先頭信号又はライン先頭識別信号によりリセットされ、データイネーブル信号DataEnableがアクティブの期間は画素クロックCLKによりカウントアップされるカウンタを有する。

【0098】

図11に、図10に示す圧縮器200の動作例を模式的に示す。図11は、横軸に時間軸をとり、圧縮器200に入力される圧縮前の画像データ、選択制御信号SEL、及び圧縮画像データを表す。

20

【0099】

圧縮器200は、図10に示す構成が色成分毎に並列に設けられており、色成分毎に、並列に各色成分の差分圧縮を行う。各色成分の画素カウンタは、フレーム先頭信号又はライン先頭識別信号によりリセットされ、データイネーブル信号DataEnableがアクティブの期間にカウント動作を行い、1走査ラインを構成するブロック単位の先頭画素の圧縮処理期間にアクティブとなり、それ以外の画素の圧縮処理期間に非アクティブとなるように選択制御信号SELを生成する。これにより、選択器258Rが選択出力するデータが切り換えられ、その結果、ブロック毎に、先頭画素については圧縮処理を行うことなくそのまま出力し（図11の未符号化期間）、先頭画素に続く画素について符号化処理後のデータが出力される（図11の符号化期間）。

30

【0100】

図12に、画像処理装置100の詳細な構成例のブロック図を示す。図12は、第1の伸張器400による伸張処理を実現する構成を表す。図12において、図2と同一部分には同一符号を付し、適宜説明を省略する。

【0101】

画像処理装置100は、Hカウンタ410、Vカウンタ420、アドレス計算回路430、メモリーリード回路440を含む。

【0102】

Hカウンタ410は、フレーム先頭信号によりリセットされ、画素クロックCLKに同期して、画像の水平方向の画素数をカウントするカウンタであり、H書換ケア開始位置、及びH書換終了位置の各々に対応する制御データが入力される。Hカウンタ410は、カウントを開始すると、ライン先頭識別信号を出力する。

40

【0103】

Vカウンタ420は、フレーム先頭信号によりリセットされ、ライン先頭識別信号に同期して、画像の垂直方向のライン数をカウントするカウンタであり、V書換開始位置、及びV書換終了位置の各々に対応する制御データが入力される。Vカウンタ420は、カウントを開始すると、（V書換終了位置 - V書換開始位置）に対応するカウント値になったときに、1フレーム終了信号をパルス出力すると同時に、Vカウンタ220のカウント値を「0」に初期化する。

50

【 0 1 0 4 】

アドレス計算回路 4 3 0 は、ライン先頭識別信号が入力されると、H 書換開始位置及び V 書換開始位置に基づいて、画像メモリ 3 0 0 における当該走査ラインの圧縮画像データの記憶位置に対応するライン先頭アドレスを生成する。

【 0 1 0 5 】

メモリリード回路 4 4 0 は、画像メモリ 3 0 0 に格納された圧縮画像データを読み出す制御を行う。より具体的には、メモリリード回路 4 4 0 は、V カウンター 4 2 0 からの 1 フレーム終了信号がアクティブになるまで、リード信号 R D に同期して、画像メモリ 3 0 0 に対してアドレス信号 A d d を出力することで、圧縮画像データ D a t a を読み出す。

10

【 0 1 0 6 】

第 1 の伸張器 4 0 0 は、データイネーブル信号 D a t a E n a b l e がアクティブとなって画像データが有効になると、アドレス計算回路 4 3 0 によって生成されたライン先頭アドレスに対応して画像メモリ 3 0 0 に記憶された当該ブロックの圧縮画像データに対して、図 3 で説明した差分圧縮処理に対応した差分伸張処理を行う。

【 0 1 0 7 】

このような伸張処理を行う第 1 の伸張器 4 0 0 は、例えば次のような構成により実現できる。

【 0 1 0 8 】

図 1 3 に、図 1 2 の第 1 の伸張器 4 0 0 の構成例のブロック図を示す。図 1 3 において、図 2 と同一部分には同一符号を付し、適宜説明を省略する。

20

【 0 1 0 9 】

第 1 の伸張器 4 0 0 は、1 画素を構成する R 成分、G 成分及び B 成分のサブ画素毎に画像データの伸張処理（復号化）を行う。図 1 3 では、第 1 の伸張器 4 0 0 のうち、R 成分のサブ画素の画像データに対して伸張処理を行う構成を示すが、第 1 の伸張器 4 0 0 において、G 成分及び B 成分のサブ画素についても同様に構成される。

【 0 1 1 0 】

第 1 の伸張器 4 0 0 のうち R 成分の画像データに対して復号化を行う部分は、逆量子化テーブル 4 5 0 R、加算器 4 5 2 R、選択器 4 5 6 R、フリップフロップ 4 5 8 R、画素カウンター 4 6 0 R を含む。

30

【 0 1 1 1 】

逆量子化テーブル 4 5 0 R は、図 1 0 の逆量子化テーブル 2 5 4 R と同様であり、逆量子化テーブル 4 5 0 R は、符号化データを逆量子化データに変換する。加算器 4 5 2 R には、逆量子化テーブル 4 5 0 R からの逆量子化データとフリップフロップ 4 5 8 R に保持された画像データとが入力される。加算器 4 5 2 R は、逆量子化データとフリップフロップ 4 5 8 R の画像データとを加算し、加算データとして出力する。加算データは、選択器 4 5 6 R に入力される。選択器 4 5 6 R には、オリジナルの画像データ（画像メモリ 3 0 0 から読み出された画像データ）と、加算データとが入力され、画素カウンター 4 6 0 R により生成された選択制御信号 S E L 1 に基づいていずれか 1 つのデータが出力される。選択器 4 5 6 R の選択データは、フリップフロップ 4 5 8 R において保持される。フリップフロップ 4 5 8 R は、ホスト I / F 1 1 0 を介して入力される画像データに対応した画素クロック C L K を用いて、選択データをラッチできる。

40

【 0 1 1 2 】

画素カウンター 4 6 0 R には、画素クロック C L K、データイネーブル信号 D a t a E n a b l e、フレーム先頭信号、ライン先頭識別信号が入力され、1 走査ラインを分割したブロック単位で復号化が行われるように選択制御信号 S E L 1 を生成する。画素カウンター 4 6 0 R は、フレーム先頭信号又はライン先頭識別信号によりリセットされ、データイネーブル信号 D a t a E n a b l e がアクティブの期間は画素クロック C L K によりカウントアップされるカウンターを有する。

【 0 1 1 3 】

50

第1の伸張器400は、図13に示す構成が色成分毎に並列に設けられており、色成分毎に、並列に各色成分の差分伸張を行う。各色成分の画素カウンタは、フレーム先頭信号又はライン先頭識別信号によりリセットされ、データイネーブル信号Data Enableがアクティブの期間にカウント動作を行い、1走査ラインを構成するブロック単位の先頭画素の伸張処理期間にアクティブとなり、それ以外の画素の伸張処理期間に非アクティブとなるように選択制御信号SEL1を生成する。これにより、選択器456Rが選択出力するデータが切り換えられ、その結果、ブロック毎に、先頭画素については伸張処理を行うことなくそのまま出力し、先頭画素に続く画素について復号化処理後のデータが出力される。

【0114】

以上説明したように、本実施形態では、画像処理装置100において、1走査ラインを分割したブロック単位で圧縮器200により画像データを圧縮して画像メモリ300にバッファリングする場合であっても、1画素単位で更新用の入力画像データと切り換えて生成した更新画像データを圧縮して画像メモリ300に書き戻すようにしたので、圧縮率を低下させることなく、使い勝手を向上させた画像処理装置を提供できるようになる。

【0115】

3. 変形例

3.1 第1の変形例

上記の実施形態では、1走査ラインを分割したブロック単位で、画像データの圧縮処理及び伸張処理を行うものとして説明したが、本発明はこれに限定されるものではない。本実施形態の第1の変形例では、圧縮器200が1走査ライン単位で画像データを圧縮すると共に、第1の伸張器400が、1走査ライン単位で画像データを伸張する。この場合でも、本実施形態と比べて、画像メモリを有効活用し、且つ使い勝手を向上させる一方で、圧縮率をより一層向上させることができるようになる。

【0116】

図14に、本実施形態の第1の変形例における圧縮器の圧縮処理の説明図を示す。図14において、1走査ラインの水平方向の画素数が N (N は正の整数、以下同様)であり、各画素の画素値を、「 p 」に画素番号を付して示している。そして、圧縮処理を関数 f で表すものとする。

【0117】

データイネーブル信号Data Enableがアクティブになって画像の水平方向の画像データが有効になると、第1の変形例における H カウンタは、ライン先頭識別信号を1パルス分だけアクティブにする。そして、図14に示すように、ライン先頭識別信号に対応する走査ラインの先頭画素については、そのまま出力し(p_1)、その後、差分圧縮を行う($f(p_2 - p_1)$ 、 $f(p_3 - p_2)$ 、 \dots 、 $f(p_{N-1} - p_{N-2})$ 、 $f(p_N - p_{N-1})$)。これにより、画像メモリ300格納される圧縮画像データのデータサイズを小さくする。

【0118】

第1の変形例において、第1の伸張器及び第2の伸張器は、図14に示す圧縮器における圧縮処理に対応した伸張処理を行う。このような第1の変形例では、1走査ライン単位で画像データを圧縮するため、画素値をそのまま出力する先頭画素数が減少し、本実施形態と比較して、1処理単位の圧縮処理時間がかかるものの、圧縮率を向上させることができるようになる。なお、第1の変形例においても、本実施形態と同様に、1画素単位で、画像データを書き換えることは可能である。

【0119】

3.2 第2の変形例

本実施形態又はその第1の変形例では、画像メモリに記憶される圧縮画像データを、第1の伸張器とは別に設けられた第2の伸張器により伸張して、LCDI/Fを介して液晶表示装置に出力するものとして説明したが、本発明はこれに限定されるものではない。本実施形態の第2の変形例では、第1の伸張器により伸張された伸張画像データを、LC

10

20

30

40

50

D I / F にも出力し、画像処理装置が第 2 の伸張器を省略した構成を有している。

【 0 1 2 0 】

図 1 5 に、本実施形態の第 2 の変形例における画像処理装置の構成例のブロック図を示す。図 1 5 において、図 2 と同一部分には同一符号を付し、適宜説明を省略する。

【 0 1 2 1 】

画像処理装置 6 0 0 は、ホスト I / F 1 1 0 と、選択器 1 2 0、L C D I / F 1 3 0 と、制御レジスタ 1 5 0 と、圧縮器 2 0 0 と、画像メモリ 3 0 0 と、第 1 の伸張器 4 0 0 と、ラインメモリ 6 1 0 とを含む。即ち、第 2 の変形例における画像処理装置 6 0 0 が本実施形態における画像処理装置 1 0 0 と異なる点は、第 2 の伸張器 5 0 0 が省略され、ラインメモリ 6 1 0 が追加されている点である。

10

【 0 1 2 2 】

ラインメモリ 6 1 0 は、第 1 の伸張器 4 0 0 によって伸張された更新領域の少なくとも 1 走査ライン分の伸張画像データ（又は 1 走査ラインを分割した 1 ブロック分の伸張画像データ）を保持する。ラインメモリ 6 1 0 に保持された伸張画像データは、選択器 1 2 0 に供給される。そして、第 1 の伸張器 4 0 0 に伸張された伸張画像データは、L C D I / F 1 3 0 を介して液晶表示装置 2 0 に対して出力される。

【 0 1 2 3 】

即ち、選択器 1 2 0 は、本実施形態と同様に、伸張画像データと更新用の入力画像データのいずれかを選択出力して更新画像データを出力するが、この伸張画像データがラインメモリ 6 1 0 に蓄積されたものである。そして、第 1 の伸張器 4 0 0 が、部分更新される領域の圧縮画像データの伸張処理に加えて、画像メモリ 3 0 0 に記憶された 1 画面分の圧縮画像データの伸張処理も行う。従って、第 1 の伸張器 4 0 0 によって伸張された画像データを、液晶表示装置 2 0 に供給することができる。

20

【 0 1 2 4 】

このような第 2 の変形例によれば、伸張器を 1 つ備えるだけで済むため、画像処理装置 6 0 0 の構成を簡素化でき、回路規模を縮小することができる。但し、第 1 の伸張器 4 0 0 が 2 つの伸張処理を行う必要があるため、伸張処理の切り換え制御が必要となる。

【 0 1 2 5 】

従って、第 2 の変形例における画像処理装置は、第 1 の伸張器 4 0 0 によって伸張された画像データを液晶表示装置 2 0 に供給することができるように構成される。

30

【 0 1 2 6 】

以上のような第 1 の変形例又は第 2 の変形例における画像処理装置は、図 1 の画像表示システムにおける画像処理装置に置き換えることが可能である。従って、第 1 の変形例又は第 2 の変形例における画像処理装置を含む画像表示システムによれば、本実施形態と同様の効果を得ることができる。

【 0 1 2 7 】

4 . 電子機器

本実施形態における画像処理装置 1 0 0 又はその変形例における画像処理装置、又は上記のいずれかの画像処理装置を含む画像表示システムは、例えば次のような電子機器に適用することができる。以下では、本実施形態における画像処理装置 1 0 0 又はこれを含む画像表示システム 1 0 が適用される例について説明するが、第 1 の変形例又は第 2 の変形例における画像処理装置又はこれを含む画像表示システムも同様に適用できる。

40

【 0 1 2 8 】

図 1 6 に、本実施形態における電子機器としての携帯電話機の構成例のブロック図を示す。図 1 6 において、図 1 と同一部分には同一符号を付し、適宜説明を省略する。

【 0 1 2 9 】

携帯電話機 9 0 0 は、カメラモジュール 9 1 0 を含む。カメラモジュール 9 1 0 は、C C D カメラを含み、C C D カメラで撮像した画像のデータを画像処理装置 1 0 0 に供給する。

【 0 1 3 0 】

50

また、携帯電話機 900 は、液晶表示パネル 30 を含む。液晶表示パネル 30 は、液晶駆動回路 40 によって駆動される。液晶表示パネル 30 は、複数のゲート線、複数のソース線、複数の画素を含む。液晶駆動回路 40 は、ゲートドライバ 42、ソースドライバ 44 及び電源回路 46 を含む。ゲートドライバ 42 は、液晶表示パネル 30 の複数のゲート線を走査する。ソースドライバ 44 は、液晶表示パネル 30 の複数のソース線を、画像データに基づいて駆動する。電源回路 46 は、ゲートドライバ 42、ソースドライバ 44 及び液晶表示パネル 30 の電圧を生成する。電源回路 46 は、ソースドライバ 44 及びゲートドライバ 42 に接続され、各ドライバに対して、駆動用の電源電圧を供給する。また電源回路 46 は、液晶表示パネル 30 の対向電極に、対向電極電圧 V_{com} を供給する。

【0131】

画像処理装置 100 は、液晶駆動回路 40 に接続され、ソースドライバ 44 に対して上記の合成処理が行われた RGB フォーマットの画像データを供給する。

【0132】

ホスト装置 50 は、画像処理装置 100 に接続され、画像データを画像処理装置 100 に供給すると共に、画像処理装置 100 を制御する。またホスト装置 50 は、アンテナ 960 を介して受信された画像データを、変復調部 950 で復調した後、画像処理装置 100 に供給できる。画像処理装置 100 は、この画像データに基づき、ソースドライバ 44 及びゲートドライバ 42 により液晶表示パネル 30 に表示させる。また、ホスト装置 50 は、カメラモジュール 910 で生成された画像データを変復調部 950 で変調した後、アンテナ 960 を介して他の通信装置への送信を指示できる。更に、ホスト装置 50 は、操作入力部 970 からの操作情報に基づいて画像データの送受信処理、カメラモジュール 910 の撮像、液晶表示パネル 30 の表示処理を行う。

【0133】

図 17 (A)、図 17 (B) に、本実施形態における画像処理装置 100 又は画像表示システム 10 が適用された電子機器の構成を示す斜視図を示す。図 17 (A) は、図 16 の携帯電話機の構成の斜視図を表す。図 17 (B) は、モバイル型のパーソナルコンピュータの構成の斜視図を表す。図 17 (A) において、図 16 と同一部分には同一符号を付し、適宜説明を省略する。

【0134】

図 17 (A) に示す携帯電話機 900 は、本体部 980 と、表示部 990 とを含む。表示部 990 として、本実施形態における画像表示システム 10 の液晶表示パネル 30 が実装される。本体部 980 は、画像表示システム 10 のうちホスト装置 50 を含み、この本体部 980 には操作入力部 970 としてキーボードが設けられる。即ち、携帯電話機 900 は、少なくとも上記の実施形態における画像処理装置 100 を含んで構成される。キーボードを介した操作情報がホスト装置 50 によって解析され、その操作情報に応じて表示部 990 に画像が表示される。本実施形態によれば、圧縮画像データを記憶する画像メモリーの一部のみを 1 画素単位で更新できる上に、圧縮率を向上させることができるため、より多くの画像や情報を蓄積でき、より多機能な携帯電話機を低コストで提供できるようになる。

【0135】

図 17 (B) に示すパーソナルコンピュータ 1000 は、本体部 1010 と、表示部 1020 とを含む。表示部 1020 として、本実施形態における画像表示システム 10 の液晶表示パネル 30 が実装される。本体部 1010 は、画像表示システム 10 のうちホスト装置 50 を含み、この本体部 1010 にはキーボード 1030 が設けられる。即ち、パーソナルコンピュータ 1000 は、少なくとも上記の実施形態における画像処理装置 100 を含んで構成される。キーボード 1030 を介した操作情報がホスト装置 50 によって解析され、その操作情報に応じて表示部 1020 に画像が表示される。本実施形態によれば、圧縮画像データを記憶する画像メモリーの一部のみを 1 画素単位で更新できる上に、圧縮率を向上させることができるため、より多くの画像や情報を蓄積でき、より多機能なパーソナルコンピュータを低コストで提供できるようになる。

10

20

30

40

50

【 0 1 3 6 】

なお、本実施形態における画像処理装置 1 0 0 又は画像表示システム 1 0 (第 1 の変形例又は第 2 の変形例における画像処理装置又はこれを含む画像表示システム) が適用された電子機器として、図 1 7 (A)、図 1 7 (B) に示すものに限定されるものではなく、情報携帯端末 (P D A : Personal Digital Assistants)、デジタルスチルカメラ、テレビ、ビデオカメラ、カーナビゲーション装置、ページャー、電子手帳、電子ペーパー、電卓、ワードプロセッサ、ワークステーション、テレビ電話、P O S (Point of sale system) 端末、プリンター、スキャナー、複写機、ビデオプレーヤー、タッチパネルを備えた機器等が挙げられる。

【 0 1 3 7 】

以上、本発明に係る画像処理装置、画像表示システム、電子機器及び画像処理方法等を上記の実施形態又はその変形例に基づいて説明したが、本発明は上記の実施形態又はその変形例に限定されるものではなく、その要旨を逸脱しない範囲において種々の態様において実施することが可能であり、例えば次のような変形も可能である。

【 0 1 3 8 】

(1) 上記の実施形態又はその変形例では、液晶表示装置に画像データを供給する画像処理装置を例に説明したが、本発明はこれに限定されるものではない。本実施形態における画像処理装置が、有機 E L 表示装置や C R T (Cathode-Ray Tube) 等の表示装置や画像投影装置に画像データを供給するようにしてもよい。

【 0 1 3 9 】

(2) 上記の実施形態又はその変形例では、圧縮器及び第 1 の伸張器が、差分圧縮及びこれに対応する差分伸張処理を行う例について説明したが、本発明は、圧縮処理の処理内容及び伸張処理の処理内容に限定されるものではない。

【 0 1 4 0 】

(3) 上記の実施形態又はその変形例では、圧縮処理が、1 走査ライン単位、又は 1 走査ラインを分割したブロック単位で行われ、該圧縮処理に対応した伸張処理も同様であるものとして説明したが、本発明はこれに限定されるものではない。例えば、圧縮処理が、1 走査ライン単位又はブロック単位で行われなくてもよい。

【 0 1 4 1 】

(4) 上記の実施形態又はその変形例において、圧縮器の構成が図 1 0 に示す構成であるものとして説明したが、本発明はこれに限定されるものではない。

【 0 1 4 2 】

(5) 上記の実施形態又はその変形例において、第 1 の伸張器の構成が図 1 3 に示す構成であるものとして説明したが、本発明はこれに限定されるものではない。

【 0 1 4 3 】

(6) 上記の実施形態又はその変形例において、第 2 の伸張器の構成に限定されるものではない。また、第 1 の伸張器と第 2 の伸張器とが互いに異なるアルゴリズムで圧縮画像データを伸張してもよい。

【 0 1 4 4 】

(7) 上の実施形態又はその変形例において、画像処理装置が、圧縮器、第 1 の伸張器及び第 2 の伸張器を備える構成を有するものとして説明したが、本発明はこれに限定されるものではない。例えば、圧縮器が行う圧縮処理を、ソフトウェア処理で実現するようにしてもよい。また、第 1 の伸張器が行う伸張処理を、ソフトウェア処理で実現するようにしてもよい。同様に、第 2 の伸張器が行う伸張処理を、ソフトウェア処理で実現するようにしてもよい。

【 0 1 4 5 】

(8) 上記の実施形態又はその変形例において、本発明を、画像処理装置、画像表示システム、電子機器及び画像処理方法等として説明したが、本発明はこれに限定されるものではない。例えば、上記の画像処理方法の処理手順が記述されたプログラムや、該プログラムが記録された記録媒体であってもよい。

10

20

30

40

50

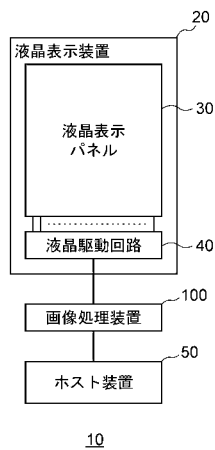
【符号の説明】

【0146】

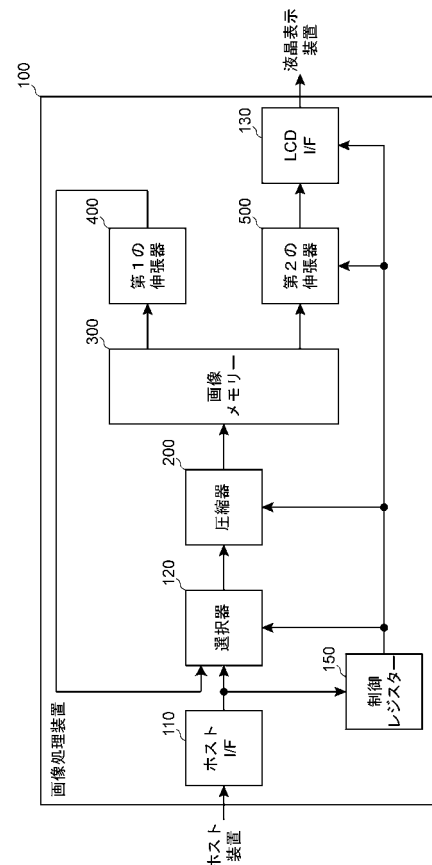
10 ... 画像表示システム、 20 ... 液晶表示装置、 30 ... 液晶表示パネル、
 40 ... 液晶駆動回路、 50 ... ホスト装置、 100, 600 ... 画像処理装置、
 110 ... ホストI/F、 120 ... 選択器、 130 ... LCD I/F、
 150 ... 制御レジスタ、 200 ... 圧縮器、 210, 410 ... Hカウンタ、
 220, 420 ... Vカウンタ、 230, 430 ... アドレス計算回路、
 240 ... メモリライト回路、 300 ... 画像メモリ、 400 ... 第1の伸張器、
 440 ... メモリリード回路、 500 ... 第2の伸張器、 610 ... ラインメモリ、
 900 ... 携帯電話機、 910 ... カメラモジュール、 950 ... 変復調部、
 960 ... アンテナ、 970 ... 操作入力部、 980, 1010 ... 本体部、
 990, 1020 ... 表示部、 1000 ... パーソナルコンピューター、
 1030 ... キーボード

10

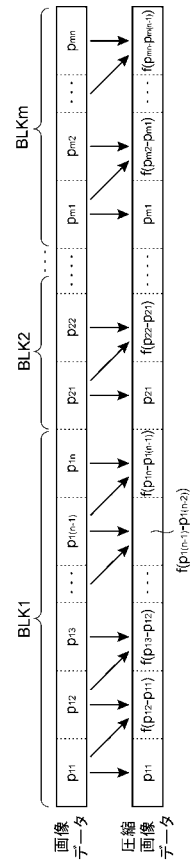
【図1】



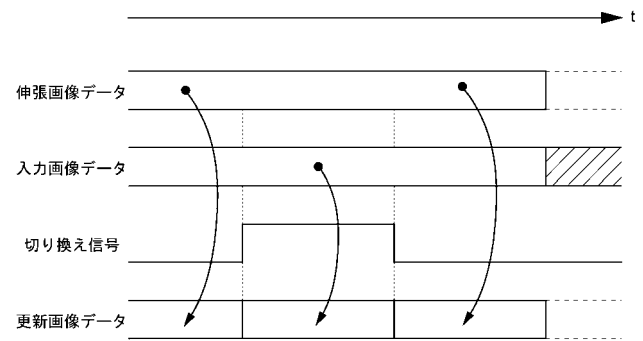
【図2】



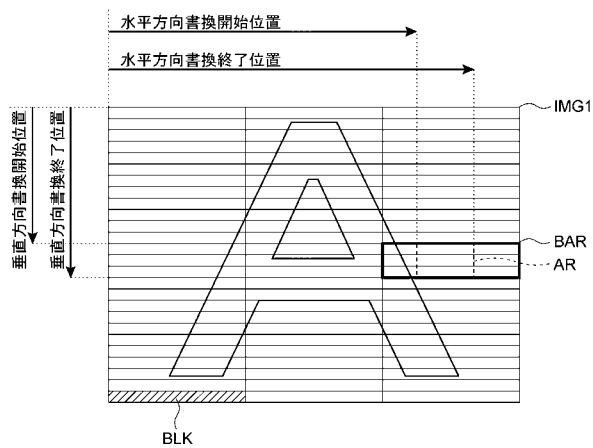
【図 3】



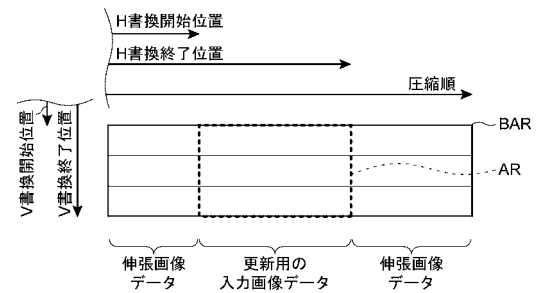
【図 4】



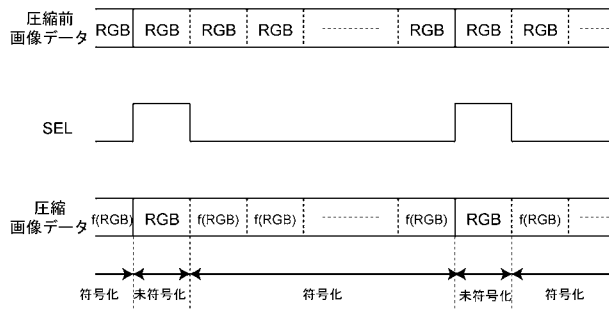
【図 5】



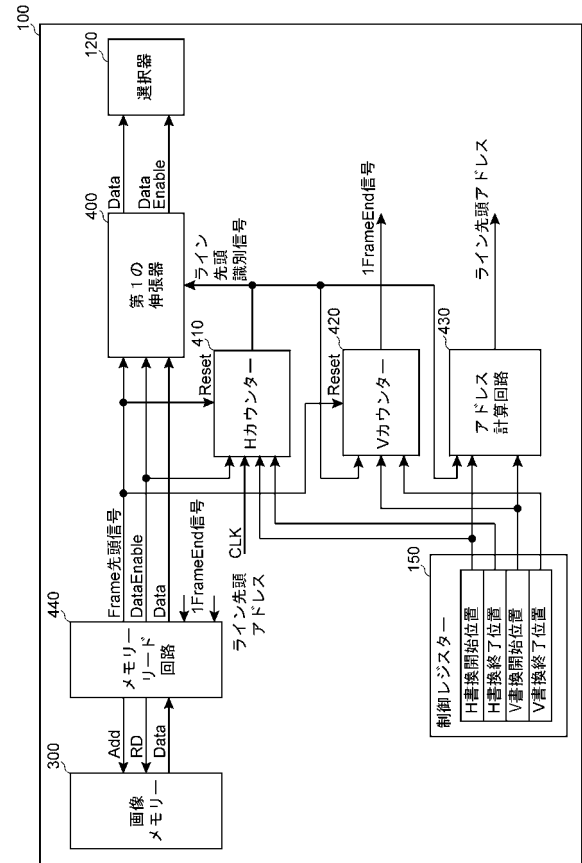
【図 6】



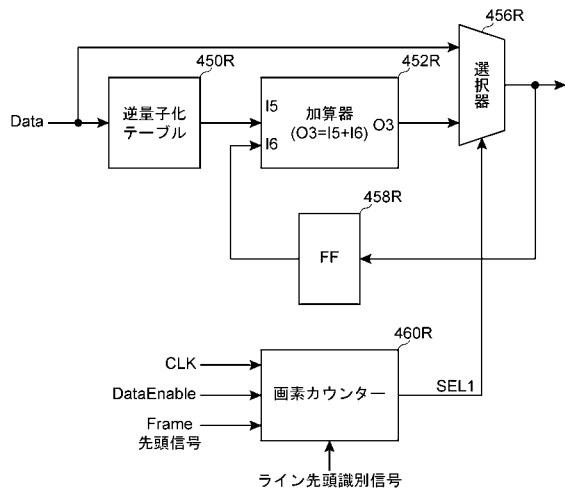
【図 1 1】



【図 1 2】

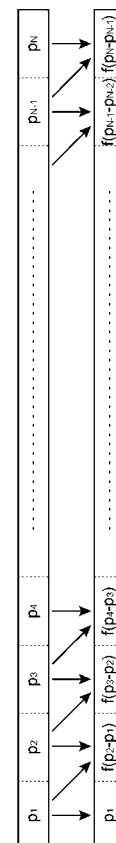


【図 1 3】

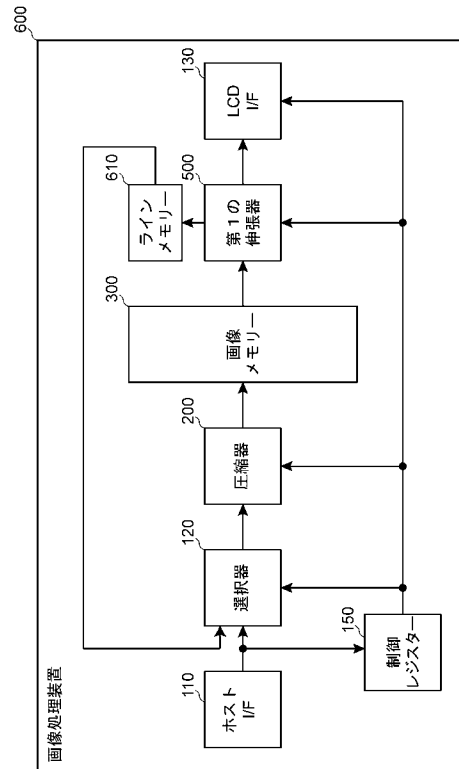


400

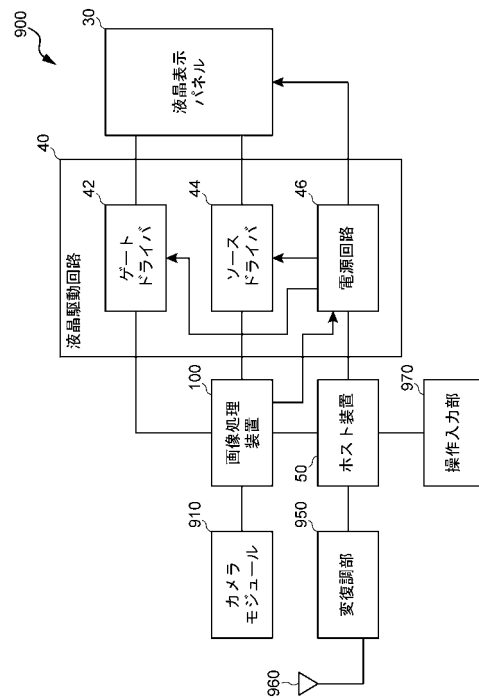
【図 1 4】



【図 15】

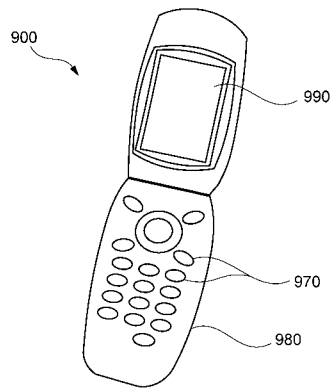


【図 16】

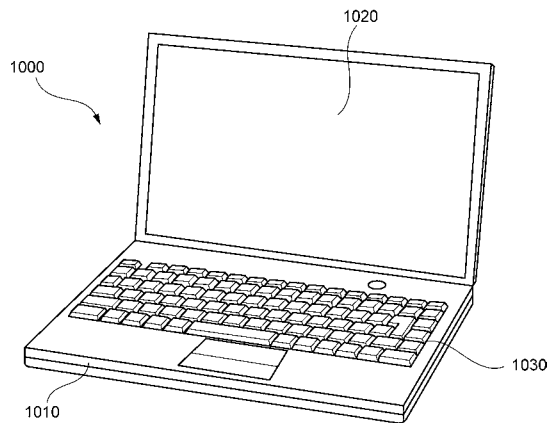


【図 17】

(A)



(B)



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/36

F ターム(参考) 5C073 AA03 BA01 BB07 BC04 CE01
5C080 AA06 AA10 BB05 DD22 GG10 GG11 GG15 GG17 JJ01 JJ02
JJ04 JJ07 KK01 KK47
5C178 AC07 BC21 CC53 CC68 DC63 DC66 GC01 HC08