

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 1 月 3 日 (03.01.2019)



(10) 国际公布号
WO 2019/000508 A1

- (51) 国际专利分类号:
H01L 21/77 (2017.01) H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2017/093424
- (22) 国际申请日: 2017 年 7 月 18 日 (18.07.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710508076.9 2017 年 6 月 28 日 (28.06.2017) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 周星宇 (ZHOU, Xingyu); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 深圳市铭粤知识产权代理有限公司(MING & YUE INTELLECTUAL PROPERTY LAW FIRM); 中国广东省深圳市南山区南山街道前海路泛海城市广场 2 栋 604 室, Guangdong 518066 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) **Title:** THIN FILM TRANSISTOR ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREOF, AND DISPLAY DEVICE

(54) 发明名称: 薄膜晶体管阵列基板及其制备方法、显示装置

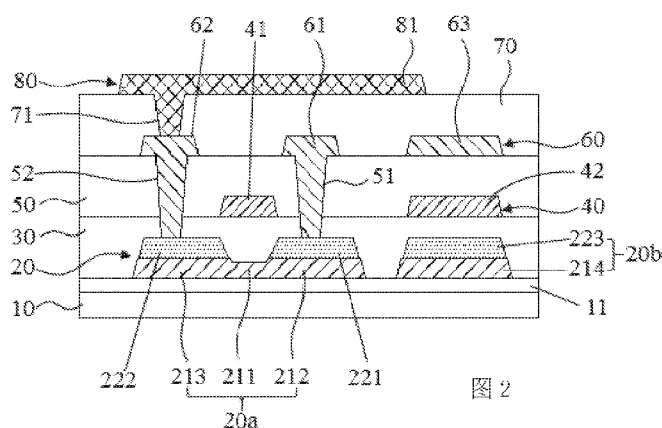


图 2

(57) **Abstract:** Disclosed are a manufacturing method of a thin film transistor array substrate, a thin film transistor array substrate and a display device comprising the array substrate. The method comprises the step of forming a patterned active layer (20) on a base substrate (10), the step comprising: forming, on the base substrate (10), an amorphous silicon thin-film layer (21a) and a boron-doped amorphous silicon-germanium thin-film layer (22a) sequentially; performing a crystallization treatment on the amorphous silicon thin-film layer (21a) and the boron-doped amorphous silicon-germanium thin-film layer (22a) using a thermal annealing process to obtain a polycrystalline silicon thin-film layer (21) and a boron-doped polycrystalline silicon-germanium thin-film layer (22); etching the polycrystalline silicon thin-film layer (21) and the polycrystalline silicon-germanium thin-film layer (22) utilizing photolithography technique to form a patterned active layer (20) comprising an active area (20a), wherein the active area (20a) comprises a channel area (211), a source area (212) and a drain area (213), and the source area (212) and the drain area (213) are located at either side of the channel area (211) respectively.



AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要：提供一种薄膜晶体管阵列基板的制备方法、薄膜晶体管阵列基板以及包含该阵列基板的显示装置，包括在衬底基板（10）上制备形成图案化的有源层（20）的步骤，该步骤包括：在衬底基板（10）上依次制备形成非晶硅薄膜层（21a）和掺杂硼的非晶硅锗薄膜层（22a）；采用热退火工艺对所述非晶硅薄膜层（21a）和掺杂硼的非晶硅锗薄膜层（22a）进行晶化处理，获得多晶硅薄膜层（21）和掺杂硼的多晶硅锗薄膜层（22）；应用光刻工艺，将所述多晶硅薄膜层（21）和所述多晶硅锗薄膜层（22）刻蚀形成图案化的有源层（20），所述有源层（20）包括有源区（20a），所述有源区（20a）包括沟道区（211）和分别位于所述沟道区（211）两侧的源极区（212）和漏极区（213）。

薄膜晶体管阵列基板及其制备方法、显示装置

技术领域

本发明涉及显示器技术领域,尤其涉及一种薄膜晶体管阵列基板及其制备方法,还涉及包含该薄膜晶体管阵列基板的显示装置。

背景技术

平板显示装置具有机身薄、省电、无辐射等众多优点,得到了广泛的应用。现有的平板显示装置主要包括液晶显示装置(Liquid Crystal Display, LCD)及有机电致发光显示装置(Organic Light Emitting Display, OLED)。薄膜晶体管(Thin Film Transistor, TFT)是平板显示装置的重要组成部分,可形成在玻璃基板或塑料基板上,通常作为开光装置和驱动装置用在诸如 LCD、OLED。

多晶硅(Poly-Si)薄膜是由许多大小不等和晶面取向不同的小晶粒组成,晶粒尺寸一般在几十到几百纳米之间,大晶粒尺寸可达数微米。大晶粒的多晶硅薄膜有较高的迁移率,接近块状材料的迁移率,因此多晶硅薄膜其已被广泛应用于半导体器件的制作中。例如在 LCD 或 OLED 产品中薄膜晶体管,大多采用多晶硅薄膜作为有源层。

目前多晶硅薄膜的制备方法,主要是先制备非晶硅(a-Si)薄膜,然后对非晶硅薄膜进行晶化处理获得多晶硅薄膜。对非晶硅薄膜进行晶化处理主要有:准分子激光退火法(Excimer Laser Anneal, ELA)、金属诱导晶化法(Metal Induced Crystallized, MIC)、金属横向诱导晶化法(Metal Induced Lateral Crystallization, MILC)和固相晶化法(Solid-phase Crystallization, SPC)等。采用ELA晶化法制得的poly-Si,其缺陷态密度低且难以制作大面积poly-Si薄膜,另外该方法使用的设备昂贵,成本高。采用MIC、MILC晶化法制得的poly-Si薄膜中,金属残留大,导致TFT特性变差。采用SPC晶化法,可以制备得到晶粒尺寸较大的poly-Si薄膜,但是若将方法应用于制备薄膜晶体管阵列基板中时,由于衬底基板在高温时极易变形,需要将晶化的温度设置为较低,晶化温度的降低导致晶化的时间需要大幅度增加,降低生产效率。

发明内容

有鉴于此，本发明提供了一种薄膜晶体管阵列基板的制备方法，采用固相晶化法制备多晶硅薄膜作为有源层，该方法可以降低结晶温度，避免衬底基板发生变形，同时该方法又可以缩短结晶时间，提高生产效率。

为了实现上述目的，本发明采用了如下的技术方案：

一种薄膜晶体管阵列基板的制备方法，包括在衬底基板上制备形成图案化的有源层的步骤，其包括：

在衬底基板上依次制备形成非晶硅薄膜层和掺杂硼的非晶硅锗薄膜层；

采用热退火工艺对所述非晶硅薄膜层和掺杂硼的非晶硅锗薄膜层进行晶化处理，将所述非晶硅薄膜层转化为多晶硅薄膜层，将所述掺杂硼的非晶硅锗薄膜层转化为掺杂硼的多晶硅锗薄膜层；

应用光刻工艺，将所述多晶硅薄膜层和所述多晶硅锗薄膜层刻蚀形成图案化的有源层，所述有源层包括有源区，所述有源区包括沟道区和分别位于所述沟道区两侧的源极区和漏极区；其中，所述有源区由所述多晶硅薄膜层刻蚀形成，所述源极区上方的多晶硅锗薄膜层被保留以形成第一接触层，所述漏极区上方的多晶硅锗薄膜层被保留以形成第二接触层。

其中，该方法具体包括步骤：

S1、在衬底基板上制备形成图案化的有源层；

S2、在所述有源层上制备形成栅极绝缘层；

S3、应用光刻工艺，在所述栅极绝缘层上制备形成图案化的第一金属层，所述第一金属层包括栅电极和扫描线；

S4、在所述栅电极和扫描线上制备形成层间介质层；

S5、应用光刻工艺，在所述层间介质层和所述栅极绝缘层中刻蚀形成暴露出所述第一接触层的第一过孔、暴露出所述第二接触层的第二过孔；

S6、应用光刻工艺，在所述层间介质层上制备形成图案化的第二金属层，所述第二金属层包括源电极、漏电极和数据线，所述源电极通过所述第一过孔连接到所述第一接触层，所述漏电极通过所述第二过孔连接到所述第二接触层；

S7、在所述源电极、漏电极和数据线上制备形成平坦化层；

S8、应用光刻工艺，在所述平坦化层中刻蚀形成暴露出所述源电极或所述漏电极的第三过孔；

S9、应用光刻工艺，在所述平坦化层上制备形成图案化的透明导电层，所述透明导电层包括像素电极，所述像素电极通过所述第三过孔连接到所述源电极或所述漏电极。

其中，进行热退火工艺的温度为 500~1000℃，时间为 5~60min。

其中，所述有源层还包括存储电容区，进行图案化处理时，所述存储电容区同时保留所述多晶硅薄膜层和所述多晶硅锗薄膜层。

其中，所述掺杂硼的非晶硅锗薄膜层的厚度为 20~200nm。

本发明还提供了一种薄膜晶体管阵列基板，包括设置在衬底基板上的有源层、源电极和漏电极，其中，所述有源层包括有源区，所述有源区包括沟道区和分别位于所述沟道区两侧的源极区和漏极区，所述源极区上设置有第一接触层，所述源电极通过所述第一接触层电性连接到所述源极区，所述漏极区上设置有第二接触层，所述漏电极通过所述第二接触层电性连接到所述漏极区；所述有源层的材料为多晶硅，所述第一接触层和所述第二接触层的材料为掺杂硼的多晶硅锗。

其中，所述薄膜晶体管阵列基板包括：衬底基板；图案化地形成于所述衬底基板上的所述有源层；覆盖所述有源层的栅极绝缘层；图案化地形成于所述栅极绝缘层上的第一金属层，所述第一金属层包括栅电极和扫描线；覆盖所述栅电极和扫描线的层间介质层；图案化地形成于所述层间介质层上的第二金属层，所述第二金属层包括所述源电极、所述漏电极和数据线，所述源电极通过设置在所述层间介质层和所述栅极绝缘层中的第一过孔连接到所述第一接触层，所述漏电极通过设置在所述层间介质层和所述栅极绝缘层中的第二过孔连接到所述第二接触层；覆盖所述源电极、漏电极和数据线的平坦化层；图案化地形成于所述平坦化层上的透明导电层，所述透明导电层包括像素电极，所述像素电极通过设置在所述平坦化层中的第三过孔连接到所述源电极或所述漏电极。

其中，所述有源层还包括存储电容区，所述存储电容区包括依次设置在所述衬底基板上多晶硅层和掺杂硼的多晶硅锗层。

其中，所述第一接触层和所述第二接触层的厚度分别为 20~200nm。

本发明的另一方面是提供一种显示装置，其包括如上所述的薄膜晶体管阵列基板。

本发明实施例中提供的薄膜晶体管阵列基板的制备方法，采用固相晶化法制备多晶硅薄膜作为有源层，其中，在非晶硅薄膜层上制备掺杂硼的非晶硅锗薄膜层，在进行固相晶化处理时，掺杂硼的非晶硅锗薄膜可以诱导非晶硅薄膜层转化为多晶硅薄膜，由此降低了非晶硅薄膜的结晶温度并缩短结晶时间，不仅可以避免衬底基板因高温发生变形，还提高了生产效率。

附图说明

图 1a-图 1k 是本发明实施例的薄膜晶体管阵列基板的制备方法中，各个步骤得到的器件结构的示例性图示；

图 2 是本发明实施例提供的薄膜晶体管阵列基板的结构示意图；

图 3 是本发明实施例提供的显示装置的结构示意图。

具体实施方式

为使本发明的目的、技术方案和优点更加清楚，下面结合附图对本发明的具体实施方式进行详细说明。这些优选实施方式的示例在附图中进行了例示。附图中所示和根据附图描述的本发明的实施方式仅仅是示例性的，并且本发明并不限于这些实施方式。

在此，还需要说明的是，为了避免因不必要的细节而模糊了本发明，在附图中仅仅示出了与根据本发明的方案密切相关的结构和/或处理步骤，而省略了与本发明关系不大的其他细节。

本实施例首先提供了一种薄膜晶体管阵列基板的制备方法，参阅图 1a-图 1k，该方法包括步骤：

S1、在衬底基板 10 上制备形成图案化的有源层 20。该步骤可以具体包括：

S11、如图 1a 所示，在衬底基板 10 上依次沉积形成非晶硅（a-Si）薄膜层 21a 和掺杂硼的非晶硅锗（a-SiGe）薄膜层 22a。优选的是，在沉积非晶硅（a-Si）薄膜层 21a 和掺杂硼的非晶硅锗（a-SiGe）薄膜层 22a 之前，还可以在衬底基板 10 上首先制备一缓冲层 11，所述缓冲层 11 可以是氧化硅（SiO_x）层或氮化硅

(SiN_x) 层或者是氧化硅层与氮化硅层叠加的复合结构层。其中, 在沉积掺杂硼的非晶硅锗薄膜层 22a 时, 主要的原料还是形成非晶硅薄膜的材料, 同时还通入 GeH_4 和 BH_3 气体, 由此获得掺杂硼的非晶硅锗薄膜层 22a。优选的方案中, 所述掺杂硼的非晶硅锗薄膜层 22a 的厚度可以选择为 20~200nm。

S12、如图 1b 所示, 应用固相晶化法进行晶化处理。具体地, 将沉积了非晶硅薄膜层 21a 和掺杂硼的非晶硅锗薄膜层 22a 放入到退火炉中, 采用快速热退火工艺对所述非晶硅薄膜层 21a 和掺杂硼的非晶硅锗薄膜层 22a 进行晶化处理, 将所述非晶硅薄膜层 21a 转化为多晶硅 (poly-Si) 薄膜层 21, 将所述掺杂硼的非晶硅锗薄膜层 22a 转化为掺杂硼的多晶硅锗 (poly-SiGe) 薄膜层 22。其中, 进行热退火工艺的温度为 500~1000℃, 时间为 5~60min。

S13、如图 1c 所示, 应用光刻工艺, 将所述多晶硅薄膜层 21 和所述多晶硅锗薄膜层 22 刻蚀形成图案化的有源层 20, 所述有源层 20 包括有源区 20a, 所述有源区 20a 包括沟道区 211 和分别位于所述沟道区两侧的源极区 212 和漏极区 213。其中, 所述有源区 20a 由所述多晶硅薄膜层 21 刻蚀形成, 所述源极区 212 上方的多晶硅锗薄膜层 22 被保留以形成第一接触层 221, 所述漏极区 213 上方的多晶硅锗薄膜层 22 被保留以形成第二接触层 222, 所述沟道区 211 上方的多晶硅锗薄膜层 22 则完全刻蚀去除。

在本实施例中, 如图 1c 所示, 所述有源层 20 还包括与所述有源区 20a 同层设置的存储电容区 20b, 所述存储电容区 20b 包括叠层的多晶硅层 214 和掺杂硼的多晶硅锗层 223。具体地, 在对所述多晶硅薄膜层 21 和所述多晶硅锗薄膜层 22 进行图案化处理 (光刻工艺) 时, 对应于所述存储电容区 20b 的位置同时保留所述多晶硅薄膜层 21 和所述多晶硅锗薄膜层 22, 所述多晶硅层 214 由所述多晶硅薄膜层 21 刻蚀形成, 所述多晶硅锗层 223 则是由所述多晶硅锗薄膜层 22 刻蚀形成。

S2、如图 1d 所示, 在所述有源层 20 上制备形成栅极绝缘层 30。具体地, 所述栅极绝缘层 30 可以是氧化硅 (SiO_x) 层或氮化硅 (SiN_x) 层或者是氧化硅层与氮化硅层叠加的复合结构层。

S3、如图 1e 所示, 应用光刻工艺, 在所述栅极绝缘层 30 上制备形成图案化的第一金属层 40, 所述第一金属层 40 包括栅电极 41 和扫描线 42。具体地, 所述栅电极 41 相对位于所述沟道区 211 的正上方, 其中的一个扫描线 42 相对位于所述存储电容区 20b 的正上方。所述第一金属层 40 的材料选自但不限于 Cr、

Mo、Al、Cu 中的一种或多种，可为一层或多层堆叠。

S4、如图 1f 所示，在所述栅电极 41 和扫描线 42 上制备形成层间介质层 50。具体地，所述层间介质层 50 可以是氧化硅（ SiO_x ）层或氮化硅（ SiN_x ）层或者是氧化硅层与氮化硅层叠加的复合结构层。

S5、如图 1g 所示，应用光刻工艺，在所述层间介质层 50 和所述栅极绝缘层 30 中刻蚀形成暴露出所述第一接触层 221 的第一过孔 51 以及暴露出所述第二接触层 222 的第二过孔 52。

S6、如图 1h 所示，应用光刻工艺，在所述层间介质层 50 上制备形成图案化的第二金属层 60，所述第二金属层 60 包括所述源电极 61、所述漏电极 62 和数据线 63，所述源电极 61 通过所述第一过孔 51 连接到所述第一接触层 221，所述漏电极 62 通过所述第二过孔 52 连接到所述第二接触层 222。其中，所述第二金属层 60 的材料选自但不限于 Cr、Mo、Al、Cu 中的一种或多种，可为一层或多层堆叠。其中的一个数据线 63 相对位于所述存储电容区 20b 的正上方。

S7、如图 1i 所示，在所述源电极 61、漏电极 62 和数据线 63 上制备形成平坦化层 70。具体地，所述平坦化层 70 可以是氧化硅（ SiO_x ）层或氮化硅（ SiN_x ）层或者是氧化硅层与氮化硅层叠加的复合结构层。

S8、如图 1j 所示，应用光刻工艺，在所述平坦化层 70 中刻蚀形成暴露出所述漏电极 62 的第三过孔 71。

S9、如图 1k 所示，应用光刻工艺，在所述平坦化层 70 上制备形成图案化的透明导电层 80，所述透明导电层 80 包括像素电极 81，所述像素电极 81 通过所述第三过孔 71 连接到所述漏电极 62。

需要说明的是，步骤 S8 中，所述第三过孔 71 也可以是设置为对应于所述源电极 61 的位置，此时，步骤 S9 中，所述像素电极 81 通过所述第三过孔 71 连接到所述源电极 61。

以上的工艺过程中，在多个步骤中采用了光刻工艺（构图工艺）。其中，每一次光刻工艺中又分别包括掩膜、曝光、显影、刻蚀和剥离等工艺，其中刻蚀工艺包括干法刻蚀和湿法刻蚀。光刻工艺已经是本领域中的比较成熟的工艺技术，在此不再展开详细说明。

以上实施例中提供的薄膜晶体管阵列基板的制备方法，采用固相晶化法制

备多晶硅薄膜作为有源层，其中，在非晶硅薄膜层上制备掺杂硼的非晶硅锗薄膜层，在进行固相晶化处理时，晶化过程从掺杂硼的非晶硅锗薄膜层开始，掺杂硼的非晶硅锗薄膜层的晶化温度较低，其可以在较低温度下较快地转化为掺杂硼的多晶硅锗薄膜层，进而诱导非晶硅薄膜层转化为多晶硅薄膜，由此降低了非晶硅薄膜的结晶温度并缩短结晶时间，不仅可以避免衬底基板因高温发生变形，还提高了生产效率。本发明实施例中，掺杂硼的非晶硅锗薄膜层是通过沉积工艺制备形成，在沉积非晶硅薄膜材料的同时通入 GeH_4 和 BH_3 气体，由此获得掺杂硼的非晶硅锗薄膜层，相比于离子植入的方式，其生产成本更低。

本实施例还提供了按照如上的制备方法制备获得的薄膜晶体管阵列基板，如图 2 所示，所述薄膜晶体管阵列基板包括依次设置在衬底基板 10 上的有源层 20、栅极绝缘层 30、第一金属层 40、层间介质层 50、第二金属层 60、平坦化层 70 和透明导电层 80。

其中，所述有源层 20 和所述衬底基板 10 之间还设置有缓冲层 11。所述有源层 20 包括有源区 20a，所述有源区 20a 包括沟道区 211 和分别位于所述沟道区 211 两侧的源极区 212 和漏极区 213，所述源极区 212 上设置有第一接触层 221，所述有源层 20a 的材料为多晶硅，所述第一接触层 221 和所述第二接触层 222 的材料为掺杂硼的多晶硅锗。本实施例中，所述有源层 20 还包括与所述有源区 20a 同层设置的存储电容区 20b，所述存储电容区 20b 包括叠层的多晶硅层 214 和掺杂硼的多晶硅锗层 223。优选的方案中，所述第一接触层 221 和所述第二接触层 222 的厚度优选设置为 20~200nm。

其中，所述第一金属层 40 包括栅电极 41 和扫描线 42，所述栅电极 41 相对位于所述沟道区 211 的正上方，其中的一个扫描线 42 相对位于所述存储电容区 20b 的正上方。

其中，所述第二金属层 60 包括所述源电极 61、所述漏电极 62 和数据线 63。所述源电极 61 通过设置在所述层间介质层 50 和所述栅极绝缘层 30 中的第一过孔 51 连接到所述第一接触层 221，所述漏电极 62 通过设置在所述层间介质层 50 和所述栅极绝缘层 30 中的第二过孔 52 连接到所述第二接触层 222，其中的一个数据线 63 相对位于所述存储电容区 20b 的正上方。

其中，所述透明导电层 80 包括像素电极 81，所述像素电极 81 通过设置在所述平坦化层 70 中的第三过孔 71 连接到所述漏电极 62。在另外的一些实施例中，所述像素电极 81 也可以是通过所述第三过孔 71 连接到所述源电极 61。

如上实施例提供的薄膜晶体管阵列基板中，所述源电极 61 和所述漏电极 62 通过材料为掺杂硼的多晶硅锗的第一接触层 221 和第二接触层 222 连接到对应的源极区 212 和漏极区 213，降低源电极 61 与源极区 212 之间、漏电极 62 与漏极区 213 之间的接触电阻，提升薄膜晶体管的电性能。

本实施例还提供了一种显示装置，其中采用了本发明实施例提供的薄膜晶体管阵列基板。该显示装置例如可以是薄膜晶体管液晶显示装置（TFT-LCD）或有机电致发光显示装置（OLED），采用了本发明实施例提供的薄膜晶体管阵列基板，可以使得显示装置相比于现有技术具有更优越的性能，同时还降低了成本。具体地，以薄膜晶体管液晶显示装置为例，参阅图 3，该液晶显示装置包括液晶面板 1 及背光模组 2，所述液晶面板 1 与所述背光模组 2 相对设置，所述背光模组 2 提供显示光源给所述液晶面板 1，以使所述液晶面板 1 显示影像。其中，液晶面板 1 包括相对设置的阵列基板 101 和滤光基板 102，还包括位于阵列基板 101 和滤光基板 102 之间的液晶层 103。其中，阵列基板 101 即采用了本发明实施例提供的薄膜晶体管阵列基板。

需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

以上所述仅是本申请的具体实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权 利 要 求 书

1、一种薄膜晶体管阵列基板的制备方法，包括在衬底基板上制备形成图案化的有源层的步骤，其中，包括：

在衬底基板上依次制备形成非晶硅薄膜层和掺杂硼的非晶硅锗薄膜层；

采用热退火工艺对所述非晶硅薄膜层和掺杂硼的非晶硅锗薄膜层进行晶化处理，将所述非晶硅薄膜层转化为多晶硅薄膜层，将所述掺杂硼的非晶硅锗薄膜层转化为掺杂硼的多晶硅锗薄膜层；

应用光刻工艺，将所述多晶硅薄膜层和所述多晶硅锗薄膜层刻蚀形成图案化的有源层，所述有源层包括有源区，所述有源区包括沟道区和分别位于所述沟道区两侧的源极区和漏极区；其中，所述有源区由所述多晶硅薄膜层刻蚀形成，所述源极区上方的多晶硅锗薄膜层被保留以形成第一接触层，所述漏极区上方的多晶硅锗薄膜层被保留以形成第二接触层。

2、根据权利要求1所述的薄膜晶体管阵列基板的制备方法，其中，该方法具体包括步骤：

S1、在衬底基板上制备形成图案化的有源层；

S2、在所述有源层上制备形成栅极绝缘层；

S3、应用光刻工艺，在所述栅极绝缘层上制备形成图案化的第一金属层，所述第一金属层包括栅电极和扫描线；

S4、在所述栅电极和扫描线上制备形成层间介质层；

S5、应用光刻工艺，在所述层间介质层和所述栅极绝缘层中刻蚀形成暴露出所述第一接触层的第一过孔、暴露出所述第二接触层的第二过孔；

S6、应用光刻工艺，在所述层间介质层上制备形成图案化的第二金属层，所述第二金属层包括源电极、漏电极和数据线，所述源电极通过所述第一过孔连接到所述第一接触层，所述漏电极通过所述第二过孔连接到所述第二接触层；

S7、在所述源电极、漏电极和数据线上制备形成平坦化层；

S8、应用光刻工艺，在所述平坦化层中刻蚀形成暴露出所述源电极或所述漏电极的第三过孔；

S9、应用光刻工艺，在所述平坦化层上制备形成图案化的透明导电层，所述透明导电层包括像素电极，所述像素电极通过所述第三过孔连接到所述源电极或所述漏电极。

3、根据权利要求1所述的薄膜晶体管阵列基板的制备方法，其中，进行热退火工艺的温度为500~1000℃，时间为5~60min。

4、根据权利要求1所述的薄膜晶体管阵列基板的制备方法，其中，所述有源层还包括存储电容区，进行图案化处理时，所述存储电容区同时保留所述多晶硅薄膜层和所述多晶硅锗薄膜层。

5、根据权利要求1所述的薄膜晶体管阵列基板的制备方法，其中，所述掺杂硼的非晶硅锗薄膜层的厚度为20~200nm。

6、根据权利要求1所述的薄膜晶体管阵列基板的制备方法，其中，所述掺杂硼的非晶硅锗薄膜层是通过沉积工艺制备形成，在沉积非晶硅薄膜材料的同时通入 GeH_4 和 BH_3 气体，由此获得所述掺杂硼的非晶硅锗薄膜层。

7、一种薄膜晶体管阵列基板，包括设置在衬底基板上的有源层、源电极和漏电极，其中，所述有源层包括有源区，所述有源区包括沟道区和分别位于所述沟道区两侧的源极区和漏极区，所述源极区上设置有第一接触层，所述源电极通过所述第一接触层电性连接到所述源极区，所述漏极区上设置有第二接触层，所述漏电极通过所述第二接触层电性连接到所述漏极区；所述有源层的材料为多晶硅，所述第一接触层和所述第二接触层的材料为掺杂硼的多晶硅锗。

8、根据权利要求7所述的薄膜晶体管阵列基板，其中，所述薄膜晶体管阵列基板包括：

衬底基板；

图案化地形成于所述衬底基板上的所述有源层；

覆盖所述有源层的栅极绝缘层；

图案化地形成于所述栅极绝缘层上的第一金属层，所述第一金属层包括栅电极和扫描线；

覆盖所述栅电极和扫描线的层间介质层；

图案化地形成于所述层间介质层上的第二金属层，所述第二金属层包括所

述源电极、所述漏电极和数据线，所述源电极通过设置在所述层间介质层和所述栅极绝缘层中的第一过孔连接到所述第一接触层，所述漏电极通过设置在所述层间介质层和所述栅极绝缘层中的第二过孔连接到所述第二接触层；

覆盖所述源电极、漏电极和数据线的平坦化层；

图案化地形成于所述平坦化层上的透明导电层，所述透明导电层包括像素电极，所述像素电极通过设置在所述平坦化层中的第三过孔连接到所述源电极或所述漏电极。

9、根据权利要求 8 所述的薄膜晶体管阵列基板，其中，所述有源层还包括存储电容区，所述存储电容区包括依次设置在所述衬底基板上多晶硅层和掺杂硼的多晶硅锗层。

10、根据权利要求 8 所述的薄膜晶体管阵列基板，其中，所述第一接触层和所述第二接触层的厚度分别为 20~200nm。

11、根据权利要求 8 所述的薄膜晶体管阵列基板，其中，所述第一金属层为一层或多层堆叠，其材料选自 Cr、Mo、Al、Cu 中的一种或多种；所述第二金属层为一层或多层堆叠，其材料选自 Cr、Mo、Al、Cu 中的一种或多种。

12、根据权利要求 8 所述的薄膜晶体管阵列基板，其中，所述栅极绝缘层为氧化硅层或氮化硅层或者是氧化硅层与氮化硅层叠加的复合结构层；所述层间介质层为氧化硅层或氮化硅层或者是氧化硅层与氮化硅层叠加的复合结构层；所述平坦化层为氧化硅层或氮化硅层或者是氧化硅层与氮化硅层叠加的复合结构层。

13、一种显示装置，包括薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括设置在衬底基板上的有源层、源电极和漏电极，其中，所述有源层包括有源区，所述有源区包括沟道区和分别位于所述沟道区两侧的源极区和漏极区，所述源极区上设置有第一接触层，所述源电极通过所述第一接触层电性连接到所述源极区，所述漏极区上设置有第二接触层，所述漏电极通过所述第二接触层电性连接到所述漏极区；所述有源层的材料为多晶硅，所述第一接触层和所述第二接触层的材料为掺杂硼的多晶硅锗。

14、根据权利要求 13 所述的显示装置，其中，所述薄膜晶体管阵列基板包括：

衬底基板；

图案化地形成于所述衬底基板上的所述有源层；

覆盖所述有源层的栅极绝缘层；

图案化地形成于所述栅极绝缘层上的第一金属层，所述第一金属层包括栅电极和扫描线；

覆盖所述栅电极和扫描线的层间介质层；

图案化地形成于所述层间介质层上的第二金属层，所述第二金属层包括所述源电极、所述漏电极和数据线，所述源电极通过设置在所述层间介质层和所述栅极绝缘层中的第一过孔连接到所述第一接触层，所述漏电极通过设置在所述层间介质层和所述栅极绝缘层中的第二过孔连接到所述第二接触层；

覆盖所述源电极、漏电极和数据线的平坦化层；

图案化地形成于所述平坦化层上的透明导电层，所述透明导电层包括像素电极，所述像素电极通过设置在所述平坦化层中的第三过孔连接到所述源电极或所述漏电极。

15、根据权利要求 14 所述的显示装置，其中，所述有源层还包括存储电容区，所述存储电容区包括依次设置在所述衬底基板上多晶硅层和掺杂硼的多晶硅锗层。

16、根据权利要求 14 所述的显示装置，其中，所述第一接触层和所述第二接触层的厚度分别为 20~200nm。

17、根据权利要求 14 所述的显示装置，其中，所述第一金属层为一层或多层堆叠，其材料选自 Cr、Mo、Al、Cu 中的一种或多种；所述第二金属层为一层或多层堆叠，其材料选自 Cr、Mo、Al、Cu 中的一种或多种。

18、根据权利要求 14 所述的显示装置，其中，所述栅极绝缘层为氧化硅层或氮化硅层或者是氧化硅层与氮化硅层叠加的复合结构层；所述层间介质层为氧化硅层或氮化硅层或者是氧化硅层与氮化硅层叠加的复合结构层；所述平坦化层为氧化硅层或氮化硅层或者是氧化硅层与氮化硅层叠加的复合结构层。

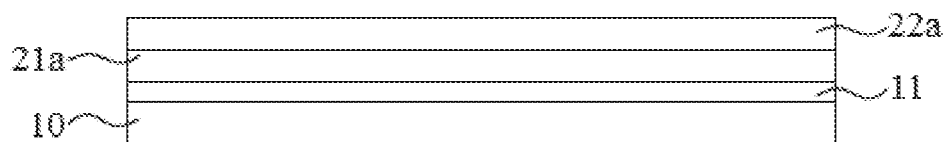


图 1a

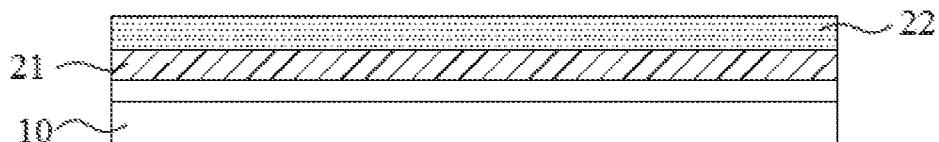


图 1b

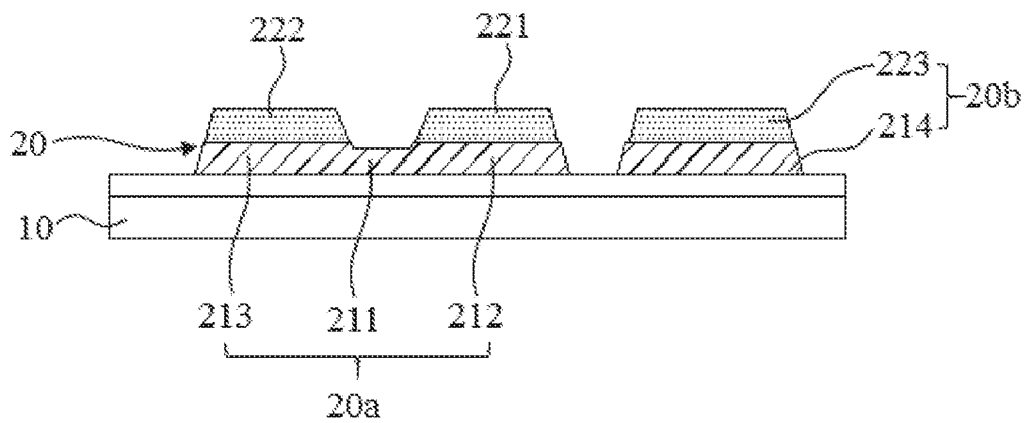


图 1c

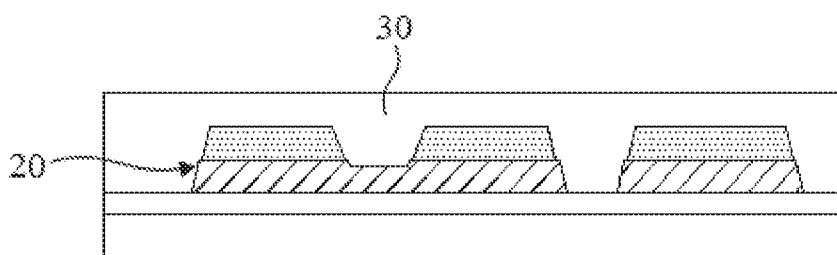


图 1d

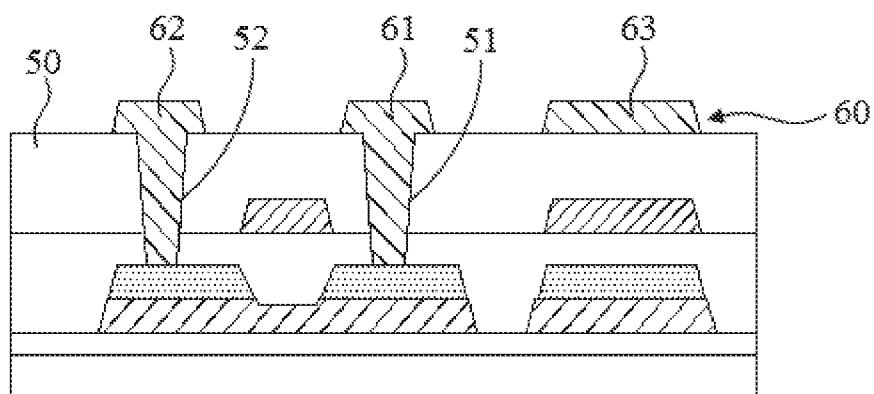


图 1h

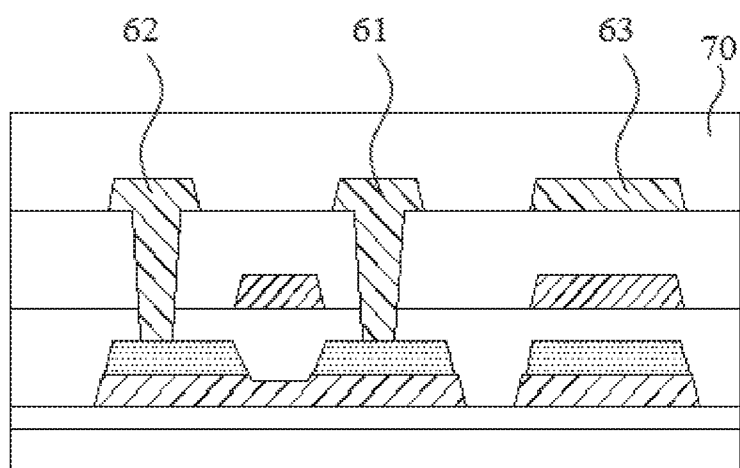


图 1i

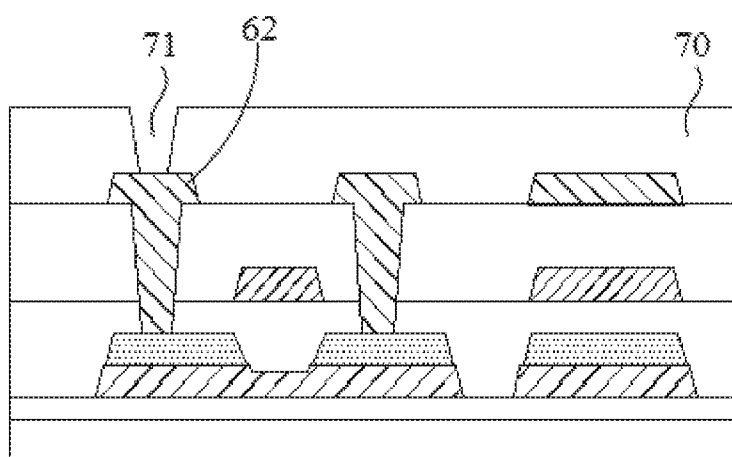


图 1j

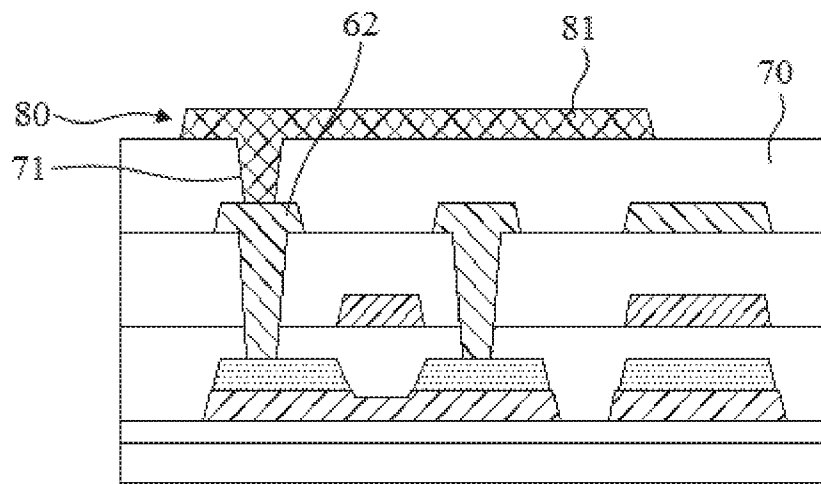


图 1k

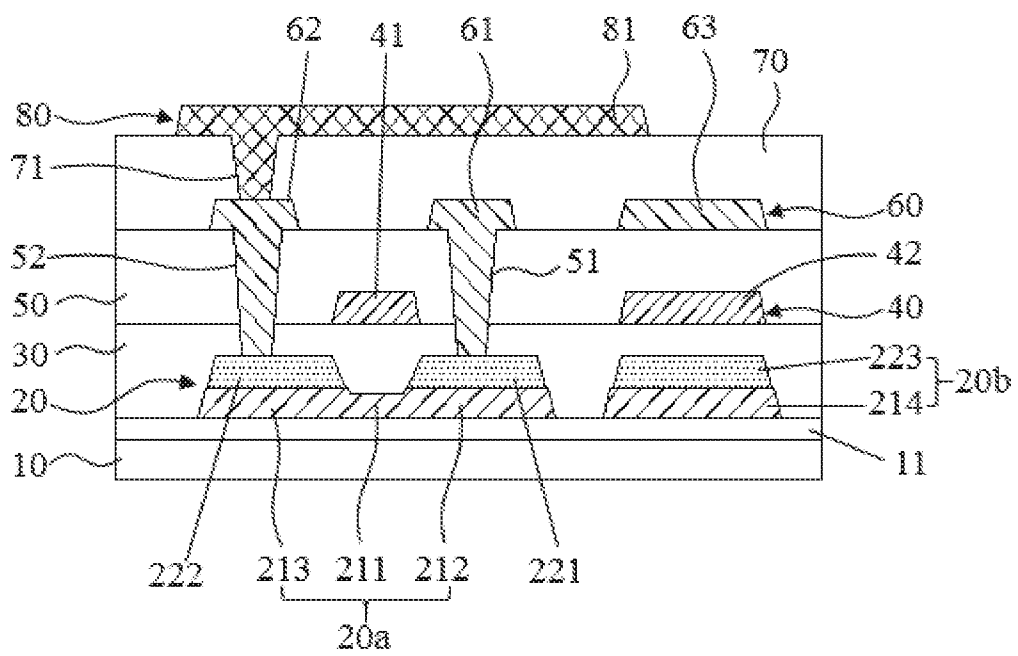


图 2

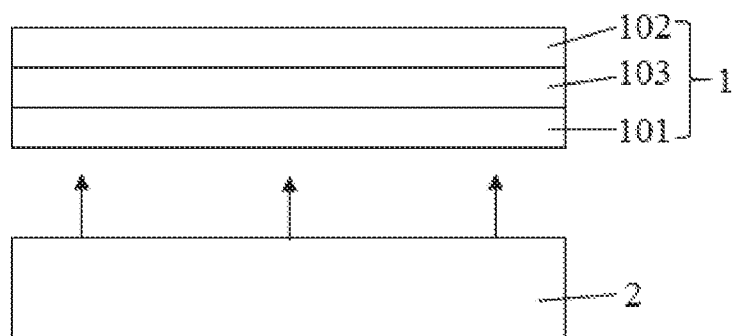


图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/093424

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2017.01) i; H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 21, H01L 27

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, IEEE: 薄膜晶体管, 非晶硅, 硅锗, 退火, 热处理, 多晶, 晶化, TFT, 基板, 衬底, amorphous, silicon, SiGe, RTA, poly, crystal+, heat, process

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 105355593 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 24 February 2016 (24.02.2016), description, paragraphs [0044]-[0070], and figures 1-10	1-3, 5, 7-8, 10-14, 16-18
Y	CN 105355593 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 24 February 2016 (24.02.2016), description, paragraphs [0044]-[0070], and figures 1-10	4, 6, 9, 15
Y	CN 102136498 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.), 27 July 2011 (27.07.2011), description, paragraphs [0147]-[0153]	6
Y	CN 106098628 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 09 November 2016 (09.11.2016), description, paragraphs [0072]-[0076]	4, 9, 15
A	CN 102867736 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.), 09 January 2013 (09.01.2013), entire document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 17 March 2018	Date of mailing of the international search report 23 March 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer CHEN, Dongbing Telephone No. (86-10) 53961464

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/093424

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105355593 A	24 February 2016	None	
CN 102136498 A	27 July 2011	US 8829522 B2	09 September 2014
		TW 201140846 A	16 November 2011
		CN 102136498 B	11 May 2016
		JP 5700637 B2	15 April 2015
		KR 101813016 B1	28 December 2017
		US 2011147755 A1	23 June 2011
		JP 2011151379 A	04 August 2011
		TW I535028 B	21 May 2016
		KR 20110073289 A	29 June 2011
CN 106098628 A	09 November 2016	WO 2017210923 A1	14 December 2017
CN 102867736 A	09 January 2013	US 7147740 B2	12 December 2006
		KR 101028352 B1	11 April 2011
		TW 201021158 A	01 June 2010
		KR 20030089496 A	21 November 2003
		CN 102867736 B	11 May 2016
		US 2009321004 A1	31 December 2009
		CN 1458665 A	26 November 2003
		US 2007243352 A1	18 October 2007
		CN 1458665 B	14 November 2012
		TW 1360200 B	11 March 2012
		EP 1363319 B1	07 January 2009
		KR 100993130 B1	10 November 2010
		TW I289932 B	11 November 2007
		DE 60325669 D1	26 February 2009
		TW 200739816 A	16 October 2007
		JP 5094776 B2	12 December 2012
		TW I401772 B	11 July 2013
		US 2003217805 A1	27 November 2003
		US 8945331 B2	03 February 2015
		KR 20100058436 A	03 June 2010
		EP 1363319 A2	19 November 2003
		TW 200403858 A	01 March 2004
		JP 2009164629 A	23 July 2009
		EP 1363319 A3	26 January 2005
		JP 4757469 B2	24 August 2011
		JP 2005026706 A	27 January 2005
		JP 2004047975 A	02 December 2004

A. 主题的分类 H01L 21/77(2017.01)i; H01L 27/12(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L21, H01L27 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, WPI, EPODOC, CNKI, IEEE: 薄膜晶体管, 非晶硅, 硅锗, 退火, 热处理, 多晶, 晶化, TFT, 基板, 衬底, amorphous, silicon, SiGe, RTA, poly, crystal+, heat, process																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 105355593 A (深圳市华星光电技术有限公司) 2016年 2月 24日 (2016 - 02 - 24) 说明书第[0044]-[0070]段、附图1-10</td> <td>1-3, 5, 7-8, 10-14, 16-18</td> </tr> <tr> <td>Y</td> <td>CN 105355593 A (深圳市华星光电技术有限公司) 2016年 2月 24日 (2016 - 02 - 24) 说明书第[0044]-[0070]段、附图1-10</td> <td>4, 6, 9, 15</td> </tr> <tr> <td>Y</td> <td>CN 102136498 A (株式会社半导体能源研究所) 2011年 7月 27日 (2011 - 07 - 27) 说明书第[0147]-[0153]段</td> <td>6</td> </tr> <tr> <td>Y</td> <td>CN 106098628 A (深圳市华星光电技术有限公司) 2016年 11月 9日 (2016 - 11 - 09) 说明书第[0072]-[0076]段</td> <td>4, 9, 15</td> </tr> <tr> <td>A</td> <td>CN 102867736 A (株式会社半导体能源研究所) 2013年 1月 9日 (2013 - 01 - 09) 全文</td> <td>1-18</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 105355593 A (深圳市华星光电技术有限公司) 2016年 2月 24日 (2016 - 02 - 24) 说明书第[0044]-[0070]段、附图1-10	1-3, 5, 7-8, 10-14, 16-18	Y	CN 105355593 A (深圳市华星光电技术有限公司) 2016年 2月 24日 (2016 - 02 - 24) 说明书第[0044]-[0070]段、附图1-10	4, 6, 9, 15	Y	CN 102136498 A (株式会社半导体能源研究所) 2011年 7月 27日 (2011 - 07 - 27) 说明书第[0147]-[0153]段	6	Y	CN 106098628 A (深圳市华星光电技术有限公司) 2016年 11月 9日 (2016 - 11 - 09) 说明书第[0072]-[0076]段	4, 9, 15	A	CN 102867736 A (株式会社半导体能源研究所) 2013年 1月 9日 (2013 - 01 - 09) 全文	1-18
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 105355593 A (深圳市华星光电技术有限公司) 2016年 2月 24日 (2016 - 02 - 24) 说明书第[0044]-[0070]段、附图1-10	1-3, 5, 7-8, 10-14, 16-18																		
Y	CN 105355593 A (深圳市华星光电技术有限公司) 2016年 2月 24日 (2016 - 02 - 24) 说明书第[0044]-[0070]段、附图1-10	4, 6, 9, 15																		
Y	CN 102136498 A (株式会社半导体能源研究所) 2011年 7月 27日 (2011 - 07 - 27) 说明书第[0147]-[0153]段	6																		
Y	CN 106098628 A (深圳市华星光电技术有限公司) 2016年 11月 9日 (2016 - 11 - 09) 说明书第[0072]-[0076]段	4, 9, 15																		
A	CN 102867736 A (株式会社半导体能源研究所) 2013年 1月 9日 (2013 - 01 - 09) 全文	1-18																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
国际检索实际完成的日期	国际检索报告邮寄日期																			
2018年 3月 17日	2018年 3月 23日																			
ISA/CN的名称和邮寄地址	受权官员																			
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	陈冬冰 电话号码 (86-10)53961464																			

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/093424

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105355593	A	2016年 2月 24日	无			
CN	102136498	A	2011年 7月 27日	US	8829522	B2	2014年 9月 9日
				TW	201140846	A	2011年 11月 16日
				CN	102136498	B	2016年 5月 11日
				JP	5700637	B2	2015年 4月 15日
				KR	101813016	B1	2017年 12月 28日
				US	2011147755	A1	2011年 6月 23日
				JP	2011151379	A	2011年 8月 4日
				TW	1535028	B	2016年 5月 21日
				KR	20110073289	A	2011年 6月 29日
CN	106098628	A	2016年 11月 9日	WO	2017210923	A1	2017年 12月 14日
CN	102867736	A	2013年 1月 9日	US	7147740	B2	2006年 12月 12日
				KR	101028352	B1	2011年 4月 11日
				TW	201021158	A	2010年 6月 1日
				KR	20030089496	A	2003年 11月 21日
				CN	102867736	B	2016年 5月 11日
				US	2009321004	A1	2009年 12月 31日
				CN	1458665	A	2003年 11月 26日
				US	2007243352	A1	2007年 10月 18日
				CN	1458665	B	2012年 11月 14日
				TW	1360200	B	2012年 3月 11日
				EP	1363319	B1	2009年 1月 7日
				KR	100993130	B1	2010年 11月 10日
				TW	1289932	B	2007年 11月 11日
				DE	60325669	D1	2009年 2月 26日
				TW	200739816	A	2007年 10月 16日
				JP	5094776	B2	2012年 12月 12日
				TW	1401772	B	2013年 7月 11日
				US	2003217805	A1	2003年 11月 27日
				US	8945331	B2	2015年 2月 3日
				KR	20100058436	A	2010年 6月 3日
				EP	1363319	A2	2003年 11月 19日
				TW	200403858	A	2004年 3月 1日
				JP	2009164629	A	2009年 7月 23日
				EP	1363319	A3	2005年 1月 26日
				JP	4757469	B2	2011年 8月 24日
				JP	2005026706	A	2005年 1月 27日
				JP	2004047975	A	2004年 12月 2日