

# ITALIAN PATENT OFFICE

Document No.

102011901928595A1

Publication Date

20120924

Applicant

SIT LA PRECISA S.P.A. CON SOCIO UNICO

Title

CIRCUITO DI CONTROLLO E SICUREZZA DI UNA VALVOLA DI  
EROGAZIONE DI GAS

## **Circuito di controllo e sicurezza di una valvola di erogazione di gas**

### Campo tecnico dell'invenzione

La presente invenzione è relativa ad un circuito di controllo e sicurezza per valvole di erogazione di gas, in particolare per caldaie di utilizzo domestico, secondo la rivendicazione n. 1. Tramite la presente invenzione, il rischio un'erogazione di gas non desiderata è minimizzato mantenendo allo stesso tempo un relativo costo contenuto del circuito stesso.

### Sfondo tecnologico

Secondo le normative vigenti, sono particolarmente stringenti le misure di sicurezza a cui devono assoggettarsi le schede di gestione delle valvole di erogazione di gas, e più in particolare i circuiti elettrici di controllo che energizzano/de-energizzano valvole tramite le quali viene erogato del gas combustibile. Queste norme si applicano, tra gli altri, a caldaie presenti ad esempio nei sistemi di riscaldamento domestico.

In particolare, numerosi sistemi e dispositivi di "ridondanza" atti ad impedire una non voluta erogazione di gas nel caso in cui un qualunque elemento del circuito di controllo della valvola si rompa o non funzioni più correttamente devono essere previste all'interno di tali circuiti così da ottemperare alle normative di riferimento.

In generale, negli attuali circuiti di controllo è spesso presente un microcontrollore atto a comandare un attuatore, ad esempio un relè, per l'apertura/chiusura di una valvola di erogazione del gas combustibile. Poiché sono possibili anche guasti al microcontrollore stesso, un ulteriore circuito di controllo deve preferibilmente "sostituirsi" al circuito includente in microcontrollore nel caso di rottura di quest'ultimo. Questo secondo circuito di controllo, secondo una possibilità costruttiva, può includere anch'esso un supervisore, quale un microcontrollore, al fine di comandare l'apertura e chiusura della valvola tramite un distinto segnale diretto all'attuatore (o ad un distinto attuatore), così che la valvola possa aprirsi ed erogare

gas unicamente nel caso in cui entrambi i segnali giungano all'attuatore che quindi sia comandato in modo tale da consentire l'erogazione del gas. In caso di rottura di uno dei due microcontrollori, come nel caso di rottura contemporanea di entrambi, la valvola rimane chiusa.

Uno degli svantaggi di questa soluzione tecnica risiede nel fatto che, vista la necessità di rendere questi circuiti di controllo relativamente economici così da essere competitivi nel mercato di interesse, la presenza di due microcontrollori comporta un aumento eccessivo del prezzo finale della scheda controllante la valvola.

#### Riassunto dell'invenzione

Lo scopo della presente invenzione pertanto è quello di rendere disponibile un circuito di controllo e sicurezza per valvole di erogazione di gas in cui l'apertura della valvola stessa dipenda da – almeno - l'invio di due segnali sostanzialmente indipendenti l'uno dall'altro per comandare un attuatore in modo da controllare l'erogazione del gas in modo assai sicuro.

Scopo della presente invenzione è quello di mettere a disposizione un tale circuito che abbia una struttura semplificata, un'elevata sicurezza, abbia un costo contenuto e allo stesso tempo sia tale da superare nel contempo i limiti lamentati con riferimento alla tecnica nota citata.

Questo scopo ed altri ancora che appariranno più chiaramente nel seguito sono raggiunti dall'invenzione mediante un circuito di controllo e sicurezza realizzato in accordo con le rivendicazioni che seguono.

#### Breve descrizione dei disegni

Ulteriori caratteristiche e vantaggi dell'invenzione meglio risulteranno dalla descrizione dettagliata che segue di un suo preferito esempio di attuazione illustrato, a titolo indicativo e non limitativo, con riferimento agli uniti disegni in cui:

- la figura 1 è uno schema circuitale semplificato di un circuito di controllo e sicurezza realizzato in accordo con la presente invenzione;

- la figura 2 è uno schema circuitale di un secondo esempio realizzativo del circuito di figura 1;
- la figura 3 è una rappresentazione schematica di segnali in ingresso ed in uscita da un elemento del circuito di figura 1 o di figura 2.

### Esempi preferiti dell'invenzione

Con iniziale riferimento alla figura 1, con 1 è complessivamente indicato un circuito di controllo di una valvola per l'erogazione del gas lungo una tubatura (non raffigurata) secondo la presente invenzione, per il controllo dell'erogazione di un gas combustibile erogato ad un bruciatore od altra simile utenza, anch'esso non rappresentato in figura.

La valvola (anch'essa non raffigurata, in figura 3 viene connessa al ramo indicato con IEV1L), può essere ad esempio una valvola on/off apribile e chiudibile tramite un elettromagnete e pertanto può essere comandata in apertura e chiusura da un opportuno attuatore, quale un relè 50. Tuttavia qualunque valvola azionata da un opportuno attuatore in apertura/chiusura è ricompresa nell'insegnamento della presente invenzione. La valvola che consente l'erogazione del gas nel presente esempio preferito è aperta quando il relè 50 è energizzato, chiusa altrimenti.

Il circuito di controllo 1 è atto al controllo dell'attuatore 50 ed al conseguente controllo dell'apertura/chiusura della valvola.

Più in dettaglio, l'attuatore 50 (che in un distinto esempio preferito possono anche essere in numero maggiore di uno) è connesso alla corrente elettrica, ovvero può essere energizzato, tramite l'apertura di almeno due interruttori, chiamati rispettivamente primo e secondo interruttore 2, 3, ad esempio un primo ed un secondo transistor. In numero di interruttori può essere pari a due o superiore, e anche altri tipi di interruttori statici, non solo transistor, possono essere impiegati.

I due interruttori 2, 3 sono tra loro collegati in modo tale che entrambi debbano essere aperti da due segnali distinti, chiamati nel seguito "segnali di apertura", in

modo da energizzare il relè 50. Nella configurazione di figura 1, i due transistor 2, 3 sono collegati in serie e il collettore del primo transistor è connesso ad un ramo del relè 50, il cui ramo opposto è posto ad una differenza di potenziale  $V_{cc}$ , mentre l'emettitore del primo transistor 2 è connesso al collettore del secondo transistor 3, il cui emettitore è connesso a terra, così che solamente quando un primo ed un secondo segnale giungono in input alla prima ed alla seconda base dei due transistor, rispettivamente, la corrente può scorrere nel circuito 1 ed energizzare il relè 50.

Il circuito di controllo 1 comprende un'unità di controllo 100, ad esempio un microcontrollore, connesso al primo interruttore 2 ed atto a generare un primo segnale in tensione  $V_1$  da una sua uscita  $100V_1$  che è inviato come input alla base del primo interruttore 2. Il segnale  $V_1$  è un segnale statico, del tipo on/off, cioè un segnale a gradino pari alternativamente o a zero quando nessun segnale è presente o ad un segnale in tensione sostanzialmente costante nel tempo. L'invio di tale segnale  $V_1$  pertanto può portare all'apertura del primo interruttore 2, ovvero il primo segnale  $V_1$  è un segnale di "apertura" dell'interruttore 2, che in assenza di tale segnale, rimane chiuso.

L'unità di controllo 100 è inoltre atta a generare un secondo segnale in tensione  $V_2$ , da una sua uscita  $100V_2$ , ad esempio un'onda quadra, ed un segnale di clock CK, da un'uscita  $100CK$ , anch'esso un'onda quadra, che determinano in cooperazione l'apertura del secondo interruttore 3 nel modo esemplificato nel seguito. Il segnale CK e  $V_2$  sono segnali dinamici, ovvero la cui ampiezza è variabile nel tempo, ad esempio sono segnali aventi una frequenza rispettivamente di 30 e 5 KHz per un'ampiezza massima di rispettivamente 5 V e 0 V.

Tra l'unità di controllo 100 ed il secondo interruttore 3 è interposta una memoria 5, includente un ingresso 5I, un'uscita 5U separata dall'ingresso 5I, ed un ulteriore ingresso 5CK per il segnale di clock. La memoria 5 è connessa all'unità di controllo 100 in modo tale che il segnale  $V_2$  sia inviato all'ingresso 5U ed il segnale di clock CK

sia inviato all'ingresso CK della memoria 5. Il segnale di clock CK e il segnale in tensione  $V_2$  possono giungere alla memoria inalterati (ovvero come emessi dall'unità di controllo 100) ovvero elaborati, filtrati, etc.

La memoria 5 è atta ad emettere un segnale di apertura  $V_3$ , il secondo segnale di apertura del circuito 1, tramite l'uscita 5U, segnale  $V_3$  che è funzione del segnale di ingresso  $V_2$  e del segnale di clock CK. Il segnale di apertura  $V_3$  è quindi inviato in ingresso all'interruttore 3 per l'apertura del medesimo.

Nel caso in cui la valvola debba rimanere chiusa, il segnale  $V_2$  inviato dall'unità di controllo 100 può ad esempio essere del tipo "0 0 0 0 0 0 0 0" (cioè nessun segnale in tensione è emesso dall'uscita del microprocessore), o alternativamente, nel caso in cui si debba aprire la valvola energizzando il relè 50 segnale di aperto  $V_2$  può essere del tipo "1 0 1 0 1 0 1 0" (onda quadra).

In realtà il segnale  $V_2$  non apre direttamente l'interruttore 5, poiché non genera direttamente il segnale di apertura  $V_3$  per la generazione del quale è richiesta la presenza ulteriore del segnale di clock CK come dettagliato nel seguito, il reale segnale di apertura è il segnale  $V_3$ . Tale segnale è preferibilmente sostanzialmente analogo al segnale in ingresso  $V_2$  che proviene dall'unità di controllo 100, più preferibilmente è identico al segnale proveniente dal microprocessore.

Preferibilmente, la memoria 5 comprende un registro 7, più preferibilmente un registro a scorrimento interno, in cui giungono i dati provenienti dalla linea di comunicazione tra il microprocessore 100 e la memoria 5, ovvero il segnale  $V_2$ . Ciascun bit del segnale  $V_2$  sostituisce un bit presente nel registro 7 e allo stesso tempo, dall'altro capo del registro, un corrispondente bit viene emesso come segnale di uscita  $V_3$  dalla memoria 5.

Il segnale in ingresso di clock CK ha la funzione pertanto di sicurezza, ovvero il segnale  $V_3$  (segnale che è identico per come descritto in questo esempio preferito a  $V_2$  "shiftato" a seconda della lunghezza del registro 7) giunge al secondo interruttore 3

ed apre lo stesso unicamente se il segnale di clock CK è presente e più in particolare solo se la corretta combinazione tra segnale di clock CK e segnale di input  $V_2$  arrivano in input alla memoria 5. Ad ogni impulso di clock, i dispositivi unità 100 e memoria 5 che stanno comunicando emettono un bit dal loro registro interno rimpiazzandolo con un altro bit, nel caso della memoria 5 il bit del registro 7 è sostituito da un bit del segnale  $V_2$  proveniente dal microprocessore 100. Nel caso in cui pertanto non venga emesso un segnale di clock e/o questo non giunga alla memoria, non avviene questa sostituzione di bit nel registro 7 ed il segnale di apertura  $V_3$  non viene emesso correttamente impendendo così l'apertura dell'interruttore 3, ad esempio non vi è apertura con l'emissione di un segnale di tipo 0 0 0 0.

L'unità di controllo 100 è atta pertanto ad aprire la valvola di erogazione di gas unicamente in determinate condizioni, ovvero quando entrambi i segnali di apertura  $V_2$  e  $V_3$  sono inviati ai due interruttori 2 e 3. Se uno solo di questi segnali è assente uno dei due interruttori non si può aprire e il relè non può essere energizzato.

La memoria 5 è preferibilmente uno slave SPI; ovvero la comunicazione tra l'unità di controllo 100 e la memoria 5 è eseguita secondo lo standard di comunicazione SPI in cui l'unità 100 è il master e la memoria 5 lo slave. Il segnale di clock pertanto inviato dall'unità 100 alla memoria 5 è il segnale di clock seriale che scandisce gli istanti di emissione e lettura dei bit sulle linee di dati. La linea di dati, ovvero la linea in cui i dati giungono alla memoria 5, è la connessione tra microprocessore e memoria lungo cui è trasmesso il segnale  $V_2$ .

La memoria 5 può essere ad esempio una memoria EEPROM.

Secondo una variante dell'invenzione, il segnale  $V_3$  non giunge direttamente alla base del transistor 3, ma attraversa un modulo 8 in cui viene trasformato in un segnale statico  $V_3'$ , analogo al segnale  $V_1$ . Il modulo 8 ad esempio include una pluralità di condensatori.

Il registro a scorrimento 7 è responsabile del segnale  $V_3$  di output dalla memoria: sostanzialmente il segnale  $V_2$  che è in ingresso, nel caso in cui venga correttamente emesso un segnale di clock alla giusta frequenza, viene ri-emesso dopo un certo numero di cicli di clock come segnale  $V_3$  dalla memoria 5.

La memoria 5 è connessa al secondo interruttore 3, ovvero in particolare alla base del transistor 3 pertanto quando il segnale  $V_3$  giunge alla base del transistor 3, nel caso in cui anche il transistor 2 risulti aperto (i.e. il segnale  $V_1$  giunge alla sua base), allora la corrente può scorrere dal primo transistor a terra e quindi il relè 50 viene energizzato con conseguente apertura della valvola ed erogazione di gas.

Nel caso di qualunque guasto, ad esempio nel caso in cui non venga emesso o non venga emesso correttamente il segnale  $V_1$ , il relè non è energizzato perché entrambi gli interruttori 2 e 3 devono risultare aperti in modo che ci sia passaggio di corrente.

In aggiunta, secondo un esempio preferito, il circuito di controllo 1 comprende anche un ulteriore interruttore, il transistor 4, sempre comandato dall'unità di controllo 100, per cui è necessario che un ulteriore segnale  $V_4$  sia emesso (anch'esso ad esempio un segnale statico a gradino simile a  $V_1$ ) in modo tale che il relè possa essere energizzato in quanto unicamente con la corretta emissione di un segnale in tensione  $V_4$  anche l'interruttore 4 può essere aperto. Pertanto anche nella presenza di più guasti, ovvero nel caso in cui sia  $V_1$  sia emesso correttamente per errore, vi è l'ulteriore sicurezza della necessità di avere presente anche  $V_4$ .

Analogamente non è sufficiente che un errato segnale  $V_2$  sia inviato alla memoria 5, non è sufficiente che un segnale di apertura sia inviato alla memoria al posto di un segnale di chiusura, perché allo stesso tempo deve essere inviato il corretto segnale di clock, ovvero la giusta combinazione tra segnale di clock e  $V_2$  deve essere emessa dal microprocessore 100 in modo tale che la memoria emetta il segnale di output  $V_3$  di apertura e quindi apra il secondo transistor 3.

## Rivendicazioni

1. Un circuito di controllo e sicurezza (1) per valvole di erogazione di gas, comprendente:
  - un attuatore (50) di apertura di detta valvola di erogazione di gas;
  - un'unità di controllo (100) predisposta ad emettere un segnale di comando ( $V_2$ ), per azionare detto attuatore e ottenere l'apertura di detta valvola, ed un segnale di clock (CK);
  - una memoria (5) interposta tra detta unità di controllo (100) e detto attuatore (50), detta memoria atta a ricevere in ingresso detto segnale di comando ( $V_2$ ) e detto segnale di clock (CK), detta memoria emettendo un segnale in uscita ( $V_3$ ) funzione di detto segnale di comando ( $V_2$ ) in ingresso e di detto segnale di clock (CK), detto segnale in uscita ( $V_3$ ) essendo inviato a detto attuatore (50) per comandare il medesimo per l'apertura di detta valvola.
2. Il circuito (1) secondo la rivendicazione 1, in cui detta memoria (5) include un registro a scorrimento (7).
3. Il circuito (1) secondo la rivendicazione 1 o 2 in cui detta memoria (5) è predisposta ad emettere detto segnale in uscita ( $V_3$ ) quando detto segnale di clock (CK) e detto segnale in ingresso ( $V_2$ ) da detta unità di controllo (100) sono ricevuti in ingresso e soddisfano determinati parametri pre-impostati.
4. Il circuito (1) secondo la rivendicazione 2 o 3, in cui detta memoria (5) è un dispositivo SPI.
5. Il circuito (1) secondo una o più delle rivendicazioni precedenti, in cui detta unità di controllo (100) è un microcontrollore.
6. Il circuito (1) secondo una o più delle rivendicazioni precedenti, includente un interruttore (3) connesso a detto attuatore (50), detto interruttore (3) quando in posizione operativa aperta comandando detto attuatore (50) per l'apertura di detta valvola, e detto interruttore (3) atto a portarsi in detta posizione

operativa aperta in ricezione di detto segnale ( $V_3$ ) in uscita da detta memoria (5).

7. Il circuito (1) secondo la rivendicazione 6, in cui detto interruttore (3) è un transistor e detto segnale in uscita ( $V_3$ ) da detta memoria (5) è inviato in ingresso alla sua base.
8. Il circuito (1) secondo la rivendicazione 6 o 7, includente un secondo interruttore (2) ed in cui detta unità di controllo (100) è atta a generare un ulteriore segnale di comando ( $V_1$ ) inviato in ingresso a detto secondo interruttore (2) connesso a detto attuatore (50), detto attuatore (50) comandando in apertura detta valvola unicamente quando entrambi detti interruttore (3) ed ulteriore interruttore (2) sono in posizione operativa aperta.
9. Il circuito (1) secondo la rivendicazione 8, in cui detto ulteriore attuatore è un transistor e detto ulteriore segnale di comando ( $V_1$ ) da detta unità di controllo (100) è inviato in ingresso alla sua base.
10. Il circuito secondo una o più delle rivendicazioni precedenti, in cui detto attuatore (50) è un relè.

## Claims

1. A control and safety circuit (1) for gas delivery valves, comprising:
  - an actuator (50) for opening the said gas delivery valve;
  - a control unit (100) designed to emit a command signal ( $V_2$ ) to operate the said actuator and bring about opening of the said valve, and a clock signal (CK);
  - a memory (5) placed between the said control unit (100) and the said actuator (50), the said memory being capable of receiving the said command signal ( $V_2$ ) and the said clock signal (CK) as inputs, the said memory emitting an output signal ( $V_3$ ) which is a function of the said input command signal ( $V_2$ ) and the said clock signal (CK), the said output signal ( $V_3$ ) being sent to the said actuator (50) to command the same to open the said valve.
2. A circuit (1) according to claim 1, in which the said memory (5) includes a sliding register (7).
3. A circuit (1) according to claim 1 or 2 in which the said memory (5) is designed to emit the said output signal ( $V_3$ ) when the said clock signal (CK) and the said input signal ( $V_2$ ) from the said control unit (100) are received as inputs and satisfy specific preset parameters.
4. A circuit (1) according to claim 2 or 3, in which the said memory (5) is an SPI device.
5. A circuit (1) according to one or more of the preceding claims, in which the said control unit (100) is a microcontroller.
6. A circuit (1) according to one or more of the preceding claims, including a switch (3) connected to the said actuator (50), the said switch controlling the said actuator (50) to open the said valve when in the open operating position and the said switch (3) being capable of moving into the said open operating position on receipt of the said output signal ( $V_3$ ) from the said memory (5).

7. A circuit (1) according to claim 6, in which the said switch (3) is a transistor and the said output signal ( $V_3$ ) from the said memory (5) is delivered as an input to its base.
- 5 8. A circuit (1) according to claim 6 or 7, including a second switch (2) and in which the said control unit (100) is capable of generating a further command signal ( $V_1$ ) sent as an input to the said second switch (2) connected to the said actuator (50), the said actuator (50) commanding opening of the said valve only when both the said switch (3) and the additional switch (2) are in the open operating position.
- 10 9. A circuit (1) according to claim 8, in which the said additional actuator is a transistor and the said additional command signal ( $V_1$ ) from the said control unit (100) is delivered to its base as an input.
10. A circuit according to one or more of the preceding claims, in which the said actuator (50) is a relay.

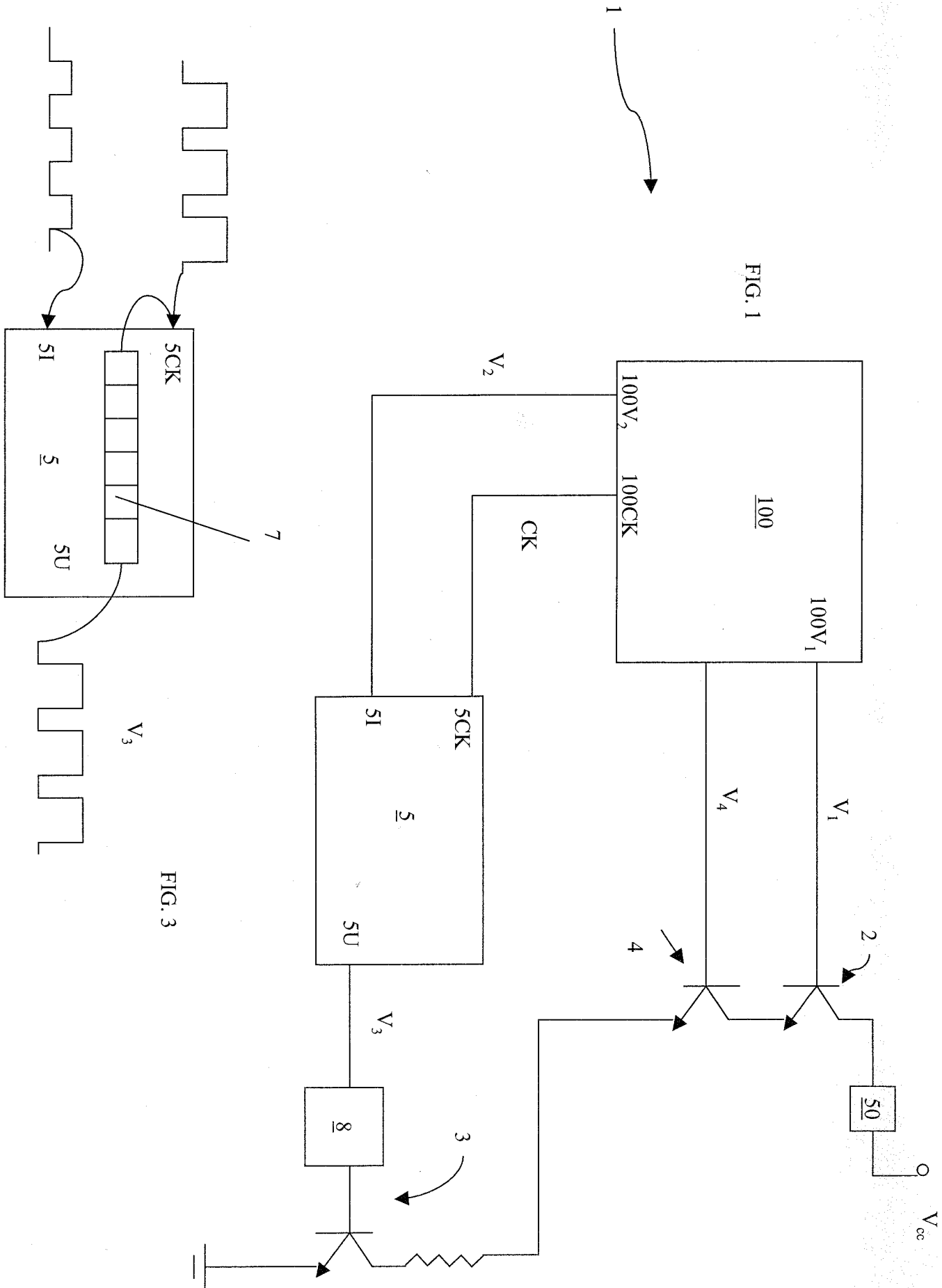


FIG. 1

FIG. 3

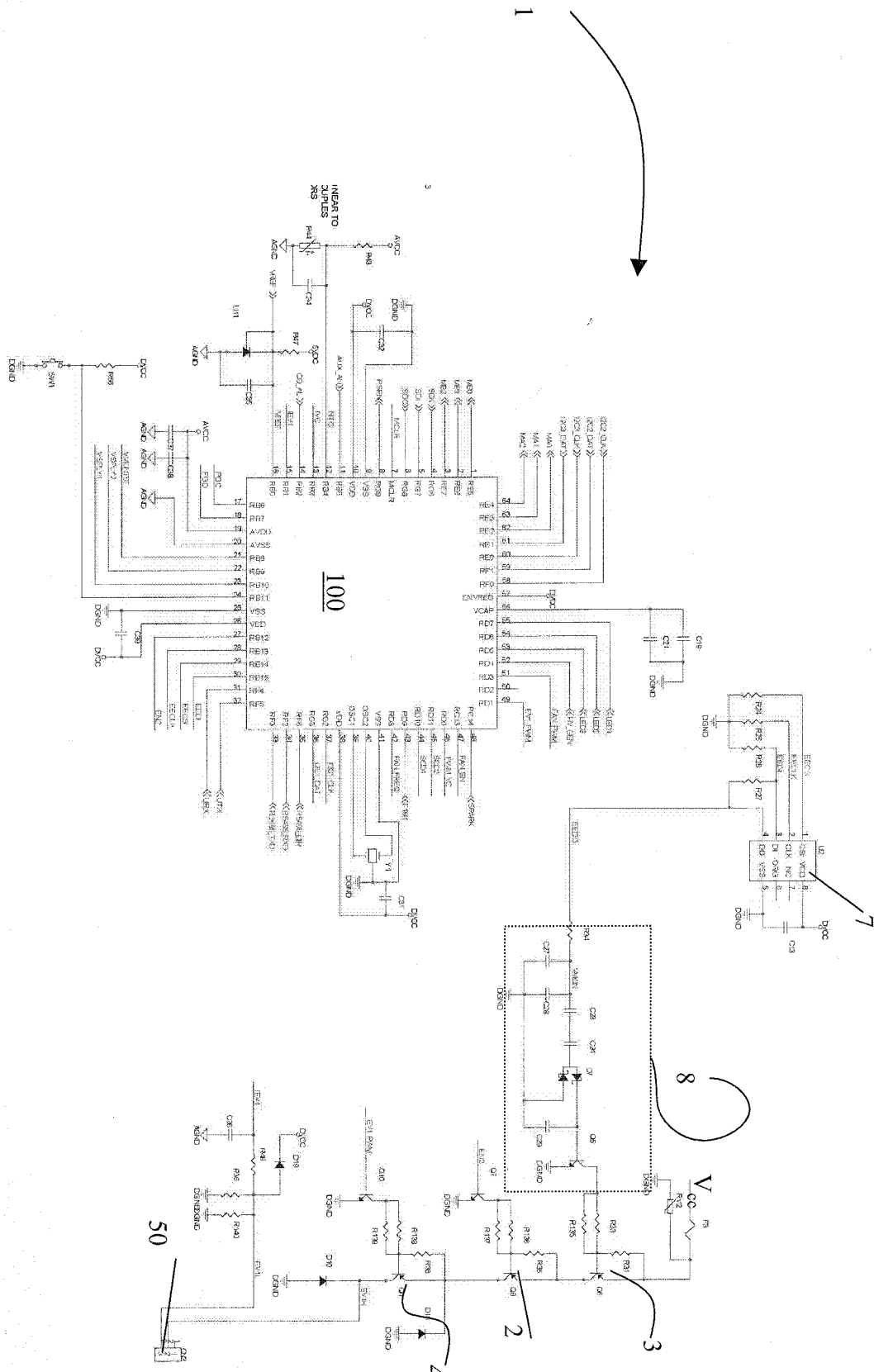


FIG. 2