

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年10月6日(06.10.2022)



(10) 国際公開番号

WO 2022/209754 A1

- (51) 国際特許分類:
H03H 7/46 (2006.01) H04B 1/00 (2006.01)
H01L 25/18 (2006.01) H04B 1/38 (2015.01)
H01L 25/04 (2014.01)
- (21) 国際出願番号: PCT/JP2022/010870
- (22) 国際出願日: 2022年3月11日(11.03.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2021-060375 2021年3月31日(31.03.2021) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/

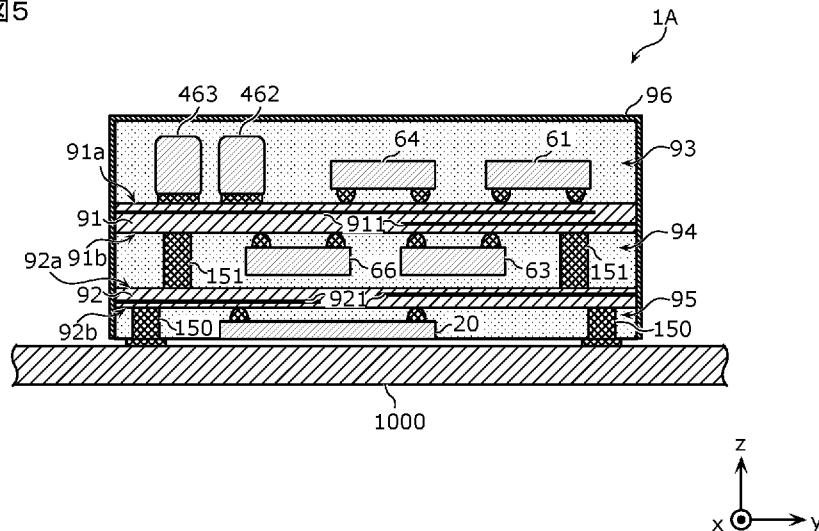
JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).

- (72) 発明者: 相川 清志 (AIKAWA, Kiyoshi); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 北嶋 宏通 (KITAJIMA, Hiromichi); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 上嶋 孝紀 (UEJIMA, Takanori); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 山田 隆司 (YAMADA, Takashi); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 大門 義弘 (DAIMON, Yoshihiro); 〒6178555 京

(54) Title: HIGH-FREQUENCY MODULE

(54) 発明の名称: 高周波モジュール

図5



(57) Abstract: A high-frequency module (1A) comprises: a module substrate (91) having mutually opposing main surfaces (91a, 91b); a module substrate (92) having mutually opposing main surfaces (92a, 92b), the main surface (92a) being disposed so as to face the main surface (91b); a first electronic component including a filter (61) connected to a power amplifier (11); a second electronic component including a filter (63) connected to a low-noise amplifier (21); and a third electronic component (integrated circuit (20)) including the low-noise amplifier (21). The first electronic component is disposed at one location from among between main surfaces (91b and 92a), on the main surface (91a), and on the main surface (92b). The second electronic component is disposed at one other location from among between the main surfaces (91b and 92a), on the main surface (91a), and on the main surface (92b). The third electronic component is disposed at the remaining location from among between the main surfaces (91b and 92a), on the main surface (91a), and on the main



都府長岡京市東神足 1 丁目 1 0 番 1 号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 吉川 修一, 外(YOSHIKAWA, Shuichi et al.); 〒5320011 大阪府大阪市淀川区西中島 5 丁目 3 番 1 0 号タナカ・イトーピア新大阪ビル 6 階新居国際特許事務所内 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

surface (92b).

(57) 要約: 高周波モジュール (1 A) は、互いに対向する主面 (9 1 a 及び 9 1 b) を有するモジュール基板 (9 1) と、互いに対向する主面 (9 2 a 及び 9 2 b) を有し、主面 (9 2 a) が主面 (9 1 b) に対面して配置されたモジュール基板 (9 2) と、電力増幅器 (1 1) に接続されるフィルタ (6 1) を含む第 1 電子部品と、低雑音増幅器 (2 1) に接続されるフィルタ (6 3) を含む第 2 電子部品と、低雑音増幅器 (2 1) を含む第 3 電子部品 (集積回路 (2 0)) と、を備え、第 1 電子部品は、主面 (9 1 b 及び 9 2 a) の間と主面 (9 1 a) 上と主面 (9 2 b) 上とのうちの 1 つに配置され、第 2 電子部品は、主面 (9 1 b 及び 9 2 a) の間と主面 (9 1 a) 上と主面 (9 2 b) 上とのうちの他の 1 つに配置され、第 3 電子部品は、主面 (9 1 b 及び 9 2 a) の間と主面 (9 1 a) 上と主面 (9 2 b) 上とのうちの残りの 1 つに配置されている。

明 細 書

発明の名称：高周波モジュール

技術分野

[0001] 本発明は、高周波モジュールに関する。

背景技術

[0002] 携帯電話などの移動体通信機器では、特に、マルチバンド化の進展に伴い、高周波フロントエンドモジュールが複雑化している。特許文献1には、2つのモジュール基板を用いて高周波モジュールを小型化する技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2020/022180号

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上記従来の技術では、小型化にともなう複数の電子部品間のアイソレーションの低下が懸念される。

[0005] そこで、本発明は、小型化を図りつつ、複数の電子部品間のアイソレーションの低下を抑制することができる高周波モジュールを提供する。

課題を解決するための手段

[0006] 本発明の一態様に係る高周波モジュールは、互いに対向する第1主面及び第2主面を有する第1モジュール基板と、互いに対向する第3主面及び第4主面を有し、第3主面が第2主面に対面して配置された第2モジュール基板と、第2主面及び第3主面の間と第1主面上と第4主面上とに配置された複数の電子部品と、第4主面上に配置された複数の外部接続端子と、を備え、複数の電子部品は、電力増幅器に接続される第1フィルタを含む第1電子部品と、低雑音増幅器に接続される第2フィルタを含む第2電子部品と、低雑音増幅器を含む第3電子部品と、を含み、第1電子部品は、第2主面及び第

3主面の間と第1主面上と第4主面上とのうちの1つに配置され、第2電子部品は、第2主面及び第3主面の間と第1主面上と第4主面上とのうちの他の1つに配置され、第3電子部品は、第2主面及び第3主面の間と第1主面上と第4主面上とのうちの残りの1つに配置されている。

[0007] 本発明の一態様に係る高周波モジュールは、互いに対向する第1主面及び第2主面を有するモジュール基板と、第1主面上と第2主面上とモジュール基板内とに配置された複数の電子部品と、第2主面上に配置された複数の外部接続端子と、を備え、複数の電子部品は、電力増幅器に接続される第1フィルタを含む第1電子部品と、低雑音増幅器に接続される第2フィルタを含む第2電子部品と、低雑音増幅器を含む第3電子部品と、を含み、第1電子部品は、第1主面上と第2主面上とモジュール基板内とのうちの1つに配置され、第2電子部品は、第1主面上と第2主面上とモジュール基板内とのうちの他の1つに配置され、第3電子部品は、第1主面上と第2主面上とモジュール基板内とのうちの残りの1つに配置されている。

発明の効果

[0008] 本発明の一態様に係る高周波モジュールによれば、小型化を図りつつ、複数の電子部品間のアイソレーションの低下を抑制することができる。

図面の簡単な説明

[0009] [図1]図1は、実施の形態に係る高周波回路及び通信装置の回路構成図である。

[図2]図2は、実施例1に係る高周波モジュールの第1主面の平面図である。

[図3]図3は、実施例1に係る高周波モジュールの第2主面の平面図である。

[図4]図4は、実施例1に係る高周波モジュールの第4主面の平面図である。

[図5]図5は、実施例1に係る高周波モジュールの断面図である。

[図6]図6は、実施例2に係る高周波モジュールの第1主面の平面図である。

[図7]図7は、実施例2に係る高周波モジュールの第2主面の平面図である。

[図8]図8は、実施例2に係る高周波モジュールの断面図である。

[図9]図9は、実施例2に係る高周波モジュールの断面図である。

発明を実施するための形態

- [0010] 以下、本発明の実施の形態について、図面を用いて詳細に説明する。なお、以下で説明する実施の形態は、いずれも包括的又は具体的な例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置及び接続形態などは、一例であり、本発明を限定する主旨ではない。
- [0011] なお、各図は、本発明を示すために適宜強調、省略、又は比率の調整を行った模式図であり、必ずしも厳密に図示されたものではなく、実際の形状、位置関係、及び比率とは異なる場合がある。各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡素化される場合がある。
- [0012] 以下の各図において、 x 軸及び y 軸は、モジュール基板の主面と平行な平面上で互いに直交する軸である。具体的には、平面視においてモジュール基板が矩形状を有する場合、 x 軸は、モジュール基板の第1辺に平行であり、 y 軸は、モジュール基板の第1辺と直交する第2辺に平行である。また、 z 軸は、モジュール基板の主面に垂直な軸であり、その正方向は上方向を示し、その負方向は下方向を示す。
- [0013] 本発明の回路構成において、「接続される」とは、接続端子及び／又は配線導体で直接接続される場合だけでなく、他の回路素子を介して電氣的に接続される場合も含む。「A及びBの間に接続される」とは、A及びBの間でA及びBの両方に接続されることを意味し、A及びBを結ぶ経路に直列接続されることに加えて、当該経路とグラウンドとの間に並列接続（シャント接続）されることを含む。
- [0014] 本発明の部品配置において、「平面視」とは、 z 軸正側から x y 平面に物体を正投影して見ることを意味する。「Aは平面視においてBと重なる」とは、 x y 平面に正投影されたAの領域が、 x y 平面に正投影されたBの領域と重なることを意味する。「AがB及びCの間に配置される」とは、B内の任意の点とC内の任意の点とを結ぶ複数の線分のうちの少なくとも1つがA

を通ることを意味する。「AがBに接合される」とは、AがBに物理的に接続されることを意味する。また、「平行」及び「垂直」などの要素間の関係性を示す用語、及び、「矩形」などの要素の形状を示す用語、並びに、数値範囲は、厳格な意味のみを表すのではなく、実質的に同等な範囲、例えば数%程度の誤差をも含むことを意味する。

[0015] また、本発明の部品配置において、「部品が基板に配置される」とは、部品が基板の主面上に配置されること、及び、部品が基板内に配置されることを含む。「部品が基板の主面上に配置される」とは、部品が基板の主面に接触して配置されることに加えて、部品が主面と接触せずに当該主面側に配置されること（例えば、部品が主面と接触して配置された他の部品上に積層されること）を含む。また、「部品が基板の主面上に配置される」は、主面に形成された凹部に部品が配置されることを含んでもよい。「部品が基板内に配置される」とは、部品がモジュール基板内にカプセル化されることを意味し、部品の全部が基板の両主面の間に配置されているが部品の一部が基板に覆われていないこと、及び、部品の一部のみが基板内に配置されていることを含まない。「部品が2つの主面の間に配置される」とは、部品が2つの主面の両方に接触して配置されることに加えて、部品が2つの主面の一方のみに接触して配置されること、及び、部品が2つの主面のいずれにも接触せずに配置されることを含む。

[0016] （実施の形態）

[1 高周波回路1及び通信装置5の回路構成]

本実施の形態に係る高周波回路1及び通信装置5の回路構成について、図1を参照しながら説明する。図1は、本実施の形態に係る高周波回路1及び通信装置5の回路構成図である。

[0017] [1.1 通信装置5の回路構成]

まず、通信装置5の回路構成について説明する。図1に示すように、本実施の形態に係る通信装置5は、高周波回路1と、アンテナ2と、RFIC (Radio Frequency Integrated Circuit) 3と、BBIC (Baseband Integrate

d Circuit) 4 と、を備える。

[0018] 高周波回路 1 は、アンテナ 2 と R F I C 3 との間で高周波信号を伝送する。高周波回路 1 の内部構成については後述する。

[0019] アンテナ 2 は、高周波回路 1 のアンテナ接続端子 1 0 0 に接続され、高周波回路 1 から出力された高周波信号を送信し、また、外部から高周波信号を受信して高周波回路 1 へ出力する。

[0020] R F I C 3 は、高周波信号を処理する信号処理回路の一例である。具体的には、R F I C 3 は、高周波回路 1 の受信経路を介して入力された高周波受信信号を、ダウンコンバート等により信号処理し、当該信号処理して生成された受信信号を B B I C 4 へ出力する。また、R F I C 3 は、B B I C 4 から入力された送信信号をアップコンバート等により信号処理し、当該信号処理して生成された高周波送信信号を、高周波回路 1 の送信経路に出力する。また、R F I C 3 は、高周波回路 1 が有するスイッチ及び増幅器等を制御する制御部を有する。なお、R F I C 3 の制御部としての機能の一部又は全部は、R F I C 3 の外部に実装されてもよく、例えば、B B I C 4 又は高周波回路 1 に実装されてもよい。

[0021] B B I C 4 は、高周波回路 1 が伝送する高周波信号よりも低周波の中間周波数帯域を用いて信号処理するベースバンド信号処理回路である。B B I C 4 で処理される信号としては、例えば、画像表示のための画像信号、及び／又は、スピーカを介した通話のために音声信号が用いられる。

[0022] なお、本実施の形態に係る通信装置 5 において、アンテナ 2 及び B B I C 4 は、必須の構成要素ではない。

[0023] [1 . 2 高周波回路 1 の回路構成]

次に、高周波回路 1 の回路構成について説明する。図 1 に示すように、高周波回路 1 は、電力増幅器 (P A) 1 1 及び 1 2 と、低雑音増幅器 (L N A) 2 1 及び 2 2 と、整合回路 (M N) 4 0 1、4 1 1 ~ 4 1 3、4 2 2、4 3 1 ~ 4 3 3、4 4 1 ~ 4 4 3、4 5 2 及び 4 6 1 ~ 4 6 3 と、スイッチ (S W) 5 1 ~ 5 5 と、フィルタ 6 1 ~ 6 6 と、P A 制御器 (P A C) 7 1 と

、LNA制御器(LNAC)72と、アンテナ接続端子100と、高周波入力端子111及び112と、高周波出力端子121及び122と、制御端子131及び132と、を備える。以下に、高周波回路1の構成要素について順に説明する。

[0024] アンテナ接続端子100は、高周波回路1の外部でアンテナ2に接続されている。

[0025] 高周波入力端子111及び112の各々は、高周波回路1の外部から高周波送信信号を受けるための端子である。本実施の形態では、高周波入力端子111及び112は、高周波回路1の外部でRFIC3に接続されている。

[0026] 高周波出力端子121及び122の各々は、高周波回路1の外部に高周波受信信号を供給するための端子である。本実施の形態では、高周波出力端子121及び122は、高周波回路1の外部でRFIC3に接続されている。

[0027] 制御端子131及び132は、制御信号を伝送するための端子である。つまり、制御端子131及び132は、高周波回路1の外部から制御信号を受けるための端子、及び／又は、高周波回路1の外部に制御信号を供給するための端子である。制御信号とは、高周波回路1に含まれる電子回路の制御に関する信号である。具体的には、制御信号は、例えば電力増幅器11及び12と、低雑音増幅器21及び22と、スイッチ51～55とのうちの少なくとも1つを制御するためのデジタル信号である。高周波回路1は、RFIC3から、制御端子131を介して、電力増幅器11及び12を制御するためのデジタル信号を受けることができる。また、高周波回路1は、RFIC3から、制御端子132を介して、低雑音増幅器21及び22を制御するためのデジタル信号を受けることができる。

[0028] 電力増幅器11は、高周波入力端子111とフィルタ61及び62との間に接続され、バンドA及びBの送信信号を増幅することができる。具体的には、電力増幅器11の入力端は、高周波入力端子111に接続されている。一方、電力増幅器11の出力端は、整合回路413、スイッチ52、及び、整合回路412を介してフィルタ61に接続される。さらに、電力増幅器1

1 の出力端は、整合回路 4 1 3、スイッチ 5 2、及び、整合回路 4 2 2 を介してフィルタ 6 2 に接続される。

[0029] 電力増幅器 1 2 は、高周波入力端子 1 1 2 とフィルタ 6 4 及び 6 5 との間に接続され、バンド C 及び D の送信信号を増幅することができる。具体的には、電力増幅器 1 2 の入力端は、高周波入力端子 1 1 2 に接続されている。一方、電力増幅器 1 2 の出力端は、整合回路 4 4 3、スイッチ 5 4、及び、整合回路 4 4 2 を介してフィルタ 6 4 に接続される。さらに、電力増幅器 1 2 の出力端は、整合回路 4 4 3、スイッチ 5 4、及び、整合回路 4 5 2 を介してフィルタ 6 5 に接続される。

[0030] 電力増幅器 1 1 及び 1 2 は、電源から供給される電力を基に入力信号（送信信号）よりも大きなエネルギーの出力信号を得る電子部品である。電力増幅器 1 1 及び 1 2 の各々は、増幅トランジスタを含み、さらにインダクタ及び／又はキャパシタを含んでもよい。電力増幅器 1 1 及び 1 2 の内部構成は、特に限定されない。例えば、電力増幅器 1 1 及び 1 2 の各々は、多段増幅器であってもよく、差動増幅型の増幅器又はドハティ増幅器であってもよい。

[0031] なお、電力増幅器 1 1 は、第 2 パワークラスよりも高い最大出力パワーを許容する第 1 パワークラスに対応してもよい。この場合、電力増幅器 1 1 は、第 1 パワークラスが許容する最大出力パワーを満たすパワーまで送信信号を増幅することができる。また、電力増幅器 1 2 は、第 1 パワークラスよりも低い最大出力パワーを許容する第 2 パワークラスに対応してもよい。この場合、電力増幅器 1 2 は、第 2 パワークラスが許容する最大出力パワーを満たすパワーまで送信信号を増幅することができる。

[0032] パワークラスとは、最大出力パワーなどで定義される端末の出力パワーの分類であり、パワークラスの値が小さいほど高いパワーの出力に対応することを示す。例えば、3 G P P では、パワークラス 1 の最大出力パワーは 3 1 d B m であり、パワークラス 1 . 5 の最大出力パワーは 2 9 d B m であり、パワークラス 2 の最大出力パワーは 2 6 d B m であり、パワークラス 3 の最

大出力パワーは23 dBmである。

[0033] 端末の最大出力パワーは、端末のアンテナ端における出力パワーで定義される。端末の最大出力パワーの測定は、例えば、3GPP等によって定義された方法で行われる。例えば、図1において、アンテナ2における放射パワーを測定することで最大出力パワーが測定される。なお、放射パワーの測定の代わりに、アンテナ2の近傍に端子を設けて、その端子に計測器（例えばスペクトルアナライザなど）を接続することで、アンテナ2の出力パワーを測定することもできる。

[0034] なお、電力増幅器が対応するパワークラスは、電力増幅器の最大出力パワーにより特定することができる。例えば、パワークラス1に対応する電力増幅器の最大出力パワーは31 dBmよりも大きい。一般的に、電力増幅器の最大出力パワーは、電力増幅器を構成する半導体デバイスのサイズ及び半導体材料に依存する。例えば、最大出力パワーが高いほど半導体デバイスのサイズが増大する。したがって、同じ半導体材料で構成された2つの電力増幅器のための半導体デバイスのサイズを比較することで、2つの電力増幅器が対応するパワークラスの相対的な比較を行うことができる場合もある。また、例えば、最大出力パワーが高い電力増幅器を構成する半導体デバイスには、ハイパワー用の特別な半導体材料（例えば、窒化ガリウム（GaN）、炭化ケイ素（SiC）等）が用いられる場合がある。したがって、2つの半導体デバイスに用いられた半導体材料を比較することで、2つの電力増幅器が対応するパワークラスの相対的な比較を行うことができる場合もある。

[0035] 低雑音増幅器21は、フィルタ62及び63と高周波出力端子121との間に接続され、バンドA及びBの受信信号を増幅することができる。具体的には、低雑音増幅器21の入力端は、整合回路433、スイッチ53及び52、並びに、整合回路422を介してフィルタ62に接続される。さらに、低雑音増幅器21の入力端は、整合回路433、スイッチ53、及び、整合回路432を介してフィルタ63に接続される。一方、低雑音増幅器21の出力端は、高周波出力端子121に接続されている。

[0036] 低雑音増幅器 2 2 は、フィルタ 6 5 及び 6 6 と高周波出力端子 1 2 2 との間に接続されバンド C 及び D の受信信号を増幅することができる。具体的には、低雑音増幅器 2 2 の入力端は、整合回路 4 6 3、スイッチ 5 5 及び 5 4、並びに、整合回路 4 5 2 を介してフィルタ 6 5 に接続される。さらに、低雑音増幅器 2 2 の入力端は、整合回路 4 6 3、スイッチ 5 5、及び、整合回路 4 6 2 を介してフィルタ 6 6 に接続される。一方、低雑音増幅器 2 2 の出力端は、高周波出力端子 1 2 2 に接続されている。

[0037] なお、低雑音増幅器 2 1 及び 2 2 は、電源から供給される電力を基に入力信号（受信信号）よりも大きなエネルギーの出力信号を得る電子部品である。低雑音増幅器 2 1 及び 2 2 の各々は、増幅トランジスタを含み、さらにインダクタ及び／又はキャパシタを含んでもよい。低雑音増幅器 2 1 及び 2 2 の内部構成は、特に限定されない。

[0038] 整合回路 4 0 1、4 1 1～4 1 3、4 2 2、4 3 1～4 3 3、4 4 1～4 4 3、4 5 2 及び 4 6 1～4 6 3 の各々は、2 つの回路素子の間に接続され、当該 2 つの回路素子の間のインピーダンス整合をとることができる。つまり、整合回路 4 0 1、4 1 1～4 1 3、4 2 2、4 3 1～4 3 3、4 4 1～4 4 3、4 5 2 及び 4 6 1～4 6 3 の各々は、インピーダンス整合回路である。整合回路 4 0 1、4 1 1～4 1 3、4 2 2、4 3 1～4 3 3、4 4 1～4 4 3、4 5 2 及び 4 6 1～4 6 3 の各々は、インダクタを含み、さらにキャパシタを含んでもよい。

[0039] スイッチ 5 1 は、アンテナ接続端子 1 0 0 とフィルタ 6 1～6 6 との間に接続されている。スイッチ 5 1 は、端子 5 1 1～5 1 7 を有する。端子 5 1 1 は、アンテナ接続端子 1 0 0 に接続されている。端子 5 1 2 は、整合回路 4 1 1 を介してフィルタ 6 1 に接続されている。端子 5 1 3 は、フィルタ 6 2 に接続されている。端子 5 1 4 は、整合回路 4 3 1 を介してフィルタ 6 3 に接続されている。端子 5 1 5 は、整合回路 4 4 1 を介してフィルタ 6 4 に接続されている。端子 5 1 6 は、フィルタ 6 5 に接続されている。端子 5 1 7 は、整合回路 4 6 1 を介してフィルタ 6 6 に接続されている。

[0040] この接続構成において、スイッチ51は、例えばRFIC3からの制御信号に基づいて、端子511を端子512～517の少なくとも1つに接続することができる。つまり、スイッチ51は、アンテナ接続端子100とフィルタ61～66の各々との接続及び非接続を切り替えることができる。スイッチ51は、例えばマルチ接続型のスイッチ回路で構成され、アンテナスイッチと呼ばれる場合もある。

[0041] スイッチ52は、電力増幅器11の出力端とフィルタ61及び62との間に接続され、かつ、低雑音増幅器21の入力端とフィルタ62との間に接続される。スイッチ52は、端子521～524を有する。端子521は、整合回路412を介してフィルタ61に接続されている。端子522は、整合回路422を介してフィルタ62に接続されている。端子523は、整合回路413を介して電力増幅器11の出力端に接続されている。端子524は、スイッチ53及び整合回路433を介して低雑音増幅器21の入力端に接続される。

[0042] この接続構成において、スイッチ52は、例えばRFIC3からの制御信号に基づいて、端子523を端子521及び522の少なくとも1つに接続することができ、端子522を端子523及び524のいずれかに接続することができる。つまり、スイッチ52は、電力増幅器11とフィルタ61及び62の各々との接続及び非接続を切り替えることができ、フィルタ62の接続を電力増幅器11及び低雑音増幅器21の間で切り替えることができる。スイッチ52は、例えばマルチ接続型のスイッチ回路で構成される。

[0043] スイッチ53は、低雑音増幅器21の入力端とフィルタ62及び63との間に接続されている。スイッチ53は、端子531～533を有する。端子531は、整合回路433を介して低雑音増幅器21の入力端に接続されている。端子532は、スイッチ52の端子524に接続され、スイッチ52及び整合回路422を介してフィルタ62に接続される。端子533は、整合回路432を介してフィルタ63に接続されている。

[0044] この接続構成において、スイッチ53は、例えばRFIC3からの制御信

号に基づいて、端子531を端子532及び533の少なくとも一方に接続することができる。つまり、スイッチ53は、低雑音増幅器21とフィルタ62及び63の各々との接続及び非接続を切り替えることができる。スイッチ53は、例えばマルチ接続型のスイッチ回路で構成される。

[0045] スイッチ54は、電力増幅器12の出力端とフィルタ64及び65との間に接続され、かつ、低雑音増幅器22の入力端とフィルタ65の間に接続される。スイッチ54は、端子541～544を有する。端子541は、整合回路442を介してフィルタ64に接続されている。端子542は、整合回路452を介してフィルタ65に接続されている。端子543は、整合回路443を介して電力増幅器12の出力端に接続されている。端子544は、スイッチ55及び整合回路463を介して低雑音増幅器22の入力端に接続される。

[0046] この接続構成において、スイッチ54は、例えばRFIC3からの制御信号に基づいて、端子543を端子541及び542の少なくとも1つに接続することができ、端子542を端子543及び544のいずれかに接続することができる。つまり、スイッチ54は、電力増幅器12とフィルタ64及び65の各々との接続及び非接続を切り替えることができ、フィルタ65の接続を電力増幅器12及び低雑音増幅器22の間で切り替えることができる。スイッチ54は、例えばマルチ接続型のスイッチ回路で構成される。

[0047] スイッチ55は、低雑音増幅器22の入力端とフィルタ65及び66との間に接続されている。スイッチ55は、端子551～553を有する。端子551は、整合回路463を介して低雑音増幅器22の入力端に接続されている。端子552は、スイッチ54の端子544に接続され、スイッチ54及び整合回路452を介してフィルタ65に接続される。端子553は、整合回路462を介してフィルタ66に接続されている。

[0048] この接続構成において、スイッチ55は、例えばRFIC3からの制御信号に基づいて、端子551を端子552及び553の少なくとも一方に接続することができる。つまり、スイッチ55は、低雑音増幅器22とフィルタ

65及び66の各々との間の接続及び非接続を切り替えることができる。スイッチ55は、例えばマルチ接続型のスイッチ回路で構成される。

[0049] フィルタ61（A-Tx）は、第1フィルタの一例であり、電力増幅器11とアンテナ接続端子100との間に接続される。具体的には、フィルタ61の一端は、整合回路411、スイッチ51及び整合回路401を介して、アンテナ接続端子100に接続される。一方、フィルタ61の他端は、整合回路412、スイッチ52及び整合回路413を介して、電力増幅器11の出力端に接続される。フィルタ61は、周波数分割複信（FDD：Frequency Division Duplex）用のバンドAのアップリンク動作バンド（uplink operation band）を含む通過帯域を有し、バンドAの送信信号を通過させることができる。

[0050] フィルタ62（B-TRx）は、第3フィルタの一例であり、アンテナ接続端子100と電力増幅器11との間に接続され、アンテナ接続端子100と低雑音増幅器21との間に接続される。具体的には、フィルタ62の一端は、スイッチ51及び整合回路401を介してアンテナ接続端子100に接続される。一方、フィルタ62の他端は、整合回路422、スイッチ52及び整合回路413を介して電力増幅器11の出力端に接続され、整合回路422、スイッチ52及び53、並びに、整合回路433を介して低雑音増幅器21の入力端に接続される。フィルタ62は、時分割複信（TDD：Time Division Duplex）用のバンドBを含む通過帯域を有し、バンドBの送信信号及び受信信号を通過させることができる。

[0051] フィルタ63（A-Rx）は、第2フィルタの一例であり、低雑音増幅器21とアンテナ接続端子100との間に接続される。具体的には、フィルタ63の一端は、整合回路431、スイッチ51及び整合回路401を介して、アンテナ接続端子100に接続される。一方、フィルタ63の他端は、整合回路432、スイッチ53及び整合回路433を介して、低雑音増幅器21の入力端に接続される。フィルタ63は、FDD用のバンドAのダウンリンク動作バンド（downlink operation band）を含む通過帯域を有し、バンド

Aの受信信号を通過させることができる。

[0052] フィルタ64 (C-Tx)は、電力増幅器12とアンテナ接続端子100との間に接続される。具体的には、フィルタ64の一端は、整合回路441、スイッチ51及び整合回路401を介して、アンテナ接続端子100に接続される。一方、フィルタ64の他端は、整合回路442、スイッチ54及び整合回路443を介して、電力増幅器12の出力端に接続される。フィルタ64は、FDD用のバンドCのアップリンク動作バンドを含む通過帯域を有し、バンドCの送信信号を通過させることができる。

[0053] フィルタ65 (D-TRx)は、アンテナ接続端子100と電力増幅器12との間に接続され、アンテナ接続端子100と低雑音増幅器22との間に接続される。具体的には、フィルタ65の一端は、スイッチ51及び整合回路401を介してアンテナ接続端子100に接続される。一方、フィルタ65の他端は、整合回路452、スイッチ54及び整合回路443を介して電力増幅器12の出力端に接続され、整合回路452、スイッチ54及び55、並びに、整合回路463を介して低雑音増幅器22の入力端に接続される。フィルタ65は、TDD用のバンドDを含む通過帯域を有し、バンドDの送信信号及び受信信号を通過させることができる。

[0054] フィルタ66 (C-Rx)は、低雑音増幅器22とアンテナ接続端子100との間に接続される。具体的には、フィルタ66の一端は、整合回路461、スイッチ51及び整合回路401を介して、アンテナ接続端子100に接続される。一方、フィルタ66の他端は、整合回路462、スイッチ55及び整合回路463を介して、低雑音増幅器22の入力端に接続される。フィルタ66は、FDD用のバンドCのダウンリンク動作バンドを含む通過帯域を有し、バンドCの受信信号を通過させることができる。

[0055] PA制御器71は、電力増幅器11及び12を制御することができる。例えば、PA制御器71は、RFIC3から制御端子131を介してデジタル制御信号を受けて、電力増幅器11及び12に制御信号を出力する。

[0056] LNA制御器72は、低雑音増幅器21及び22を制御することができる

。例えば、LNA制御器72は、RFIC3から制御端子132を介してデジタル制御信号を受けて、低雑音増幅器21及び22に制御信号を出力する。

[0057] バンドA～Dは、無線アクセス技術（RAT：Radio Access Technology）を用いて構築される通信システムのための周波数バンドである。バンドA～Dは、標準化団体など（例えば3GPP（3rd Generation Partnership Project）及びIEEE（Institute of Electrical and Electronics Engineers）等）によって予め定義される。通信システムの例としては、5G NR（5th Generation New Radio）システム、LTE（Long Term Evolution）システム及びWLAN（Wireless Local Area Network）システム等を挙げることができる。

[0058] バンドA及びBと、バンドC及びDとは、互いに異なるバンド群に含まれてもよく、同じバンド群に含まれてもよい。ここで、バンド群とは、複数のバンドを含む周波数範囲を意味する。バンド群としては、例えばウルトラハイバンド群（3300～5000MHz）、ハイバンド群（2300～2690MHz）、ミッドバンド群（1427～2200MHz）、及びローバンド群（698～960MHz）等を用いることができるが、これらに限定されない。例えば、バンド群として、5ギガヘルツ以上のアンライセンスバンドを含むバンド群又はミリ波帯域のバンド群が用いられてもよい。

[0059] 例えば、バンドA及びBは、ハイバンド群に含まれ、バンドC及びDは、ミッドバンド群に含まれてもよい。また例えば、バンドA及びBは、ミッドバンド群又はハイバンド群に含まれ、バンドC及びDは、ローバンド群に含まれてもよい。

[0060] なお、図1に表された高周波回路1は、例示であり、これに限定されない。例えば、高周波回路1が対応するバンドは、バンドA～Dに限定されない。例えば、高周波回路1は、5以上のバンドに対応してもよい。この場合、高周波回路1は、バンドE、F、G・・・のためのフィルタを備えてもよい。また例えば、高周波回路1は、バンドA及びBのみに対応し、バンドC及

びDに対応しなくてもよい。この場合、高周波回路1は、電力増幅器12と、低雑音増幅器22と、整合回路441～443、452及び461～463と、高周波入力端子112と、高周波出力端子122と、を備えなくてもよい。

[0061] なお、高周波回路1は、整合回路401、411～413、422、431～433、441～443、452及び461～463のうちのいくつかを備えなくてもよい。また例えば、高周波回路1は、複数のアンテナに接続されてもよく、複数のアンテナ接続端子を備えてもよい。また、高周波回路1は、さらに多くの高周波入力端子を備えてもよい。この場合、電力増幅器の接続を複数の高周波入力端子の間で切り替え可能なスイッチが電力増幅器と複数の高周波入力端子との間に挿入されてもよい。また、高周波回路1は、さらに多くの高周波出力端子を備えてもよい。この場合、低雑音増幅器の接続を複数の高周波出力端子の間で切り替え可能なスイッチが低雑音増幅器と複数の高周波出力端子との間に挿入されてもよい。

[0062] [2 高周波回路1の実施例]

[2. 1 実施例1]

上記実施の形態に係る高周波回路1の実施例1として、高周波回路1が実装された高周波モジュール1Aを図2～図5を参照しながら説明する。

[0063] [2. 1. 1 高周波モジュール1Aの部品配置]

図2は、本実施例に係る高周波モジュール1Aの主面91aの平面図である。図3は、本実施例に係る高周波モジュール1Aの主面91bの平面図であり、z軸正側からモジュール基板91の主面91b側を透視した図である。図4は、本実施例に係る高周波モジュール1Aの主面92bの平面図であり、z軸正側からモジュール基板92の主面92b側を透視した図である。図5は、本実施例に係る高周波モジュール1Aの断面図である。図5における高周波モジュール1Aの断面は、図2～図4のv-v線における断面である。

[0064] なお、図2～図5において、モジュール基板91及び92に配置された複

数の電子部品をそれぞれ接続する配線の図示が省略されている。また、図2～図4において、複数の電子部品を覆う樹脂部材93～95及び樹脂部材93～95の表面を覆うシールド電極層96の図示が省略されている。

[0065] 高周波モジュール1Aは、図1に示された複数の回路素子を含む複数の電子部品に加えて、モジュール基板91及び92と、樹脂部材93～95と、シールド電極層96と、複数の外部接続端子150と、複数の基板間接続端子151と、を備える。

[0066] モジュール基板91は、第1モジュール基板の一例であり、互いに対向する主面91a及び91bを有する。主面91a及び91bは、それぞれ第1主面及び第2主面の一例である。モジュール基板91内には、グランド電極パターン911が形成されている。グランド電極パターン911は、第1グランド電極パターンの一例であり、グランド端子に接続され、グランド電位に設定される。

[0067] モジュール基板92は、第2モジュール基板の一例であり、互いに対向する主面92a及び92bを有する。主面92a及び92bは、それぞれ第3主面及び第4主面の一例である。

[0068] モジュール基板92内には、グランド電極パターン921が形成されている。グランド電極パターン921は、第2グランド電極パターンの一例であり、グランド端子に接続され、グランド電位に設定される。

[0069] モジュール基板91及び92は、モジュール基板91の主面91bがモジュール基板92の主面92aに対面するように配置されている。また、モジュール基板91及び92は、主面91b及び92aの間に電子部品を配置可能な距離だけ離れて配置されている。複数の電子部品は、2つのモジュール基板91及び92に配置され、具体的には、主面91b及び92aの間と、主面91a上と、主面92b上と、の3つの階層に分けて配置されている。

[0070] なお、図2～図5において、モジュール基板91及び92は、平面視において、同一サイズの矩形状を有するが、異なるサイズ及び／又は異なる形状を有してもよい。また、モジュール基板91及び92の形状は、矩形に限定

されない。

- [0071] モジュール基板 9 1 及び 9 2 としては、例えば、複数の誘電体層の積層構造を有する低温同時焼成セラミックス（L T C C : Low Temperature Co-fired Ceramics）基板もしくは高温同時焼成セラミックス（H T C C : High Temperature Co-fired Ceramics）基板、部品内蔵基板、再配線層（R D L : Redistribution Layer）を有する基板、又は、プリント基板等を用いることができるが、これらに限定されない。
- [0072] 主面 9 1 a 上（上層）には、電力増幅器 1 1 及び 1 2 と、整合回路 4 0 1、4 1 1 ~ 4 1 3、4 2 2、4 3 1 ~ 4 3 3、4 4 1 ~ 4 4 3、4 5 2 及び 4 6 1 ~ 4 6 3 と、フィルタ 6 1、6 2 及び 6 4 と、が配置されている。
- [0073] 電力増幅器 1 1 及び 1 2 は、例えば C M O S（Complementary Metal Oxide Semiconductor）を用いて構成され、具体的には S O I（Silicon on Insulator）プロセスにより製造されてもよい。これにより、電力増幅器 1 1 及び 1 2 を安価に製造することが可能となる。なお、電力増幅器 1 1 及び 1 2 は、ガリウムヒ素（G a A s）、シリコンゲルマニウム（S i G e）及び窒化ガリウム（G a N）のうちの少なくとも 1 つで構成されてもよい。これにより、高品質な電力増幅器 1 1 及び 1 2 を実現することができる。なお、電力増幅器 1 1 及び 1 2 の半導体材料は、上述した材料に限定されない。
- [0074] 整合回路 4 0 1、4 1 1 ~ 4 1 3、4 2 2、4 3 1 ~ 4 3 3、4 4 1 ~ 4 4 3、4 5 2 及び 4 6 1 ~ 4 6 3 の各々は、チップインダクタで構成されている。チップインダクタは、インダクタを構成する表面実装デバイス（S M D : Surface Mount Device）である。チップインダクタは、主面 9 1 a 上に配置され、主面 9 1 b 及び 9 2 a の間と主面 9 2 b 上とは配置されていない。つまり、チップインダクタは、3 つの階層のうち上層のみに配置されている。
- [0075] なお、各整合回路は、チップインダクタだけでなく、チップキャパシタを含んでもよく、チップキャパシタの配置は特に限定されない。また、整合回路のいくつかは、表面実装されなくてもよい。例えば、整合回路に含まれる

インダクタ及び／又はキャパシタは、モジュール基板 9 1 及び／又は 9 2 内に形成されてもよい。

[0076] フィルタ 6 1 を含む電子部品は、第 1 電子部品の一例であり、フィルタ 6 2 を含む電子部品は、第 4 電子部品の一例である。フィルタ 6 1、6 2 及び 6 4 の各々を含む電子部品は、例えば、弾性表面波（S A W : Surface Acoustic Wave）フィルタ、バルク弾性波（B A W : Bulk Acoustic Wave）フィルタ、L C 共振フィルタ、及び誘電体フィルタのいずれを用いて構成されてもよく、さらには、これらには限定されない。なお、フィルタ 6 2 を含む電子部品は、主面 9 1 b 及び 9 2 a の間に配置されてもよい。

[0077] なお、図 5 では、フィルタを含む電子部品は、チップインダクタよりも高さが低い、これに限定されない。例えば、フィルタを含む電子部品は、チップインダクタよりも高い又は同じ高さであってもよい。この場合、フィルタを含む電子部品を、シールド電極層 9 6 と接触させてもよい。これにより、フィルタを含む電子部品の放熱性を向上させて、フィルタの温度特性を改善することができる。

[0078] 樹脂部材 9 3 は、主面 9 1 a と主面 9 1 a 上の電子部品とを覆っている。樹脂部材 9 3 は、主面 9 1 a 上の電子部品の機械強度及び耐湿性等の信頼性を確保する機能を有する。なお、樹脂部材 9 3 は、高周波モジュール 1 A に含まれなくてもよい。

[0079] 主面 9 1 b 及び 9 2 a の間（中層）には、フィルタ 6 3、6 5 及び 6 6 と、複数の基板間接続端子 1 5 1 と、が配置されている。主面 9 1 b 及び 9 2 a の間には、樹脂部材 9 4 が注入されており、主面 9 1 b 及び 9 2 a の間に配置された電子部品を覆っている。

[0080] フィルタ 6 3 を含む電子部品は、第 2 電子部品の一例である。フィルタ 6 3 を含む電子部品（第 2 電子部品）と、フィルタ 6 1 を含む電子部品（第 1 電子部品）との間には、グランド電極パターン 9 1 1 が配置されている。

[0081] フィルタ 6 3、6 5 及び 6 6 の各々を含む電子部品は、例えば、S A W フィルタ、B A W フィルタ、L C 共振フィルタ、及び誘電体フィルタのいずれ

を用いて構成されてもよく、さらには、これらには限定されない。

[0082] 主面 9 1 b 及び 9 2 a の間に配置された、フィルタ 6 3、6 5 及び 6 6 をそれぞれ含む複数の電子部品は、モジュール基板 9 1 に対面する側に設けられた電極を介してモジュール基板 9 1 に電氣的に接続されている。なお、主面 9 1 b 及び 9 2 a の間に配置された複数の電子部品は、モジュール基板 9 2 に対面する側に設けられた電極を介してモジュール基板 9 2 に電氣的に接続されてもよい。

[0083] 複数の基板間接続端子 1 5 1 は、モジュール基板 9 1 及び 9 2 を電氣的に接続するための電極である。基板間接続端子 1 5 1 のいくつかは、平面視において電力増幅器 1 1 及び 1 2 と重なっており、外部接続端子 1 5 0 と接続され、電力増幅器 1 1 及び 1 2 の放熱用電極として機能する。基板間接続端子 1 5 1 としては、例えば銅ポスト電極が用いられるが、形状及び材質はこれに限定されない。

[0084] 樹脂部材 9 4 は、主面 9 1 b 及び 9 2 a と、主面 9 1 b 及び 9 2 a の間の電子部品と、を覆っている。樹脂部材 9 4 は、主面 9 1 b 及び 9 2 a の間の電子部品の機械強度及び耐湿性等の信頼性を確保する機能を有する。なお、樹脂部材 9 4 は、高周波モジュール 1 A に含まれなくてもよい。

[0085] 主面 9 2 b 上（下層）には、集積回路 2 0、5 0 及び 7 0 と、複数の外部接続端子 1 5 0 と、が配置されている。

[0086] 集積回路 2 0 は、第 3 電子部品の一例であり、低雑音増幅器 2 1 及び 2 2 と、スイッチ 5 3 及び 5 5 と、LNA 制御器 7 2 と、を含む。LNA 制御器 7 2 は、デジタル制御信号を受けて、低雑音増幅器 2 1 及び 2 2 を制御することができる。集積回路 2 0（第 3 電子部品）と、フィルタ 6 3 を含む電子部品（第 2 電子部品）との間には、グランド電極パターン 9 2 1 が配置されている。

[0087] 集積回路 5 0 は、スイッチ 5 1 を含む。なお、スイッチ 5 1 は、集積回路 2 0 又は 7 0 に含まれてもよい。

[0088] 集積回路 7 0 は、スイッチ 5 2 及び 5 4 と PA 制御器 7 1 とを含む。PA

制御器 7 1 は、デジタル制御信号を受けて、電力増幅器 1 1 及び 1 2 を制御することができる。

[0089] 集積回路 2 0、5 0 及び 7 0 の各々は、例えば CMOS を用いて構成され、具体的には SOI プロセスにより製造されてもよい。また、集積回路 2 0、5 0 及び 7 0 の各々は、GaAs、SiGe 及び GaN のうちの少なくとも 1 つで構成されてもよい。なお、集積回路 2 0、5 0 及び 7 0 の半導体材料は、上述した材料に限定されない。

[0090] 集積回路 2 0、5 0 及び 7 0 の各々に含まれる電子回路セットは、集積回路 2 0、5 0 及び 7 0 のモジュール基板 9 2 と対面する主面側に形成されている。したがって、集積回路 2 0、5 0 及び 7 0 の各々は、電子回路セットが形成された主面と反対側から削られ得る。

[0091] このように、主面 9 2 b 上には、削り出し可能な集積回路 2 0、5 0 及び 7 0 が配置され、フィルタ 6 1 ~ 6 6、及び、整合回路（チップインダクタ）4 0 1、4 1 1 ~ 4 1 3、4 2 2、4 3 1 ~ 4 3 3、4 4 1 ~ 4 4 3、4 5 2 及び 4 6 1 ~ 4 6 3 が配置されない。これにより、高周波モジュール 1 A の下面の削り出しが可能となり、樹脂部材 9 5 と集積回路 2 0、5 0 及び 7 0 との厚みを減少させることができる。

[0092] 複数の外部接続端子 1 5 0 は、図 1 に示したアンテナ接続端子 1 0 0、高周波入力端子 1 1 1 及び 1 1 2、高周波出力端子 1 2 1 及び 1 2 2、並びに、制御端子 1 3 1 及び 1 3 2 に加えて、グランド端子を含む。複数の外部接続端子 1 5 0 の各々は、高周波モジュール 1 A の z 軸負方向に配置されたマザー基板 1 0 0 0 上の入出力端子及び／又はグランド端子等に接合される。複数の外部接続端子 1 5 0 としては、例えば銅ポスト電極を用いることができるが、形状及び材質はこれに限定されない。複数の外部接続端子 1 5 0 のいくつかは、平面視において電力増幅器 1 1 及び 1 2 と重なっており、電力増幅器 1 1 及び 1 2 に接続された基板間接続端子 1 5 1 とともに電力増幅器 1 1 及び 1 2 の放熱用電極として機能する。

[0093] 樹脂部材 9 5 は、主面 9 2 b と主面 9 2 b 上の電子部品とを覆っている。

樹脂部材 95 は、主面 92 b 上の電子部品の機械強度及び耐湿性等の信頼性を確保する機能を有する。なお、樹脂部材 95 は、高周波モジュール 1 A に含まれなくてもよい。

[0094] シールド電極層 96 は、例えばスパッタ法により形成された金属薄膜であり、樹脂部材 93 の上面と、樹脂部材 93 ～ 95 並びにモジュール基板 91 及び 92 の側面と、を覆うように形成されている。シールド電極層 96 は、グラウンドに接続され、外来ノイズが高周波モジュール 1 A を構成する電子部品に侵入することを抑制する。なお、シールド電極層 96 は、高周波モジュール 1 A に含まれなくてもよい。

[0095] [2. 1. 2 高周波モジュール 1 A の効果]

以上のように、本実施例に係る高周波モジュール 1 A は、互いに対向する主面 91 a 及び 91 b を有するモジュール基板 91 と、互いに対向する主面 92 a 及び 92 b を有し、主面 92 a が主面 91 b に対面して配置されたモジュール基板 92 と、主面 91 b 及び 92 a の間と主面 91 a 上と主面 92 b 上とに配置された複数の電子部品と、主面 92 b 上に配置された複数の外部接続端子 150 と、を備え、複数の電子部品は、電力増幅器 11 に接続されるフィルタ 61 を含む第 1 電子部品と、低雑音増幅器 21 に接続されるフィルタ 63 を含む第 2 電子部品と、低雑音増幅器 21 を含む第 3 電子部品（集積回路 20）と、を含み、第 1 電子部品は、主面 91 b 及び 92 a の間と主面 91 a 上と主面 92 b 上とのうちの 1 つに配置され、第 2 電子部品は、主面 91 b 及び 92 a の間と主面 91 a 上と主面 92 b 上とのうちの他の 1 つに配置され、第 3 電子部品は、主面 91 b 及び 92 a の間と主面 91 a 上と主面 92 b 上とのうちの残りの 1 つに配置されている。

[0096] これによれば、複数の電子部品が主面 91 b 及び 92 a の間（中層）と主面 91 a 上（上層）と主面 92 b 上（下層）との 3 つの階層に配置されるので、平面視における高周波モジュール 1 A の小面積化、つまり高周波モジュール 1 A の小型化を図ることができる。さらに、フィルタ 61 を含む第 1 電子部品とフィルタ 63 を含む第 2 電子部品と低雑音増幅器 21 を含む第 3 電

子部品とが、3つの階層のうちの異なる階層に配置される。つまり、第1電子部品は、3つの階層のうちのいずれかに配置され、第2電子部品は、3つの階層のうちの他の1つに配置され、第3電子部品は、3つの階層のうちの残りの1つに配置される。したがって、第1及び第2電子部品間、第1及び第3電子部品間、並びに、第2及び第3電子部品間のアイソレーションを改善することができる。第1電子部品と第2電子部品との間のアイソレーションが改善されれば、フィルタ61を通過する送信信号とフィルタ63を通過する受信信号との間の干渉を抑制し、信号品質及び受信感度の低下を抑制することができる。また、第2電子部品と第3電子部品との間のアイソレーションが改善されれば、フィルタ63と低雑音増幅器21との結合によってフィルタ63を通過する前の受信信号が低雑音増幅器21に流れ込むことを抑制することができ、受信感度の低下を抑制することができる。また、第1電子部品と第3電子部品との間のアイソレーションが改善されれば、フィルタ61と低雑音増幅器21との結合による信号品質及び受信感度の低下を抑制することができる。

[0097] また例えば、本実施例に係る高周波モジュール1Aにおいて、第1電子部品は、主面91a上に配置されてもよい。

[0098] これによれば、送信信号が通過するため、フィルタ63よりも発熱量が大きいフィルタ61を含む第1電子部品の放熱性を向上させて、フィルタ61の温度特性を改善することができる。例えば、第1電子部品をシールド電極層96に接触させることも可能となり、さらなる放熱性の向上を図ることも可能となる。

[0099] また例えば、本実施例に係る高周波モジュール1Aにおいて、第2電子部品は、主面91b及び92aの間に配置されてもよい。

[0100] これによれば、フィルタ63が2つのモジュール基板91及び92の間に配置されるので、フィルタ63に外来ノイズが侵入することを抑制することができる。

[0101] また例えば、本実施例に係る高周波モジュール1Aにおいて、第3電子部

品は、主面 9 2 b 上に配置されてもよい。

[0102] これによれば、低雑音増幅器 2 1 を含む集積回路 2 0 が下層に配置され、下層の削り出しが可能となり、高周波モジュール 1 A の低背化を図ることができる。

[0103] また例えば、本実施例に係る高周波モジュール 1 A は、モジュール基板 9 1 内にグラウンド電極パターン 9 1 1 を備えてもよく、グラウンド電極パターン 9 1 1 は、第 1 電子部品と第 2 電子部品との間に配置されてもよい。

[0104] これによれば、第 1 電子部品と第 2 電子部品との間のアイソレーションをより改善することができる。

[0105] また例えば、本実施例に係る高周波モジュール 1 A は、モジュール基板 9 2 内にグラウンド電極パターン 9 2 1 を備えてもよく、グラウンド電極パターン 9 2 1 は、第 2 電子部品と第 3 電子部品との間に配置されてもよい。

[0106] これによれば、第 2 電子部品と第 3 電子部品との間のアイソレーションをより改善することができる。

[0107] また例えば、本実施例に係る高周波モジュール 1 A において、第 3 電子部品は、低雑音増幅器 2 1 を制御する L N A 制御器 7 2 を含んでもよい。

[0108] これによれば、L N A 制御器 7 2 を含む第 3 電子部品が、第 1 電子部品及び第 2 電子部品と異なる階層に配置される。したがって、L N A 制御器 7 2 (デジタル回路) で発生するノイズがフィルタ 6 1 及び 6 3 に侵入することを抑制することができる。

[0109] また例えば、本実施例に係る高周波モジュール 1 A において、フィルタ 6 1 は、F D D 用のバンド A のアップリンク動作バンドを含む通過帯域を有し、フィルタ 6 3 は、F D D 用のバンド A のダウンリンク動作バンドを含む通過帯域を有してもよい。

[0110] これによれば、同一バンド内の送信信号及び受信信号間の干渉を抑制し、F D D における信号品質及び受信感度の低下を抑制することができる。

[0111] また例えば、本実施例に係る高周波モジュール 1 A において、複数の電子部品は、電力増幅器 1 1 及び低雑音増幅器 2 1 に接続されるフィルタ 6 2 を

含む第4電子部品を含み、第4電子部品は、主面91a上に配置されてもよい。

[0112] これによれば、送信信号が通過するため、フィルタ63よりも発熱量が大きいフィルタ62を含む第4電子部品の放熱性を向上させて、フィルタ62の温度特性を改善することができる。例えば、第4電子部品をシールド電極層96に接触させることも可能となり、さらなる放熱性の向上を図ることも可能となる。

[0113] また例えば、本実施例に係る高周波モジュール1Aにおいて、第3電子部品は、フィルタ62及び63と低雑音増幅器21との間に接続されたスイッチ53を含んでもよい。

[0114] これによれば、スイッチ53を低雑音増幅器21と同じ集積回路20に含むことができ、高周波モジュール1Aの小型化に貢献することができる。

[0115] [2.2 実施例2]

次に、上記実施の形態に係る高周波回路1の実施例2として、高周波回路1が実装された高周波モジュール1Bについて説明する。本実施例では、1枚のモジュール基板で構成される点が、上記実施例1と主として異なる。以下に、本実施例に係る高周波モジュール1Bについて、上記実施例1と異なる点を中心に図6～図9を参照しながら説明する。

[0116] [2.2.1 高周波モジュール1Bの部品配置]

図6は、本実施例に係る高周波モジュール1Bの主面97aの平面図である。図7は、本実施例に係る高周波モジュール1Bの主面97bの平面図であり、z軸正側からモジュール基板97の主面97b側を透視した図である。図8は、本実施例に係る高周波モジュール1Bの断面図である。図8における高周波モジュール1Bの断面は、図6及び図7のv i i i - v i i i線における断面である。図9は、本実施例に係る高周波モジュール1Bの断面図である。図9における高周波モジュール1Bの断面は、図8のi x - i x線における断面である。

[0117] なお、図6～図9でも、図2～図5と同様に、モジュール基板97に配置

された複数の電子部品をそれぞれ接続する配線の図示が省略されている。また、図6及び図7において、複数の電子部品を覆う樹脂部材93及び95並びに樹脂部材93及び95の表面を覆うシールド電極層96の図示が省略されている。

[0118] 高周波モジュール1Bは、図1に示された複数の回路素子を含む複数の電子部品に加えて、モジュール基板97と、樹脂部材93及び95と、シールド電極層96と、複数の外部接続端子150と、を備える。

[0119] モジュール基板97は、互いに対向する主面97a及び97bを有する。主面97a及び97bは、それぞれ第1主面及び第2主面の一例である。モジュール基板97内には、グランド電極パターン971及び972が形成されている。グランド電極パターン971及び972は、それぞれ第1及び第2グランド電極パターンの一例であり、グランド端子に接続され、グランド電位に設定される。

[0120] モジュール基板97としては、例えば、LTCC基板もしくはHTCC基板、部品内蔵基板、RDLを有する基板、又は、プリント基板等を用いることができるが、これらに限定されない。

[0121] 主面97a上（上層）には、実施例1の主面91a上と同様に、電力増幅器11及び12と、整合回路401、411～413、422、431～433、441～443、452及び461～463と、フィルタ61、62及び64と、が配置されている。本実施例でも、フィルタ61を含む電子部品は、第1電子部品の一例であり、フィルタ62を含む電子部品は、第4電子部品の一例である。なお、フィルタ62を含む電子部品は、モジュール基板97内に配置されてもよい。

[0122] 主面97b上（下層）には、実施例1の主面92b上と同様に、集積回路20、50及び70と、複数の外部接続端子150と、が配置されている。本実施例でも、集積回路20は第3電子部品の一例である。

[0123] モジュール基板97内（中層）には、フィルタ63、65及び66が配置されている。具体的には、フィルタ63、65及び66をそれぞれ含む複数

の電子部品は、モジュール基板 97 内にカプセル化されている。言い換えると、複数の電子部品は、主面 97 a 及び 97 b から露出せず、主面 97 a 及び 97 b の間に埋め込まれている。なお、電子部品をモジュール基板 97 内に配置するための方法は、特に限定されず、従来技術が用いられてもよい。

[0124] 本実施例でも、フィルタ 63 を含む電子部品は、第 2 電子部品の一例である。フィルタ 63 を含む電子部品（第 2 電子部品）と、フィルタ 61 を含む電子部品（第 1 電子部品）との間には、グランド電極パターン 97 1 が配置されている。さらに、フィルタ 63 を含む電子部品（第 2 電子部品）と、集積回路 20（第 3 電子部品）との間には、グランド電極パターン 97 2 が配置されている。

[0125] [2. 2. 2 高周波モジュール 1 B の効果]

以上のように、本実施例に係る高周波モジュール 1 B は、互いに対向する主面 97 a 及び 97 b を有するモジュール基板 97 と、主面 97 a 上と主面 97 b 上とモジュール基板 97 内とに配置された複数の電子部品と、主面 97 b 上に配置された複数の外部接続端子 150 と、を備え、複数の電子部品は、電力増幅器 11 に接続されるフィルタ 61 を含む第 1 電子部品と、低雑音増幅器 21 に接続されるフィルタ 63 を含む第 2 電子部品と、低雑音増幅器 21 を含む第 3 電子部品（集積回路 20）と、を含み、第 1 電子部品は、主面 97 a 上と主面 97 b 上とモジュール基板 97 内とのうちの 1 つに配置され、第 2 電子部品は、主面 97 a 上と主面 97 b 上とモジュール基板 97 内とのうちの他の 1 つに配置され、第 3 電子部品は、主面 97 a 上と主面 97 b 上とモジュール基板 97 内とのうちの残りの 1 つに配置されている。

[0126] これによれば、複数の電子部品が主面 97 a 上（上層）と主面 97 b 上（下層）とモジュール基板 97 内（中層）との 3 つの階層に配置されるので、平面視における高周波モジュール 1 B の小面積化、つまり高周波モジュール 1 B の小型化を図ることができる。さらに、フィルタ 61 を含む第 1 電子部品とフィルタ 63 を含む第 2 電子部品と低雑音増幅器 21 を含む第 3 電子部品とが、3 つの階層のうちの互いに異なる階層に配置される。つまり、第 1

電子部品は、３つの階層のうちのいずれかに配置され、第２電子部品は、３つの階層のうちの他の１つに配置され、第３電子部品は、３つの階層のうちの残りの１つに配置される。したがって、第１及び第２電子部品間、第１及び第３電子部品間、並びに、第２及び第３電子部品間のアイソレーションを改善することができる。第１電子部品と第２電子部品との間のアイソレーションが改善されれば、フィルタ６１を通過する送信信号とフィルタ６３を通過する受信信号との間の干渉を抑制し、信号品質及び受信感度の低下を抑制することができる。また、第２電子部品と第３電子部品との間のアイソレーションが改善されれば、フィルタ６３と低雑音増幅器２１との結合によってフィルタ６３を通過する前の受信信号が低雑音増幅器２１に流れ込むことを抑制することができ、受信感度の低下を抑制することができる。また、第１電子部品と第３電子部品との間のアイソレーションが改善されれば、フィルタ６１と低雑音増幅器２１との結合による信号品質及び受信感度の低下を抑制することができる。

[0127] また例えば、本実施例に係る高周波モジュール１Ｂにおいて、第１電子部品は、主面９７ａ上に配置されてもよい。

[0128] これによれば、送信信号が通過するため、フィルタ６３よりも発熱量が大きいフィルタ６１を含む第１電子部品の放熱性を向上させて、フィルタ６１の温度特性を改善することができる。例えば、第１電子部品をシールド電極層９６に接触させることも可能となり、さらなる放熱性の向上を図ることも可能となる。

[0129] また例えば、本実施例に係る高周波モジュール１Ｂにおいて、第２電子部品は、モジュール基板９７内に配置されてもよい。

[0130] これによれば、フィルタ６３がモジュール基板９７内に配置されるので、フィルタ６３に外来ノイズが侵入することを抑制することができる。

[0131] また例えば、本実施例に係る高周波モジュール１Ｂにおいて、第３電子部品は、主面９７ｂ上に配置されてもよい。

[0132] これによれば、低雑音増幅器２１を含む集積回路２０が下層に配置され、

下層の削り出しが可能となり、高周波モジュール 1 B の低背化を図ることができる。

[0133] また例えば、本実施例に係る高周波モジュール 1 B は、モジュール基板 9 7 内にグラウンド電極パターン 9 7 1 を備えてもよく、グラウンド電極パターン 9 7 1 は、第 1 電子部品と第 2 電子部品との間に配置されてもよい。

[0134] これによれば、第 1 電子部品と第 2 電子部品との間のアイソレーションをより改善することができる。

[0135] また例えば、本実施例に係る高周波モジュール 1 B は、モジュール基板 9 7 内にグラウンド電極パターン 9 7 2 を備えてもよく、グラウンド電極パターン 9 7 2 は、第 2 電子部品と第 3 電子部品との間に配置されてもよい。

[0136] これによれば、第 2 電子部品と第 3 電子部品との間のアイソレーションをより改善することができる。

[0137] また例えば、本実施例に係る高周波モジュール 1 B において、第 3 電子部品は、低雑音増幅器 2 1 を制御する L N A 制御器 7 2 を含んでもよい。

[0138] これによれば、L N A 制御器 7 2 を含む第 3 電子部品が、第 1 電子部品及び第 2 電子部品と異なる階層に配置される。したがって、L N A 制御器 7 2 (デジタル回路) で発生するノイズがフィルタ 6 1 及び 6 3 に侵入することを抑制することができる。

[0139] また例えば、本実施例に係る高周波モジュール 1 B において、フィルタ 6 1 は、F D D 用のバンド A のアップリンク動作バンドを含む通過帯域を有し、フィルタ 6 3 は、F D D 用のバンド A のダウンリンク動作バンドを含む通過帯域を有してもよい。

[0140] これによれば、同一バンド内の送信信号及び受信信号間の干渉を抑制し、F D D における信号品質及び受信感度の低下を抑制することができる。

[0141] また例えば、本実施例に係る高周波モジュール 1 B において、複数の電子部品は、電力増幅器 1 1 及び低雑音増幅器 2 1 に接続されるフィルタ 6 2 を含む第 4 電子部品を含み、第 4 電子部品は、主面 9 7 a 上に配置されてもよい。

[0142] これによれば、送信信号が通過するため、フィルタ 6 3 よりも発熱量が大きいフィルタ 6 2 を含む第 4 電子部品の放熱性を向上させて、フィルタ 6 2 の温度特性を改善することができる。例えば、第 4 電子部品をシールド電極層 9 6 に接触させることも可能となり、さらなる放熱性の向上を図ることも可能となる。

[0143] また例えば、本実施例に係る高周波モジュール 1 B において、第 3 電子部品は、フィルタ 6 2 及び 6 3 と低雑音増幅器 2 1 との間に接続されたスイッチ 5 3 を含んでもよい。

[0144] これによれば、スイッチ 5 3 を低雑音増幅器 2 1 と同じ集積回路 2 0 に含むことができ、高周波モジュール 1 A の小型化に貢献することができる。

[0145] (変形例)

以上、本発明に係る高周波モジュール及び通信装置について、実施の形態及び実施例に基づいて説明したが、本発明に係る高周波モジュール及び通信装置は、上記実施の形態及び実施例に限定されるものではない。上記実施例における任意の構成要素を組み合わせることで実現される別の実施例や、上記実施の形態及び上記実施例に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、上記高周波モジュールを内蔵した各種機器も本発明に含まれる。

[0146] 例えば、上記実施の形態に係る高周波回路及び通信装置の回路構成において、図面に開示された各回路素子及び信号経路を接続する経路の間に、別の回路素子及び配線などが挿入されてもよい。例えば、スイッチ 5 1 とフィルタ 6 2 との間、及び／又は、スイッチ 5 1 とフィルタ 6 5 との間に、整合回路が挿入されてもよい。

[0147] なお、上記各実施例における複数の電子部品の配置は、例示であり、上記各実施例に限定されない。例えば、上記の任意の実施例における任意の電子部品の位置を他の実施例における当該電子部品の位置に置き換えてもよい。また例えば、各実施例において、P A 制御器 7 1 を含む集積回路 7 0 は、電力増幅器 1 1 及び／又は 1 2 の上に積層されてもよい。

[0148] なお、上記各実施例において、フィルタ 6 1 を含む電子部品（第 1 電子部品）、フィルタ 6 3 を含む電子部品（第 2 電子部品）、及び、低雑音増幅器 2 1 を含む集積回路 2 0（第 3 電子部品）は、それぞれ、上層、中層及び下層に配置されていたが、この配置に限定されない。第 1 電子部品は、中層又は下層に配置されてもよく、第 2 電子部品は、上層又は下層に配置されてもよく、第 3 電子部品は、上層又は中層に配置されてもよい。このとき、第 1 電子部品、第 2 電子部品及び第 3 電子部品のいずれの組み合わせも同じ階層に配置されなければよい。つまり、第 1 電子部品は、3 つの階層のうちのいずれかに配置され、第 2 電子部品は、3 つの階層のうちの他の 1 つに配置され、第 3 電子部品は、3 つの階層のうちの残りの 1 つに配置されればよい。

[0149] なお、上記各実施例において、外部接続端子 1 5 0 として、銅ポスト電極が用いられていたが、これに限定されない。例えば、外部接続端子 1 5 0 として、バンプ電極が用いられてもよい。この場合、高周波モジュールは、樹脂部材 9 5 を備えなくてもよい。

産業上の利用可能性

[0150] 本発明は、フロントエンド部に配置される高周波モジュールとして、携帯電話などの通信機器に広く利用できる。

符号の説明

- [0151] 1 高周波回路
- 1 A、1 B 高周波モジュール
 - 2 アンテナ
 - 3 R F I C
 - 4 B B I C
 - 5 通信装置
 - 1 1、1 2 電力増幅器
 - 2 0、5 0、7 0 集積回路
 - 2 1、2 2 低雑音増幅器
 - 5 1、5 2、5 3、5 4、5 5 スイッチ

6 1、6 2、6 3、6 4、6 5、6 6 フィルタ

7 1 P A制御器

7 2 L N A制御器

9 1、9 2、9 7 モジュール基板

9 1 a、9 1 b、9 2 a、9 2 b、9 7 a、9 7 b 主面

9 3、9 4、9 5 樹脂部材

9 6 シールド電極層

1 0 0 アンテナ接続端子

1 1 1、1 1 2 高周波入力端子

1 2 1、1 2 2 高周波出力端子

1 3 1、1 3 2 制御端子

1 5 0 外部接続端子

1 5 1 基板間接続端子

4 0 1、4 1 1、4 1 2、4 1 3、4 2 2、4 3 1、4 3 2、4 3 3、4
4 1、4 4 2、4 4 3、4 5 2、4 6 1、4 6 2、4 6 3 整合回路

5 1 1、5 1 2、5 1 3、5 1 4、5 1 5、5 1 6、5 1 7、5 2 1、5
2 2、5 2 3、5 2 4、5 3 1、5 3 2、5 3 3、5 4 1、5 4 2、5 4 3
、5 4 4、5 5 1、5 5 2、5 5 3 端子

9 1 1、9 2 1、9 7 1、9 7 2 グランド電極パターン

1 0 0 0 マザー基板

請求の範囲

- [請求項1] 互いに対向する第1主面及び第2主面を有する第1モジュール基板と、
- 互いに対向する第3主面及び第4主面を有し、前記第3主面が前記第2主面に対面して配置された第2モジュール基板と、
- 前記第2主面及び前記第3主面の間と前記第1主面上と前記第4主面上とに配置された複数の電子部品と、
- 前記第4主面上に配置された複数の外部接続端子と、を備え、
- 前記複数の電子部品は、
- 電力増幅器に接続される第1フィルタを含む第1電子部品と、
- 低雑音増幅器に接続される第2フィルタを含む第2電子部品と、
- 前記低雑音増幅器を含む第3電子部品と、を含み、
- 前記第1電子部品は、前記第2主面及び前記第3主面の間と前記第1主面上と前記第4主面上とのうちの1つに配置され、
- 前記第2電子部品は、前記第2主面及び前記第3主面の間と前記第1主面上と前記第4主面上とのうちの他の1つに配置され、
- 前記第3電子部品は、前記第2主面及び前記第3主面の間と前記第1主面上と前記第4主面上とのうちの残りの1つに配置されている、
- 高周波モジュール。
- [請求項2] 前記第1電子部品は、前記第1主面上に配置されている、
- 請求項1に記載の高周波モジュール。
- [請求項3] 前記第2電子部品は、前記第2主面及び前記第3主面の間に配置されている、
- 請求項1又は2に記載の高周波モジュール。
- [請求項4] 前記第3電子部品は、前記第4主面上に配置されている、
- 請求項1～3のいずれか1項に記載の高周波モジュール。
- [請求項5] 前記高周波モジュールは、前記第1モジュール基板内に第1グラウンド電極パターンを備え、

前記第 1 グランド電極パターンは、前記第 1 電子部品と前記第 2 電子部品との間に配置されている、

請求項 1 ～ 4 のいずれか 1 項に記載の高周波モジュール。

[請求項6] 前記高周波モジュールは、前記第 2 モジュール基板内に第 2 グランド電極パターンを備え、

前記第 2 グランド電極パターンは、前記第 2 電子部品と前記第 3 電子部品との間に配置されている、

請求項 1 ～ 5 のいずれか 1 項に記載の高周波モジュール。

[請求項7] 前記第 3 電子部品は、前記低雑音増幅器を制御する LNA 制御器を含む、

請求項 1 ～ 6 のいずれか 1 項に記載の高周波モジュール。

[請求項8] 前記第 1 フィルタは、周波数分割複信（FDD）用バンドのアップリンク動作バンドを含む通過帯域を有し、

前記第 2 フィルタは、前記 FDD 用バンドのダウンリンク動作バンドを含む通過帯域を有する、

請求項 1 ～ 7 のいずれか 1 項に記載の高周波モジュール。

[請求項9] 前記複数の電子部品は、
前記電力増幅器及び前記低雑音増幅器に接続される第 3 フィルタを含む第 4 電子部品を含み、

前記第 4 電子部品は、前記第 1 主面上に配置されている、

請求項 1 ～ 8 のいずれか 1 項に記載の高周波モジュール。

[請求項10] 前記第 3 電子部品は、前記第 2 フィルタ及び前記第 3 フィルタと前記低雑音増幅器との間に接続されたスイッチを含む、

請求項 9 に記載の高周波モジュール。

[請求項11] 互いに対向する第 1 主面及び第 2 主面を有するモジュール基板と、
前記第 1 主面上と前記第 2 主面上と前記モジュール基板内とに配置された複数の電子部品と、

前記第 2 主面上に配置された複数の外部接続端子と、を備え、

前記複数の電子部品は、

電力増幅器に接続される第1フィルタを含む第1電子部品と、

低雑音増幅器に接続される第2フィルタを含む第2電子部品と、

前記低雑音増幅器を含む第3電子部品と、を含み、

前記第1電子部品は、前記第1主面上と前記第2主面上と前記モジュール基板内とのうちの1つに配置され、

前記第2電子部品は、前記第1主面上と前記第2主面上と前記モジュール基板内とのうちの他の1つに配置され、

前記第3電子部品は、前記第1主面上と前記第2主面上と前記モジュール基板内とのうちの残りの1つに配置されている、

高周波モジュール。

[請求項12] 前記第1電子部品は、前記第1主面上に配置されている、
請求項11に記載の高周波モジュール。

[請求項13] 前記第2電子部品は、前記モジュール基板内に配置されている、
請求項11又は12に記載の高周波モジュール。

[請求項14] 前記第3電子部品は、前記第2主面上に配置されている、
請求項11～13のいずれか1項に記載の高周波モジュール。

[請求項15] 前記高周波モジュールは、前記モジュール基板内に第1グラウンド電極パターンを備え、

前記第1グラウンド電極パターンは、前記第1電子部品と前記第2電子部品との間に配置されている、

請求項11～14のいずれか1項に記載の高周波モジュール。

[請求項16] 前記高周波モジュールは、前記モジュール基板内に第2グラウンド電極パターンを備え、

前記第2グラウンド電極パターンは、前記第2電子部品と前記第3電子部品との間に配置されている、

請求項11～15のいずれか1項に記載の高周波モジュール。

[請求項17] 前記第3電子部品は、前記低雑音増幅器を制御するLNA制御器を

含む、

請求項 1 1 ～ 1 6 のいずれか 1 項に記載の高周波モジュール。

[請求項18] 前記第 1 フィルタは、周波数分割複信（F D D）用バンドのアップリンク動作バンドを含む通過帯域を有し、

前記第 2 フィルタは、前記 F D D 用バンドのダウンリンク動作バンドを含む通過帯域を有する、

請求項 1 1 ～ 1 7 のいずれか 1 項に記載の高周波モジュール。

[請求項19] 前記複数の電子部品は、

前記電力増幅器及び前記低雑音増幅器に接続される第 3 フィルタを含む第 4 電子部品を含み、

前記第 4 電子部品は、前記第 1 主面上に配置されている、

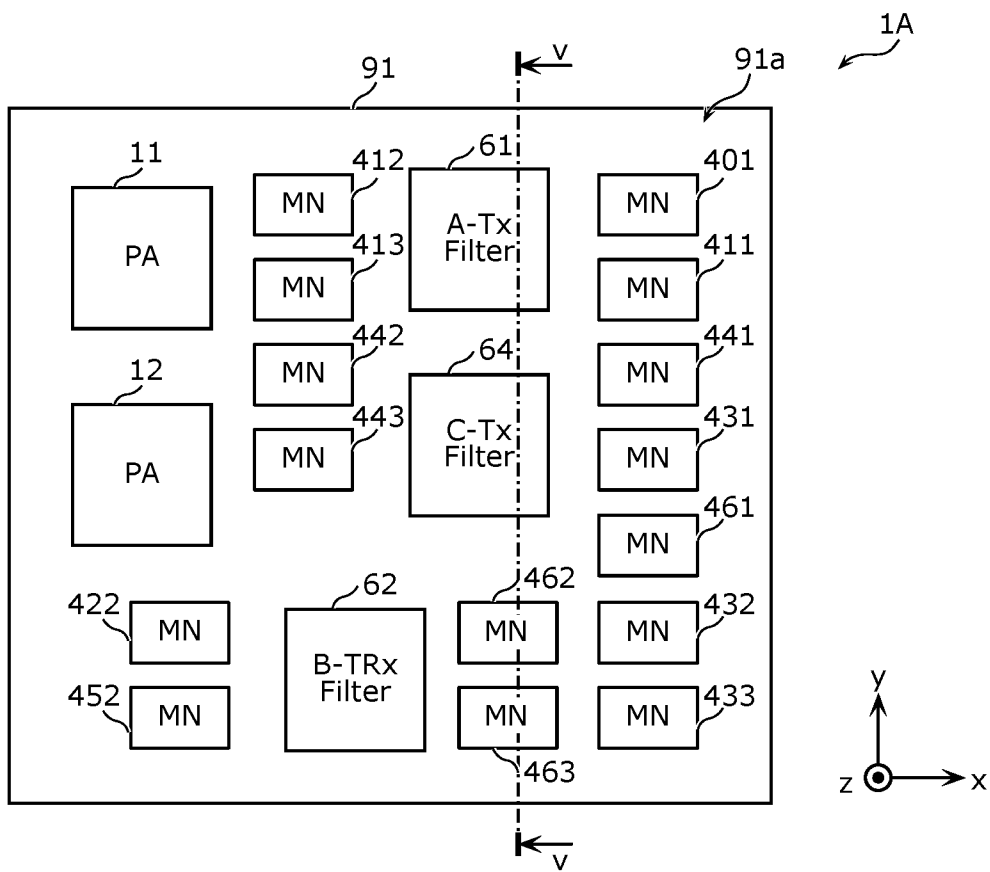
請求項 1 1 ～ 1 8 のいずれか 1 項に記載の高周波モジュール。

[請求項20] 前記第 3 電子部品は、前記第 2 フィルタ及び前記第 3 フィルタと前記低雑音増幅器との間に接続されたスイッチを含む、

請求項 1 9 に記載の高周波モジュール。

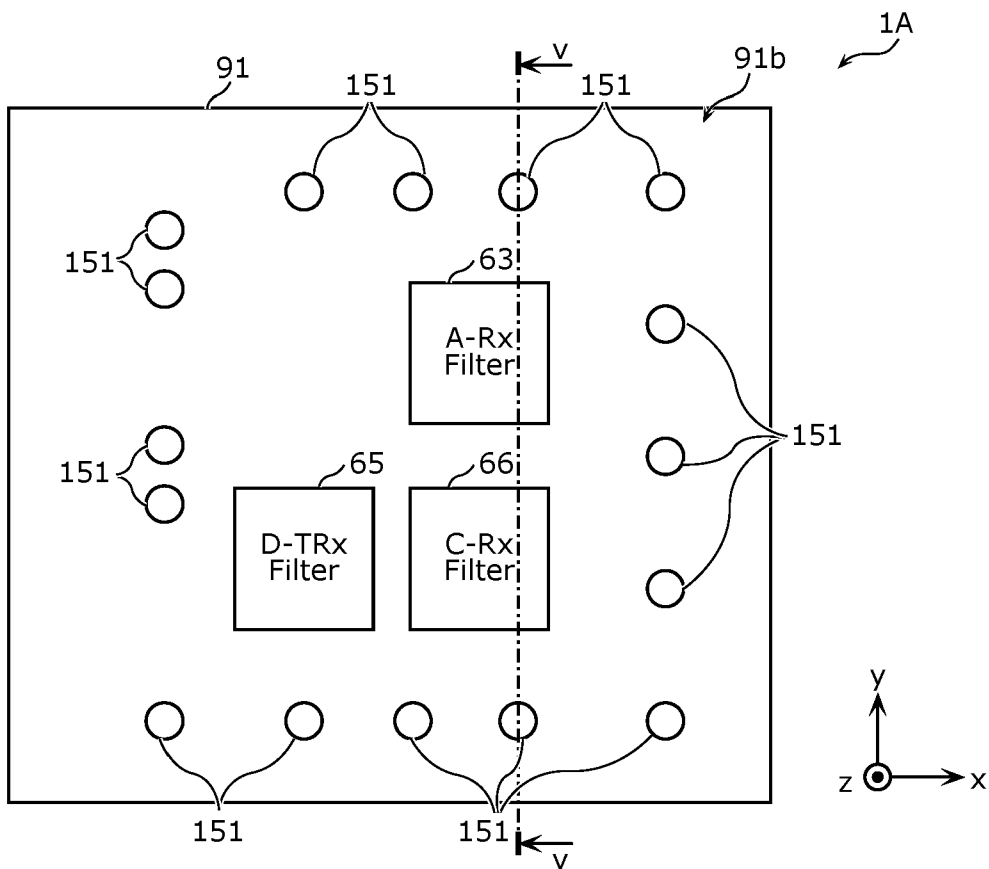
[図2]

図2



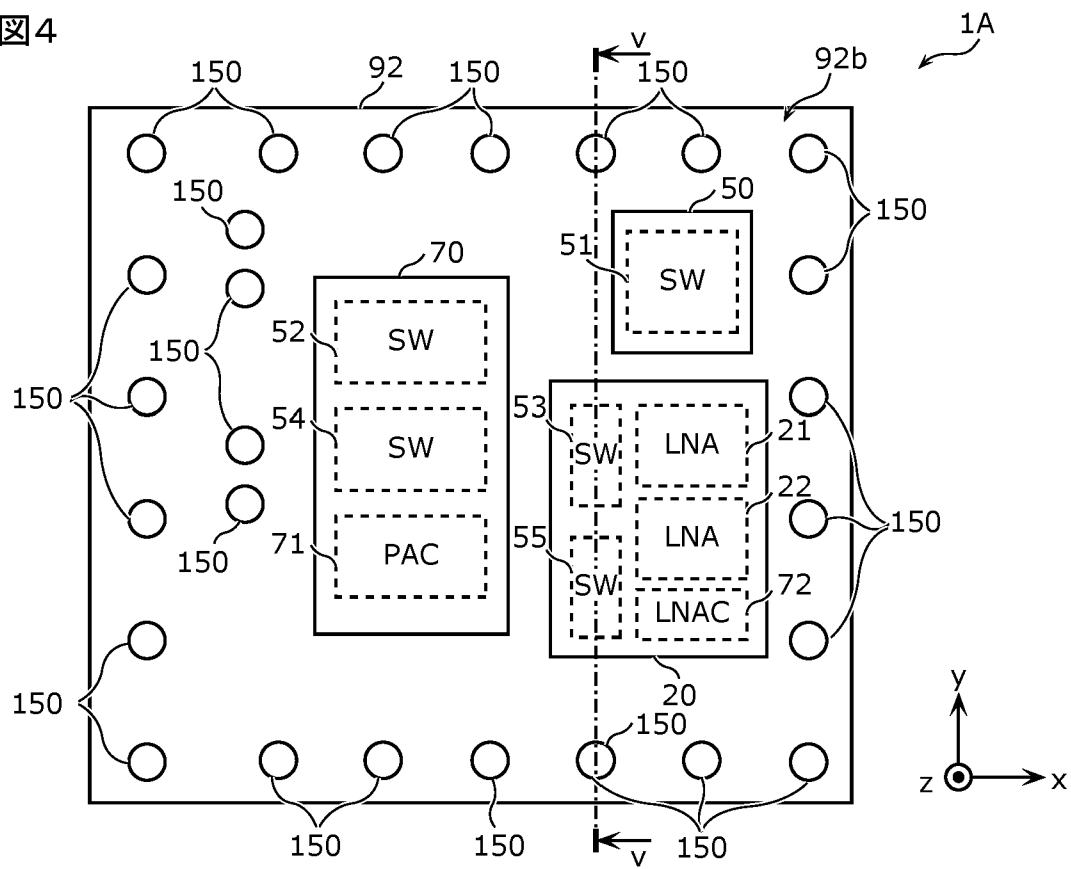
[図3]

図3



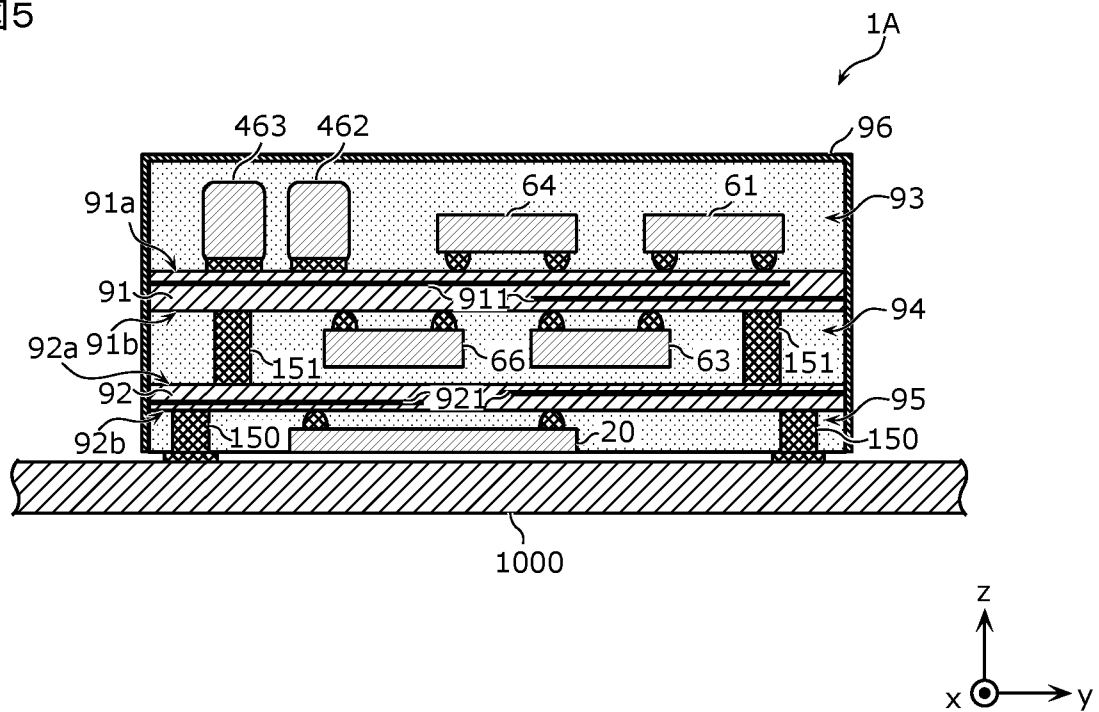
[図4]

図4



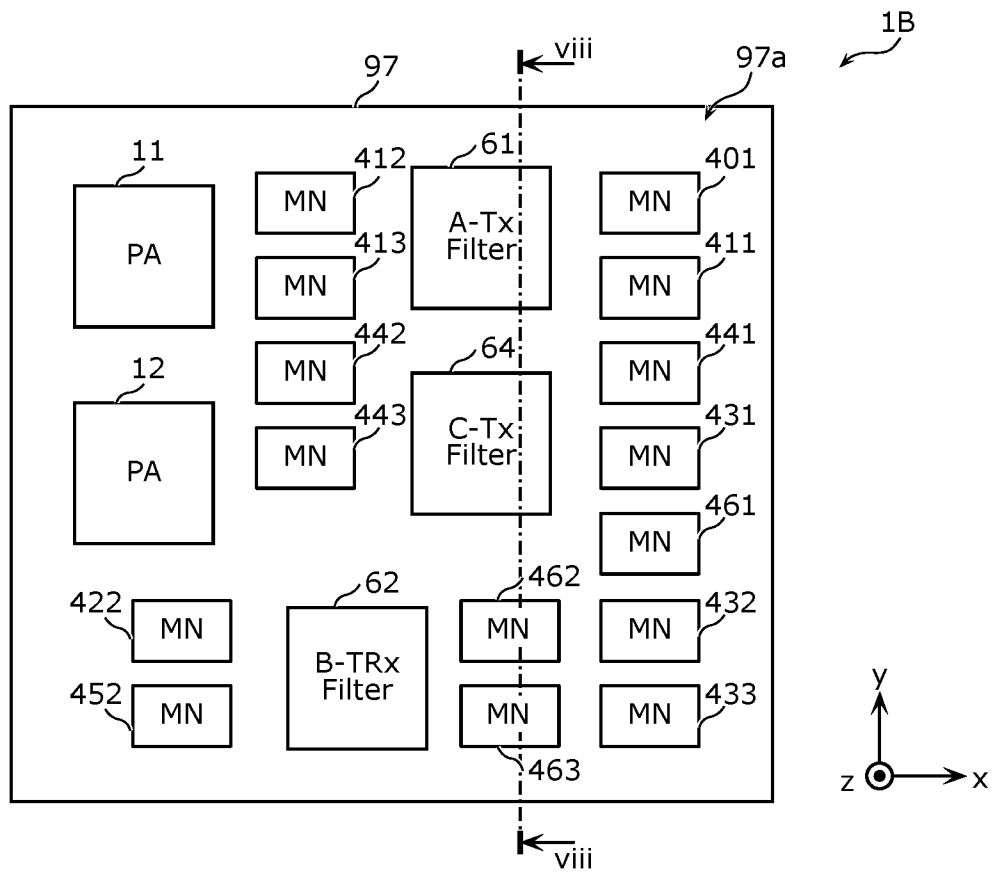
[図5]

図5



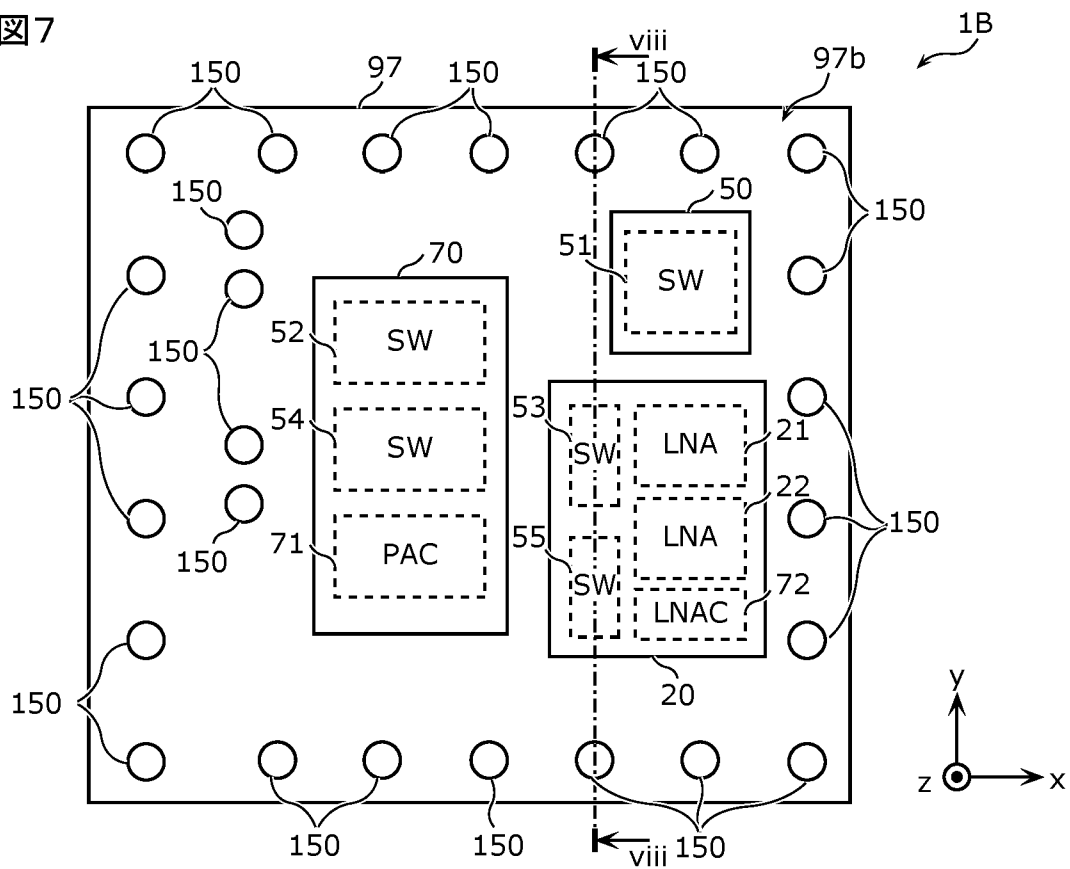
[図6]

図6



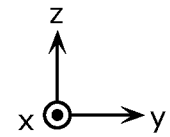
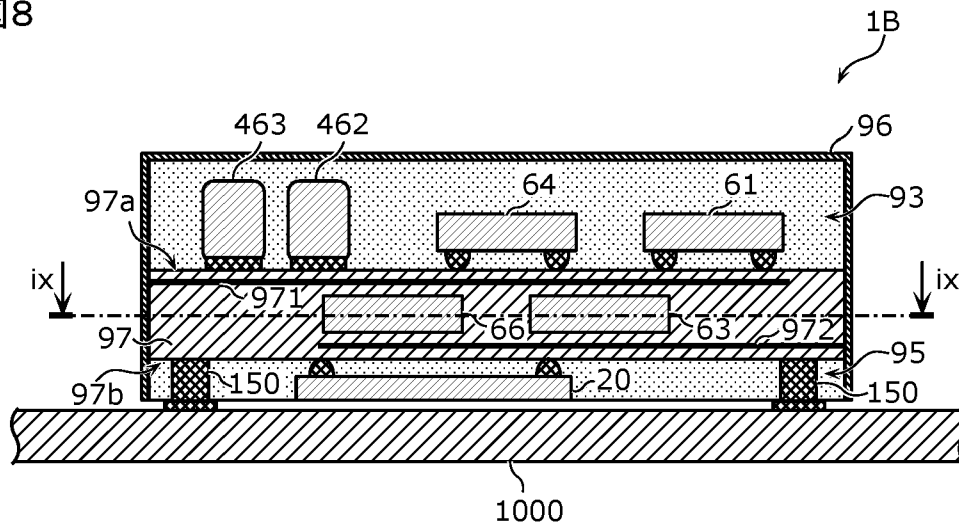
[図7]

図7



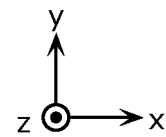
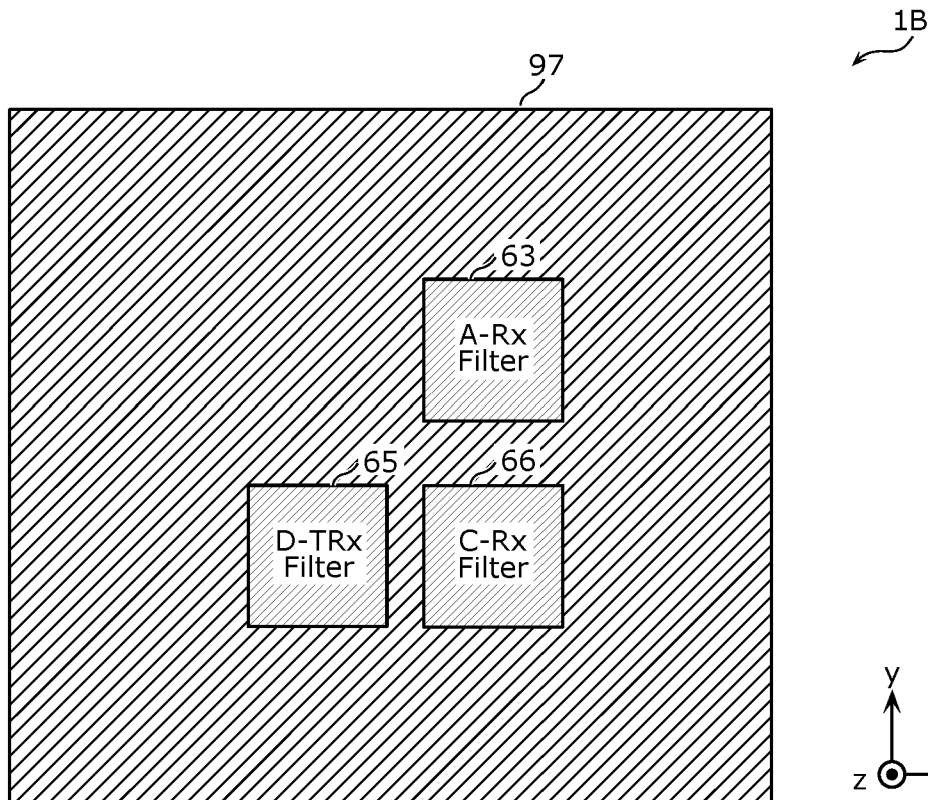
[図8]

図8



[図9]

図9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/010870

A. CLASSIFICATION OF SUBJECT MATTER

H03H 7/46(2006.01)i; **H01L 25/18**(2006.01)i; **H01L 25/04**(2014.01)i; **H04B 1/00**(2006.01)i; **H04B 1/38**(2015.01)i
 FI: H03H7/46 A; H01L25/04 Z; H04B1/00 260; H04B1/38

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H7/46; H01L25/18; H01L25/04; H04B1/00; H04B1/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2020-120185 A (MURATA MANUFACTURING CO) 06 August 2020 (2020-08-06) paragraphs [0048]-[0062], fig. 3-5	1-20
A	WO 2019/240097 A1 (MURATA MANUFACTURING CO) 19 December 2019 (2019-12-19) paragraphs [0040]-[0075], fig. 2A-2B	1-20
A	WO 2020/261819 A1 (MURATA MANUFACTURING CO) 30 December 2020 (2020-12-30) paragraphs [0098]-[0110], fig. 9	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

11 May 2022

Date of mailing of the international search report

24 May 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/010870

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2020-120185	A	06 August 2020	US 2020/0235772 A1 paragraphs [0058]-[0072], fig. 3-5 CN 111541462 A	
WO	2019/240097	A1	19 December 2019	US 2021/0194530 A1 paragraphs [0045]-[0080], fig. 2A-2B KR 10-2021-0003919 A	
WO	2020/261819	A1	30 December 2020	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H03H 7/46(2006.01)i; H01L 25/18(2006.01)i; H01L 25/04(2014.01)i; H04B 1/00(2006.01)i; H04B 1/38(2015.01)i FI: H03H7/46 A; H01L25/04 Z; H04B1/00 260; H04B1/38		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03H7/46; H01L25/18; H01L25/04; H04B1/00; H04B1/38 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2020-120185 A（株式会社村田製作所）06.08.2020（2020-08-06） [0048]-[0062], 図3-図5	1-20
A	WO 2019/240097 A1（株式会社村田製作所）19.12.2019（2019-12-19） [0040]-[0075], 図2A-図2B	1-20
A	WO 2020/261819 A1（株式会社村田製作所）30.12.2020（2020-12-30） [0098]-[0110], 図9	1-20
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 11.05.2022		国際調査報告の発送日 24.05.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） ▲高▼橋 徳浩 5W 4877 電話番号 03-3581-1101 内線 3576

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2022/010870

引用文献			公表日	パテントファミリー文献	公表日
JP	2020-120185	A	06.08.2020	US 2020/0235772 A1 [0058]-[0072], 図3-図5 CN 111541462 A	
WO	2019/240097	A1	19.12.2019	US 2021/0194530 A1 [0045]-[0080], 図2A-図2B KR 10-2021-0003919 A	
WO	2020/261819	A1	30.12.2020	(ファミリーなし)	