

12 DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 18.04.97.

30 Priorité : 27.08.96 JP 22542196.

43 Date de la mise à disposition du public de la
demande : 06.03.98 Bulletin 98/10.

56 Liste des documents cités dans le rapport de
recherche préliminaire : *Ce dernier n'a pas été
établi à la date de publication de la demande.*

60 Références à d'autres documents nationaux
apparentés :

71 Demandeur(s) : MITSUBISHI DENKI KABUSHIKI
KAISHA KABUSHIKI KAISHA — JP.

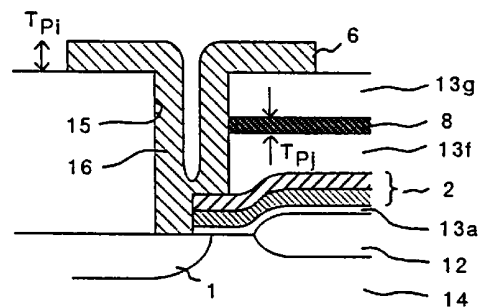
72 Inventeur(s) : KURIYAMA HIROTADA et TSUTSUMI
KAZUHIITO.

73 Titulaire(s) :

74 Mandataire : CABINET PLASSERAUD.

54 DISPOSITIF A SEMICONDUCTEURS COMPORTANT UNE STRUCTURE D'INTERCONNEXION
PERFECTIONNEE.

57 Un dispositif à semi-conducteurs comprend un substrat (14) sur lequel sont disposées successivement une première couche conductrice (2), une première couche isolante (13f), une seconde couche conductrice (8), une seconde couche isolante (13g) et une troisième couche conductrice (6). Une partie de connexion en forme de colonne (16) s'étend à partir de la troisième couche conductrice (6) jusqu'à la première couche conductrice (2) et au substrat, en venant en contact avec l'extrémité de la seconde couche conductrice (8). La troisième couche conductrice forme l'électrode de grille d'un transistor à couche mince du type à grille supérieure.



DISPOSITIF A SEMICONDUCTEURS COMPORTANT
UNE STRUCTURE D'INTERCONNEXION PERFECTIONNEE

La présente invention concerne un dispositif à semiconducteurs dans lequel une structure destinée à réaliser des connexions électriques parmi un ensemble de pellicules conductrices a été améliorée.

On expliquera tout d'abord, en prenant à titre d'exemple illustratif une mémoire vive statique (ou SRAM), une structure destinée à réaliser des connexions électriques parmi un ensemble de couches ou de pellicules conductrices, qui est employée dans un dispositif à semiconducteurs classique. De façon générale, une cellule de mémoire dans la mémoire SRAM est constituée par six éléments au total, comprenant quatre éléments consistant en transistors d'accès Q1 et Q2 et en transistors d'attaque Q3 et Q4, de type N, et deux éléments consistant en transistors de charge Q5 et Q6, de type P, comme représenté sur la figure 10. Cependant, dans ce cas, la taille de la cellule de mémoire augmente, du fait que les six éléments sont formés sur le substrat. Pour faire face à cette situation, on a réduit la taille de la cellule de mémoire en utilisant des transistors à couches minces (ou TFT) pour les deux transistors de type P, en formant les quatre éléments de type N sur le substrat, et en formant les deux transistors à couches minces de type P sur les éléments de type N. En ce qui concerne cet exemple, on connaît une cellule de mémoire qui a été décrite par exemple dans le document : Technical Digest "International Electron Devices Meeting 1991", pages 481-484.

Les figures 11 à 13 montrent des configurations de cellule de mémoire d'une telle mémoire vive statique. La figure 11 montre la disposition de couches actives 1a et 1b, d'une région de séparation d'éléments 12, de premières pellicules de silicium polycristallin 2a à 2d et d'une se-

conde pellicule de silicium polycristallin 4, toutes formées sur un substrat semiconducteur. En outre, la figure 11 montre un premier contact sur silicium polycristallin 3a pour connecter mutuellement la couche active 1b et la première pellicule de silicium polycristallin 2c, un premier contact sur silicium polycristallin 3b pour connecter ensemble la couche active 1a et la première pellicule de silicium polycristallin 2d, et des seconds contacts sur silicium polycristallin 5a et 5b, pour connecter respectivement les couches actives 1a et 1b à la seconde pellicule de silicium polycristallin 4.

La figure 12 montre la disposition des troisièmes pellicules de silicium polycristallin 6a et 6b et des quatrièmes pellicules de silicium polycristallin 8a et 8b. En outre, la figure 12 montre un troisième contact sur silicium polycristallin 7a pour connecter mutuellement une première pellicule de silicium polycristallin 2c et une troisième pellicule de silicium polycristallin 6b, un troisième contact sur silicium polycristallin 7b pour connecter mutuellement une première pellicule de silicium polycristallin 2d et une troisième pellicule de silicium polycristallin 6a, un quatrième contact sur silicium polycristallin 9a pour connecter mutuellement la troisième pellicule de silicium polycristallin 6b et une quatrième pellicule de silicium polycristallin 8a, et un quatrième contact sur silicium polycristallin 9b pour connecter mutuellement la troisième pellicule de silicium polycristallin 6a et la quatrième pellicule de silicium polycristallin 8a.

La figure 13 montre la disposition de motifs ou d'interconnexions en métal, 11a et 11b. La figure 13 montre en outre un contact en métal 10a pour connecter mutuellement une couche active 1a et l'interconnexion en métal 11a, et un contact en métal 10b pour connecter mutuellement une couche active 1b et l'interconnexion en métal 11b.

Dans ces dessins, chacune des premières pellicules de silicium polycristallin 2a à 2d est réalisée sous la forme d'une électrode de grille d'un transistor de substrat. La seconde pellicule de silicium polycristallin 4 est réalisée sous la forme d'un motif ou d'une interconnexion de masse pour chaque cellule de mémoire. Chacune des troisièmes pellicules de silicium polycristallin 6a et 6b est réalisée sous la forme d'une électrode de grille d'un transistor à couche mince. Chacune des quatrièmes pellicules de silicium polycristallin 8a et 8b est réalisée sous la forme d'une

couche de source/drain et de canal d'un transistor à couche mince. Enfin, chacune des interconnexions en métal 11a et 11b est réalisée sous la forme d'une ligne de bit.

5 La figure 14 est une représentation de structure, en coupe selon la ligne A-A' des figures 11 à 13. Sur le dessin, les références numériques identiques à celles qui sont représentées sur les figures 1 à 13 désignent respectivement les mêmes éléments de structure que sur les figures 11 à 13.

10 En se référant également à la figure 14, on note que la cellule de mémoire comprend une pellicule d'oxyde de grille 13a d'un transistor massif, des pellicules isolantes inter-couches 13b, 13c et 13e et une pellicule d'oxyde de grille 13d d'un transistor à couche mince. On notera incidemment que les premières pellicules de silicium polycristallin 2a à 2d et la seconde pellicule de silicium polycristallin 4 peuvent être des couches
15 du type silicium polycristallin/siliciure, constituées par une combinaison de silicium polycristallin et d'une couche de siliciure, au lieu d'être constituées uniquement par une seule couche de silicium polycristallin.

La représentation de la figure 14 montre l'existence d'une structure de contact en tandem, formée en connectant le premier contact
20 sur silicium polycristallin 3b, le troisième contact sur silicium polycristallin 7b et le quatrième contact sur silicium polycristallin 9b, parmi les contacts sur silicium polycristallin qui sont illustrés sur les figures 11 à 13.

La cellule de mémoire vive statique classique formée de cette manière présente les problèmes suivants.

25 (1) Les nombreux contacts sur silicium polycristallin, comme les premiers à quatrièmes contacts sur silicium polycristallin 3a, 3b, 5a, 5b, 7a, 7b, 9a et 9b, sont exigés pour former un contact avec des couches de silicium polycristallin respectives. Par conséquent, un certain nombre de masques de contact sur silicium polycristallin, et de nombreux processus
30 de photogravure et d'attaque pour des contacts sur silicium polycristallin sont exigés, ce qui conduit à des processus complexes.

(2) On connaît un procédé de réduction du nombre des masques de contacts sur silicium polycristallin, que l'on appelle "structures de contact partagées". La figure 15 montre une représentation en coupe
35 d'une telle structure. Une troisième pellicule de silicium polycristallin 6

établit un contact sur silicium polycristallin simultanément avec une couche active 1 et avec une première pellicule de silicium polycristallin 2 pour la formation d'une électrode de grille d'un transistor. Par conséquent, un premier contact sur silicium polycristallin devient inutile, grâce
5 à la formation d'un troisième contact sur silicium polycristallin dans une structure partagée, ce qui fait que le nombre de contacts sur silicium polycristallin peut être réduit d'une unité. Cependant, dans chaque cellule symétrique de la mémoire vive statique classique, les deux troisièmes contacts sur silicium polycristallin sont nécessaires, à cause de la symétrie de la cellule. Du fait que le contact partagé est connecté aux deux
10 couches (couche active 1 et première pellicule de silicium polycristallin 2 dans l'exemple classique), il est nécessaire d'augmenter la taille du contact partagé, en comparaison avec celle du contact sur silicium polycristallin normal, du fait de la nécessité d'avoir une connexion électrique fiable du contact partagé avec les couches respectives. Il en résulte qu'un
15 problème apparaît du fait que la taille de la cellule augmente.

(3) En outre, à titre d'exemples de transistor à couche mince, on connaît un transistor à couche mince du type à grille inférieure, dans lequel une électrode de grille est formée au-dessous d'une pellicule de
20 silicium polycristallin pour la formation des régions de source/drain (S/D) et de canal, et un transistor à couche mince du type à grille supérieure, dans lequel une électrode de grille est formée au-dessus d'une pellicule de silicium polycristallin pour la formation des régions de source/drain (S/D) et de canal. Les cellules qui sont représentées sur les figures 11 à
25 14 utilisent respectivement le transistor à couche mince du type à grille inférieure. De façon générale, le transistor à couche mince du type à grille supérieure offre de meilleures performances que le transistor à couche mince du type à grille inférieure. Lorsqu'on adopte le transistor à couche mince du type à grille supérieure et la structure de contact directe
30 partagée, la pellicule de silicium polycristallin pour la région de source/drain (S/D) de type P du transistor à couche mince est mise en contact avec une couche active de type N. De façon générale, la connexion d'une couche active de type N à une pellicule de silicium polycristallin de type P est susceptible de former une jonction PN, contrairement au cas de la
35 connexion d'une pellicule de silicium polycristallin de type N à la pellicule

de silicium polycristallin de type P. Si la jonction PN est formée, un effet nuisible s'exerce alors sur le fonctionnement de chaque cellule. Il a donc été difficile de combiner ensemble le contact direct partagé et le transistor à couche mince du type à grille supérieure. La présente invention a
5 été faite dans le but de résoudre les problèmes classiques mentionnés ci-dessus.

Conformément à un aspect de la présente invention, un dispositif à semiconducteurs comprend une première pellicule conductrice formée sur un substrat semiconducteur, une seconde pellicule conductrice
10 formée sur la première pellicule conductrice avec une première pellicule isolante interposée entre elles, une troisième pellicule conductrice formée sur la seconde pellicule conductrice avec une seconde pellicule isolante interposée entre elles, et une partie de connexion en forme de colonne qui pénètre au moins dans la seconde pellicule isolante et la première
15 pellicule isolante à partir de la troisième pellicule conductrice, de façon à atteindre la première pellicule conductrice et le substrat semiconducteur. La seconde pellicule conductrice est mise en contact avec la partie de connexion en forme de colonne à sa surface d'extrémité, et l'épaisseur de la seconde pellicule conductrice est inférieure à celle de la
20 troisième pellicule conductrice.

Selon un autre aspect de la présente invention, un dispositif à semiconducteurs comprend une première pellicule conductrice formée sur un substrat semiconducteur, une seconde pellicule conductrice formée sur la première pellicule conductrice avec une première pellicule isolante
25 interposée entre elles, une troisième pellicule conductrice formée sur la seconde pellicule conductrice avec une seconde pellicule isolante interposée entre elles, et une partie de connexion en forme de colonne qui pénètre au moins dans la seconde pellicule isolante et la première pellicule isolante, à partir de la troisième pellicule conductrice, de façon à
30 atteindre la première pellicule conductrice et le substrat semiconducteur. La seconde pellicule conductrice est mise en contact avec la partie de connexion en forme de colonne à sa surface d'extrémité, et l'épaisseur de la seconde pellicule isolante est inférieure à celle de la première pellicule isolante.

35 Selon un autre aspect de la présente invention, dans le dispo-

sitif à semiconducteurs, une extrémité de la première pellicule conductrice fait saillie dans la partie de connexion en forme de colonne, et la longueur de l'extrémité en saillie est inférieure ou égale à la moitié du diamètre de la partie de connexion en forme de colonne.

5 Selon un autre aspect de la présente invention, dans le dispositif à semiconducteurs, la première pellicule conductrice est mise en contact avec la partie de connexion en forme de colonne à sa surface d'extrémité.

10 Selon un autre aspect de la présente invention, dans le dispositif à semiconducteurs, une troisième pellicule isolante est formée entre le substrat semiconducteur et la première pellicule conductrice. La première pellicule conductrice est réalisée sous la forme d'une électrode de grille d'un transistor de substrat. La seconde pellicule conductrice est réalisée sous la forme d'une couche conductrice de canal d'un transistor à couche mince, et la troisième pellicule conductrice est réalisée sous la
15 forme d'une électrode de grille du transistor à couche mince.

 Selon un autre aspect de la présente invention, dans le dispositif à semiconducteurs, le substrat semiconducteur comporte une couche active de type N. De plus, la troisième pellicule conductrice et la partie
20 de connexion en forme de colonne en contact avec la couche active de type N sont constituées par du silicium polycristallin de type N.

 D'autres caractéristiques et avantages de l'invention seront mieux compris à la lecture de la description qui va suivre de modes de réalisation, donnés à titre d'exemples non limitatifs. La suite de la description se réfère aux dessins annexés, dans lesquels :
25

 La figure 1 est une représentation de structure, en coupe, montrant une structure de connexion inter-couche d'un dispositif à semiconducteurs conforme à un premier mode de réalisation de la présente invention.

30 Les figures 2(A) - 2(C) sont des représentations de structure, en coupe, illustrant un procédé de fabrication du dispositif à semiconducteurs conforme au premier mode de réalisation de la présente invention.

 La figure 3 est une représentation de structure, en coupe,
35 montrant une structure de connexion inter-couche d'un dispositif à semi-

conducteurs conforme à un second mode de réalisation de la présente invention.

La figure 4 est une représentation de structure, en coupe, montrant une structure de connexion inter-couche d'un dispositif à semi-conducteurs conforme à un troisième mode de réalisation de la présente invention.

La figure 5 est une vue en plan de dessus illustrant une structure de connexion inter-couche d'un dispositif à semiconducteur conforme à un quatrième mode de réalisation de la présente invention.

La figure 6 est une représentation de structure, en coupe, montrant la structure de connexion inter-couche du dispositif à semiconducteurs conforme au quatrième mode de réalisation de la présente invention.

La figure 7 est une représentation de structure, en coupe, illustrant une cellule de mémoire qui est employée dans un dispositif à semi-conducteurs conforme à un cinquième mode de réalisation de la présente invention.

La figure 8 est une représentation de structure, en coupe, montrant une structure de connexion inter-couche d'un dispositif à semi-conducteurs conforme à un sixième mode de réalisation de la présente invention.

La figure 9 est une représentation de structure, en plan, montrant la structure de connexion inter-couche du dispositif à semiconducteurs conforme au sixième mode de réalisation de la présente invention.

La figure 10 est un schéma de circuit équivalent montrant une cellule de mémoire vive statique.

Les figures 11 à 13 montrent une configuration d'une cellule de mémoire qui est employée dans un dispositif classique.

La figure 14 est une représentation de structure, en coupe, de la cellule de mémoire qui est employée dans le dispositif classique.

La figure 15 est une représentation de structure, en coupe, montrant une structure de contact partagée du dispositif classique.

Premier mode de réalisation :

La figure 1 est une représentation en coupe montrant une structure de connexion inter-couche, c'est-à-dire une structure de contact

partagée qui est employée dans un dispositif à semiconducteurs conforme à un premier mode de réalisation de la présente invention. Dans le dessin, la structure de contact comprend un substrat en silicium 14, une couche active de type N 1 du substrat en silicium, une pellicule d'oxyde 12, à titre de région de séparation d'éléments, une pellicule d'oxyde de grille 13a remplissant la fonction d'une troisième pellicule isolante, une première pellicule de silicium polycristallin 2 remplissant la fonction d'une première pellicule conductrice, une pellicule isolante inter-couche 13f remplissant la fonction d'une première pellicule isolante, une seconde pellicule de silicium polycristallin 8 remplissant la fonction d'une seconde pellicule conductrice, une pellicule isolante inter-couche 13g remplissant la fonction d'une seconde pellicule isolante, et une troisième pellicule de silicium polycristallin 6, remplissant la fonction d'une troisième pellicule conductrice.

En outre, la structure de contact comprend un trou 15 et une partie de connexion 16 qui fait saillie à partir de la troisième pellicule de silicium polycristallin 6 de façon à remplir le trou 15.

Le trou 15 pénètre dans la seconde pellicule isolante 13g, la seconde pellicule de silicium polycristallin 8 et la première pellicule isolante 13f. En outre, le trou 15 traverse la première pellicule de silicium polycristallin 2 et la troisième pellicule isolante 13 de façon à atteindre la couche active 1 du substrat en silicium 14. La partie de connexion en forme de colonne 16, qui s'étend à partir de la troisième pellicule de silicium polycristallin 6, remplit le trou 15 et elle est mise en contact conducteur avec la couche active 1, la première pellicule de silicium polycristallin 2 et la seconde pellicule de silicium polycristallin 8.

La figure 5, que l'on décrira en détail ultérieurement, est une vue en plan montrant une structure de contact partagée de la présente invention. Une coupe de la structure de contact partagée représentée sur la figure 1 est représentée d'une manière similaire à la figure 5. On peut donc comprendre comment un trou 15 pénètre dans une seconde pellicule conductrice 8 de façon à enlever une partie de l'extrémité avant de la seconde pellicule conductrice 8 et entoure la partie de l'extrémité avant de la première pellicule conductrice 2.

En outre, dans le premier mode de réalisation, on a pris en

considération la relation entre l'épaisseur de la troisième pellicule de silicium polycristallin 6 et celle de la seconde pellicule de silicium polycristallin 8. Ainsi, lorsque l'épaisseur de la troisième pellicule de silicium polycristallin 6 est fixée à T_{pi} et l'épaisseur de la seconde pellicule de silicium polycristallin 8 est fixée égale à T_{pj} , on a : $T_{pi} > T_{pj}$. L'épaisseur T_{pj} de la seconde pellicule de silicium polycristallin 8 peut de préférence être inférieure ou égale à la moitié de l'épaisseur T_{pi} de la troisième pellicule de silicium polycristallin 6. De façon plus spécifique, il est préférable que T_{pi} soit comprise dans une plage de 100 nm à 200 nm et que T_{pj} soit inférieure ou égale à 50 nm. Lorsque la seconde pellicule de silicium polycristallin 8 et la troisième pellicule de silicium polycristallin 6 sont utilisées à titre de conducteur, la couche de résistance inférieure est utilisée pour la troisième pellicule de silicium polycristallin 6. Par conséquent, l'épaisseur de la troisième pellicule de silicium polycristallin 6 est supérieure à celle de la seconde pellicule de silicium polycristallin 8.

On décrira ensuite un procédé pour former une structure de contact partagée du mode de réalisation présent. Les figures 2(A) à 2(C) montrent le processus de formation de la structure. Comme représenté sur la figure 2(A), on forme tout d'abord sur un substrat en silicium 14 une région de séparation d'éléments 12, une pellicule d'oxyde 13a, une première pellicule de silicium polycristallin 2, une pellicule isolante inter-couche 13f, une seconde pellicule de silicium polycristallin 8 et une pellicule isolante inter-couche 13g. On accomplit ensuite un processus de photogravure pour former un contact sur silicium polycristallin, et on applique une opération de définition de motif à une matière de réserve 17, de façon à définir un trou 15.

Ensuite, on forme une ouverture 15 pour établir un contact sur silicium polycristallin, en procédant par attaque par voie sèche, comme représenté sur la figure 2(B). Cette opération d'attaque enlève la seconde pellicule de silicium polycristallin 8 dans l'ouverture 15. La matière de réserve 17 est enlevée après l'attaque.

Ensuite, on dépose la troisième pellicule de silicium polycristallin 6, comme représenté sur la figure 2(C), pour former la partie de connexion 16 qui s'étend avec une forme de colonne. Il en résulte que la couche active 1, la première pellicule de silicium polycristallin 2 et la se-

conde pellicule de silicium polycristallin 8 sont connectées mutuellement. A ce moment, la seconde pellicule de silicium polycristallin 8 est connectée à la troisième pellicule de silicium polycristallin 6 à une surface d'extrémité (c'est-à-dire à une paroi latérale) de son extrémité avant.

5 Habituellement, trois sortes de contacts sur silicium polycristallin ou deux sortes de contacts partagés étaient exigés pour connecter les unes aux autres trois couches de silicium polycristallin. Cependant, en adoptant la structure conforme au mode de réalisation présent, le type de contact sur silicium polycristallin peut être limité à un, ce qui permet de
10 réduire le nombre de masques. Du fait que le processus de photogravure peut être effectué une seule fois, il est possible de simplifier les étapes de processus.

Dans le mode de réalisation présent, comme décrit ci-dessus, si l'on désigne par T_{pi} l'épaisseur de la troisième couche de silicium polycristallin et par T_{pj} l'épaisseur de la seconde couche de silicium polycristallin, on a $T_{pi} > T_{pj}$. Plus précisément, T_{pi} peut être de préférence
15 dans la plage de 100 nm à 200 nm, tandis que T_{pj} peut être de préférence inférieure ou égale à 50 nm. Par conséquent, l'attaque de formation de contact devient aisée, en comparaison avec le cas classique. On décrira ceci ci-dessous.
20

Dans l'attaque par voie sèche normale, le silicium polycristallin résiste à l'attaque au moment de l'attaque d'une pellicule d'oxyde, tandis que la pellicule d'oxyde résiste à l'attaque au moment de l'attaque du silicium polycristallin. Par conséquent, il est nécessaire d'effectuer l'attaque en trois phases pour réaliser l'attaque de formation de contact qui
25 est représentée sur la figure 2(B). Ainsi, la première phase correspond à l'attaque de pellicule d'oxyde pour la pellicule isolante inter-couche 13g, la seconde phase correspond à l'attaque de silicium polycristallin pour la seconde pellicule de silicium polycristallin 8, et la troisième phase correspond à l'attaque de pellicule d'oxyde pour une pellicule isolante inter-couche 13f. Un processus d'attaque devient donc moins complexe.
30

Cependant, du fait que l'épaisseur T_{pj} de la seconde pellicule de silicium polycristallin 8 devient mince, et de préférence très mince, dans le mode de réalisation présent, l'ouverture de formation de contact
35 sur silicium polycristallin peut être réalisée par une attaque en une seule

phase. Un procédé d'attaque est accompli par l'attaque de pellicule d'oxyde seule. Ainsi, la seconde couche de silicium polycristallin 8 est attaquée après l'attaque de la seconde pellicule isolante inter-couche 13g. Cependant, du fait que l'épaisseur de la pellicule de silicium polycristallin est faible, le procédé d'attaque peut être accompli par un processus d'attaque de pellicule d'oxyde. Dans la structure de contact partagée conforme à la présente invention, comme décrit ci-dessus, le processus d'attaque devient aisé en donnant une faible valeur à l'épaisseur de la seconde pellicule de silicium polycristallin 8. En outre, du fait que la troisième pellicule de silicium polycristallin 6 est réalisée sous la forme de la couche supérieure, la troisième pellicule de silicium polycristallin 6 peut également être réalisée sous la forme d'une couche de silicium polycristallin épaisse, indépendamment de l'attaque.

Second mode de réalisation :

La figure 3 est une coupe montrant un contact partagé qui est employé dans un dispositif à semiconducteurs conforme à un autre mode de réalisation de la présente invention. Sur le dessin, des références numériques identiques à celles qui sont représentées sur les figures 1 et 2 désignent des éléments de structure identiques ou correspondant à ceux qui sont représentés sur les figures 1 et 2, et la description de leurs parties respectives sera omise pour éviter de la répéter.

Dans le mode de réalisation présent, on a pris en considération la relation d'épaisseur entre une première pellicule isolante inter-couche 13f et une seconde pellicule isolante inter-couche 13g. Si l'on désigne par Toj l'épaisseur de la première pellicule isolante inter-couche 13f, et par Toi l'épaisseur de la seconde pellicule isolante inter-couche 13g, on a $Toj \gg Toi$. L'épaisseur Toi de la seconde pellicule isolante inter-couche 13g peut de préférence être inférieure ou égale au dixième de l'épaisseur Toj de la première pellicule isolante inter-couche 13f.

Par conséquent, même dans le cas de la structure de contact partagée conforme au mode de réalisation présent, l'attaque de formation de contact devient aisée en comparaison avec l'exemple classique. L'attaque en trois phases qui est utilisée habituellement peut être remplacée par une attaque en deux phases.

Dans ce procédé d'attaque en deux phases, la seconde pelli-

culé isolante inter-couche 13g et une seconde pellicule de silicium polycristallin 8 sont soumises à un processus d'attaque de silicium polycristallin au cours de la première phase. Du fait que la seconde pellicule isolante inter-couche 13g est mince, même dans ce cas, il est possible de
5 former une ouverture par le processus d'attaque de silicium polycristallin. Par conséquent, le processus d'attaque peut être accompli aisément en donnant à l'épaisseur Toi de la seconde pellicule isolante inter-couche 13g une valeur inférieure ou de préférence très inférieure à celle de l'épaisseur Toj de la première pellicule isolante inter-couche 13f.

10 Troisième mode de réalisation :

La figure 4 est une coupe montrant une structure de contact partagée d'un dispositif à semiconducteurs conforme à un mode de réalisation supplémentaire de la présente invention. Sur le dessin, les références numériques identiques à celles qui sont représentées sur les figures 1 à 3 indiquent respectivement des éléments de structure identiques
15 ou correspondant à ceux qui sont représentés sur les figures 1 à 3, et une description détaillée des parties respectives sera omise.

Même dans ce type de structure de contact partagée, une couche active de type N, 1, une première pellicule de silicium polycristallin 2
20 et une seconde pellicule de silicium polycristallin 3 sont connectées les unes aux autres par une troisième pellicule de silicium polycristallin 6. Le mode de réalisation présent est une combinaison des caractéristiques des premier et second modes de réalisation.

Ainsi, l'épaisseur Tpj de la seconde pellicule de silicium polycristallin 8 est fixée de façon à devenir inférieure à l'épaisseur Tpi de la troisième pellicule de silicium polycristallin 6 ($Tpi > Tpj$). De plus, l'épaisseur Toi d'une seconde pellicule isolante inter-couche 13g est fixée de façon à être inférieure à l'épaisseur Toj d'une première pellicule isolante inter-couche 13f ($Toj \gg Toi$). Ceci signifie que l'épaisseur Tpj de la
25 seconde pellicule de silicium polycristallin 8 et l'épaisseur Toi de la seconde pellicule isolante 13g sont fixées en pratique à des valeurs extrêmement faibles ($Tpi, Toj \gg Tpj, Toi$).
30

Du fait de l'existence d'une telle structure, une ouverture pour définir un contact sur silicium polycristallin peut être formée par l'attaque
35 de première phase ou par l'attaque de seconde phase, décrites dans les

premier et second modes de réalisation. Il est donc possible de réduire le nombre d'étapes de processus d'attaque. En outre, on peut sélectionner un procédé d'attaque conformément à un dispositif d'attaque dont on dispose.

5 Quatrième mode de réalisation :

La figure 5 montre une structure de contact partagée d'un dispositif à semiconducteurs conforme à un autre mode de réalisation supplémentaire de la présente invention. La figure 5 est une vue de dessus qui est destinée à indiquer une configuration en plan de la structure de contact partagée. Dans le dessin, les références numériques identiques à
10 celles qui sont indiquées sur les figures 1 à 4 désignent respectivement les parties identiques ou correspondant à celles qui sont représentées sur les figures 1 à 4.

Dans la structure de contact partagée conforme au mode de
15 réalisation présent, comme représenté sur la figure 5, une partie de connexion en forme de colonne 16 qui s'étend à partir d'une troisième pellicule de silicium polycristallin 6 est placée aux parties d'extrémité avant d'une première pellicule de silicium polycristallin 2 et d'une seconde pellicule de silicium polycristallin 8. Une région (correspondant à la partie
20 indiquée par une longueur X1 dans le dessin) de la partie de connexion 16 est mise en contact direct avec une couche active 1. Une région (correspondant à la partie indiquée par une longueur X2 dans le dessin) de la partie de contact 16 située de l'autre côté découpe une partie de l'extrémité avant de la seconde pellicule de silicium polycristallin 8, de
25 façon à pénétrer dans la seconde pellicule de silicium polycristallin 8, grâce à quoi cette partie est mise en contact avec la première pellicule de silicium polycristallin 2. La seconde pellicule de silicium polycristallin 8 établit un contact avec la partie de connexion 16 par l'intermédiaire des trois côtés de la surface d'extrémité (surface latérale) de sa région découpée, de façon à établir une condition de conduction ou de continuité
30 entre la seconde pellicule de silicium polycristallin 8 et la partie de connexion 16. La première pellicule de silicium polycristallin 2 établit un contact avec la partie de connexion 16 à une surface supérieure et une surface d'extrémité (surface latérale) de l'extrémité avant ayant une
35 forme qui s'étend à l'intérieur de la partie de connexion 16, de façon à

établir une condition de conduction entre elles.

Dans le contact partagé qui est formé de cette manière, on a pris en considération une étendue (correspondant à une partie indiquée par la longueur X1 dans le dessin) de la partie de connexion 16, qui vient en contact avec la couche active 1, et une étendue (correspondant à une partie indiquée par la longueur X2 dans le dessin) de la partie de connexion 16, qui vient en contact avec la première pellicule de silicium polycristallin 2. Ainsi, une largeur X1 d'une partie de la couche active 1 est fixée de façon à être supérieure à une largeur X2 d'une partie de la première pellicule de silicium polycristallin 2, compte tenu d'une affectation de taille pour le contact (c'est-à-dire $X1 > X2$).

En d'autres termes, l'extrémité avant de la première pellicule de silicium polycristallin 2 fait saillie à l'intérieur de la partie de connexion 16, mais la longueur de l'extrémité avant en saillie est réduite de façon à être inférieure à la moitié de la longueur en direction horizontale de la partie de connexion 16. Ainsi, on donne à son extrémité avant en saillie une valeur inférieure à la moitié du diamètre de la partie de connexion 16.

La formation d'une telle structure permet de résoudre les problèmes suivants.

Dans la structure de contact partagée conforme à la présente invention, la pellicule de silicium polycristallin et la pellicule isolante inter-couche présentent respectivement une augmentation d'une couche en comparaison avec une structure classique, et le contact est formé de façon profonde. Lorsque le contact est formé de façon profonde et sa largeur transversale devient faible, il apparaît normalement un problème qui consiste en ce que le gaz d'attaque peut difficilement entrer, la vitesse d'attaque est diminuée et l'attaque progresse difficilement, dans le cas le plus défavorable.

La figure 6 montre l'état dans lequel une attaque de formation de contact a été effectuée jusqu'à la première pellicule de silicium polycristallin 2. L'attaque suivante est effectuée sur une région qui est entourée par une ligne en pointillés. Cependant, du fait que le contact est formé de façon profonde dans la structure de la présente invention, comme décrit ci-dessus, il y a une possibilité que lorsque la largeur X1 est faible,

l'attaque ne progresse pas. Cependant, lorsque le contact est agrandi, la taille de cellule est également agrandie. Par conséquent, la largeur X2 est fixée de façon à être inférieure à la largeur X1 pour maintenir la taille du contact présent à une valeur identique à la taille du contact partagé classique. Même si l'on donne une valeur faible à la largeur X2, dans le cas le plus défavorable, il est possible de connecter la première pellicule de silicium polycristallin 2 à la troisième pellicule de silicium polycristallin 6 sur une paroi latérale Y de la première pellicule de silicium polycristallin 2, représentée sur la figure 6. Par conséquent, la largeur X1 est fixée de façon à être supérieure à la largeur X2 dans le contact partagé conforme au mode de réalisation présent ($X1 > X2$). Le contact partagé de la présente invention peut donc être réalisé avec la même taille que le contact classique.

Cinquième mode de réalisation :

La figure 7 est une représentation montrant la structure d'un dispositif à semiconducteurs conforme à encore un autre mode de réalisation de la présente invention. Le dessin présent est une coupe montrant une structure de contact partagée de la présente invention, qui a été appliquée à une mémoire vive statique.

Parmi les structures décrites dans les premier à troisième modes de réalisation, la structure conforme au troisième mode de réalisation est la meilleure pour les caractéristiques d'une cellule. La figure 7 montre un exemple dans lequel cette structure a été appliquée à une mémoire vive statique.

Sur la figure 7, des références numériques identiques à celles qui sont indiquées sur les figures 1 à 6 désignent respectivement les parties identiques ou correspondant à celles qui sont représentées sur les figures 1 à 6, ce qui fait qu'une description détaillée des parties respectives sera omise. Comme on le voit sur le dessin dans le mode de réalisation présent, une partie de connexion 16 qui s'étend à partir d'une troisième pellicule de silicium polycristallin 6a connecte électriquement les unes aux autres une couche active 1b, une première pellicule de silicium polycristallin 2d et une seconde pellicule de silicium polycristallin 8b.

Dans la mémoire vive statique qui est employée dans le mode

de réalisation présent, seule la première pellicule de silicium polycristallin 2 est réalisée sous la forme d'une électrode de grille d'un transistor de substrat, d'une manière similaire à l'exemple classique. La seconde pellicule de silicium polycristallin 8 remplit la fonction d'une pellicule conductrice formée à titre de couche de source/drain et de canal du transistor à couche mince, et la troisième pellicule de silicium polycristallin 6 remplit la fonction d'une pellicule conductrice réalisée sous la forme d'une électrode de grille du transistor à couche mince. En comparaison avec le cas dans lequel il était nécessaire de réaliser le contact en trois phases, dans l'exemple classique, comme décrit en relation avec la figure 14, il est possible de simplifier considérablement un processus grâce à une telle structure.

En outre, bien que le transistor à couche mince classique était du type à grille inférieure, le mode de réalisation présent est du type à grille supérieure, offrant d'excellentes performances. Lorsque le transistor à couche mince du type à grille supérieure classique et le contact partagé sont combinés en un seul ensemble, il apparaît un problème d'une jonction PN. Conformément à la structure présente, on prend le type P pour une partie de contact de la seconde pellicule de silicium polycristallin 8b, et on prend le type N pour la troisième pellicule de silicium polycristallin 6a et la partie de connexion 16. Par conséquent, la couche active de type N 1b et la partie de connexion 16 de la troisième pellicule de silicium polycristallin 6a sont du même type de conduction N, ce qui fait que le contact n'occasionne pas la formation d'une jonction PN, et il n'apparaît pas de chute de potentiel. Du fait que la seconde pellicule de silicium polycristallin 8b et la troisième pellicule de silicium polycristallin 6a forment une connexion électrique entre des pellicules de silicium polycristallin de type P et de type N, il n'y a aucun problème au niveau de la jonction PN.

En outre, on donne des valeurs faibles à l'épaisseur T_{pj} de la seconde pellicule de silicium polycristallin 8 et à l'épaisseur T_{oi} de la pellicule isolante inter-couche 13g, afin d'améliorer l'attaque pour le contact. Ces pellicules amincies permettent également d'améliorer les caractéristiques des transistors à couche mince. Ainsi, un courant de fuite correspondant à un courant à l'état bloqué peut être réduit grâce à

la diminution de l'épaisseur T_{pj} de la seconde pellicule de silicium polycristallin 8, remplissant la fonction de la couche de source/drain et de canal du transistor à couche mince. En outre, du fait qu'une pellicule d'oxyde de grille du transistor à couche mince devient mince à cause de
5 la réduction de l'épaisseur T_{oi} de la pellicule isolante inter-couche 13g, on peut obtenir une amélioration concernant le courant à l'état conducteur.

Comme décrit ci-dessus, il est possible de résoudre le problème de la jonction en employant la seconde pellicule de silicium polycristallin 8 pour la couche de source/drain et de canal du transistor à couche mince, et en utilisant la troisième pellicule de silicium polycristallin 6 pour l'électrode de grille du transistor à couche mince, comme décrit en relation avec la structure conforme au mode de réalisation présent. En outre, on peut adopter un transistor à couche mince du type à grille supérieure, à performances élevées, et on peut améliorer encore les performances de la structure en liaison avec la relation d'épaisseur à épaisseur. Comme décrit ci-dessus, le mode de réalisation présent offre un exemple dans lequel les performances d'une mémoire vive statique ont été améliorées par une combinaison du transistor à couche mince du type à grille supérieure et de la structure de contact direct.
20

Sixième mode de réalisation :

Les figures 8 et 9 sont des représentations montrant respectivement une structure de contact sur silicium polycristallin qui est employée dans un dispositif à semiconducteurs conforme à encore un autre mode de réalisation de la présente invention. La figure 8 est une représentation de structure en coupe de la structure de contact sur silicium polycristallin. La figure 9 est une représentation de structure, en plan, de la structure du contact sur silicium polycristallin. Dans les figures 8 et 9, les références numériques identiques à celles qui sont indiquées sur les figures 1 à 7 désignent respectivement les parties identiques ou correspondant à celles qui sont représentées sur les figures 1 à 7, et on ne décrira donc pas en détail les parties respectives.
30

Dans la structure de contact sur silicium polycristallin conforme au mode de réalisation présent, une partie de connexion 18 qui s'étend à partir d'une troisième pellicule de silicium polycristallin 6 s'étend de fa-
35

çon à découper l'extrémité avant d'une seconde pellicule de silicium polycristallin 8. En outre, la partie de connexion 18 s'étend à partir d'une première pellicule de silicium polycristallin 2, de façon à atteindre un substrat 14 et une couche active 1. Ainsi, la structure de contact sur silicium polycristallin conforme au mode de réalisation présent n'est pas une structure partagée, mais une structure dans laquelle les deux surfaces d'extrémité (surfaces latérales) de la première pellicule de silicium polycristallin 2 et de la seconde pellicule de silicium polycristallin 8 sont mises en contact avec une partie de connexion 16 de la troisième pellicule de silicium polycristallin 6. Même dans une telle structure, des connexions électriques sont établies entre trois couches, et la structure peut être formée au moyen d'un seul masque de contact sur silicium polycristallin.

On peut également appliquer à la structure conforme au mode de réalisation présent les structures dans lesquelles on donne à l'épaisseur de la seconde pellicule de silicium polycristallin 8 une valeur inférieure à celle de la troisième pellicule de silicium polycristallin 6, comme représenté sur la figure 1, ou dans lesquelles on donne à l'épaisseur de la seconde pellicule isolante inter-couche 13g une valeur inférieure à celle de la première pellicule isolante inter-couche 13f, comme représenté sur la figure 3, ou dans laquelle on donne à l'épaisseur de la seconde pellicule de silicium polycristallin 8 une valeur inférieure à celle de la troisième pellicule de silicium polycristallin 6 et on donne à l'épaisseur de la première pellicule isolante inter-couche 13g une valeur inférieure à celle de la seconde pellicule isolante inter-couche 13f, comme représenté sur la figure 4. On peut en outre appliquer cette structure à la mémoire vive statique, comme représenté sur la figure 7. On peut obtenir un effet avantageux identique à celui décrit ci-dessus.

Comme décrit en détail ci-dessus, conformément à la présente invention, une première pellicule conductrice, une première pellicule isolante, une seconde pellicule conductrice, une seconde pellicule isolante et une troisième pellicule conductrice sont empilées sur un substrat semiconducteur. L'épaisseur de la seconde pellicule conductrice est fixée de façon à être inférieure à celle de la troisième pellicule conductrice. En outre, un contact sur silicium polycristallin est formé de façon à s'étendre

à partir de la troisième couche conductrice jusqu'au substrat semiconducteur, à la première pellicule conductrice et à la seconde pellicule conductrice. Par conséquent, il est possible de réduire le nombre de masques et de simplifier les étapes de processus. En outre, il est possible de simplifier le processus d'attaque.

De plus, dans la présente invention, l'épaisseur de la seconde pellicule isolante est inférieure à celle de la première pellicule isolante et le contact sur silicium polycristallin est formé de façon à s'étendre à partir de la troisième pellicule conductrice jusqu'au substrat semiconducteur, à la première pellicule conductrice et à la seconde pellicule conductrice. Il est donc possible de réduire le nombre de masques et de simplifier les étapes de processus et le processus d'attaque.

En outre, dans la présente invention, l'extrémité de la première pellicule conductrice fait saillie en direction d'une partie de connexion en forme de colonne, et la longueur de l'extrémité en saillie est inférieure à la moitié du diamètre de la partie de connexion en forme de colonne. Il est donc possible d'éviter une augmentation de la taille d'un contact sur silicium polycristallin et de maintenir sa taille fixe.

En outre, du fait que dans la présente invention la première pellicule conductrice est mise en contact avec la partie de connexion en forme de colonne seulement à sa surface d'extrémité, il est possible d'éviter une augmentation de la taille du contact sur silicium polycristallin et de maintenir constante la taille du contact sur silicium polycristallin.

De plus, dans la présente invention, la première pellicule conductrice est formée de façon à constituer une électrode de grille d'un transistor de substrat, la seconde pellicule conductrice est formée de façon à constituer une pellicule conductrice de canal d'un transistor à couche mince, et la troisième pellicule conductrice est formée de façon à constituer une électrode de grille du transistor à couche mince. Il est donc possible d'améliorer les caractéristiques du transistor à couche mince.

En outre, dans la présente invention, le substrat semiconducteur comporte une couche active de type N et la partie de connexion en forme de colonne et une troisième couche conductrice qui est mise en contact avec la couche active de type N sont constituées par du silicium

polycristallin de type N. Il n'apparaît donc pas un problème d'une jonction à un contact direct, et par conséquent on peut obtenir des caractéristiques stables pour un dispositif à semiconducteurs.

5 Il va de soi que de nombreuses autres modifications peuvent être apportées au dispositif décrit et représenté, sans sortir du cadre de l'invention.

REVENDEICATIONS

1. Dispositif à semiconducteurs, caractérisé en ce qu'il comprend : une première pellicule conductrice (2) formée sur un substrat semiconducteur (14); une seconde pellicule conductrice (8) formée sur la première pellicule conductrice (2), avec une première pellicule isolante (13f) interposée entre elles; une troisième pellicule conductrice (6) formée sur la seconde pellicule conductrice (8), avec une seconde pellicule isolante (13g) interposée entre elles; et une partie de connexion en forme de colonne (16) pénétrant au moins dans la seconde pellicule isolante (13g) et la première pellicule isolante (13f), à partir de la troisième pellicule conductrice (6), de façon à atteindre la première pellicule conductrice (2) et le substrat semiconducteur (14), la seconde pellicule conductrice (8) étant mise en contact avec la partie de connexion en forme de colonne (16) à sa surface d'extrémité, et l'épaisseur de la seconde pellicule conductrice (8) étant inférieure à celle de la troisième pellicule conductrice (6).

2. Dispositif à semiconducteurs, caractérisé en ce qu'il comprend : une première pellicule conductrice (2) formée sur un substrat semiconducteur (14); une seconde pellicule conductrice (8) formée sur la première pellicule conductrice (2), avec une première pellicule isolante (13f) interposée entre elles; une troisième pellicule conductrice (6) formée sur la seconde pellicule conductrice (8), avec une seconde pellicule isolante (13g) interposée entre elles; et une partie de connexion en forme de colonne (16) pénétrant au moins dans la seconde pellicule isolante (13g) et la première pellicule isolante (13f), à partir de la troisième pellicule conductrice (6), de façon à atteindre la première pellicule conductrice (2) et le substrat semiconducteur (14), la seconde pellicule conductrice (8) étant mise en contact avec la partie de connexion en forme de colonne (16) à sa surface d'extrémité, et l'épaisseur de la seconde pellicule isolante (13g) est inférieure à celle de la première pellicule isolante (13f).

3. Dispositif selon la revendication 2, caractérisé en ce que l'épaisseur de la seconde pellicule conductrice (8) est fixée de façon à être inférieure à celle de la troisième pellicule conductrice (6).

4. Dispositif à semiconducteurs selon la revendication 1, ca-

ractérisé en ce qu'une extrémité de la première pellicule conductrice (2) fait saillie dans la partie de connexion en forme de colonne (16), et la longueur de l'extrémité en saillie est inférieure ou égale à la moitié du diamètre de la partie de connexion en forme de colonne (16).

5 5. Dispositif à semiconducteurs selon la revendication 1, caractérisé en ce que la première pellicule conductrice (2) est mise en contact, à sa surface d'extrémité, avec la partie de connexion en forme de colonne (16).

10 6. Dispositif à semiconducteurs selon la revendication 1, caractérisé en ce qu'une troisième pellicule isolante (13a) est formée entre le substrat semiconducteur (14) et la première pellicule conductrice (2), la première pellicule conductrice (2) constitue une électrode de grille d'un transistor de substrat, la seconde pellicule conductrice (8) constitue une pellicule conductrice de canal d'un transistor à couche mince, et la troi-
15 sième pellicule conductrice (6) constitue une électrode de grille du transistor à couche mince.

20 7. Dispositif à semiconducteurs selon la revendication 6, caractérisé en ce que le substrat semiconducteur (14) comporte une couche active de type N (1), et la troisième pellicule conductrice (6) et la partie de connexion en forme de colonne (16) qui sont mises en contact avec la couche active de type N (1) consistent en silicium polycristallin de type N.

FIG.2(A)

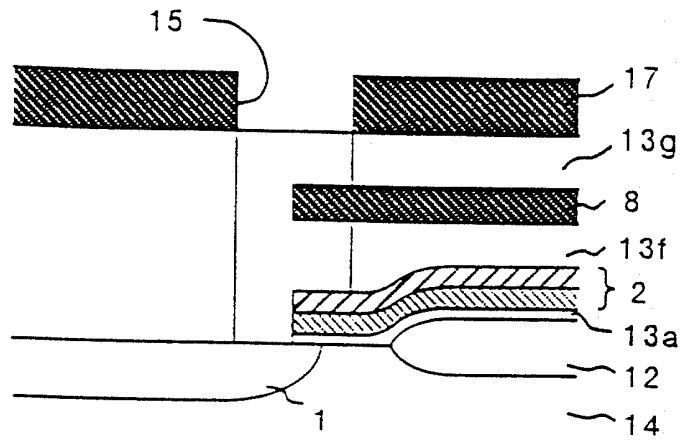


FIG.2(B)

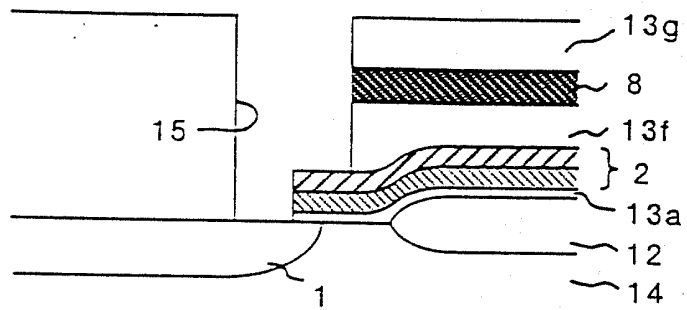


FIG.2(C)

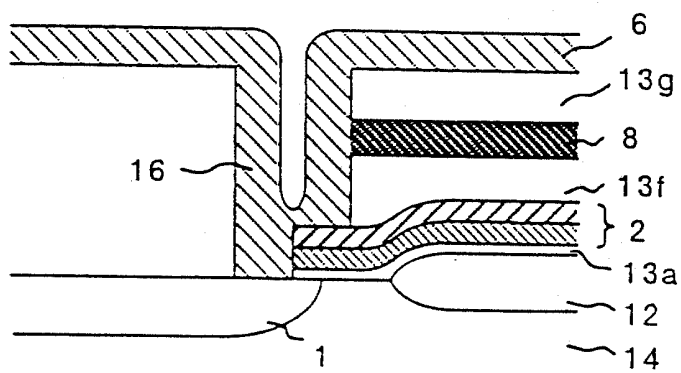


FIG. 6

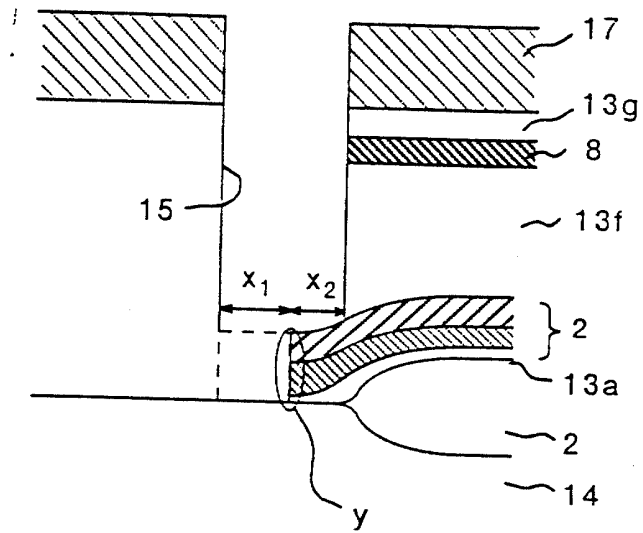


FIG. 7

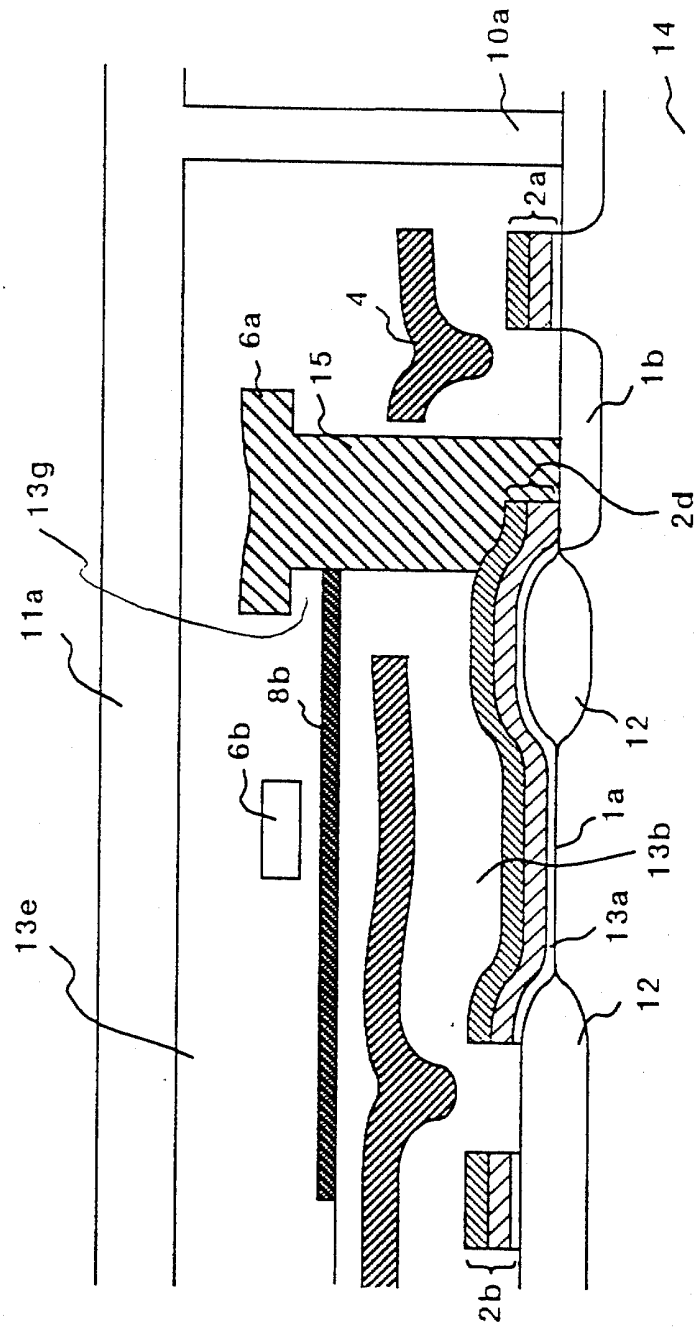


FIG. 8

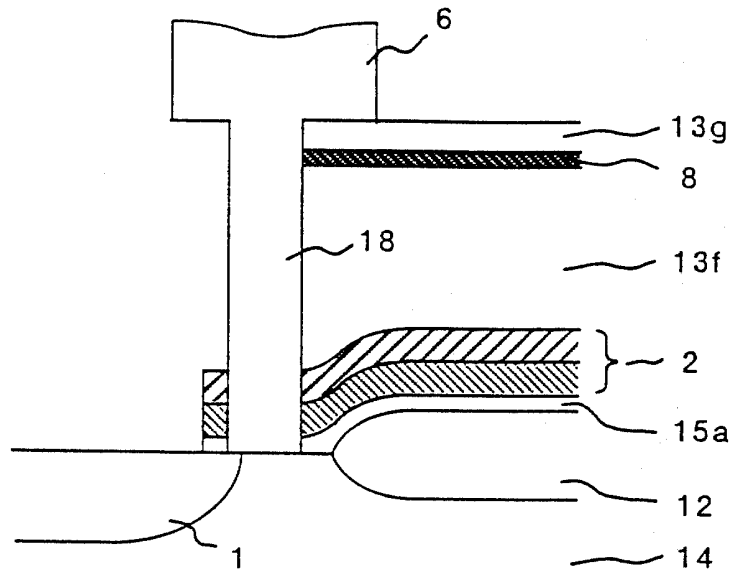


FIG. 9

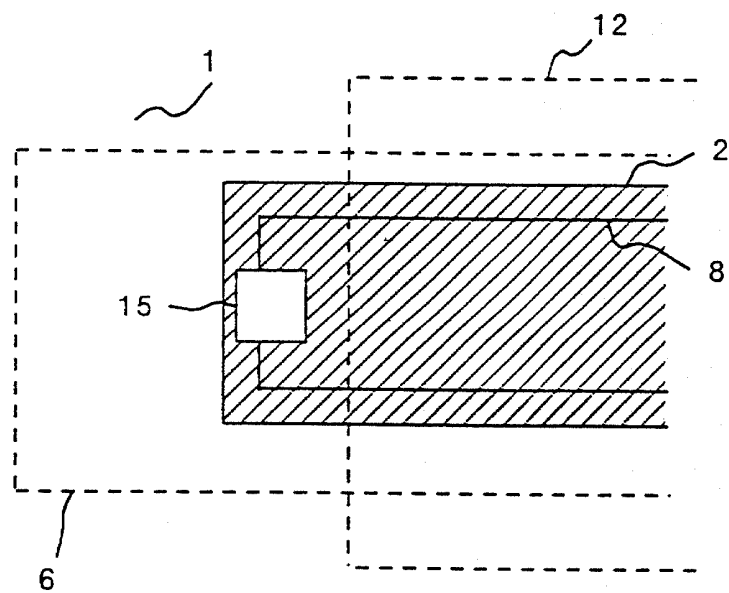


FIG.10

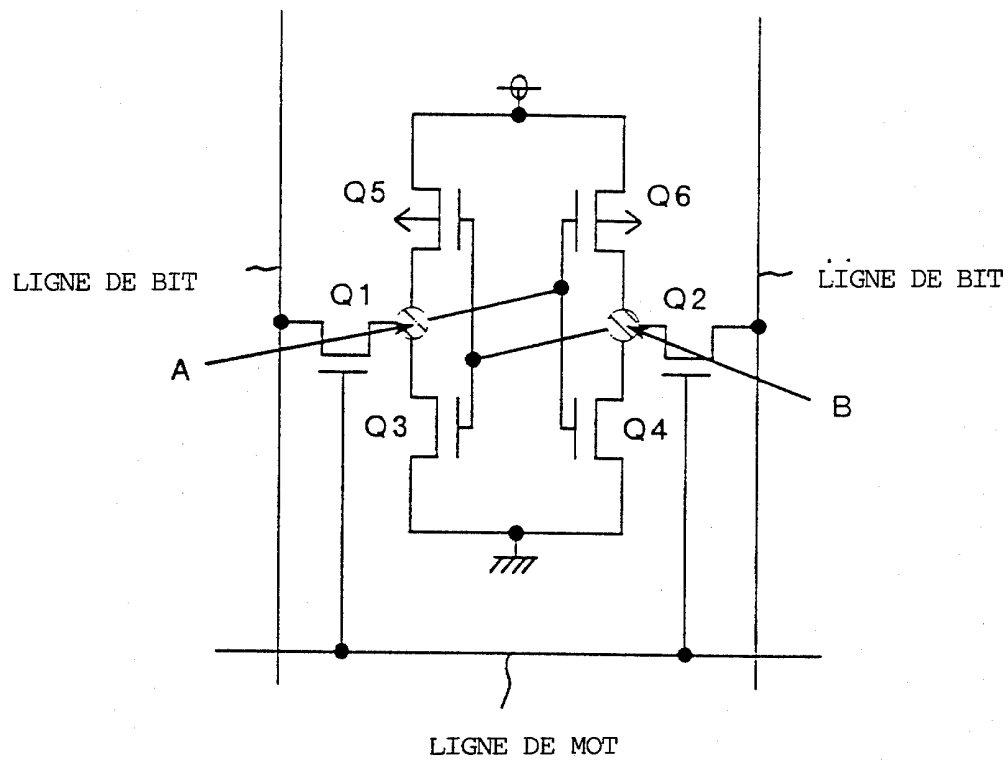


FIG. 11

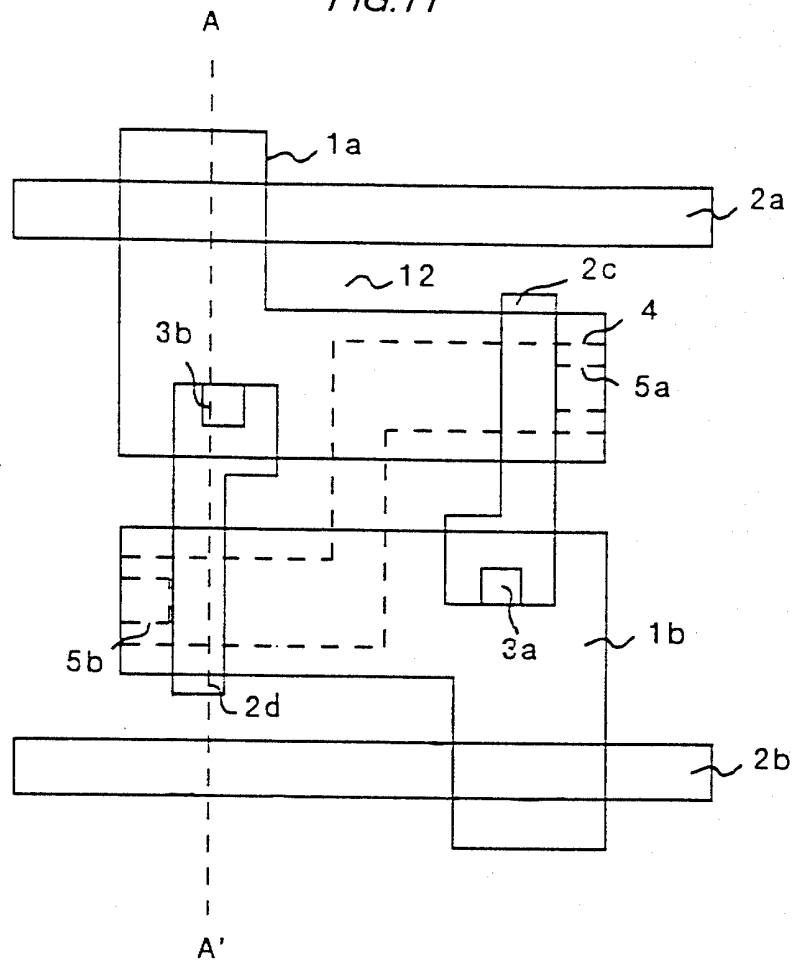


FIG. 12

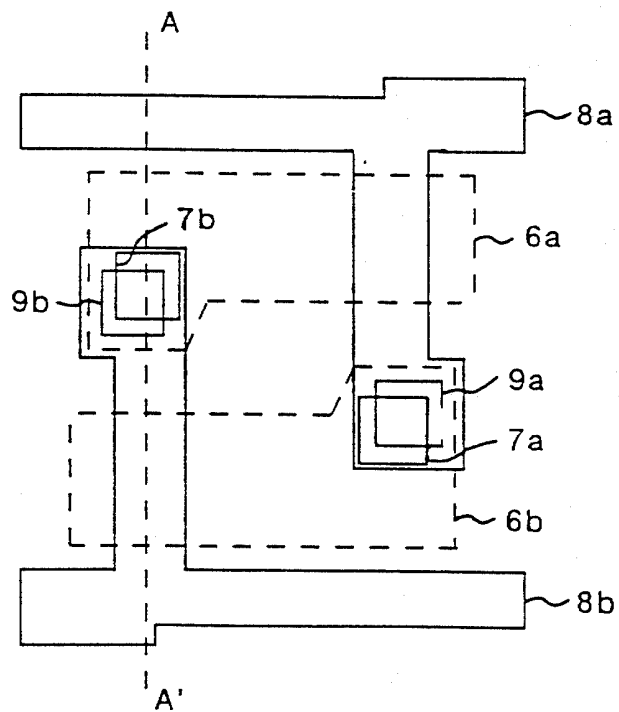


FIG. 13

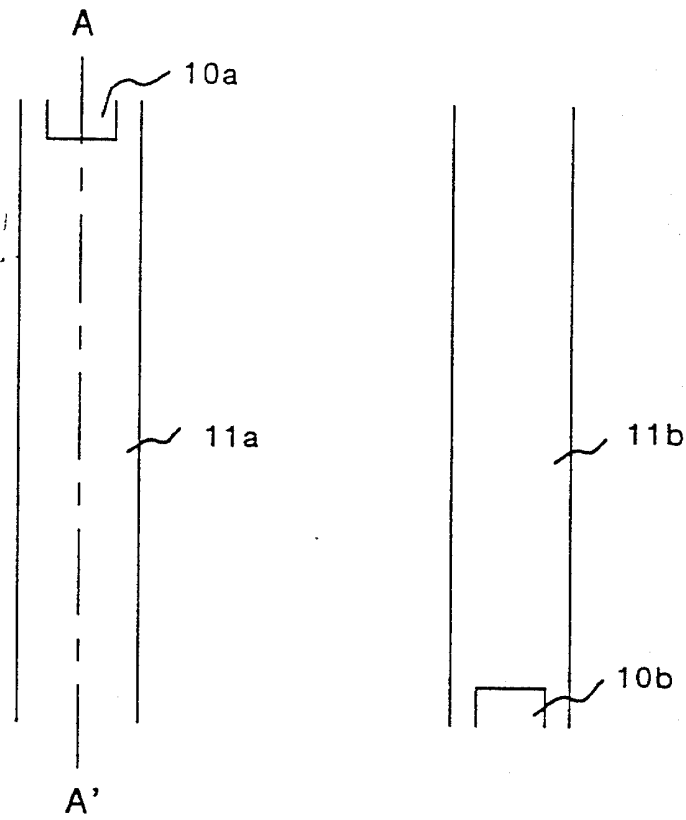


FIG. 14

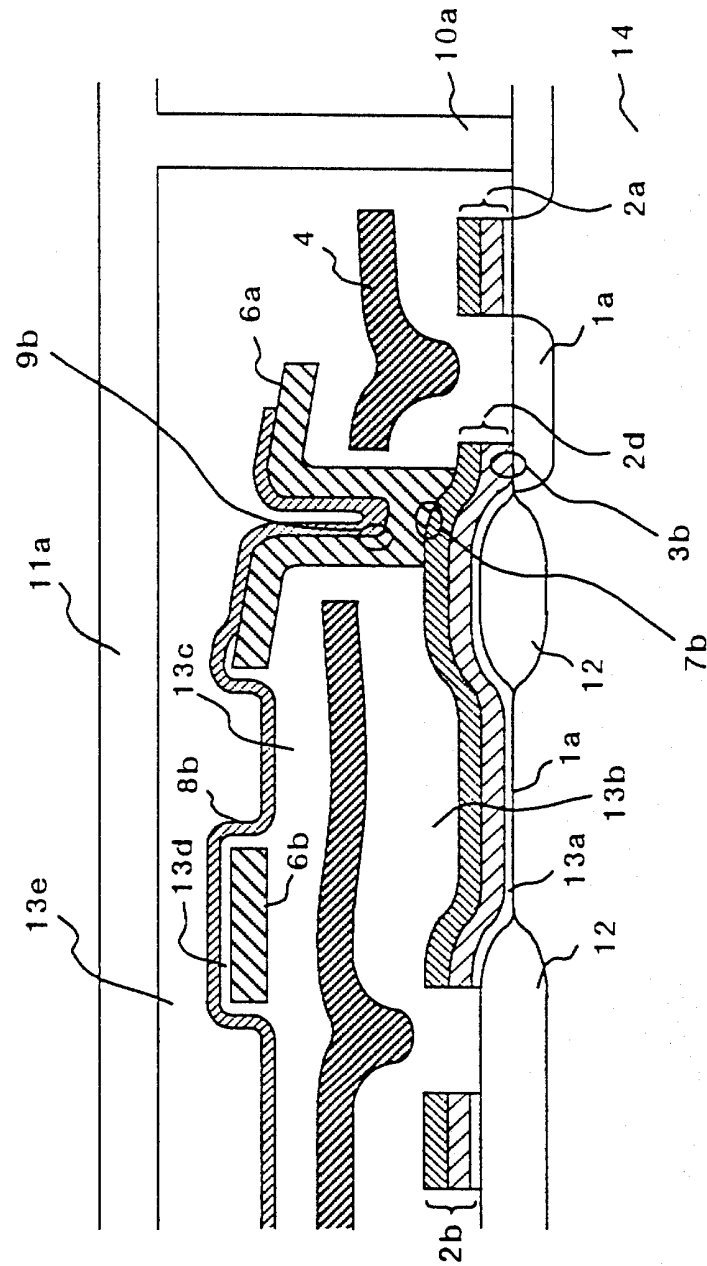


FIG. 15

