

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-256879

(P2012-256879A)

(43) 公開日 平成24年12月27日(2012.12.27)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO 1 L 21/268 (2006.01)</b>	HO 1 L 21/268	F
	HO 1 L 21/268	J
	HO 1 L 21/268	T

審査請求 未請求 請求項の数 34 O L 外国語出願 (全 53 頁)

(21) 出願番号	特願2012-112240 (P2012-112240)	(71) 出願人	502400304 ウルトラテック インク アメリカ合衆国 カリフォルニア州 95 134 サンノゼ ザンカーロード 30 50
(22) 出願日	平成24年5月16日(2012.5.16)	(74) 代理人	100136319 弁理士 北原 宏修
(31) 優先権主張番号	13/134,408	(74) 代理人	110000844 特許業務法人 クレイア特許事務所
(32) 優先日	平成23年6月7日(2011.6.7)	(72) 発明者	ヤン ワン アメリカ合衆国 カリフォルニア州 95 131 サンノゼ チャベズ ウェイ 1 411
(33) 優先権主張国	米国 (US)		

最終頁に続く

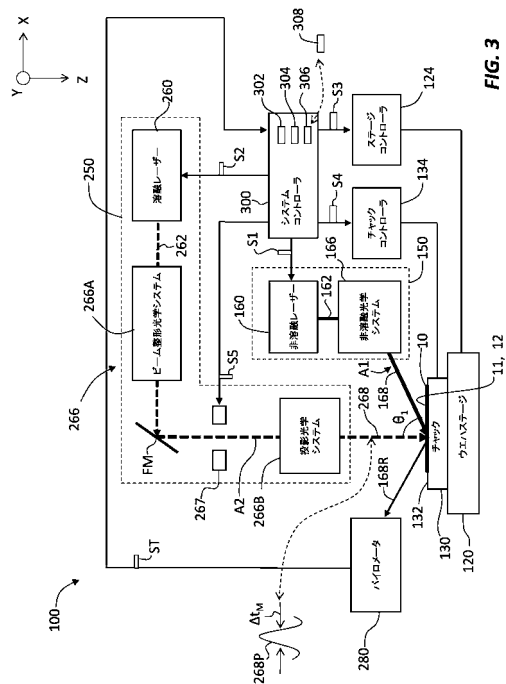
(54) 【発明の名称】 集積回路の製造における、パターン密度効果を低減させた超高速レーザーアニーリング

(57) 【要約】 (修正有)

【課題】 ポリゲートのレーザーアニーリングでパターン密度効果を低減する。

【解決手段】 少なくとも一つの第1レーザービーム168で基板のパターン付き表面12を走査する工程を有している。この少なくとも一つの第1レーザービームは、溶融温度 $T_{melt}$ から400以内にある非溶融温度 $T_{no\_melt}$ までパターン付き表面を加熱する。また、この方法は、さらに、第1レーザービームとの関連において、少なくとも一つの第2レーザービーム268でパターン付き表面を走査する工程を有している。少なくとも一つの第2レーザービームは、パルス状であり、かつ、少なくとも一つの第1レーザービームによって準備された非溶融温度から溶融温度までパターン付き表面を加熱する。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

パターン付き表面および溶融温度を有する半導体基板のアニーリング方法であって、前記溶融温度から 400 以内にある非溶融温度  $T_{nonmelt}$  まで前記パターン付き表面を加熱する少なくとも一つの第 1 レーザービームで前記パターン付き表面を走査し、パルス状であり、かつ、前記非溶融温度から前記溶融温度まで前記パターン付き表面を加熱する、前記第 1 レーザービームと関連する少なくとも一つの第 2 レーザービームで前記パターン付き表面を走査する方法。

## 【請求項 2】

前記第 1 レーザービームで走査して、前記溶融温度よりも約 50 から約 400 低い非溶融温度まで前記パターン付き表面を加熱する工程を有する、請求項 1 に記載の方法。 10

## 【請求項 3】

前記少なくとも一つの第 1 レーザービームは、前記パターン付き表面において少なくとも一つの非溶融ラインイメージを形成し、前記少なくとも一つの第 2 レーザービームは、前記パターン付き表面において少なくとも一つの溶融ラインイメージを形成し、前記パターン付き表面において、前記少なくとも一つの溶融ラインイメージは、前記少なくとも一つの非溶融ラインイメージと部分的に重なり合っている、請求項 1 または 2 に記載の方法。

## 【請求項 4】

前記少なくとも一つの非溶融ラインイメージおよび前記少なくとも一つの溶融ラインイメージの一方は、前記パターン付き表面における領域の寸法に対応した長さ形成されている、請求項 3 に記載の方法。 20

## 【請求項 5】

前記少なくとも一つの第 1 レーザービームおよび前記少なくとも一つの第 2 レーザービームは、複数の IC チップの間における隙間内で重なり合うように走査を行う、請求項 1 から 4 のいずれかに記載の方法。

## 【請求項 6】

前記少なくとも一つの非溶融ラインイメージは、前記少なくとも一つの第 1 レーザービームで前記パターン付き表面を走査することによる、前記パターン付き表面の最大非溶融温度に対応するピーク温度軸に関連付けされており、前記少なくとも一つの非溶融ラインイメージおよび前記少なくとも一つの溶融ラインイメージによる走査は、前記少なくとも一つの溶融ラインイメージが実質的に前記少なくとも一つの非溶融ラインイメージの前記ピーク温度軸に沿って形成されるようにして実行される、請求項 3 に記載の方法。 30

## 【請求項 7】

前記少なくとも一つの非溶融ラインイメージおよび前記少なくとも一つの溶融ラインイメージによる前記走査は、前記少なくとも一つの第 1 レーザービームによって走査される前記パターン付き表面における各点が前記少なくとも一つの第 2 レーザービームからの少なくとも一つの光パルスを受けるように実行される、請求項 1 から 6 のいずれかに記載の方法。 40

## 【請求項 8】

前記少なくとも一つの第 1 レーザービームは、走査中における、前記パターン付き表面上での 100 マイクロ秒から 20 ミリ秒の間の滞留時間を有している、請求項 1 から 7 のいずれかに記載の方法。

## 【請求項 9】

前記少なくとも一つの第 1 レーザービームは  $CO_2$  レーザーを用いて生成される、請求項 1 から 8 のいずれかに記載の方法。

## 【請求項 10】

前記少なくとも一つの第 1 レーザービームは、実質的にブルースター角で前記パターン 50

付き表面に入射する、請求項 1 から 9 のいずれかに記載の方法。

【請求項 1 1】

最小非溶融温度  $T_{nonmelt}$  が、下記の関係に基づいて決定される、請求項 1 から 1 0 のいずれかに記載の方法。

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

ここで、 $T$  は基板表面温度ムラの許容量であり、 $T_{melt}$  は従来の溶融レーザーアニーリングによるパターン密度効果に起因する基板表面温度ムラであり、 $T_{melt}$  は前記基板の溶融温度であり、 $T_{sub}$  は当初の基板表面温度である。

【請求項 1 2】

前記少なくとも一つの第 1 レーザービームおよび少なくとも一つの第 2 レーザービームは、前記パターン付き表面付近のガス状のドーパントプレカーサを伴って走査を行う、請求項 1 から 1 1 のいずれかに記載の方法。

【請求項 1 3】

前記走査は、二つの第 1 レーザービームおよび一つの第 2 レーザービームを用いて実施される、請求項 1 から 1 2 のいずれかに記載の方法。

【請求項 1 4】

吸収層および反射防止層の内の少なくとも一方が前記パターン付き表面上に配設されている、請求項 1 から 1 3 のいずれかに記載の方法。

【請求項 1 5】

前記パターン付き表面はドーパントプロファイルを含んでおり、前記ドーパントプロファイルは、a) 前記少なくとも一つの第 1 レーザービームおよび b) 前記少なくとも一つの第 2 レーザービームの少なくとも一方を調整することによって調整される、請求項 1 から 1 4 のいずれかに記載の方法。

【請求項 1 6】

パターン付き表面および溶融温度を有する半導体基板のレーザーアニーリングに用いられるシステムであって、

前記溶融温度から約 400 以内にある非溶融温度  $T_{nonmelt}$  まで前記パターン付き表面を加熱する少なくとも一つの第 1 レーザービームを生成するとともに、前記少なくとも一つの第 1 レーザービームで前記パターン付き表面を走査する第 1 レーザーシステムと、

パルス状で、かつ、前記非溶融温度から前記溶融温度まで前記パターン付き表面を加熱する少なくとも一つの第 2 レーザービームを生成するとともに、前記第 1 レーザービームに関連して前記少なくとも一つの第 2 レーザービームで前記パターン付き表面を走査する第 2 レーザーシステムとを備えるシステム。

【請求項 1 7】

前記少なくとも一つの第 1 レーザービームは、前記パターン付き表面における少なくとも一つの非溶融ラインイメージを形成し、

前記第 2 レーザービームは、前記パターン付き表面における少なくとも一つの溶融ラインイメージを形成し、

前記第 1 レーザーシステムおよび前記第 2 レーザーシステムは、前記少なくとも一つの溶融ラインイメージおよび前記少なくとも一つの非溶融ラインイメージを前記パターン付き表面において少なくとも部分的に重複させる、請求項 1 6 に記載のシステム。

【請求項 1 8】

前記少なくとも一つの非溶融ラインイメージは、前記少なくとも一つの第 1 レーザービームによる前記パターン付き表面の走査に起因する前記パターン付き表面の最大非溶融に対応するピーク温度軸に関連し、かつ、

10

20

30

40

50

前記第 1 レーザーシステムおよび前記第 2 レーザーシステムは、前記少なくとも一つの溶融ラインイメージが、実質的に前記少なくとも一つの非溶融ラインイメージの前記ピーク温度軸に沿って形成されるように構成されている、請求項 17 に記載のシステム。

【請求項 19】

前記少なくとも一つの第 1 レーザービームを生成する CO<sub>2</sub> レーザーをさらに含んでいる、請求項 16 から 18 のいずれかに記載のシステム。

【請求項 20】

前記第 1 レーザーシステムは、前記少なくとも一つの第 1 レーザービームが前記パターン付き表面に対して実質的にブルースター角で入射するように構成されている、請求項 16 から 19 のいずれかに記載のシステム。

10

【請求項 21】

ガス状のドーパントプレカーサを前記パターン付き表面付近で使用可能にするチャンバーをさらに有する、請求項 16 から 20 のいずれかに記載のシステム。

【請求項 22】

パターン付き表面および所定の溶融温度  $T_{melt}$  を有する基板のレーザーアニーリング方法であって、

前記パターン付き表面における温度ムラ  $T$  を選択し、

下記の関係から最低非溶融温度  $T_{nonmelt}$  を決定し、

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

20

ここで、 $T_{melt}$  は、従来の一つのビームによる溶融レーザーアニーリングによるパターン密度効果に起因するパターン付き表面温度ムラであり、また、 $T_{sub}$  は、前記パターン付き表面の当初温度である。

少なくとも一つの第 1 レーザービームで走査して前記パターン付き表面を前記最小非溶融温度  $T_{nonmelt}$  から前記溶融温度よりも約 50 °C 低い温度の範囲の非溶融温度まで加熱し、前記第 1 レーザービームに関連する少なくとも一つの第 2 パルス状レーザービームで走査して前記基板溶融温度  $T_{melt}$  まで前記パターン付き表面を加熱するレーザーアニーリングを実施する方法。

30

【請求項 23】

前記少なくとも一つの第 1 レーザービームは CO<sub>2</sub> レーザーである、請求項 22 に記載の方法。

【請求項 24】

前記少なくとも一つの第 1 レーザービームは、前記パターン付き表面に対してブルースター角あるいはそれに近い角度で向けられている、請求項 22 または請求項 23 に記載の方法。

【請求項 25】

前記少なくとも一つの第 1 レーザービームは偏光されている、請求項 22 から 24 のいずれかに記載の方法。

40

【請求項 26】

前記少なくとも一つの第 2 レーザービームは繰返し率が 1 kHz 以上である、請求項 22 から 25 のいずれかに記載の方法。

【請求項 27】

前記少なくとも一つの第 2 レーザービームは、エキシマレーザー、ダイオード励起の固体レーザー、Q スイッチレーザー、および周波数変換レーザーのうちの一つを用いて生成される、請求項 22 から 26 のいずれかに記載の方法。

【請求項 28】

50

前記少なくとも一つの第 2 レーザービームは、20 W から 500 W の出力で提供される、請求項 22 から 27 のいずれかに記載の方法。

【請求項 29】

前記走査は、二つの第 1 レーザービームと一つの第 2 レーザービームとで実施される、請求項 22 から 28 のいずれかに記載の方法。

【請求項 30】

前記少なくとも一つの第 1 レーザービームおよび前記少なくとも一つの第 2 レーザービームは、前記パターン付き表面の近傍のガス状ドーパントプレカーサを伴って走査を行う、請求項 22 から 29 のいずれかに記載の方法。

【請求項 31】

前記パターン付き表面において、前記少なくとも一つの第 1 レーザービームで少なくとも一つの非溶融ラインイメージが形成されるとともに、前記少なくとも一つの第 2 レーザービームで少なくとも一つの溶融ラインイメージが形成され、

前記少なくとも一つの非溶融ラインイメージおよび前記少なくとも一つの溶融ラインイメージの一方が前記パターン付き表面における領域の寸法に対応した長さを有している、請求項 22 から 30 のいずれかに記載の方法。

【請求項 32】

前記少なくとも一つの非溶融ラインイメージおよび前記少なくとも一つの溶融ラインイメージは、前記パターン付き表面上における複数の IC チップの隙間において互いに重なるようにして走査をする、請求項 31 に記載の方法。

【請求項 33】

吸収層および反射防止層の内、少なくとも一方が前記パターン付き表面上に配設されている請求項 22 から 32 のいずれかに記載の方法。

【請求項 34】

前記パターン付き表面は、前記少なくとも一つの第 1 レーザービームおよび前記少なくとも一つの第 2 レーザービームの内、少なくとも一方を調整することによって調整されるドーパントプロファイルを有している、請求項 22 から 33 のいずれかに記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、概して、半導体製造において集積回路を形成する際に用いられるアニーリングに関し、とりわけ、集積回路の形成においてパターン密度効果を低減させる超高速レーザーアニーリングに関する。

【背景技術】

【0002】

従来のナノ秒パルスレーザー溶融アニーリング（従来の溶融レーザーアニーリング）は、高度な集積回路（IC）チップ製造に理想的な、超低熱量、高ドーパント活性、および極めて高いステップ接合を有するといわれている。しかしながら、実際には、ICチップの光学および熱的な特性の空間変動に起因する温度不均一性により、このタイプのアニーリングを回路パターン付きウエハに適用して実施するのは難しい。この温度不均一性は、当技術分野において「パターン密度効果」と呼ばれる。

【0003】

吸収層あるいは位相スイッチ層を用いることによってパターン密度効果を軽減することができる。この吸収層は、光学的吸収均一性を大いに向上させることができるが、不均一な熱的特性によるパターン密度効果によって、プロセスウィンドウは依然として制限される。とりわけ、ナノ秒パルス持続時間に関係する短い熱拡散長さ（ $\sim 1 \mu\text{m}$ ）は、製造中の IC チップの材料特性における空間変動を平均化するのに十分ではない。

10

20

30

40

50

## 【 0 0 0 4 】

例えば、図 1 には、回路パターン付き基板表面 1 2 を支持する表面 1 1 を有するシリコン基板（ウエハ）1 0 の一部の概略断面が示されており、当該パターン付き表面には、従来の溶融レーザーアニーリングが施されている。パターン付き基板表面 1 2 は、基板表面 1 1 に形成された第 1 のポリゲート G 1、および基板表面 1 1 に形成されたフィールド酸化膜領域 1 6 の表面に形成された第 2 のポリゲート G 2 を有している。これら 2 つのポリゲート G 1 および G 2 を覆う吸収キャップ層 2 0 が形成されている。従来のレーザーアニーリングビーム 3 0 は、矢印 3 1 の方向にウエハ 1 0 を走査するとともに、2 つのポリゲート G 1 および G 2 を加熱する。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 5 】

【 特許文献 1 】 米国特許第 5 , 9 0 8 , 3 0 7 号明細書

【 特許文献 2 】 米国特許第 5 , 8 8 8 , 8 8 8 号明細書

【 特許文献 3 】 米国特許第 5 , 8 4 9 , 0 4 3 号明細書

【 特許文献 4 】 米国特許第 5 , 3 1 6 , 9 6 9 号明細書

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 6 】

図 2 は、従来の溶融レーザーアニーリング処理のコンピュータシミュレーションによって算出された、回路パターン付きウエハ表面 1 2 のポリゲート G 1 および G 2 における最大表面温度  $T_{SM}$  ( K ) の棒グラフである。図 2 によれば、キャップされたポリゲート G 2 は、その下側に設けられた熱伝導率の低いフィールド酸化膜領域 1 6 のために、シリコンウエハに直接的に設けられたポリゲート G 1 と比較して、過度に熱せられていることが解る。図 2 の棒グラフは、パターン密度効果に起因する過熱が従来の溶融レーザーアニーリング処理よりも 2 0 0 以上高いことを示している。位置スイッチ層を設けることにより、過熱領域において光の吸収の自己調節が働き、パターン密度効果の有る程度の軽減が可能となる。しかしながら、このような位相スイッチ層の使用は、実質的に、プロセスの煩雑さを招くとともに、コストアップの要因となる。

## 【 課題を解決するための手段 】

## 【 0 0 0 7 】

本発明の一側面は、回路パターンが付された表面および或る溶融温度を有する半導体基板のアニーリング方法である。この方法では、少なくとも一つの第 1 レーザービームで当該パターン付き表面を走査し、この少なくとも一つの第 1 レーザービームで、パターン付き表面を当該溶融温度から約 4 0 0 低い温度以内の非溶融温度  $T_{nonmelt}$  まで加熱する。さらにこの方法では、少なくとも一つの第 2 レーザービームでパターン付き表面を走査する工程を有している。少なくとも一つの第 2 レーザービームは、パルス状で、かつ、非溶融温度から溶融温度までパターン付き表面を加熱するようになっている。

## 【 0 0 0 8 】

本発明の他の側面は、パターン付き表面および或る溶融温度を有する半導体基板のレーザーアニーリングを行うシステムである。当該システムは、少なくとも一つの第 1 レーザービームを生成するとともに、この少なくとも一つの第 1 レーザービームでパターン付き表面の走査を行うものである。少なくとも一つの第 1 レーザービームは、溶融温度から約 4 0 0 以内にある非溶融温度  $T_{nonmelt}$  までパターン付き表面を加熱する。また、このシステムは、少なくとも一つの第 2 レーザービームを生成するとともに、第 1 レーザービームと関連して、この少なくとも一つの第 2 レーザービームで走査を行うものである。少なくとも一つの第 2 レーザービームは、パルス状（すなわち、光パルスから成っている）であり、かつ、非溶融温度から溶融温度までパターン付き表面を加熱するようになっている。

## 【 0 0 0 9 】

本発明のさらに別の側面は、パターン付き表面を有する半導体基板のレーザーアニーリング方法である。この方法は、パターン付き表面の許容できる温度ムラ  $T$  を選択する工程を含んでいる。この方法は、さらに、下記の関係による、最小非溶融温度  $T_{nonmelt}$  を決定する工程を含んでいる。

【数 1】

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

10

ここで、 $T_{melt}$  は、従来の 1 本のビームによる溶融レーザーアニーリングを用いた場合に生じるであろうパターン密度効果に起因するパターン付き表面温度ムラであり、 $T_{melt}$  は、基板の溶融温度である。また、 $T_{sub}$  は、当初の基板表面温度である。この方法は、さらに、少なくとも一つの第 1 レーザービームで走査を行い、最小非溶融温度  $T_{nonmelt}$  および溶融温度よりも約 50 低い温度から溶融温度までパターン付き表面を加熱するレーザーアニーリングを実施する工程を含んでいる。また、第 1 レーザービームと関連して、少なくとも一つの第 2 レーザービームで走査を行い、基板溶融温度  $T_{melt}$  までパターン付き表面を加熱する。

20

【0010】

本発明の付加的な特徴および長所は、後述する詳細な説明に明記されている。また、それらの一部は、詳細な説明の記載内容から当業者にとって直ちに明白となるか、下記の詳細な説明、特許請求の範囲、添付図面を含む、ここに記載された実施形態を実施することによって認識される。

【0011】

上記の背景技術に関する記載および下記の本発明の詳細な説明に関する記載は、特許請求の範囲に記載されているように、本発明の本質および特徴を理解するための概略または枠組みを提供するものであることを理解すべきである。添付図面は、本発明のさらなる理解を提供するために含まれており、本明細書に組み込まれ、本明細書の一部を構成する。図面は、本発明の様々な実施形態を図示するものであり、本明細書の記載とともに、本発明の原則および実施を説明する一助となる。特許請求の範囲は、本明細書に組み込まれ、本明細書の一部を構成する。

30

【図面の簡単な説明】

【0012】

【図 1】図 1 は、IC チップの形成プロセスにおける、シリコンウエハの例の概略断面図であり、当該ウエハのアニーリングには、従来の溶融レーザーアニーリングが用いられている。

【図 2】図 2 は、図 1 に示すシリコンウエハの第 1 ポリゲート G 1 および第 2 ポリゲート G 2 における最大表面温度  $T_{SM}$  (K) を示す棒グラフである。図 2 によれば、キャップされたポリゲート G 2 は、その下側に設けられた熱伝導率の低いフィールド酸化膜領域 16 のために、シリコンウエハに直接的に設けられたポリゲート G 1 と比較して、過度に熱せられていることが解る。

40

【図 3】図 3 は、本発明が適用された超高速レーザーアニーリングシステムの例を示す概略フローである。

【図 4 A】図 4 A は、ウエハ表面に形成された、理想的な溶融および非溶融ラインイメージの構成例を示す概略平面図である。

【図 4 B】図 4 B は、溶融および非溶融ラインイメージの長さ方向の断面図である。

【図 4 C】図 4 C は、溶融および非溶融ラインイメージの幅方向の断面図である。

【図 4 D】図 4 D は、ウエハの一例の平面図であり、ウエハ表面における IC チップアレイが形成された領域 R、および一例の当該 IC チップをカバーできる程度の寸法に設定さ

50

れ、複数のICチップ間のギャップ内でスティッチングを行う溶融・非溶融ラインイメージが示された拡大差込図を含んでいる。

【図5】図5は、非溶融レーザービームによる走査における、ウエハ表面温度プロファイルの温度カーブTC1の温度T(K)と位置(mm)との関係を示すグラフである。また、ウエハ表面を走査する非溶融ラインイメージ強度プロファイル(170P)との適切な空間的關係も示されている。

【図6A】図6Aは、図1と同様の図であるが、1本の非溶融レーザービームおよび1本の溶融レーザービームによる、本発明にかかる超高速レーザーアニーリングプロセスを示している。

【図6B】図6Bは、図1と同様の図であるが、2本の非溶融レーザービームおよび1本の溶融レーザービームによる、本発明にかかる超高速レーザーアニーリングプロセスを示している。

【図6C】図6Cは、図1と同様の図であるが、反射防止層を用いた、本発明にかかる超高速レーザーアニーリングプロセスを示している。

【図6D】図6Dは、図1と同様の図であるが、任意の介在媒体を用いない、本発明にかかる超高速レーザーアニーリングプロセスを示している。

【図7】図7は、ウエハ表面上における位置(ミクロン)の関数としての温度T(K)のグラフであり、また、走査方向に沿った非溶融レーザーによる典型的なウエハ表面温度プロファイルを示している。

【図8A】図8Aは、温度T(K)と時間(ms)との関係を示すグラフである。このグラフは、一例として図6Aに示すような1本の非溶融レーザービームおよび1本の溶融レーザービームを用いた超高速レーザーアニーリングを実施したときの、ウエハ表面上のある点における経時的なウエハ表面温度プロファイルを示している。

【図8B】図8Bは、温度T(K)と深さとの関係を示すグラフである。このグラフは、一例として図6Aに示すような1本の非溶融レーザービームおよび1本の溶融レーザービームを用いた超高速レーザーアニーリングを実施したときの、ウエハ表面上のある点における各深さにおけるウエハ表面温度プロファイルを示している。

【図9】図9は、本発明にかかる超高速レーザーアニーリングを実施したときの、一例としての理想的なウエハ表面温度プロファイルを示す。

【図10】図10は、ウエハ表面温度 $T_s$ (K)と時間(ms)との関係を示すグラフであり、図6Bに示すような2本の非溶融レーザービームおよび1本の溶融レーザービームシステムを用いたレーザーアニーリング方法の時間発展の例を示している。

【図11】図11は、図2と同様の棒グラフであり、本発明の超高速レーザーアニーリングシステムおよび方法が、どのようにして、従来の溶融レーザーアニーリング(図2参照)と比較して、2つのポリゲートG1およびG2間におけるより小さな温度差によってパターン密度効果を低減するかを示している。

【図12】図12は、30nmの非結晶化接合部を有するシリコンウエハに適用された、本発明にかかる超高速レーザーアニーリング方法における溶融深さ(nm)と正規化したレーザー流束量との関係を示すグラフであり、超高速レーザーアニーリングが施された、より大きなプロセスウィンドウPW2(点線矢印)と、従来の溶融レーザーアニーリングが施された従来の溶融レーザーアニーリングプロセスウィンドウPW1(実線矢印)との関係を示している。

【図13】図13は、図1の超高速レーザーアニーリングシステムの一部を示す概略側面図であり、超高速レーザーアニーリングをガス浸漬レーザードーピング(GILD)に適用した例を示している。

【発明を実施するための形態】

【0013】

ここで、本発明の様々な実施形態を詳細に参照する。実施形態の一例を図面に示す。図中、同一または同様の部分を参照する際、可能な限り同一または同様の参照番号及び符号を使用する。図面には決まった縮尺が無く、当業者であれば、これら図面は本発明の主要

10

20

30

40

50

な部分を説明するために簡略化されていることに気づくであろう。いくつかの図面において、参考のために直交座標系が描かれているが、これは特定の方向および当該システムや方法の配置方向を限定するものではない。特許請求の範囲に記載された内容は、本明細書に組み込まれて援用される。

【0014】

「半導体基板」および「ウエハ」の語は、互いに同じ意味であり、互いに入れ替えて使用可能に用いられている。同様に、「基板表面」および「ウエハ表面」の語も、互いに同じ意味であり、互いに入れ替えて使用可能である。さらに、「半導体基板表面」の語は、「基板表面」と短縮される。集積回路デバイスの製造等に用いられる「半導体ウエハ」の語は、「ウエハ」と短縮される。「ウエハ」の典型例は、シリコンウエハである。明細書および図面にて使用される「K」の文字は、「度ケルビン」の意味である。

10

【0015】

図3は、本発明が適用された超高速レーザーアニーリングシステム（以下、単に「システム」という）100の一例を示す概略図である。システム100は、チャック上面132を有するチャック130を使用可能に支持するウエハステージ120を有している。ウエハステージ120は、X-Y平面で可動する（Z方向を加えてもよい）。チャック上面132は、回路パターン付きウエハ表面12（以下、「ウエハ表面12」または「基板表面12」という）が形成された平面11を有するウエハ10を使用可能に支持する。ウエハ表面12の例を図4D、図6Aから図6Dに示す。ここで、ウエハ表面12は、ICチップの製造に用いられる様々なステージに合わせて、単なる平坦な平面11に限らず、任意の形状をとり得る。

20

【0016】

一例において、ウエハ10をプレヒートするために、チャック13が加熱される。ウエハステージ120は、ウエハステージコントローラ124に使用可能に接続されており、チャック130は、チャックコントローラ134に使用可能に接続されている。

【0017】

システム100は、ウエハ表面温度 $T_s$ を上げるウエハ表面12のプレヒートに使用される少なくとも1つの第1レーザービーム168を生じさせる第1レーザーシステム150を備えている。ウエハ表面温度 $T_s$ は、一例として、ウエハ熔融温度 $T_{melt}$ よりも約50 低い温度から、ウエハ熔融温度 $T_{melt}$ よりも約400 低い温度までの範囲である。したがって、以下において、第1レーザーシステム150は、非熔融レーザーシステム150であり、また、少なくとも1つの第1レーザービームは、少なくとも1つの非熔融レーザービーム168である。

30

【0018】

非熔融レーザーシステム150は、非熔融レーザー160と、第1光学軸A1を規定する非熔融光学システム166とを有している。この非熔融レーザー160は、ダイオードレーザー、あるいは、P極偏向した10.6ミクロンの $CO_2$ レーザーの連続波(CW)といった、 $CO_2$ レーザーを含む。軸A1は、非熔融レーザービーム168がウエハ表面12に対してほぼ垂直の入射角 $\theta_1$ あるいは大きな斜めの入射角 $\theta_1$ となるように方向が規定される。実施例において、第1光学軸A1は、ウエハ表面12のブルースター角（偏光角）と実質的に等しい角度 $\theta_1$ を有しており、前述の、不均一な光学的吸収によるパターン密度効果が軽減あるいは極小化される。

40

【0019】

非熔融光学システム166は、最初の非熔融レーザービーム162を受け入れるとともに、当該ビーム162から非熔融レーザービーム168を形成する。非熔融レーザービーム168は、第1（非熔融）光学軸A1に沿って進み、ウエハ表面12に第1（非熔融）ラインイメージ170を形成する。

【0020】

図4Aは、ウエハ表面12上に形成された理想的な非熔融ラインイメージ170の一例についての概略平面図である。図4Bおよび図4Cは、非熔融ラインイメージ170を形

50

成する非溶融レーザービームの一例の強度プロファイル 170 P の概略グラフであり、図 4 B は Y 方向、図 4 C は X 方向に取り込んだものである。非溶融レーザービームの強度プロファイル 170 P は、ウエハ表面 12 における非溶融レーザービーム 168 のそれに対応するとともに、例えばある程度の閾強度  $I_{TH}$  よりも大きな強度によって非溶融ラインイメージ 170 を決定する。非溶融ラインイメージ 170 は、走査方向（すなわち、X 方向）に直交する長手方向（すなわち、Y 方向）のセンターラインあるいは軸 C 1 を有している。非溶融ラインイメージ 170 は、図 4 A において大きな矢印で示されるように、速度  $V_S$  で X 方向に走査される。

#### 【0021】

典型的な非溶融レーザービーム 168 は、当該走査方向においてガウス強度プロファイルを有しており、また、長手方向（走査方向に交差する方向）において相対的に平らなプロファイルを有している。非溶融レーザービーム 168（非溶融ラインイメージ 170）のビーム幅  $W_1$ （上記ガウスプロファイルにおける最大値の半分の幅（FWHM）が最大幅として決定されている）の一例は、約 0.05 mm から約 2 mm の範囲にある。非溶融レーザービーム 168（つまり非溶融ラインイメージ 170）の一例のビーム長さ  $L_1$  は、典型的には、約 5 mm から約 20 mm の範囲にある。一例において、非溶融レーザービーム 168 およびこれに対応する非溶融ラインイメージ 170 の走査には、約 30 ミクロンから約 500 ミクロンの範囲の、ウエハ 10 に関連する熱拡散長さ（深さ）がある。

#### 【0022】

図 3 を再び参照するに、システム 100 は、少なくとも 1 つの第 2 レーザービーム 268 を生成する第 2 レーザーシステム 250 を有している。この少なくとも 1 つの第 2 レーザービーム 268 は、ウエハ表面 10 における、非溶融レーザービーム 168 が照射されることによって（また加熱されたチャック 130 を用いても良い）プレヒートされる部分にさらに熱を加えて局所的なウエハ表面温度  $T_S$  をウエハ溶融温度  $T_{melt}$  まで上げるのに用いられる。これにより、ウエハ表面 12 は局所的に溶融する。したがって、以下では、第 2 レーザーシステム 250 を、溶融レーザーシステム 250 という。また、少なくとも 1 つの第 2 レーザービーム 268 を、少なくとも 1 つの溶融レーザービーム 268 という。

#### 【0023】

一例において、溶融レーザーシステム 250 は、一連の溶融光パルス 262 P を含む最初の溶融レーザービーム 262 を生成する溶融レーザー 260 を有している。溶融レーザーシステム 250 は、さらに、第 2（溶融）光学軸 A 2 に沿って溶融レーザー 260 との関係で使用可能に配置された溶融光学システム 266 を有している。溶融光学システム 266 の一例は、ビーム整形光学システム 266 A、折り返しミラー FM、調整可能なアパーチャー 267、および投影光学システム 266 B を有している。溶融光学システム 266 は、溶融レーザー 260 からの最初の溶融パルスレーザービーム 262 を受けるとともに、当該レーザービーム 262 から溶融レーザービーム 268（光パルス 268 P を含む）を生成する。溶融レーザービーム 268 は、前述のように、ウエハ表面の局所を溶融させるため、非溶融ラインイメージ 170 との関係で、ウエハ表面 12 において第 2（溶融）ラインイメージ 270 を形成する。実施例では、図 3 に示すように、第 2（溶融）光学軸 A 2 は、実質的にウエハ表面 12 に対して垂直の入射角度  $\theta_2$  を有しているが、第 2 光学軸 A 2 の入射角度  $\theta_2$  は、どのような値であってもよい（入射角度  $\theta_2$  は、図 6 A を参照のこと）。

#### 【0024】

図 4 A は、非溶融ラインイメージ 170 に相対してウエハ表面 12 上に形成された理想溶融ラインイメージ 270 の一例についての概略平面図を含んでいる。図 4 B および図 4 C は、溶融レーザービーム 268 の一例の強度プロファイル 270 P を X 方向および Y 方向に切り取った断面グラフを含んでいる。強度プロファイルは、例えば閾強度  $I_{TH}$  よりも大きな強度によって、溶融ラインイメージ 270 を形成する。溶融ラインイメージ 270 は、Y 方向の長さ  $L_2$  と、X 方向の幅  $W_2$  とを有している。

10

20

30

40

50

## 【 0 0 2 5 】

図 4 D は、ウエハ表面 1 2 の領域 R の一例を示す拡大差込図を含む、ウエハ 1 0 の一例についての平面図である。領域 R は、隙間 1 7 によって離間配置された多数の IC チップ 1 5 を含んでいる。この隙間 1 7 は、例えば、ひき目を入れた領域でもよいし、IC チップを切り出す際のけがき線を構成する領域であってもよい。一例において、溶融ラインイメージ 2 7 0 の長さ  $L_2$  は、非溶融ラインイメージ 1 7 0 および溶融ラインイメージ 2 7 0 による互いに隣り合う走査 SC 1 および SC 2 の接触が隙間 1 7 内で生じるように、レーザーアニールされる具体的な集積回路 (IC) チップ 1 5 と同じか数倍にすることができる。図 4 D における点線 DL は、隣り合う走査 SC 1 および SC 2 が触れ合う位置を示している。

10

## 【 0 0 2 6 】

一例において、少なくとも一つの非溶融ラインイメージの長さ  $L_1$  および溶融ラインイメージの長さ  $L_2$  は、ウエハ表面 1 2 上の、IC チップ 1 5 によって決定される選択領域 R に溶融処理を限定するように設定される。溶融光パルス 2 6 8 P のタイミングを制御することにより、走査方向における選択的な溶融を行うことができる。IC チップ 1 5 とは、現に製造プロセス中のチップであってもよく、IC チップに仕上げられている必要はない。換言すれば、IC チップ 1 5 は、完成された IC チップが形成される部分を含む意味である。

## 【 0 0 2 7 】

走査方向に沿った強度プロファイル 2 7 0 P は、平坦な形状あるいは湾曲した形状 (例えばガウス分布) のいずれであってもよい。一例において、溶融ラインイメージ 2 7 0 の幅  $W_2$  は、強度プロファイル 2 7 0 P の直交座標の Y 方向にける FWHM によって決定される。平らな溶融レーザーの典型的な幅  $W_2$  は、10 ミクロンから 500 ミクロンの範囲にある。一例において、溶融ラインイメージ 2 7 0 の長さ  $L_2$  は、実質的に非溶融ラインイメージ 1 7 0 の長さ  $L_1$  と同じである。溶融ラインイメージ 2 7 0 の平らな強度プロファイル 2 7 0 P の方が一般にエネルギー効率が良いと考えられる。

20

## 【 0 0 2 8 】

図 5 は、温度  $T$  (K) と位置 (mm) との関係を示すグラフであり、非溶融レーザービーム 1 6 8 の走査およびウエハ表面 1 2 上の対応する非溶融ラインイメージ 1 7 0 によって形成されたウエハ表面温度プロファイルの一例の温度カーブ TC 1 を示している。非溶融レーザービーム強度プロファイル 1 7 0 P が適切な位置関係で同グラフ上に重ね合わされている。このグラフは、非溶融レーザービーム強度プロファイル 1 7 0 P の最大強度  $I_{MAX_{NM}}$  の位置と、ピーク温度線としての軸 PTL で示される最大表面温度  $T_{SM}$  の位置との間に、位置的な差  $x$  があることを示している。この位置的な差  $x$  を「ポジショナルラグ」という。なお、走査方向は、X 方向である。

30

## 【 0 0 2 9 】

図 5 に示すように、ウエハ表面温度の均一性は良好である。溶融ラインイメージ 2 7 0 のセンターラインあるいは軸 C 2 は、実質的に、非溶融加熱に関連するピーク温度ライン (軸) PTL に沿って設定されている。ポジショナルラグ  $x$  は、ステージ速度  $V_s$  および非溶融レーザービーム 1 6 8 の幅  $W_1$  に依存して、走査方向における数ミクロンから数百ミクロンの範囲をとることができる。

40

## 【 0 0 3 0 】

図 6 A は、図 1 と同様の図であるが、図 6 A は、超高速レーザーアニリング処理が 1 つの非溶融レーザービーム 1 6 8 と 1 つの溶融レーザービーム 2 6 8 とを用いて実施される例を示している。ウエハ表面 1 2 への法線は、破線 N で示されている。溶融レーザービーム 2 6 8 の入射角  $\theta$  は、(図示の通り) ほぼ直角、あるいはやや傾いている。もし、ほぼ直角 (すなわち、直角から  $30^\circ$  以内) であれば、円偏光した溶融レーザー 2 6 0 を使用して、前述のパターン密度効果を軽減あるいは極小化することができる。ある種の高度な集積回路の製造に際し、回路パターンを形成する線は、一般的に、レーザー波長よりも十分に小さく、また、当該線は、一方向を指向している。この場合において、P 偏光し

50

た溶融レーザービーム 268 は、相対的に大きな入射角  $\theta_2$  (例えば、 $50^\circ$  から  $75^\circ$  の範囲) で使用することができる。結果として、入射面は、パターン線に対して直交する。一例において、非溶融レーザービーム 168 の入射角  $\theta_1$  は、一般的に、 $0^\circ$  (垂直入射) から  $90^\circ$  までのいずれでもよい。前述のブルスター角を選択するのが好適である。

#### 【0031】

図 6 B は、図 6 A と同様の図であり、2本の非溶融レーザービーム 168 を利用する超高速アニーリング方法の一例を示している。このケースにおいて、1本の非溶融レーザービーム 168 は、ウエハ表面 12 を中間温度まで加熱するのに使用され、他の非溶融レーザービームは、当該表面の温度をウエハ溶融温度  $T_{melt}$  の近くまで上げるのに使用される。この方法によれば、超高速アニーリングプロセスの最適化について、さらなる柔軟性を与えることができる。

10

#### 【0032】

溶融レーザー 260 に関して、光結合効率を向上させ、さらに、パターン密度効果をより軽減させるため、図 6 C には、誘電性反射防止層 21 をウエハ表面 12 上に積層して、浅い溝状の絶縁領域における過熱を防止しつつ、むき出しのシリコン領域における出力溶融レーザービーム 268 の吸収を向上させる例が示されている。

#### 【0033】

本発明にかかる超高速レーザーアニーリングシステムおよび方法は、パターン密度効果を軽減する現在の他の技術と組み合わせて実施することができる。現在の技術には、例えば、吸収キャップ層 20 (半透明あるいは不透明のもの。図 6 A および図 6 B を参照) を使用すること、あるいは、反射防止層 (図 6 C) を使用して加熱の均一性をさらに向上させること (図 6 A および図 6 B) が挙げられる。あるいは、図 6 D に示すように、本発明にかかる超高速レーザーアニーリングシステムおよび方法を、追加的な技術あるいは介在媒体なしに、ウエハ表面 12 に直接的に適用してもよい。

20

#### 【0034】

溶融レーザービーム 268 の波長の選択は、レーザーアニーリングを具体的に何に対して適用するかによる。高度なトランジスタ製造に用いられる超浅接合形成において、溶融深さは、典型的には、数ナノメートルから数十ナノメートルの範囲になる。このため、ウエハ 10 への貫通深さを制限するために、光学的吸収効率の高い短波長溶融レーザー 260 を用いてもよい。溶融レーザー 260 に用いられるレーザーの例として、エキシマレーザー (例えば、 $308\text{ nm}$  の XeCl エキシマレーザー) および  $532\text{ nm}$  の固体レーザーを挙げることができる。比較的深い溶融が必要なレーザーアニーリングには、実質的に光学的貫通深さを有する IR レーザー ( $1064\text{ nm}$  の Nd:YAG レーザー、あるいは  $\text{CO}_2$  レーザー等) を溶融レーザー 260 として使用できる。

30

#### 【0035】

一例において、溶融レーザー 260 の繰返し率は、溶融レーザーラインイメージ 270 の走査方向幅  $W_1$  でステージ走査速度を除いた値よりも大きい。これにより、走査されたウエハ表面 12 上の各点が溶融レーザー 260 からの少なくとも 1本の溶融光パルス 268 P を確実に受けるようにすることができる (すなわち、隣合う溶融ラインイメージ 270 が少なくとも互いに触れ合うことになる。)。溶融レーザー 260 の繰返し率は、一例として  $1\text{ kHz}$  以上であり、他の例としては、 $1\text{ kHz}$  から  $100\text{ kHz}$  の範囲を挙げることができる。一例において、溶融レーザービーム 268 におけるパルス 268 P の時間幅  $t_M$  は、約  $5\text{ ns}$  から約  $1\text{ }\mu\text{s}$  の範囲にある (図 3 参照)。ウエハステージ 120 の速度の一例は、 $10\text{ mm/s}$  から  $1000\text{ mm/s}$  の範囲にあり、溶融ラインイメージ 270 の典型的な幅  $W_2$  は、約  $100\text{ }\mu\text{m}$  である。一例において、溶融レーザー 260 は、 $20\text{ W}$  から  $500\text{ W}$  の範囲の出力を有する溶融レーザービーム 268 を生成する。

40

#### 【0036】

図 3 を再び参照するに、システム 100 は、ウエハ表面温度を測定するとともに、測定されたウエハ表面温度  $T_s$  の代表値としての温度信号  $S_T$  を生成するパイロメータ 280

50

をさらに備えることができる。

【0037】

システム100は、さらに、ウエハステージコントローラ124に電氣的に接続されたシステムコントローラ300と、チャックコントローラ134と、非溶融レーザー160と、溶融レーザー260と、調整可能なアパーチャー267と、パイロメータ280とを備えている。一例において、システムコントローラ300は、当該コントローラにシステム100における様々なコンポーネントを操作させるために（例えば、コンピュータ等の機器が判読可能な媒体に記録されたソフトウェアのような命令群によって）適用されるコンピュータ等の機器を有している。システムコントローラ300は、プロセッサユニット（プロセッサ）302およびメモリユニット（メモリ）304を有している。一例にかかるコントローラ300は、プロセッサを含むコンピュータであり、または当該コンピュータを含み、マイクロソフト社のウィンドウズ（登録商標）あるいはリナックス（登録商標）といったオペレーションシステムを含む。

10

【0038】

実施例において、プロセッサ302は、一連のソフトウェア命令を実行可能な任意のプロセッサあるいはデバイス、あるいはこれらを有するものであり、特段の制限はなく、汎用あるいは特定用途向けのマイクロプロセッサ、有限状態機械、コントローラ、コンピュータ、中央演算処理装置（CPU）、フィールド・プログラマブル・ゲート・アレイ（FPGA）、あるいはデジタル・シグナル・プロセッサを用いることができる。実施例において、当該プロセッサは、インテル社のXeonあるいはPENTIUM（登録商標）プロセッサ、AMD社のTRION（登録商標）、あるいはAMD社、インテル社、そのほかの半導体プロセッサメーカー製のプロセッサを用いることができる。

20

【0039】

メモリ304は、プロセッサ302に使用可能に接続されている。ここで、「メモリ」の語は、プロセッサが判読可能なすべての媒体を意味しており、RAM、ROM、EPROM、PROM、EEPROM、ディスク、フレキシブルディスク、ハードディスク、CD-ROM、DVD等を含む（これらに限定されるものではない）、プロセッサ302によって実行される一連の命令が記憶されるものである。実施例において、システムコントローラ300は、CD-ROM、DVE、メモリースティック他の記憶媒体といった、取り外し可能かつプロセッサが判読可能な媒体308を収容するために適用されたディスクドライブ306を含んでいる。

30

【0040】

本発明にかかるアニーリング方法をシステム100の運転制御によってシステムコントローラ300に実行させるための、機械的に判読可能な命令（例えば、コンピュータプログラムおよび/またはソフトウェアモジュール等）が記憶された機械判読可能な媒体（例えば、メモリ302）において、本発明にかかる超高速レーザーアニーリング方法の様々な実施例を実行させてもよい。実施例において、コンピュータプログラムは、メモリ304の外のプロセッサ302上で実行される。

【0041】

コンピュータプログラムおよび/またはソフトウェアモジュールは、本発明にかかる様々な方法を実施するとともに、システム100における様々なコンポーネントの運転および機能を制御する複数のモジュールあるいはオブジェクトを備えることができる。当該コードに用いられるコンピュータプログラミング言語の種類は、手続き型言語からオブジェクト指向言語までの様々な言語を使用することができる。各ファイルあるいはオブジェクトは、各モジュールあるいは方法のステップと一対一に対応する必要はない。さらに、方法および装置は、ソフトウェア、ハードウェア、およびファームウェアを組み合わせたものであってもよい。本発明にかかる様々な実施例を実行するため、ファームウェアがプロセッサ302にダウンロードされ得る。

40

【0042】

システムの運転

50

システム 100 の運転の例において、システムコントローラ 300 が第 1 の制御信号 S1 を非溶融レーザー 160 に送信すると、これに応答して、非溶融レーザー 160 は、最初の非溶融レーザービーム 162 を生成する。この最初の非溶融レーザービーム 162 は、非溶融光学システム 166 に受け入れられ、ここで非溶融レーザービーム 168 が形成される。非溶融レーザービーム 168 は、第 1 光学軸 A1 に沿って進み、ウエハ表面 12 において非溶融ラインイメージ 170 を形成する。

【0043】

さらに、システムコントローラ 300 が第 2 の制御信号 S2 を溶融レーザー 260 に送信すると、これに応答して、溶融レーザー 260 は、最初の溶融レーザービーム 262 を生成する。この最初の溶融レーザービーム 262 は、溶融光学システム 266 に受け入れられ、ここで、非溶融ラインイメージ 170 との関係で溶融ラインイメージ 270 を形成し、前述の、ウエハ表面を局所的に溶融する出力溶融パルスレーザービーム 268 が形成される。

10

【0044】

さらに、システムコントローラ 300 は、非溶融ラインイメージ 170 および溶融ラインイメージ 270 に応じてウエハ 10 を動かす（走査する）ウエハステージコントローラ 124 に第 3 の制御信号 S3 を送信する。チャック 130 がウエハのプレヒートを行う実施例において、システムコントローラ 300 は、制御信号 S4 をチャックコントローラ 134 に送信し、ウエハのプレヒート処理を開始させるようにしてもよい。一例において、システムコントローラ 300 は、さらに、パイロメータ 280 から温度信号 ST を受け入れられるとともに、この温度信号を、非溶融レーザービーム 168 および溶融レーザービーム 268 の一方あるいは両方の強度を制御するために使用する。システムコントローラ 300 は、さらに、第 5 の制御信号 S5 を調整可能なアパーチャー 267 に送信し、溶融ラインイメージ 270 の長さ L2 および幅 W2 を設定してもよい。

20

【0045】

非溶融ラインイメージ 170 の滞留時間  $t_D$  は、ラインイメージの幅 W1 と走査速度  $V_S$  との比で与えられる。一例において、この滞留時間  $t_D$  は、100 マイクロ秒 ( $\mu s$ )  $t_D$  20 ミリ秒 ( $ms$ ) の範囲にある。非溶融ラインイメージ 170 による均一なプレヒートを実行するため、一例において、連続する 2 本の溶融光パルス 268 P の間の走行距離は、非溶融レーザービーム 168 に加熱された実質的に均一な温度領域よりも小さい。

30

【0046】

図 7 は、ウエハ表面 12 上における位置の関数としてのウエハ表面温度  $T_S$  (K) のグラフであり、非溶融レーザービーム 168 による走査方向に沿った、典型的なウエハ表面温度プロファイルを示している。非溶融加熱による実質的に均一な部分は「u」で示されており、また、同部分は、予め規定された非均一性の許容値よりも温度ロールオフが小さい最大表面温度  $T_{SM}$  の近傍領域である。一例として、 $\sigma = 10$  の場合において、u の値は、概略、非溶融レーザービーム幅 W1 の 20% 以下である。

【0047】

図 8 A は、ウエハ表面温度  $T_S$  (K) と時間 ( $ms$ ) との関係を示すグラフであり、図 8 B は、温度  $T_S$  (K) と深さとの関係を示すグラフである。図 8 A において、温度プロファイルの非溶融部分は、非溶融最大温度  $T_{nonmelt}$  でピークとなる破線で示されている。図 8 B において、溶融部分は点線で示されており、非溶融部分は実線で示されている。

40

【0048】

図 8 A および図 8 B の 2 つのグラフは、本発明にかかる超高速レーザーアニーリング方法の一例が適用されるウエハ表面 12 上の一点における、シミュレーションによる、時間および深さに関するウエハ表面温度プロファイルを示している。実施例において、非溶融レーザー 160 は、滞留時間  $t_D$  が 0.8  $ms$  の  $CO_2$  レーザーである。非溶融ラインイメージ 170 でウエハ表面 12 を走査することによって生じた最大ウエハ表面温度  $T_{SM}$  は、1500 K (1227 °C) であった。溶融レーザー 260 は、パルス持続時間  $t_M$  が 3

50

0 ns の溶融光パルス 268 P を生成する。当該溶融レーザービーム 268 は、流束量が 75 mJ / cm<sup>2</sup> であり、波長が 532 nm である。図 8 A の差込図は、溶融レーザービーム 268 に関する、より詳細な溶融温度プロファイルを示す。この温度プロファイルは、グラフ全体において、ピークが約 1685 K (すなわち、約 1412 ) の温度突出部として示されている。

【0049】

図 9 は、時間 t (任意の単位) の関数としてのウエハ表面温度 T<sub>s</sub> (K) の例を示すグラフであり、図 6 A に示されるような超高速レーザーアニーリング方法の一例における、理想的なウエハ表面温度プロファイルを示している。図 10 は、ウエハ表面温度 T<sub>s</sub> (K) と時間 (ms) との関係を示すグラフであり、2 本の非溶融レーザービーム構成を用いた場合における、ウエハ表面 12 におけるアニーリング温度 T<sub>s</sub> の時間発展を示している。ウエハ 10 の非溶融プレヒート温度は、パイロメータ 280 を用いてウエハ表面 12 上の被加熱スポットからの熱放射を監視するとともに、温度信号 ST をシステムコントローラ 300 にフィードバックすることによって一定に維持される。溶融加熱による熱放射が非溶融レーザービーム 168 の制御を妨げないように、溶融光パルス 268 P に起因する複数の T<sub>melt</sub> ピーク (図 9 を参照) 同士の間で非溶融フィードバック制御のためのデータサンプリングを実施する。T<sub>melt</sub> ピーク (図 9 を参照) 同士の間隔 P は、溶融光パルス 268 P の繰返し率の逆数で表すことができる。

10

【0050】

向上した表面温度均一性

20

本発明にかかる超高速レーザーアニーリングシステムおよび方法の利点は、前述したパターン密度効果の不利益を軽減することによってウエハ表面 12 の温度均一性を向上させる点にある。第 1 に、レーザーアニーリング処理の実施に係る温度変動 (すなわち、非均一性) ΔT は、下記の数式によって見積もることができる。

【数 2】

$$\Delta T = \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt} + \Delta T_{nonmelt}$$

30

ここで、T<sub>melt</sub> は、従来の、非溶融プレヒート無しの溶融アニーリングによるパターン密度効果に起因する温度変動を示し、T<sub>nonmelt</sub> は、非溶融アニーリングによるパターン密度効果に起因する温度変動を示し、T<sub>sub</sub> は、最初のウエハ表面温度 (加熱チャック 130 の使用により上昇することになる) を示し、T<sub>nonmelt</sub> は、非溶融レーザービーム 168 によるピークアニーリング温度であり、T<sub>melt</sub> は、溶融レーザービーム 268 によるピークアニーリング温度である。

【0051】

通常、熱拡散長さの桁が違うこと、さらに、入射角 θ のブルースター角で運用する CO<sub>2</sub> レーザー (例えば、10.6 ミクロン) のような長波長非溶融レーザー 160 を使用することにより、T<sub>nonmelt</sub> は T<sub>melt</sub> よりも十分に小さい。前者は、不均一な熱特性によるパターン密度効果を低減する一方で、後者は、光学的吸収の非均一性によるパターン密度効果を低減する。結果として、ΔT に関する上記の式は、下記ようになる。

40

【数 3】

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

【0052】

非溶融温度  $T_{nonmelt}$  が溶融温度  $T_{melt}$  の近くまで上昇すると、すべてのパターン密度効果は、著しく減少することになる。実際、最大非溶融温度  $T_{nonmelt}$  は、スリップ発生や酸化膜欠陥といった特定の半導体プロセスによって制限される。シリコン基板 10 の場合、 $T_{melt}$  は 1412 であり、 $T_{nonmelt}$  は 1000 から 1350 の範囲にある。このため、 $T_{sub}$  を 400 と推定すると、下記の通りになる。

10

【数 4】

$$\Delta T / \Delta T_{melt} \approx 6\% \sim 40\% .$$

【0053】

上記数式を使用することにより、特定の半導体プロセスにおける許容温度変化量（不均一性） $\Delta T$  を得るために必要とする最小非溶融温度  $T_{nonmelt}$  を計算することができる。例えば、仮に要求される温度均一性が 20 以下（すなわち、 $\Delta T < 20$ ）であり、 $T_{melt} = 1412$ 、 $T_{sub} = 400$ 、 $T_{melt} = 1412$  の場合は下記の通りになる。

20

【数 5】

$$\Delta T < 20^{\circ}\text{C} = [(1412^{\circ}\text{C} - T_{nonmelt}) / (1012^{\circ}\text{C})] (100^{\circ}\text{C})$$

【0054】

$T_{nonmelt}$  を解くためには、下記の通りになる。

30

【数 6】

$$T_{nonmelt} > 1412^{\circ}\text{C} - ((20^{\circ}\text{C} / 100^{\circ}\text{C}) * 1012^{\circ}\text{C}) = 1210^{\circ}\text{C}$$

【0055】

これは、非均一性の幅が目標の 20 を達成するのに必要な最小非溶融温度  $T_{nonmelt}$  が 1210 であることを意味している。非溶融温度  $T_{nonmelt}$  が高いほど、全体の温度非均一性  $\Delta T$  は小さくなる。

【0056】

図 11 は、図 2 と同様の図であり、本発明にかかるレーザーアニーリングシステムおよび方法が、従来の溶融レーザーアニーリング手法（図 2）と比較して、どのようにして、2つのゲート G1 および G2 の温度差を低減させてパターン密度効果を軽減し得るかを示している。

40

【0057】

非溶融レーザープレヒートに非溶融レーザービーム 168 を用いることにより、溶融レーザー 260 に求められる流束量は、従来の溶融レーザーアニーリングに比べて、著しく低められる。例えば、非溶融レーザービーム 168 によって 1500 K まで非溶融プレヒートされる場合、溶融レーザー 260 および関連する溶融レーザービーム 268 に要求される流束量は、従来の溶融レーザーアニーリングプロセスに求められる流束量の約 17%

50

である。

【 0 0 5 8 】

本発明にかかるレーザーアニーリングシステムおよび方法は、さらに、従来の熔融レーザーアニーリングシステムおよび方法に比べて、レーザーアニーリングプロセスウィンドウを向上させることもできる。図 1 2 は、熔融深さ (nm) と、30 nm の非結晶化接合を有するシリコンウエハに対する規格化したレーザー流束量との関係を示しており、関連プロセスウィンドウ PW 1 を有する従来の熔融レーザーアニーリング (実線) と、関連プロセスウィンドウ PW 2 を有する本発明にかかる超高速レーザーアニーリング (破線) とが示されている。

【 0 0 5 9 】

非結晶化は、ウエハ 1 0 のより低い熔融温度によってもたらされる。これにより、接合部温度が非結晶シリコンよりも高く結晶シリコンよりも低い場合、熔融深さが所定の範囲の流束量 (プロセスウィンドウとして定義される) に収まる。プロセスウィンドウ PW 2 の劇的な改善は、従来の熔融レーザーアニーリング (実線および実線矢印) のプロセスウィンドウ PW 1 と比べて、1300 K の  $T_{nonmelt}$  (破線および破線矢印) において見られる。 $T_{nonmelt}$  および非熔融滞留時間は、熔融温度  $T_{melt}$  に達する前に非結晶シリコンを完全に結晶化させないように最適化すべきである。

【 0 0 6 0 】

本発明にかかるレーザーアニーリングシステムおよび方法の他の利点として、従来の熔融レーザーアニーリングシステムおよび方法と比較して、欠陥の治癒の向上、および精密なドーパント拡散の最適化が挙げられる。従来の熔融レーザーアニーリングプロセスでは、熱量が極めて小さいことにより、熔融領域外に埋め込まれたダメージを回復させることができない。このため、高い接合部漏れ電流の原因となり得る。一方、本発明の超高速レーザーアニーリングシステムおよび方法によれば、より大きな熱量が適用されるとともに、長い非熔融対流時間  $t_D$  (例えば、数ミリ秒から数十ミリ秒) における接合部漏れ電流が向上することが実証されている。最適なトランジスタ性能のため、例えわずかであってもドーパントプロファイルを最適化するフレキシブルさを有することが望ましい。従来の熔融レーザーアニーリングでこれを達成するのは難しいが、本発明にかかるレーザーアニーリングシステムおよび方法を用いて、非熔融滞留時間および非熔融プレヒート温度の少なくとも一方を変化させることにより、これを達成することができる。

【 0 0 6 1 】

図 1 3 は、図 1 と同様、システム 1 0 0 の一部の概略側面図であり、ガス浸漬レーザードーピングを伴う超高速レーザーアニーリングを実施するシステム 1 0 0 の実施例を示している。図 1 3 において、ウエハ 1 0 は、チャンパー 4 0 0 のチャンパー内部 4 0 1 に收容されている。チャンパー 4 0 0 は、非熔融レーザービーム 1 6 8 および熔融レーザービーム 2 6 8 に用いられる波長の光を実質的に透過するウィンドウ 4 0 8 を有する天面 4 0 2 を備えている。システム 1 0 0 は、ガスライン 4 3 0 を通じてガス状のドーパントプレカーサ 4 2 4 をチャンパー内部 4 0 1 およびウエハ表面 1 2 の近傍に供給するガス源 4 2 0 を備えている。チャンパー内部 4 0 1 は、ウエハ表面 1 2 の近傍にガス状のドーパントプレカーサ 4 2 4 を使用可能に導くようになっている。

【 0 0 6 2 】

一例において、システムコントローラ 3 0 0 は、ガス源 4 2 0 に使用可能に接続されており、上記の他のレーザーアニーリングと連携して制御を行う。本実施例において、チャンパー内のレーザーエネルギーは、ウエハ表面 1 2 を加熱するのと同じく、ガス状のドーパントプレカーサ 4 2 4 を解離させる。これにより、レーザーアニーリングプロセス中にガス状のドーパントプレカーサ 4 2 4 からのドーパントをウエハ表面 1 2 に拡散注入させることができる。ガス状のドーパントプレカーサ 4 2 4 の例として、As ドーピング用の  $AsH_3$ 、および B ドーピング用の  $BF_3$ 、 $BCl_3$ 、 $B(CH_3)_3$  を挙げることができる。

【 0 0 6 3 】

10

20

30

40

50

ガス浸漬レーザーアニリングの適用に関して、ガス状のドーパントプレカーサ424の効果的な解離のための高光子エネルギーを提供するために、波長308nmのXeClエキシマレーザーや波長355nmの周波数3倍YAGレーザーといった短波長熔融レーザー260が望ましい。ガス浸漬レーザードーピングシステムおよび方法の例として、米国特許番号5,908,307、5,888,888、5,849,043、および5,316,969が挙げられ、これら全ては、本明細書に援用される。

【0064】

当業者には明白であるが、本発明の精神および範囲を逸脱することなく、本発明に対して様々な修正及び変更を加えることができる。したがって、本発明は、添付の特許請求の範囲およびその均等範囲内において本発明の修正及び変更を包含する。

【図1】

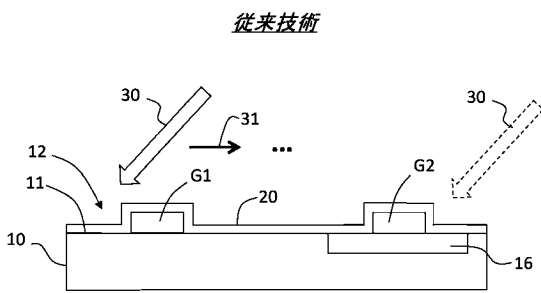


FIG. 1

【図2】

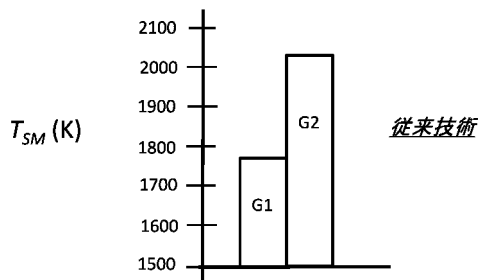


FIG. 2

【図3】

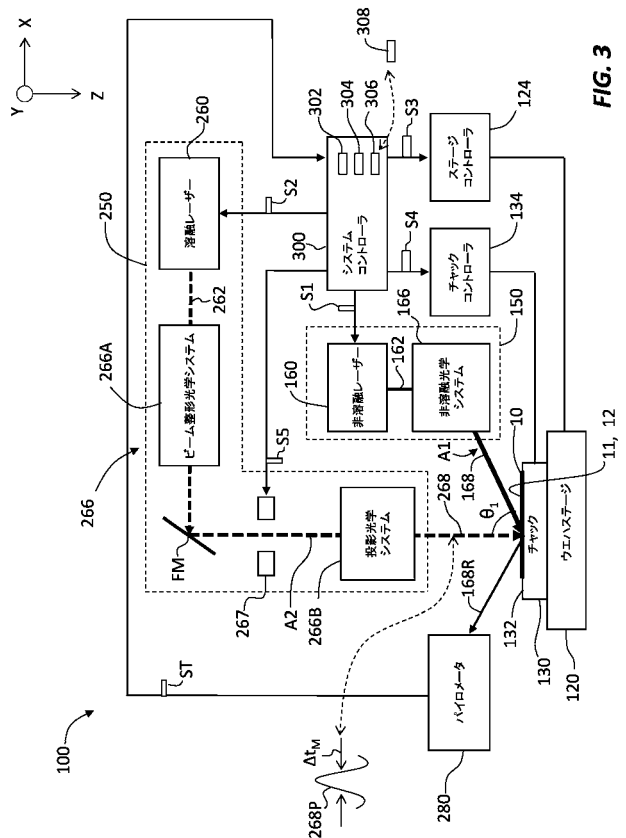


FIG. 3

【 図 4 A 】

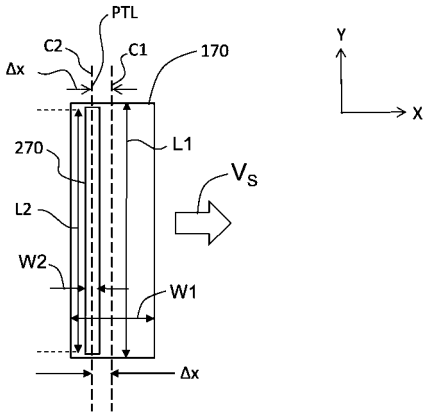


FIG. 4A

【 図 4 B 】

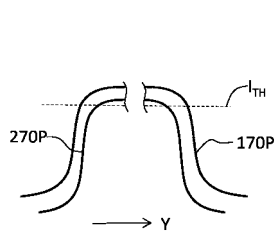


FIG. 4B

【 図 4 C 】

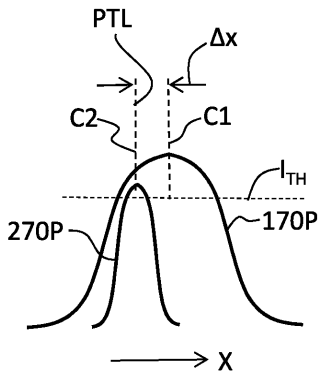


FIG. 4C

【 図 4 D 】

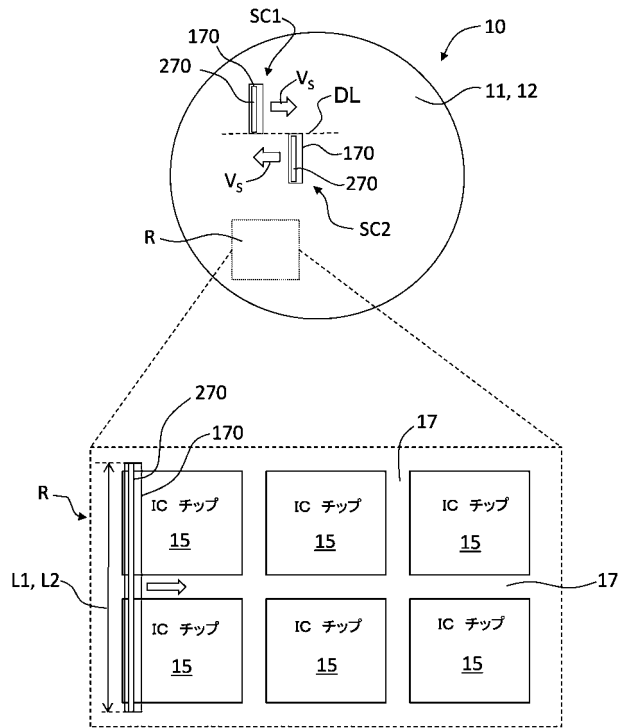


FIG. 4D

【 図 5 】

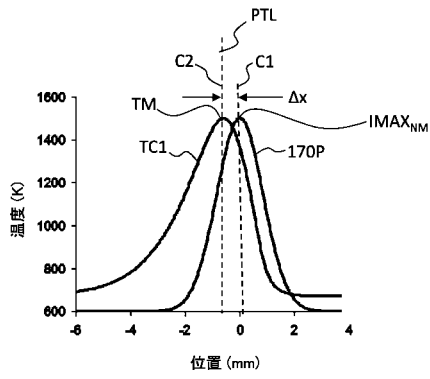


FIG. 5

【 図 6 B 】

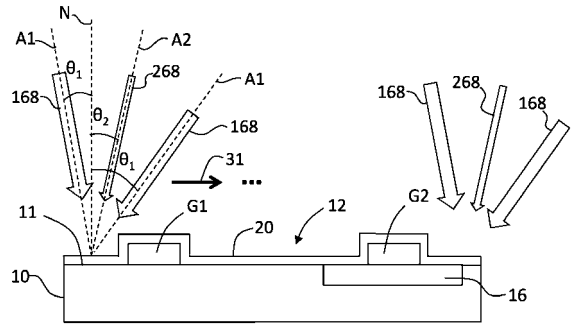


FIG. 6B

【 図 6 C 】

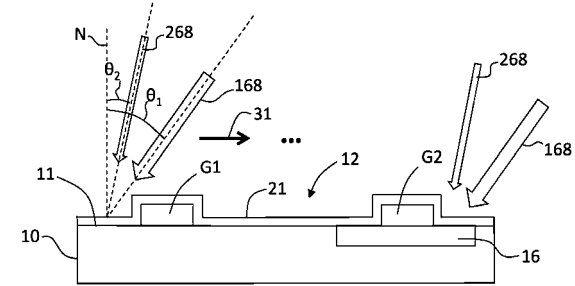


FIG. 6C

【 図 6 A 】

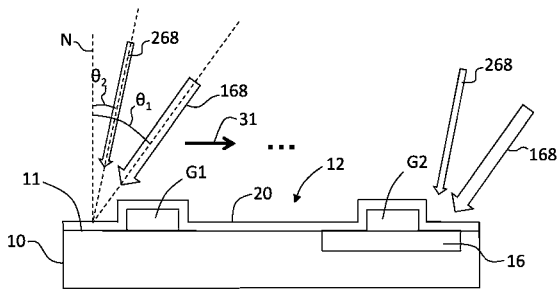


FIG. 6A

【 図 6 D 】

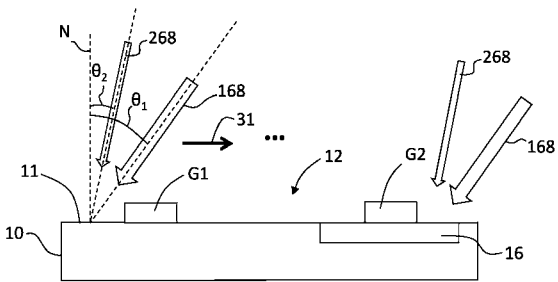


FIG. 6D

【 図 7 】

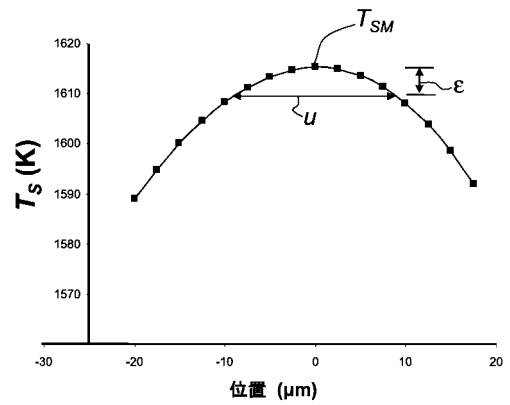


FIG. 7

【 図 8 A 】

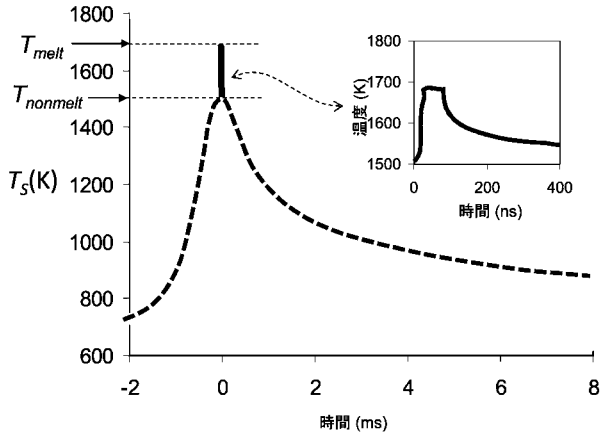


FIG. 8A

【 図 8 B 】

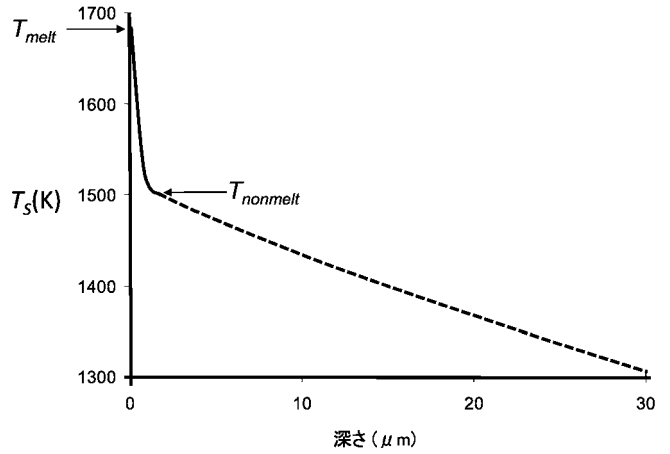


FIG. 8B

【 図 9 】

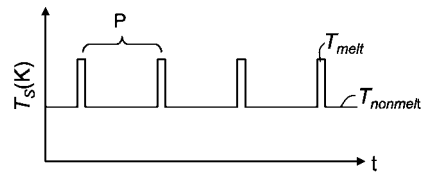


FIG. 9

【 図 1 0 】

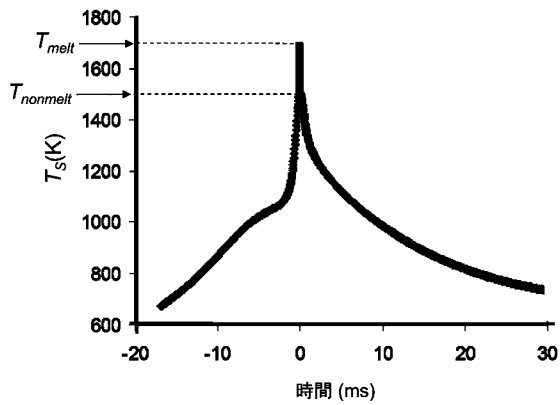


FIG. 10

【 図 1 1 】

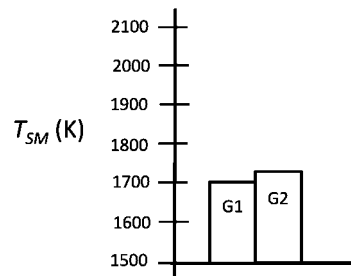


FIG. 11

【 図 1 2 】

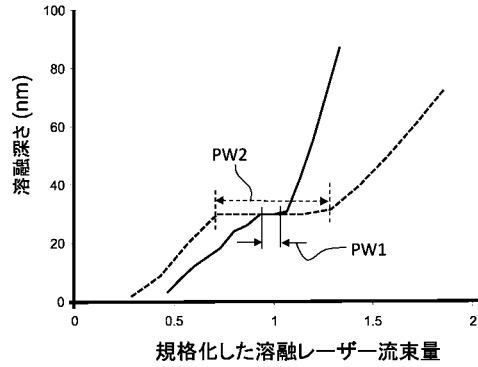


FIG. 12

【 図 1 3 】

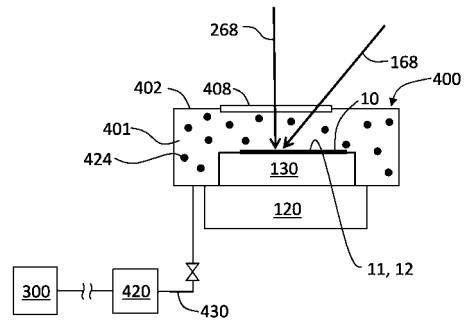


FIG. 13

【 手続補正書 】

【 提出日 】平成24年7月27日(2012.7.27)

【 手続補正 1 】

【 補正対象書類名 】明細書

【 補正対象項目名 】0047

【 補正方法 】変更

【 補正の内容 】

【 0047 】

図8Aは、ウエハ表面温度 $T_s$ (K)と時間(ms)との関係を示すグラフであり、図8Bは、温度 $T_s$ (K)と深さとの関係を示すグラフである。図8Aにおいて、温度プロファイルの非溶融部分は、非溶融最大温度 $T_{nonmelt}$ でピークとなる破線で示されている。図8Bにおいて、溶融部分は実線で示されており、非溶融部分は破線で示されている。

【 手続補正 2 】

【 補正対象書類名 】図面

【 補正対象項目名 】図3

【 補正方法 】変更

【 補正の内容 】

【 図 3 】

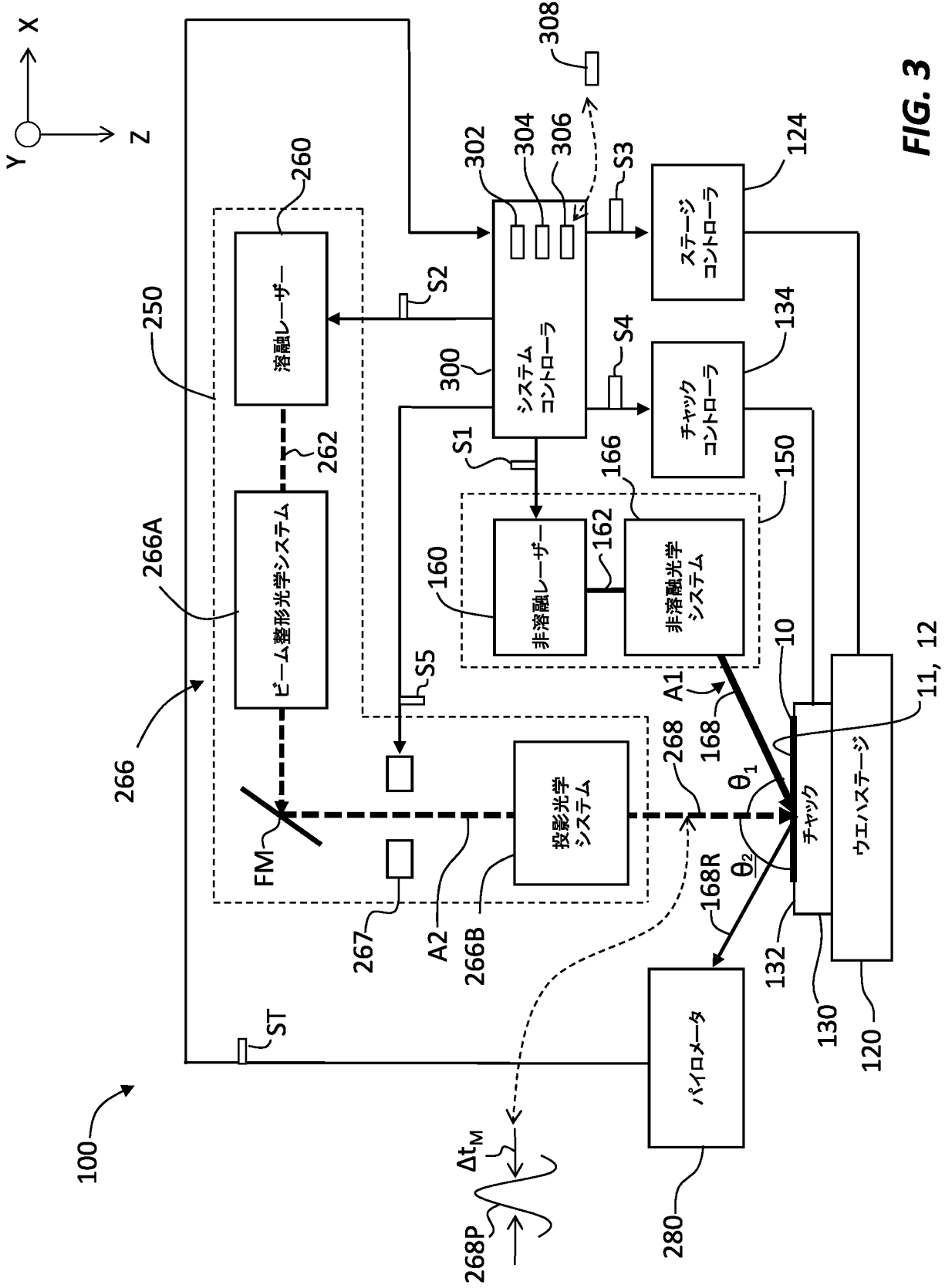


FIG. 3

フロントページの続き

(72)発明者 アンドリュー エム ハウリーラック

アメリカ合衆国 カリフォルニア州 94024 ロスアルトス カーメルテラス 1207

## 【外国語明細書】

**ULTRAFAST LASER ANNEALING WITH REDUCED PATTERN DENSITY EFFECTS IN INTEGRATED CIRCUIT FABRICATION****FIELD**

[0001] The present disclosure relates generally to annealing as used in semiconductor manufacturing to fabricate integrated circuits, and in particular relates to ultrafast laser annealing that reduces pattern density effects in integrated circuit fabrication.

**BACKGROUND ART**

[0002] Conventional nanosecond pulsed-laser melt annealing (“conventional melt laser annealing”) offers an ultra-low thermal budget, a high dopant activation and super-abrupt junctions that are ideal for advanced integrated circuit (IC) chip fabrication. In practice, however, it is difficult to implement this type of annealing on patterned wafers due to large temperature non-uniformities that can arise from spatial variations in the optical and thermal properties of the IC chip. These adverse effects are referred to in the art as “pattern density effects.”

[0003] Pattern density effects can be mitigated by using an absorber layer or a phase-switch layer. The absorber layer can significantly improve optical absorption uniformity, but the process window is still limited by the pattern density effects from inhomogeneous thermal properties. In particular, the short heat diffusion length (~1 $\mu$ m) associated with the nanosecond pulse duration is not sufficient to average out spatial variations in the material properties of an IC chip during manufacturing.

[0004] For example, FIG. 1 shows a schematic cross-sectional view of a portion of a silicon substrate (wafer) 10 with a surface 11 that supports a patterned substrate surface 12, with the patterned surface being subjected to conventional melt laser annealing. Patterned substrate surface 12 includes a first poly gate G1 atop substrate surface 11 and a second poly gate G2 atop a field-oxide region 16 formed in substrate surface 11. An absorber capping layer 20 caps the two poly gates G1 and G2. A conventional laser annealing beam 30 scans across the wafer 10 in the direction of arrow 31 and heats the two poly gates G1 and G2.

[0005] FIG. 2 is a bar-graph plot of the maximum surface temperature  $T_{SM}$  (K) of patterned wafer surface 12 at poly gates G1 and G2 as calculated by a computer simulation of the conventional melt laser annealing process. FIG. 2 shows how the capped poly gate G2 overheats due to poor thermal conductivity of the underlying field-oxide region 16, as

compared to the poly gate G1 that resides directly on the silicon wafer. The bar-graph plot of FIG. 2 shows that such overheating due to pattern density effects can be more than 200°C for the conventional melt laser annealing process. The addition of a phase-switch layer can mitigate the pattern density effects to some extent by self-regulating the light absorption at the overheated region. However, the use of such phase-switch layer introduces substantial process complexity and cost.

### SUMMARY

**[0006]** An aspect of the disclosure is a method of annealing a semiconductor substrate having a patterned surface and a melt temperature. The method includes scanning at least one first laser beam over the patterned surface, the at least one first laser beam configured to heat the patterned surface to a non-melt temperature  $T_{nonmelt}$  that is within about 400°C of the melt temperature. The method also includes scanning at least one second laser beam over the patterned surface and relative to the first laser beam, the at least one second laser beam being pulsed and configured to heat the patterned surface from the non-melt temperature up to the melt temperature.

**[0007]** Another aspect of the disclosure is a system for laser annealing a semiconductor substrate having a patterned surface and a melt temperature. The system includes a first laser system configured to generate at least one first laser beam and scan the at least one first laser beam over the patterned surface. The at least one first laser beam is configured to heat the patterned surface to a non-melt temperature  $T_{nonmelt}$  that is within about 400°C of the melt temperature. The system also includes a second laser system configured to generate at least one second laser beam and scan the at least one second laser beam relative to the first laser beam. The at least one second laser beam is pulsed (i.e., is comprised of light pulses) and is configured to heat the patterned surface from the non-melt temperature up to the melt temperature.

**[0008]** Another aspect of the disclosure is a method of laser annealing a semiconductor substrate having a patterned surface. The method includes selecting an acceptable temperature variation  $\Delta T$  for the patterned surface. The method also includes determining the minimum non-melt temperature  $T_{nonmelt}$  via the relationship:

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

where  $\Delta T_{melt}$  is a patterned surface temperature variation due to pattern density effects that would arise using conventional single-beam melt laser annealing,  $T_{melt}$  is a melt temperature of the substrate, and  $T_{sub}$  is an initial substrate surface temperature. The method also includes performing laser annealing by scanning at least one first laser beam to pre-heat the patterned surface to a melt temperature in the range from the minimum non-melt temperature  $T_{nonmelt}$  and a temperature about 50°C below the melt temperature, and by scanning at least one second pulsed laser beam relative to the first laser beam to heat the patterned surface to the substrate melt temperature  $T_{melt}$ .

**[0009]** Additional features and advantages of the disclosure are set forth in the detailed description that follows, and in part will be readily apparent to those skilled in the art from that description or recognized by practicing the embodiments as described herein, including the detailed description which follows, the claims, as well as the appended drawings. The claims constitute part of this specification, and are hereby incorporated into the detailed description by reference.

**[0010]** It is to be understood that both the foregoing general description and the following detailed description presented below are intended to provide an overview or framework for understanding the nature and character of the disclosure as it is claimed. The accompanying drawings are included to provide a further understanding of the disclosure, and are incorporated into and constitute a part of this specification. The drawings illustrate various embodiments of the disclosure, and together with the description serve to explain the principles and operations of the disclosure. The claims set forth below constitute part of this specification and in particular are incorporated into the detailed description set forth below.

#### **BRIEF DESCRIPTION OF THE DRAWINGS**

**[0011]** FIG. 1 is a schematic cross-sectional view of an example silicon wafer in the process of forming an IC chip, wherein conventional melt laser annealing is used to anneal the wafer;

**[0012]** FIG. 2 is a bar-graph plot of the maximum surface temperature  $T_{SM}$  (K) for the first and second poly gates G1 and G2 of the silicon wafer of FIG. 1, illustrating how pattern density effects cause the second poly gate G2 to be substantially overheated as compared to the first poly gate G1 when using conventional melt laser annealing;

**[0013]** FIG. 3 is a schematic diagram of an example ultrafast laser annealing system according to the disclosure;

**[0014]** FIG. 4A is a plan schematic view of idealized melt and non-melt line images as formed on the wafer surface, illustrating an example configuration for the line images;

**[0015]** FIG. 4B and FIG. 4C are cross-sectional views of example melt and non-melt line images as taken along their respective lengths (FIG. 4B) and along their respective widths (FIG. 4C);

**[0016]** FIG. 4D is a plan view of an example wafer, along with a close-up inset illustrating an example region R wafer surface that includes an array of IC chips and showing example melt and non-melt line images, which are sized to accommodate the size of the IC chips so that stitching between scans occurs within the gaps between the IC chips;

**[0017]** FIG. 5 plots the temperature  $T(K)$  versus position (mm) for a temperature curve TC1 of the wafer surface temperature profile associated with scanning the non-melt laser beam, and also shows in proper spatial relation the corresponding non-melt line image intensity profile (170P) for the non-melt line image that scans over the wafer surface;

**[0018]** FIG. 6A through 6D are similar to FIG. 1 but show the ultrafast laser annealing process according to the disclosure as carried out with a single non-melt laser beam and a single melt laser beam (FIG. 6A), with two non-melt laser beams and a single melt laser beam (FIG. 6B), with an anti-reflectance layer (FIG. 6C), and without any intervening medium (FIG. 6D);

**[0019]** FIG. 7 is a plot of temperature  $T(K)$  as a function of position (microns) on the wafer surface, and shows a typical wafer surface temperature profile from the non-melt laser along the scanning direction;

**[0020]** FIG. 8A and FIG. 8B are plots of temperature  $T(K)$  versus time (ms) and temperature  $T(K)$  versus depth, respectively, the plots illustrating simulated temporal and depth wafer surface temperature profiles at a point on the wafer surface associated with an example ultrafast laser annealing method carried out with a single non-melt laser beam and a single melt laser beam, such as illustrated in FIG. 6A;

**[0021]** FIG. 9 illustrates an example idealized wafer surface temperature profile associated with the ultrafast laser annealing method disclosed herein;

**[0022]** FIG. 10 plots the wafer surface temperature  $T_s(K)$  versus time (ms) and illustrates an example time evolution of the wafer surface temperature for the laser annealing method that

uses two non-melt laser beams and a single melt laser beam system, such as illustrated in FIG. 6B;

**[0023]** FIG. 11 is a bar-graph plot similar to FIG. 2, and illustrates how the ultrafast laser annealing systems and methods disclosed herein mitigate pattern density effects by leading to a much smaller temperature difference between the two poly gates G1 and G2 as compared to conventional melt laser annealing (see FIG. 2);

**[0024]** FIG. 12 plots the melt depth (nm) vs. normalized laser fluence for the ultrafast laser annealing method disclosed herein as applied to a silicon wafer having 30 nm amorphized junctions, illustrating the larger process window PW2 (dashed-line arrow) for the ultrafast laser annealing versus the conventional melt laser annealing process window PW1 (solid arrows) for the conventional melt laser annealing;

**[0025]** FIG. 13 is a schematic side view of a portion of the ultrafast laser annealing system of FIG. 1, illustrating an example embodiment where the system is configured to perform ultrafast laser annealing in conjunction with gas immersion laser doping.

#### **DETAILED DESCRIPTION**

**[0026]** Reference is now made in detail to various embodiments of the disclosure, examples of which are illustrated in the accompanying drawings. Whenever possible, the same or like reference numbers and symbols are used throughout the drawings to refer to the same or like parts. The drawings are not necessarily to scale, and one skilled in the art will recognize where the drawings have been simplified to illustrate the key aspects of the disclosure. In some of the Figures, Cartesian coordinates are provided for the sake of reference and are not intended as providing limitations on specific directions and orientations of the systems and methods described herein. The claims as set forth below are incorporated into and constitute part of this detailed description.

**[0027]** In the discussion below, the term “semiconductor substrate” and “wafer” are synonymous and used interchangeably. Likewise, the terms “substrate surface” and “wafer surface” are synonymous and used interchangeably, with “substrate surface” being shorthand for “semiconductor substrate surface.” The term “wafer” is shorthand for “semiconductor wafer” such as used in the fabrication of integrated circuit devices. An exemplary wafer is a silicon wafer. The letter “K” is used below and in the Figures as shorthand for “degrees Kelvin”.

**[0028]** FIG. 3 is a schematic diagram of an example ultrafast laser annealing system (“system”) 100 according to the disclosure. System 100 includes a wafer stage 120 that operably supports a chuck 130 having a chuck upper surface 132. Wafer stage 120 is configured to move in the X-Y plane and optionally in the Z-direction. Chuck upper surface 132 is configured to operably support a wafer 10 having a planar surface 11 that operably supports a patterned wafer surface 12 (hereinafter, “wafer surface 12” or “substrate surface 12”). Example wafer surfaces 12 are illustrated in FIG. 4D, FIG. 6A through FIG. 6D. Here, wafer surface 12 can have any pattern beyond simply a flat planar surface 11 that is associated with the various stages of fabricating IC chips.

**[0029]** In an example, chuck 130 is heated so that wafer 10 can be pre-heated. Wafer stage 120 is operably connected to wafer stage controller 124 and chuck 130 is operably connected to a chuck controller 134.

**[0030]** System 100 also includes a first laser system 150 configured to generate at least one first laser beam 168 used to pre-heat wafer surface 12 by raising the wafer surface temperature  $T_s$ , which in an example is in the range from about 50°C below the wafer melt temperature  $T_{melt}$  to about 400°C below the wafer melt temperature  $T_{melt}$ . Accordingly, first laser system 150 is hereafter referred to as the non-melt laser system 150 and the at least one first laser beam is referred to as the at least one non-melt laser beam 168.

**[0031]** Non-melt laser system 150 includes a non-melt laser 160 and a non-melt optical system 166 that defines a first optical axis A1. The non-melt laser 160 can include a diode laser or a CO<sub>2</sub> laser, such as a continuous-wave (CW) p-polarized 10.6 micron CO<sub>2</sub> laser. Axis A1 can be oriented so that non-melt laser beam 168 is incident wafer surface 12 at a near normal incident angle  $\theta_1$  or at a large oblique incident angle  $\theta_1$ . In an example embodiment, first optical axis A1 has an angle  $\theta_1$  that is substantially equal to the Brewster’s angle for wafer surface 12, so that aforementioned pattern density effects from non-uniform optical absorptions are reduced or minimized.

**[0032]** Non-melt optical system 166 is configured to receive an initial non-melt laser beam 162 and form therefrom non-melt laser beam 168. Non-melt laser beam 168 travels generally along first (non-melt) optical axis A1 and forms a first (non-melt) line image 170 at wafer surface 12.

**[0033]** FIG. 4A is a plan schematic view of an example idealized non-melt line image 170 as formed on wafer surface 12. FIG. 4B and FIG. 4C are schematic plots of an example non-

melt laser beam intensity profile 170P for non-melt line image 170 as taken in the Y-direction (FIG. 4B) and X-direction (FIG. 4C). The non-melt laser beam intensity profile 170P corresponds to that of non-melt laser beam 168 at wafer surface 12 and defines non-melt line image 170, e.g., by the intensity being above a certain threshold intensity  $I_{TH}$ . Non-melt line image 170 is shown as having a centerline or axis C1 in the long (i.e., Y) direction, which is perpendicular to the scan (i.e., X) direction. Non-melt line image 170 is scanned in the x-direction at a velocity  $V_S$  as indicated by the large arrow in FIG. 4A.

**[0034]** A typical non-melt laser beam 168 has a Gaussian intensity profile in the scanning direction, and a relatively flat top profile in the long (cross-scanning) direction. An example beam width  $W1$  (defined at full width half maximum (FWHM) of the Gaussian profile) for non-melt laser beam 168 (and thus for non-melt line image 170) is in the range from about 0.05 mm to about 2 mm. An example beam length  $L1$  for non-melt laser beam 168 (and thus for non-melt line image 170) is typically in the range from about 5 mm to about 20 mm. In an example, the scanning of non-melt laser beam 168 and its corresponding non-melt line image 170 has an associated heat diffusion length (depth) into wafer 10 in the range from about 30 microns to about 500 microns.

**[0035]** With reference again to FIG. 3, system 100 also includes a second laser system 250 configured to generate at least one second laser beam 268. The at least one second laser beam 268 is used to add heat to the pre-heated portion of wafer surface 10 as caused by irradiation with non-melt laser beam 168 (and optionally heated chuck 130) so that the wafer surface temperature  $T_S$  locally rises up to the wafer melt temperature  $T_{melt}$ , thereby causing the wafer surface 12 to locally melt. Accordingly, second laser system 250 is hereafter referred to as the melt laser system 250 and the at least one second laser beam 268 is referred to as the at least one melt laser beam 268.

**[0036]** In an example, melt laser system 250 includes a melt laser 260 that generates an initial melt laser beam 262 that includes a series of melt light pulses 262P. Melt laser system 250 also includes a melt optical system 266 operably arranged relative to melt laser 260 along a second (melt) optical axis A2. An example melt optical system 266 includes a beam-shaping optical system 266A, a fold-mirror FM, an adjustable aperture 267 and a projection optical system 266B. Melt optical system 266 is configured to receive initial melt laser beam 262 from melt laser 260 and form therefrom melt laser beam 268 (with light pulses 268P). Melt laser beam 268 forms at wafer surface 12 a second (melt) line image 270 relative to the non-melt line image 170 so that that the aforementioned local wafer surface

melting occurs. In an example embodiment, second (melt) optical axis A2 is substantially at a normal incident angle  $\theta_2$  to wafer surface 12 as shown in FIG. 3, though any reasonable incident angle for second optical axis A2 can be employed (see FIG. 6A for incident angle  $\theta_2$ )

**[0037]** FIG. 4A also includes a plan schematic view of an example idealized melt line image 270 as formed on wafer surface 12 relative to non-melt line image 170. FIG. 4B and FIG. 4C also include X-direction and Y-direction cross-sectional plots of an example intensity profile 270P for melt laser beam 268, which intensity profile defines melt line image 270, e.g., by the intensity being above a threshold intensity  $I_{TH}$ . Melt line image 270 has a length L2 in the Y-direction and a width W2 in the X-direction.

**[0038]** FIG. 4D is a plan view of an example wafer 10 that includes a close-up inset illustrating an example region R wafer surface 12. Region R includes a number of IC chips 15 spaced apart by gaps 17, e.g., a kerf region or a region used to form scribe lines for dicing the IC chips. In an example, length L2 of melt line image 270 can be the same as or multiple times the size of the particular integrated circuit (IC) chips 15 being laser annealed so that the stitching between adjacent scans SC1 and SC2 of the non-melt and melt line images 170 and 270 occurs within gaps 17. The dashed line DL in FIG. 4D indicates where adjacent scans SC1 and SC2 are stitched.

**[0039]** In an example, at least one of the non-melt line image length L1 and the melt line image length lengths L2 can be selected to confine the melt process to a select region R on wafer surface 12 besides that defined by IC chips 15. Selective melting in the scanning direction can be achieved by controlling the timing of melt light pulses 268P. It is noted here that IC chips 15 means chips that are in the process of being fabricated and not necessarily finalized IC chips. In other words, IC chips 15 include IC chip features that are formed along the way in forming complete IC chips.

**[0040]** Intensity profile 270P as taken along the scanning direction can be either substantially flat-top or curved, e.g., having a Gaussian form. In an example, the width W2 of melt line image 270 is defined by the FWHM of a Gaussian Y-direction cross-section of the intensity profile 270P. A typical width W2 for a flat top melt laser is in the range of 10 microns to 500 microns. In an example, length L2 of melt line image 270 is substantially the same as the length L1 of the non-melt line image 170. A flat top intensity profile 270P for melt line image 270 generally provides better power efficiency.

**[0041]** FIG. 5 plots the temperature  $T(K)$  versus position (mm) and shows a temperature curve TC1 of an example wafer surface temperature profile created by scanning non-melt laser beam 168 and its corresponding non-melt line image 170 over wafer surface 12. The non-melt laser beam intensity profile 170P is overlaid on the plot in the proper relative spatial relationship. The plot shows a positional difference  $\Delta x$  between the position of the maximum intensity  $IMAX_{NM}$  of non-melt laser beam intensity profile 170P and the position of the maximum surface temperature  $T_{SM}$  denoted by peak temperature line or axis PTL. This positional difference  $\Delta x$  is called the positional lag, and it is assumed here that the scan direction is the X-direction.

**[0042]** In an example that generally results in good wafer surface temperature uniformity, the centerline or axis C2 of the melt line image 270 substantially resides along the peak temperature line (axis) PTL associated with the non-melt heating, as is illustrated in FIG. 5. Depending on stage velocity  $V_s$  and the width  $W1$  of non-melt laser beam 168, the positional lag  $\Delta x$  can range from a few microns to several hundreds of microns in the scanning direction.

**[0043]** FIG. 6A is similar to FIG. 1, but illustrates an example wherein the ultrafast laser annealing process is carried out using a single non-melt laser beam 168 and a single melt laser beam 268. The normal line to wafer surface 12 is indicated by dashed line N. The incident angle  $\theta_2$  of melt laser beam 268 can be near normal (as shown) or oblique. If near normal (i.e.,  $< 30^\circ$  from normal) is used, a circularly polarized melt laser 260 can be used to reduce or minimize the aforementioned pattern density effects. In the manufacturing of certain types of advanced integrated circuits, the patterned line features are generally much smaller than the laser wavelength and their orientations are unidirectional. In this case, a p-polarized melt laser beam 268 can be used at a relatively large incident angle  $\theta_2$ , e.g., in the range from about 50 degrees to about 75 degrees, with the incidence plane being perpendicular to the patterned lines. In an example, the incident angle  $\theta_1$  for non-melt laser beam 168 can be generally anywhere from 0 degrees (normal incident) to close to 90 degrees, with the aforementioned Brewster's angle being a good choice.

**[0044]** FIG. 6B is similar to FIG. 6A and illustrates an example ultrafast annealing method that utilizes two non-melt laser beams 168. In this case, one non-melt laser beam 168 can be used to heat the wafer surface 12 to an intermediate temperature and the other non-melt laser beam can bring the surface temperature up closer to the wafer melt temperature  $T_{melt}$ . This approach provides extra flexibility in tuning the ultrafast annealing process.

**[0045]** To improve light-coupling efficiency and to further reduce the pattern density effects associated with melt laser 260, FIG. 6C illustrates an example embodiment wherein a dielectric anti-reflectance layer 21 deposited atop wafer surface 12 is used to enhance the absorption of melt laser beam 268 at bare silicon regions while preventing overheating at shallow trench isolation region.

**[0046]** The ultrafast laser annealing systems and methods disclosed herein can also be used in conjunction with other existing techniques used to mitigate pattern density effects. The existing techniques include for example the use of an absorber capping layer 20 (either partial transparent or opaque; see FIG. 6A and 6B)) or anti-reflectance layer (FIG. 6C) to further improve the heating uniformity (see FIGS. 6A and 6B). Alternatively, ultrafast laser annealing systems and methods disclosed herein can be applied directly to wafer surface 12, as shown in FIG. 6D without any additional techniques or intervening medium.

**[0047]** The choice of wavelength for melt laser beam 268 depends on the particular laser annealing application. For ultra-shallow junction formation for advanced transistor fabrication, the melt depth is typically in the range of a few nanometers to several tens of nanometers. A short-wavelength melt laser 260 with a high optical absorption coefficient may thus be used to limit the penetration depth into wafer 10. Examples lasers for melt laser 260 include an excimer laser (e.g., a 308 nm XeCl excimer laser) and a diode pumped 532 nm. For laser annealing applications that require relatively deep melts, an IR laser with a substantial optical penetration depth can be used as the melt laser 260, such as a 1064 nm Nd:YAG laser or a CO<sub>2</sub> laser.

**[0048]** In an example, the repetition rate of melt laser 260 is larger than the stage scanning velocity divided by the scan-direction width  $W_1$  of the melt line image 270. This ensures that each point on wafer surface 12 that is scanned receives at least one melt light pulse 268P from melt laser 260 (i.e., adjacent melt line images 270 at least just touch one another). An example repetition rate for melt laser 260 is 1 kHz or greater, and in another example is in the range of 1 kHz to 100 kHz. In an example, the temporal width  $\Delta t_M$  of the pulses 268P in melt laser beam 268 is in the range from about 5 ns to about 1  $\mu$ s (see FIG. 3). Example velocities for wafer stage 120 range from 10 mm/s to 1000 mm/s, and a typical width  $W_2$  for melt line image 270 is about 100 microns. In an example, melt laser 260 generates a melt laser beam 268 having an amount of power between 20 W and 500 W.

**[0049]** With reference again to FIG. 3, system 100 also optionally includes a pyrometer 280 that detects a wafer surface temperature and generates in response a temperature signal ST representative of the measured wafer surface temperature  $T_s$ .

**[0050]** System 100 further includes a system controller 300 electrically connected to wafer stage controller 124, chuck controller 134, non-melt laser 160, melt laser 260, adjustable aperture 267, and pyrometer 280. In an example, system controller 300 comprises a computer or like machine, that is adapted (e.g., via instructions such as software embodied in a computer-readable or machine-readable medium) to cause the controller to control the operation of the various components of system 100. System controller 300 includes a processor unit ("processor") 302 and a memory unit ("memory") 304. An example controller 300 is or includes a computer with a processor and includes an operating system such as Microsoft WINDOWS or LINUX.

**[0051]** In an example embodiment, processor 302 is or includes any processor or device capable of executing a series of software instructions and includes, without limitation, a general- or special-purpose microprocessor, finite state machine, controller, computer, central-processing unit (CPU), field-programmable gate array (FPGA), or digital signal processor. In an example embodiment, the processor is an Intel XEON or PENTIUM processor, or an AMD TURION or other in the line of such processors made by AMD Corp., Intel Corp. or other semiconductor processor manufacturer.

**[0052]** Memory 304 is operably connected to processor 302. As used herein, the term "memory" refers to any processor-readable medium, including but not limited to RAM, ROM, EPROM, PROM, EEPROM, disk, floppy disk, hard disk, CD-ROM, DVD, or the like, on which may be stored a series of instructions executable by processor 302. In an example embodiment, system controller 300 includes a disk drive 306 adapted to accommodate a removable processor-readable medium 308, such as CD-ROM, DVE, memory stick or like storage medium.

**[0053]** The ultrafast laser annealing methods described herein may be implemented in various embodiments in a machine-readable medium (e.g., memory 302) comprising machine readable instructions (e.g., computer programs and/or software modules) for causing system controller 300 to perform the annealing methods described herein by controlling the operation of system 100. In an example embodiment, the computer programs run on processor 302 out of memory 304.

**[0054]** The computer programs and/or software modules may comprise multiple modules or objects to perform the various methods of the present invention, and control the operation and function of the various components in system 100. The type of computer programming languages used for the code may vary between procedural code-type languages to object-oriented languages. The files or objects need not have a one-to-one correspondence to the modules or method steps described. Further, the method and apparatus may comprise combinations of software, hardware and firmware. Firmware can be downloaded into processor 302 for implementing the various example embodiments disclosed herein.

### **System operation**

**[0055]** In an example of the operation of system 100, system controller 300 sends a first control signal S1 to non-melt laser 160, which in response thereto generates initial non-melt laser beam 162. This initial non-melt laser beam 162 is received by non-melt optical system 166, which forms therefrom non-melt laser beam 168, which travels generally along first optical axis A1 and forms non-melt line image 170 at wafer surface 12.

**[0056]** System controller 300 also sends as second control signal S2 to melt laser 260, which in response thereto generates initial melt laser beam 262. This initial melt laser beam 262 is received by melt optical system 266, which forms therefrom output melt laser beam 268 that forms melt line image 270 relative to the non-melt line image 170 so that that the aforementioned local wafer surface melting occurs.

**[0057]** System controller 300 also sends a third control signals S3 to wafer stage controller 124 to move (scan) wafer 10 relative to non-melt and melt line images 170 and 270. In an example where chuck 130 provides wafer pre-heating, system controller 300 may also send a control signal S4 to chuck controller 134 to initiate the wafer pre-heating process. In an example, system controller 300 also receives temperature signal ST from pyrometer 280 and uses this temperature signal to control the intensity of one or both of non-melt laser beam 168 and melt laser beam 268. System controller 300 also sends a fifth control signal S5 to adjustable aperture 267 to optionally set the length L2 and width W2 of melt line image 270.

**[0058]** The dwell time  $t_D$  of non-melt line image 170 is given by the ratio of line-image width W1 to scanning velocity  $V_S$ . In an example, the dwell time  $t_D$  is in the range of 100 microseconds ( $\mu s$ )  $\leq t_D \leq 20$  millisecond (ms). To ensure uniform preheating with non-melt line image 170, in an example the travel distance between two successive melt light pulses

268P is smaller than the substantially uniform temperature region heated by non-melt laser beam 168

**[0059]** FIG. 7 is a plot of the wafer surface temperature  $T_S$  (K) as a function of position on wafer surface 12 and shows a typical wafer surface temperature profile associated with scanning non-melt laser beam 168 along the scanning direction. The substantially uniform portion of the non-melt heating is denoted  $u$  and is the region near the maximum surface temperature  $T_{SM}$  where the temperature roll-off is less than a predefined non-uniformity tolerance  $\epsilon$ . As an example, for  $\epsilon = 10^\circ\text{C}$ ,  $u$  is roughly  $\sim 20\%$  of the non-melt laser beam width  $W1$ .

**[0060]** FIG. 8A and FIG. 8B are plots of the wafer surface temperature  $T_S$  (K) versus time (ms), and temperature  $T_S$  (K) versus depth, respectively. In FIG. 8A, the non-melt portion of the temperature profile is shown as a dashed line that peaks at the non-melt temperature maximum  $T_{nonmelt}$ . In FIG. 8B, the melt part of the curve is shown as a dotted line and non-melt part of the curve is a solid line.

**[0061]** The two plots of FIG. 8A and FIG. 8B illustrate simulated temporal and depth wafer surface temperature profiles at a point on wafer surface 12 subjected to an example of the ultrafast laser anneal method disclosed herein. In the example, the non-melt laser 160 was a  $\text{CO}_2$  laser and had a dwell time  $t_D$  of 0.8 ms. The maximum wafer surface temperature  $T_{SM}$  generated by scanning the non-melt line image 170 over wafer surface 12 was  $T_{SM} = 1500\text{K}$  ( $1227^\circ\text{C}$ ). Melt laser 260 generated melt light pulses 268P having a pulse duration  $\Delta t_M$  of 30 ns, with the melt laser beam 268 having a fluence of  $75\text{mJ}/\text{cm}^2$  and a wavelength of 532 nm. The inset of FIG. 8A shows in more detail the melt temperature profile associated with melt laser beam 268, which temperature profile is shown in the main plot as a temperature spike that peaks at about 1685K (i.e., about  $1412^\circ\text{C}$ ).

**[0062]** FIG. 9 plots an example wafer surface temperature  $T_S$  (K) as a function of time  $t$  (arbitrary units) and illustrates an example idealized wafer surface temperature profile for an example of the ultrafast laser annealing method such as illustrated in Fig. 6A. FIG. 10 plots the wafer surface temperature  $T_S$  (K) versus time (ms) and illustrates the time evolution of the annealing temperature  $T_S$  at wafer surface 12 using a dual non-melt laser beam configuration. The non-melt preheat temperature of wafer 10 is held constant by monitoring the thermal emission from the heated spot on the wafer surface 12 using pyrometer 280 and feeding back temperature signal ST to system controller 300. The data sampling for the non-

melt feedback control occurs between the  $T_{melt}$  peaks (see FIG. 9) caused by melt light pulses 268P so that the thermal emission from melt heating will not interfere with the control of non-melt laser beams 168. The period P between the  $T_{melt}$  peaks is the inverse of the repetition rate of melt light pulses 268P.

### Improved surface temperature uniformity

**[0063]** A benefit of using the ultrafast laser annealing systems and methods disclosed herein is improved temperature uniformity of the wafer surface 12 by mitigating the aforementioned adverse pattern density effects. To the first order, the temperature variation (i.e., non-uniformity)  $\Delta T$  associated with performing the laser annealing process can be estimated by the following equation:

$$\Delta T = \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt} + \Delta T_{nonmelt}$$

where  $\Delta T_{melt}$  is the temperature variation due to pattern density effects from conventional melt anneal without non-melt preheating,  $\Delta T_{nonmelt}$  is the temperature variation due to pattern density effects from non-melt annealing,  $T_{sub}$  is an initial wafer surface temperature (which may be elevated by the use of heated chuck 130),  $T_{nonmelt}$  and  $T_{melt}$  are the peak annealing temperatures from the non-melt laser beam 168 and the melt laser beam 268, respectively.

**[0064]** Typically,  $\Delta T_{nonmelt}$  is much smaller than  $\Delta T_{melt}$  due to an orders-of-magnitude difference in the heat diffusion length, and the use of a long-wavelength non-melt laser 160 such as a CO<sub>2</sub> laser (e.g., 10.6 microns) operating at Brewster's angle of incidence  $\theta_1$ . The former reduces pattern density effects from inhomogeneous thermal properties while the latter reduces pattern density effects based from optical absorption non-uniformity. As a result, the above expression for  $\Delta T$  becomes:

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

**[0065]** As the non-melt temperature  $T_{nonmelt}$  is raised closer to the melt temperature  $T_{melt}$ , the overall pattern density effects can be reduced dramatically. In practice, the maximum non-melt temperature  $T_{nonmelt}$  is limited by the particular semiconductor process, such as slip

generation or gate oxide defects. For a silicon substrate 10,  $T_{melt} = 1412^{\circ}\text{C}$  and  $T_{nonmelt}$  can range from 1000 to 1350 $^{\circ}\text{C}$ . Assuming  $T_{sub} = 400^{\circ}\text{C}$  is used, then:

$$\Delta T / \Delta T_{melt} \approx 6\% \sim 40\%.$$

**[0066]** Using the above formula, the minimum non-melt temperature  $T_{nonmelt}$  required to obtain an acceptable temperature variation (non-uniformity)  $\Delta T$  for a particular semiconductor process can be calculated. For example, if the required temperature uniformity is 20 $^{\circ}\text{C}$  or less (i.e.,  $\Delta T < 20^{\circ}\text{C}$ ) and if  $\Delta T_{melt} = 100^{\circ}\text{C}$ ,  $T_{sub} = 400^{\circ}\text{C}$  and  $T_{melt} = 1412^{\circ}\text{C}$ , then:

$$\Delta T < 20^{\circ}\text{C} = [(1412^{\circ}\text{C} - T_{nonmelt}) / (1012^{\circ}\text{C})] (100^{\circ}\text{C})$$

**[0067]** Solving for  $T_{nonmelt}$  yields:

$$T_{nonmelt} > 1412^{\circ}\text{C} - ((20^{\circ}\text{C} / 100^{\circ}\text{C}) * 1012^{\circ}\text{C}) = 1210^{\circ}\text{C}$$

**[0068]** This indicates that 1210 $^{\circ}\text{C}$  is the minimum non-melt temperature  $T_{nonmelt}$  required to achieve the desired goal of 20 $^{\circ}\text{C}$  non-uniformity. Higher non-melt temperatures  $T_{nonmelt}$  will reduce the total temperature non-uniformity  $\Delta T$ .

**[0069]** FIG. 11 is similar to FIG. 2, and illustrates how the laser annealing systems and methods disclosed herein can mitigate pattern density effects to reduce the temperature difference between the two gates G1 and G2 as compared to the conventional melt laser annealing approach (see FIG. 2).

**[0070]** By employing non-melt laser preheating with non-melt laser beam 168, the fluence requirement on melt laser 260 can be lowered significantly as compared to that for conventional melt laser annealing. For example, where a 1500K non-melt preheating is provided by non-melt laser beam 168, it is estimated that the fluence requirement for melt laser 260 and associated melt laser beam 268 is about 17% that of the conventional melt laser annealing process.

**[0071]** The laser annealing systems and methods disclosed herein can also improve the laser annealing process window as compared to conventional melt laser annealing systems and methods. FIG. 12 plots the melt depth (nm) vs. normalized laser fluence for a silicon wafer having 30 nm amorphized junctions for conventional laser melt annealing (solid line) having

an associated process window PW1 and the ultrafast laser annealing disclosed herein (dashed line) and having an associated process window PW2.

**[0072]** The amorphization is introduced to lower the melting temperature of wafer 10. This allows the melt depth to stay constant within a certain range of fluence (as defined as the process window) when the junction temperature is higher than amorphized silicon but lower than crystalline silicon. A dramatic improvement in the process window PW2 is observed with  $T_{nonmelt}$  at 1300K (dashed line and dashed arrow) as compared to process window PW1 associated with the conventional melt laser annealing (solid line and solid arrows). Note that for this application,  $T_{nonmelt}$  and the non-melt dwell time should be optimized so that the thermal budget does not fully crystallize the amorphous silicon before reaching the melt temperature  $T_{melt}$ .

**[0073]** Another benefit of the laser annealing systems and methods disclosed herein is the improved curing of defects and the precise dopant diffusion tuning as compared to conventional melt laser annealing systems and methods. The conventional melt laser annealing process cannot recover implant damage outside the melt region due to its extremely low thermal budget. This could result in a high junction leakage current. The ultrafast laser annealing system and methods disclosed herein, on the other hand, provide a greater thermal budget and have been demonstrated to improve the junction leakage current at long non-melt dwell times  $t_D$  (e.g., several to a few tens of milliseconds). For optimal transistor performance, it is also desirable to have the flexibility to tune the dopant profile even slightly (e.g., by a few nanometers). While this is difficult to achieve with conventional melt laser annealing, it can be achieved using the laser annealing systems and methods disclosed herein by changing at least one of the non-melt dwell time and non-melt pre-heat temperature.

**[0074]** FIG. 13 is a schematic side view of a portion of system 100 similar to that of FIG. 1 and illustrating an example embodiment where system 100 is configured to performed ultrafast laser annealing in conjunction with gas immersion laser doping. In FIG. 13, wafer 10 is enclosed within a chamber interior 401 of a chamber 400. Chamber 400 includes a top side 402 that includes a window 408 that is substantially transparent to the wavelengths of light used in non-melt laser beam 168 and melt laser beam 268. System 100 includes a gas source 420 that provides a gaseous dopant precursor 424 via a gas line 430 to chamber interior 401 and thus adjacent wafer surface 12. Chamber interior 401 is thus configured to operably support gaseous dopant precursor 424 adjacent wafer surface 12.

**[0075]** In an example, system controller 300 is operably connected to gas source 420 and controls its operation in coordination with the other laser annealing operations described above. In this embodiment, the laser energy within the chamber serves to dissociate gaseous dopant precursor 424 as well as to heat wafer surface 12. This allows the dopants from the gaseous dopant precursor 424 to diffuse into wafer surface 12 during the laser annealing process. Example gaseous dopant precursors 424 include  $\text{AsH}_3$  to provide for As doping, and  $\text{BF}_3$ ,  $\text{BCl}_3$  and  $\text{B}(\text{CH}_3)_3$  to provide for B doping.

**[0076]** For this gas-immersion laser annealing application, a short-wavelength melt laser 260, such as a XeCl excimer laser operating at a wavelength of 308nm or a frequency tripled YAG laser operating at a wavelength of 355nm, is desirable to provide high-photon energy for effective dissociation of gaseous dopant precursor 424. Example gas immersion laser doping systems and methods are described in U.S. Patents No. 5,908,307; 5,888,888; 5849043; and 5316969, which are all incorporated by reference herein.

**[0077]** It will be apparent to those skilled in the art that various modifications and variations can be made to the present disclosure without departing from the spirit and scope of the disclosure. Thus it is intended that the present disclosure covers the modifications and variations of this disclosure provided they come within the scope of the appended claims and their equivalents.

What is claimed is:

1. A method of annealing a semiconductor substrate having a patterned surface and a melt temperature, comprising:
  - scanning at least one first laser beam over the patterned surface, the at least one first laser beam configured to heat the patterned surface to a non-melt temperature  $T_{\text{nonmelt}}$  that is within about 400°C of the melt temperature; and
  - scanning at least one second laser beam over the patterned surface and relative to the first laser beam, the at least one second laser beam being pulsed and configured to heat the patterned surface from the non-melt temperature up to the melt temperature.
2. The method of claim 1, wherein the first laser beam heats the patterned surface to a non-melt temperature that is between about 50°C and about 400°C below the melt temperature.
3. The method of claim 1 or claim 2, wherein:
  - the at least one first laser beam defines at least one non-melt line image at the patterned surface;
  - the at least one second laser beam defines at least one melt line image at the patterned surface; and
  - at least the at least one melt line image partially overlaps with the at least one non-melt line image at the patterned surface.
4. The method of claim 3, wherein:
  - one of the at least one non-melt line image and the at least one melt line image have a length that corresponds to a size of a region of the patterned surface.
5. The method of any of claims 1 through 4, wherein the at least one first and the at least one second laser beams stitch adjacent scans within gaps between IC chips.
6. The method of claim 3, wherein:

the at least one non-melt line image has associated therewith a peak temperature axis corresponding to a maximum non-melt temperature of the patterned surface due to the scanning of the at least one first laser beam over the patterned surface; and

scanning of the at least one non-melt and melt line images performs so that the at least one melt line image substantially resides along the peak-temperature axis of the at least one non-melt line image.

7. The method of any of claims 1 through 6, wherein the scanning of the at least one first and the at least one second laser beams performs so that each point of the patterned surface scanned by the at least one first laser beam receives at least one light pulse from the at least one second laser beam.

8. The method of any of claims 1 through 7, wherein the at least one first laser beam has a dwell time over the patterned surface during scanning of between 100 microseconds and 20 milliseconds.

9. The method of any of claims 1 through 8, wherein the at least one first laser beam is generated with a CO<sub>2</sub> laser.

10. The method of any of claims 1 through 9, wherein the at least one first laser beam is incident the patterned surface substantially at a Brewster's angle.

11. The method of any of claims 1 through 10, wherein a minimum non-melt temperature  $T_{nonmelt}$  is determined via the relationship:

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

where  $\Delta T$  is an acceptable amount of substrate surface temperature variation,  $\Delta T_{melt}$  is a substrate surface temperature variation due to pattern density effects associated with conventional melt laser annealing,  $T_{melt}$  is a melt temperature of the substrate, and  $T_{sub}$  is an initial substrate surface temperature.

12. The method of any of claims 1 through 11, wherein the at least one first and at least one second laser beam scan with a gaseous dopant precursor adjacent the patterned surface.
13. The method of any of claims 1 through 12, wherein the scanning is performed with two first laser beams and a single second laser beam.
14. The method of any of claims 1 through 13, wherein at least one of an absorber layer and an anti-reflectance layer is disposed atop the patterned surface.
15. The method of any of claims 1 through 14, wherein the patterned surface includes a dopant profile, and the dopant profile is adjusted by adjusting at least one of a) the at least one first laser beam and b) the at least one second laser beam.
16. A system for laser annealing a semiconductor substrate having a patterned surface and a melt temperature, comprising:  
a first laser system configured to generate at least one first laser beam and scan the at least one first laser beam over the patterned surface, the at least one first laser beam configured to heat the patterned surface to a non-melt temperature  $T_{\text{nonmelt}}$  that is within about 400°C of the melt temperature; and  
a second laser system configured to generate at least one second laser beam and scan the at least one second laser beam over the patterned surface relative to the first laser beam, the at least one second laser beam being pulsed and configured to heat the patterned surface from the non-melt temperature to the melt temperature.
17. The system of claim 16, wherein:  
the at least one first laser beam defines at least one non-melt line image at the patterned surface;  
the second laser beam defines at least one melt line image at the patterned surface;  
and  
the first and second laser systems are configured so that the at least one melt line image and the at least one non-melt line image at least partially overlap at the patterned surface.
18. The system of claim 17, wherein:

the at least one non-melt line image has associated therewith a peak temperature axis corresponding to a maximum non-melt temperature of the patterned surface due to the scanning of the at least one first laser beam over the patterned surface; and

the first and second laser systems are configured so that the at least one melt line image substantially resides along the peak-temperature axis of the at least one non-melt line image.

19. The system of any of claims 16 through 18, further comprising a CO<sub>2</sub> laser that generates the at least one first laser beam.

20. The system of any of claims 16 through 19, wherein the first laser system is configured such that the at least one first laser beam is incident the patterned surface substantially at a Brewster's angle.

21. The system of any of claims 16 through 20, further comprising a chamber configured to operably support a gaseous dopant precursor adjacent the patterned surface.

22. A method of laser annealing a substrate having a patterned surface and a melt temperature  $T_{melt}$ , comprising

selecting a temperature variation  $\Delta T$  for the patterned surface;

determining a minimum non-melt temperature  $T_{nonmelt}$  via the relationship:

$$\Delta T \approx \left( \frac{T_{melt} - T_{nonmelt}}{T_{melt} - T_{sub}} \right) \cdot \Delta T_{melt}$$

where  $\Delta T_{melt}$  is a patterned surface temperature variation due to pattern density effects that would arise using conventional single-beam melt laser annealing, and  $T_{sub}$  is an initial temperature of the patterned surface;

performing laser annealing by scanning at least one first laser beam to pre-heat the patterned surface to a non-melt temperature in the range from the minimum non-melt temperature  $T_{nonmelt}$  and a temperature about 50°C below the melt temperature, and by scanning at least one second pulsed laser beam relative to the first laser beam to heat the patterned surface to the substrate melt temperature  $T_{melt}$ .

23. The method of claim 22, wherein the at least one first laser beam is a CO<sub>2</sub> laser.
24. The method of claim 22 or claim 23, wherein the at least one first laser beam is directed relative to the patterned surface at or near a Brewster's angle for the substrate.
25. The method of any of claims 22 through 24, wherein the at least one first laser beam is polarized.
26. The method of any of claims 22 through 25, wherein the at least one second laser beam is provided with a repetition rate of 1KHz or greater.
27. The method of any of claims 22 through 26, wherein the at least one second laser beam is generated with one of an excimer laser, a diode-pumped solid-state laser and a q-switched laser, and a frequency-converted laser.
28. The method of any of claims 22 through 27, wherein the at least one second laser beam is provided with an amount of power between 20 W and 500 W.
29. The method of any of claims 22 through 28, wherein the scanning is performed with two first laser beams and a single second laser beam.
30. The method of any of claims 22 through 29 wherein at least one first and at least one second laser beam scan with a gaseous dopant precursor adjacent the patterned surface.
31. The method of any of claims 22 through 30, wherein;  
at the patterned surface at least one non-melt line image is formed from the at least one first laser beam and at least one melt line image is formed from the at least one second laser beam;  
one of the at least one non-melt line image and the at least one melt line image are provided to have a length that corresponds to a size of a region of the patterned surface.
32. The method of claim 31, wherein the at least one non-melt line image and the at least one melt line image stitch adjacent scans within gaps between IC chips on the patterned surface.

33. The method of any of claims 22 through 32, wherein at least one of an absorber layer and an anti-reflectance layer is disposed atop the patterned surface.

34. The method of any of claims 22 through 33, wherein the patterned surface includes a dopant profile, and the dopant profile is adjusted by adjusting at least one of the at least one first laser beam and the at least one second laser beam.

## ULTRAFAST LASER ANNEALING WITH REDUCED PATTERN DENSITY EFFECTS IN INTEGRATED CIRCUIT FABRICATION

### ABSTRACT

Systems and methods for performing ultrafast laser annealing in a manner that reduces pattern density effects in integrated circuit manufacturing are disclosed. The method includes scanning at least one first laser beam over the patterned surface of a substrate. The at least one first laser beam is configured to heat the patterned surface to a non-melt temperature  $T_{nonmelt}$  that is within about 400°C of the melt temperature  $T_{melt}$ . The method also includes scanning at least one second laser beam over the patterned surface and relative to the first laser beam. The at least one second laser beam is pulsed and is configured to heat the patterned surface from the non-melt temperature provided by the at least one first laser beam up to the melt temperature.

Fig. 1

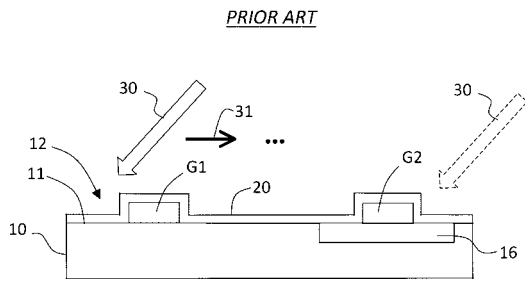


FIG. 1

Fig. 2

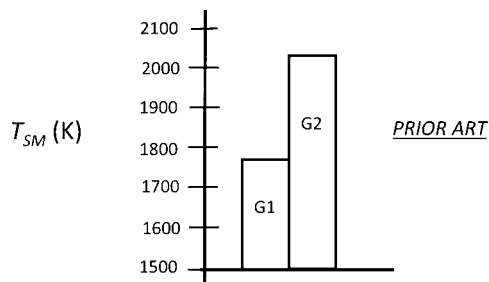


FIG. 2

Fig. 3

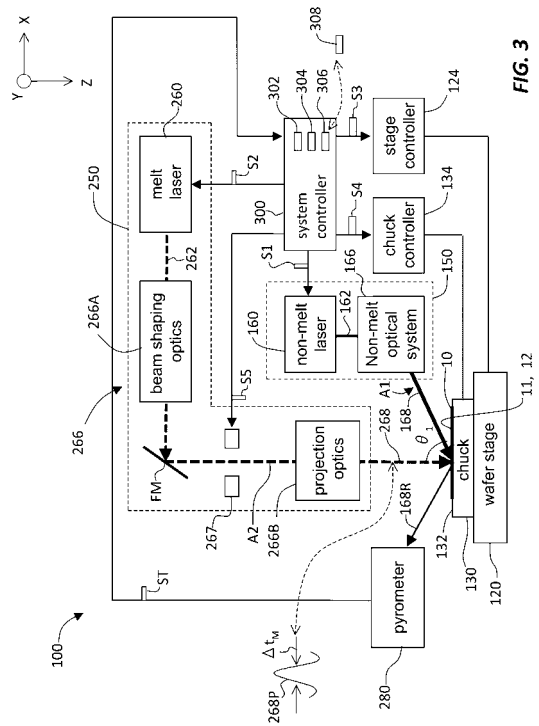


FIG. 3

Fig. 4A

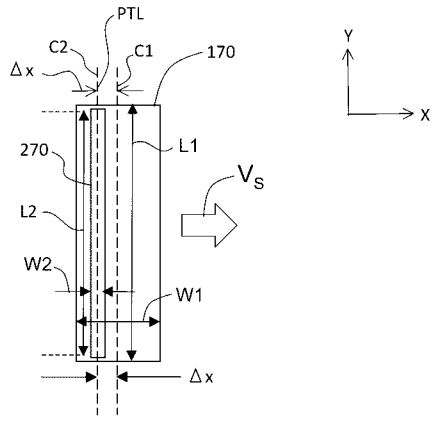


FIG. 4A

Fig. 4B

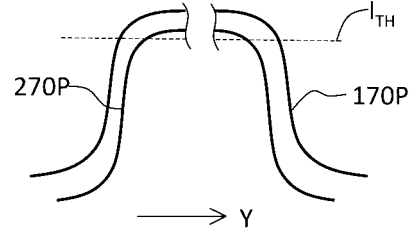


FIG. 4B

Fig. 4C

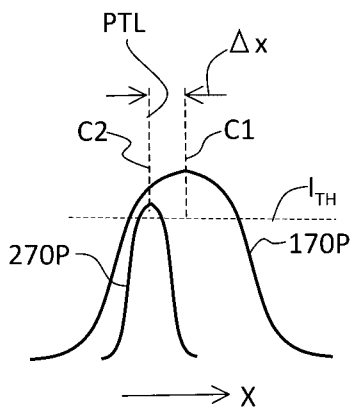


FIG. 4C

Fig. 4D

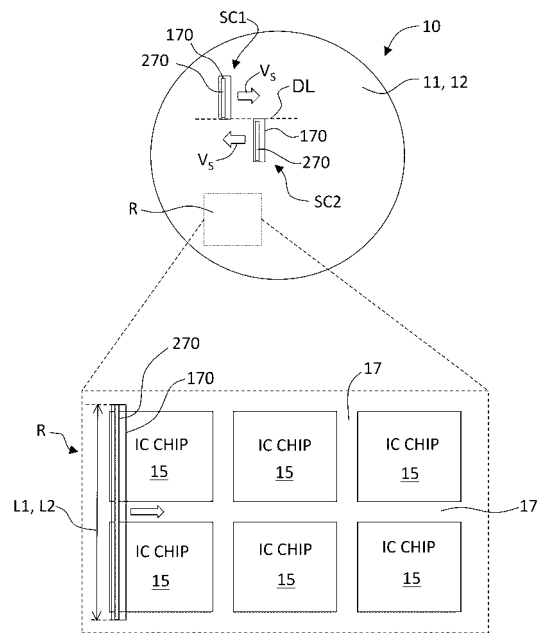


FIG. 4D

Fig.5

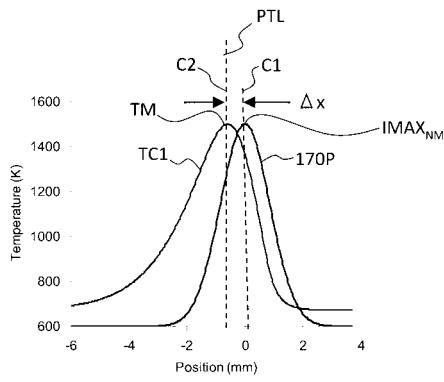


FIG. 5

Fig.6A

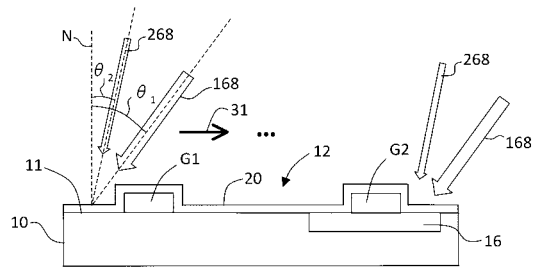


FIG. 6A

Fig.6B

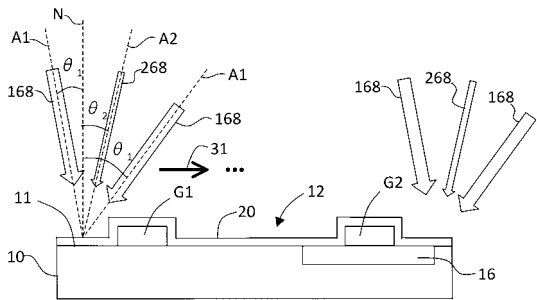


FIG. 6B

Fig.6C

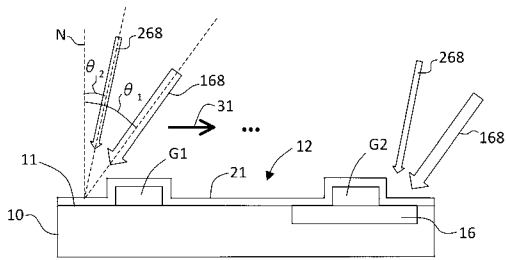


FIG. 6C

Fig.7

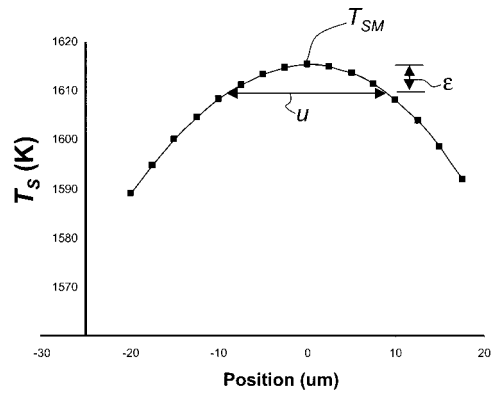


FIG. 7

Fig.6D

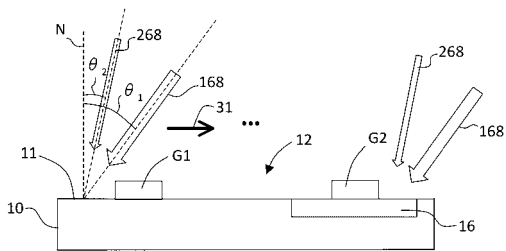


FIG. 6D

Fig.8A

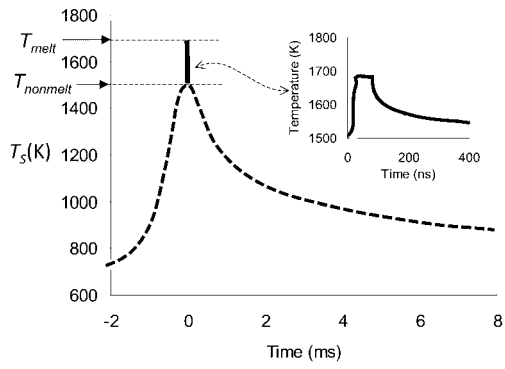


FIG. 8A

Fig.8B

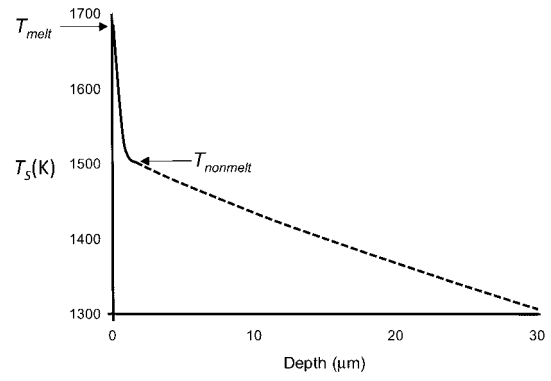


FIG. 8B

Fig.9

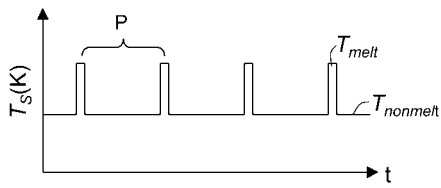


FIG. 9

Fig.10

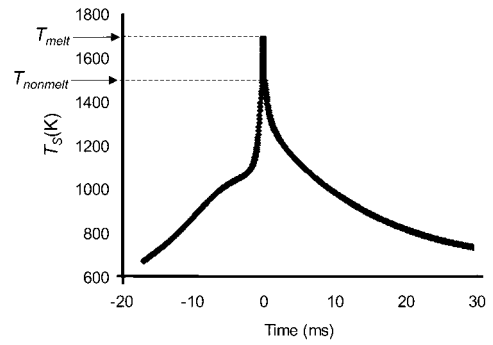


FIG. 10

Fig. 11

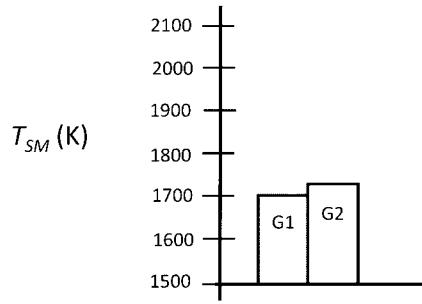


FIG. 11

Fig.12

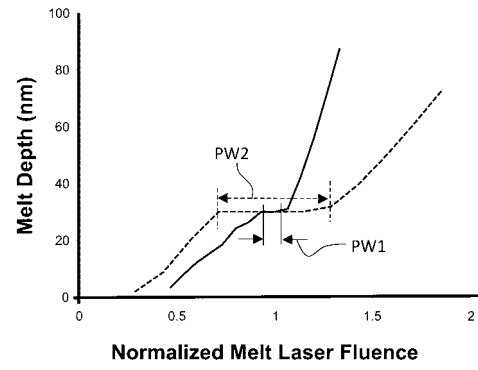


FIG. 12

Fig. 13

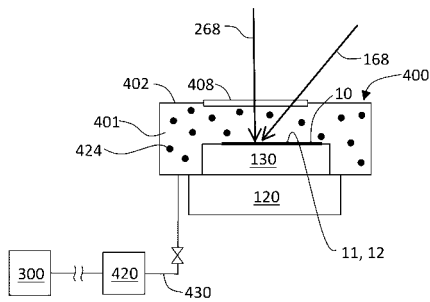


FIG. 13