

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2015 年 12 月 23 日 (23.12.2015) WIPO | PCT

(10) 国际公布号
WO 2015/192397 A1

- (51) 国际专利分类号:
G09F 9/30 (2006.01) G02F 1/1368 (2006.01)
- (21) 国际申请号: PCT/CN2014/081433
- (22) 国际申请日: 2014 年 7 月 2 日 (02.07.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410277297.6 2014 年 6 月 19 日 (19.06.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 李文辉 (LI, Wenhui); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
曾志远 (TSENG, Chihyuan); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市深南中路新闻大厦 1 号楼 3 楼 307 室, Guangdong 518027 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) Title: MANUFACTURING METHOD FOR THIN-FILM TRANSISTOR SUBSTRATE

(54) 发明名称: 薄膜晶体管基板的制造方法

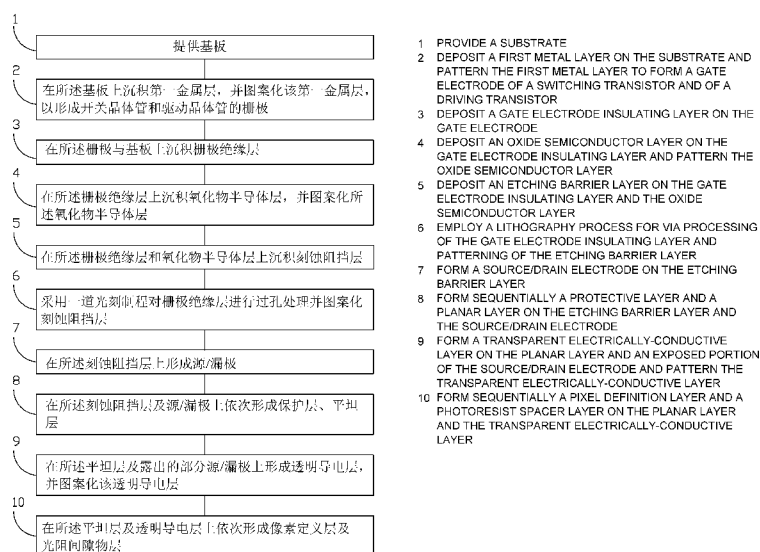


图2 / FIG. 2

(57) Abstract: A manufacturing method for a thin-film transistor substrate: via processing of a gate electrode insulating layer (22) and patterning of an etching barrier layer (24) are performed simultaneously in a single lithography process, that is, a lithography process is not carried out when the gate electrode insulating layer (22) is formed into a film, but an oxide semiconductor pattern is manufactured directly, and then when the etching barrier layer (24) is formed into a film, the via processing of the gate insulating layer (22) and the patterning of the etching barrier layer (24) are combined into a single lithography process. Compared with an existing manufacturing method for a thin-film transistor substrate, this reduces one lithography process and increases manufacturing efficiency. At the same time, aperture ratio is increased by providing an opening on a transparent electrically-conductive layer.

(57) 摘要: 一种薄膜晶体管基板的制造方法, 在同一道光刻制程中同时对栅极绝缘层 (22) 进行过孔处理及图案化刻蚀阻挡层 (24), 即栅绝缘层

(22) 成膜后先不进行光刻制程, 直接线制作氧化物半导体图案, 然后在刻蚀阻挡层 (24) 成膜后, 栅绝缘层 (22) 过孔与刻蚀阻挡层 (24) 图案化合并为同一道光刻制程, 与现有的薄膜晶体管基板的制造方法相比, 可减少一道光刻制程, 提高了制备效率。同时通过在透明导电层上开口, 提高了开口率。

薄膜晶体管基板的制造方法

技术领域

本发明涉及平面显示领域，尤其涉及一种薄膜晶体管基板的制造方法。

5

背景技术

平面显示器件具有机身薄、省电、无辐射等众多优点，得到了广泛的应用。现有的平面显示器件主要包括液晶显示器件（Liquid Crystal Display，LCD）及有机电致发光显示器件（Organic Light Emitting Display，OLED）。

10

有机电致发光器件由于同时具备自发光，不需背光源、对比度高、厚度薄、视角广、反应速度快、可用于挠曲性面板、使用温度范围广、构造及制程较简单等优异之特性，被认为是下一代的平面显示器新兴应用技术。OLED 显示器件按照驱动类型可分为 PM-OLED(无源 OLED)和 AM-OLED(有源 OLED)。

15

AM-OLED 的像素驱动电路通常采用 TFT(Thin Film Transistor，薄膜场效应晶体管)，AM-OLED 的 TFT 基板通过需要 2 种 TFT 来驱动：开关晶体管与驱动晶体管，所述开关晶体管与驱动晶体管需通过 GI via(栅极绝缘层过孔)桥接，GI via 需额外一道光刻制程，包括成膜制程、黄光制程、蚀刻、

剥离等制程工序。

氧化物半导体由于具有较高的电子迁移率（氧化物半导体迁移率 $>10\text{cm}^2/\text{Vs}$ ，非晶硅（a-Si）迁移率仅 $0.5\sim0.8\text{cm}^2/\text{Vs}$ ），而且相比低温多晶硅（LTPS），氧化物半导体制程简单，与非晶硅制程相容性较高，可以应用于

5 液晶显示装置、有机发光显示装置、柔性显示（Flexible）等领域，且与高世代生产线兼容，可应用于大中小尺寸显示，具有良好的应用发展前景，为当前业界研究热门。

目前，常见的氧化物半导体薄膜晶体管有：刻蚀阻挡（Etch Stopper，ES）结构的氧化物半导体薄膜晶体管和背沟道（Back channel etching，BCE）

10 结构的氧化物半导体薄膜晶体管。

当前较为成熟的结构是 ESL（刻蚀阻挡层）结构，通常 ESL 的制作需额外一道光刻制程（包括成膜制程、黄光制程、蚀刻、剥离等制程工序），增加成本，降低良率。

请参阅图 1，为现有的刻蚀阻挡结构的氧化物半导体薄膜晶体管的结构

15 示意图，其在氧化物半导体层 100 形成后及金属源/漏电极 200 形成前，制作一层刻蚀阻挡层（Etch Stopper Layer，ESL）300，用于保护氧化物半导体层 100，避免其在后续的制程（如金属源/漏电极 200 蚀刻等制程）中遭

破坏，进而提升了氧化物半导体薄膜晶体管稳定性，但制作一层刻蚀阻挡层需增加一道光刻制程，一道光刻制程包括成膜、曝光、显影、蚀刻、剥离等工序，因而额外制作一层刻蚀阻挡层将大大增加生产成本，进而降低生产良率。

5

发明内容

本发明的目的在于提供一种薄膜晶体管基板的制造方法，在同一道光刻制程中同时对栅极绝缘层进行过孔处理及图案化刻蚀阻挡层，与现有的薄膜晶体管基板的制造方法相比，可减少一道光刻制程，提高了制备效率。

10 同时通过在透明导电层上开口，提高了开口率。

为实现上述目的，本发明提供一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基板；

步骤 2、在所述基板上沉积第一金属层，并图案化该第一金属层，以形成开关晶体管和驱动晶体管的栅极；

15 成开关晶体管和驱动晶体管的栅极；

步骤 3、在所述栅极与基板上沉积栅极绝缘层；

步骤 4、在所述栅极绝缘层上沉积氧化物半导体层，并图案化所述氧化物半导体层；

步骤 5、在所述栅极绝缘层和氧化物半导体层上沉积刻蚀阻挡层；

步骤 6、采用一道光刻制程对栅极绝缘层进行过孔处理并图案化刻蚀阻挡层；

步骤 7、在所述刻蚀阻挡层上形成源/漏极；

5 步骤 8、在所述刻蚀阻挡层及源/漏极上依次形成保护层、平坦层；

步骤 9、在所述平坦层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层；

步骤 10、在所述平坦层及透明导电层上依次形成像素定义层及光阻间隙物。

10 所述基板为透明基板。

所述基板为玻璃基板。

所述步骤 6 中，所述光刻制程可采用半色调/灰色调进行曝光，曝光后进行干蚀刻或者灰化处理，并剥除光阻层，以形成预定图案的刻蚀阻挡层，并对栅极绝缘层进行过孔处理。

15 所述步骤 6 中，所述光刻制程也可采用常规方法进行曝光，曝光后进行干蚀刻，并剥除光阻层，以形成预定图案的刻蚀阻挡层，并对栅极绝缘层进行过孔处理。

所述步骤 6 中，所述过孔处理是通过将过孔处的栅极绝缘层、刻蚀阻挡层刻蚀掉，露出驱动晶体管的栅极。

所述氧化物半导体层为铟镓锌氧化物半导体层。

所述透明导电层由氧化铟锡制成。

5 所述步骤 9 中，在透明导电层上开口以提高开口率。

本发明还提供一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基板；

步骤 2、在所述基板上沉积第一金属层，并图案化该第一金属层，以形成开关晶体管和驱动晶体管的栅极；

10 步骤 3、在所述栅极与基板上沉积栅极绝缘层；

步骤 4、在所述栅极绝缘层上沉积氧化物半导体层，并图案化所述氧化物半导体层；

步骤 5、在所述栅极绝缘层和氧化物半导体层上沉积刻蚀阻挡层；

步骤 6、采用一道光刻制程对栅极绝缘层进行过孔处理并图案化刻蚀阻

15 挡层；

步骤 7、在所述刻蚀阻挡层上形成源/漏极；

步骤 8、在所述刻蚀阻挡层及源/漏极上依次形成保护层、平坦层；

步骤 9、在所述平坦层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层；

步骤 10、在所述平坦层及透明导电层上依次形成像素定义层及光阻间隙物；

5 所述基板为透明基板；

所述基板为玻璃基板；

所述步骤 6 中，所述光刻制程也可采用常规方法进行曝光，曝光后进行干蚀刻，并剥除光阻层，以形成预定图案的刻蚀阻挡层，并对栅极绝缘层进行过孔处理；

10 所述步骤 6 中，所述过孔处理是通过将过孔处的栅极绝缘层、刻蚀阻挡层刻蚀掉，露出驱动晶体管的栅极；

所述氧化物半导体层为铟镓锌氧化物半导体层；

所述透明导电层由氧化铟锡制成；

所述步骤 9 中，在透明导电层上开口以提高开口率。

15 本发明的有益效果：本发明提供一种薄膜晶体管基板的制造方法，在同一道光刻制程中同时对栅极绝缘层进行过孔处理及图案化刻蚀阻挡层，即栅极绝缘层成膜后，先不进行光刻制程，直接制作氧化物半导体图

案，然后在刻蚀阻挡层成膜后，栅绝缘层过孔与刻蚀阻挡层图案化合并为同一道光刻制程，与现有的薄膜晶体管基板的制造方法相比，可减少一道光刻制程，提高了制备效率。同时通过在透明导电层上开口，提高了开口率。

- 5 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

- 10 下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

图 1 为现有的具有刻蚀阻挡结构的氧化物半导体薄膜晶体管的结构示意图；

- 15 图 2 为本发明薄膜晶体管基板的制造方法的流程图；

图 3 至图 10 为本发明薄膜晶体管基板的制造方法的各步骤的示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 2，并参考图 3 至图 10，本发明提供一种薄膜晶体管基板的制造方法，包括以下步骤：

5 步骤 1、提供基板 20。

所述基板 20 为透明基板，优选玻璃基板或塑料基板，在本实施例中，所述基板 20 为玻璃基板。

步骤 2、在所述基板 20 上沉积第一金属层，并图案化该第一金属层，以形成开关晶体管（Switching TFT）和驱动晶体管（Driving TFT）的栅极
10 21。

具体地，在所述基板 20 上通过沉积形成所述第一金属层，再通过掩模板或半掩模板对该第一金属层进行曝光、显影、蚀刻以形成预定图案的栅极 21。

步骤 3、在所述栅极 21 与基板 20 上沉积栅极绝缘层 22。

15 所述栅极绝缘层 22 一般包括氧化硅、氮化硅其中之一或其组合。

步骤 4、在所述栅极绝缘层 22 上沉积氧化物半导体层 23，并图案化所述氧化物半导体层 23。

所述氧化物半导体层 23 为 IGZO(铟镓锌氧化物)半导体层。

所述氧化物半导体层 23 的形成方式与上述栅极 22 的形成方式类似，在此不作赘述。

步骤 5、在所述栅极绝缘层 22 和氧化物半导体层 23 上沉积刻蚀阻挡层 24。

步骤 6、采用一道光刻制程对栅极绝缘层 22 进行过孔处理并图案化刻蚀阻挡层 24。

具体的，所述光刻制程可采用半色调/灰色调进行曝光，曝光后进行干蚀刻或者灰化处理，并剥除光阻层，以形成预定图案的刻蚀阻挡层 24，并对栅极绝缘层 22 进行过孔处理。

所述光刻制程也可采用常规方法进行曝光，曝光后进行干蚀刻，并剥除光阻层，以形成预定图案的刻蚀阻挡层 24，并对栅极绝缘层 22 进行过孔处理。

所述过孔处理是通过将过孔处的栅极绝缘层 22、刻蚀阻挡层 24 刻蚀掉，露出驱动晶体管的栅极 21。

步骤 7、在所述刻蚀阻挡层 24 上形成源/漏极 25。

所述源/漏极 25 的形成方式与上述栅极 22 的形成方式类似，在此不作

赘述。

步骤 8、在所述刻蚀阻挡层 24 及源/漏极 25 上依次形成保护层 26、平坦层 27。

所述保护层 26、平坦层 27 的形成方式与上述栅极 22 的形成方式类似，
5 在此不作赘述。

步骤 9、在所述平坦层 27 及露出的部分源/漏极 24 上形成透明导电层 28，并图案化该透明导电层 28。

所述透明导电层 28 由氧化铟锡制成，其形成方式与上述栅极 22 的形成方式类似，在此不作赘述。

10 具体的，在透明导电层 28 上开口以提高开口率。

步骤 10、在所述平坦层 27 及透明导电层 28 上依次形成像素定义层 29 及光阻间隙物 30。

所述像素定义层 29 及光阻间隙物 30 的形成方式与上述栅极 22 的形成方式类似，在此不作赘述。

15 综上所述，本发明提供一种薄膜晶体管基板的制造方法，在同一道光刻制程中同时进行过孔处理及蚀刻阻挡层，即栅绝缘层成膜后，先不进行光刻制程，直接线制作氧化物半导体图案，然后在刻蚀阻挡层成膜后，

栅绝缘层过孔与刻蚀阻挡层图案化合并为同一道光刻制程，与现有的薄膜晶体管基板的制造方法相比，可减少一道光刻制程，提高了制备效率。同时通过在透明导电层上开口，提高了开口率。

- 以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。
- 5

权 利 要 求

1、一种薄膜晶体管基板的制造方法，包括以下步骤：

步骤 1、提供基板；

5 步骤 2、在所述基板上沉积第一金属层，并图案化该第一金属层，以形成开关晶体管和驱动晶体管的栅极；

步骤 3、在所述栅极与基板上沉积栅极绝缘层；

步骤 4、在所述栅极绝缘层上沉积氧化物半导体层，并图案化所述氧化物半导体层；

10 步骤 5、在所述栅极绝缘层和氧化物半导体层上沉积刻蚀阻挡层；

步骤 6、采用一道光刻制程对栅极绝缘层进行过孔处理并图案化刻蚀阻挡层；

步骤 7、在所述刻蚀阻挡层上形成源/漏极；

步骤 8、在所述刻蚀阻挡层及源/漏极上依次形成保护层、平坦层；

15 步骤 9、在所述平坦层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层；

步骤 10、在所述平坦层及透明导电层上依次形成像素定义层及光阻间隙物。

2、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述基板为透明基板。

3、如权利要求 2 所述的薄膜晶体管基板的制造方法，其中，所述基板为玻璃基板。

5 4、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述步骤
6 中，所述光刻制程采用半色调/灰色调进行曝光，曝光后进行干蚀刻或者灰化处理，并剥除光阻层，以形成预定图案的刻蚀阻挡层，并对栅极绝缘层进行过孔处理。

5、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述步骤
10 6 中，所述光刻制程进行曝光，曝光后进行干蚀刻，并剥除光阻层，以形成预定图案的刻蚀阻挡层，并对栅极绝缘层进行过孔处理。

6、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述步骤
6 中，所述过孔处理是通过将过孔处的栅极绝缘层、刻蚀阻挡层刻蚀掉，露出驱动晶体管的栅极。

15 7、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述氧化物半导体层为铟镓锌氧化物半导体层。

8、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述透明

导电层由氧化铟锡制成。

9、如权利要求 1 所述的薄膜晶体管基板的制造方法，其中，所述步骤 9 中，在透明导电层上开口以提高开口率。

10、一种薄膜晶体管基板的制造方法，包括以下步骤：

5 步骤 1、提供基板；

步骤 2、在所述基板上沉积第一金属层，并图案化该第一金属层，以形成开关晶体管和驱动晶体管的栅极；

步骤 3、在所述栅极与基板上沉积栅极绝缘层；

10 步骤 4、在所述栅极绝缘层上沉积氧化物半导体层，并图案化所述氧化物半导体层；

步骤 5、在所述栅极绝缘层和氧化物半导体层上沉积刻蚀阻挡层；

步骤 6、采用一道光刻制程对栅极绝缘层进行过孔处理并图案化刻蚀阻挡层；

步骤 7、在所述刻蚀阻挡层上形成源/漏极；

15 步骤 8、在所述刻蚀阻挡层及源/漏极上依次形成保护层、平坦层；

步骤 9、在所述平坦层及露出的部分源/漏极上形成透明导电层，并图案化该透明导电层；

步骤 10、在所述平坦层及透明导电层上依次形成像素定义层及光阻间隙物；

其中，所述基板为透明基板；

其中，所述基板为玻璃基板；

5 其中，所述步骤 6 中，所述光刻制程进行曝光，曝光后进行干蚀刻，并剥除光阻层，以形成预定图案的刻蚀阻挡层，并对栅极绝缘层进行过孔处理；

其中，所述步骤 6 中，所述过孔处理是通过将过孔处的栅极绝缘层、刻蚀阻挡层刻蚀掉，露出驱动晶体管的栅极；

10 其中，所述氧化物半导体层为铟镓锌氧化物半导体层；

其中，所述透明导电层由氧化铟锡制成；

其中，所述步骤 9 中，在透明导电层上开口以提高开口率。

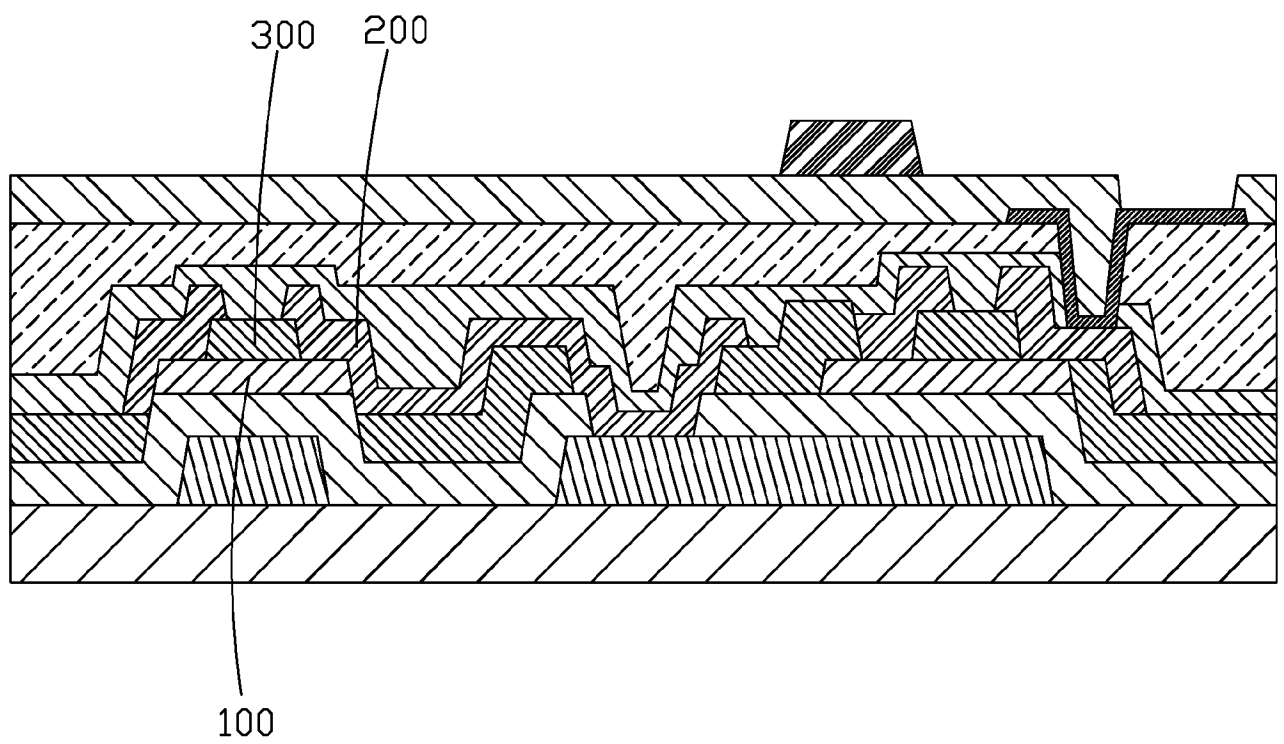


图1

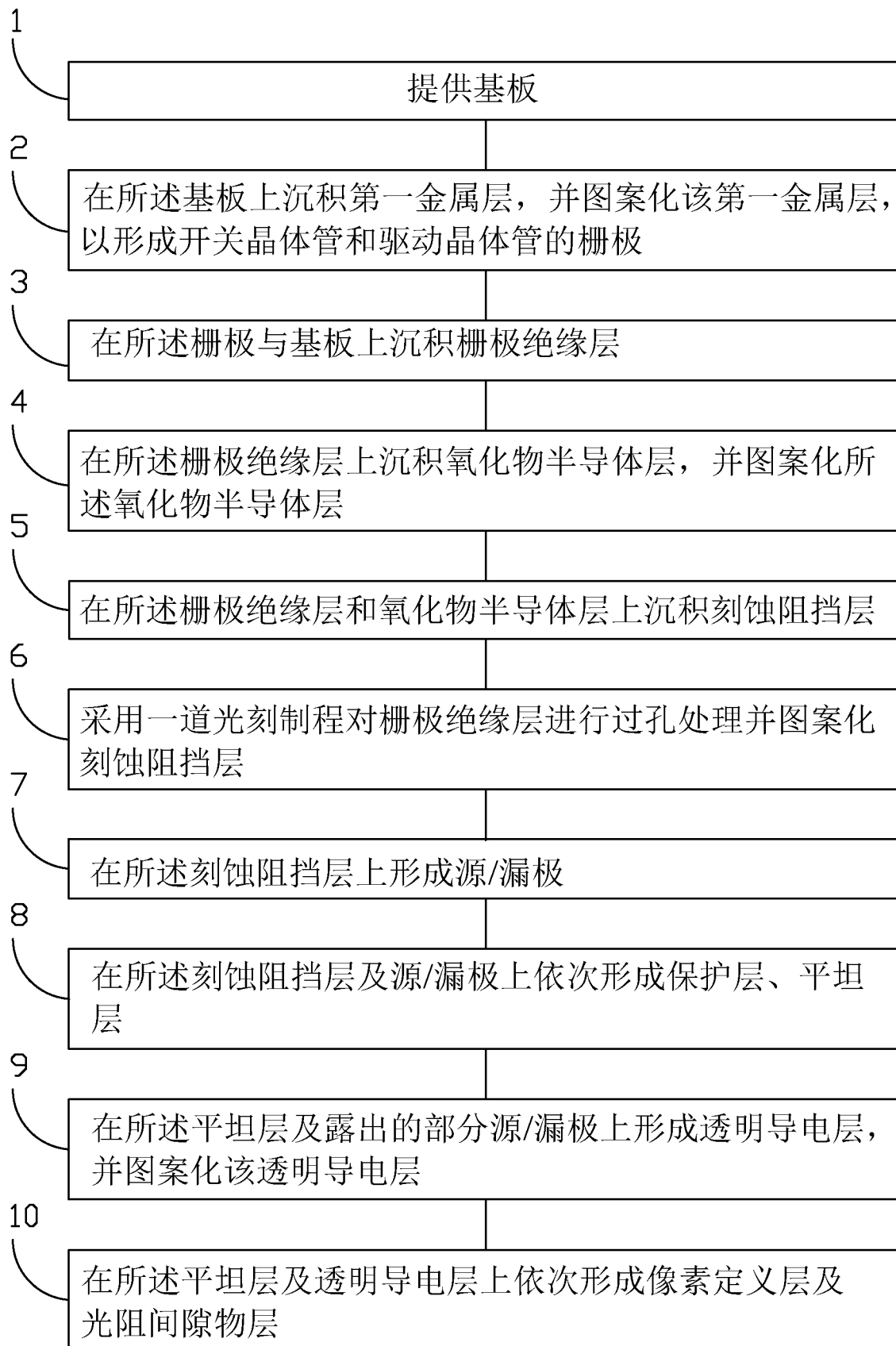


图2

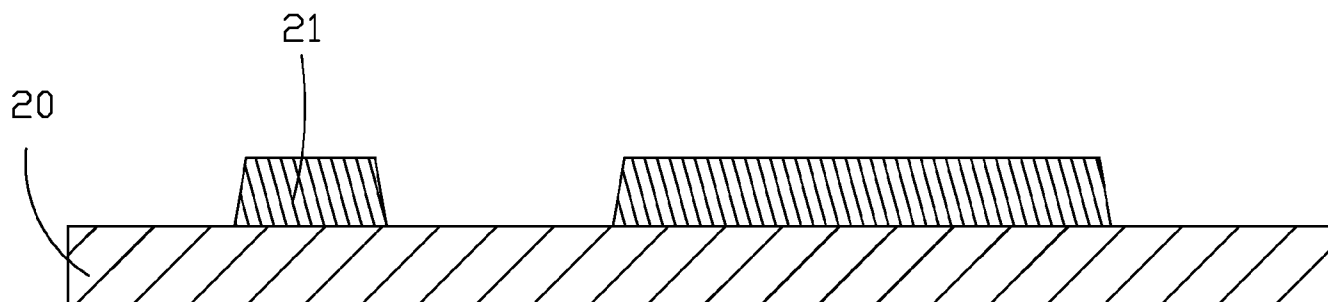


图3

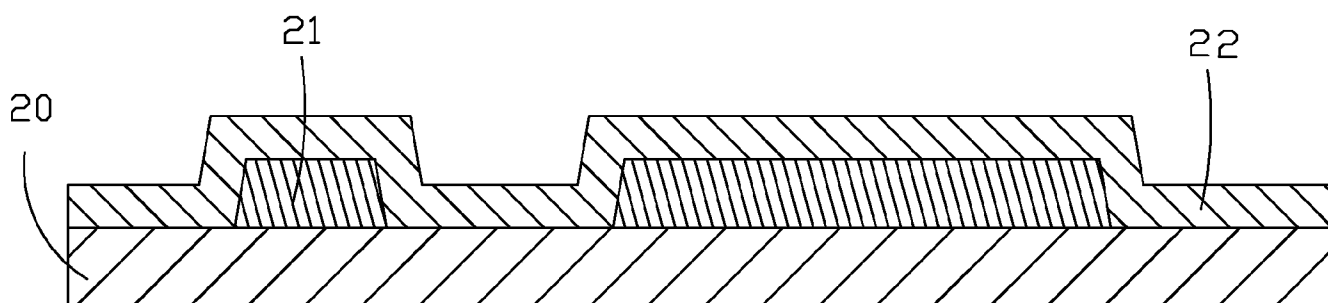


图4

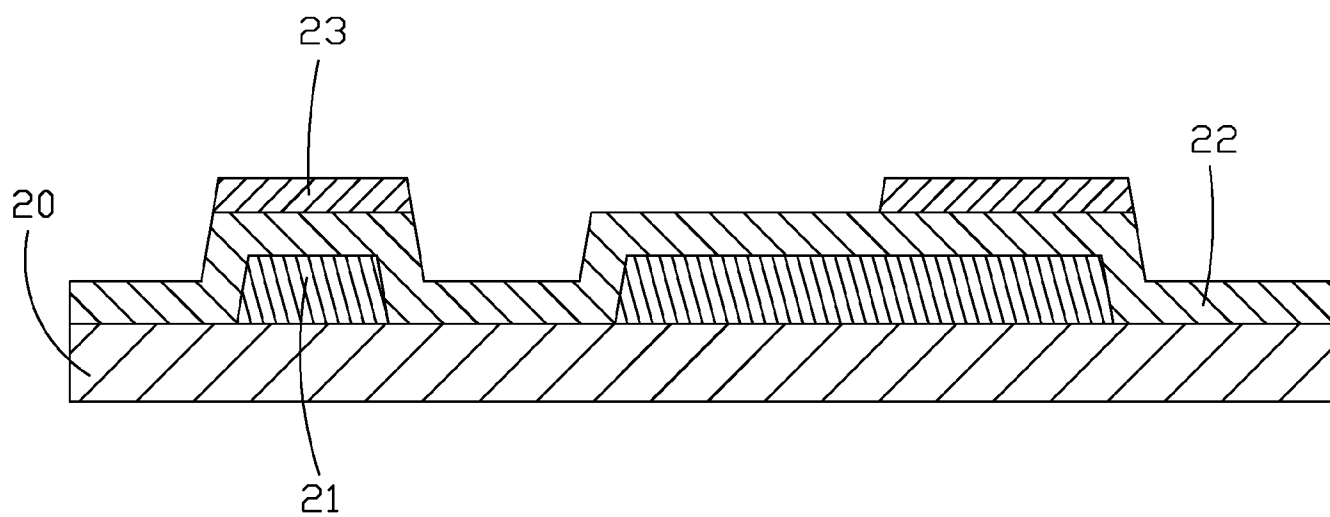


图5

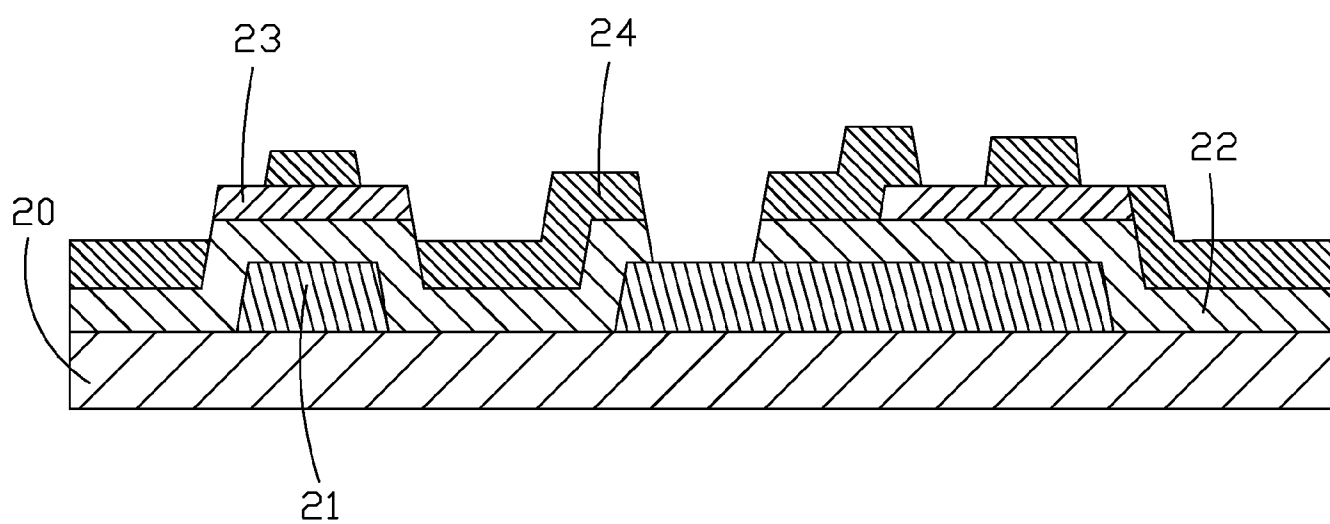


图6

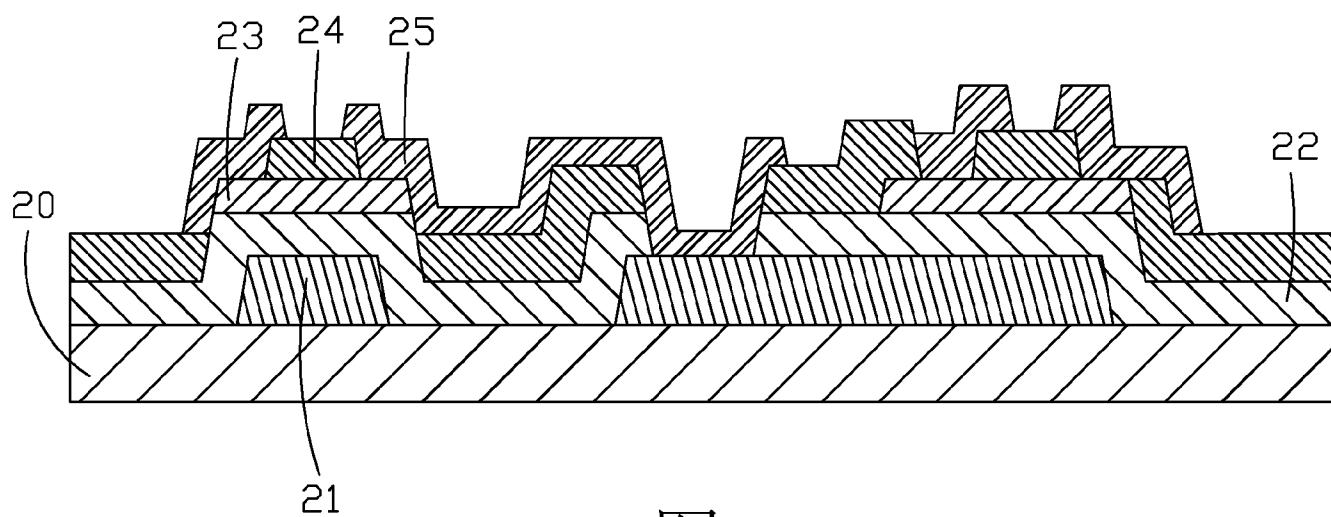


图7

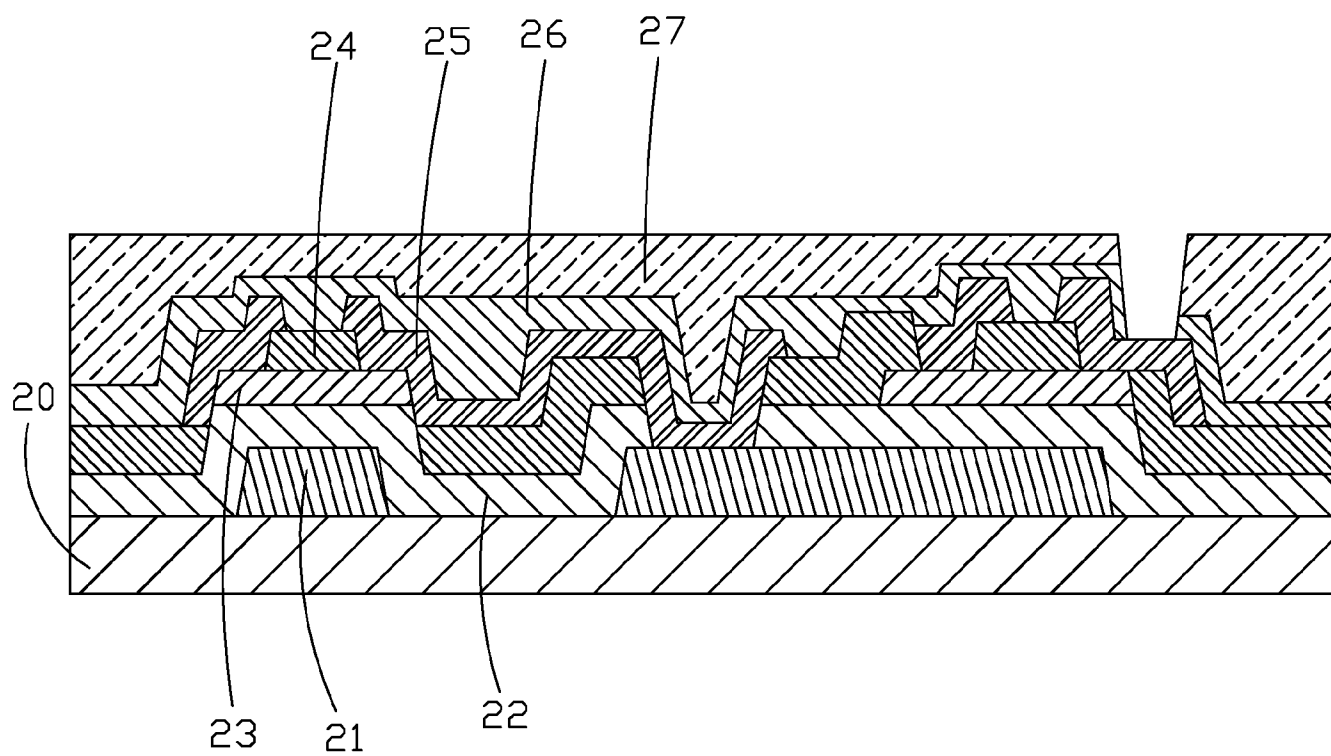


图8

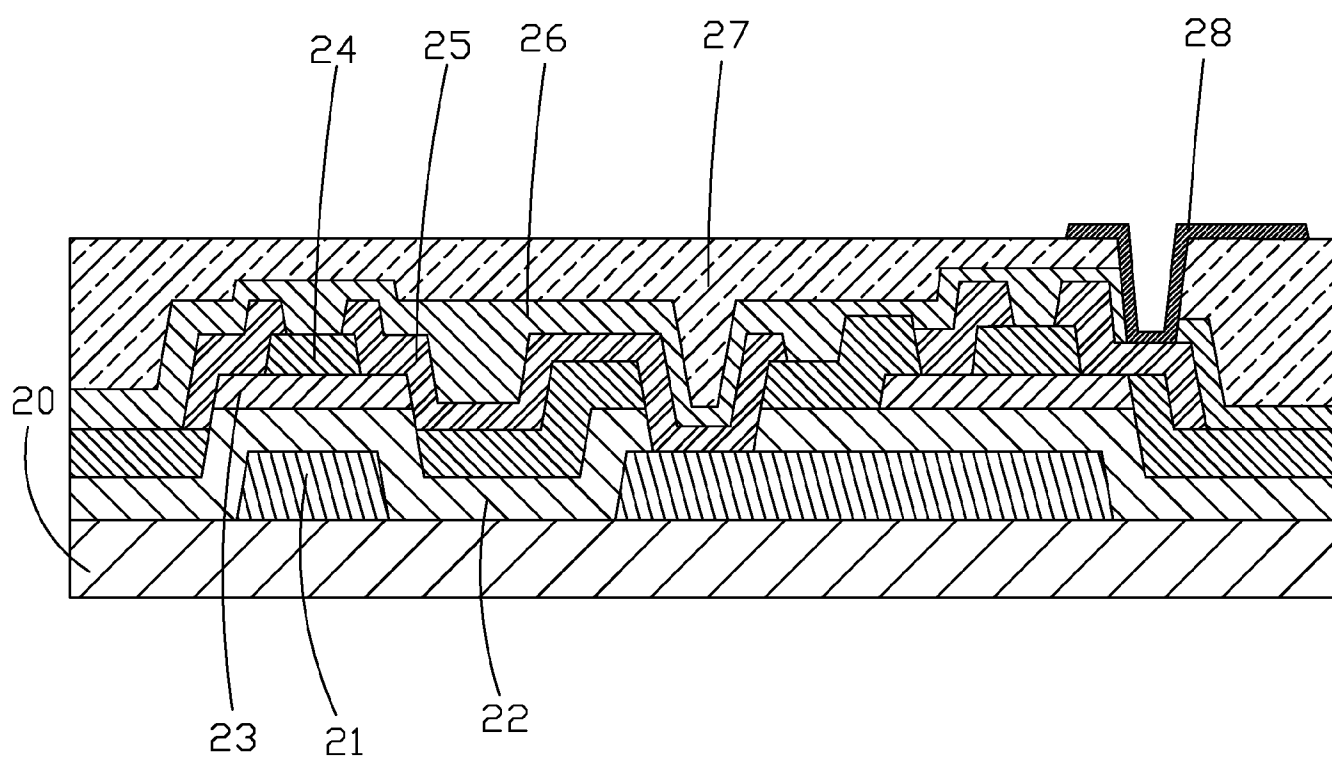


图9

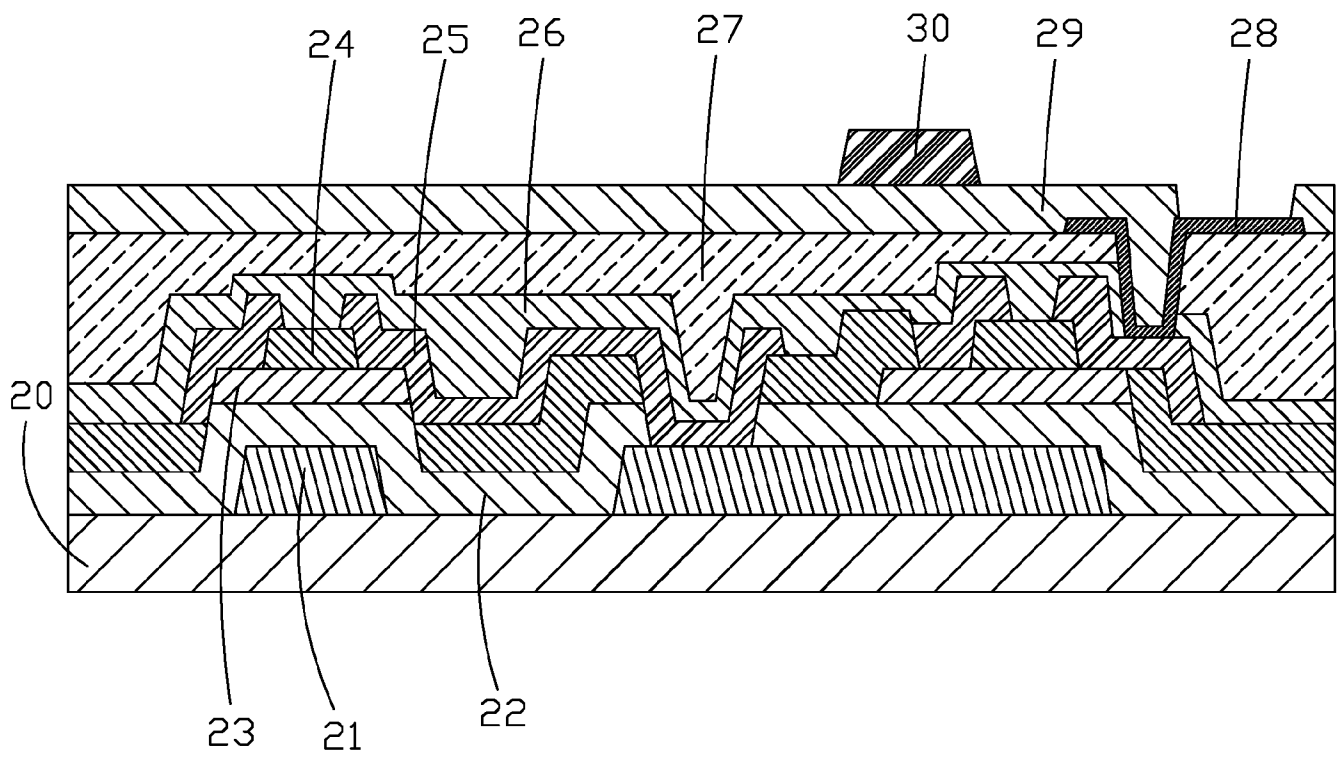


图10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/081433

A. CLASSIFICATION OF SUBJECT MATTER

G09F 9/30 (2006.01) i, G02F 1/1368 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G09F; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI; substrate?, etch+, oxide Id semiconductor, pattern, TFT, metal +, insulat+, drain, gate, method

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102652330 A (SHARP KK) 29 August 2012 (29.08.2012) description, paragraphs [0153]-[0156], and figures 4 and 7	1-10
A	CN 101635276 A (AU OPTRONICS CORPORATION) 27 January 2010 (27.01.2010) the whole document	1-10
A	CN 102122673 A (AU OPTRONICS CORPORATION) 13 July 2011 (13.07.2011) the whole document	1-10
A	CN 101071816 A (LG PHILIPS LCD CO LTD) 14 November 2007 (14.11.2007) the whole document	1-10
A	CN 101894760 A (AU OPTRONICS CORPORATION) 24 November 2010 (24.11.2010) the whole document	1-10
A	US 2012286264 A1 (SUZUKI, TAKESHI et al.) 15 November 2012 (15.11.2012) the whole document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 05 February 2015	Date of mailing of the international search report 27 February 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer GUO, Kai Telephone No. (86-10) 62413588

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/081433

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102652330 A	29 August 2012	US 2012241750 A1	27 September 2012
		KR 101273831 B1	11 June 2013
		EP 2511896 A1	17 October 2012
		WO 2011070981 A1	16 June 2011
		JP 2013051421 A	14 March 2013
		JP 5095864 B2	12 December 2012
		JP 5518966 B2	11 June 2014
		KR 20120089773 A	13 August 2012
		RU 2503085 C1	27 December 2013
		US 8685803 B2	01 April 2014
		CN 102652330 B	17 September 2014
CN 101635276 A	27 January 2010	None	
CN 102122673 A	13 July 2011	US 2012132914 A1	31 May 2012
		TW 201222822 A	01 June 2012
		CN 102122673 B	02 January 2013
CN 101071816 A	14 November 2007	US 7476901 B2	13 January 2009
		KR 101287198 B1	16 July 2013
		US 2007262317 A1	15 November 2007
		CN 100517733 C	22 July 2009
		KR 20070109589 A	15 November 2007
CN 101894760 A	24 November 2010	CN 101894760 B	20 June 2012
US 2012286264 A1	15 November 2012	WO 2011142088 A1	17 November 2011
		CN 102668099 A	12 September 2012

国际检索报告

国际申请号

PCT/CN2014/081433

A. 主题的分类

G09F 9/30(2006.01)i; G02F 1/1368(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09F, G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNPAT, CNKI: 基板, 刻蚀, 氧化物半导体, 薄膜晶体管, 图案化, 金属, 漏极, 绝缘, 蚀刻, 栅极, 方法, substrate?, etch+, oxide ld semiconductor, pattern, TFT, metal+, insulat+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102652330 A (夏普株式会社) 2012年 8月 29日 (2012 - 08 - 29) 说明书第153-156, 172-175段, 附图4, 7	1-10
A	CN 101635276 A (友达光电股份有限公司) 2010年 1月 27日 (2010 - 01 - 27) 全文	1-10
A	CN 102122673 A (友达光电股份有限公司) 2011年 7月 13日 (2011 - 07 - 13) 全文	1-10
A	CN 101071816 A (LG. 飞利浦LCD株式会社) 2007年 11月 14日 (2007 - 11 - 14) 全文	1-10
A	CN 101894760 A (友达光电股份有限公司) 2010年 11月 24日 (2010 - 11 - 24) 全文	1-10
A	US 2012286264 A1 (SUZUKI, TAKESHI 等) 2012年 11月 15日 (2012 - 11 - 15) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 2月 5日

国际检索报告邮寄日期

2015年 2月 27日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

郭凯

电话号码 (86-10)62413588

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/081433

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102652330	A	2012年 8月 29日	US	2012241750	A1	2012年 9月 27日
				KR	101273831	B1	2013年 6月 11日
				EP	2511896	A1	2012年 10月 17日
				WO	2011070981	A1	2011年 6月 16日
				JP	2013051421	A	2013年 3月 14日
				JP	5095864	B2	2012年 12月 12日
				JP	5518966	B2	2014年 6月 11日
				KR	20120089773	A	2012年 8月 13日
				RU	2503085	C1	2013年 12月 27日
				US	8685803	B2	2014年 4月 1日
				CN	102652330	B	2014年 9月 17日
CN	101635276	A	2010年 1月 27日	无			
CN	102122673	A	2011年 7月 13日	US	2012132914	A1	2012年 5月 31日
				TW	201222822	A	2012年 6月 1日
				CN	102122673	B	2013年 1月 2日
CN	101071816	A	2007年 11月 14日	US	7476901	B2	2009年 1月 13日
				KR	101287198	B1	2013年 7月 16日
				US	2007262317	A1	2007年 11月 15日
				CN	100517733	C	2009年 7月 22日
				KR	20070109589	A	2007年 11月 15日
CN	101894760	A	2010年 11月 24日	CN	101894760	B	2012年 6月 20日
US	2012286264	A1	2012年 11月 15日	WO	2011142088	A1	2011年 11月 17日
				CN	102668099	A	2012年 9月 12日

表 PCT/ISA/210 (同族专利附件) (2009年7月)