



(10) **DE 10 2013 112 552 B4** 2017.05.24

(12)

## Patentschrift

(21) Aktenzeichen: **10 2013 112 552.2**

(22) Anmeldetag: **14.11.2013**

(43) Offenlegungstag: **21.05.2015**

(45) Veröffentlichungstag  
der Patenterteilung: **24.05.2017**

(51) Int Cl.: **H01L 23/58** (2006.01)

**G06F 21/55** (2013.01)

**G06F 21/75** (2013.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:

**Infineon Technologies AG, 85579 Neubiberg, DE**

(74) Vertreter:

**Viering, Jentschura & Partner mbB Patent- und  
Rechtsanwälte, 01099 Dresden, DE**

(72) Erfinder:

**Weder, Uwe, 84072 Au, DE; Kuenemund, Thomas,  
80809 München, DE**

(56) Ermittelter Stand der Technik:

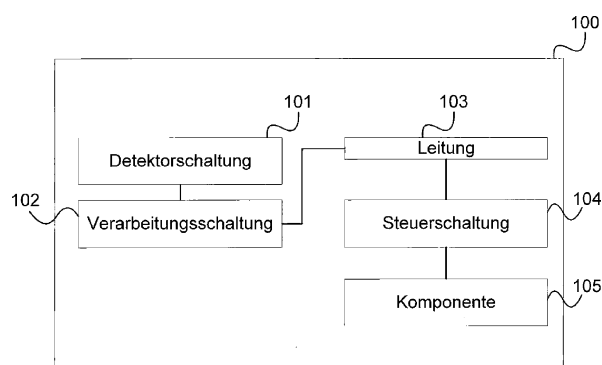
|    |                  |    |
|----|------------------|----|
| DE | 103 45 240       | A1 |
| DE | 10 2007 058 003  | A1 |
| DE | 10 2010 045 328  | A1 |
| US | 7 038 307        | B2 |
| US | 2005 / 0 236 683 | A1 |
| US | 2006 / 0 192 681 | A1 |
| WO | 00/ 58 807       | A1 |
| WO | 02/ 017 398      | A1 |

(54) Bezeichnung: **Schaltungsanordnung und Verfahren zum Sichern einer Schaltungsanordnung gegen wiederholte Lichtangriffe**

(57) Hauptanspruch: Schaltungsanordnung (100) aufweisend

eine Detektionsschaltung (101), die eingerichtet ist, Lichtangriffe auf die Schaltungsanordnung (100) zu detektieren;  
eine Verarbeitungsschaltung (102), die eingerichtet ist, für jeden durch die Detektionsschaltung (101) detektierten Lichtangriff einen Stromfluss durch eine Leitung (103) zu veranlassen, wobei bei Überschreiten einer gewissen Anzahl durch Lichtangriffe veranlasster Stromflüsse die Leitung (103) zerstört wird oder eine Leitfähigkeit der Leitung (103) um einen gewissen Betrag verringert wird; und  
eine Steuerschaltung (104), die eingerichtet ist, abhängig vom Leitzustand der Leitung (103) die Funktion einer Komponente (105) der Schaltungsanordnung (100) zu ermöglichen,

wobei der Leitzustand im Funktionszustand der Leitung (103) die Leitfähigkeit der Leitung ist;  
und wobei die Steuerschaltung (104) eingerichtet ist, die Funktion der Komponente (105) der Schaltungsanordnung (100) zu verhindern, wenn die Leitfähigkeit der Leitung (103) unter einem vorgegebenen Wert ist.



**Beschreibung**

**[0001]** Ausführungsbeispiele betreffen allgemein Schaltungsanordnungen und Verfahren zum Sichern einer Schaltungsanordnung gegen wiederholte Lichtangriffe.

**[0002]** Integrierte Schaltungen, die für sicherheitskritische Anwendungen verwendet werden, beispielsweise auf Chipkarten, sollen typischerweise gegen Angriffe geschützt werden. Ein Typ solcher Angriffe sind Lichtangriffe, typischerweise Laserattacken, bei denen eine Funktionsstörung eines Bauelements bewirkt werden soll. Es ist insbesondere wünschenswert, die zeitliche und räumliche Wiederholbarkeit solcher Fehlerangriffe einzuschränken. DE 10 2010 045 328 A1 beschreibt ein Überwachen eines portablen Datenträgers abhängig vom Entladen einer Speicherzelle. US 2006/0 192 681 A1 beschreibt Überwachen eines Schaltkreises abhängig von der gemessenen Betriebsspannung. WO 00/058 807 A1 beschreibt Überwachen einer integrierten Schaltung abhängig von Ausgangsströmen an Knoten eines Netzwerkes der integrierten Schaltung. DE 10 2007 058 003 A1 beschreibt ein Halbleiterbauelement mit einer PIN Diode als Sensorelement für Lichtangriffe. US 2005/0 236 683 A1 beschreibt Überwachen eines integrierten Schaltkreises durch eine Vielzahl in dem integrierten Schaltkreis verteilter Detektoren. WO 02/17 398 A1 beschreibt Schutz einer integrierten Schaltung durch ein aktives Shield mit Signalsender und Signalempfänger. US 7 038 307 B2 beschreibt einen Halbleiterchip mit Schutz gegen einen fokussierten Ionenstrahl, abhängig von ansteigender Leitfähigkeit eines dielektrischen Materials. DE 103 45 240 A1 beschreibt eine integrierte Schaltung mit einer Strahlungssensoranordnung, welche, wenn eine Strahlungsdosis einen vorbestimmten Wert überschreitet, die Schaltungseigenschaft irreversibel ändert. Gemäß einem Ausführungsbeispiel wird eine Schaltungsanordnung bereitgestellt, aufweisend eine Detektionsschaltung, die eingerichtet ist, Lichtangriffe auf die Schaltungsanordnung zu detektieren, eine Verarbeitungsschaltung, die eingerichtet ist, für jeden durch die Detektionsschaltung detektierten Lichtangriff einen Stromfluss durch eine Leitung zu veranlassen und eine Steuerschaltung, die eingerichtet ist, abhängig vom Leitzustand der Leitung die Funktion einer Komponente der Schaltungsanordnung zu ermöglichen.

**[0003]** Die Figuren geben nicht die tatsächlichen Größenverhältnisse wieder sondern sollen dazu dienen, die Prinzipien der verschiedenen Ausführungsbeispiele zu illustrieren. Im Folgenden werden verschiedene Ausführungsbeispiele mit Bezug auf die folgenden Figuren beschrieben.

**[0004]** Fig. 1 zeigt eine Schaltungsanordnung gemäß einer Ausführungsform.

**[0005]** Fig. 2 zeigt ein Ablaufdiagramm gemäß einer Ausführungsform.

**[0006]** Fig. 3 zeigt eine Detektionsanordnung gemäß einer Ausführungsform.

**[0007]** Fig. 4 zeigt eine Schaltungsanordnung gemäß einer Ausführungsform.

**[0008]** Die folgende detaillierte Beschreibung bezieht sich auf die beiliegenden Figuren, die Details und Ausführungsbeispiele zeigen. Diese Ausführungsbeispiele sind so detailliert beschrieben, dass der Fachmann die Erfindung ausführen kann. Andere Ausführungsformen sind auch möglich und die Ausführungsbeispiele können in struktureller, logischer und elektrischer Hinsicht geändert werden, ohne vom Gegenstand der Erfindung abzuweichen. Die verschiedenen Ausführungsbeispiele schließen sich nicht notwendig gegenseitig aus sondern es können verschiedene Ausführungsformen miteinander kombiniert werden, so dass neue Ausführungsformen entstehen.

**[0009]** Registrieren von Lichtangriffen durch Felder mit nichtflüchtigen Speicherzellen mit eigener Peripherie ermöglicht nur begrenzten Schutz gegen wiederholte Lichtangriffe.

**[0010]** Typischerweise werden nur wenige der Angriffe mittels einer begrenzten Anzahl lokal implementierter Sensorelemente erkannt und eine flächendeckende Erkennung der Angriffe ist nicht möglich.

**[0011]** Erfolgen Attacken außerdem in schneller Abfolge, so wird dies typischerweise nicht erkannt und (aufgrund der erforderlichen Speicher-Programmierzzeit) nur ein Teil der Attacken registriert.

**[0012]** Erzeugt eine Attacke auf Grund ihrer großen Intensität einen Latchup in dem angegriffenen Chip, so ist die Chipfunktionalität nicht mehr gegeben, die den Ablauf der erforderlichen Speicherzellen-Programmierung zuverlässig steuern kann.

**[0013]** Außerdem ist diese Herangehensweise mittels spezieller Speicherzellenfelder typischerweise sehr flächenintensiv, da ein gesondertes Speicherzellenfeld und weitere Komponente (z. B. Ladungspumpen etc.) vorgesehen werden müssen.

**[0014]** Im Folgenden wird eine Ausführungsform beschrieben, bei der die Zahl der Licht-Fehlerangriffe im Unterschied zu der oben beschriebenen Herangehensweise mittels einer Metallleitung registriert wird.

**[0015]** Fig. 1 zeigt eine Schaltungsanordnung 100 gemäß einer Ausführungsform.

**[0016]** Die Schaltungsanordnung weist eine Detektionsschaltung **101**, die eingerichtet ist, Lichtangriffe auf die Schaltungsanordnung **100** zu detektieren und weist eine Verarbeitungsschaltung **102** auf, die eingerichtet ist, für jeden durch die Detektionsschaltung **101** detektierten Lichtangriff einen Stromfluss durch eine Leitung **103** zu veranlassen.

**[0017]** Die Schaltungsanordnung weist außerdem eine Steuerschaltung **104** auf, die eingerichtet ist, abhängig vom Leitzustand der Leitung **103** die Funktion einer Komponente **105** der Schaltungsanordnung **100** zu ermöglichen.

**[0018]** In anderen Worten: Es werden gemäß einer Ausführungsform Fehlerangriffe (in Form lokaler Lichtangriffe) auf eine Schaltungsanordnung, beispielsweise einen Chip, mittels einer Leitung registriert, indem, beispielsweise für jeden detektierten Lichtangriff ein Stromfluss (ausreichender Stärke) durch die Leitung erzeugt wird. Die Leitung ist beispielsweise derart ausgestaltet, dass sie bei jedem auf diese Weise verursachten Stromfluss derart alertet, dass Sie nach einer vorgegebenen Zahl (z. B. in einem gewissen Zahlbereich, da die Alterung typischerweise nicht exakt vorhergesagt werden kann) von detektierten Lichtangriffen und entsprechenden Stromflüssen durch die Leitung ihre Leitfähigkeit verliert, beispielsweise durchbrennt oder durchschmilzt (es handelt sich beispielsweise um eine, gemessen an dem veranlassten Stromfluss, dünne Leitung, d. h. eine Leitung, die nicht geeignet ist, einen Strom der Größe, wie er erzeugt wird, dauerhaft zu verkraften). Nach Durchbrennen der Leitung ermöglicht die Steuerschaltung beispielsweise die Funktion bestimmter Komponenten der Schaltungsanordnung nicht mehr. Beispielsweise können eine oder mehrere Komponenten des Chips, beispielsweise eine zentrale Verarbeitungseinheit, nicht mehr gestartet werden.

**[0019]** In anderen Worten: Es erfolgt durch die veranlassten Stromflüsse durch die Leitung eine Integralbildung der detektierten Lichtangriffe, die, bei Überschreiten einer gewissen Zahl (die die Leitung zerstört oder allgemein ihre Leitfähigkeit um einen gewissen Betrag verringert), zu einer beispielsweise dauerhaften Blockade von ein oder mehreren Komponenten oder des gesamten Chips führt.

**[0020]** Für diese Herangehensweise ist kein Programmiervorgang erforderlich und sie kann mit geringer Komplexität und geringem Flächenaufwand realisiert werden (beispielsweise ist kein zusätzliches Speicherzellenfeld und weitere Komponenten zum Betrieb der zusätzlichen Speicherzellen erforderlich).

**[0021]** Da erwartet werden kann, dass die Zahl von Angriffen, nach der sich der Leitzustand der Leitung ändert (die Leitung beispielsweise durchbrennt) vom einzelnen Chip abhängt, kann bei mehreren Chips ei-

ne große Streuung der Zahl von Angriffen, nach der der Chip nicht mehr funktionsfähig ist, erwartet werden. Dies erschwert einem Angreifer das Verständnis der Vorgänge im Chip.

**[0022]** Die einzelnen Attacken werden beispielsweise mittels eines Wannensensors erkannt. Das Durchbrennen (oder allgemein die Änderung des Leitzustands) der Leitung versetzt den Chip beispielsweise in einen permanenten Resetzustand, in dem kein Zugriff auf den Chip mehr möglich ist.

**[0023]** Gemäß einer Ausführungsform ist beispielsweise parallel zu der Leitung ein Schalter vorgesehen, so dass die Leitung überbrückt werden kann. Damit kann das Risiko minimiert werden, dass die Leitung ungewollt ihren Leitzustand ändert und der Chip ungewollt nicht mehr funktionsfähig ist. In anderen Worten: Es kann die Schaltungsanordnung dahingehend konfigurierbar sein, dass unabhängig vom Leitzustand der Leitung die Funktion der Komponente der Schaltungsanordnung ermöglicht wird.

**[0024]** Der Leitzustand ist beispielsweise die Leitfähigkeit der Leitung wenn sich die Leitung im Funktionszustand befindet, d. h. wenn die Leitung nicht aufgetrennt ist. Der Leitzustand kann auch einer fehlenden Leitfähigkeit der Leitung entsprechen, wenn sich die Leitung nicht im Funktionszustand befindet, z. B. wenn die Leitung aufgetrennt ist.

**[0025]** Beispielsweise kann die Steuerschaltung die Funktion der Komponente der Schaltungsanordnung verhindern, wenn die Leitfähigkeit der Leitung unter einem vorgegebenen Wert ist.

**[0026]** Gemäß einer Ausführungsform kann die Steuerschaltung die Schaltungsanordnung in einen Reset-Zustand versetzen, wenn die Leitfähigkeit der Leitung unter einem vorgegebenen Wert ist.

**[0027]** Beispielsweise kann die Steuerschaltung die Funktion der Komponente der Schaltungsanordnung verhindern, wenn die Leitung aufgetrennt ist.

**[0028]** Beispielsweise kann die Steuerschaltung die Schaltungsanordnung in einen Reset(Rücksetz)-Zustand versetzen, wenn die Leitung aufgetrennt ist.

**[0029]** Die Steuerschaltung kann beispielsweise abhängig vom Leitzustand der Leitung die Komponente aktivieren.

**[0030]** In einer Ausführungsform weist die Schaltungsanordnung eine CMOS-Schaltung auf und die Detektionsschaltung ist eingerichtet, einen Lichtangriff auf die CMOS-Schaltung zu detektieren.

**[0031]** Die Detektionsschaltung weist beispielsweise einen Wannensensor auf.

**[0032]** Gemäß einer Ausführungsform ist die Schaltungsanordnung ein Chip.

**[0033]** Die Steuerschaltung ist beispielsweise eingerichtet, abhängig vom Leitzustand der Leitung den Chip zu starten oder in einem Rest-Zustand zu belassen.

**[0034]** Gemäß einer Ausführungsform weist die Leitung einen Leitungspfad und einen zu dem Leitungspfad parallel geschalteten Schalter auf.

**[0035]** Gemäß einer Ausführungsform ist die Detektionsschaltung derart eingerichtet, dass sie für jeden detektierten Lichtangriff auf die Schaltungsanordnung ein Signal ausgibt, das anzeigt, dass ein Lichtangriff detektiert wurde und die Verarbeitungsschaltung ist eingerichtet, bei Empfang des Signals einen Stromfluss durch eine Leitung zu veranlassen.

**[0036]** Beispielsweise verbindet die Verarbeitungsschaltung in Reaktion auf den Empfang des Signals die Leitung mit ihrem einem Ende mit einem Knoten mit hohem Versorgungspotential und mit ihrem anderen Ende mit einem Knoten mit niedrigem Versorgungspotential.

**[0037]** Die Schaltungsanordnung führt beispielsweise ein Verfahren durch, wie es in **Fig. 2** dargestellt ist.

**[0038]** **Fig. 2** zeigt ein Ablaufdiagramm **200** gemäß einer Ausführungsform.

**[0039]** Das Ablaufdiagramm **200** veranschaulicht ein Verfahren zum Sichern einer Schaltungsanordnung gegen wiederholte Lichtangriffe.

**[0040]** In **201** wird ein Lichtangriff auf die Schaltungsanordnung detektiert.

**[0041]** In **202** wird für jeden durch die Detektionsschaltung detektierten Lichtangriff ein Stromfluss durch eine Leitung veranlasst.

**[0042]** In **203** wird abhängig vom Leitzustand der Leitung die Funktion einer Komponente der Schaltungsanordnung ermöglicht.

**[0043]** Es sollte beachtet werden, dass **203** nicht notwendig nach **202** durchgeführt werden muss, sondern beispielsweise permanent, wenn die Schaltungsanordnung angeschaltet ist, bei jedem Starten der Schaltungsanordnung oder periodisch durchgeführt wird und **202** je nach Auftreten eines Lichtangriffs durchgeführt wird.

**[0044]** Ausführungsbeispiele, die im Zusammenhang mit der Schaltungsanordnung **100** beschrieben sind, gelten analog für das in **Fig. 2** dargestellte Verfahren und umgekehrt.

**[0045]** Im Folgenden werden Ausführungsbeispiele detaillierter beschrieben.

**[0046]** Gemäß einer Ausführungsform basiert die Detektionsschaltung auf der Detektion einer Spannungsänderung in einer Wanne. Ein Beispiel für eine entsprechende Detektionsschaltung wird im Folgenden mit Bezug auf **Fig. 3** beschrieben.

**[0047]** **Fig. 3** zeigt eine Detektionsanordnung **300** gemäß einer Ausführungsform.

**[0048]** Die Detektionsanordnung ist in diesem Beispiel Teil eines Chips in CMOS-Technologie. Entsprechend weist der Chip eine Vielzahl von nMOS-Transistoren und eine Vielzahl von pMOS-Transistoren auf. Exemplarisch für diese Transistoren sind ein nMOS-Transistor **301** und ein pMOS-Transistor **302** dargestellt.

**[0049]** Der nMOS-Transistor **301** weist zwei n-dotierte Bereiche **303**, eine Isolationsschicht **304** und einen Gate-Bereich **305** auf.

**[0050]** Analog weist der pMOS-Transistor **302** zwei p-dotierte Bereiche **306**, eine Isolationsschicht **307** und einen Gate-Bereich **308** auf.

**[0051]** Der nMOS-Transistor **301** ist in einem p-Substrat **309** angeordnet. Der pMOS-Transistor **302** ist in einer n-Wanne **310**, die sich in dem p-Substrat **309** befindet, angeordnet. Die n-Wanne **310** weist einen Wannenanschlussbereich **311** auf. Der Wannenanschlussbereich **311** ist mittels eines Widerstands **312** mit dem hohen Versorgungspotential (VDD) verbunden. Einer der p-dotierten Bereiche **306**, der als Source-Bereich des pMOS-Transistors **302** dient, ist ebenfalls mit dem hohen Versorgungspotential verbunden.

**[0052]** Der Wannenanschlussbereich **311** ist außerdem mit einem Eingang eines Komparators **313** verbunden, dessen anderer Eingang mit einem Referenzpotential (geringer als VDD) verbunden ist.

**[0053]** Da der Wannenanschlussbereich **311** über den Widerstand **312** hochohmig mit dem hohen Versorgungspotential verbunden ist, bewirkt ein Entladen der n-Wanne **310** durch einen Angriff, dass das Potential der n-Wanne **310** gegenüber VDD für einen gewissen Zeitraum absinkt. Ist das Potential, auf das die n-Wanne **310** absinkt, geringer als das Referenzpotential, so wird dies von dem Komparator entsprechend detektiert und ein Alarmsignal **314** von dem Komparator ausgegeben.

**[0054]** Durch geeignete Wahl des Referenzpotentials kann somit ein Lichtangriff, der zum Entladen der n-Wanne **310** führt, detektiert werden.

**[0055]** Typischerweise sind bei einem Chip in CMOS-Technologie in einer Wanne eine Vielzahl von Transistoren angeordnet. In anderen Worten, die n-Wanne **310** ist mit vielen weiteren n-Wannen verbunden, die zusammen eine große Chipfläche abdecken. Somit können Lichtattacken (z. B. Laserattacken) flächendeckend detektiert werden unabhängig vom typischerweise lokal extrem begrenzten Auftreten eines Angriffs (beispielsweise auf einer Fläche von  $2\ \mu\text{m} \times 2\ \mu\text{m}$ ).

**[0056]** Lichtattacken mit kleinerer und mittlerer Amplitude auf den Chip können über die Absenkung des Wannenpotentials detektiert werden. Die Detektionsschaltung (d. h. die Anordnung aus Wannenanschlussbereich **311**, Widerstand **312** und Komparator **313**) erkennt den Lichtangriff auf Grund des abgesenkten Wannenpotentials.

**[0057]** Bei einer Lichtattacke mit (ausreichend) großer Amplitude, die die n-Wanne **310** entlädt, geht der Chip letztendlich in einen Latchup-Zustand (dauerhaftes Leiten der beiden parasitären Bipolartransistoren, die durch n-dotierten Bereich **303**, p-Substrat **309** und n-Wanne **310** bzw. p-dotierten-Bereich **306**, n-Wanne **310** und p-Substrat **309** gebildet werden).

**[0058]** Ein Beispiel für eine Verarbeitungsschaltung und eine Steuerschaltung die beispielsweise das Alarmsignal **314** als Eingangssignal empfangen, wird im Folgenden mit Bezug auf **Fig. 4** beschrieben.

**[0059]** **Fig. 4** zeigt eine Schaltungsanordnung **400** gemäß einer Ausführungsform.

**[0060]** Die Schaltungsanordnung **400** weist ein UND-Gatter **401** auf, das über seinen ersten Eingang ein Signal empfängt, das (mit einer logischen 1) anzeigt, dass ein Angriff detektiert worden ist, beispielsweise das Alarmsignal **314**. Der zweite Eingang des UND-Gatters **401** ist mit einem Aktivierungs(enable)-Eingang verbunden, mittels dem die Weiterverarbeitung des Detektionssignals aktiviert werden kann, was im Folgenden angenommen wird.

**[0061]** Der Ausgang des UND-Gatters **401** ist mit einem ersten nMOS-Transistor **402** gekoppelt, dessen Source-Anschluss mit dem niedrigen Versorgungspotential (VSS) verbunden ist und dessen Drain-Anschluss mit einem Ende einer Metallleitung **403** verbunden ist, deren anderes Ende mit dem internen Versorgungspotential VDD oder mit einem von einer Chipexternen Spannungsquelle bereitgestellten externen Versorgungspotential VDDP verbunden ist. Die Metallleitung **403** ist beispielsweise ein dünner Metallwiderstand, der so ausgestaltet ist, dass, jedes Mal, wenn das Detektionssignal einen Angriff anzeigt und entsprechend der erste nMOS-Transistor **402** durchgeschaltet wird, ein hoher Strom (von beispielsweise einigen 100 mA) durch die Leitung **403** fließt,

so dass die Leitung nach einer gewissen Anzahl von Attacken (z. B. mehreren hundert oder tausend) die Leitung **403** aufgrund der verursachten Ströme aufgetrennt wird (d. h. durchbrennt).

**[0062]** In anderen Worten führt das zeitliche Integral aller Attacken zum Auftrennen der Leitung.

**[0063]** Die Schaltung aus UND-Gatter **401** und nMOS-Transistor **402** kann als Beispiel für die Verarbeitungsschaltung **102** angesehen werden.

**[0064]** Der Drain-Anschluss des ersten nMOS-Transistors **402** ist ferner über einen Widerstand **404** hochohmig mit dem niedrigen Versorgungspotential und mit dem Eingang eines Inverters **405** verbunden, dessen Ausgang mit dem Gate-Anschluss eines zweiten nMOS-Transistors **406** verbunden ist.

**[0065]** Der Source-Anschluss des zweiten nMOS-Transistors **406** ist mit dem niedrigen Versorgungspotential verbunden und sein Drain-Anschluss ist mit dem Verbindungsknoten eines Kondensators **407** und einer Stromquelle **408** verbunden. Die Hintereinanderschaltung aus Stromquelle **408** und Kondensator **407** modelliert eine Start-Schaltung der Schaltungsanordnung **400**, beispielsweise eines Chips. Bei normalem Starten (d. h. intakter Leitung **403**) sperrt der nMOS-Transistor **406** und die Stromquelle lädt den Kondensator **407**. Ist der Kondensator **407** ausreichend geladen, so liegt der Verbindungsknoten des Kondensators **407** und der Stromquelle **408** auf hohem Potential, was als Einschaltsignal (Power-Ok-Signal) für den Chip interpretiert wird und weitere Komponenten des Chips (nicht gezeigt) werden gestartet bzw. deren Funktion ermöglicht.

**[0066]** Ist hingegen die Leitung **403** aufgetrennt, so leitet der zweite nMOS-Transistor **406** und das Laden des Kondensators **407** wird verhindert, wodurch nie ein Einschaltsignal an die weiteren Komponenten ausgegeben wird. Das Einschalten der weiteren Komponenten wird somit verhindert.

**[0067]** In anderen Worten, dies führt zu einem dauerhaften POR(Power on Reset)-Zustand mit der Folge, dass der Chip nie mehr startet.

**[0068]** Die Schaltungsanordnung weist außerdem Rücksetz-Pfade (Reset-Pfade) auf, mit denen der Chip in den POR-Zustand versetzt werden kann.

**[0069]** An Stelle eines Durchbrennens der Leitung **403** kann auch eine Abnahme des Leitzustands um einen bestimmten Prozentsatz (z. B. 10%) detektiert werden und bei Detektion einer solchen Abnahme die Funktion der Komponenten der Schaltungsanordnung (z. B. des Chips) blockiert (d. h. nicht länger ermöglicht) werden. In diesem Fall kann anstatt des Inverters **405** ein Komparator vorgesehen werden,

der das Potential an dem Verbindungsknoten zwischen der Leitung **403** und dem Widerstand **404** mit einem Referenzpotential vergleicht und den zweiten nMOS-Transistor **406** sperrt, wenn das Potential an dem Verbindungsknoten zwischen der Leitung **403** und dem Widerstand **404** über dem Referenzpotential liegt, und den zweiten nMOS-Transistor **406** durchschaltet, wenn das Potential an dem Verbindungsknoten zwischen der Leitung **403** und dem Widerstand **404** unter dem Referenzpotential liegt.

### Patentansprüche

1. Schaltungsanordnung (**100**) aufweisend eine Detektionsschaltung (**101**), die eingerichtet ist, Lichtangriffe auf die Schaltungsanordnung (**100**) zu detektieren;  
eine Verarbeitungsschaltung (**102**), die eingerichtet ist, für jeden durch die Detektionsschaltung (**101**) detektierten Lichtangriff einen Stromfluss durch eine Leitung (**103**) zu veranlassen, wobei bei Überschreiten einer gewissen Anzahl durch Lichtangriffe veranlasster Stromflüsse die Leitung (**103**) zerstört wird oder eine Leitfähigkeit der Leitung (**103**) um einen gewissen Betrag verringert wird; und  
eine Steuerschaltung (**104**), die eingerichtet ist, abhängig vom Leitzustand der Leitung (**103**) die Funktion einer Komponente (**105**) der Schaltungsanordnung (**100**) zu ermöglichen, wobei der Leitzustand im Funktionszustand der Leitung (**103**) die Leitfähigkeit der Leitung ist; und wobei die Steuerschaltung (**104**) eingerichtet ist, die Funktion der Komponente (**105**) der Schaltungsanordnung (**100**) zu verhindern, wenn die Leitfähigkeit der Leitung (**103**) unter einem vorgegebenen Wert ist.

2. Schaltungsanordnung gemäß Anspruch 1, wobei die Steuerschaltung (**104**) eingerichtet ist, die Schaltungsanordnung (**100**) in einen Reset-Zustand zu versetzen, wenn die Leitfähigkeit der Leitung (**103**) unter einem vorgegebenen Wert ist.

3. Schaltungsanordnung gemäß Anspruch 2, wobei die Steuerschaltung (**104**) eingerichtet ist, die Funktion der Komponente (**105**) der Schaltungsanordnung (**100**) zu verhindern, wenn die Leitung (**103**) aufgetrennt ist.

4. Schaltungsanordnung gemäß Anspruch 2 oder 3, wobei die Steuerschaltung (**104**) eingerichtet ist, die Schaltungsanordnung (**100**) in einen Reset-Zustand zu versetzen, wenn die Leitung (**103**) aufgetrennt ist.

5. Schaltungsanordnung gemäß einem der Ansprüche 1 bis 4, wobei die Steuerschaltung (**104**) eingerichtet ist, abhängig vom Leitzustand der Leitung (**103**) die Komponente (**105**) zu aktivieren.

6. Schaltungsanordnung gemäß einem der Ansprüche 1 bis 5, wobei die Schaltungsanordnung (**100**) eine CMOS-Schaltung aufweist und die Detektionsschaltung (**101**) eingerichtet ist, einen Lichtangriff auf die CMOS-Schaltung zu detektieren.

7. Schaltungsanordnung gemäß Anspruch 6, wobei die Detektionsschaltung (**101**) einen Wannensensor aufweist.

8. Schaltungsanordnung gemäß einem der Ansprüche 1 bis 7, wobei die Schaltungsanordnung (**100**) ein Chip ist.

9. Schaltungsanordnung gemäß Anspruch 8, wobei die Steuerschaltung (**104**) eingerichtet ist, abhängig vom Leitzustand der Leitung (**103**) den Chip zu starten oder in einem Rest-Zustand zu belassen.

10. Schaltungsanordnung gemäß einem der Ansprüche 1 bis 9, wobei die Leitung (**103**) einen Leitungspfad und einen zu dem Leitungspfad parallel geschalteten Schalter aufweist.

11. Schaltungsanordnung gemäß einem der Ansprüche 1 bis 10, wobei die Detektionsschaltung (**101**) derart eingerichtet ist, dass sie für jeden detektierten Lichtangriff auf die Schaltungsanordnung (**100**) ein Signal ausgibt, das anzeigt, dass ein Lichtangriff detektiert wurde und wobei die Verarbeitungsschaltung (**102**) bei Empfang des Signals einen Stromfluss durch eine Leitung (**103**) veranlasst.

12. Schaltungsanordnung gemäß Anspruch 11, wobei die Verarbeitungsschaltung (**102**) in Reaktion auf den Empfang des Signals die Leitung (**103**) mit ihrem einem Ende mit einem Knoten mit hohem Versorgungspotential und mit ihrem anderen Ende mit einem Knoten mit niedrigem Versorgungspotential verbindet.

13. Verfahren (**200**) zum Sichern einer Schaltungsanordnung gegen wiederholte Lichtangriffe aufweisend Detektieren eines Lichtangriffs auf die Schaltungsanordnung (**201**);

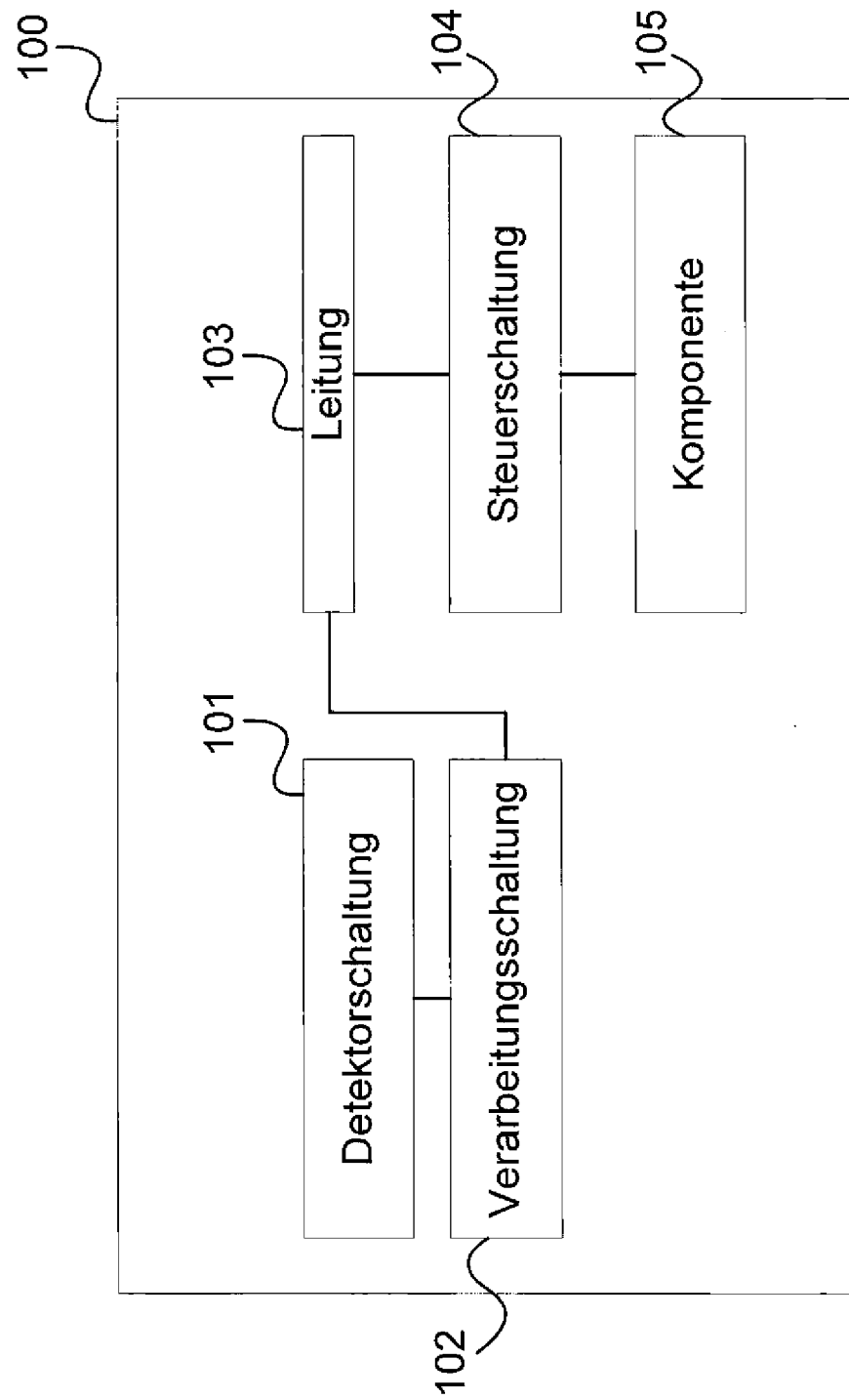
Veranlassen eines Stromflusses durch eine Leitung, für jeden durch die Detektionsschaltung detektierten Lichtangriff (**202**), wobei bei Überschreiten einer gewissen Anzahl durch Lichtangriffe veranlasster Stromflüsse die Leitung zerstört wird oder eine Leitfähigkeit der Leitung um einen gewissen Betrag verringert wird; und

Verhindern der Funktion einer Komponente der Schaltungsanordnung, wenn die Leitfähigkeit der Leitung unter einem vorgegebenen Wert ist (**203**).

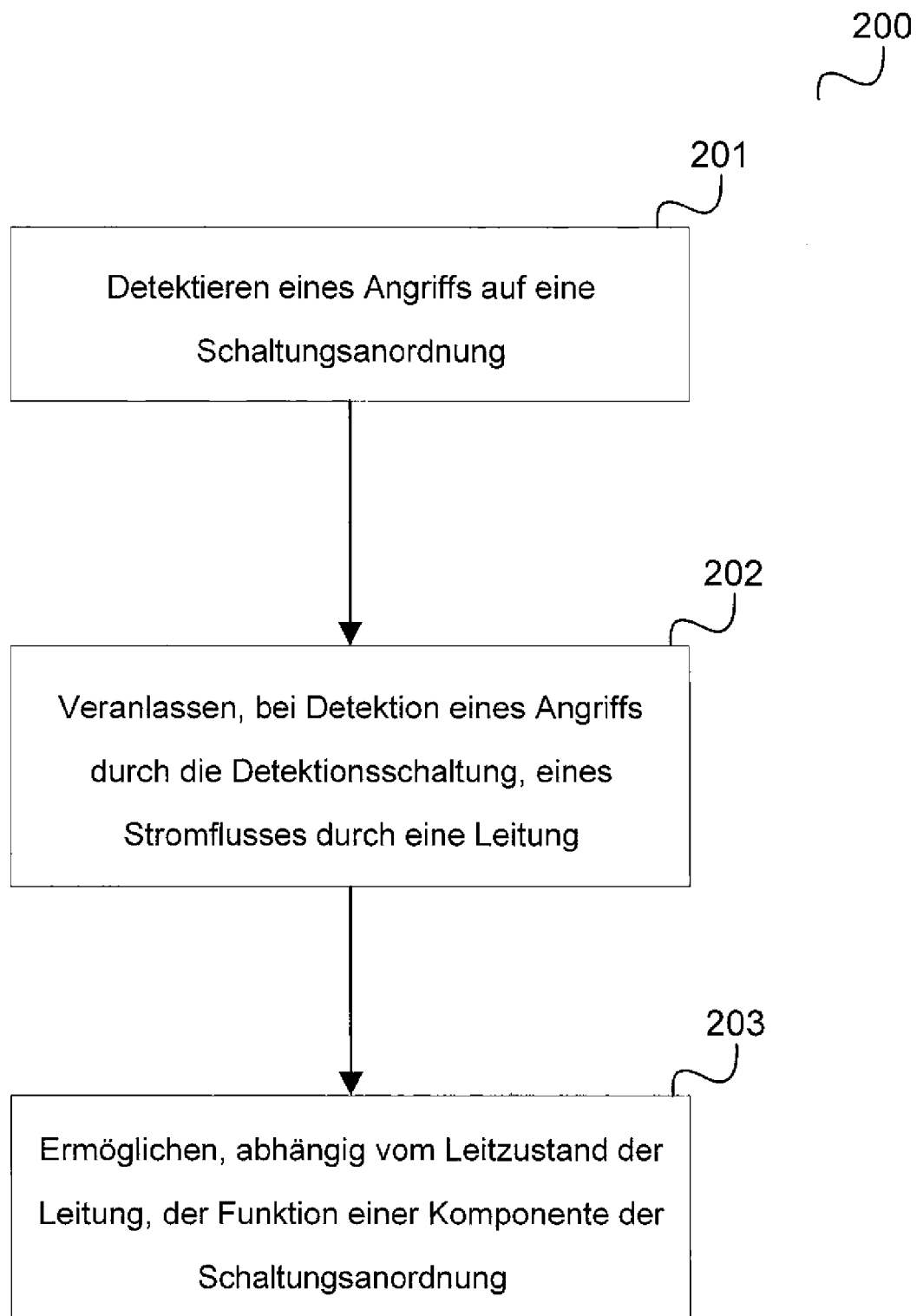
Es folgen 4 Seiten Zeichnungen

Anhängende Zeichnungen

**FIG 1**



**FIG 2**



**FIG 3**

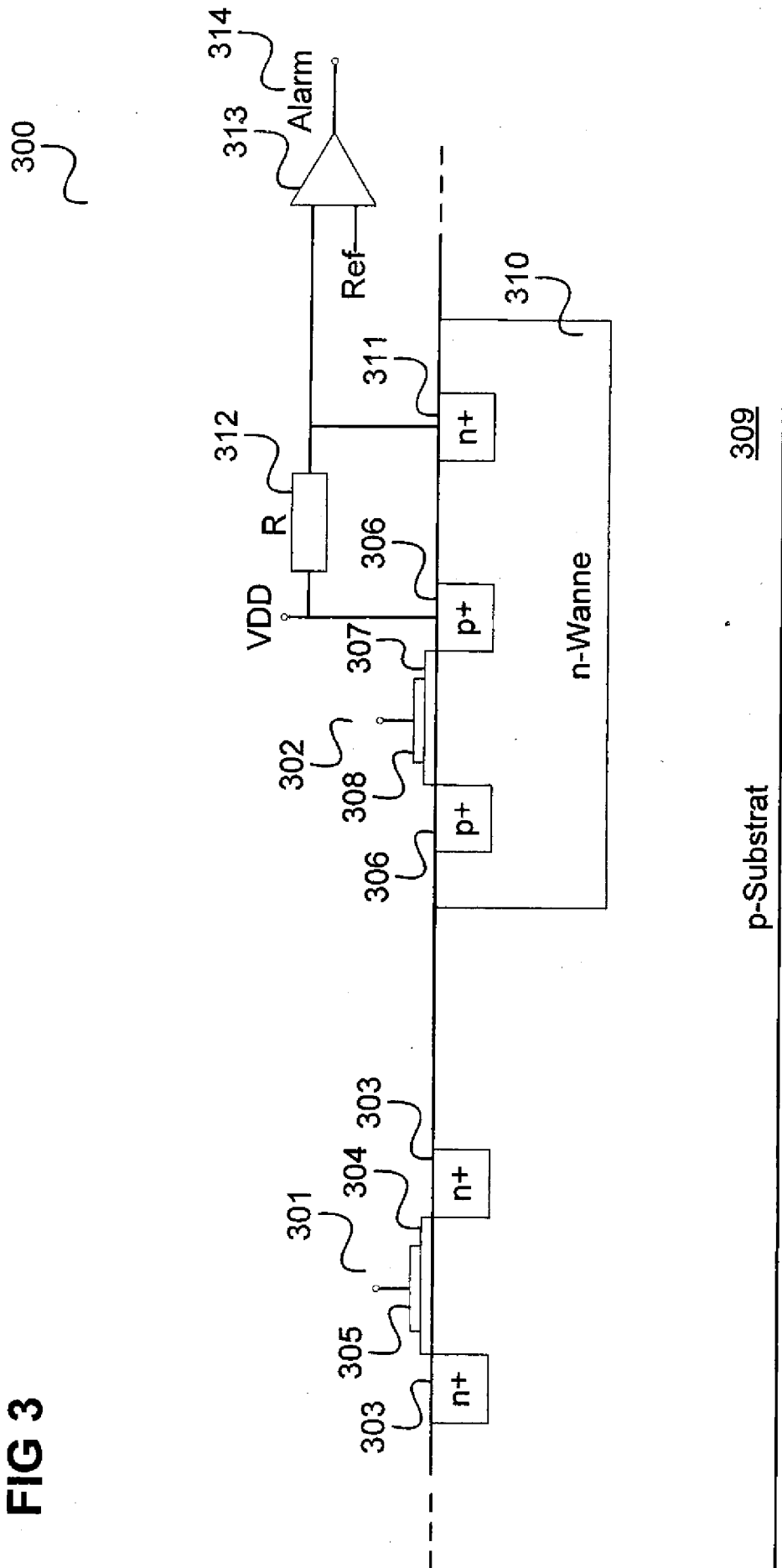


FIG 4

