

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5732286号  
(P5732286)

(45) 発行日 平成27年6月10日 (2015. 6. 10)

(24) 登録日 平成27年4月17日 (2015. 4. 17)

(51) Int. Cl.	F I
H O 1 L 23/10 (2006. 01)	H O 1 L 23/10 B
H O 1 L 23/08 (2006. 01)	H O 1 L 23/08 A
B 8 1 B 3/00 (2006. 01)	B 8 1 B 3/00
B 8 1 C 3/00 (2006. 01)	B 8 1 C 3/00
H O 1 L 23/04 (2006. 01)	H O 1 L 23/04 E
請求項の数 12 (全 51 頁) 最終頁に続く	

(21) 出願番号	特願2011-57832 (P2011-57832)	(73) 特許権者	302062931
(22) 出願日	平成23年3月16日 (2011. 3. 16)		ルネサスエレクトロニクス株式会社
(65) 公開番号	特開2012-195417 (P2012-195417A)		神奈川県川崎市中原区下沼部 1 7 5 3 番地
(43) 公開日	平成24年10月11日 (2012. 10. 11)	(74) 代理人	100080001
審査請求日	平成25年10月23日 (2013. 10. 23)		弁理士 筒井 大和
		(74) 代理人	100113642
			弁理士 菅田 篤志
		(74) 代理人	100117008
			弁理士 筒井 章子
		(74) 代理人	100147050
			弁理士 中原 亨
		(74) 代理人	100147430
			弁理士 坂次 哲也
		最終頁に続く	

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

以下の工程を含むことを特徴とする半導体装置の製造方法：

(a) 第 1 上面、および前記第 1 上面とは反対側の第 1 下面を有する第 1 部材を準備する工程；

(b) 第 1 表面、前記第 1 表面に形成された複数の第 1 電極パッド、および前記第 1 表面とは反対側の第 1 裏面を有する第 1 半導体チップを、ペースト状の性状を有する第 1 接着材を介して前記第 1 部材の前記第 1 上面上に搭載する工程；

(c) 前記第 1 半導体チップの前記複数の第 1 電極パッドと前記第 1 半導体チップの周囲に配置された複数の端子とを、複数のワイヤを介して、それぞれ電氣的に接続する工程；

(d) 前記 (c) 工程の後、キャビティ部、および前記キャビティ部の周囲を取り囲むフランジ部を有するキャップを、前記キャビティ部の底面が前記第 1 部材の前記第 1 上面と対向するように前記第 1 部材の前記第 1 上面上に配置し、前記キャップの前記フランジ部に設けられた接着面と前記第 1 部材の前記第 1 上面とを、ペースト状の性状を有する封着材を介して接着することで前記複数の端子のうちの互いに隣り合う端子間を前記封着材で埋め、前記第 1 部材と前記キャップとの間に前記第 1 半導体チップおよび前記複数のワイヤを収容する空間を形成する工程；

(e) 前記 (d) 工程の後、前記キャップのうちの前記キャビティ部の前記底面とは反対側の面全体、および前記第 1 部材の前記第 1 下面全体のそれぞれが露出するように、か

10

20

つ、前記空間が樹脂で満たされないように、前記キャップと前記第 1 部材の接合部を前記樹脂で封止する工程、

ここで、

前記封着材の粘度は、前記第 1 接着材の粘度よりも低い。

【請求項 2】

請求項 1 において、

前記 ( e ) 工程には、成形金型のキャビティ内に前記第 1 部材および前記キャップを配置した状態で封止用樹脂を供給し、前記封止用樹脂に圧力を印加する工程が含まれることを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 2 において、

前記 ( c ) 工程では、前記複数の端子のボンディング領域に前記複数のワイヤをそれぞれ接合し、

前記複数の端子のボンディング領域は、前記第 1 部材の前記第 1 表面上に配置されていることを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 3 において、

前記 ( b ) 工程には、

( b 1 ) センサ回路が形成され、第 2 表面、前記第 2 表面に形成された複数の第 2 電極パッド、および前記第 2 表面とは反対側の第 2 裏面を有する第 2 半導体チップと、前記第 2 半導体チップを制御する制御回路が形成された前記第 1 半導体チップと、をそれぞれ準備する工程と、

( b 2 ) 前記第 1 半導体チップを、前記第 1 接着材を介して前記第 1 部材上に搭載する工程と、

( b 3 ) 前記第 2 半導体チップを、第 2 接着材を介して前記第 1 半導体チップの前記第 1 表面上に搭載する工程と、

を含んでいることを特徴とする半導体装置の製造方法。

【請求項 5】

請求項 4 において、

前記第 1 部材は、板状の金属材料から成る板状部材であって、

前記複数の端子は、絶縁性の接着材を介して前記第 1 部材の前記第 1 表面上に接着されていることを特徴とする半導体装置の製造方法。

【請求項 6】

請求項 4 において、

前記第 2 半導体チップは、可動部、および前記可動部に電氣的に接続されるセンサ回路を備えていることを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 4 において、

前記第 2 半導体チップは、複数の受光素子が形成された受光領域と、前記複数の受光素子と電氣的に接続されるセンサ回路を備え、

前記キャップは、前記第 2 半導体チップの前記受光領域上に配置される透明部、および前記透明部を支持する支持部を備えていることを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 7 において、

前記支持部は、金属材料で形成され、前記透明部を支持する上面、および前記半導体チップの前記受光領域上に形成された開口部を備え、

前記開口部は、前記第 2 半導体チップの前記第 2 表面よりも広く形成されていることを特徴とする半導体装置の製造方法。

【請求項 9】

以下の工程を含むことを特徴とする半導体装置の製造方法：

(a) ダイパッド、前記ダイパッドの周囲に配置される複数の端子、および前記ダイパッドと一体に形成され、前記ダイパッドを支持する複数の吊りリードを備えたリードフレームを準備する工程；

(b) 第1表面、前記第1表面に形成された複数の第1電極パッド、および前記第1表面とは反対側の第1裏面を有する第1半導体チップを、ペースト状の性状を有する第1接着材を介して前記ダイパッド上に搭載する工程；

(c) 前記第1半導体チップの前記複数の第1電極パッドと前記複数の端子とを、複数のワイヤを介して、それぞれ電氣的に接続する工程；

(d) 前記(c)工程の後、第1キャビティ部、および前記第1キャビティ部の周囲を取り囲む第1フランジ部を有する第1キャップを、前記第1半導体チップ、および前記複数のワイヤが前記第1キャビティ部内に位置するように前記リードフレーム上に配置し、前記複数の端子上に搭載する工程；

(e) 前記(d)工程の後、第2キャビティ部、および前記第2キャビティ部の周囲を取り囲む第2フランジ部を有する第2キャップを、前記第2キャビティ部の底面が前記第1キャビティ部の底面と対向するように配置し、前記第1キャビティ部の前記第1フランジ部に設けられた第1の接着面と前記第2フランジ部に設けられた第2の接着面とを、ペースト状の性状を有する封着材を介して接着することで前記複数の端子のうちの互いに隣り合う端子間を前記封着材で埋める工程；

(f) 前記(e)工程の後、前記第1キャップのうちの前記第1キャビティ部の底面とは反対側の面全体、および前記第2キャップのうちの前記第2キャビティ部の底面とは反対側の面全体のそれぞれが露出するように、かつ、前記第1キャビティ部および前記第2キャビティ部のそれぞれの内部が樹脂で満たされないように、前記第1キャップと前記第2キャップの接合部を前記樹脂で封止する工程、

ここで、

前記封着材の粘度は、前記第1接着材の粘度よりも低い。

#### 【請求項10】

請求項9において、

前記(f)工程には、成形金型のキャビティ内に前記第1キャップおよび前記第2キャップを配置した状態で封止用樹脂を供給し、前記封止用樹脂に圧力を印加する工程が含まれることを特徴とする半導体装置の製造方法。

#### 【請求項11】

請求項10において、

前記(b)工程には、

(b1) センサ回路が形成され、第2表面、前記第2表面に形成された複数の第2電極パッド、および前記第2表面とは反対側の第2裏面を有する第2半導体チップと、前記第2半導体チップを制御する制御回路が形成された前記第1半導体チップと、をそれぞれ準備する工程と、

(b2) 前記第1半導体チップを、前記第1接着材を介して前記第1の部材上に搭載する工程と、

(b3) 前記第2半導体チップを、第2接着材を介して前記第1半導体チップの前記第1表面上に搭載する工程と、

を含んでいることを特徴とする半導体装置の製造方法。

#### 【請求項12】

請求項11において、

前記第2半導体チップは、可動部、および前記可動部に電氣的に接続されるセンサ回路を備えていることを特徴とする半導体装置の製造方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、半導体装置およびその製造技術に関し、特に、センサチップを樹脂からなる

10

20

30

40

50

封止体で覆った半導体装置に適用して有効な技術に関するものである。

【背景技術】

【0002】

特開2006-237405号公報(特許文献1)には、素子機能部を取り囲むように配置されたダム、ダムと接合されその内側に空隙を形成するキャップ、およびダムとキャップの周囲を封止する封止樹脂を具備する電子部品装置が記載されている。

【0003】

また、特開2007-19154号公報(特許文献2)には、音圧センサチップ(半導体チップ)を備える半導体装置が記載されている。特許文献1によれば、ステージ部に搭載した半導体チップをチップ被覆蓋体で覆い、チップ被覆蓋体内の空洞内に半導体チップを配置する。そして、チップ被覆蓋体を樹脂モールド部で覆ってステージ部とチップ被覆蓋体を一体に固定する。この時、チップ被覆蓋体の一部が、樹脂モールド部から露出した構造が記載されている。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2006-237405号公報

【特許文献2】特開2007-19154号公報

【発明の概要】

【発明が解決しようとする課題】

20

【0005】

半導体装置のパッケージ態様として、封止体内に空間を形成し、該空間内にセンサチップなどの半導体チップを配置するパッケージがある。このようなパッケージは、封止体としてセラミックを用いる、所謂、セラミックパッケージが一般に用いられる。本願発明者は、セラミックパッケージよりも製造コストを低減させるため、レジン樹脂などの樹脂を封止体として用いる樹脂封止型の半導体装置(プラスチックパッケージ)について検討を行い、以下の課題を見出した。

【0006】

樹脂封止型の半導体装置において、封止体内にセンサチップである半導体チップを搭載する場合、封止体がセンサチップに接触していると、使用環境により封止体に発生した応力の影響がセンサチップに伝達されるため、センサチップおよび半導体装置の信頼性(検知特性や電気特性)が低下するおそれがある。このため、前記特許文献1や前記特許文献2のように、キャップ材により封止体内に空間を形成し、該空間内にセンサチップを搭載する方法が有効である。

30

【0007】

ところが、前記特許文献1や前記特許文献2に記載されるような構成では、樹脂からなる封止体を形成する封止工程において、キャップ材が樹脂からの圧力(供給圧力やボイドを除去するための圧力)によりキャップ材で囲まれた空間方向に押し潰されてしまうことが判った。キャップ材が潰れ、センサチップやセンサチップに接続されるワイヤとキャップ材が接触すると、センサチップおよび半導体装置の信頼性(検知特性や電気特性)が低下する原因となる。また、センサチップとキャップ材が接触しない場合であっても、キャップ材が変形することにより、封止体内の空間の密封性が損なわれると、空間内に封止体の一部が侵入し、センサチップと接触してしまう原因となる。つまり、センサチップおよび半導体装置の信頼性の低下を十分に抑制することができないことが判った。

40

【0008】

また、本願発明者は、キャップ材の強度を向上させるため、キャップ材の厚さを厚くする構成についても検討したが、この場合、キャップ材の加工が困難となる。また、キャップ材を厚くすると、近年の半導体装置に対する薄型化の要求への対応が困難となる。

【0009】

本発明は、上記課題に鑑みてなされたものであり、その目的は、樹脂封止型の半導体装

50

置の信頼性低下を抑制する技術を提供することにある。

【 0 0 1 0 】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【 0 0 1 1 】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【 0 0 1 2 】

すなわち、本願発明の一態様である半導体装置の製造方法は、以下の工程を含むものである。(a)第1上面、および前記第1上面とは反対側の第1下面を有する第1部材を準備する工程を含んでいる。また、(b)表面、前記表面に形成された複数の電極パッド、および前記表面とは反対側の裏面を有する半導体チップを、前記第1部材の第1上面上に搭載する工程を含んでいる。また、(c)前記半導体チップの前記複数の電極パッドと前記第1部材の第1上面上に配置された複数の端子とを、複数のワイヤを介して、それぞれ電氣的に接続する工程を含んでいる。また、(d)前記(c)工程の後、第2上面、前記第2上面とは反対側の第2下面、前記第2下面側に形成された空間形成部を有する第2部材を、前記半導体チップ、および、前記複数のワイヤが前記空間形成部内に位置するように前記第1部材の第1上面上に配置し、前記第2部材の前記空間形成部の外側に設けられた接着面と前記第1部材の第1上面とを封着材を介して接着する工程を含んでいる。また、(e)前記(d)工程の後、前記第2部材の第2上面全体、および前記第1部材の第1下面全体のそれぞれが露出するように、前記第2部材と前記第1部材の接合部を封止する工程を含んでいる。

【発明の効果】

【 0 0 1 3 】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下の通りである。

【 0 0 1 4 】

すなわち、本願発明の一態様によれば、樹脂封止型の半導体装置の信頼性低下を抑制することができる。

【図面の簡単な説明】

【 0 0 1 5 】

【図1】本発明の一実施の形態である半導体装置が有するセンサチップの表面側を示す平面図である。

【図2】図1のA - A線に沿った断面図である。

【図3】図1のB - B線に沿った断面図である。

【図4】本発明の一実施の形態である半導体装置の上面側を示す平面図である。

【図5】図4に示す半導体装置の下面側を示す平面図である。

【図6】図4のC - C線に沿った断面図である。

【図7】図4のD - D線に沿った断面図である。

【図8】図4に示す半導体装置の封止体内部における平面構造を示す平面図である。

【図9】図8のE部の拡大平面図である。

【図10】本発明の一実施の形態である半導体装置の組み立てフローを示す説明図である。

【図11】図10に示すリードフレーム準備工程で準備するリードフレームの全体構造を示す平面図である。

【図12】図11に示す複数の製品形成領域のうち、1つの製品形成領域周辺の拡大平面図である。

【図13】図12のF - F線に沿った拡大断面図である。

【図14】図12に示すキャップ上に接着材を介して半導体チップ(制御チップ)を搭載

10

20

30

40

50

した状態を示す拡大平面図である。

【図 15】図 14 の G - G 線に沿った拡大断面図である。

【図 16】図 14 に示す制御チップ上に接着材を介して半導体チップ（センサチップ）を搭載した状態を示す拡大平面図である。

【図 17】図 16 の G - G 線に沿った拡大断面図である。

【図 18】図 16 に示す半導体チップと複数のリードを、ワイヤを介して電氣的に接続した状態を示す平面図である。

【図 19】図 18 の G - G 線に沿った拡大断面図である。

【図 20】図 18 に示すキャップ上に別のキャップを重ね合わせて接着固定した状態を示す拡大平面図である。

10

【図 21】図 20 の G - G 線に沿った拡大断面図である。

【図 22】図 20 の H - H 線に沿った拡大断面図である。

【図 23】図 23 は、図 18 に示すキャップおよび複数のリード上に封着材を塗布した状態を示す拡大平面図である。

【図 24】図 20 の H - H 線に沿った断面に対応する図 23 の拡大断面図である。

【図 25】図 20 に示すリードフレームの製品形成領域に、封止体を形成した状態を示す拡大平面図である。

【図 26】図 25 の F - F 線に沿った拡大断面図である。

【図 27】図 25 に示す F - F 線に沿った断面において、成形金型のキャビティ内に、封止用樹脂を供給する状態を示す拡大断面図である。

20

【図 28】図 25 に示す I - I 線に沿った断面において、成形金型のキャビティ内に、封止用樹脂を供給する状態を示す拡大断面図である。

【図 29】図 25 に示すダム部を切断した状態を示す拡大平面図である。

【図 30】図 29 に示すアウトリード部を切断し、成形した状態を示す拡大平面図である。

【図 31】図 30 に示す製品形成領域をリードフレームの枠部から切り離し、個片化した状態を示す拡大平面図である。

【図 32】図 29 に示す F - F 線に沿った断面において、封止体から露出する複数のリードおよび裏面側キャップの露出面に外装めっき膜を形成した状態を示す拡大断面図である。

30

【図 33】図 5 に対する変形例である半導体装置の下面側を示す平面図である。

【図 34】図 33 の C - C 線に沿った断面図である。

【図 35】図 33 の D - D 線に沿った断面図である。

【図 36】図 33 に示す半導体装置の封止体内部における上面側の平面構造を示す平面図である。

【図 37】図 35 に示す半導体装置に対する変形例を示す断面図である。

【図 38】図 12 に対する変形例である拡大平面図、図 39 は図 38 の F - F 線に沿った断面図である。

【図 39】図 38 の F - F 線に沿った断面図である。

【図 40】図 21 に対する変形例を示す拡大断面図である。

40

【図 41】図 10 に示すワイヤボンディング工程後のリードフレームに表面側のキャップを取り付けた状態を示す拡大断面図である。

【図 42】図 41 に示すリードフレームの上下を反転させた状態を示す拡大断面図である。

【図 43】図 26 に対する変形例を示す拡大断面図である。

【図 44】図 4 に対する変形例である半導体装置を示す平面図である。

【図 45】図 6 に対する変形例である半導体装置を示す断面図である。

【図 46】図 1 に対する変形例であるセンサチップの表面側を示す平面図である。

【図 47】図 46 の A - A 線に沿った断面図である。

【図 48】図 21 に対する変形例であってキャップ上に支持部を搭載した状態拡大断面図

50

である。

【図 4 9】図 4 8 に示す支持部上に接着材を塗布した状態を示す拡大断面図である

【図 5 0】図 4 9 に示す支持部上に透明部を搭載した状態を示す拡大断面図である。

【図 5 1】図 8 に対する変形例である半導体装置を示す断面図である。

【図 5 2】図 6 に対する変形例である半導体装置を示す断面図である。

【図 5 3】図 6 に対する別の変形例である半導体装置を示す断面図である。

【図 5 4】図 4 5 に対する変形例である半導体装置を示す断面図である。

【図 5 5】図 6、図 4 5、図 5 2、図 5 3 および図 5 4 に対する変形例である半導体装置を示す断面図である。

【図 5 6】図 3 4 に対する変形例である半導体装置を示す断面図である。

10

【図 5 7】図 2 7 に対する比較例を示す拡大断面図である。

【図 5 8】図 4 5 に対する比較例である半導体装置の断面図である。

【発明を実施するための形態】

【0016】

(本願における記載形式・基本的用語・用法の説明)

本願において、実施の態様の記載は、必要に応じて、便宜上複数のセクション等に分けて記載するが、特にそうでない旨明示した場合を除き、これらは相互に独立別個のものではなく、記載の前後を問わず、単一の例の各部分、一方が他方の一部詳細または一部または全部の変形例等である。また、原則として、同様の部分は繰り返しの説明を省略する。また、実施の態様における各構成要素は、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、必須のものではない。

20

【0017】

同様に実施の態様等の記載において、材料、組成等について、「A からなる X」等であっても、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、A 以外の要素を含むものを排除するものではない。たとえば、成分についていえば、「A を主要な成分として含む X」等の意味である。たとえば、「シリコン部材」等であっても、純粋なシリコンに限定されるものではなく、SiGe (シリコン・ゲルマニウム) 合金やその他シリコンを主要な成分とする多元合金、その他の添加物等を含む部材も含むものであることはいうまでもない。また、金めっき、Cu 層、ニッケル・めっき等であっても、そうでない旨、特に明示した場合を除き、純粋なものだけでなく、それぞれ金、Cu、ニッケル等を主要な成分とする部材を含むものとする。

30

【0018】

さらに、特定の数値、数量に言及したときも、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、その特定の数値を超える数値であってもよいし、その特定の数値未満の数値でもよい。

【0019】

また、実施の形態の各図中において、同一または同様の部分は同一または類似の記号または参照番号で示し、説明は原則として繰り返さない。

【0020】

40

また、添付図面においては、却って、煩雑になる場合または空隙との区別が明確である場合には、断面であってもハッチング等を省略する場合がある。これに関連して、説明等から明らかである場合等には、平面的に閉じた孔であっても、背景の輪郭線を省略する場合がある。更に、断面でなくとも、空隙でないことを明示するため、あるいは領域の境界を明示するために、ハッチングやドットパターンを付すことがある。

【0021】

(実施の形態 1)

本実施の形態では、封止体内に空間を形成し、該空間内に半導体チップを配置する半導体装置の一例として、封止体に形成された空間内に MEMS (Micro Electro Mechanical Systems) と呼ばれる半導体微細加工技術を用いて形成されたセンサチップ (半導体セン

50

サチップ)を搭載した半導体装置を取り上げて説明する。

【0022】

＜半導体チップ(半導体センサチップ)の構造＞

まず、図1～図3を用いて本実施の形態の半導体装置が有する半導体チップ(センサチップ)の構造について説明する。図1は、本実施の形態の半導体装置が有するセンサチップの表面側を示す平面図、図2は、図1のA-A線に沿った断面図、図3は図1のB-B線に沿った断面図である。

【0023】

本実施の形態の半導体チップは、MEMS技術により形成されたセンサチップ1である。MEMS技術により形成したセンサチップ1は、可動部と、可動部の動きを電気信号に変換し、伝送する電気回路部(センサ回路)とを有し、例えば、加速度センサや角速度センサなど、種々の用途で利用可能である。本実施の形態では、センサチップの一例として、圧電抵抗型の加速度センサを取り上げて説明する。センサチップ1は、例えば、フォトリソグラフィ技術やエッチング技術など半導体集積回路装置を製造する際に用いる微細加工技術を利用して形成するので、機械的に動作する可動部を有するセンサを小型化できるという利点がある。例えば、本実施の形態のセンサチップ1は、表面1aの平面形状が四角形から成り、各辺の長さは、例えば、1mm～10mm程度である。

【0024】

本実施の形態のセンサチップ(半導体チップ)1は、表面(主面)1a、表面1aの反対側に位置する裏面(主面)1b、および表面1aと裏面1bの間に位置する側面1cを有している。詳しくは、センサチップ1は、本体部1k、および本体部1kの裏面1mに配置された蓋部1nを有し、蓋部1nの裏面がセンサチップ1の裏面1bとなっている。センサチップ1の本体部1kは、表面1aから裏面1mに向かって貫通するように形成された開口部1d、開口部1dの周囲に配置される支持体(枠体)1e、および開口部1d内に配置され、複数の梁(ビーム)1fを介して支持体1eに支持される錘部(可動部)1gを有している。

【0025】

センサチップ1の本体部1kは、例えばシリコンからなり、支持体1e、梁1f、および錘部1gは一体に形成されている。また、錘部1gを支持する複数の梁1fは、それぞれ可撓性を有し、センサチップ1に、検知対象である外力(例えば慣性力や重力)が印加され、この外力によって錘部1gが動くと、これに伴って複数の梁1fが撓む(弾性変形する)。また、複数の梁1fには、それぞれ圧電抵抗素子が配置され、各圧電抵抗素子は、センサチップ1に形成された配線(図示は省略)を介して、表面1aに形成された複数のパッド(電極パッド、ボンディングパッド)1hにそれぞれ電気的に接続されている。圧電抵抗素子とは、応力によって抵抗値が変化する抵抗素子である。つまり、センサチップ1では、複数の梁1fが撓むことにより、梁1fに配置された圧電抵抗素子の抵抗値が変化するので、これを利用して電気信号に変換し、パッド1hから電気信号を取り出す加速度センサである。このように、センサチップ1は、検知対象となる外力に応じて機械的に動作する可動部(錘部1g)と、可動部の動作を電気信号に変換する電気回路部(梁1f内の圧電抵抗素子)、および変換された電気信号を伝送する電気回路部(支持体1eに形成された図示しない配線やパッド1h)を備えている。

【0026】

また、センサチップ1は、本体部1kの下面1m側に配置され、開口部1dを裏面1b側から被覆する蓋部1nを有している。この蓋部1nは、センサチップ1をダイボンディングした後で、接着材(ダイボンド材)が本体部に影響を及ぼすことを防止ないしは抑制する機能を有している。このため、蓋部1nは開口部1dを、センサチップ1の接着面(実装面)側である裏面1b側から本体部1kを覆うように配置されている。また、蓋部1nは、開口部1dと対向する領域に隙間1pを有している。センサチップ1では、隙間1pを形成することにより、錘部1gが動くためのスペースを確保している。ただし、センサチップの変形例として、接着面側に開口部1dが露出しない構造(例えば、本体部1k

10

20

30

40

50



と蓋部 1 n が一体に形成された構造 ) とする場合もある。この場合は、蓋部 1 n を設けなくても良い。

#### 【 0 0 2 7 】

ここで、センサチップ 1 は上記のように可動部の動作を電気信号として検出するので、センサとしての信頼性という観点から、感知対象である外力を印加しない状態において、錘部 1 g が所定の位置 ( 基準位置 ) に配置され、梁 1 f に撓みが発生していないことが重要である。この観点から、センサチップ 1 を組み込む半導体装置 ( 半導体パッケージ ) においては、センサチップ 1 の本体部 1 k に印加される感知対象以外の外力を極力低減することが好ましい。このため、本実施の形態では、図 2 および図 3 に示すように、本体部 1 k において、梁 1 f が配置される面である表面 1 a 側には蓋部 1 n は配置していない。また、以下で説明するように、半導体装置の封止体内に空間を形成し、該空間内にセンサチップ 1 を配置する。

10

#### 【 0 0 2 8 】

##### < 半導体装置の概要構成 >

次に、図 4 ~ 図 9 を用いて、本実施の形態の半導体装置の構成例を説明する。図 4 は本実施の形態の半導体装置の上面側を示す平面図、図 5 は図 4 に示す半導体装置の下面側を示す平面図、図 6 は、図 4 の C - C 線に沿った断面図、図 7 は、図 4 の D - D 線に沿った断面図である。また、図 8 は、図 4 に示す半導体装置の封止体内部における平面構造を示す平面図、図 9 は図 8 の E 部の拡大平面図である。なお、図 8 および図 9 は、半導体装置の内部構造を示す透視平面図であるため、図 4 に示す封止体 9 およびキャップ 5 を透過して内部構造を示す平面図としている。また、図 6 ~ 図 8 では、見易さのためセンサチップ 1 の詳細構造 ( 図 1 ~ 図 3 に示す構造 ) は図示を省略している。

20

#### 【 0 0 2 9 】

本実施の形態の半導体装置は、基材としてリードフレームを用い、そのチップ搭載部に半導体チップが搭載されたリードフレームタイプの半導体パッケージであり、本実施の形態ではその一例として、図 5 に示すようなリードフレームタイプの半導体装置である Q F P ( Quad Flat Package ) 1 0 を取り上げて説明する。リードフレームタイプの半導体装置は、長年に亘って蓄積されたコスト低減技術を活用することができる。また、既に構築された製造設備等のインフラストラクチャーを活用することができるので、配線基板上に半導体チップを搭載する基板タイプの半導体装置と比較して製造コストを低減することができる。

30

#### 【 0 0 3 0 】

まず、図 4 ~ 図 9 に示す Q F P 1 0 の構成の概要について説明する。図 6、図 7 に示すように Q F P 1 0 は、上面 2 a、上面 2 a の反対側の下面 2 b、および上面 2 a と下面 2 b の間に位置する側面 2 c を有するキャップ ( 第 1 部材、裏面側キャップ材 ) 2 を備えている。キャップ 2 は、金属材料から成る板状部材である。また、Q F P 1 0 は、図 1 ~ 図 3 を用いて説明したセンサチップ 1 を備えている。センサチップ 1 は裏面 1 b を、キャップ 2 の上面 2 a と対向させた状態で、キャップ 2 の上面 2 a 上に搭載されている。なお、図 4 ~ 図 9 に示す例では、Q F P 1 0 はセンサチップ 1 を制御する半導体チップである制御チップ ( コントローラチップ ) 6 を Q F P 1 0 内に内蔵しており、センサチップ 1 は制御チップ 6 上に搭載されている。また、Q F P 1 0 は、センサチップ 1 ( および、制御チップ 6 ) の周囲に配置される複数のリード ( 端子 ) 3 を備えている。また、Q F P 1 0 は、複数のリード 3 とセンサチップ 1 の複数のパッド 1 h を電氣的に接続する複数のワイヤ 4 を有している。なお、Q F P 1 0 は、前記の通り、センサチップ 1 の他、制御チップ 6 を備えており、図 6 および図 9 に示すようにセンサチップ 1 のパッド 1 h は、複数のワイヤ 4 a を介して制御チップ 6 の複数のパッド 6 d と電氣的に接続され、制御チップ 6 のパッド 6 e は複数のワイヤ 4 b を介して複数のリード 3 と電氣的に接続されている。また複数のパッド 6 d と複数のパッド 6 e のそれぞれは制御チップ 6 が備える複数の配線 ( 図示は省略 ) を介して電氣的に接続されている。つまり、Q F P 1 0 では、センサチップ 1 の複数のパッド 1 h は、複数のワイヤ 4 a、4 b および制御チップ 6 を介して複数のリード

40

50

3と電氣的に接続されている。また、QFP10は、図6および図7に示すように上面5a、上面5aの反対側の下面5b、および上面5aと下面5bの間に位置する側面5cを有するキャップ(第2部材、表面側キャップ材)5を備えている。キャップ5は、上面5aに向かって窪んだ形状を成し、下面5b側には、キャビティ部(空間形成部、凹部、窪み部、チップ収容部)5dおよびキャビティ部5dの周囲を取り囲むように配置されるフランジ部(接合部)5eを有している。キャップ5は、センサチップ1、複数のワイヤ4、および複数のリード3の一部(ワイヤ4がボンディングされるボンディング領域)が、キャビティ部5d内に位置するように、キャップ2の上面2a上に配置され、キャップ2とキャップ5の接合部(フランジ部5eの接着面5fとキャップ2の上面2aの間の領域)は、封着材7により封着されている。つまり、キャップ2とキャップ5を重ね合わせて接合することで、キャビティ部5d内の空間8を外部に対して密封された中空空間とし、空間8内にセンサチップ1、複数のワイヤ4、および複数のリード3の一部を配置している。また、QFP10は、キャップ2、5の接合部、および複数のリード3の他の一部(外部端子であるアウトリード部3bよりも内側のインナリード部3aであって、キャップ2、5よりも外側の領域)を封止する封止体(樹脂体)9を備えている。つまり、QFP10は、封止体9内に空間8を形成し、空間8内に半導体チップであるセンサチップ1を配置する半導体装置である。

#### 【0031】

ここで、図6および図7に示すようにQFP10は、キャップ2の側面2cおよびキャップ5の側面5cは封止体9により覆われているが、キャップ2の下面2bおよびキャップ5の上面5aは、それぞれ面全体が封止体9から露出している。言い換えれば、図4に示すように、平面視において、キャップ5の上面5aの周縁部、および周縁部よりも内側の領域には封止体9が配置されていない。また、図5に示すように、平面視において、キャップ2の下面2bの周縁部、および周縁部よりも内側の領域には封止体9が配置されていない。詳細は後述するが、本実施の形態では、キャップ2の下面2b全体およびキャップ5の上面5a全体を露出させることにより、封止体9を形成する工程においてキャップ2、5に加わる圧力を低減し、特に、キャビティ部5dを有するキャップ5の変形を抑制することができる。このため、空間8の密封性を維持することができ、封止体9が空間8内に侵入することを防止ないしは抑制することができる。この結果、センサチップ1に封止体9が接触し、封止体9の応力などの影響により、センサチップ1およびQFP10の信頼性が低下することを抑制できる。なお、上面5aおよび下面2bの面全体が封止体9から露出する、とは、上面5aおよび下面2bの大部分が封止体9から露出しているという意味であり、例えば、封止体9を形成する工程において、封止体9と上面5aや下面2bの境界領域に樹脂バリなどが発生し、この樹脂バリが上面5aや下面2bを僅かに覆う態様を排除するものではない。また、同様に、上面5a(下面2b)の周縁部、および周縁部よりも内側の領域には封止体9が配置されていない、とは、例えば樹脂バリなどの僅かな樹脂を除き、封止体9が配置されていないという意味である。また、ここで言う樹脂バリとは、後述する封止工程において、熱硬化性樹脂(封止用樹脂)を構成する樹脂(レジン)が染み出したものであり、断面視または側面視では、その厚さがほとんど無いものを指す。

#### 【0032】

##### <半導体装置の詳細構成>

次に、QFP10が備える各部材の詳細構造について説明する。まず、キャップ2は、図8に示すように平面視において四辺形を成す平板であって、図6および図7に示すキャップ5のキャビティ部5dのような大きい窪み部(空間形成部)は有していない。キャップ2の一辺の長さは、例えば15mm~20mm程度である。本実施の形態では、封止体9とキャップ2の界面において、封止体9の欠けが発生する事を抑制する観点から、キャップ2の四つの角部のそれぞれに面取り加工(R加工)を施している。ただし、キャップ2の平面形状は図8に示す態様に限定されず、例えば角部に面取り加工を施さない四角形の平面形状とすることもできる。また、キャップ2の厚さ(肉厚)は、QFP10の下面

(実装面)側においてキャップ2の下面2bを露出させるため、例えばキャップ5よりも厚く形成されており、例えば0.1mm~1mm程度である。キャップ2の強度を向上させる観点からは、キャップ2の厚さを厚くする程好ましいが、その場合、QFP10全体の厚さが厚くなる。また、本実施の形態によれば、キャップ2に加わる圧力を低減させることによりキャップ2の変形を抑制することができるので、キャップ2自体に要求される強度を低減することができる。したがって、キャップ2の下面が封止体9から露出する範囲であれば、キャップ2の厚さを薄くすることができる。例えば、キャップ5と同じ厚さ(肉厚)で形成することもできる。

#### 【0033】

また、QFP10では、キャップ2は、制御チップ6を搭載するチップ搭載部として機能する。言い換えれば、制御チップ6は、チップ搭載部としてのキャップ2の上面2a上に接着材(ダイボンド材)11を介して搭載される。制御チップ6は、表面6a、表面6aの反対側の裏面6b、および表面6aと裏面6bの間に位置する側面6cを有し、裏面6bを、キャップ2の上面2aと対向させた状態で搭載する、所謂、フェイスアップ実装方式により搭載されている。接着材11は、キャップ2の上面2aに制御チップ6を固定できるものであれば、特に限定されないが、本実施の形態では、例えば、エポキシ系の熱硬化性樹脂からなるペースト状の樹脂接着材を塗布して制御チップ6を接着した後、熱硬化させることにより固定する。また、制御チップ6の表面6a上には、接着材12を介してセンサチップ1が搭載される、センサチップ1は制御チップ6上にフェイスアップ実装方式により実装される。接着材12もセンサチップ1を制御チップ6上に固定するための部材であるが、センサチップ1の側面1c(図2参照)に接着材12の一部が付着して、接着材12に生じた応力がセンサチップ1の特性(検知特性)に悪影響を及ぼすことを抑制する観点から、接着材12はフィルム状の接着材とすることが好ましい。フィルム状の接着材は、ペースト状の接着材よりもセンサチップ1の側面1cに付着し難い点で好ましい。フィルム状の接着材は、例えば、DAF(Die Attach Film)と呼ばれ、半導体チップ上に別の半導体チップを積層する接着材として一般に使用されているものを使用することができる。

#### 【0034】

また、QFP10のように、キャップ2上にセンサチップ1を搭載する場合、キャップ2とセンサチップ1の線膨張係数の違いに起因して発生する応力の影響を低減する観点から、キャップ2は、センサチップ1と線膨張係数が近い材料で構成することが好ましい。このため、本実施の形態では、センサチップ1は例えばシリコンから成り、キャップ2はシリコンの線膨張係数と近い金属材料であるコパール(鉄にニッケル、コバルトを配合した合金)から成る。また、キャップ2と同様に、キャップ5もコパールから成る。詳しくはコパールから成る基材の表面(キャップ2の上面2aおよび下面2bと、キャップ5の上面5a、下面5bおよび側面5c)に例えばニッケル、あるいはニッケル・パラジウムからなるめっき膜を形成している。なお、ニッケル・パラジウムとは、ニッケル(Ni)とパラジウム(Pd)の合金からなるめっき膜の構成材料を指す。以下ではこのニッケルとパラジウムの合金をニッケル・パラジウムまたはNi/Pd、ニッケル・パラジウムから成るめっき膜をニッケル・パラジウム膜と記載する。このニッケル、あるいはニッケル・パラジウムからなるめっき膜(ニッケル膜、あるいはニッケル・パラジウム膜)は、キャップ2、5の酸化を防止する酸化防止膜として機能する。また、キャップ5の側面5cに形成しためっき膜(ニッケル膜、あるいはニッケル・パラジウム膜)は、封止体9とキャップ5の界面の密着性を向上させる密着性改善膜として機能する。また、センサチップ1への応力伝達を低減する観点から、QFP10のように、センサチップ1を直接キャップ2上に搭載せず、例えばシリコンから成る制御チップ6を介して搭載することが好ましい。これにより、センサチップ1に伝達される応力をさらに低減することができる。なお、本実施の形態におけるキャップ2の断面視における形状は、曲げ加工が施されていない、平板状である。すなわち、後述するキャップ5のように、曲げ加工が施されていないため、キャップ2の強度はキャップ5より低くても良い。そのため、封着材7を介して固定

されるリード3と同じ材料（銅、あるいは銅合金）で構成してもよい。この場合も、コパールを使用した場合と同様に、基材の表面（キャップ2の上面2aおよび下面2bと、キャップ5の上面5a、下面5bおよび側面5c）に、例えばニッケル、あるいはニッケル・パラジウムからなるめっき膜を形成することが好ましい。

#### 【0035】

また、本実施の形態では、キャップ2の下面2bを露出させるので、キャップ2は空間8内で発生した熱をQFP10の外部に放熱する放熱部材（ヒートスプレッド）として機能させることができる。この放熱経路としての観点からは、キャップ2をセラミック材料よりも熱伝導率が高い金属材料で構成することにより、セラミックパッケージと比較して放熱効率を向上させることができる。放熱部材として用いる場合、キャップ2の下面2b側に、例えば半田などの金属からなる接合材（図示は省略）を配置して、該接合材を介して実装基板（図示は省略）の端子（図示は省略）と接合することができる。この場合、実装基板への熱伝達をさらに効率化することができるので放熱効率がさらに向上する。

#### 【0036】

また、QFP10は、センサチップ1およびセンサチップ1を制御する制御チップ6を1つのパッケージ内に備えている。言い換えれば、QFP10は、パッケージ内に複数の半導体チップを混載し、複数の半導体チップを電氣的に接続することにより、システムを構成している。このように、1つのパッケージ内にセンサチップ1と制御チップ6とを混載することにより、センサチップ1と制御チップ6とを別々のパッケージとする場合と比較して実装面積を小さくすることができる。

#### 【0037】

次に、センサチップ1および制御チップ6の周囲には複数のリード（端子）3が配置される。複数のリード3は、QFP10の外部端子であって、封止体9の内側（空間8内も含む）に配置されるインナリード部3aと、封止体9の外側に配置されるアウトナリード部3bは、一体に形成されている。また、複数のリード3は例えば銅、あるいは銅合金からなり、表面（上面、下面および側面（上面と下面との間に位置する面））に例えばニッケル、あるいはニッケル・パラジウムからなるめっき膜（金属膜）が形成されている。なお、このめっき膜は、必ずしも複数のリード3のそれぞれの全面に形成されていなくてもよいが、全面に形成しない場合は、封止体9を形成した後に、この封止体9から露出するアウトナリード部3bの表面（上面、下面および側面）に、鉛の半田材、あるいは鉛を実質的に含有しない半田材（鉛フリー半田）からなるめっき膜（外装めっき膜）を形成する。図6に示すアウトナリード部3bは、封止体9の側面から突出するように配置され、封止体9の外側において曲げ加工が施されている。例えば、図6ではガルウィング状に形成された例を示している。一方、図6に示すインナリード部3aは、アウトナリード部3bとの境界から空間8内に向かって延び、その先端部は、空間8内に配置されている。また、空間8内にインナリード部3aを配置するため、インナリード部3aの先端部（図13に示すボンディング領域3c）は、キャップ2の上面2a上に配置されている。このように、空間8内にインナリード部3aの一部を配置することで、制御チップとリード3を接続するワイヤ4bの接合部を空間8内（キャビティ部5d内）に配置することができる。つまり、インナリード部3aの先端部周辺は、ワイヤ4bを接合するボンディング領域となっており、このボンディング領域をキャビティ部5dの内側に配置することで、キャップ5によりワイヤ4bを覆うことができる。また、前記したようにキャップ2はコパール、銅、あるいは銅合金などの金属材料（導電材料）からなる。したがって、キャップ2上に配置した複数のリード3とキャップ2を絶縁しなければ、複数のリード3間で短絡が生じる。このため、QFP10では、キャップ2の上面2aとリード3の下面の間に絶縁性の接着材13を配置し、接着材13を介してリード3をキャップ2に接着固定している。

#### 【0038】

また、図8に示すように平面視において、QFP10の有する四辺に沿ってそれぞれ複数のリード3が配置されている。半導体チップを基準に考えると、センサチップ1および制御チップ6はそれぞれ四辺形の平面形状を成し、平面視において四辺のそれぞれと対向

10

20

30

40

50

する位置に複数のリード3が配置されている。図8および図9に示す例では、制御チップ6の有する四辺のうち、互いに対向する二辺に沿って複数のパッド6e（図9参照）が配置され、複数のパッド6eと対向する位置に配置される複数のリード3にワイヤ4bが接続されている。一方、パッド6eが配置されていない辺と対向する複数のリード3にはワイヤ4は接続されていない。このように、リード3の数が半導体チップの端子（パッド）数よりも多い場合、一部のリード3には、ワイヤ4を接続しない構成とすることができる。また、図8および図9に示すQFP10は、センサチップ1の複数のパッド1h（図9参照）と複数のリード3は、直接ワイヤ4を介して接続されていない。つまり、センサチップ1の複数のパッド1hのうちワイヤ4が接続されるパッド1hは、全てワイヤ4aを介して制御チップ6のパッド6d（図9参照）と接続される。また、複数のリード3のうち、ワイヤ4が接続されるリード3は、全てワイヤ4bを介して制御チップ6のパッド6eと接続される。このようにセンサチップ1のパッド1hを、制御チップ6を介してリード3と接続することにより、パッド1hに接続されるワイヤ4aのワイヤ長を短くすることができる。例えば図6や図8に示すように、ワイヤ4aのワイヤ長は、ワイヤ4bの長さよりも短い。図6に示すように、複数のワイヤ4を空間8内に配置する場合、QFP10に印加された振動などの外力により、ワイヤ4が振動する場合があり、特に、センサチップ1に接続されるワイヤ4aが大きく振動すると、センサチップ1の特性（検知特性）が低下するおそれがある。QFP10に加わる外力を一定とすると、ワイヤ4の長さを短くすることにより振動の程度が小さくなる。したがって、センサチップ1の特性（検知特性）低下を抑制する観点から、センサチップ1の複数のパッド1hのうちワイヤ4が接続されるパッド1hは、全てワイヤ4aを介して制御チップ6のパッド6dと接続することが好ましい。ただし、ワイヤリングのレイアウトは、図8および図9に示す態様には限定されず、リード3と接続する半導体チップの端子（パッド）数やレイアウトに応じて種々の変形例を適用することができる。

#### 【0039】

次に、制御チップ6およびセンサチップ1上には、キャップ（第2部材、表面側キャップ材）5が配置される。図6および図7に示すようにキャップ5は、上面5a、上面5aの反対側の下面5b、および上面5aと下面5bの間に位置する側面5cを有している。キャップ5は、コバールから成り、表面（上面5a、下面5bおよび側面5c）にニッケルからなるめっき膜が形成されている。また、キャップ5の下面5b側には、キャップ5の略中央部に配置されるキャビティ部5d、およびキャビティ部5dの周囲を取り囲むフランジ部（接合部）5eが配置されている。QFP10では、キャップ5のフランジ部5eとキャップ2の上面2aの周縁部を封着材7（および接着材13）を介して接合し、これによりセンサチップ1、制御チップ6、複数のワイヤ4および複数のリード3それぞれの一部（ボンディング領域）を空間8内に密封している。キャビティ部5dの深さは、半導体チップ（センサチップ1および制御チップ6）の厚さよりも深い。QFP10の厚さに影響を与えるのでパッケージの薄型化に対応するためには出来る限り浅くすることが好ましい。例えば、本実施の形態では1mm～3mm程度である。また、キャビティ部5dの平面サイズは、センサチップ1および制御チップ6の平面サイズよりも大きく、例えば、平面視において四辺形を成すキャビティ部5dの一辺の長さは、例えば13mm～18mm程度である。

#### 【0040】

ここで、封着材7は、キャップ2とキャップ5の接合部に配置される部材なので、空間8内の密封性を向上させる観点から、高い封着特性（隣り合うリード3の間に埋め込む特性、塗布してから接着固定するまでの間に形状を保つ特性、および接着界面の密着性）が要求される。本実施の形態では、高い封着特性が要求される封着材7は、以下の材料が好ましい。すなわち、隣り合うリード3の間に生じる隙間を低減する観点から、フィルム状（テープ状）の接着材（例えば、接着材12のような接着材）のように固形状態で接着する材料よりも、硬化させる前にはペースト状の性状を有する材料が好ましい。また、封着材7を塗布してから硬化させるまでの間は、塗布形状を保つ必要がある。ある程度粘

度が高い方が好ましい。例えば、水のような粘度の封着材では、塗布形状を保つことができない。一方、粘度が高すぎると、隣り合うリード3の間に隙間が生じてしまう場合がある。そこで、キャップ2およびリード3上に塗布した後、硬化させてキャップ2、5の接合部を固定するまでの間は、塗布形状を保つことができる範囲で、粘度を低くすることが好ましい。例えば、本実施の形態では、接着材11および封着材7は、エポキシ系の熱硬化性樹脂にフィラ（粒子）を混合した接着材を用いているが、封着材7の硬化前の粘度は、接着材11の硬化前の粘度よりも低い。このような粘度調整は、接着材に添加するフィラの形状、粒径の他、粘度調整用のバインダ材などの添加材料の配合割合を調整することにより行うことができる。また、封着材7を硬化させた後は、キャップ2、5およびリード3との接着界面が密着して固定されていることが要求される。本実施の形態では、キャップ2の上面2a、キャップ5のフランジ部5eの接着面5f、およびリード3の表面のそれぞれに同じ金属材料（例えばニッケル、あるいはニッケル・パラジウム）からなるめっき膜を形成しているため、接合部に配置される各部材との密着性を容易に向上させることができる。なお、複数のリード3とキャップ2の上面2aを接着固定する接着材13も、接合部に配置される部材である。したがって、接着材13も封着材7と同じ材料を用いることができる。ただし、封着材7をペースト状の熱硬化性樹脂とすれば、例えば、接着材13にフィルム状の接着材を用いても隣り合うリード3の間の隙間には封着材7が埋め込まれる。このため、本実施の形態では、接着材13は、取り扱いが容易なフィルム状の接着材（例えば接着材12と同様に、フィルム基材の表面に）としている。

#### 【0041】

次に、キャップ2、5の接合部は、封止体9により覆われている。この封止体9は、所謂、プラスチックパッケージと呼ばれる樹脂封止型の半導体装置において一般に用いられる樹脂であって、例えば、本実施の形態では、トランスファモールディング方式（詳細は後述する）により形成されている。図6に示すように、QFP10は、半導体チップ（センサチップ1および制御チップ6）およびこれに接続される複数のワイヤ4のそれぞれが、キャップ2、5を重ね合わせることで形成される空間8内に配置されているので、封止体9を形成しない態様も変形例として考えられる。しかし、封止体9を形成しない場合、キャップ2、5の接合部が露出するため、例えば衝撃や熱影響などの外力により接合部が破壊され易くなる。また、接合部の破壊を抑制するため、封着材7および接着材13の強度を上げようとすれば、空間8の密封性が損なわれる懸念がある。また、製造工程が煩雑になる。したがって、図6に示すように、キャップ2、5の接合部の外側を封止体9で覆い、接合部を保護することが好ましい。これにより、封着材7および接着材13は、前記した封着特性を考慮して最適な材料を選択することができる。また、接合部の強度は封止体9により補強されるので、封止体9を形成しない場合と比較して、接合部の破壊を抑制することができる。

#### 【0042】

また、図8に示すように、平面視において封止体9は四つの辺（角部の面取り加工部以外の主辺）を備える四辺形を成し、各辺の交点となる角部には、それぞれ吊りリード14が配置されている。この吊りリード14は、後述するQFP10の製造工程において、封止体9が形成されてからQFP10が個片化されるまでの各工程中に、封止体9内の領域を基材であるリードフレームにより支持するための支持部材である。このため、複数の吊りリード14は、複数のリード3と同じ材料（例えば銅あるいは銅合金）で構成される。一方、キャップ2、5は、本実施の形態では、前記したように例えばコパールからなり、吊りリード14とは別体として形成されているが、上述のように、キャップ2については、リード3と同じ材料（例えば銅あるいは銅合金）であってもよい。

#### 【0043】

##### <半導体装置の製造工程>

次に図5～図9に示すQFP10の製造工程について説明する。QFP10は、図10に示す組み立てフローに沿って製造される。図10は、本実施の形態の半導体装置の組み立てフローを示す説明図である。各工程の詳細については、図11～図31を用いて、以

下に説明する。

【 0 0 4 4 】

1. リードフレーム準備工程；

図 1 1 は、図 1 0 に示すリードフレーム準備工程で準備するリードフレームの全体構造を示す平面図、図 1 2 は、図 1 1 に示す複数の製品形成領域のうち、1つの製品形成領域周辺の拡大平面図である。また、図 1 3 は図 1 2 の F - F 線に沿った拡大断面図である。

【 0 0 4 5 】

まず、図 1 0 に示すリードフレーム準備工程として、図 1 1 に示すようなリードフレーム 2 0 を準備する。本実施の形態で使用するリードフレーム 2 0 は、枠部（枠体）2 0 b の内側に複数の製品形成領域 2 0 a を備えている。複数の製品形成領域 2 0 a は、行列状に配置されている。また、隣り合う製品形成領域 2 0 a の間にも枠部 2 0 b が配置されている。隣り合う製品形成領域 2 0 a の間には、後述する封止工程において、封止用樹脂を各製品形成領域 2 0 a 内に配置されるキャビティに向かって供給するための供給経路であるランナ部が配置される領域であるランナ領域 2 0 c が列方向に沿って配置されている。

【 0 0 4 6 】

各製品形成領域 2 0 a には、図 1 1 の部分拡大図である図 1 2 に示すように、キャップ 2 が製品形成領域 2 0 a の中央部に配置されている。一般に、リードフレーム型の半導体装置の製造工程においては、製品形成領域の中央部に、半導体チップを搭載するためのチップ搭載部であるダイパッド（タブ）を配置し、吊りリードを介してリードフレームの枠部と接続するが、本実施の形態では、キャップ 2 がチップ搭載部を兼ねるので、リードフレームと一体に形成されたダイパッドは形成されていない。本実施の形態では、キャップ 2 はリードフレーム 2 0 とは、異なる材料により形成される。例えばリードフレーム 2 0 は、金属から成り、本実施の形態では、例えば、銅（Cu）、あるいは銅合金から成る。詳しくは、図 1 3 に示すように銅（Cu）から成る基材 2 1 の表面に、例えばニッケル（Ni）、あるいはニッケル・パラジウム（Ni / Pd）からなるめっき膜（金属膜）2 2 が形成されている。一方、キャップ 2 は、例えばコパールからなる基材 2 3 の表面に、例えばニッケル（Ni）、あるいはニッケル・パラジウム（Ni / Pd）からなるめっき膜（金属膜）2 2 が形成されている。このため、キャップ 2 は、リードフレーム 2 0 とは別体として形成され、接着材 1 3 を介して複数のリード 3 と接着固定されている。この時、リード 3 およびキャップ 2 のそれぞれの接着材 1 3 との接着界面は、それぞれニッケル、あるいはニッケル・パラジウムからなるめっき膜 2 2 となっているため、接着材 1 3 との密着性を向上させることができる。なお、本工程では、図 1 2 に示すように複数のリード 3 とキャップ 2 が接着固定された状態のリードフレーム 2 0 を準備する。したがって、以降の説明において、特にキャップ 2 を区別して説明する場合を除き、リードフレーム 2 0 には、複数のリード 3 に接着固定されたキャップ 2 が含まれる。

【 0 0 4 7 】

また、図 1 2 に示すように、キャップ 2 の周囲には、複数のリード 3 が配置される。このリード 3 は、図 6 に示すように完成時に封止体 9 により封止されるインナリード部 3 a と、封止体 9 から露出するアウトリード部 3 b から成る。また、図 1 3 に示すようにインナリード部 3 a は、リード 3 の内側の端部から順に配置されるボンディング領域 3 c、封着領域 3 d および封止領域 3 e を有している。また、アウトリード部 3 b は、インナリード部 3 a との境界から順に配置されるダム領域 3 f および最外領域 3 g を有している。ボンディング領域 3 c は、リード 3 の内側の端部に配置され、ワイヤボンディング工程（図 1 0 参照）でワイヤ 4（図 6 参照）を接合する領域である。また、封着領域 3 d は、ボンディング領域 3 c とアウトリード部 3 b の間に配置され、キャップボンディング工程（図 1 0 参照）で、キャップ 5（図 6 参照）のフランジ部 5 e（図 6 参照）の間で封着材 7（図 6 参照）により封止される領域である。また、封止領域 3 e は、封着領域 3 d とアウトリード部 3 b の間に配置され、封止工程（図 1 0 参照）で、封止体 9（図 6 参照）により封止される領域である。また、ダム領域 3 f は、封止領域 3 e と最外領域 3 g の間に配置され、封止工程（図 1 0 参照）で、封止用樹脂を成形金型内に供給する際にダムとなるダ

ム部 2 4 ( 図 1 2 参照 ) が接続される領域である。また、最外領域 3 g は、リード 3 の外側の端部に配置され、リード成形工程 ( 図 1 0 参照 ) で例えば図 6 に示すようなガルウィング状に曲げ加工が施される領域である。

【 0 0 4 8 】

また、図 1 2 に示す複数のリード 3 のダム領域 3 f ( 図 1 3 参照 ) の間には、複数のリード 3 と交差 ( 直交 ) するように延びるダム部 ( ダムバー、タイバー ) 2 4 が配置され、複数のリード 3 は、ダム部 2 4 を介してリードフレーム 2 0 と一体に形成されている。ダム部 2 4 は、キャップ 2 の周囲を取り囲むように配置されている。後述する封止工程 ( 図 1 0 参照 ) では、このダム部 2 4 で囲まれた領域の内側に封止用樹脂を供給し図 6 に示す封止体 9 を形成する。また、ダム部 2 4 が形成する四辺形の角部には、それぞれ吊りリード 1 4 が配置されている。言い換えれば、隣り合う吊りリード 1 4 の間には、それぞれ複数のリード 3 が配置されている。吊りリード 1 4 は、図 1 0 に示すリード成形工程で複数のリード 3 の最外領域 3 g ( 図 1 3 参照 ) を切断した後、個片化工程で切断されるまでの間、製品形成領域 2 0 a 内の各部材をリードフレーム 2 0 に支持される部材である。このため、リードフレーム 2 0 と一体に形成されている。

【 0 0 4 9 】

図 1 1 ~ 図 1 3 に示すリードフレーム 2 0 は、例えば、以下のように形成することができる。まず、銅 ( C u ) からなる薄板を用意してエッチング加工により、例えば、図 1 2 に示すパターンで複数のリード 3、複数の吊りリード 1 4、およびダム部 2 4 を形成する。また、図 1 1 に示す製品形成領域 2 0 a の数に対応させて、複数のキャップ 2 を準備して、上面 2 a の周縁部に接着材 1 3 を配置する。そして、キャップ 2 の上面 2 a の接着材 1 3 を配置した領域と、複数のリード 3 の先端領域 ( 図 1 3 に示すボンディング領域 3 c および封着領域 3 d ) が重なるように位置合わせを行い、キャップ 2 とリード 3 を接着する。次に、例えばキャップ 2 が接着されたリードフレーム 2 0 を加熱することで接着材 1 3 を硬化させて、キャップ 2 と複数のリード 3 を固定する。この時、図 6 に示す空間 8 の密封性を向上させるためには、リード 3 の下面とキャップ 2 の上面 2 a の間に隙間が生じないように接着材 1 3 を配置することが重要である。一方、ペースト状の接着材の場合、接着材 1 3 の量が多すぎると、接着材 1 3 の一部が、ボンディング領域 3 c ( 図 1 3 参照 ) の上面側に廻り込んで、ワイヤボンディング工程 ( 図 1 0 参照 ) の際にボンディング不良が発生する原因となる。このため、接着材 1 3 は、フィルム状の接着材 ( 詳しくは、基材となる樹脂フィルムの上面および下面に接着層となる例えば熱硬化性樹脂層を配置した接着材 ) を用いることが好ましい。

【 0 0 5 0 】

なお、上記では、図 1 1 に示す製品形成領域 2 0 a の数に対応させた複数のキャップ 2 をそれぞれ準備して、それぞれ複数のリード 3 と位置合わせを行う態様について説明したが、種々の変形例を適用することができる。例えば、複数のキャップ 2 を図示しない吊りリード ( キャップ連結用の吊りリード ) を介して連結することで一体化し、キャップ 2 をリード 3 と接着固定した後で、該吊りリードを切断する態様とすることができる。この場合、複数の製品形成領域 2 0 a にそれぞれ配置されるキャップ 2 とリード 3 の位置合わせを一括して行うことができる。この場合、複数のキャップ 2 を連結する図示しない吊りリードを切断するスペースが必要となるため、リードフレーム 2 0 と一体に形成された吊りリード 1 4 は、キャップ 2 とは離間して配置することが好ましい。これにより、吊りリード 1 4 とキャップ 2 の間のスペースにおいて、複数のキャップ 2 を連結する図示しない吊りリードを切断することができる。また、連結されない複数のキャップ 2 をそれぞれリード 3 に接着固定する場合、図 1 2 に対する変形例として複数の吊りリード 1 4 をリード 3 と同様にキャップ 2 の上面 2 a 側に接着固定することもできる。

【 0 0 5 1 】

2 . 半導体チップ準備工程 ;

次に、図 1 0 に示す半導体チップ準備工程として、図 6 に示す複数の半導体チップ ( センサチップ 1 および制御チップ 6 ) を準備する。本工程では、複数のチップ領域を有し、



例えば、シリコンからなる半導体ウエハ（図示は省略）を準備する。その後、半導体ウエハのダイシングラインに沿って、ダイシングブレードを走らせて（図示は省略）半導体ウエハを分割し、複数種類の半導体チップをそれぞれ複数個取得する。詳しくは、複数のチップ領域のそれぞれに図１～図３に示すセンサチップ１が備えるセンサ（可動部）および可動部と電氣的に接続されるセンサ回路をＭＥＭＳ技術により形成した半導体ウエハを準備する。また複数のチップ領域のそれぞれに図６～図８に示す制御チップ６がそなえる制御回路を形成した半導体ウエハを準備する。そして各半導体ウエハをそれぞれ個片化して、複数のセンサチップ１および複数の制御チップ６を取得する。なお、本実施の形態では、図６に示すセンサチップ１は、例えばＤＡＦと呼ばれるフィルム状の接着材を介して制御チップ６の表面６ａ上に搭載するので、本工程で取得する複数のセンサチップ１の裏面１ｂには、それぞれ接着材１２が貼り付けられている。

10

#### 【００５２】

##### ３．半導体チップ搭載工程；

図１４は、図１２に示すキャップ上に接着材を介して半導体チップ（制御チップ）を搭載した状態を示す拡大平面図、図１５は図１４のＧ－Ｇ線に沿った拡大断面図である。また、図１６は、図１４に示す制御チップ上に接着材を介して半導体チップ（センサチップ）を搭載した状態を示す拡大平面図、図１７は図１６のＧ－Ｇ線に沿った拡大断面図である。なお、図１４および図１６では、見易さのため、図１２に示すキャップ２の周辺をさらに拡大してしめしている。

#### 【００５３】

20

次に、図１０に示す半導体チップ搭載工程として、図１４～図１７に示すように制御チップ６およびセンサチップ１を順次、キャップ２の上面２ａ上に搭載する。本工程では、図１４および図１５に示すように、下層に配置される半導体チップである制御チップ６を先にキャップ２の上面２ａ上に接着材１１を介して搭載する。本実施の形態では、図１４に示すように、制御チップ６は表面６ａの有する四辺のうち、互いに対向する二辺に沿ってそれぞれ複数のパッド６ｄ、６ｅが形成されている。本工程では制御チップ６の、パッド６ｅが配置された二辺が、キャップ２上に接着固定されたリード群（複数のリード３）とそれぞれ対向するようにキャップ２の中央部にキャップ２の各辺に沿って配置する。また、図１５に示すように、制御チップ６の裏面６ｂをキャップ２の上面２ａと対向させた状態で搭載する、所謂フェイスアップ実装方式で搭載する。

30

#### 【００５４】

また、本実施の形態では、例えば、エポキシ系の熱硬化性樹脂である接着材１１を介して制御チップ６を搭載するが、接着材１１は、硬化（熱硬化）させる前には流動性を有するペースト材である。このようにペースト材を接着材１１として用いる場合には、まず、キャップ２の上面２ａのチップ搭載領域上に、ペースト状の接着材１１を塗布する。次に、例えば図１５に示す押圧治具３０を制御チップ６の表面６ａ側に押し当てて、制御チップ６の裏面６ｂをキャップ２の上面２ａに向かって押し付けることで、接着材１１を制御チップ６の裏面６ｂ全体に濡れ広がらせて接着する。そして、接着後に、接着材１１を硬化させる（例えば熱処理を施す）と、図１４および図１５に示すように、制御チップ６は接着材１１を介してチップ搭載領域２ｄ上に固定される。なお、変形例として、接着材１１をフィルム状の接着材とすることもできる。さらには、キャップ２への放熱性の向上を考慮すれば、熱伝導率の高い導電性粒子を含有する接着材を用いてもよい。ただし、金属（例えばニッケル、あるいはニッケル・パラジウム）から成るキャップ２の上面２ａとの接着強度を向上させることができる点で、ペースト状の接着材の方が好ましい。このようにペースト状の接着材１１を用いる場合には、接着材１１を制御チップ６の裏面６ｂ全体に濡れ広がらせるため、図１４および図１５に示すように、接着材１１の外縁部は、制御チップ６の外縁部よりも外側まで広がる。ここで、ＱＦＰ１０（図６参照）の信頼性低下を抑制する観点からは、接着材１１の一部が制御チップ６の表面６ａ側まで濡れ上がり、パッド６ｄ、６ｄを覆う、あるいはセンサチップ１（図６参照）にまで達することを抑制する必要がある。したがって、接着材１１の配置量（塗布量）は、制御チップ６の裏面６

40

50

b全体に濡れ広がる範囲内で少なくする事が好ましい。また、接着材11の粘度を有る程度高くすることで、表面6a側への濡れ上がりを抑制することができる。このため、接着材11の硬化前の粘度は、図6に示す封着材7の硬化前の粘度よりも高くなっている。

【0055】

次に、図16および図17に示すように制御チップ6の表面6a上に、接着材12を介してセンサチップ1を搭載する。本工程では、センサチップ1の裏面1b側（接着材12が貼着された面）を制御チップ6の表面6aと対向させた状態で、制御チップ6の表面6a上に配置する。センサチップ1は、例えば図17に示す押圧治具31を制御チップ6の表面6a側に押し当てて、センサチップ1の裏面1bを制御チップ6の表面6a上に押し付けて接着させることにより搭載する。ここで、センサチップ1の裏面1bにはフィルム状の接着材12が予め貼り付けられているので、制御チップ6を搭載する場合よりも弱い押し付け力で、センサチップ1を搭載することができる。このため、本工程によるセンサチップ1の損傷を抑制できる。また、フィルム状の接着材12を用いれば、図17に示すように接着材12はセンサチップ1の裏面1bの外縁よりも外側に張り出ないので、センサチップ1の側面1cに接着材12の一部が付着する、あるいは制御チップ6のボンディングパッド6bに接着材の一部が付着する（汚染する）ことを抑制できる。次に、接着材12の接着層を硬化させてセンサチップ1を制御チップ6の表面6a上に固定する。

10

【0056】

#### 4. ワイヤボンディング工程；

図18は、図16に示す半導体チップと複数のリードを、ワイヤを介して電氣的に接続した状態を示す平面図、図19は、図18のG-G線に沿った拡大断面図である。

20

【0057】

次に、図10に示すワイヤボンディング工程として、図18および図19に示すように、半導体チップの複数のパッドと複数のリード3とを、複数のワイヤ4を介して、それぞれ電氣的に接続する。本工程では、センサチップ1の複数のパッド1hと制御チップ6の複数のパッド6dを複数のワイヤ4aを介してそれぞれ電氣的に接続する。また、制御チップ6の複数のパッド6eと複数のリード3を複数のワイヤ4bを介してそれぞれ電氣的に接続する。

【0058】

詳しくは、例えば、図19に示すようにワイヤボンディング時の加熱源であるヒートステージ32を準備し、リードフレーム20をヒートステージ32上に配置し、キャップ2を介して制御チップ6およびセンサチップ1を加熱する。一方、キャピラリ33の先端部から突出したワイヤ34の一端部を放電させることでボール部を形成し、このボール部を第1ボンド側となるパッド1hまたはパッド6eに接合する。ワイヤ34の接合方式は、超音波および熱圧着を併用して接合する、所謂、ネイルヘッドボンディング方式で接合する。第1ボンド側を接合した後は、キャピラリ33から徐々にワイヤ34を繰り出しながら、キャピラリ33を移動させてワイヤ4のループ形状を形成する。そして、第2ボンド側となるパッド6dまたはリード3のボンディング領域3c（図13参照）にワイヤ34を接合した後にワイヤ34を切断し、図19に示すようなループ形状を備えたワイヤ4が形成される。ワイヤ4a、4bの接続順序は特に限定されない。また、本実施の形態では、比較的上方に位置するパッド1h、6eを第1ボンド側とする、所謂、正ボンディング方式によりワイヤ4を形成しているが、変形例として、パッド1h、6eを第2ボンド側とする、所謂、逆ボンディング方式を適用することもできる。なお、正ボンディング方式によりワイヤ4（4a）を形成する場合は、第2ボンド側となるパッド6d上に、例えばワイヤの一部から成るバンブ（図示しない）を予め形成しておき、このバンブにワイヤ4（4a）の一部を接続する。一方、逆ボンディング方式を適用する場合は、パッド1e、6d上に例えばワイヤの一部から成るバンブ（図示しない）をそれぞれ形成しておき、このバンブにワイヤ4（4a、4b）の一部を接続する。

30

40

【0059】

#### 5. キャップボンディング工程；

50

図20は、図18に示すキャップ上に別のキャップを重ね合わせて接着固定した状態を示す拡大平面図、図21は、図20のG-G線に沿った拡大断面図、図22は図20のH-H線に沿った拡大断面図である。また、図23は、図18に示すキャップおよび複数のリード上に封着材を塗布した状態を示す拡大平面図、図24は、図20のH-H線に沿った断面に対応する図23の拡大断面図である。

【0060】

次に、図10に示すキャップボンディング工程として、図21に示すように、キャップ(第2部材、表面側キャップ材)5を準備して、キャップ2の上面2a上に配置し、キャップ5のキャビティ部5dの外側に設けられたフランジ部5eの接着面(下面)5fとキャップ2の上面2aとを封着材7を介して接着固定(搭載)する。キャップ5の搭載方法は、例えば以下のように行う。

10

【0061】

まず、図23および図24に示すように、キャップ2の上面2aの周縁部にペースト状の封着材7を塗布する。次に、封着材7を塗布した領域と図22および図23に示すキャップ5のフランジ部5eの接着面5fが対向するように、キャップ2上にキャップ5を配置する。そして、例えば図示しない押圧治具によりキャップ5を上面5a側からキャップ2に向かって押し付けることで、フランジ部5eの接着面5fをキャップ2の上面2a側に押し込むと、図22および図23に示すように封着材7は隣り合うリード3の間の隙間に埋め込まれるように濡れ広がり、フランジ部5eの接着面5fとキャップ2の上面2aは、封着材7を介して接着される。次に、ペースト状の封着材7を加熱して、硬化させると、フランジ部5eの接着面5fとキャップ2の上面2aが固定され、キャップ5はキャップ2上に搭載される。本実施の形態では、封着材7には、例えばエポキシ系の熱硬化性樹脂が含まれているので、封着材7を加熱することでこれを硬化させることができる。

20

【0062】

図21に示すようにキャップ5は、上面5a、上面5aの反対側の下面5b、および上面5aと下面5bの間に位置する側面5cを有するキャップ5を備えている。キャップ5は、上面5aに向かって窪んだ形状を成し、下面5b側には、キャビティ部(空間形成部、凹部、窪み部、チップ收容部)5dおよびキャビティ部5dの周囲を取り囲むように配置されるフランジ部(接合部)5eを有している。キャップ5は、例えばコパールからなる平板にプレス加工を施すことにより、キャビティ部5dおよびフランジ部5eを形成することによって得られる。なお、キャップ5の形成方法としては、これに限らず、一つの厚い平板の一部(中央部)を除去する(くり貫く)ことによって、キャビティ部5dおよびフランジ部5e(平板の底面から突出する部分)を形成してもよい。

30

【0063】

また、キャビティ部5dの平面サイズは、センサチップ1、制御チップ6、複数のワイヤ4、および複数のリード3の一部(図13に示すボンディング領域3c)を内部に収める(收容する)ことができるサイズになっている。このため、本工程では、センサチップ1、制御チップ6、複数のワイヤ4、および複数のリード3の一部(ボンディング領域3c)は、キャップ5に覆われる。言い換えれば、本工程では、キャップ5は、センサチップ1、制御チップ6、複数のワイヤ4、および複数のリード3の一部(ボンディング領域3c)を覆うように、キャップ2の上面2a上に接着固定される。また、複数のリード3は、インナリード部3aとアウトリード部3bが一体に形成されるため、複数のリード3のそれぞれは、キャップ5のキャビティ部5dの内側からキャビティ部5dの外側に向かって延びるように配置される。そして、キャップ2、5を接着固定した後は、センサチップ1、制御チップ6、複数のワイヤ4、および複数のリード3の一部(ボンディング領域3c)は、これらの部材の周囲を取り囲むように配置された接合部(封着領域)により密封された空間8内に配置される。

40

【0064】

また、前記したように、ペースト状の封着材7は、塗布された形状(例えば図24に示す形状)を保持できる程度の粘度を有している。このため、封着材7を塗布した後、キャ

50

ップ5を接着するまでの間に封着材7が塗布領域の周囲に広がってしまうことを抑制できる。また、ペースト状の封着材7の粘度は、図15に示すペースト状の接着材11の粘度よりも低い。このため、図23に示すように、隣り合うリード3の間に隙間が生じないように封着材7を埋め込むことができる。言い換えると、封着材7を塗布する領域には複数のリード3が配置されているためキャップ2の上面2aよりも粗い凹凸面となっている。このため、封着材7を塗布した段階では、図24に示すように封着材7とキャップ2の上面の間には隙間が生じている場合がある。しかし、キャップ5を押し付けてペースト状の封着材7を押し広げる事で、この隙間に封着材7を埋め込むことができる。特に、図15に示すペースト状の接着材11よりも粘度が低い封着材7を用いれば、その埋め込み特性が向上するので、封着材7が埋め込まれていない隙間の発生を効果的に抑制することができる。

10

#### 【0065】

ところで、図23と図24では、封着材を塗布する方法の一例について説明した。しかし、図21および図22に示すようにキャップ5の一部（ここでは、フランジ部5e）とキャップ2の上面2aが接着された段階で、封着材7がセンサチップ1、制御チップ6、複数のワイヤ4、および複数のリード3のボンディング領域の周囲を取り囲み、かつ、封着領域（接合部）のリード3間の隙間の発生を抑制することができれば、塗布方法は特に限定されない。例えば、図23および図24では、ペースト状の封着材7をキャップ2の上面2aの周縁部に沿って帯状に配置する態様について示した。しかし、変形例として、キャップ2の上面2aの周縁部（図23に示す封着材7を配置した領域）に沿って複数箇所にペースト状の封着材7を配置する、所謂、多点塗布方式とすることもできる。多点塗布方式の場合でも、キャップ5を押し付けてペースト状の封着材7を押し広げれば、リード3間の隙間に封着材7を埋め込むことができる。また例えば、図23および図24では、キャップ2上にペースト状の封着材7を塗布する方式について説明した。しかし、封着材7を塗布する部材はキャップ2に限定されず、例えば、キャップ5のフランジ部5eの接着面5fに塗布することができる。また例えば、キャップ2の上面2aの周縁部およびキャップ5のフランジ部5eの接着面5fの双方に封着材7を塗布することができる。

20

#### 【0066】

##### 6. 封止工程；

図25は、図20に示すリードフレームの製品形成領域に、封止体を形成した状態を示す拡大平面図、図26は図25のF-F線に沿った拡大断面図である。また、図27は、図25に示すF-F線に沿った断面において、成形金型のキャビティ内に、封止用樹脂を供給する状態を示す拡大断面図である。また、図28は、図25に示すI-I線に沿った断面において、成形金型のキャビティ内に、封止用樹脂を供給する状態を示す拡大断面図である。また、図57は、図27に対する比較例を示す拡大断面図である。

30

#### 【0067】

次に、図10に示す封止工程として、図25および図26に示すように、キャップ2、5の周囲を囲むように封止体9を形成し、キャップ2、5の接合部を封止する。前記したように、図22に示す空間8は、既にキャップ2、5の接合部において封着され、密封された状態になっているが、硬化した封着材7よりも強度が高い封止体9を形成し、接合部を封止することで接合部が補強されるので、密封状態を維持することができる。

40

#### 【0068】

封止方法は、本実施の形態では、図27および図28に示すように成形金型40の上金型41と下金型42のキャビティ43、44内に、リードフレーム20に搭載された半導体チップを固定した状態で、軟化（可塑化）させた熱硬化性樹脂（封止用樹脂9a）を、キャビティ43、44内に圧入して成形し、その後加熱硬化させる、所謂トランスファモールディング方式を用いている。なお、本実施の形態で使用する熱硬化性樹脂（封止用樹脂9a）は、樹脂（レジン）と、この樹脂に混入されたフィラ（粒子）を含んでいる。また、トランスファモールディング方式は、複数の製品形成領域20aに一括して封止体9を形成できるので、製造を効率的に行うことができる点で好ましい。また、トランスファモールディング方式

50

は、軟化した状態でも比較的硬い封止用樹脂に強い供給圧力を印加して、キャビティ内に圧入するので硬化後に得られる樹脂体である封止体 9 の強度が他の方式よりも高い。このため、接合部を補強する方法として特に好適である。

#### 【 0 0 6 9 】

本工程では、まず、図 2 7 および図 2 8 に示す成形金型 4 0 を準備する。成形金型 4 0 は、リードフレーム 2 0 の上面（半導体チップを搭載した面）側を覆う上金型（第 1 金型）4 1、およびリードフレーム 2 0 の下面（半導体チップを搭載した面の反対面）側を覆う下金型（第 1 金型）4 2 を備えている。上金型 4 1 はキャビティ（凹部）4 3 を、下金型 4 2 はキャビティ（凹部）4 4 をそれぞれ有し、キャビティ 4 3、4 4 を対向させて重ね合わせることで、図 2 6 に示す封止体 9 を形成するための空間を形成する。また、上金型 4 1 のキャビティ 4 3 の周囲には、金型面（クランプ面）4 1 a が配置される。また、下金型 4 2 のキャビティ 4 4 の周囲には、金型面（クランプ面）4 2 a が配置され、金型面 4 1 a と対向配置されている。成形金型 4 0 は、対向配置される金型面 4 1 a、4 2 a でリードフレーム 2 0 を挟んで押さえることにより、リードフレーム 2 0 を上金型 4 1 と下金型 4 2 の間に固定する。また、金型面 4 1 a、4 2 a は、図 2 5 に示すダム部 2 4 の内側（キャップ 5 に近い側）まで延びている。言い換えれば、キャビティ 4 3、4 4 は、それぞれ図 2 5 に示すダム部 2 4 の内側に配置される。これにより、図 2 7 および図 2 8 に示す封止用樹脂 9 a はダム部 2 4（図 2 5 参照）の外側には広がらず、図 2 5 および図 2 6 に示す形状の封止体 9 が形成される。

#### 【 0 0 7 0 】

また、図 2 8 に示すように、成形金型 4 0 は、封止用樹脂 9 a の供給口であるゲート部 4 5、およびキャビティ 4 3、4 4 内の気体（空気）および余剰な封止用樹脂 9 a の排出口であるベント部 4 6 を有している。本実施の形態では、キャビティ 4 3、4 4 は、四つの角部を有するが、一つの角部にゲート部 4 5 を、残りの三つの角部にベント部 4 6 を配置している。なお、ゲート部 4 5 およびベント部 4 6 の平面位置は、図 2 5 に図示している。図 2 8 に示すように、キャビティ 4 3 の側面 4 3 b にゲート部 4 5 を配置する方式は、サイドゲート方式と呼ばれる。トランスファモールド方式では、封止用樹脂 9 a は、ゲート部 4 5 からキャビティ 4 3、4 4 内に供給される。そしてキャビティ 4 3、4 4 内において、キャップ 2、5 の周囲を取り囲むように広がって、キャップ 2、5 の接合部全体を封止する。キャビティ 4 3、4 4 内の気体（空気）は、封止用樹脂 9 a の供給圧力により押し出され、ベント部 4 6 から排出される。そして、キャビティ 4 3、4 4 内が封止用樹脂 9 a で満たされた後、封止用樹脂 9 a 内に残留する気泡（ボイド）を強制的に排出するため、供給圧力よりも高い圧力（ボイド除去圧力）をキャビティ 4 3、4 4 内に加える。図 2 6 に示す封止体 9 の強度を向上させる観点から封止体 9 内に残留する気泡を取り除くことが好ましいからである。

#### 【 0 0 7 1 】

ここで、キャップ 2、5 の接合部を封止して接合強度を補強する観点からは、図 5 7 に示す比較例のように、キャップ 2 の下面およびキャップ 5 の上面 5 a を包むように封止体 1 0 0 を形成する態様が考えられる。この場合、封止体 1 0 0 とキャップ 2、5 の界面が露出しないため、本実施の形態よりも確実にキャップ 2、5 の接合部を封止することができる。ところが、封止体 1 0 0 を形成する工程、すなわち、封止工程には、封止用樹脂 1 0 0 a に圧力を印加する工程が含まれる。図 5 7 に示す態様で圧力を印加する工程が含まれる封止工程を行った場合、キャップ 2、5 のいずれか一方あるいは両方が封止工程で印加される圧力により空間 8 側に押し潰されてしまうことが本願発明者の検討により明らかとなった。図 5 7 に示す例では、キャップ 5 の方が、肉厚が薄く、また、キャビティ部 5 d が形成されているため、キャップ 2 よりも潰れ易い。キャップ 5 が潰れ、センサチップ 1 やワイヤ 4 とキャップ 5 が接触すると、センサチップ 1 の信頼性（検知特性や電気特性）が低下する原因となる。また、センサチップ 1 とキャップ 2 が接触しない場合であっても、キャップ 2 が変形することにより、空間 8 の密封性が損なわれると、空間 8 内に封止用樹脂 9 a の一部が侵入し、センサチップ 1 と接触してしまう原因となる。

## 【 0 0 7 2 】

このようにキャップ 5 が潰れる現象（以下キャップ変形現象と記載する）は、封止工程においてキャップ 5 に印加される圧力とキャップ 5 の強度の相関関係により発生する。詳しくは、図 5 7 に示すように、キャップ 2、5 を覆うように封止用樹脂 1 0 0 a を供給する場合、図 5 7 に矢印 1 0 1 で示す方向に圧力が印加される。このため、トランスファモールド方式以外の封止方式であっても、封止工程においてキャップ 5 に印加される圧力とキャップ 5 の強度によっては、発生し得る。しかし、トランスファモールド方式では、他の封止方式よりも強い圧力を印加するので、キャップ変形現象が顕著に発生し易い。また、トランスファモールド方式において、例えば図 5 7 に示す封止用樹脂 1 0 0 a を供給している段階ではキャップ変形現象が発生していなくても、ボイド除去圧力は、供給圧力よりさらに高い圧力を印加するので、この時に発生し易い。

10

## 【 0 0 7 3 】

上記知見に基づき、本願発明者はさらに検討を行い、キャップ変形現象の発生を抑制できる以下の構成を見出した。すなわち、図 2 5 および図 2 6 に示すように封止工程において、キャップ 5 の上面 5 a、およびキャップ 2 の下面 2 b 全体のそれぞれが露出するように封止体 9 を形成する。前記したようにキャップ変形現象は、封止工程において、封止用樹脂 9 a を介してキャップ 2、5 に印加される圧力に起因して発生する。本実施の形態においても、封止体 9 を形成する工程、すなわち、封止工程には、封止用樹脂 9 a に圧力を印加する工程が含まれる点では前記した比較例と同様である。しかし、封止工程において、キャップ 2、5 を押し潰す方向（空間 8 に向かう方向）に作用する圧力を低減すれば、キャップ変形現象を抑制することができる。本実施の形態では、図 2 7 および図 2 8 に示すようにキャビティ 4 3 の天面 4 3 a とキャップ 5 の上面 5 a、キャビティ 4 4 の底面 4 4 a とキャップ 2 の下面 2 b をそれぞれ当接させた状態で封止用樹脂 9 a を供給する。このため、キャップ 5 の上面 5 a 上およびキャップ 2 の下面 2 b の下には封止用樹脂 9 a は原則として供給されない（ただし、成形金型 4 0 やキャップ 2、5 の加工精度に起因して生じる僅かな隙間に入り込む封止用樹脂 9 a は除く）。したがって、封止工程において封止用樹脂 9 a の供給圧力や、ボイド除去圧力を印加しても、封止用樹脂 9 a を介してキャップ 5 に作用する圧力は、封止用樹脂 9 a との接触界面となる側面 5 c のみ（厳密には殆ど）となる。そして、側面 5 c から空間 8 に向かって圧力が印加されても、キャップ 5 の上面 5 a はキャビティ 4 3 に、キャップ 2 の下面 2 b はキャビティ 4 4 に、それぞれ支えられているので、キャビティ 4 3、4 4 が破損する程の圧力でなければ、キャップ変形現象は発生しない。つまり、本実施の形態によれば、封止工程において、キャップ 5 の上面 5 a、およびキャップ 2 の下面 2 b 全体のそれぞれが露出するように封止体 9 を形成することで、キャップ変形現象を防止ないしは抑制できる。このため、空間 8 の密封性を維持することができ、封止体 9 が空間 8 内に侵入することを防止ないしは抑制することができる。この結果、センサチップ 1 に封止体 9 が接触し、封止体 9 の応力などの影響により、センサチップ 1 および Q F P 1 0 の信頼性が低下することを抑制できる。また、キャップ 5 は、キャビティ部 5 d の周囲にフランジ部 5 e を有しており、フランジ部 5 e はキャビティ部 5 d の外側に突出している。このため封止工程では、突出したフランジ部 5 e を封止体 9 で押さえることになるので、封止体 9 とキャップ 5 の密着性を向上させることができる。

20

30

40

## 【 0 0 7 4 】

なお、本願発明者は、参考例として、特に変形し易いキャップ 5 の上面 5 a を露出させ、キャップ 2 の下面 2 b は封止用樹脂で覆う構成についても検討した。検討の結果、キャップ 5 の上面 5 a 側はキャビティ 4 3 により支えられているので、キャップ 2 の下面 2 b 側から圧力が印加されればその圧力がキャップ 2、5 の接合部を介してキャップ 5 に伝達され、キャップ変形現象が発生することが判った。つまり、キャップ 5 の上面 5 a、およびキャップ 2 の下面 2 b 全体のそれぞれが露出させることがキャップ変形現象を防止する上で重要であることが判った。

## 【 0 0 7 5 】

50

上記のように、キャビティ 43、44 内に封止用樹脂 9a で満たし、気泡（ボイド）を除去した後、封止用樹脂 9a を加熱することにより硬化させて図 25 および図 26 に示す封止体 9 を形成する。この加熱工程（ベーク工程）は、例えば成形金型 40（図 27 参照）内で封止用樹脂 9a を仮硬化（封止用樹脂 9a 全体が硬化した訳ではないが、成形金型 40 から取り出しても形状を保持できる状態）させる。その後、リードフレーム 20 を成形金型 40 から取り出し、図示しない加熱炉に移送して封止用樹脂 9a を本硬化（封止用樹脂 9a 全体が硬化した状態）させる。この加熱工程が完了すれば、図 25 および図 26 に示す封止体 9 が形成される。なお、リードフレーム 20 を成形金型 40 から容易に取り出すため、成形金型 40 の一方または両方に、図示しない押し出しピン（エジェクタピン）を取り付け、この押し出しピンをキャビティ 43、44 内に向かって押し出す技術がある。本実施の形態では、キャップ 2、5 に加わる外力を低減する観点から、押し出しピンはキャップ 2、5 から外れた位置に配置して、封止体 9（仮硬化した封止用樹脂 9a）を押し出す態様が好ましい。

#### 【0076】

上記の通り、本実施の形態の封止工程について説明したが、封止工程はキャップ 5 の上面 5a 全体およびキャップ 2 の下面 2b 全体を露出させることができれば上記の方法には限定されず、種々の変形例を適用することができる。例えば、図 27 および図 28 では、成形金型 40 のキャビティ 43 の天面 43a とキャップ 5 の上面 5a、キャビティ 44 の底面 44a とキャップ 2 の下面 2b をそれぞれ当接させた状態で封止用樹脂 9a を供給する態様について説明した。この変形例として、キャップ 5 とキャビティ 43 の間、あるいはキャップ 2 とキャビティ 44 の間に、キャップ 2、5 およびキャビティ 43、44 よりも柔らかい樹脂フィルム（図示は省略）を配置する、所謂、ラミネートモールド方式を適用することができる。ラミネートモールド方式を適用すれば、キャップ 2、5 との密着性を向上させることができるので、キャップ 5 の上面 5a 上あるいはキャップ 2 の下面 2b の下に侵入する封止用樹脂 9a をより確実に防止することができる。また、キャップ 2、5 や成形金型 40 の加工精度に起因する隙間を埋めることができるので、成形工程における樹脂バリの発生を抑制することができる。ただし、ラミネートモールド方式では、樹脂フィルムを高い頻度で交換する必要があるため、製造コスト低減の観点からは、図 27 および図 28 を用いて説明した態様の方が好ましい。この場合、キャップ 5 の上面 5a やキャップ 2 の下面 2b に樹脂バリが付着する可能性があるが、樹脂バリは、例えばレーザ等を照射することで取り除くことができる。

#### 【0077】

##### 7. ダムカット工程；

図 29 は、図 25 に示すダム部を切断した状態を示す拡大平面図である。次に、図 10 に示すダムカット工程として、図 29 に示すように、複数のリード 3（アウトリード部 3b）の間に形成され、複数のリード 3 を連結するダム部 24 を取り除く。本工程では、例えば、図示しないパンチ（切断刃）とダイ（支持治具）を用いてプレス加工を施すことにより、ダム部 24 を取り除く。この時、ダム部 24 の内側（キャップ 5 に近い側）に形成された樹脂体（ダム内樹脂）の一部も、ダム部 24 と共に取り除かれる。なお、本工程では、複数のリード 3 のアウトリード部 3b の端部は、リードフレームの枠部 20b に連結されている。言い換えれば、ダム部 24 を取り除いた後も複数のリード 3 は、リードフレーム 20 の枠部 20b を介して一体に形成されている。

#### 【0078】

##### 8. リード成形

図 30 は、図 29 に示すアウトリード部を切断し、成形した状態を示す拡大平面図である。なお、図 30 に示す F - F 線に沿った拡大断面図は、図 6 と同様なので図示を省略し、図 6 を用いて説明する。

#### 【0079】

次に、図 10 に示すリード成形工程として、図 30 に示すようにリード 3 のアウトリード部 3b を切断し、枠部 20b から切り離す。その後、図 6 に示すように複数のリード 3

のアウタリード部 3 b のそれぞれをガルウィング状に成形する。複数のリード 3 のアウタリード部 3 b の切断方法は、例えば、リードフレーム 2 0 の上面側に図示しないパンチ（切断刃）を、下面側には図示しないダイ（支持治具）をそれぞれ配置してプレスすることで切断する。また、リード 3 のアウタリード部 3 b を成形する方法は、成形用のパンチとダイを用いてプレスすることで成形することができる。本工程により、複数のリード 3 はそれぞれ分離され、別体となる。また、本工程により複数のリード 3 はリードフレーム 2 0 から切り離される。このため、製品形成領域 2 0 a 内の各部材をリードフレーム 2 0 の枠部 2 0 b により支持しなければ、成形し難い。そこで、本実施の形態では、図 1 2 に示すように、複数のリード 3 が配置されない領域に吊りリード 1 4 を配置し、例えば図 7 に示すように吊りリード 1 4 を封止体 9 により封止している。これにより、後述する個片化工程が完了するまでは、製品形成領域 2 0 a は、吊りリード 1 4（図 1 2 参照）を介してリードフレーム 2 0 の枠部 2 0 b に連結され、支持される。

10

#### 【 0 0 8 0 】

##### 9．個片化工程

図 3 1 は、図 3 0 に示す製品形成領域をリードフレームの枠部から切り離し、個片化した状態を示す拡大平面図である。

#### 【 0 0 8 1 】

次に、図 1 0 に示す個片化工程として、図 3 1 に示すように、製品形成領域 2 0 a をリードフレーム 2 0 の枠部 2 0 b から切り離し、個片化する。本工程では、製品形成領域 2 0 a と枠部 2 0 b の連結部である吊りリード 1 4（図 1 2 参照）を例えば、図示しないパンチ（切断刃）とダイ（支持治具）を用いてプレス加工を施すことにより、切断する。この時、図 2 5 に示すゲート部 4 5 に形成されたゲート樹脂およびベント部 4 6 に形成されたベント樹脂は、それぞれパンチにより取り除かれる。

20

#### 【 0 0 8 2 】

以上の各工程により、図 4 ～図 9 に示す Q F P 1 0 を取得する。なお、図示は省略したが、上記の各工程に加え、Q F P 1 0 の製品識別記号などを形成する、マーク工程を行う。このマーク工程は、例えば、レーザをキャップ 5 の上面 5 a に照射して形成することができる。また、マーク工程を行うタイミングは、前記したキャップボンディング工程の後、個片化工程の前の何れかのタイミングで行うことができる。本実施の形態のリードフレーム 2 0 は、図 1 1 に示すように複数の製品形成領域 2 0 a を有するリードフレーム 2 0 を用いているので、1 枚のリードフレーム 2 0 から複数個の Q F P 1 0 を取得することができる。その後、外観検査や電氣的試験など、必要な検査、試験を行い、出荷、あるいは図示しない実装基板に実装する。

30

#### 【 0 0 8 3 】

なお、前記リードフレーム準備工程で説明した図 1 3 に示すように、本実施の形態では、例えば、銅（C u）から成る基材 2 1 の表面全体（上面、下面および側面）に、例えばニッケル（N i）、あるいはニッケル・パラジウム（N i / P d）からなるめっき膜（金属膜）2 2 が予め形成されている。また、キャップ 2 は、例えばコパールからなる基材 2 3 の表面全体（上面 2 a、下面 2 b、および側面 2 c）に、例えばニッケル（N i）、あるいはニッケル・パラジウム（N i / P d）からなるめっき膜（金属膜）2 2 が形成されている。つまり、図 6 に示すように Q F P 1 0 を図示しない実装基板に実装する際に実装基板側の端子と接続するアウタリード部 3 b およびキャップ 2 の下面 2 b には、ニッケル（N i）、あるいはニッケル・パラジウム（N i / P d）からなるめっき膜 2 2 に覆われている。このめっき膜 2 2 は、Q F P 1 0 を実装基板に実装する際の接合部材である半田材の濡れ性を向上させる機能を備えているので、図 1 0 において括弧書きで示すめっき工程は省略することができる。

40

#### 【 0 0 8 4 】

ただし、変形例として、アウタリード部 3 b とキャップ 2 の下面 2 b にめっき膜 2 2 を形成しない場合には、図 1 0 に括弧書きで示すように、めっき工程を行う。図 3 2 は、図 2 9 に示す F - F 線に沿った断面において、封止体から露出する複数のリードおよび裏面

50



側キャップの露出面に外装めっき膜を形成した状態を示す拡大断面図である。

【 0 0 8 5 】

図 1 0 に示すめっき工程を行う場合には、図 3 2 に示すように封止体 9 から露出する複数のリード 3 ( アウタリード部 3 b ) およびキャップ 2 の露出面に外装めっき膜 5 0 を形成する。外装めっき膜 5 0 は、例えば半田からなり、外部端子であるリード 3 に外装めっき膜 5 0 を形成することにより、図 6 に示す Q F P 1 0 を図示しない実装基板に実装する際の接合部材である半田材の濡れ性を向上させることができる。本工程では、被めっき加工物であるリードフレーム 2 0 を、めっき液 ( 図示は省略 ) が入っためっき槽 ( 図示は省略 ) 内に配置して、例えば、電解めっき法により外装めっき膜 5 0 を形成する。この電解めっき法によれば、封止体 9 から露出している領域に一括して外装めっき膜 5 0 を形成することができる。したがって、外装めっき膜 5 0 は、複数のアウタリード部 3 b の上面、下面、側面、およびキャップ 2 の下面 2 b に形成される。

10

【 0 0 8 6 】

( 実施の形態 2 )

本実施の形態では、前記実施の形態 1 で説明した Q F P 1 0 の変形例として、センサチップの裏面側に配置するキャップにもキャビティ部を形成するパッケージ構造について説明する。なお、本実施の形態では、前記実施の形態 1 で説明した半導体装置およびその製造方法との相違点を中心に説明し、共通する部分は、説明を省略する。また、図面についても前記実施の形態 1 との相違点を説明するために必要な図面を示し、必要に応じ、前記実施の形態 1 で説明した図面を引用して説明する。

20

【 0 0 8 7 】

< 半導体装置構造の相違点 >

図 3 3 は、図 5 に対する変形例である半導体装置の下面側を示す平面図である。また、図 3 4 は、図 3 3 の C - C 線に沿った断面図、図 3 5 は、図 3 3 の D - D 線に沿った断面図である。また、図 3 6 は、図 3 3 に示す半導体装置の封止体内部における上面側の平面構造を示す平面図である。また図 3 7 は、図 3 5 に示す半導体装置に対する変形例を示す断面図である。なお、図 3 3 に示す半導体装置の上面図は、前記実施の形態 1 で説明した図 4 と同様なので図示は省略する。

【 0 0 8 8 】

図 3 3 ~ 図 3 6 に示す Q F P ( 半導体装置 ) 6 0 は、センサチップ 1 の裏面側に配置されるキャップ 6 1 がキャビティ部 ( 空間形成部、凹部、窪み部、チップ収容部 ) 6 1 d を有している点で前記実施の形態 1 で説明した図 4 ~ 図 9 に示す Q F P 1 0 と相違する。また、Q F P 6 0 は、半導体チップを搭載するチップ搭載部としてキャップ 6 1 とは別に、タブ ( ダイパッド ) 6 2 を備えている点で、Q F P 1 0 ( 図 4 ~ 図 9 参照 ) と相違する。図 3 4 および図 3 5 に示すように Q F P 6 0 では、制御チップ 6 およびセンサチップ 1 をタブ 6 2 上に搭載しており、制御チップ 6 の裏面 6 b とキャップ 6 1 の上面 6 1 a の間には空間 8 が介在している。

30

【 0 0 8 9 】

キャップ ( 第 1 部材、裏面側キャップ材 ) 6 1 は、センサチップ 1 の表面 1 a 側を覆うキャップ 5 の上下を反転させた構造を備え、センサチップ 1 の裏面 1 b 側を覆っている。詳しくは、キャップ 6 1 は、上面 6 1 a、上面 6 1 a の反対側の下面 6 1 b、および上面 6 1 a と下面 6 1 b の間に位置する側面 6 1 c を有するキャップ 6 1 を備えている。キャップ 6 1 は、下面 6 1 b に向かって窪んだ形状を成し、上面 6 1 a 側には、キャビティ部 6 1 d およびキャビティ部 6 1 d の周囲を取り囲むように配置されるフランジ部 ( 接合部 ) 6 1 e を有している。キャップ 6 1 は、例えばコパールからなる平板にプレス加工を施すことにより、キャビティ部 6 1 d およびフランジ部 6 1 e を形成することで得られる。なお、キャップ 6 1 の形成方法としては、これに限らず、一つの厚い平板の一部 ( 中央部 ) を除去する ( くり貫く ) ことによって、キャビティ部 6 1 d およびフランジ部 6 1 e ( 平板の底面から突出する部分 ) を形成してもよい。また、キャビティ部 6 1 d の平面サイズは、キャップ 5 と同様にセンサチップ 1、制御チップ 6、複数のワイヤ 4、および複数

40

50

のリード3の一部(図13に示すボンディング領域3c)を内部に収めることができるサイズになっている。このため、本工程では、センサチップ1、制御チップ6、複数のワイヤ4、および複数のリード3の一部(ボンディング領域3c)は、キャップ61に覆われる。

【0090】

また、キャップ5、61を対向配置し、キャップ5、61の接合部(フランジ部5eの接着面5fとフランジ部61eの接着面61fの間)を封着材7(図34、図36参照)封着して空間8を密封する点は図4～図9に示すQFP10と同様である。しかし、QFP60は、センサチップ1の裏面1b側に配置されるキャップ61がキャビティ部61dとフランジ部61eを有する構造となっているため、例えば図6に示す接着材13は配置されず、リード3の封着領域3d(図13参照)の周囲には封着材7が配置される。言い換えれば、複数のリード3(および複数の吊りリード14)の封着領域3dは封着材7により封止されている。

【0091】

また、制御チップ6およびセンサチップ1を搭載するチップ搭載部であるタブ62は、図35および図36に示すように、吊りリード14と一体に形成され、吊りリード14を介して封止体9に支持されている。また、タブ62は、キャップ2、61が形成する空間8内に配置され、キャップ61の上面61aとは空間8を介して配置されている。言い換えれば、図4～図9に示すQFP10は、制御チップ6およびセンサチップ1は、キャップ2に直接支持されているが、本実施の形態の制御チップ6およびセンサチップ1は、キャップ61には直接的に支持されず、吊りリード14およびタブ62を介して封止体9に支持されている。

【0092】

ここで、QFP10やQFP60に例えば落下衝撃などの、検知対象と異なる外力が作用した場合について検討する。QFP10の場合、制御チップ6およびセンサチップ1は、キャップ2に直接支持されているので、外力が制御チップ6およびセンサチップ1に伝達され易い。一方、本実施の形態では、制御チップ6およびセンサチップ1は、キャップ61には直接的に支持されず、中空空間である空間8内で吊りリード14により支持されているため、QFP10よりも外力を吸収し易くなる。例えば、外力がQFP60内に伝わると、吊りリード14が上下方向(厚さ方向)に振動し、この振動エネルギーに変換することで、外力を緩和することができる。このように、本実施の形態によれば、QFP10について説明した効果に加え、さらに、衝撃などの外力がセンサチップ1に伝達されることを抑制することができる。したがって、上記の外力に起因するセンサチップ1および半導体装置の信頼性低下を抑制することができる。

【0093】

一方、センサチップ1や制御チップ6で発生した熱を外部に排出する、放熱性の観点からは、QFP60よりも図4～図9に示すQFP10の方が好ましい。制御チップ6およびセンサチップ1が封止体9から露出するキャップ2に直接支持されることで、熱の伝達経路(放熱経路)の断面積を広くすることができる。

【0094】

ところで、図35および図36では、タブ62の配置例として、複数の吊りリード14のそれぞれに傾斜部14aを設け、タブ62の上面の位置をリード3(図34参照)の上面の位置よりも下方に下げた、所謂、ダウンセット型の構造を示しているが、種々の変形例を適用することができる。例えば図37に示すQFP65のように、吊りリード14の封止体9に封止された領域の上面とタブ62の上面が同じ高さに位置する構造とすることもできる。ただし、センサチップ1はタブ62上に搭載されるので、図37に示すQFP65を図35に示すQFP60と同じ高さのパッケージとする場合、図37に示すように、複数の半導体チップを積層することができない場合がある。言い換えれば、QFP60と同様に、QFP65も制御チップ6とセンサチップ1を積層して搭載する場合、パッケージ高さが高くなる(厚さが厚くなる)。したがって、パッケージの薄型化という観点で

は、Q F P 6 0の方が好ましい。また、前記したようにQ F P 6 0では、空間 8 内で吊りリード 1 4 が振動することで外力を緩和する構造となっている。このため、図 3 4 に示すワイヤ 4 とキャップ 5 の下面 5 b の距離が近すぎると、振動の程度によっては、ワイヤ 4 がキャップ 5 と接触してしまう懸念がある。ワイヤ 4 とキャップ 5 が接触すると、ワイヤ間で短絡する、あるいはワイヤ 4 が変形し、電氣的接続不良（ワイヤ 4 同士の短絡や、ワイヤ 4 の接合部の破損）の原因となる懸念がある。Q F P 6 0では、図 3 4 に示すようにキャップ 5 の下面 5 b とワイヤ 4 の距離を十分に離れた状態で配置することができる。したがって、上記した電氣的接続不良を防止ないしは抑制する観点から、Q F P 6 0の方が好ましい。

【 0 0 9 5 】

10

また、図 3 5 および図 3 6 では、半導体チップ（制御チップ 6）の搭載面（裏面 6 b）よりも平面サイズが小さいタブ 6 2 上に半導体チップを搭載する、所謂、小タブ型の構造を示しているが、変形例としてタブ 6 2 の平面サイズを制御チップ 6 の裏面 6 b よりも大きくすることもできる。ただし、小タブ型の構造は、搭載する半導体チップのサイズが変わっても、共通のリードフレームを使用できるので、リードフレームの汎用化の点で好ましい。また、タブ 6 2 は、Q F P 6 0 の製造に用いるリードフレームと同じ材料（例えば銅）から成る。このため、センサチップ 1 との線膨張係数差は、キャップ 6 1 よりもタブ 6 2 の方が大きい。したがって、線膨張係数差に起因して発生する応力（熱膨張応力や収縮応力）を低減する観点からは、タブ 6 2 と半導体チップ（制御チップ 6）の接触面積を低減することができる Q F P 6 0 の方が好ましい。

20

【 0 0 9 6 】

< 半導体装置の製造方法の相違点 >

次に、図 3 3 ~ 図 3 6 に示す Q F P 6 0 の製造方法について説明する。本セクションでも、前記実施の形態 1 で説明した半導体装置の製造方法との相違点を中心に説明し、共通する部分は、説明を省略する。Q F P 6 0 は、前記実施の形態 1 で説明した図 1 0 に示す組み立てフローに沿って製造される。

【 0 0 9 7 】

まず、Q F P 6 0 の製造工程では、図 1 0 に示すリードフレーム準備工程で準備するリードフレームが下記の点で前記実施の形態 1 と異なる。上記以外の点は、前記実施の形態 1 と同様である。図 3 8 は、図 1 2 に対する変形例である拡大平面図、図 3 9 は図 3 8 の F - F 線に沿った断面図である。

30

【 0 0 9 8 】

本実施の形態で準備するリードフレーム 6 3 は、前記実施の形態 1 でチップ搭載部として用いたキャップ 2（図 1 2、図 1 3 参照）に代えて、タブ 6 2 をチップ搭載部としている。タブ 6 2 は、リードフレーム 6 3 と一体に形成され、例えば図 3 9 に示すように銅（Cu）から成る基材 2 1 の表面に、例えばニッケル（Ni）、あるいはニッケル・パラジウム（Ni / Pd）からなるめっき膜（金属膜）2 2 が形成されている。なお、このめっき膜 2 2 は必ずしも複数のリード 3 のそれぞれの全面に形成されていなくてもよいが、全面に形成しない場合は、封止体 9 を形成した後に、この封止体 9 から露出するアウトリード部 3 b の表面（上面、下面および側面）に、半田材（鉛フリー半田を含む）からなるめっき膜（外装めっき膜）を形成する。また、図 3 8 に示すようにタブ 6 2 は傾斜部 1 4 a をそれぞれ有する吊りリード 1 4 と一体に形成され、図 3 9 に示すようにタブ 6 2 の上面の位置は複数のリード 3 の上面の位置よりも下方に配置されている。つまり、リードフレーム準備工程で準備するリードフレーム 6 3 は、予めダウンセット加工（オフセット加工）が施されている。また、本工程の時点では、図 3 3 ~ 図 3 6 に示すキャップ 6 1 は取り付けられていない。前記実施の形態 1 で説明したキャップ 2 と同様に、予めリードフレーム 6 3 にキャップ 6 1 を取り付けおくこともできるが、この場合、図 1 0 に示す半導体チップ搭載工程や、ワイヤボンディング工程において、タブ 6 2 が中空に浮いた状態で作業を行う必要があり、作業が煩雑になるからである。

40

【 0 0 9 9 】

50

次に、図 10 に示す半導体チップ搭載工程およびワイヤボンディング工程は、前記実施の形態で説明した各工程において、キャップ 2 をタブ 6 2 と置き換えて適用することができるので、図示および説明を省略する。

#### 【0100】

次に、図 10 に示すキャップボンディング工程では、図 40 に示すキャップ 5 およびキャップ 6 1 を準備して、キャップ 5 をセンサチップ 1 の表面 1 a 側に、キャップ 6 1 をセンサチップ 1 の裏面 1 b 側にそれぞれ搭載する点で、前記実施の形態 1 と異なる。上記以外の点は、前記実施の形態 1 と同様である。図 40 は、図 2 1 に対する変形例を示す拡大断面図である。また図 4 1 は、図 10 に示すワイヤボンディング工程後のリードフレームに表面側のキャップを取り付けた状態を示す拡大断面図である。また、図 4 2 は図 4 1 に示すリードフレームの上下を反転させた状態を示す拡大断面図である。

10

#### 【0101】

本実施の形態のキャップボンディング工程では、キャップ 5 およびキャップ 6 1 を搭載する順序は下記に限定されないが、センサチップ 1 や制御チップ 6 に接続されたワイヤ 4 を保護した状態で、キャップ 6 1 を搭載する観点からは、表面 1 a 側のキャップ 5 を先に搭載し、次に裏面 1 b 側のキャップ 6 1 を搭載することが好ましい。詳しくは、まず、図 4 1 に示すように、凹部（窪み部）6 4 a および凹部 6 4 a の周囲に配置されたリード保持部 6 4 b を備えたステージ（支持台）6 4 を準備して、複数のリード 3 がリード保持部 6 4 b 上に配置されるように、リードフレーム 6 3 をステージ 6 4 上に配置する。そして複数のリード 3 の封着領域 3 d（図 3 9 参照）上にペースト状の封着材 7 を塗布する。そして前記実施の形態 1 と同様に封着材 7 を塗布した領域とキャップ 5 のフランジ部 5 e の接着面 5 f が対向するように、キャップ 2 上にキャップ 5 を配置する。この時、制御チップ 6、センサチップ 1 複数のワイヤ 4、複数のリード 3 のボンディング領域 3 c（図 3 9 参照）およびタブ 6 2 は、キャップ 5 のキャビティ部 3 d 内に配置される。そして、例えば図示しない押圧治具によりキャップ 5 を上面 5 a 側からキャップ 2 に向かって押し付けることで、フランジ部 5 e の接着面 5 f をキャップ 2 の上面 2 a 側に押し込むと、封着材 7 は隣り合うリード 3 の間の隙間に埋め込まれるように濡れ広がり、フランジ部 5 e の接着面 5 f とキャップ 2 の上面 2 a は、封着材 7 を介して接着される。この状態で、図 4 2 に示すようにリードフレーム 6 3 を反転させてもキャップ 5 がリードフレーム 6 3 から脱落しない程度の接着強度を有している場合には、封着材 7 を硬化させる工程は、キャップ 6 1 を搭載した後、一括して行うことができる。一方、封着材 7 の接着強度が低く、反転させるとキャップ 5 が脱落する虞がある場合には、キャップ 6 1 を搭載する前に、封着材 7 を加熱して硬化させる。図 3 4 および図 3 5 に示す空間 8 の密封性を向上させる観点からは、封着材 7 を一括して硬化させる前者の態様の方が好ましい。

20

30

#### 【0102】

次に、図 4 2 に示すようにリードフレーム 6 3 の上下を反転させる。すなわち、センサチップ 1 の裏面 1 b が上方を向くようにリードフレーム 6 3 を配置する。そして、複数のリード 3 の封着領域 3 d（図 3 9 参照）上、言い換えれば、キャップ 5 のフランジ部 5 e の接着面 5 f 上にペースト状の封着材 7 を塗布する。以降は、キャップ 5 を搭載する工程と同様の手順で、図 40 に示すキャップ 6 1 を搭載し、封着材 7 を加熱することでこれを硬化させることができる。キャップ 5 を搭載する工程では、キャップ 5 の下面 5 b が、キャップ 6 1 の上面 6 1 a と対向するように配置して、封着材 7 を介して接着面 5 f、6 1 f を接着する。キャップ 6 1 を搭載した後、リードフレーム 6 3 の上下を再び反転させれば、図 40 に示すようにキャップ 5 およびキャップ 6 1 の接合部が接着固定され、密封された空間 8 を形成することができる。

40

#### 【0103】

次に、図 10 に示す封止工程では、図 4 3 に示すように、キャップ 5 の側面 5 c およびキャップ 6 1 の側面 6 1 c がそれぞれ封止されるように、封止体 9 を形成する点で、前記実施の形態 1 と異なる。上記以外の点は、前記実施の形態 1 と同様である。図 4 3 は、図 2 6 に対する変形例を示す拡大断面図である。

50

## 【 0 1 0 4 】

本実施の形態の封止工程では、図 4 3 に示すように、キャップ 5 の側面 5 c およびキャップ 6 1 の側面 6 1 c をそれぞれ覆うように封止体 9 を形成する。一方、キャップ 5 の上面 5 a 上およびキャップ 6 1 の下面 6 1 b の下には、封止体 9 は形成されず、キャップ 5 の上面 5 a およびキャップ 6 1 の下面 6 1 b は封止体 9 から露出している。このため、前記実施の形態 1 で説明したように、封止工程においてキャップ 5、6 1 を押し潰す方向（空間 8 に向かう方向）に作用する圧力を低減することができるので、キャップ変形現象を抑制することができる。また、本実施の形態では、側面 5 c、6 1 c はそれぞれ上面 5 a、6 a と直交しない傾斜面となっている。このため、封止体 9 とキャップ 5、6 1 との密着性を向上させることができる。また、キャップ 5、6 1 はそれぞれフランジ部 5 e、6 1 e を有しているため、キャップ 5、6 1 の接合部は封止体 9 内で空間 8 の外側に向かって突出した形状となっている。このように、キャップ 5、6 1 の接合部は封止体 9 内で空間 8 の外側に向かって突出した形状とすることにより、この突出した部分がアンカーとして作用するので、封止体 9 とキャップ 5、6 1 の密着性をさらに向上させることができる。

10

## 【 0 1 0 5 】

なお、本実施の形態の半導体装置およびその製造方法は、上記した相違点を除き、前記実施の形態 1 で説明した半導体装置の製造方法と同様である。したがって、重複する説明は省略するが、上記相違点を除き、前記実施の形態 1 で説明した発明を適用することができる。

20

## 【 0 1 0 6 】

（実施の形態 3）

本実施の形態では、前記実施の形態 1 で説明した Q F P 1 0 の変形例として、光センサチップを搭載した半導体装置に適用した実施態様について説明する。なお、本実施の形態では、前記実施の形態 1 で説明した半導体装置およびその製造方法との相違点を中心に説明し、共通する部分は、説明を省略する。また、図面についても前記実施の形態 1 との相違点を説明するために必要な図面を示し、必要に応じ、前記実施の形態 1 で説明した図面を引用して説明する。

## 【 0 1 0 7 】

< 半導体装置構造の相違点 >

30

図 4 4 は、図 4 に対する変形例である半導体装置を示す平面図、図 4 5 は、図 6 に対する変形例である半導体装置を示す断面図である。また、図 4 6 は、図 1 に対する変形例であるセンサチップの表面側を示す平面図、図 4 7 は、図 4 6 の A - A 線に沿った断面図である。また、図 5 8 は、図 4 5 に対する比較例である半導体装置の断面図である。

## 【 0 1 0 8 】

図 4 4 および図 4 5 に示す Q F P（半導体装置）7 0 は、キャップ 2 上（詳しくは制御チップ 6 上）にセンサチップ（光センサチップ、半導体チップ）7 1 を搭載している点で、前記実施の形態 1 で説明した図 4 ~ 図 9 に示す Q F P 1 0 と相違する。センサチップ 7 1 は、前記図 2 に示すセンサチップ 1 と同様に、表面（主面）1 a、表面 1 a の反対側に位置する裏面（主面）1 b、および表面 1 a と裏面 1 b の間に位置する側面 1 c を有している。また、センサチップ 7 1 は、受光面を有する表面 1 a 側に照射された照射光（例えば可視光）を検知し、照射光を電気信号に変換して外部に出力する、光センサチップである。このため、センサチップ 7 1 は、図 4 6 および図 4 7 に示すように、表面 1 a 側に検知対象となる光を受光する複数の受光素子（センサ回路）が形成された受光領域 7 1 a が形成されている。また、センサチップ 7 1 には、受光素子と電氣的に接続され、光信号を電気信号に変換して外部に出力する、信号変換回路が形成されている。この信号変換回路（センサ回路）は、センサチップ 7 1 の表面 1 a 側に形成された複数のパッド 1 h と電氣的に接続されている。また、センサチップ 7 1 は、光センサチップなので、図 1 ~ 図 3 を用いて説明した錘部 1 g などの可動部は有していない。

40

## 【 0 1 0 9 】

50

また、図４４および図４５に示すＱＦＰ（半導体装置）７０は、光センサチップであるセンサチップ７１を搭載するので、センサチップ７１の表面１ａ側を覆うように配置されるキャップ７２は、前記実施の形態１で説明した図４～図７に示すキャップ５とは、下記の点で構造が相違する。すなわち、図４５に示すようにキャップ７２は、センサチップ７１の検知対象となる光に対して透明な透明部（透明部材）７３と、透明部７３を支持する支持部（支持部材）７４を備えている。透明部７３は、センサチップ７１の受光領域７１ａ上に配置される。また、透明部７３は、検知対象となる光（例えば可視光）に対してのエネルギー吸収率が封止体９よりも低い（すなわち、検知対象となる光の透過率が封止体９よりも高い）材料から成り、例えば本実施の形態ではガラスから成る。一方、支持部７４は、キャピティ部５ｄの中央部（センサチップ７１の受光領域７１ａ上）に開口部７４ｂが形成されている点を除き、前記実施の形態１で説明したキャップ５と同様な構造を備えている。したがって、前記実施の形態１で説明したキャップ５と共通する箇所に、同じ符号を付し、重複する説明は省略する。ただし、支持部７４の上面７４ａは、図６に示すキャップ５の上面５ａに対応する面であるが、本実施の形態では、透明部７３と支持部７４の組立体をキャップ７２としているので、上面７４ａはキャップ７２の上面５ａとは異なる。したがって、本実施の形態の各図では、透明部７３の上面を上面５ａとして示している。図４４に示すように、支持部７４の開口部７４ｂは、上面５ａの中央部に配置され、その平面サイズは、センサチップ７１の受光領域７１ａよりも広い。また、本実施の形態では、開口部７４ｂの平面サイズはセンサチップ７１の表面１ａの平面サイズよりも広い。このため、開口部７４ｂ内において、センサチップ７１の表面１ａ全体を、透明部７３を介して目視可能な状態となっている。キャップ７２を上記構成とすることにより、キャップ７２の上面５ａ側に照射された光は、透明部７３および空間８（図４５参照）を介してセンサチップ７１の受光領域に到達する。なお、図４４および図４５では、ガラス板である透明部７３の加工を容易に行うことができるように、平坦な板状部材である透明部７３と支持部７４を別部材として形成する例を示しているが、変形例として透明部７３と支持部７４を一体に形成することもできる。

#### 【０１１０】

ここで、検知対象である光を、図４５に示す透明部７３および空間８を介して受光領域７１ａに到達させる場合、透明部７３と空間８の気体（例えば空気）の屈折率が異なると、光が屈折する場合がある。この光の屈折を抑制する方法として、受光領域７１ａ上に部材を配置しない構成が考えられる。しかし、センサチップ７１に複数のワイヤ４を接続する場合、この複数のワイヤ４を保護する必要がある。そこで、図５８に示す比較例であるＱＦＰ１０２のように、封止体１０３の上面側の中央部に開口部１０３ａを形成し、開口部１０３ａにおいてセンサチップ７１の受光領域７１ａを露出させる構成が考えられる。この場合、複数のワイヤ４を樹脂体である封止体１０３に封止することで、保護することができる。ところが、ＱＦＰ１０２の場合、開口部１０３ａ周辺の封止体１０３が、検知対象である光の一部を遮光、あるいは反射するので、受光領域７１ａに安定的に多くの光を供給する観点からは、封止体１０３が阻害要因となる。

#### 【０１１１】

一方、本実施の形態のＱＦＰ７０のキャップ７２は、センサチップ７１、制御チップ６および複数のワイヤ４を覆うようにキャップ２上に配置することで、複数のワイヤ４を保護する保護部材として機能する。また、ＱＦＰ７０は、支持部７４の開口部７４ｂ内において、センサチップ７１の表面１ａ全体を目視可能な状態となっているので、図５８に示すＱＦＰ１０２よりも受光領域７１ａの受光量を増大させることができる。また、ＱＦＰ７０は、受光領域７１ａから封止体９までの距離を遠ざけることができるので、封止体９による反射の影響を低減することができる。また、開口部７４ｂを広くすることで、受光領域７１ａと支持部７４の距離を離せば、支持部７４による反射の影響を低減することができる。また、ＱＦＰ７０は、センサチップ７１の表面１ａ全体を目視可能なのでワイヤ４の接続状態を容易に観察することができる。また、キャップ７２はセンサチップ７１とは別体として形成されているので、例えば、レンズなどの機能性部材を容易に取り付ける

ことができる。例えば、図４５に示す透明部７３に、図示しないレンズ（集光部材）を取り付ければ、受光領域７１ａの受光量をさらに増大させることができる。また例えば、透明部７３に図示しない光フィルタ膜（光選択部材）を取り付ければ、検知対象以外の光が受光領域７１ａに到達する前に容易に取り除くことができる。

#### 【０１１２】

<半導体装置の製造方法の相違点>

次に、図４４および図４５に示すＱＦＰ７０の製造方法について説明する。本セクションでも、前記実施の形態１で説明した半導体装置の製造方法との相違点を中心に説明し、共通する部分は、説明を省略する。なお、ＱＦＰ７０は、前記実施の形態１で説明したキャップボンディング工程において、図４５に示す透明部７３と支持部７４を組み立てたキャップ７２を予め形成しておけば、前記実施の形態１と同様に製造することができる。この場合、前記実施の形態１で説明したＱＦＰ１０の製造方法において、センサチップ１をセンサチップ７１に、キャップ５をキャップ７２にそれぞれ置き換えて適用することができるので重複する説明は省略する。本実施の形態では、上記製造方法の変形例として、リードフレーム上でキャップ７２を組み立てる実施態様を説明する。

#### 【０１１３】

まずＱＦＰ７０の製造工程では、図１０に示すキャップボンディング工程が、下記の点で前記実施の形態１と異なる。すなわち、図４８～図５０に示すように、本実施の形態のキャップボンディング工程では、支持部７４、透明部７３を順次積層して搭載し、キャップ７２をリードフレーム２０上で組み立てる。上記以外の点は、前記実施の形態１と同様である。図４８～図５０は、図２１に対する変形例である拡大断面図であって、図４８は、支持部を搭載した状態、図４９は図４８に示す支持部上に接着材を塗布した状態、図５０は図４９に示す支持部上に透明部を搭載した状態を示す拡大断面図である。

#### 【０１１４】

本実施の形態のキャップボンディング工程では、まず、図４８に示すように、キャップ７２を構成する支持部７４をキャップ２上に搭載する。支持部７４の搭載方法は、前記実施の形態１で説明したキャップ５を搭載する方法と同様なので、重複する説明は省略する。次に、図４９に示すように支持部７４の上面７４ａ上に接着材７５を塗布（配置）する。この接着材７５は図４５に示す透明部７３と支持部７４を固定するための固定部材であって、透明部７３と支持部７４を固定することができる強度を有していれば、特に限定されない。次に、図５０に示すように透明部７３を支持部７４上に配置して、接着材７５を介して支持部７４上に接着固定する。これにより、支持部７４と透明部７３は一体化され、センサチップ７１、制御チップ６および複数のワイヤ４が内蔵された密封空間である空間８が形成される。

#### 【０１１５】

ここで、本実施の形態では、支持部７４と透明部７３を別々に準備するので、透明部７３は板状部材とすることができる。このため、透明部７３をガラスにしても容易に加工することができる。また、支持部７４は、例えばコパールから成り、前記実施の形態１で説明したキャップ５と同様に、例えばプレス加工により形成することができる。支持部７４の開口部７４ｂもプレス加工により形成することができる。また、本実施の形態のように、リードフレーム上で、キャップ７２を組み立てる実施態様は、既存のボンディング設備を利用して組み立てることができるので、新たな製造設備を導入することなく製造できる点で好ましい。なお、図４８～図５０では、支持部７４上にペースト上の接着材７５を塗布する実施態様を示しているが、種々の変形例を適用することができる。例えば、フィルム状の接着材を予め支持部７４の上面７４ａ、透明部７３の下面のうち、いずれか一方または両方に予め接着しておく態様とすることができる。

#### 【０１１６】

なお、本実施の形態の半導体装置およびその製造方法は、上記した相違点を除き、前記実施の形態１で説明した半導体装置の製造方法と同様である。したがって、重複する説明は省略するが、上記相違点を除き、前記実施の形態１で説明した発明を適用することがで

きる。また、本実施の形態は、前記実施の形態 1 の変形例について説明したが、前記実施の形態 2 と組み合わせて適用することができる。

【0117】

< その他の変形例 >

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0118】

例えば、前記実施の形態 1 では、図 8 および図 9 に示すように制御チップ 6 の有する四辺のうち、互いに対向する二辺に沿って複数のパッド 6 e (図 9 参照) が配置され、複数のパッド 6 e と対向する位置に配置される複数のリード 3 にワイヤ 4 b が接続されるワイヤリングレイアウトについて説明した。しかしワイヤ 4 の数やワイヤリングレイアウトは、必要な外部端子の数に応じて適宜変更することができる。例えば、図 8 に対する変形例である図 5 1 に示す QFP (半導体装置) 8 0 のように、制御チップ 6 の有する四辺のそれぞれに複数のパッド 6 e が配置される場合には、パッド 6 e と対向配置されるリード 3 にそれぞれワイヤ 4 を介して接続することができる。また、上記変形例を前記実施の形態 2、または前記実施の形態 3 と組み合わせて適用することができる。

【0119】

また、前記実施の形態および各変形例では、封止体内に空間を形成し、該空間内に半導体チップを配置する半導体装置パッケージタイプの一例として、QFP を取り上げて説明したが、種々の変形例を適用することができる。例えば、図 6 に対する変形例である図 5 2 に示す半導体装置 8 1 のように、複数のリード 3 のアウトリード部 3 b が封止体 9 の下面において露出する、所謂 QFN (Quad Flat Non-leaded package) 型の半導体装置に適用することができる。半導体装置 8 1 は、複数のリード 3 のアウトリード部 3 b が、それぞれ封止体 9 の下面において露出している点を除き、前記実施の形態 1 で説明した QFP 1 0 と同様である。QFN 型の半導体装置は、アウトリード部 3 b を封止体 9 の下面側から露出させるので、QFP のように封止体 9 の側面から突出させなくても実装することができる。このため、QFP 型の半導体装置よりも実装面積を小さくすることができる。

【0120】

また、例えば、前記実施の形態および各変形例では半導体チップを搭載する基材としてリードフレームを用いる、リードフレーム型の半導体装置について説明したが、図 6 に対する変形例である図 5 3 に示す半導体装置 8 2 のように、センサチップ 1 を配線基板 8 3 上に搭載する配線基板型の半導体装置に適用することができる。配線基板 8 3 は、上面 (チップ搭載面) 8 3 a、上面 8 3 a の反対側に位置する下面 (実装面) 8 3 b、および上面 8 3 a と下面 8 3 b の間に位置する側面 8 3 c を備えている。制御チップ 6 およびセンサチップ 1 は配線基板 8 3 の上面 8 3 a 上に搭載されている。また、上面 8 3 a には、制御チップ 6 およびセンサチップ 1 とワイヤ 4 を介して電氣的に接続される複数のボンディングリード (端子) 8 4 が配置される。ボンディングリード 8 4 はセンサチップ 1 (および制御チップ 6) の周囲に配置されている。また、配線基板 8 3 の下面 8 3 b には、半導体装置 8 2 の外部端子である複数のランド (外部端子) 8 5 を有し、複数のランド 8 5 にはそれぞれ半田ボール (外部端子、突起電極) 8 6 が接合されている。また、複数のランド 8 5 は、配線基板 8 3 が備える複数の配線 8 7 を介して上面 8 3 a 側の複数のボンディングリード 8 4 と電氣的に接続されている。配線基板型の半導体装置は、配線基板 8 3 の下面 8 3 b を外部端子の配置スペースとして有効に活用することができるので、外部端子数が増加した場合であっても、実装面積の増大を抑制することができる。例えば、配線基板 8 3 の下面 8 3 b に外部端子である複数のランド 8 5 を行列状に配置した半導体装置は、エリアアレイ型の半導体装置と呼ばれる。また、図 5 3 に示すように、複数のランド 8 5 のそれぞれに半田ボール 8 6 を接合した半導体装置 8 2 は、特に、BGA (Ball Grid Array) 型の半導体装置 8 2 と呼ばれる。また、複数のランド 8 5 のそれぞれに半田ボール 8 6 を接合しない、あるいは半田ボール 8 6 よりも半田の使用量が少ない半田材が形成



された半導体装置は、LGA (Land Grid Array) 型の半導体装置と呼ばれる。図53に示すような配線基板型の半導体装置に適用する場合には、チップ搭載面である上面83a上にキャップ5を搭載することとなる。詳しくは、キャップ5のフランジ部5eと配線基板83の上面83aの間の接合部は、封着材7を介して封着する。

#### 【0121】

ここで、配線基板型の半導体装置82の製造方法において、封止体9を形成する封止工程において、キャップ5の上面5aおよび配線基板83の下面83bがそれぞれ封止体9から露出するように封止体9を形成することで、前記実施の形態1で説明したキャップ変形現象を防止ないしは抑制することができる。キャップ5は配線基板83上に配置されるので、キャップ5の上面5aと配線基板83の下面83bを露出させれば、キャップ5を押し潰す方向(空間8に向かう方向)に作用する圧力を低減することができるからである。また、図52や図53で説明した変形例は、前記実施の形態1で説明したQFP10の変形例として説明したが、前記実施の形態3と組み合わせて適用することができる。

#### 【0122】

また例えば、実施の形態2の変形例として、パッケージ内に一つのセンサチップ1のみが搭載されたQFP65を説明したが、実施の形態1や実施の形態3の変形例として一つのセンサチップ1、71のみが搭載された半導体装置に適用することもできる。このように、センサチップのみが搭載された半導体装置を駆動する場合、センサチップを制御する制御回路が形成された別の半導体装置(制御チップ、あるいは制御チップが搭載されたパッケージ)を準備して、センサチップと制御回路を電氣的に接続することで駆動させることができる。ただし、実装面積の低減という観点からは、複数の半導体チップを積層した半導体装置の方が好ましい。

#### 【0123】

また例えば、前記実施の形態1～前記実施の形態3では、複数の半導体チップを積層して搭載した半導体装置について説明したが、図45に対する変形例である図54に示す半導体装置88のように、キャビティ部5d内のチップ搭載部上に複数の半導体チップ(図54ではセンサチップ71)を並べて配置する態様とすることができる。特に、図54に示すように、複数の光センサチップ(センサチップ71)を並べて配置する場合には、複数のセンサチップ71の表面1aの総和よりも広い開口部74bを形成することで、各センサチップ71の受光領域71aの受光量を増大させることができる。

#### 【0124】

また例えば、前記実施の形態1～前記実施の形態3、図52～図54のそれぞれに示す変形例では、基材(キャップ2、キャップ61、配線基板83)とキャップ5との接合部を樹脂(封止体9)で封止する半導体装置について説明した。しかし、例えば図6、図45、図52、図53および図54に対する変形例である図55に示す半導体装置89や、図34に対する変形例である図56に示す半導体装置90のように構成することができる。図55や図56に示す半導体装置89、90は、封止体9(図6、図34参照)を形成せず、キャップ2、5(あるいはキャップ5、61)を重ね合わせることにより形成される空間8を封着材7(および接着材13)により密封し、かつ、封着材7(および接着材13)によりキャップ2、5(あるいはキャップ5、61)の接合部を接着固定している。言い換えれば、キャップ2、5(あるいはキャップ5、61)の接合部(例えば、フランジ部5e、61e)を樹脂である封着材7(および接着材13)により封止している。半導体装置89、90のように、封止体9(図6、図34参照)を形成しない実施態様の場合、図55や図56に示すようにリード3の長さを短くすることができるので、例えば図6に示すQFP10や図34に示すQFP60よりもパッケージ(半導体装置)の平面サイズを小型化することができる。つまり、パッケージ(半導体装置)の実装面積を低減することができる。

#### 【0125】

ただし、封止体9を形成しない場合、キャップ2、5(あるいはキャップ5、61)の接合強度が、図6に示すQFP10や図34に示すQFP60よりも低下する。また、接

10

20

30

40

50

合部の破壊を抑制するため、封着材 7 および接着材 1 3 の強度を上げようとするれば、キャップ 2、5（あるいはキャップ 5、6 1）の間（隙間）の密封性が損なわれる懸念がある。したがって、キャップ 2、5（あるいはキャップ 5、6 1）の接合強度を向上させる観点、あるいは、キャップ 2、5（あるいはキャップ 5、6 1）の間（隙間）を確実に塞ぐ観点からは、前記実施の形態 1～前記実施の形態 3、図 5 2～図 5 4 のそれぞれに示す変形例のように、樹脂（封止体 9）でキャップ 5 と基材との接合部を封止することが好ましい。

【産業上の利用可能性】

【0 1 2 6】

本発明は、樹脂からなる封止体内に空間を形成し、該空間内にセンサチップなどの半導体チップを配置する半導体装置に適用することができる。

10

【符号の説明】

【0 1 2 7】

1 センサチップ（半導体チップ）

1 a 表面（主面）

1 b 裏面（主面）

1 c 側面

1 d 開口部

1 e 支持体

1 f 梁

20

1 g 錘部

1 h パッド

1 k 本体部

1 m 裏面

1 n 蓋部

1 p 隙間

2 キャップ

2 a 上面

2 b 下面

2 c 側面

30

3 リード

3 a インナリード部

3 b アウタリード部

3 c ボンディング領域

3 d 封着領域

3 e 封止領域

3 f ダム領域

3 g 最外領域

4、4 a、4 b ワイヤ

5 キャップ

40

5 a 上面

5 b 下面

5 c 側面

5 d キャビティ部

5 e フランジ部

5 f 接着面

6 制御チップ（半導体チップ）

6 a 表面（主面）

6 b 裏面（主面）

6 c 側面

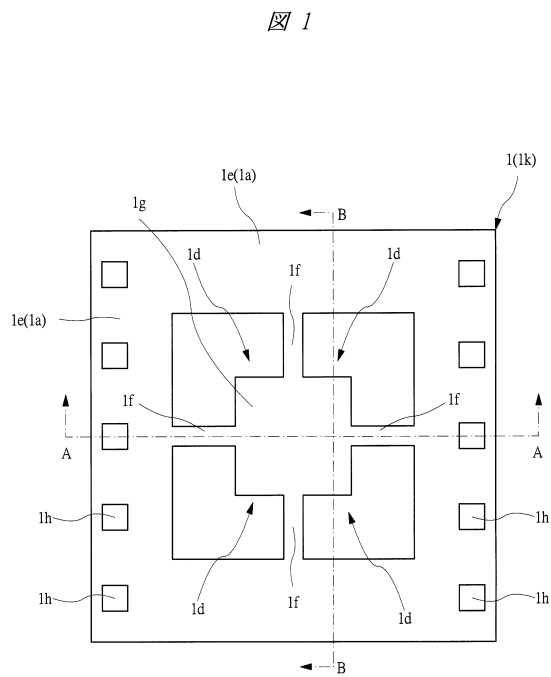
50

6 d、6 e	パッド	
7	封着材	
8	空間	
9	封止体	
9 a	封止用樹脂	
10、60、70	QFP（半導体装置）	
11、12、13	接着材	
14	吊りリード	
14 a	傾斜部	
20	リードフレーム	10
20 a	製品形成領域	
20 b	枠部	
20 c	ランナ領域	
21、23	基材	
22	膜	
24	ダム部	
30、31	押圧治具	
32	ヒートステージ	
33	キャピラリ	
34	ワイヤ	20
40	成形金型	
41	上金型	
41 a、42 a	金型面（クランプ面）	
42	下金型	
43、44	キャビティ	
43 a	天面	
43 b	側面	
44 a	底面	
45	ゲート部	
46	ベント部	30
50	外装めっき膜	
61	キャップ	
61 a	上面	
61 b	下面	
61 c	側面	
61 d	キャビティ部	
61 e	フランジ部	
61 f	接着面	
62	タブ	
63	リードフレーム	40
64	ステージ	
64 a	凹部	
64 b	リード保持部	
71	センサチップ（半導体チップ、光センサチップ）	
71 a	受光領域	
72	キャップ	
73	透明部	
74	支持部	
74 a	上面	
74 b	開口部	50

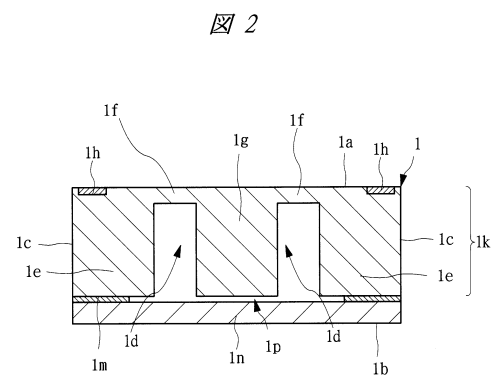
- 7 5 接着材
- 8 1、8 2、8 8、8 9、9 0 半導体装置
- 8 3 配線基板
- 8 3 a 上面
- 8 3 b 下面
- 8 3 c 側面
- 8 4 ボンディングリード（端子）
- 8 5 ランド
- 8 6 半田ボール
- 8 7 配線
- 1 0 0、1 0 3 封止体
- 1 0 0 a 封止用樹脂
- 1 0 1 矢印
- 1 0 3 a 開口部

10

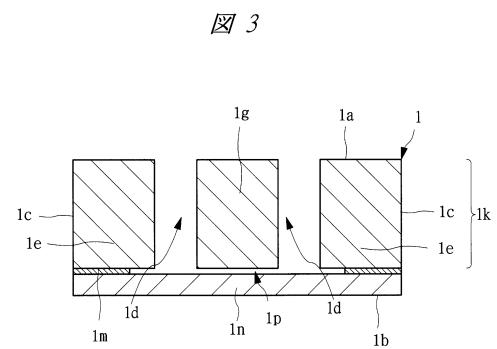
【図 1】



【図 2】



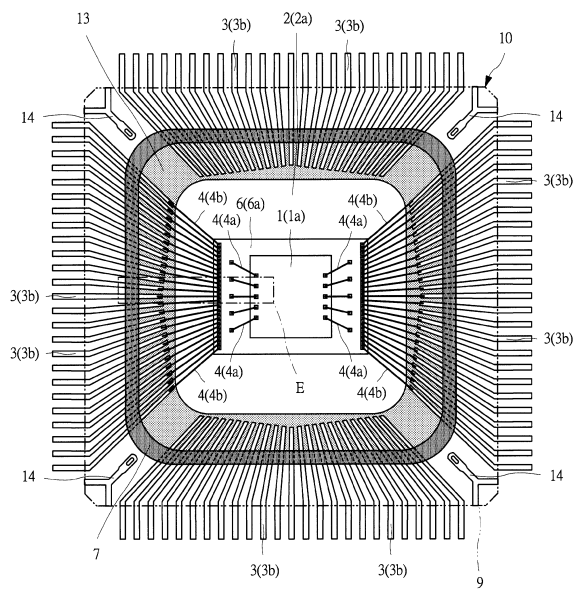
【図 3】





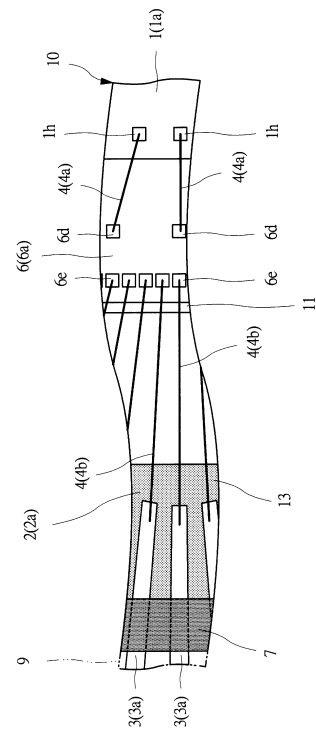
【図 8】

図 8



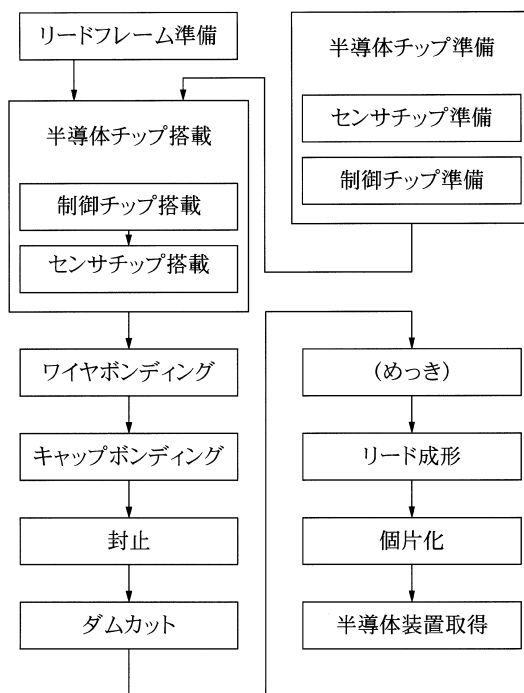
【図 9】

図 9



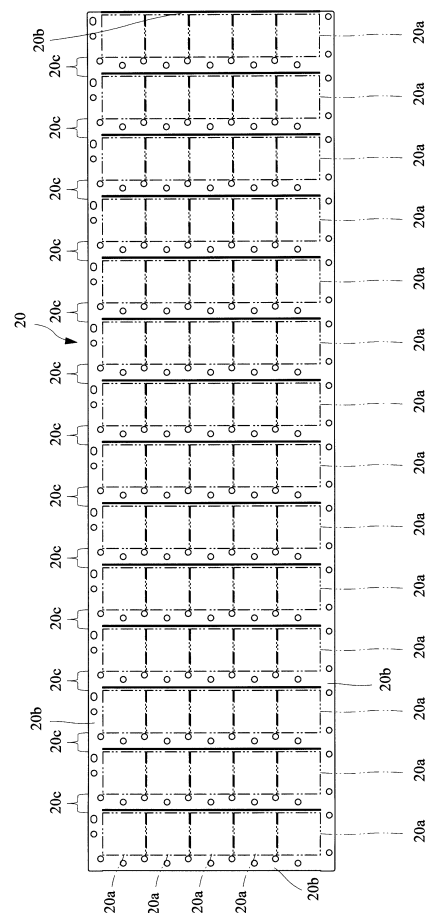
【図 10】

図 10



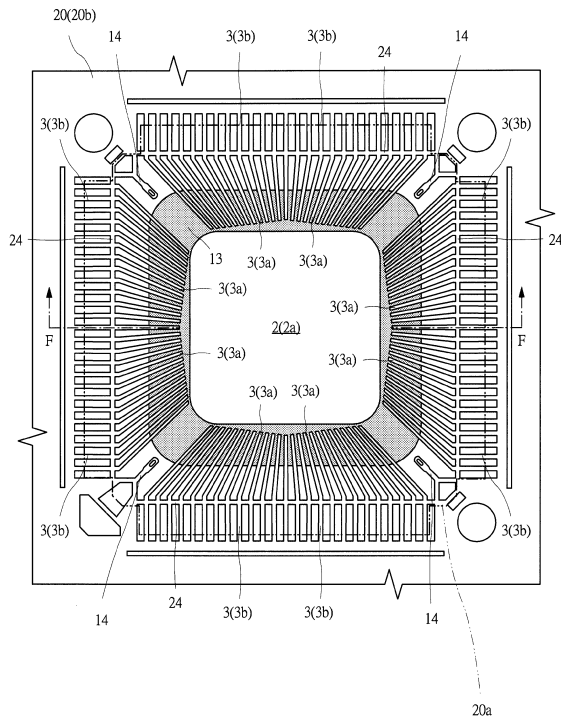
【図 11】

図 11



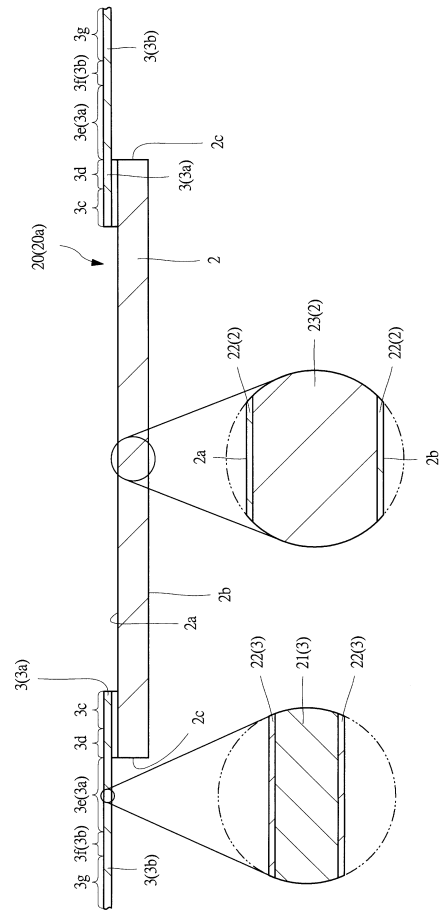
【図 12】

図 12



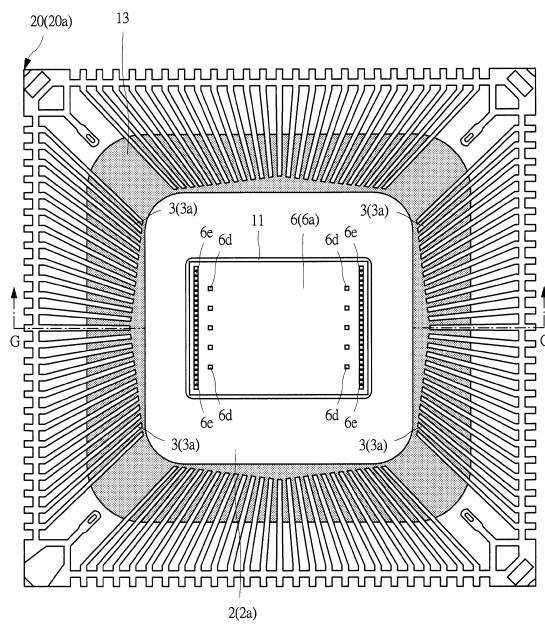
【図 13】

図 13



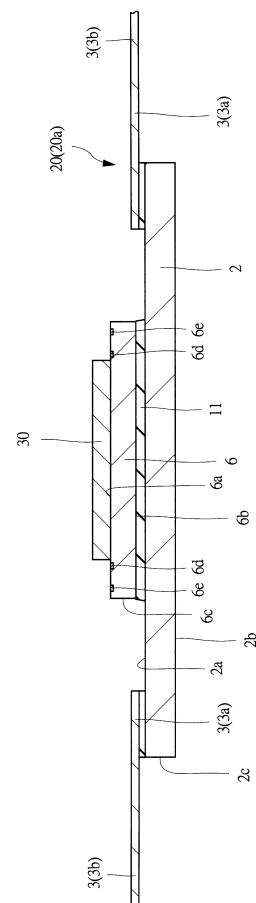
【図 14】

図 14



【図 15】

図 15

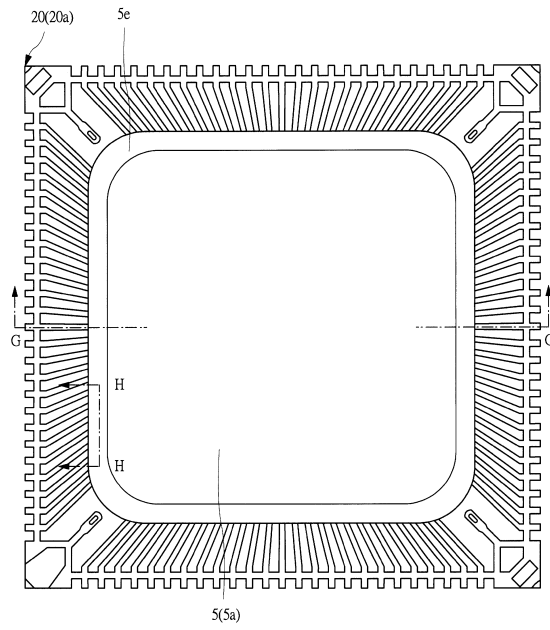






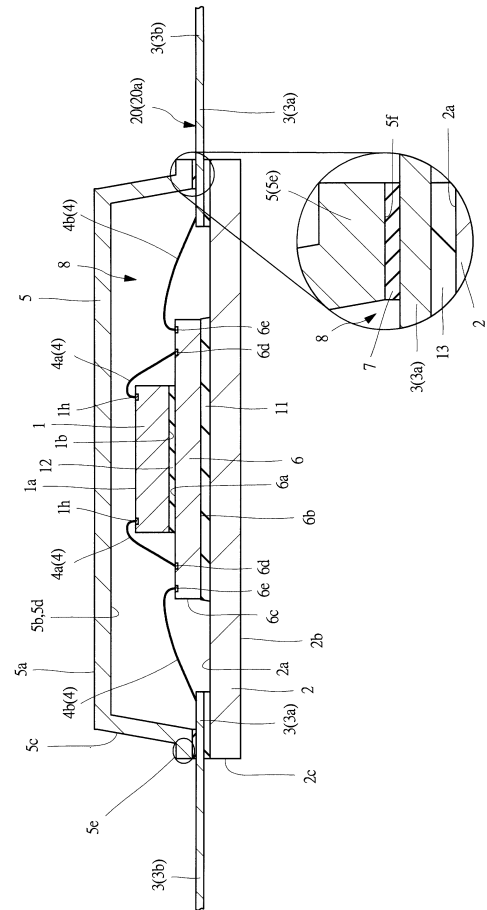
【図 20】

図 20



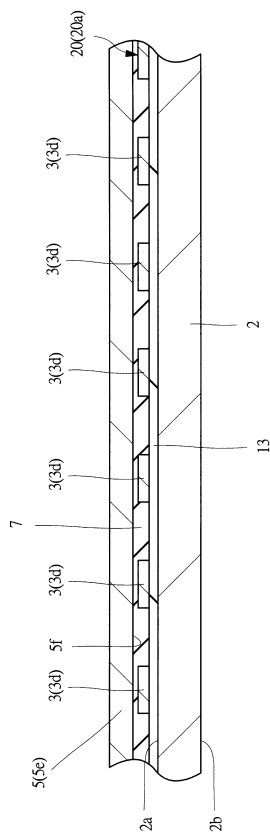
【図 21】

図 21



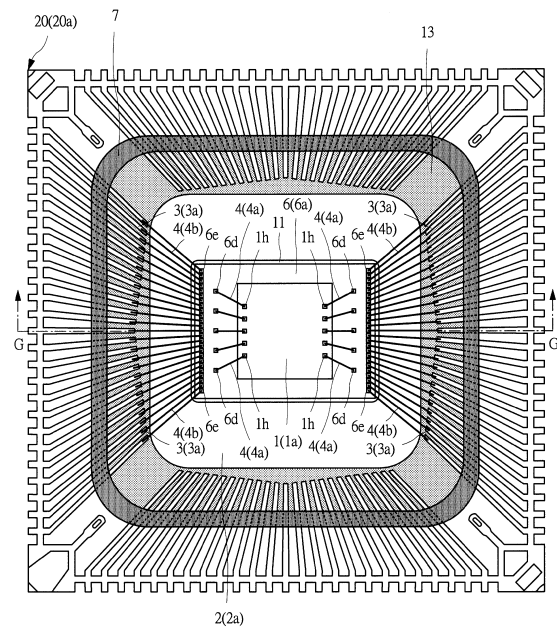
【図 22】

図 22

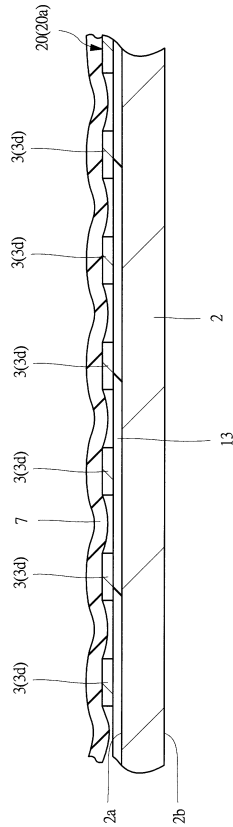


【図 23】

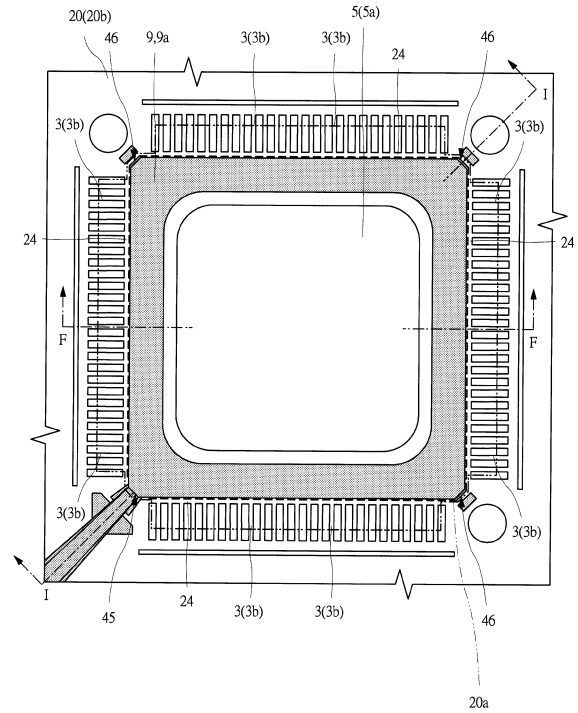
図 23



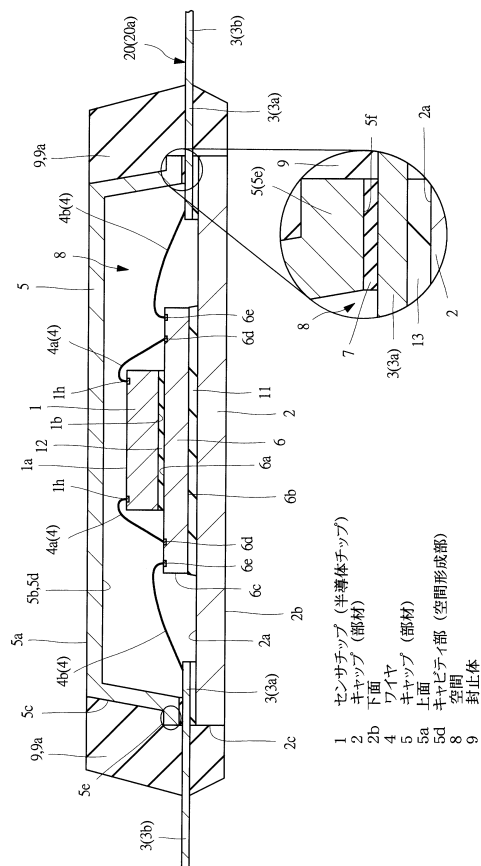
【 図 2 4 】



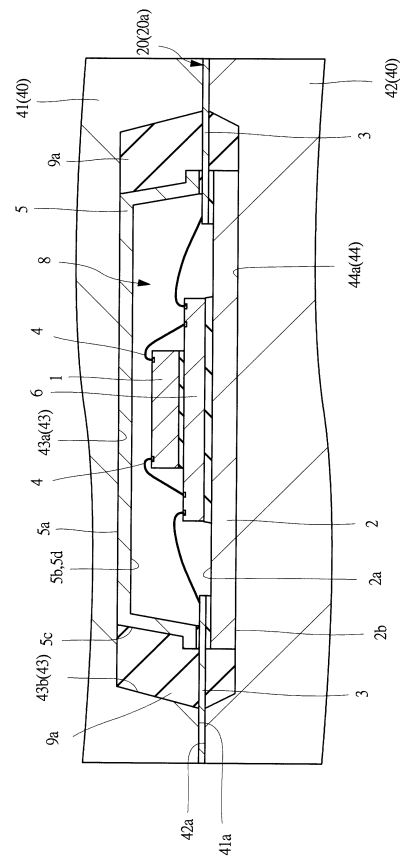
【 図 2 5 】



【 図 2 6 】



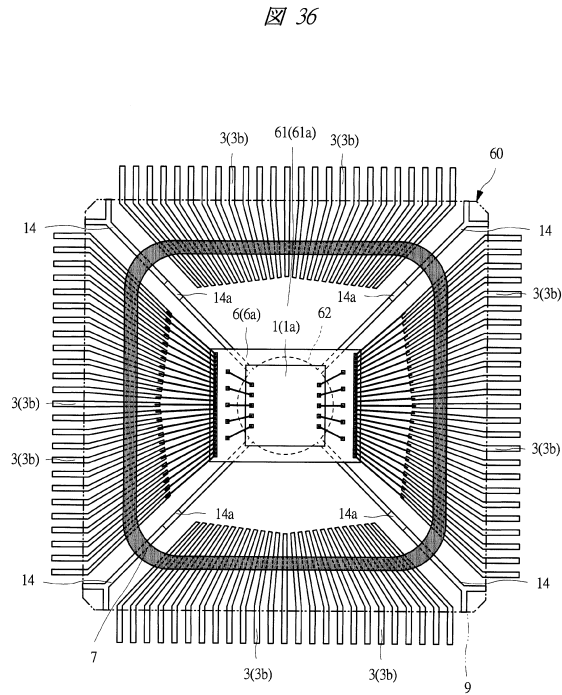
【圖 27】



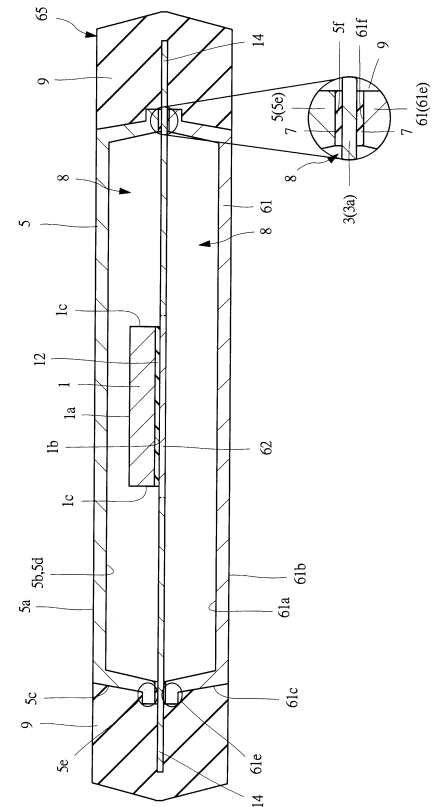




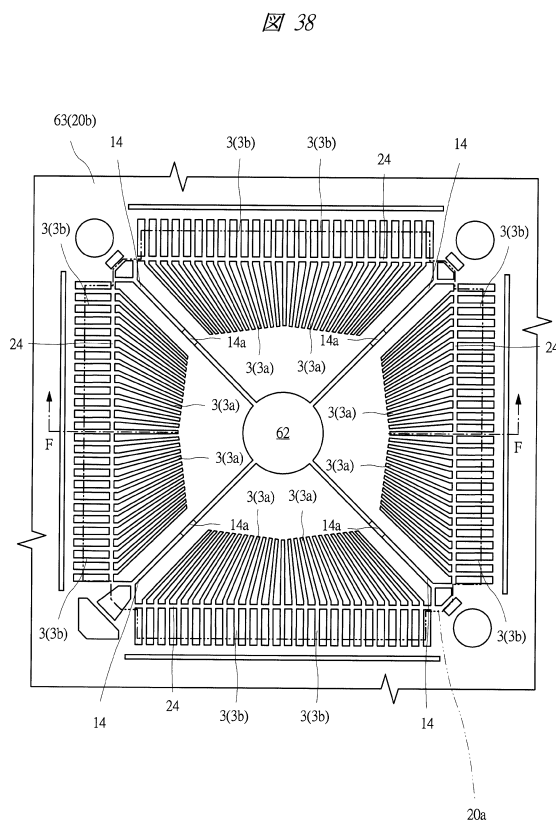
【図 36】



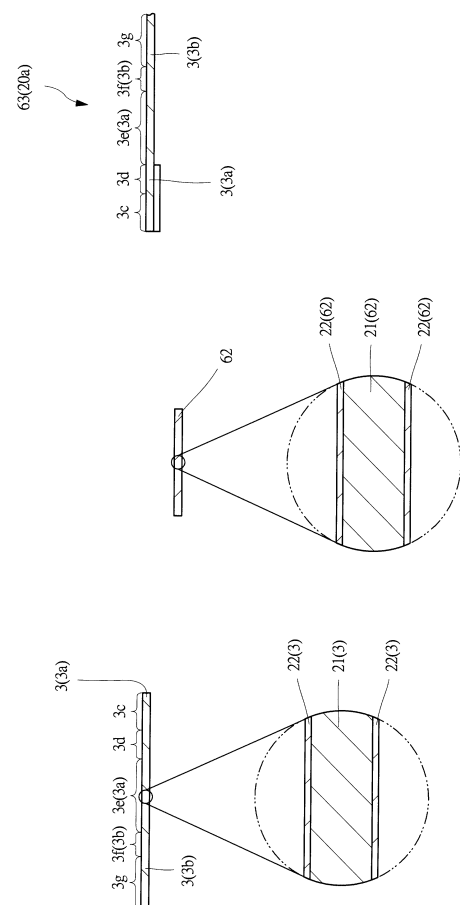
【図 37】



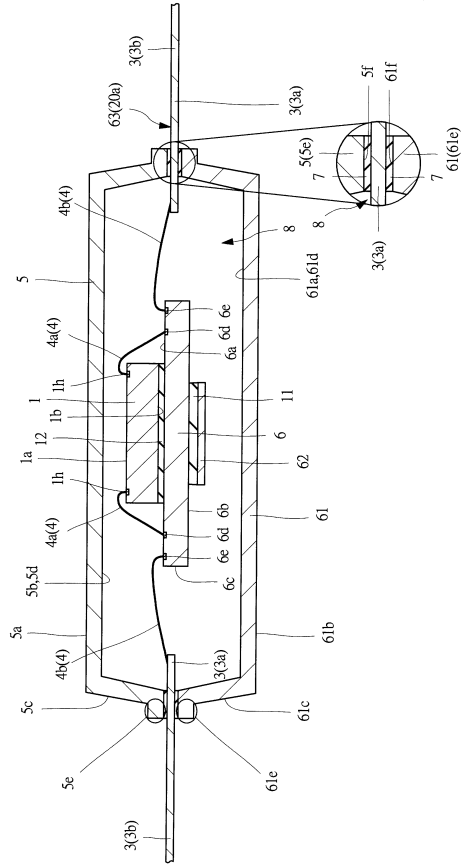
【図 38】



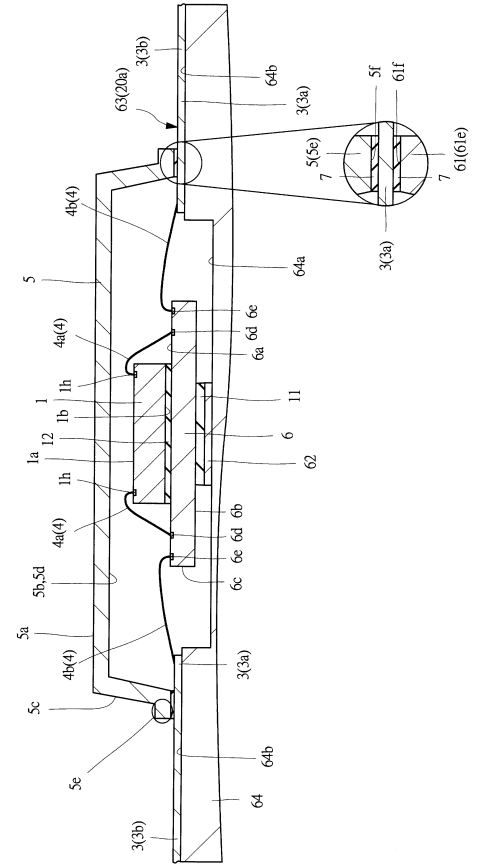
【図 39】



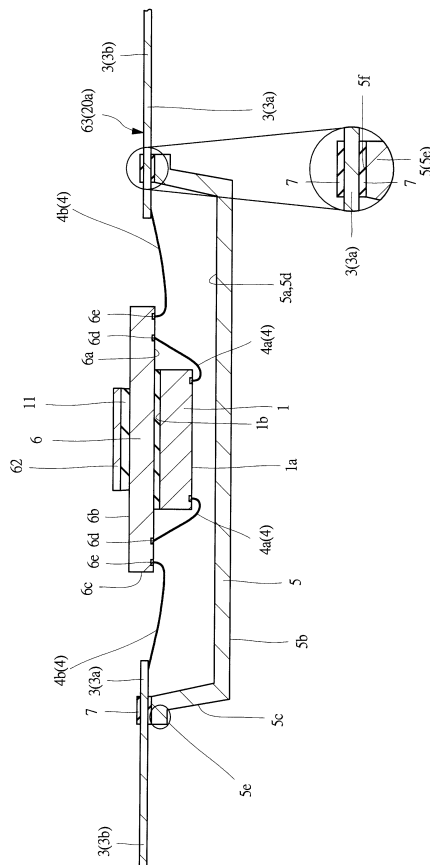
【 図 4 0 】



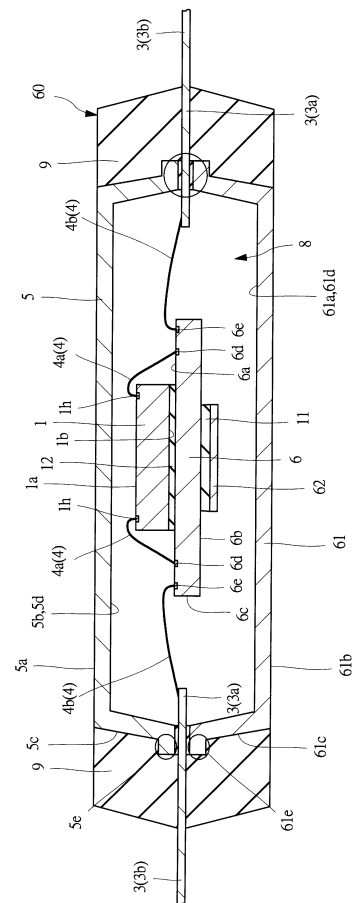
【 図 4 1 】



【 図 4 2 】

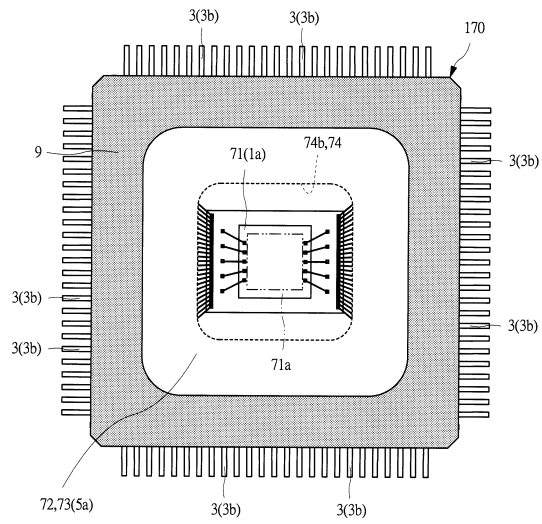


【 図 4 3 】



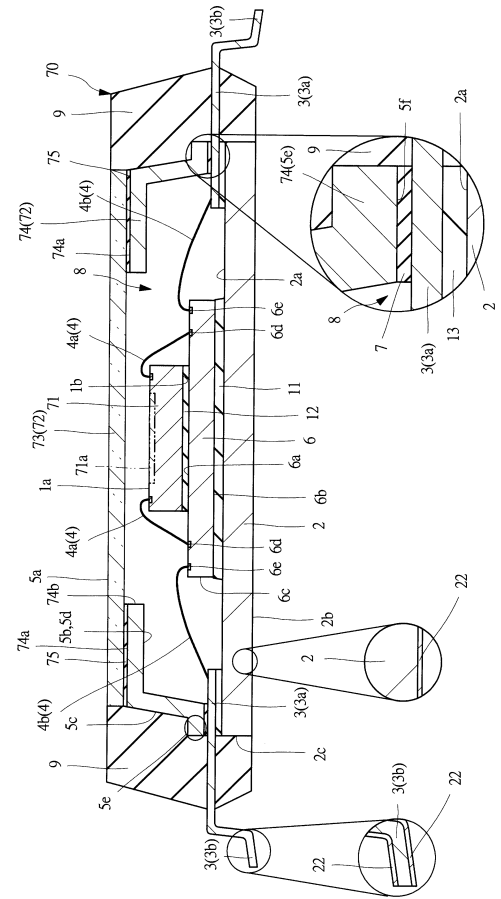
【図 4 4】

図 44



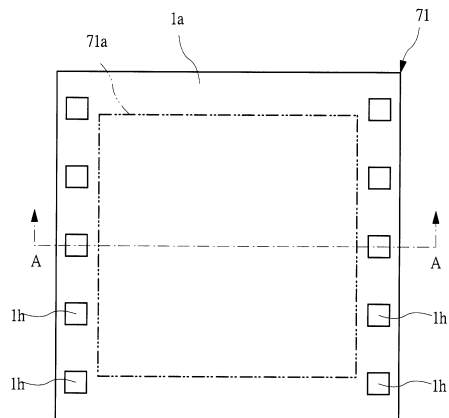
【図 4 5】

図 45



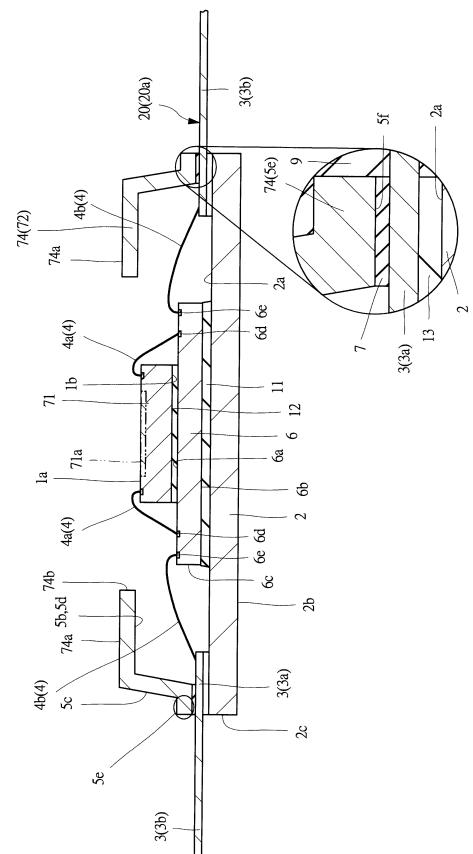
【図 4 6】

図 46



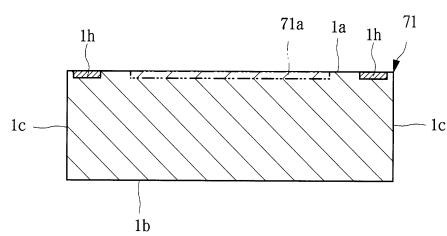
【図 4 8】

図 48



【図 4 7】

図 47

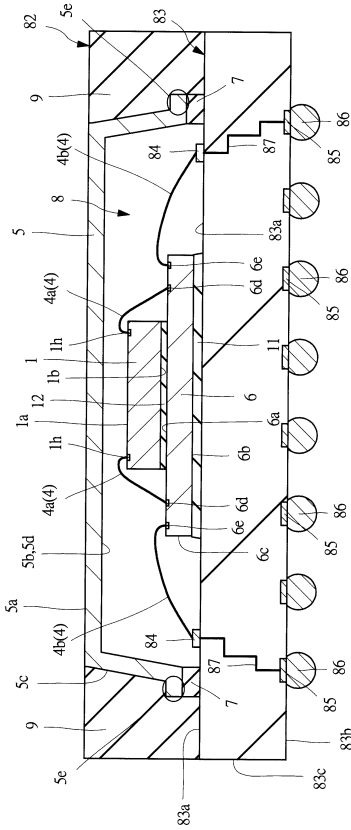






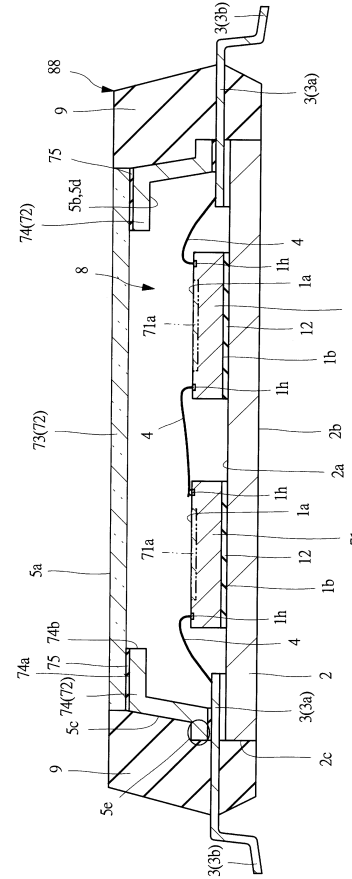
【図 53】

図 53



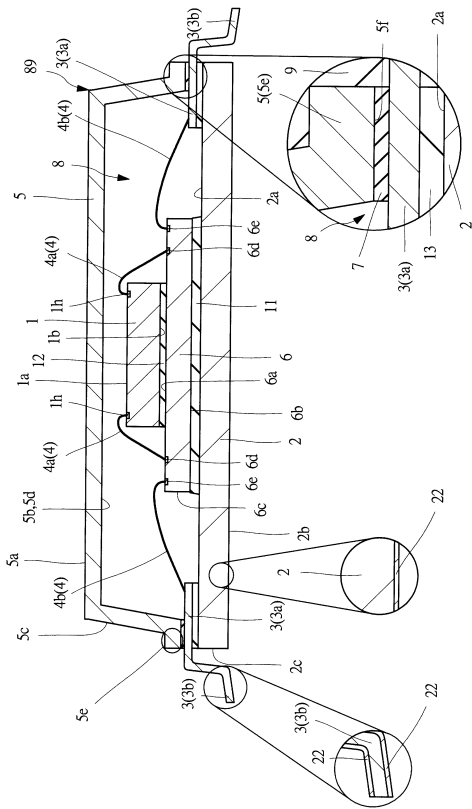
【図 54】

図 54



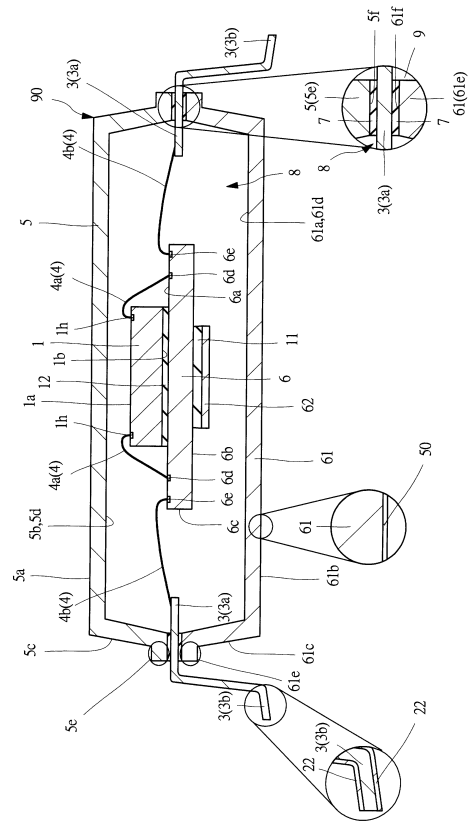
【図 55】

図 55



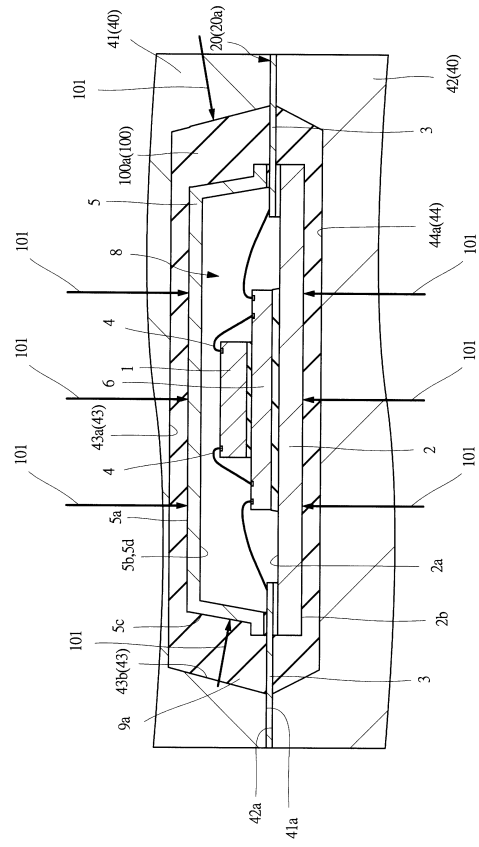
【図 56】

図 56



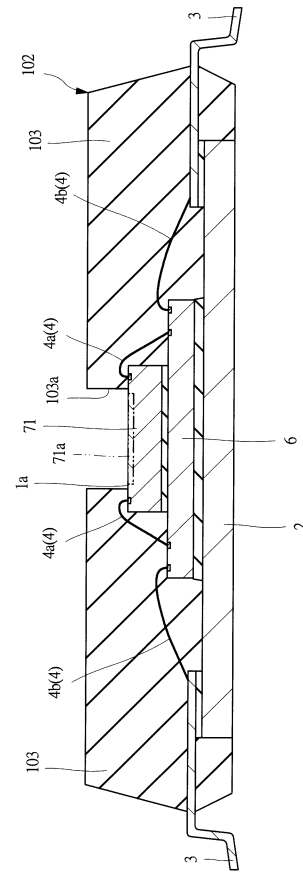
【図 57】

図 57



【図 58】

図 58



## フロントページの続き

(51)Int.Cl. F I  
H 0 1 L 29/84 (2006.01) H 0 1 L 29/84 A

(72)発明者 高橋 典之  
北海道亀田郡七飯町字中島 1 4 5 番地 株式会社ルネサス北日本セミコンダクタ内

審査官 麻川 倫広

(56)参考文献 特開平 0 7 - 2 2 6 4 5 9 ( J P , A )  
特開平 0 7 - 0 6 6 3 3 1 ( J P , A )  
特開 2 0 0 9 - 0 8 1 2 8 9 ( J P , A )  
特開 2 0 0 7 - 0 1 2 8 9 5 ( J P , A )  
特開 2 0 1 0 - 1 5 3 7 2 6 ( J P , A )  
米国特許第 0 5 4 3 6 4 0 7 ( U S , A )  
国際公開第 2 0 0 8 / 0 2 3 8 2 6 ( W O , A 1 )  
特開平 1 1 - 2 6 4 8 0 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
B 8 1 B 1 / 0 0 - 5 / 0 0、  
H 0 1 L 2 1 / 5 4、2 3 / 0 0 - 2 3 / 1 0、2 3 / 1 6 - 2 3 / 2 6、  
2 3 / 2 9、2 3 / 3 4 - 2 3 / 4 7 3、2 3 / 5 0