

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-268225

(P2009-268225A)

(43) 公開日 平成21年11月12日(2009. 11. 12)

(51) Int.Cl.
H02P 6/20 (2006.01)

F I
H02P 6/02 371K

テーマコード(参考)
5H560

審査請求 未請求 請求項の数 5 O L (全 15 頁)

(21) 出願番号 特願2008-113892 (P2008-113892)
(22) 出願日 平成20年4月24日 (2008. 4. 24)

(71) 出願人 000101352
アスモ株式会社
静岡県湖西市梅田390番地
(74) 代理人 100068755
弁理士 恩田 博宣
(74) 代理人 100105957
弁理士 恩田 誠
(72) 発明者 北河 高行
静岡県湖西市梅田390番地 アスモ 株
式会社内
Fターム(参考) 5H560 AA08 BB04 BB12 DA02 EB01
EC07 ED07 ED09 HA00 XA12

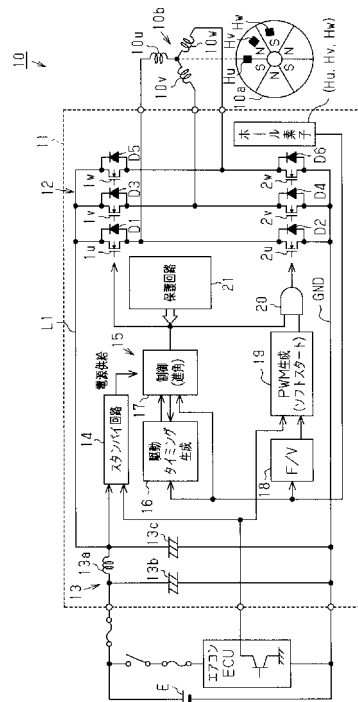
(54) 【発明の名称】 ブラシレスモータ制御装置及びブラシレスモータ

(57) 【要約】

【課題】簡単な制御で回転駆動の安定化、特に起動直後の低速回転時の回転駆動を安定化させることができるブラシレスモータ制御装置を提供する。

【解決手段】駆動タイミング生成部16は、ロータ10aの回転位置(ホール素子Hu, Hv, Hwからの検出信号)に基づく正規通電タイミングと、120°進角通電タイミングとを生成し、制御部17は、ロータ10aの回転速度に応じて120°進角通電タイミングに対する遅延量を生成している。そして、制御部17により、ロータ10aの回転速度が所定回転速度未満の時には、正規通電タイミングによる回転制御が実施され、ロータ10aの回転速度が所定回転速度以上になると、遅延量反映後の進角通電タイミングによる回転制御に切り替えられる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

回転センサからの検出信号に基づいてロータの回転位置及び回転速度を検出し、検出したロータの回転位置及び回転速度に基づいて三相ステータコイルへの通電タイミングとその進角量とを決定してブラシレスモータの回転制御を行うブラシレスモータ制御装置であって、

前記ロータの回転位置に基づく正規通電タイミングを生成する正規タイミング生成手段と、

前記ロータの回転位置に基づく所定進角量の進角通電タイミングを生成するとともに、前記ロータの回転速度に応じた前記進角通電タイミングの遅延量を生成し、その遅延量を反映した前記進角通電タイミングを生成する進角タイミング生成手段と、

前記ロータの回転速度が所定回転速度未満の時には、前記正規タイミング生成手段にて生成した前記正規通電タイミングによる回転制御を実施し、前記ロータの回転速度が所定回転速度以上になると、前記進角タイミング生成手段にて生成した前記遅延量反映後の進角通電タイミングによる回転制御に切り替える制御切替手段とを備えたことを特徴とするブラシレスモータ制御装置。

10

【請求項 2】

請求項 1 に記載のブラシレスモータ制御装置において、

前記制御切替手段は、前記正規通電タイミングから前記進角通電タイミングへの切り替え時に、前記モータへの通電を一旦停止させてその切り替えを行うことを特徴とするブラシレスモータ制御装置。

20

【請求項 3】

請求項 1 又は 2 に記載のブラシレスモータ制御装置において、

前記正規タイミング生成手段及び前記進角タイミング生成手段は、

前記ロータの回転位置に基づく基本タイミングを生成する基本タイミング生成手段と、

前記基本タイミング生成手段にて生成した前記基本タイミングを前記正規通電タイミングとする一方、前記基本タイミングを前記進角通電タイミングとすべく前記三相ステータコイルの通電対象を切り替えるように構成されて前記制御切替手段によりその切り替えがなされる通電先切替手段と

を備えてなることを特徴とするブラシレスモータ制御装置。

30

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載のブラシレスモータ制御装置において、

前記進角タイミング生成手段は、60°毎の進角通電タイミングの中で前記モータの必要進角量より大で且つ最小角の進角通電タイミングを生成するように構成されていることを特徴とするブラシレスモータ制御装置。

【請求項 5】

請求項 1 ~ 4 のいずれか 1 項に記載の制御装置を一体に備えてなることを特徴とするブラシレスモータ。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、回転駆動の安定化、特に起動直後の低速回転時の回転駆動を安定化させるのに好適なブラシレスモータ制御装置及びブラシレスモータに関するものである。

【背景技術】

【0002】

ブラシレスモータでは、回転センサにてロータの回転位置が検出され、検出した回転位置に基づいてステータコイルへの通電タイミングが設定されて、モータの回転が制御されている（例えば特許文献 1，2 参照）。

【0003】

ところで、モータの回転駆動の際、該モータの回転速度の増加に伴って駆動電流が増加

50

すると電機子反作用の影響等で通電タイミングが遅れてくるため、その遅れを想定して通電タイミングを進角側とすべく回転センサを予め進角側に設定したり、特許文献1にて示されるように、正規通電タイミングから予め進角側に設定した進角通電タイミングにて制御する所謂進角制御を行うものがある。

【0004】

このような進角制御では、モータの回転速度が低速の場合、逆に通電タイミングが進角側となるため、その進角通電タイミングを正規通電タイミング側に向けて遅延させることが行われる。その際、遅延カウンタにて回転速度に応じたカウント値がセットされ、そのカウント値のカウントアップに基づいて通電タイミングが遅延されるようになっている。

【特許文献1】特開2002-315381号公報

【特許文献2】特許第3420317号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、起動直後の極めて低速な期間では正規通電タイミングによる通電が望ましいため、モータの回転速度が低速ほど大きな値となるカウント値はその期間では極めて大きな値となる。これに対し、遅延カウンタにてカウントできるカウント値は有限であるため、起動直後の極めて低速な期間ではそのカウント値がオーバフローしてしまう。そのため、通電タイミングの遅延が的確になされず該通電タイミングにズレが生じたままとなるため、このような起動直後の極めて低速な期間では、モータ効率が低下し、騒音や振動が増大するという問題があった。

【0006】

因みに、特許文献2では、進角通電タイミングを用いた進角制御を行っておらず、回転センサから出力される検出信号のパルスエッジからその時々最適な通電タイミングが算出されて制御されている。そのため、起動直後の極めて低速な期間での上記問題は生じないものの、全回転速度領域において複雑な演算が要求されるため、制御装置にその複雑な演算を行わせるCPUの搭載が必須となり、制御装置のコストが高くなるという問題があった。

【0007】

本発明は、上記課題を解決するためになされたものであって、その目的は、簡単な制御で回転駆動の安定化、特に起動直後の低速回転時の回転駆動を安定化させることができるブラシレスモータ制御装置及びブラシレスモータを提供することにある。

【課題を解決するための手段】

【0008】

上記課題を解決するために、請求項1に記載の発明は、回転センサからの検出信号に基づいてロータの回転位置及び回転速度を検出し、検出したロータの回転位置及び回転速度に基づいて三相ステータコイルへの通電タイミングとその進角量とを決定してブラシレスモータの回転制御を行うブラシレスモータ制御装置であって、前記ロータの回転位置に基づく正規通電タイミングを生成する正規タイミング生成手段と、前記ロータの回転位置に基づく所定進角量の進角通電タイミングを生成するとともに、前記ロータの回転速度に応じた前記進角通電タイミングの遅延量を生成し、その遅延量を反映した前記進角通電タイミングを生成する進角タイミング生成手段と、前記ロータの回転速度が所定回転速度未満の時には、前記正規タイミング生成手段にて生成した前記正規通電タイミングによる回転制御を実施し、前記ロータの回転速度が所定回転速度以上になると、前記進角タイミング生成手段にて生成した前記遅延量反映後の進角通電タイミングによる回転制御に切り替える制御切替手段とを備えたことをその要旨とする。

【0009】

この発明では、正規及び進角タイミング生成手段が備えられ、正規タイミング生成手段では、ロータの回転位置に基づく正規通電タイミングが生成される。また、進角タイミング生成手段では、ロータの回転位置に基づく所定進角量の進角通電タイミングが生成され

10

20

30

40

50

るとともにロータの回転速度に応じた遅延量が生成され、その遅延量を反映した進角通電タイミングが生成される。そして、制御切替手段により、ロータの回転速度が所定回転速度未満の時には、正規通電タイミングによる回転制御が実施され、ロータの回転速度が所定回転速度以上になると、遅延量反映後の進角通電タイミングによる回転制御に切り替えられる。即ち、起動直後の極めて低速な期間では、ロータの回転速度に応じた遅延量に基づいて遅延カウンタを動作させて進角通電タイミングの進角量を調整する進角制御が不向きなため、ロータの回転速度が所定回転速度未満の低速回転時に、ロータの回転位置に基づいて容易に生成できる正規通電タイミング及びその正規通電タイミングによる回転制御を選択するだけの簡単な制御で、モータ効率の低下や、騒音・振動の増大という問題の発生が抑えられ、起動直後の極めて低速な期間からでもモータの回転駆動が安定する。

10

【0010】

請求項2に記載の発明は、請求項1に記載のブラシレスモータ制御装置において、前記制御切替手段は、前記正規通電タイミングから前記進角通電タイミングへの切り替え時に、前記モータへの通電を一旦停止させてその切り替えを行うことをその要旨とする。

【0011】

この発明では、制御切替手段では、正規通電タイミングから進角通電タイミングへの切り替え時に、モータへの通電を一旦停止させてその切り替えが行われる。つまり、モータへの通電中に正規通電タイミングから進角通電タイミングに切り替えると、両者の通電タイミングが混在する等して回転制御に誤動作が生じる虞があるため、モータへの通電を一旦停止させてその切り替えを行うことで、その事態を未然に防止できる。

20

【0012】

請求項3に記載の発明は、請求項1又は2に記載のブラシレスモータ制御装置において、前記正規タイミング生成手段及び前記進角タイミング生成手段は、前記ロータの回転位置に基づく基本タイミングを生成する基本タイミング生成手段と、前記基本タイミング生成手段にて生成した前記基本タイミングを前記正規通電タイミングとする一方、前記基本タイミングを前記進角通電タイミングとすべく前記三相ステータコイルの通電対象を切り替えるように構成されて前記制御切替手段によりその切り替えがなされる通電先切替手段とを備えてなることをその要旨とする。

【0013】

この発明では、正規及び進角タイミング生成手段は、基本タイミング生成手段及び通電先切替手段が備えられてなり、基本タイミング生成手段では、ロータの回転位置に基づく基本タイミングが生成され、通電先切替手段では、その基本タイミングを正規通電タイミングとする一方で、その基本タイミングを進角通電タイミングとすべく三相ステータコイルの通電対象が切り替えられる。つまり、正規及び進角タイミング生成手段では、基本タイミングを生成する部分が共通化され、基本タイミングに基づく通電タイミングの通電対象の切り替えにより正規及び進角通電タイミングが生成可能である。このような基本タイミング生成手段及び通電先切替手段にて、正規及び進角タイミング生成手段を簡素に構成できる。

30

【0014】

請求項4に記載の発明は、請求項1～3のいずれか1項に記載のブラシレスモータ制御装置において、前記進角タイミング生成手段は、60°毎の進角通電タイミングの内で前記モータの必要進角量より大で且つ最小角の進角通電タイミングを生成するように構成されていることをその要旨とする。

40

【0015】

この発明では、進角タイミング生成手段では、60°毎の進角通電タイミングの内でモータの必要進角量より大で且つ最小角の進角通電タイミングが生成される。つまり、三相ステータコイルへの通電は各相120°間隔で回転センサからの検出信号も各相120°毎であるため、この検出信号から進角量が60°毎の進角通電タイミングは生成し易い。また、その中でもモータの必要進角量より大で且つ最小角の進角通電タイミングが用いられることから、進角調整を行う際に生成される遅延量の値が大きくなるのが防止される。

50

そのため、遅延量を反映する遅延カウンタに小さなものを用いることが可能となり、回路規模の縮小に寄与できる。また、遅延量の増大により通電タイミングの誤差が増大することから、遅延量の値が小さく抑えられることで進角制御を高精度で実施可能となる。

【0016】

請求項5に記載の発明は、請求項1～4のいずれか1項に記載の制御装置を一体に備えてなるブラシレスモータである。

この発明では、簡単な制御で回転駆動の安定化、特に起動直後の低速回転時の回転駆動の安定化が可能なブラシレスモータを提供できる。

【発明の効果】

【0017】

本発明によれば、簡単な制御で回転駆動の安定化、特に起動直後の低速回転時の回転駆動を安定化させることができるブラシレスモータ制御装置及びブラシレスモータを提供することができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明を具体化した一実施形態を図面に従って説明する。

図1は、本実施形態のブラシレスモータ10を示す。本実施形態のブラシレスモータ10は、車両用空調装置の送風用モータとして用いられる。ブラシレスモータ10は、U相・V相・W相の三相の駆動電力の供給に基づいて回転駆動されるものであり、制御装置11は、その三相への通電タイミングを設定して各相の駆動電力を生成することでブラシレスモータ10の回転を制御している。この制御装置11は、ブラシレスモータ10に一体に備えられている。

【0019】

制御装置11は、直流電源Eからの直流電力から120°位相の異なる三相の駆動電力を生成するための三相インバータ回路12を備えている。三相インバータ回路12は、6個のスイッチング素子としてFET1u, 2u, 1v, 2v, 1w, 2wを6個用いたブリッジ回路で構成され、高電位側電源線L1とグランド線GNDとの間にU相用のFET1uとFET2uとが直列に、V相用のFET1vとFET2vとが直列に、W相用のFET1wとFET2wとが直列に接続されてなる。高電位側電源線L1及びグランド線GNDには、直流電源Eからの直流電力がチョークコイル13aと平滑コンデンサ13b, 13cとからなる電源安定化回路13を通じて安定化されて供給されている。また、各FET1u, 2u, 1v, 2v, 1w, 2wには、還流電流を流すためのダイオードD1～D6がそれぞれ逆接続されている。

【0020】

ここで、前記ブラシレスモータ10は、60°毎に磁極の異なる6磁極のロータ10aが回転可能に備えられるとともに、ステータ10bにおいてはU相、V相、W相のステータコイル10u, 10v, 10wがY結線（星型結線）にて構成されており、U相用のFET1u, 2u間の出力端子がU相のコイル10uの一端に、V相用のFET1v, 2v間の出力端子がV相のコイル10vの一端に、W相用のFET1w, 2w間の出力端子がW相のコイル10wの一端にそれぞれ接続されている。そして、インバータ回路12の各FET1u, 2u, 1v, 2v, 1w, 2wが所定タイミングでスイッチング制御されることで生成される各相の駆動電力が各相のコイル10u, 10v, 10wに供給されるようになっている。

【0021】

図2及び図5にスイッチング制御のタイミングを示すように、FET1u, 2uがFET-U上/下、FET1v, 2vがFET-V上/下、FET1w, 2wがFET-W上/下にそれぞれ対応しており、U相用のFET1u, 2uでは、FET2uが電気角120°のオン期間に次いで電気角60°のオフ期間を有し、その後、FET1uが電気角120°のオン期間に次いで電気角60°のオフ期間を有する繰り返しとなっており、V相用のFET1v, 2v及びW相用のFET1w, 2wも同様にオンオフ期間が設定されて

10

20

30

40

50

いる。また、相間では、U相用のFET1uのオン期間終了とV相用のFET1vのオン期間開始とが一致、V相用のFET1vのオン期間終了とW相用のFET1wのオン期間開始とが一致するように120°の位相差が設けられている。これにより、120°の位相差を有する各相の駆動電力(図2では図示せず)がモータ10の各相のコイル10u, 10v, 10wにそれぞれ供給されることになる。

【0022】

因みに、後述する回転センサとしてのホール素子Hu, Hv, Hwからは、ロータ10aの回転に伴って120°の位相差を有するパルス状の検出信号が得られ、図2に示す正規通電タイミングでは、U相用のホール素子Hu(ホールU)のHレベルへの立ち上がりに基づいてFET2u(FET-U下)がオン、ホール素子Hu(ホールU)のLレベルへの立ち下がりに基づいてFET1u(FET-U上)がオンされる。また、V相用のホール素子Hv(ホールV)のHレベルへの立ち上がりに基づいてFET2w(FET-W下)がオン、ホール素子Hv(ホールU)のLレベルへの立ち下がりに基づいてFET1w(FET-W上)がオンされる。W相用のホール素子Hw(ホールW)のHレベルへの立ち上がりに基づいてFET2v(FET-V下)がオン、ホール素子Hw(ホールW)のLレベルへの立ち下がりに基づいてFET1v(FET-V上)がオンされる。図5に示す120°進角通電タイミングでは、正規通電タイミングに対して120°進んだ通電タイミングとなっている。

10

【0023】

また、前記各FET1u, 2u, 1v, 2v, 1w, 2wの内、グランド線GND側に設けた下段のFET2u, 2v, 2wは、オン期間において更に高い周波数でオンオフされるPWM制御が行われており(図2にてPWM制御期間を縦縞にて示す)、これによりブラシレスモータ10(ロータ10a)の回転速度が制御されている。このような各FET1u, 2u, 1v, 2v, 1w, 2wのスイッチング制御は、制御回路15により行われている。

20

【0024】

図1に示すように、制御回路15は、スタンバイ回路14からの動作電源の供給に基づいてそれぞれ動作する駆動タイミング生成部16、制御部17、F/Vコンバータ18、及びPWM生成部19を備えている。スタンバイ回路14は、外部に備えられるエアコンECUからの起動指令信号に基づいて動作電源を生成しそれら各回路に供給する。

30

【0025】

前記ブラシレスモータ10には、6磁極のロータ10aの回転位置(磁極位置)を各相毎に検出する3つのホール素子Hu, Hv, Hwが40°間隔(電気角では120°間隔)で配設されている。ロータ10aの回転に伴って出力される各ホール素子Hu, Hv, Hwからの検出信号は、120°の位相差を有するパルス状をなしており(図2参照)、駆動タイミング生成部16、制御部17、及びF/Vコンバータ18のそれぞれに出力される。

【0026】

駆動タイミング生成部16は、ホール素子Hu, Hv, Hwから入力される検出信号に基づき、ロータ10aの回転位置に応じたその時々各相のコイル10u, 10v, 10wへの通電タイミングを設定、即ちFET1u, 2u, 1v, 2v, 1w, 2wの駆動タイミングを設定している。尚、駆動タイミング生成部16の詳細構成は後述する。制御部17は、ホール素子Hu, Hv, Hwからの検出信号に基づいて周期カウンタを動作させ、該周期カウンタにて得たロータ10aの回転速度からその時々進角量を決定して駆動タイミング生成部16を制御する。制御部17は、駆動タイミング生成部16で生成した通電タイミングに基づく最終的な駆動制御信号をFET1u, 1v, 1wには直接出力するとともに、FET2u, 2v, 2wにはAND回路(アンド回路)20を介して出力する。

40

【0027】

F/Vコンバータ18は、ロータ10aの回転速度に対応するホール素子Hu, Hv,

50

Hwからの検出信号の周波数を電圧に変換し、その変換電圧をPWM生成部19に出力している。PWM生成部19は、変換電圧からロータ10aの回転速度を把握し、PWM制御信号を制御部17からの駆動制御信号に加味すべくAND回路20に出力する。このPWM生成部19は、モータ10の起動時において回転速度を徐々に上昇させるソフトスタートを行うべく、エアコンECUからの起動指令信号に基づいてPWM制御信号のデューティを徐々に大きくし、そのソフトスタートの後には、図示しない速度指令値設定部からの速度指令値で設定された回転速度で一定となるようにPWM制御信号のデューティを調整している。これに伴って、下段のFET2u, 2v, 2wのオン期間での実オン時間が変更されてモータ10に供給する駆動電力が調整され、該モータ10の回転速度が制御されている。

10

【0028】

尚、FET1u, 2u, 1v, 2v, 1w, 2wに駆動制御信号を出力する制御部17に対し、その駆動制御信号の出力を強制的に停止させてFET1u, 2u, 1v, 2v, 1w, 2wの動作及びモータ10の回転を停止させ、モータ10や制御装置11の保護を行う保護回路21が備えられている。

【0029】

次に、前記駆動タイミング生成部16の詳細構成及び制御部17による制御について、駆動タイミング生成部16は、図8に示すように、論理ゲート回路よりなる基本タイミング生成部31、出力先切替部32、及び遅延回路33を備え、ホール素子Hu, Hv, Hwからの検出信号に基づいて、進角量が0°~120°まで変更可能な通電タイミングを生成できるように構成されている。本実施形態のモータ10では、その構成による電機子反作用の影響等から必要進角量の最大値が例えば80°であり、駆動タイミング生成部16は、120°進角通電タイミングから遅延カウント動作にて進角調整した通電タイミングを生成している。

20

【0030】

ここで、仮に、ホール素子Hu, Hv, Hwからの検出信号に基づいて図2にて示す正規通電タイミングを生成する論理ゲート回路31xの構成を図4に示し、図3にその真理値表を示す。

【0031】

論理ゲート回路31xは、6個のAND回路41~46を有しており、AND回路41の一方の入力端子には反転回路47を介してホール素子Huからの検出信号が入力され、他方の入力端子にはホール素子Hwからの検出信号が入力される。つまり、同AND回路41には、ホール素子Huからの反転検出信号とホール素子Hwからの検出信号とが入力され、出力信号がFET1u(FET-U上)に出力される。

30

【0032】

AND回路42の一方の入力端子にはホール素子Huからの検出信号が入力され、他方の入力端子には反転回路49を介してホール素子Hwからの検出信号が入力される。つまり、同AND回路42には、ホール素子Huからの検出信号とホール素子Hwからの反転検出信号とが入力され、出力信号がFET2u(FET-U下)に出力される。

【0033】

AND回路43の一方の入力端子にはホール素子Hvからの検出信号が入力され、他方の入力端子には反転回路49を介してホール素子Hwからの検出信号が入力される。つまり、同AND回路43には、ホール素子Hvからの検出信号とホール素子Hwからの反転検出信号とが入力され、出力信号がFET1v(FET-V上)に出力される。

40

【0034】

AND回路44の一方の入力端子には反転回路48を介してホール素子Hvからの検出信号が入力され、他方の入力端子にはホール素子Hwからの検出信号が入力される。つまり、同AND回路44には、ホール素子Hvからの反転検出信号とホール素子Hwからの検出信号とが入力され、出力信号がFET2v(FET-V下)に出力される。

【0035】

50

AND回路45の一方の入力端子にはホール素子H_uからの検出信号が入力され、他方の入力端子には反転回路48を介してホール素子H_vからの検出信号が入力される。つまり、同AND回路45には、ホール素子H_uからの検出信号とホール素子H_vからの反転検出信号とが入力され、出力信号がFET1w(FET-W上)に出力される。

【0036】

AND回路46の一方の入力端子には反転回路47を介してホール素子H_uからの検出信号が入力され、他方の入力端子にはホール素子H_vからの検出信号が入力される。つまり、同AND回路46には、ホール素子H_uからの反転検出信号とホール素子H_vからの検出信号とが入力され、出力信号がFET2w(FET-W下)に出力される。このようにして、ホール素子H_u, H_v, H_wからの検出信号にて正規通電タイミングを生成する論理ゲート回路31xが上記のように構成可能である。

10

【0037】

次に、ホール素子H_u, H_v, H_wからの検出信号に基づいて図5にて示す120°進角通電タイミングを生成する論理ゲート回路31yの構成を図7に示し、図6にその真理値表を示す。

【0038】

同図7から分かるように、この論理ゲート回路31yは前記論理ゲート回路31xと同一構成であり、AND回路41の出力信号がFET1v(FET-V上)に、AND回路42の出力信号がFET2v(FET-V下)に、AND回路43の出力信号がFET1w(FET-W上)にそれぞれ出力される。また、AND回路44の出力信号がFET2w(FET-W下)に、AND回路45の出力信号がFET1u(FET-U上)に、AND回路46の出力信号がFET2u(FET-U下)にそれぞれ出力される。つまり、同一構成の論理ゲート回路31x, 31yを用い、AND回路41~44の出力信号の出力先を変更するだけで、正規通電タイミングと、120°進角通電タイミングとが生成可能である。

20

【0039】

これを踏まえ、本実施形態の駆動タイミング生成部16は、基本タイミング生成部31に上記の論理ゲート回路31x(31y)が用いられ、該基本タイミング生成部31を構成するAND回路41~46の出力信号の出力先が出力先切替部32にて切り替えるように構成されている。出力先切替部32は、12個のAND回路51a, 51b~56a, 56bと、6個のOR回路(オア回路)61~66とを有している。

30

【0040】

出力先切替部32のAND回路51aの一方の入力端子には基本タイミング生成部31のAND回路41の出力信号が入力され、他方の入力端子には制御部17から出力される切替信号が入力される。AND回路51aの出力信号はOR回路61の一方の入力端子に入力される。また、AND回路51bの一方の入力端子にはAND回路45の出力信号が入力され、他方の入力端子には制御部17から出力される切替信号の反転信号が入力される。AND回路51bの出力信号は遅延回路33を介してOR回路61の他方の入力端子に入力される。そして、OR回路61は、その出力信号をFET1u(FET-U上)に出力する。

40

【0041】

AND回路52aの一方の入力端子にはAND回路42の出力信号が入力され、他方の入力端子には制御部17から出力される切替信号が入力される。AND回路52aの出力信号はOR回路62の一方の入力端子に入力される。また、AND回路52bの一方の入力端子にはAND回路46の出力信号が入力され、他方の入力端子には制御部17から出力される切替信号の反転信号が入力される。AND回路52bの出力信号は遅延回路33を介してOR回路62の他方の入力端子に入力される。そして、OR回路62は、その出力信号をFET2u(FET-U下)に出力する。

【0042】

AND回路53aの一方の入力端子にはAND回路43の出力信号が入力され、他方の

50

入力端子には制御部 17 から出力される切替信号が入力される。AND 回路 53 a の出力信号は OR 回路 63 の一方の入力端子に入力される。また、AND 回路 53 b の一方の入力端子には AND 回路 41 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号の反転信号が入力される。AND 回路 53 b の出力信号は遅延回路 33 を介して OR 回路 63 の他方の入力端子に入力される。そして、OR 回路 63 は、その出力信号を FET 1 v (FET - V 上) に出力する。

【0043】

AND 回路 54 a の一方の入力端子には AND 回路 44 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号が入力される。AND 回路 54 a の出力信号は OR 回路 64 の一方の入力端子に入力される。また、AND 回路 54 b の一方の入力端子には AND 回路 42 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号の反転信号が入力される。AND 回路 54 b の出力信号は遅延回路 33 を介して OR 回路 64 の他方の入力端子に入力される。そして、OR 回路 64 は、その出力信号を FET 2 v (FET - V 下) に出力する。

10

【0044】

AND 回路 55 a の一方の入力端子には AND 回路 45 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号が入力される。AND 回路 55 a の出力信号は OR 回路 65 の一方の入力端子に入力される。また、AND 回路 55 b の一方の入力端子には AND 回路 43 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号の反転信号が入力される。AND 回路 55 b の出力信号は遅延回路 33 を介して OR 回路 65 の他方の入力端子に入力される。そして、OR 回路 65 は、その出力信号を FET 1 w (FET - W 上) に出力する。

20

【0045】

AND 回路 56 a の一方の入力端子には AND 回路 46 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号が入力される。AND 回路 56 a の出力信号は OR 回路 66 の一方の入力端子に入力される。また、AND 回路 56 b の一方の入力端子には AND 回路 44 の出力信号が入力され、他方の入力端子には制御部 17 から出力される切替信号の反転信号が入力される。AND 回路 56 b の出力信号は遅延回路 33 を介して OR 回路 66 の他方の入力端子に入力される。そして、OR 回路 66 は、その出力信号を FET 2 w (FET - W 下) に出力する。

30

【0046】

このような構成の駆動タイミング生成部 16 に対して切替信号を出力する制御部 17 は、正規通電タイミングを用いる場合にはその切替信号を H レベル、120°進角通電タイミングを用いる場合にはその切替信号を L レベルに切り替える。

【0047】

そして、制御部 17 からの切替信号が H レベルのとき、駆動タイミング生成部 16 では、基本タイミング生成部 31 の AND 回路 41 ~ 46 の出力信号が AND 回路 51 a ~ 56 a 側を介して後段に出力されることから、ホール素子 H u, H v, H w からの検出信号から生成した基本タイミングが正規通電タイミングとされた駆動制御信号 (図 2 参照) が FET 1 u, 2 u, 1 v, 2 v, 1 w, 2 w のゲートに出力される。

40

【0048】

これに対し、制御部 17 からの切替信号が L レベルのとき、駆動タイミング生成部 16 では、基本タイミング生成部 31 の AND 回路 41 ~ 46 の出力信号が AND 回路 51 b ~ 56 b 側を介して後段に出力されることから、ホール素子 H u, H v, H w からの検出信号から生成した基本タイミングが 120°進角通電タイミングとされた駆動制御信号 (図 5 参照) が生成される。そして、この 120°進角通電タイミングの駆動制御信号が遅延回路 33 の遅延カウント動作による 0° ~ 120°の進角調整を経て FET 1 u, 2 u, 1 v, 2 v, 1 w, 2 w のゲートに出力される。

【0049】

次に、本実施形態の制御回路 15 が行う回転制御を図 10 (a) に示す処理フローを用

50

いて説明する。

エアコン ECU からの起動指令信号の入力に基づいて、先ずステップ S 1 では、モータ 10 への通電が開始され、該モータ 10 の回転駆動が開始される。この起動時においては、制御部 17 からの切替信号は H レベルとなっており、図 8 に示す駆動タイミング生成部 16 ではホール素子 H_u, H_v, H_w からの検出信号から正規通電タイミングの駆動制御信号が生成され、インバータ回路 12 の FET 1_u, 2_u, 1_v, 2_v, 1_w, 2_w に出力される。FET 1_u, 2_u, 1_v, 2_v, 1_w, 2_w は正規通電タイミングの駆動制御信号に基づいてオンオフし、モータ 10 に駆動電力が供給される。

【0050】

ステップ S 2 では、起動時に行われる PWM 生成部 19 のソフトスタート制御により、正規通電タイミングの駆動制御信号のデューティが小から次第に大きくされてモータ 10 への駆動電力が次第に増加され、ロータ 10a の回転速度を次第に上昇させる。

10

【0051】

ステップ S 3 では、ホール素子 H_u, H_v, H_w からの検出信号に基づいて動作する制御部 17 内の周期カウンタにて得られるロータ 10a の回転速度からロータ 10a が所定回転速度（例えば 800 [rpm]）に到達したか否かが判定される。これは即ち、現状の正規通電タイミングから 120°進角通電タイミングに切り替えた場合に、ロータ 10a の回転速度が遅すぎて遅延回路 33 の遅延カウンタがオーバーフローするオーバーフロー区間か否かが判定される。ロータ 10a の回転速度が所定回転速度未満の場合、その回転速度が所定回転速度以上となるまでステップ S 2, S 3 が繰り返される。そして、ロータ 10a の回転速度が所定回転速度以上になると、120°進角通電タイミングで遅延カウンタがオーバーフローしないで正常に動作するとして、ステップ S 4 に進む。

20

【0052】

ステップ S 4 では、ステップ S 6 での 120°進角通電タイミングへの切り替えに備え、ロータ 10a の現在の回転速度を反映する制御部 17 内の周期カウンタから 120°進角通電タイミングに対する遅延量が生成される。正規通電タイミングからの切り替わり直後は、120°進角通電タイミングに対して遅延量が 120°に設定、即ち進角量が 0°に調整され、そこから回転速度の上昇に伴って遅延量が小さくされ、進角量が次第に大きく調整されていく。

【0053】

ステップ S 5 では、同じくステップ S 6 での 120°進角通電タイミングへの切り替えに備え、ステップ S 4 で生成された遅延量が、遅延回路 33 の遅延カウンタのカウント値としてセット（反映）される。

30

【0054】

ステップ S 6 では、図 8 に示す駆動タイミング生成部 16 に入力される切替信号が H レベルから L レベルに切り替えられ、ロータ 10a の現在の回転速度に応じて進角調整がなされた進角通電タイミングの駆動制御信号にてインバータ回路 12 の FET 1_u, 2_u, 1_v, 2_v, 1_w, 2_w がオンオフされるようになる。

【0055】

ステップ S 7 では、回転速度及び駆動電流等、モータ情報が取得される。

40

ステップ S 8 では、取得したモータ情報から必要進角であるか否かが判定、即ち進角量が現状の回転状態に合致しているかが判定される。進角量が現状の回転状態に合致していると判定した場合は、ステップ S 9 にて進角量変更なしとしてステップ S 11 に進み、進角量が現状の回転状態に合致していないと判定した場合は、ステップ S 10 にて遅角量に変更される。

【0056】

ステップ S 11 では、ステップ S 9, S 10 での遅延量の前記遅延カウンタへの反映がなされ、現状の回転状態に合致した進角通電タイミングの進角量に調整され、そして、ステップ S 7 ~ S 11 が繰り返されることにより、その時々々の回転状態に合致した進角通電タイミングに調整される。

50

【 0 0 5 7 】

つまり、上記のステップ S 1 ~ S 1 1 に従って回転制御がなされる本実施形態では、図 9 (a) に示すように、起動直後の極めて低速な期間では正規通電タイミング (進角ゼロ) による回転制御が行われ、進角通電タイミングの遅延カウンタがオーバーフローしない回転速度に上昇してから該進角通電タイミングによる回転制御に切り替わるようになっている。そのため、図 9 (b) に示すように、全期間で進角通電タイミングによる回転制御を行う従来のように、起動直後の極めて低速な期間において遅延カウンタがオーバーフローして進角通電タイミングに対する的確な遅延が行えず、これにより最適なタイミングで通電できないことからモータ効率が低下したり騒音・振動が増大するという問題の発生が本実施形態では抑えられる。従って、本実施形態では、起動直後の極めて低速な期間からでもモータ 1 0 の回転駆動が安定するものとなる。

10

【 0 0 5 8 】

次に、本実施形態の特徴的な作用効果を記載する。

(1) 本実施形態では、駆動タイミング生成部 1 6 は、ロータ 1 0 a の回転位置 (ホール素子 H u , H v , H w から検出信号) に基づく正規通電タイミングと、 1 2 0 ° 進角通電タイミングとを生成し、制御部 1 7 は、ロータ 1 0 a の回転速度に応じて 1 2 0 ° 進角通電タイミングに対する遅延量を生成している。そして、制御部 1 7 により、ロータ 1 0 a の回転速度が所定回転速度未満の時には、正規通電タイミングによる回転制御が実施され、ロータ 1 0 a の回転速度が所定回転速度以上になると、遅延量反映後の進角通電タイミングによる回転制御に切り替えられる。即ち、起動直後の極めて低速な期間では、ロータ 1 0 a の回転速度に応じた遅延量に基づいて遅延カウンタを動作させて進角通電タイミングの進角量を調整する進角制御が不向きなため、ロータ 1 0 a の回転速度が所定回転速度未満の低速回転時に、ロータ 1 0 a の回転位置に基づいて容易に生成できる正規通電タイミング及びその正規通電タイミングによる回転制御を選択するだけの簡単な制御で、モータ効率の低下や、騒音・振動の増大という問題の発生が抑えられ、起動直後の極めて低速な期間からでもモータ 1 0 の回転駆動を安定化することができる。

20

【 0 0 5 9 】

(2) 本実施形態では、駆動タイミング生成部 1 6 は、ロータ 1 0 a の回転位置に基づく基本タイミングを生成する基本タイミング生成部 3 1 と、その基本タイミングを正規通電タイミングとする一方で、その基本タイミングを進角通電タイミングとすべく三相ステータコイル 1 0 u , 1 0 v , 1 0 w の通電対象 (F E T 1 u , 2 u , 1 v , 2 v , 1 w , 2 w の出力先) を切り替える出力先切替部 3 2 とが備えられてなる。つまり、駆動タイミング生成部 1 6 では、基本タイミングを生成する基本タイミング生成部 3 1 が共通化され、基本タイミングに基づく通電タイミングの通電対象の切り替えにより正規及び進角通電タイミングが生成される。このような基本タイミング生成部 3 1 及び出力先切替部 3 2 にて、駆動タイミング生成部 1 6 を簡素に構成することができる。

30

【 0 0 6 0 】

(3) 本実施形態では、駆動タイミング生成部 1 6 は、 6 0 ° 毎の進角通電タイミングの中で本実施形態のモータ 1 0 の必要進角量 8 0 ° より大で且つ最小角である 1 2 0 ° 進角通電タイミングを生成すべく構成されている。つまり、三相ステータコイル 1 0 u , 1 0 v , 1 0 w への通電は各相 1 2 0 ° 間隔でホール素子 H u , H v , H w から検出信号も各相 1 2 0 ° 毎であるため、この検出信号から進角量が 1 2 0 ° 進角通電タイミングは生成し易い。また、モータ 1 0 の必要進角量 8 0 ° より大で且つ最小角の進角通電タイミングが用いられることから、進角調整を行う際に生成される遅延量の値が大きくなるのが防止される。そのため、遅延量を反映する遅延カウンタに小さなものを用いることが可能となり、制御回路 1 5 の回路規模の縮小に寄与することができる。また、遅延量の増大により通電タイミングの誤差が増大することから、遅延量の値が小さく抑えられることで進角制御を高精度で実施することができる。

40

【 0 0 6 1 】

尚、本発明の実施形態は、以下のように変更してもよい。

50

・上記実施形態では、ステップS6における正規通電タイミングから進角通電タイミングへの切り替え時について特に言及しなかったが、モータ10（コイル10u，10v，10w）への通電を一旦停止させてその切り替えを行うようにしてもよい。

【0062】

即ち、図10（b）に示すように、進角通電タイミングへの切り替えを行うステップS6の前に、モータ10への通電を一旦オフするステップS12を挿入し、そのステップS6の後に、モータ10への通電を再開するステップS13を挿入する。このようにすれば、モータ10への通電中に正規通電タイミングから進角通電タイミングに切り替えると、両者の通電タイミングが混在する等して回転制御に誤動作が生じる虞があるため、モータ10への通電を一旦停止させてその切り替えを行うことで、その事態を未然に防止することができる。

10

【0063】

・上記実施形態では、駆動タイミング生成部16は、正規通電タイミングと120°進角通電タイミングとを生成するように構成されたが、必要進角量（モータの構成により異なる）より大であれば、進角通電タイミングのその進角量を適宜変更してもよい。この場合、60°毎（60°、180°、240°、300°）の進角通電タイミングが望ましい。

【0064】

例えば、正規通電タイミングと180°進角通電タイミングとを生成する駆動タイミング生成部16Aの構成例を図12に示し、図11は180°進角通電タイミングの真理値表である。

20

【0065】

駆動タイミング生成部16Aは、基本タイミング生成部31（図4の論理ゲート回路31x）におけるホール素子Hu，Hv，Hwからの検出信号の入力を、それぞれEX-NOR回路71～73を介して行うように構成され、EX-NOR回路71～73のもう一方の入力端子には切替信号が入力される。切替信号がLレベルの時には、基本タイミング生成部31にホール素子Hu，Hv，Hwからの検出信号がそのままの論理で入力され、基本タイミング生成部31の出力回路であるAND回路41～46からは正規通電タイミングの出力信号が出力される。これに対し、切替信号がHレベルになると、基本タイミング生成部31にホール素子Hu，Hv，Hwからの検出信号の反転信号が入力され、基本タイミング生成部31の出力回路であるAND回路41～46からは180°進角通電タイミングの出力信号が出力される。そして、正規通電タイミングと180°進角通電タイミングの出力信号にてFET1u，2u，1v，2v，1w，2wのオンオフ制御を実施する。

30

【0066】

このような構成の駆動タイミング生成部16Aを、必要進角量が80°の上記実施形態のモータ10に用いてもよい。この駆動タイミング生成部16Aは使用ゲート数を少なく構成できるため、制御回路15の回路規模の縮小に寄与することができる。

【0067】

また、進角量が120°と180°以外の60°、240°、300°進角通電タイミングについては、前記基本タイミング生成部31を用いるとともに、その入出力にAND回路やOR回路、EX-NOR回路等の論理ゲートの組み合わせによる回路を適宜構成することで、容易に構成可能である。

40

【0068】

・上記実施形態では、回転センサとして3個のホール素子Hu，Hv，Hwを用いて構成したが、センサの数はこれに限らず、例えば2個や1個で構成したものであってもよい。また、回転センサはホール素子以外の磁気センサを用いてもよく、更には磁気センサ以外のセンサで構成したものであってもよい。

【0069】

・上記実施形態では、車両用空調装置の送風用モータとして用いられるブラシレスモータ

50

タ 1 0 に適用したが、この使用用途以外のブラシレスモータに適用してもよい。

【図面の簡単な説明】

【 0 0 7 0 】

【図 1】本実施形態におけるブラシレスモータ及び制御装置の概略構成図である。

【図 2】正規通電タイミングの駆動制御信号を示す波形図である。

【図 3】正規通電タイミングの真理値表を示す図である。

【図 4】正規通電タイミングを生成する論理ゲート回路を示す回路図である。

【図 5】120°進角通電タイミングの駆動制御信号を示す波形図である。

【図 6】120°進角通電タイミングの真理値表を示す図である。

【図 7】120°進角通電タイミングを生成する論理ゲート回路を示す回路図である。

10

【図 8】正規通電タイミングと120°進角通電タイミングとを生成する本実施形態の論理ゲート回路を示す回路図である。

【図 9】(a)は、本実施形態の回転速度制御を説明するための説明図であり、(b)は、従来の回転速度制御を説明するための説明図である。

【図 10】(a)は、本実施形態における回転制御を示すフロー図であり、(b)は、別例における回転制御を示すフロー図である。

【図 11】180°の進角通電タイミングの真理値表を示す図である。

【図 12】正規通電タイミングと180°の進角通電タイミングとを生成する別例の論理ゲート回路を示す回路図である。

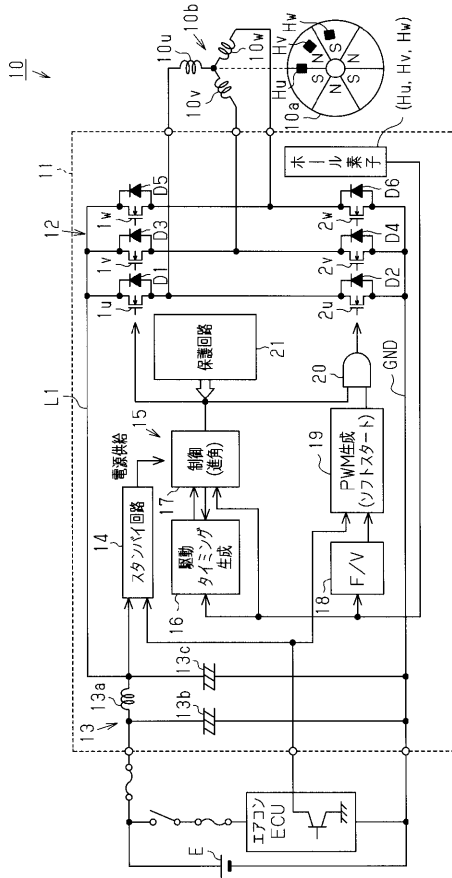
20

【符号の説明】

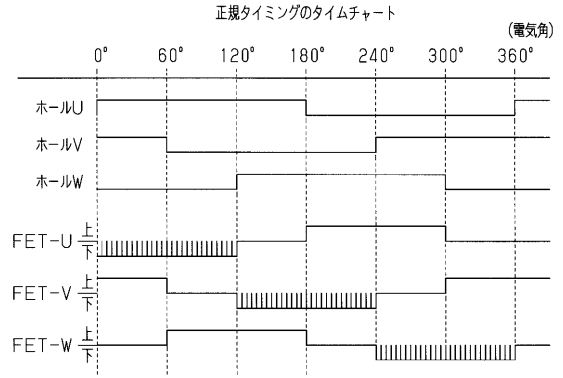
【 0 0 7 1 】

10 ... ブラシレスモータ、10a ... ロータ、10u, 10v, 10w ... ステータコイル、11 ... 制御装置、16, 16A ... 駆動タイミング生成部(正規タイミング生成手段、進角タイミング生成手段)、17 ... 制御部(制御切替手段)、31 ... 基本タイミング生成部(基本タイミング生成手段)、32 ... 出力先切替部(通電先切替手段)、Hu, Hv, Hw ... ホール素子(回転センサ)。

【 図 1 】



【 図 2 】



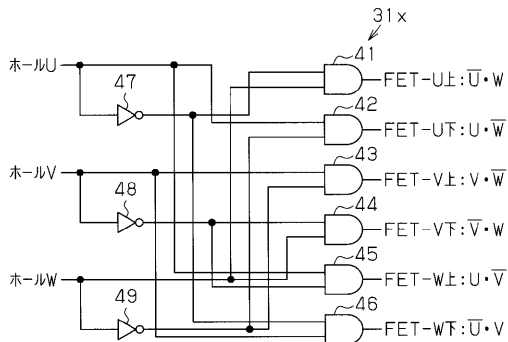
【 図 3 】

正規タイミングの真理値表

電気角度	ホールセンサ			FET					
	U	V	W	U		V		W	
				上	下	上	下	上	下
0-60	1	1	0	0	1	1	0	0	0
60-120	1	0	0	0	1	0	0	1	0
120-180	1	0	1	0	0	0	1	1	0
180-240	0	0	1	1	0	0	1	0	0
240-300	0	1	1	1	0	0	0	0	1
300-360	0	1	0	0	0	1	0	0	1

【 図 4 】

正規タイミングの論理回路



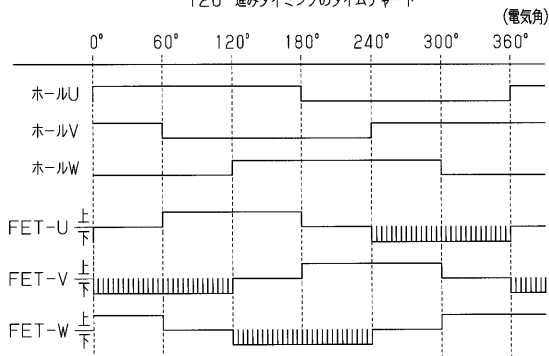
【 図 6 】

120° 進みタイミングの真理値表

電気角度	ホールセンサ			FET (120deg進み)					
	U	V	W	U		V		W	
				上	下	上	下	上	下
0-60	1	1	0	0	0	0	1	1	0
60-120	1	0	0	1	0	0	1	0	0
120-180	1	0	1	1	0	0	0	0	1
180-240	0	0	1	0	0	1	0	0	1
240-300	0	1	1	0	1	1	0	0	0
300-360	0	1	0	0	1	0	0	1	0

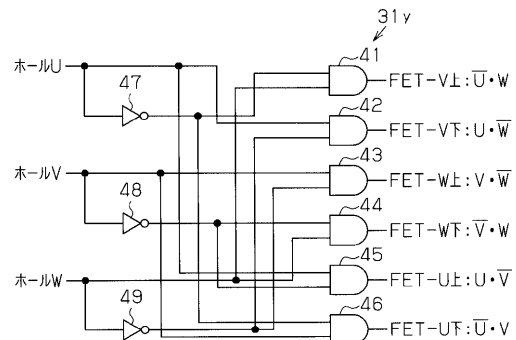
【 図 5 】

120° 進みタイミングのタイムチャート

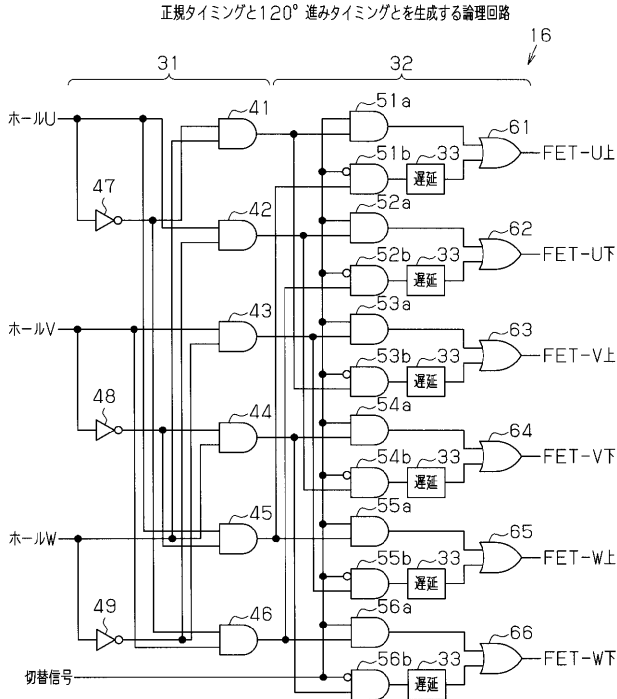


【 図 7 】

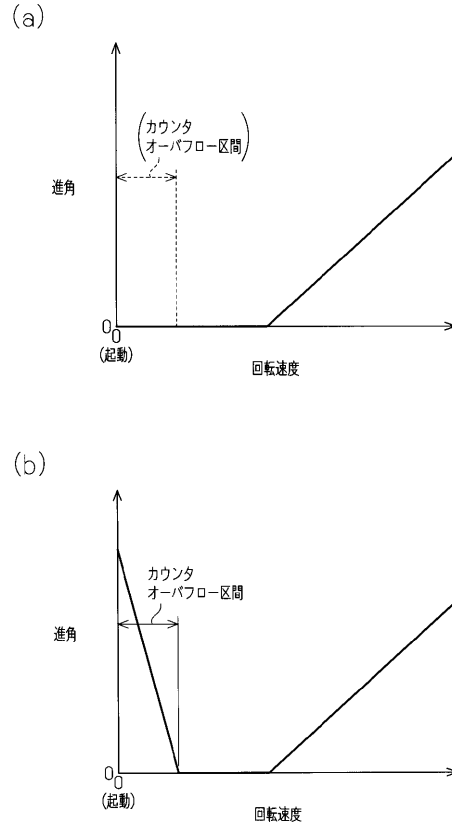
120° 進みタイミングの論理回路



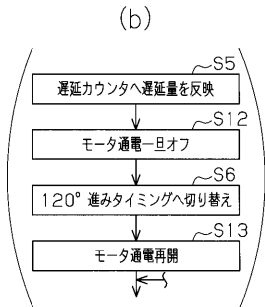
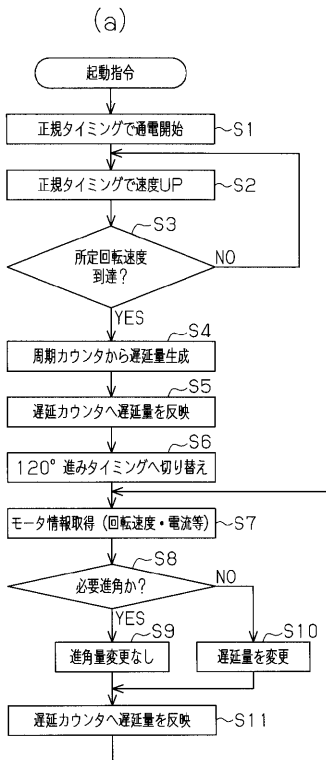
【 図 8 】



【 図 9 】



【 図 10 】



【 図 11 】

180°進みタイミングの真理値表

電気角度	ホールセンサ (反転)			FET					
	U	V	W	U		V		W	
	上	下	上	上	下	上	下	上	下
0-60	0	0	1	1	0	0	1	0	0
60-120	0	1	1	1	0	0	0	0	1
120-180	0	1	0	0	0	1	0	0	1
180-240	1	1	0	0	1	1	0	0	0
240-300	1	0	0	0	1	0	0	1	0
300-360	1	0	1	0	0	0	1	1	0

【 図 12 】

