

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年10月3日(03.10.2013)



(10) 国際公開番号

WO 2013/145854 A1

- (51) 国際特許分類:
H02M 7/483 (2007.01) H02M 5/293 (2006.01)
- (21) 国際出願番号:
PCT/JP2013/052318
- (22) 国際出願日:
2013年2月1日(01.02.2013)
- (25) 国際出願の言語:
日本語
- (26) 国際公開の言語:
日本語
- (30) 優先権データ:
特願 2012-081718 2012年3月30日(30.03.2012) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者: 陳 ▲爽 ▼清(CHEN, Shuangching); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 奥山 尚一, 外(OKUYAMA, Shoichi et al.); 〒1000014 東京都千代田区永田町2丁目13番5号赤坂エイトワンビル7階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

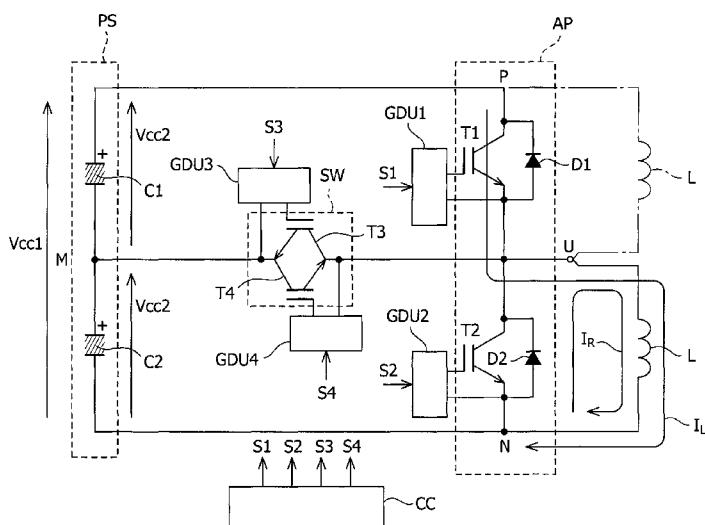
添付公開書類:

- 国際調査報告(条約第21条(3))

(54) Title: ELECTRICAL POWER CONVERSION APPARATUS

(54) 発明の名称: 電力変換装置

[図1]



(57) Abstract: Provided is an electrical power conversion apparatus that suppresses the increase in leakage current when reverse voltage is applied to a reverse blocking insulated gate bipolar transistor so as to reduce loss caused by the leakage current. The electrical power conversion apparatus has a two-way switch (SW) comprising two reverse voltage resistant reverse blocking insulated gate bipolar transistors (T3, T4) connected in reverse parallel. A control circuit (CC) is configured so as to output a command signal to put the gates of the reverse blocking insulated gate bipolar transistors (T3, T4), to which reverse voltage is applied, in the ON condition.

(57) 要約: 逆阻止型絶縁ゲートバイポーラトランジスタの逆電圧印加時における漏れ電流の増加を抑制して、この漏れ電流に起因した損失の低減を図る。逆耐圧性を持つ2つの逆阻止型絶縁ゲートバイポーラトランジスタ(T3, T4)を逆並列接続してなる双向スイッチ(SW)を備える電力変換器である。制御回路(CC)は、T3, T4のゲートをオン状態にするための指令信号を出力するように構成される。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本発明は、逆阻止型絶縁ゲートバイポーラトランジスタを逆並列接続してなる双方向スイッチを使用する電力変換装置に関するものである。

背景技術

[0002] 逆阻止型絶縁ゲートバイポーラトランジスタ（R B – I G B T : Reverse B locking-Insulated Gate Bipolar Transistor）を逆並列接続してなる双方向スイッチは、低損耗特性を有することから、インバータ、コンバータ等の電力変換装置において実用されている（例えば、特許文献1、2参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2007-288958号公報

特許文献2：特開2012-029429号公報

発明の概要

発明が解決しようとする課題

[0004] 逆阻止型絶縁ゲートバイポーラトランジスタは、コレクタエミッタ間に逆電圧を印加した状態でゲートにオン信号を与えたときの漏れ電流の大きさと、同状態でゲートにオフ信号を与えたときの漏れ電流の大きさとが相違し、後者のほうが大きくなる。上記逆電圧印加時における漏れ電流の増加は、損失の増大をもたらす。そして、損失の増大は、逆阻止型絶縁ゲートバイポーラトランジスタの信頼性を低下させると共に、電力変換装置の変換効率を低下させる。

そこで、本発明の課題は、逆阻止型絶縁ゲートバイポーラトランジスタの持つ上記特性に着目し、逆電圧印加時の漏れ電流の増加を抑制して、この漏れ電流に起因した損失の低減を図ることができる電力変換装置を提供することにある。

課題を解決するための手段

[0005] 本発明は、逆耐圧性を持つ2つの逆阻止型絶縁ゲートバイポーラトランジスタを逆並列接続してなる双方向スイッチを備え、制御回路から出力される指令信号に基づいて生成されるゲート駆動信号を前記各逆阻止型絶縁ゲートバイポーラトランジスタに与えるようにした電力変換器であって、前記課題を解決するため、前記制御回路は、逆電圧が印加された前記逆阻止型絶縁ゲートバイポーラトランジスタのゲートをオン状態するための指令信号を前記指令信号として出力するように構成されている。

[0006] 3 レベル以上の電力変換を行なう実施の形態では、1相分の電力変換回路が、正極、中間極、負極を有する直流電源と、ダイオードが逆並列接続されかつ前記直流電源の正極にコレクタが接続された第1の半導体スイッチ素子と、ダイオードが逆並列接続されかつ前記直流電源の負極にエミッタが接続された第2の半導体スイッチ素子と、前記前記第1の半導体スイッチ素子のエミッタと前記第2の半導体スイッチ素子のコレクタとの接続点に一端が接続され、前記直流電源の中間極に他端が接続された前記双方向スイッチと、を備えるように構成される。

前記第1、第2の半導体スイッチ素子には、例えば絶縁ゲートバイポーラトランジスタを適用することができる。

[0007] 他の実施形態では、1相分の電力変換回路が、直流電源と、前記直流電源の正極と負極間に直列接続された前記双方向スイッチの第1の対と、前記直流電源の正極と負極間に直列接続された前記双方向スイッチの第2の対とを備えるように構成される。

更に別の実施形態では、前記双方向スイッチがマトリックスコンバータを構成するように接続される。

発明の効果

[0008] 本発明によれば、コレクターエミッタ間に逆電圧が印加された状態にある逆阻止型絶縁ゲートバイポーラトランジスタのゲートにゲートをオンさせる信号が与えられるので、上記逆電圧の印加に伴う漏れ電流の増加が抑制され

る。この結果、漏れ電流に起因した損失を低減して、逆阻止型絶縁ゲートバイポーラトランジスタの信頼性及び電力変換装置の変換効率の向上を図ることができる。

また、逆電圧が印加される逆阻止型絶縁ゲートバイポーラトランジスタのゲートをオン状態するための指令信号を制御回路から出力させるので、上記逆電圧が印加された逆阻止型絶縁ゲートバイポーラトランジスタを検出するための手段が不要であるという利点も有する。

図面の簡単な説明

[0009] [図1]本発明に係る単相3レベル電力変換装置の構成例を示す回路図である。

[図2]ゲート駆動回路の構成例を示す回路図である。

[図3]スイッチングモードBにおけるゲート駆動信号の一例を示すチャートである。

[図4]図3のゲート信号に基づいて負荷に流れる電流の経路を示す図である。

[図5]スイッチングモードBにおけるゲート駆動信号の他の例を示すチャートである。

[図6]図5のゲート信号に基づいて負荷に流れる電流の経路を示す図である。

[図7]スイッチングモードCにおけるゲート駆動信号の一例を示すチャートである。

[図8]図7のゲート信号に基づいて負荷に流れる電流の経路を示す図である。

[図9]スイッチングモードCにおけるゲート駆動信号の他の例を示すチャートである。

[図10]図9のゲート信号に基づいて負荷に流れる電流の経路を示す図である。

[図11]本発明に係る三相3レベル電力変換装置の構成例を示す回路図である。

。

[図12]本発明に係る単相2レベル電力変換装置の構成例と駆動電流の経路を示す回路図である。

[図13]図12の電力変換装置におけるリカバリー電流の経路を示す回路図で

ある。

[図14]図1 2の電力変換装置における駆動電流の別の経路を示す図である。

[図15]図1 2の電力変換装置におけるリカバリー電流の別の経路を示す図である。

[図16]図1 2の電力変換装置におけるゲート駆動信号を示すチャートである。

[図17]本発明に係る三相2レベル電力変換装置の構成例を示す回路図である。

[図18]本発明に係るマトリクスコンバータの構成例を示す回路図である。

発明を実施するための形態

[0010] 図1は、本発明に係る単相3レベル電力変換装置（インバータ）の構成例を示す回路図である。この電力変換装置は、直流電源P S、アーム対A P及び双方向スイッチ（交流スイッチ）S Wを備えている。

電源P Sは、キャパシタC 1， C 2を直列接続した構成を有する。キャパシタC 1， C 2の端子電圧は共にV c c 2である。従って、この電源P Sの正極と負極間の電圧V c c 1は $2 \times V_{c c 2}$ である。

[0011] アーム対A Pは、直列接続した半導体スイッチ素子T 1， T 2及び該半導体スイッチ素子T 1， T 2にそれぞれ並列接続したフリーホイールダイオードD 1， D 2を備えている。本実施形態では、半導体スイッチ素子T 1， T 2として絶縁ゲートバイポーラトランジスタ（IGBT：Insulated Gate Bipolar Transistor）を使用しているが、これに代えて他の半導体スイッチ素子を使用することも可能である。

上アーム側の半導体スイッチ素子T 1のコレクタは端子Pを介して電源P Sの正極に接続され、下アーム側の半導体スイッチ素子T 2のエミッタは端子Nを介して電源P Sの負極に接続されている。また、半導体スイッチ素子T 1のエミッタと半導体スイッチ素子T 2のコレクタとの接続点であるアーム対A Pの中点は、出力端子Uに接続されている。

[0012] 双方向スイッチS Wは、2つの逆阻止型絶縁ゲートバイポーラトランジス

タ (Reverse-Blocking Insulated Gate Bipolar Transistor) T 3, T 4を逆並列接続した構成を有し、端子Mに接続された電源P Sの中間極とアーム対A Pの中点との間に接続されている。

以下、逆阻止型絶縁ゲートバイポーラトランジスタをRB-IGBTと略称する。

周知のように、RB-IGBTは逆耐圧能力を備える点で一般のIGBTと相違する。このようなRB-IGBTで構成された双方向スイッチSWは、逆方向電流をブロックするためのダイオードが不要であり、このため、該ダイオードによる損失を生じないという利点を有する。なお、双方向スイッチSWとアーム対A Pは、一体化（モジュール化）が可能である。

[0013] 半導体スイッチ素子T 1、T 2のゲートにはそれぞれゲート駆動回路GD U 1, GD U 2が接続され、RB-IGBT T 3, T 4のゲートにはそれぞれゲート駆動回路GD U 3, GD U 4が接続されている。これらのゲート駆動回路GD U 1～GD U 4は、制御回路CCから出力される指令信号S 1～S 4に基づいて対応するゲート駆動信号を生成するものである。

ゲート駆動回路GD U 1～GD U 4には周知の構成のものを使用することができ、図2にその一例を示す。このゲート駆動回路GD U 1～GD U 4は、フォトカプラPC、トランジスタT 4, T 5からなるバッファ回路BU、正側電源E 1、負側電源E 2及び抵抗Rを備えている。各ゲート駆動回路GD U 1～GD U 4のフォトカプラPCには、図1に示す制御回路CCからの指令信号S 1～S 4がそれぞれ入力される。

[0014] ゲート駆動回路GD U 1～GD U 4のバッファ回路BUは、指令信号S 1～S 4がゲートオンを指令している場合には、トランジスタT 4のオン動作によってゲートをオンさせるゲート駆動駆号を、指令信号S 1～S 4がゲートオフを指令している場合には、トランジスタT 5のオン動作によってゲートをオフさせるゲート駆動駆号をそれぞれ出力する。

ゲートをオンさせるゲート駆動駆号の電圧値はほぼ正側電源E 1の電圧(+15V)となり、ゲートをオフさせるゲート駆動駆号の電圧値はほぼ負側電

源E 2の出力電圧（-15V）となる。

[0015] ところで、双方向スイッチSWを構成するRB-IGBT T3, T4は、コレクタ、エミッタ間に逆電圧が印加されているときにエミッタからの正孔の再注入によって漏れ電流が増加するという特性を有する。この漏れ電流の増加を回避するには、RB-IGBT T3, T4に逆電圧が印加されているときに、該RB-IGBT T3, T4のゲートにゲートオン信号を与えればよい。すなわち、ゲートにオン信号を与えれば、電子がn+チャネルを通ってエミッタに抜けるので、つまり、正孔の再注入がなくなるので、漏れ電流の増加が抑制されることになる。

[0016] 下記表は、半導体スイッチ素子T1, T2及びRB-IGBT T3, T4に対するゲート駆動信号の形態をスイッチングモード別に示したものである。この表に示すゲート駆動信号によれば、後述するように、RB-IGBT T3, T4の漏れ電流の増加が抑制されることになる。

この表において、「ON」はゲートをオンさせることを、「OFF」はゲートをオフさせることを、「SW」はゲートをオン、オフさせることをそれぞれ示している。

[0017] [表1]

SW mode	Load L	T1	T2	T3	T4
A	U-N	SW	OFF	OFF	OFF
	P-U	OFF	SW	OFF	OFF
B	P-U	OFF	OFF	SW	ON
	U-N	OFF	OFF	ON	SW
C	M-U	SW	OFF	OFF	ON
	M-U	OFF	SW	ON	OFF

[0018] 図1に示す電力変換装置は、この表に示すゲート駆動によって以下のように動作する。

スイッチングモードA

まず、負荷Lを端子Uと端子N間に接続し（実線参照）、この負荷Lを上

アーム側のスイッチ素子T1によって駆動する場合について説明する。この場合、制御回路CCは「SW」を指令する信号S1と、「OFF」を指令する信号S2～S4とを出力する。この場合、信号S1は、変調（例えばパルス幅変調）処理されたパルス列からなる信号である。

これに伴い、ゲート駆動回路GDU1はスイッチ素子T1のゲートをオン・オフさせるゲート駆動信号を出力し、ゲート駆動回路GDU2, GDU3, GDU3はスイッチ素子T2、RB-IGBT T3, RB-IGBT T4のゲートをオフさせるゲート駆動信号をそれぞれ出力する。この結果、スイッチ素子T1のみがオン・オフ動作し、スイッチ素子T2, RB-IGBT T3, RB-IGBT T4はオフ状態となる。

スイッチ素子T1がオン・オフ動作すると、オン期間に負荷Lに電流I_Lが流れるとともに、オフ期間にフリーホイールダイオードD2を介してリカバリー電流I_Rが流れる。

[0019] 次に、負荷Lを端子Pと端子U間に接続し（鎖線参照）、この負荷Lを下アーム側のスイッチ素子T2によって駆動する場合について説明する。この場合、制御回路CCは「OFF」を指令する信号S1, S3, S4と、「SW」を指令する信号S2とを出力する。

これに伴い、スイッチ素子T2のみがオン、オフ動作し、スイッチ素子T1, RB-IGBT T3, RB-IGBT T4はオフ状態となる。

スイッチ素子T2がオン、オフ動作すると、オン期間に負荷電流（図示省略）が流れ、オフ期間にフリーホイールダイオードD1を介してリカバリー電流（図示省略）が流れる。

[0020] スイッチングモードB

まず、負荷Lを端子Pと端子U間に接続し、この負荷LをスイッチSWのRB-IGBT T3によって駆動する場合について説明する。この場合、制御回路CCは「OFF」を指令する信号S1, S2と、「SW」を指令する信号S3と、「ON」を指令する信号S4とを出力する。

これに伴い、ゲート駆動回路GDU1, GDU2は図3（a）、（b）に

示すようなゲート駆動信号を、ゲート駆動回路GDU3は、同図(c)に例示するようなゲート駆動信号を、ゲート駆動回路GDU4は同図(d)に示すようなゲート駆動信号をそれぞれ出力する。この結果、RB-IGBT T3がオン、オフ動作し、スイッチ素子T1, T2が共にオフ状態となる。このとき、RB-IGBT T4は、ゲートをオンさせるゲート駆動信号が与えられているもののオンしない。なぜなら、RB-IGBT T4のコレクタ、エミッタ間に、負荷Lを介してキャパシタC1の端子電圧Vcc2が逆方向に印加されているからである。

[0021] スイッチ素子T2及びキャパシタC2を省略した図4に示すように、負荷LにはRB-IGBT T3のオン期間に電流I_Lが流れる。このRB-IGBT T3のコレクタ、エミッタ間に印加されている電圧は、Vcc1ではなくキャパシタC1の端子電圧Vcc2(Vcc1/2)である。なお、RB-IGBT T3のオフ期間には、フリーホイールダイオードD1を介してリカバリー電流I_Rが流れる。

一方、コレクタ、エミッタ間に逆電圧Vcc2が印加されたRB-IGBT T4は、上記のようにゲートをオンさせるゲート駆動信号が入力されるので、前述した正孔の再注入による漏れ電流の増加が抑制されて、この漏れ電流による損失が低減される。

[0022] 次に、負荷Lを端子Uと端子N間に接続し、この負荷LをスイッチSWのスイッチ素子T4によって駆動する場合について説明する。この場合、制御回路CCは、「OFF」を指示する制御信号S1, S2と、「ON」を指示する制御信号S3と、「SW」を指示する制御信号S4とを出力する。

これに伴い、ゲート駆動回路GDU1, GDU2は図5(a)、(b)に示すようなゲート駆動信号を、ゲート駆動回路GDU3は図5(c)に示すようなゲート駆動信号を、ゲート駆動回路GDU4は図5(d)に示すようなゲート駆動信号(図3(c)に示す信号を反転した信号)をそれぞれ出力する。この結果、RB-IGBT T4がオン、オフ動作するとともに、スイッチ素子T1, T2がそれぞれオフ状態となる。RB-IGBT T3は、コ

レクタ、エミッタ間に逆方向電圧が印加されているためオフ状態となる。

[0023] スイッチ素子T1及びキャパシタC1を省略した図6に示すように、負荷LにはRB-IGBT4のオン期間に電流I_Lが流れるが、この負荷電流I_Lの大きさも前記スイッチングモードAにおける負荷電流I_Lの1/2となる。RB-IGBT4のオフ期間には、フリーホイールダイオードD2を介してリカバリー電流I_Rが流れる。

一方、コレクタ、エミッタ間に逆電圧V_{cc}2が印加されたRB-IGBT3のゲートには、前記したように、ゲートをオンさせるゲート駆動信号が入力されているので、正孔の再注入による漏れ電流の増加が抑制される。

[0024] スイッチングモードC

まず、負荷Lを端子Mと端子U間に接続し（図1には示されていない）、この負荷Lを上アーム側のスイッチ素子T1によって駆動する場合について説明する。この場合、制御回路CCは、「SW」を指令する信号S1と、「OFF」を指令する信号S2、S3と、「ON」を指令する信号S4とを出力する。

これに伴い、ゲート駆動回路GDU1は図7（a）に示すようなゲート駆動信号を、GDU2、GDU3は図7（b）、（c）に示すようなゲート駆動信号を、ゲート駆動回路GDU4は図7（d）に示すようなゲート駆動信号をそれぞれ出力する。この結果、スイッチ素子T1がオン、オフ動作し、スイッチ素子T2とRB-IGBT4が共にオフ状態となる。

[0025] スイッチ素子T2及びキャパシタC2を省略した図8に示すように、負荷Lにはスイッチ素子T1のオン期間に電流I_Lが流れるが、この負荷電流I_Lの大きさは前記スイッチングモードAにおける負荷電流I_Lの1/2となる。

RB-IGBT4は、スイッチ素子T1のオン期間にオフ状態となり、スイッチ素子T1のオフ期間にリカバリー電流I_Rを流す。また、RB-IGBT4は、スイッチ素子T1のオン期間に逆電圧V_{cc}2が印加されるが、このとき、図7（d）に示すゲートオン信号が入力されるので、前述

した正孔の再注入による漏れ電流の増加が抑制されて、この漏れ電流による損失が低減される。

[0026] 次に、上記と同様に負荷Lを端子Uと端子N間に接続し、この負荷Lを下アーム側のスイッチ素子T2によって駆動する場合について説明する。この場合、制御回路CCは、「OFF」を指令する信号S1, S4と、「SW」を指令する信号S2と、「ON」を指令する信号S3とを出力する。

これに伴い、GDU1, GDU4は図9(a)、(d)に示すようなゲート駆動信号を、ゲート駆動回路GDU2は図9(b)に例示するようなゲート駆動信号(図7(a)に示す信号を反転した信号)を、GDU3は図9(c)に示すようなゲート駆動信号をそれぞれ出力する。この結果、スイッチ素子T2がオン、オフ動作し、スイッチ素子T1及びRB-IGBT T4が共にオフ状態となる。

[0027] スイッチ素子T1及びキャパシタC1を省略した図10に示すように、負荷Lにはスイッチ素子T2のオン期間に電流I_Lが流れる。

RB-IGBT T3は、スイッチ素子T2のオン期間にオフ状態となり、スイッチ素子T2のオフ期間にリカバリー電流I_Rを流す。また、RB-IGBT T3は、スイッチ素子T2のオン期間に逆電圧Vcc2が印加されるが、このとき、図9(c)に示すゲートオン信号が入力されるので、前述した正孔の再注入による漏れ電流の増加が抑制される。

[0028] 上記のように、本実施形態に係る電力変換装置によれば、双方向スイッチSWを構成するRB-IGBT T3及びRB-IGBT T4に逆電圧Vcc2が印加されたときに、このRB-IGBT T3及びRB-IGBT T4にゲートをオンさせるゲート駆動信号が入力される。したがって、正孔の再注入による漏れ電流の増加が抑制されて、電力変換効率が向上する。

[0029] 図11は、図1に示すアーム対APと双方向スイッチSWを三相分備えた三相3レベル電力変換装置を示している。この電力変換装置において、アーム対AP1～AP3は図1に示すアーム対APと同様の構成を有し、双方向スイッチSW1～SW3は同図に示す双方向スイッチSWと同様の構成を有

する。なお、アーム対 A P 1, A P 2 及び A P 3 は、それぞれ双方向スイッチ SW 1, SW 2 及び SW 3 と一体化（モジュール化）することができる。符号 L_o はフィルタ用リアクトルを示し、符号 L' は三相負荷を示す。

- [0030] 本実施形態に係る電力変換装置においても、双方向スイッチ SW 1 ~ SW 3 を構成する R B - I G B T に逆電圧が印加される場合がある。そこで、図示していない制御回路は、逆電圧が印加される R B - I G B T のゲートをオンさせるゲート駆動信号を出力する。これにより、R B - I G B T における漏れ電流の増加が抑制されて電力変換効率が向上する。
- [0031] 本実施形態に係る電力変換装置及び図 1 に示す電力変換装置は、いずれも 3 つのレベルの電圧出力を得ることが可能であるが、更に多くのレベルの電圧出力が得られる電力変換装置（例えば、特開平 2011-72118 号公報参照）においても、逆電圧印加状態の R B - I G B T のゲートをオンさせる構成とすることによって電力変換効率を向上することができる。
- [0032] 図 12 は、本発明に係る単相 2 レベル電力変換装置（インバータ）の実施形態を示す回路図である。この電力変換装置は、直列接続した双方向スイッチ SW1O, SW3O の対と直列接続した双方向スイッチ SW2O, SW4O の対とをキャパシタからなる直流電源 PS' の正極と負極間に並列接続し、双方向スイッチ SW1O, SW3O の直列接続点と双方向スイッチ SW2O, SW4O の直列接続点との間に単相負荷 L を接続した構成を有する。
- [0033] 双方向スイッチ SW1O を構成する R B - I G B T T11 及び R B - I G B T T12、双方向スイッチ SW2O を構成する R B - I G B T T21 及び R B - I G B T T22、双方向スイッチ SW3O を構成する R B - I G B T T31 及び R B - I G B T T32、双方向スイッチ SW4O を構成する R B - I G B T T41 及び R B - I G B T T42 は、それぞれ図 1 に示す双方向スイッチ SW1 を構成する R B - I G B T T1 及び R B - I G B T T2 に対応している。

R B - I G B T T11, T12 にはゲート駆動回路 G D U 11, G D U 12 が、R B - I G B T T21, T22 にはゲート駆動回路 G D U 21、

GDU22が、RB-IGBT T31, T32にはゲート駆動回路GDU31、GDU32が、RB-IGBT T41, T42にはゲート駆動回路GDU41、GDU42がそれぞれ接続されている。

これらのゲート駆動回路は、図2に示すゲート駆動回路GDU1～GDU4と同様の構成を有し、それぞれ制御回路CC'からの指令信号を入力する。

- [0034] 以下、本実施形態に係る電力変換装置の動作について説明する。制御回路CC'は、指令信号S11, 12, S21, 22, S31, 32, S41, 42を出力する。

すなわち、制御回路CC'は、図16に示す期間(1)において、RB-IGBT T11, T22, T32, T41のゲートをオンさせるゲート駆動信号と、RB-IGBT T12, T21, T31, T42のゲートをオフさせるゲート駆動信号とが生成されるような指令信号を出力する。

この結果、RB-IGBT T11, T41がオンして、図12に示す経路で負荷駆動電流I_Aが流れるとともに、RB-IGBT T22, T32のコレクタ、エミッタ間に逆電圧が印加される。斜線で示すように、逆電圧が印加されるRB-IGBT T22, T32は、ゲートをオンさせるゲート駆動信号を入力するので、正孔の再注入による漏れ電流の増加が抑制されることになる。

- [0035] 次に、制御回路CC'は、図16に示す期間(2)において、RB-IGBT T12, T22, T32, T42のゲートをオンさせるゲート駆動信号と、RB-IGBT T11, T21, T31, T41のゲートをオフさせるゲート駆動信号とが生成されるような指令信号を出力する。

この結果、RB-IGBT T22, T32がオンして、図13に示す経路でリカバリー電流I_Bが流れるとともに、RB-IGBT T12, T42のコレクタ、エミッタ間に逆電圧が印加されることになる。斜線で示すように、逆電圧が印加されるRB-IGBT T12, T42は、ゲートをオンさせるゲート駆動信号を入力するので、正孔の再注入による漏れ電流の増加が抑制される。

[0036] 制御回路CC'は、図16に示す期間(3)において、RB-IGBT T12, T21, T31, T42のゲートをオンさせるゲート駆動信号と、RB-IGBT T11, T22, T32, T41のゲートをオフさせるゲート駆動信号とが生成されるような指令信号を出力する。

この結果、RB-IGBT T21, T31がオンして、図14に示す経路で負荷駆動電流 I_c が流れるとともに、RB-IGBT T12, T42のコレクタ、エミッタ間に逆電圧が印加されることになる。斜線で示すように、逆電圧が印加されるRB-IGBT T12, T42は、ゲートをオンさせるゲート駆動信号を入力するので、正孔の再注入による漏れ電流の増加が抑制される。

[0037] 次に、制御回路CC'は、図16に示す期間(4)において、RB-IGBT T12, T22, T32, T42のゲートをオンさせるゲート駆動信号と、RB-IGBT T11, T21, T31, T41のゲートをオフさせるゲート駆動信号とが生成されるような指令信号を出力する。

この結果、RB-IGBT T12, T42がオンして、図15に示す経路でリカバリー電流 I_D が流れるとともに、RB-IGBT T22, T32のコレクタ、エミッタ間に逆方向電圧が印加されることになる。斜線で示すように、逆電圧が印加されるRB-IGBT T22, T32は、ゲートをオンさせるゲート駆動信号を入力するので、正孔の再注入による漏れ電流の増加が抑制される。

[0038] 図17は、本発明に係る三相2レベル電力変換装置(インバータ)の実施形態を示す回路図である。この電力変換装置は、三相負荷 L' に適用すべく、図12に示す電力変換装置を三相用に拡張したものであり、直流電源PS'の正極と負極間にそれぞれ直列接続された、双方向スイッチSW50, SW80の対、双方向スイッチSW60, SW90の対及び双方向スイッチSW70, SW100の対を備えている。

上記双方向スイッチSW50～SW100を構成するRB-IGBTのいくつかはコレクタ、エミッタ間に逆電圧が印加される場合がある。

逆電圧が印加されるR B – I G B Tは、ゲート制御シーケンスから予め知られる。そこで、図示していない制御回路は、逆電圧が印加されるR B – I G B Tの漏れ電流の増加を抑制するために、該R B – I G B Tのゲートをオンさせるゲート駆動信号が生成されるような指令信号を出力する。これにより、逆電圧が印加されるR B – I G B Tの漏れ電流の増加による損失が低減される。

[0039] 図18は、マトリクスコンバータに適用した本発明に係る電力変換装置の構成例を示す回路図である。この電力変換装置は、9個の双方向スイッチS W 1 1 0 ~ S W 1 9 0 を三相交流電源A C – P S と三相負荷L' との間に接続した構成を有する。

この電力変換装置においても、双方向スイッチS W 1 1 0 ~ S W 1 9 0 を構成するR B – I G B Tのいくつかは、そのコレクタ、エミッタ間に逆方向の電圧が印加される場合がある。そこで、図示していない制御回路は、逆方向の電圧が印加されるスイッチ素子のゲートにゲートオン信号が入力されるように、そのスイッチ素子に係るゲート駆動回路にゲートオンを指示する制御信号を出力する。この結果、逆方向の電圧が印加されるスイッチ素子は、正孔の再注入による漏れ電流の増加が抑制されて、この漏れ電流の増加による損失が低減される。

符号の説明

[0040] P S、 P S' 直流電源
A P, A p 1 ~ A P 3 アーム対
S W, S W 1 ~ S W 3, S W 1 0 ~ S W 1 9 0 双方向スイッチ
C 1, C 2 キャパシタ
T 1, T 2 半導体スイッチ素子
T 3, T 4 逆阻止型絶縁ゲートバイポーラトランジスタ
D 1, D 2 フリーホイールダイオード
G D U 1 ~ G D U 4, G D U 11, 1 2 ~ G D U 4 1, 4 2 ゲート駆動回路

L 单相負荷

L' 三相負荷

C C, C C' 制御回路

請求の範囲

[請求項1] 逆耐圧性を持つ2つの逆阻止型絶縁ゲートバイポーラトランジスタを逆並列接続してなる双方向スイッチを備え、制御回路から出力される指令信号に基づいて生成されるゲート駆動信号を前記各逆阻止型絶縁ゲートバイポーラトランジスタに与えるようにした電力変換器であって、

前記制御回路は、前記指令信号として、逆電圧が印加される前記逆阻止型絶縁ゲートバイポーラトランジスタのゲートをオン状態するための指令信号を出力するように構成されていることを特徴とする電力変換装置。

[請求項2] 3レベル以上の電力変換を行なう電力変換器であって、

1相分の電力変換回路が、

正極、中間極、負極を有する直流電源と、

ダイオードが逆並列接続されかつ前記直流電源の正極にコレクタが接続された第1の半導体スイッチ素子と、

ダイオードが逆並列接続されかつ前記直流電源の負極にエミッタが接続された第2の半導体スイッチ素子と、

前記前記第1の半導体スイッチ素子のエミッタと前記第2の半導体スイッチ素子のコレクタとの接続点に一端が接続され、前記直流電源の中間極に他端が接続された前記双方向スイッチと、

を備えることを特徴とする請求項1に記載の電力変換装置。

[請求項3] 前記第1、第2の半導体スイッチ素子が絶縁ゲートバイポーラトランジスタである請求項2に記載の電力変換装置。

[請求項4] 1相分の電力変換回路が、

直流電源と、

前記直流電源の正極と負極間に直列接続された前記双方向スイッチの第1の対と、

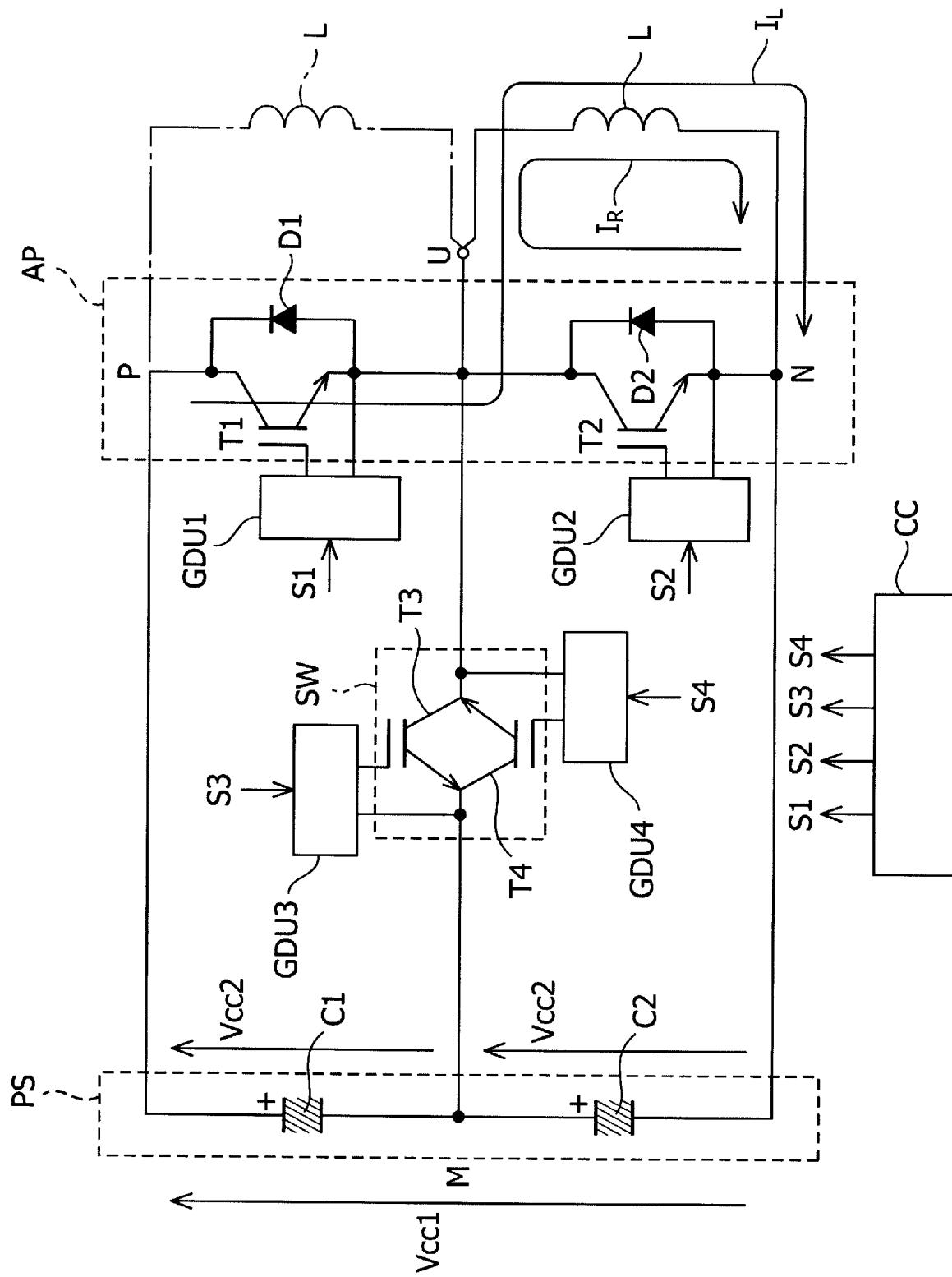
前記直流電源の正極と負極間に直列接続された前記双方向スイッチ

の第2の対と、

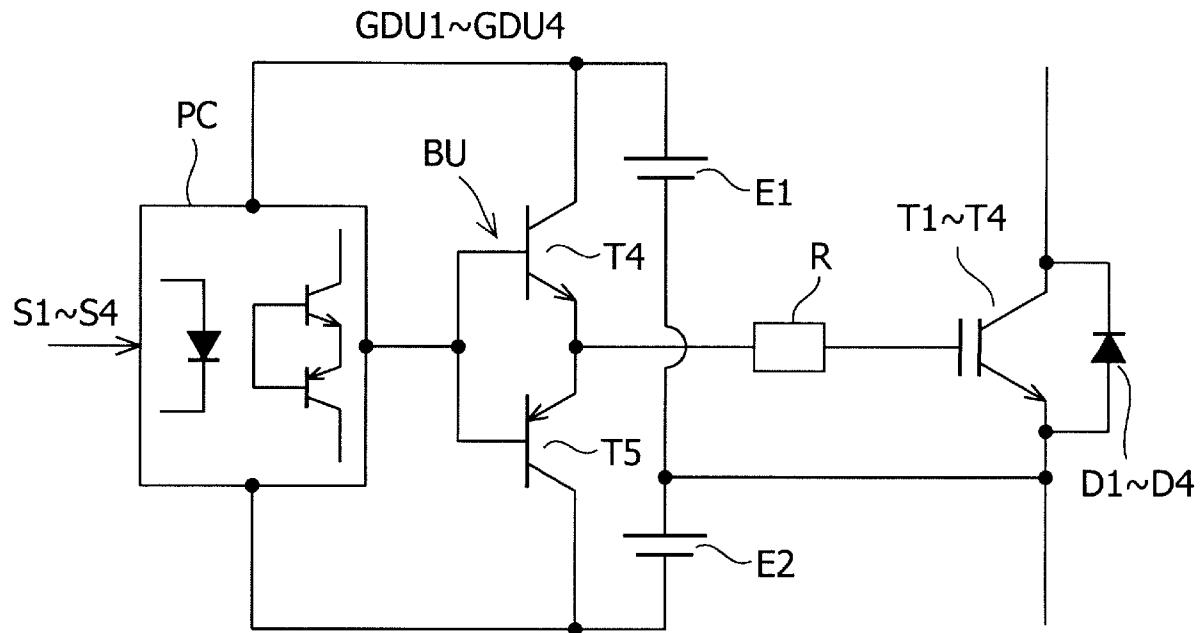
を備えることを特徴とする請求項1に記載の電力変換装置。

[請求項5] 複数の前記双方向スイッチをマトリックスコンバータが構成される
ように接続したことを特徴とする請求項1に記載の電力変換装置。

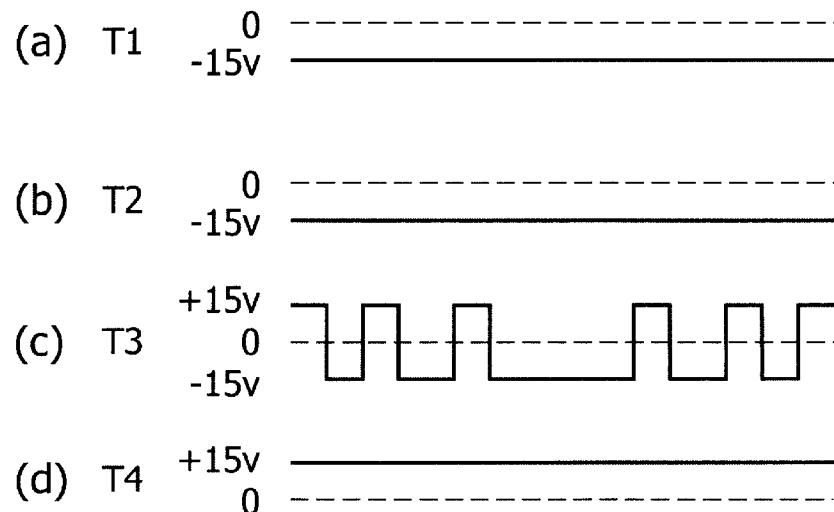
[図1]



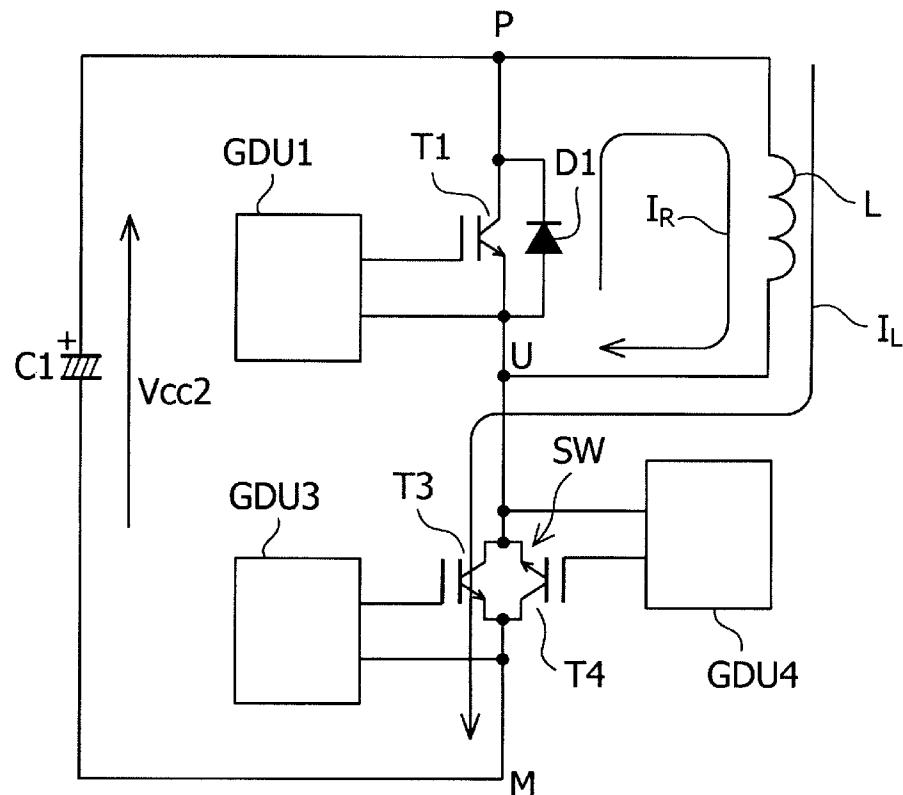
[図2]



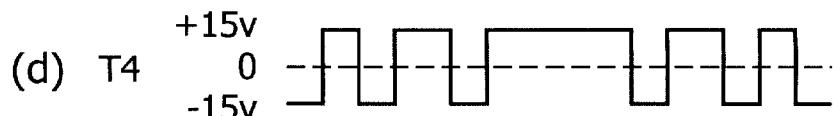
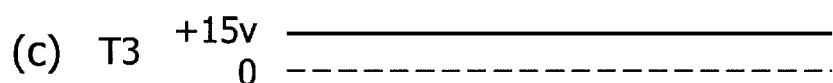
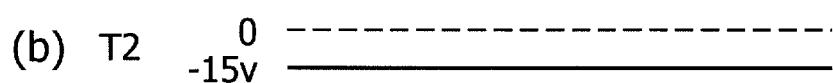
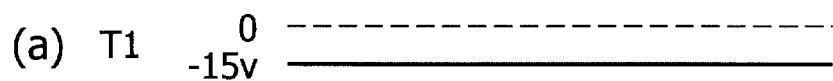
[図3]



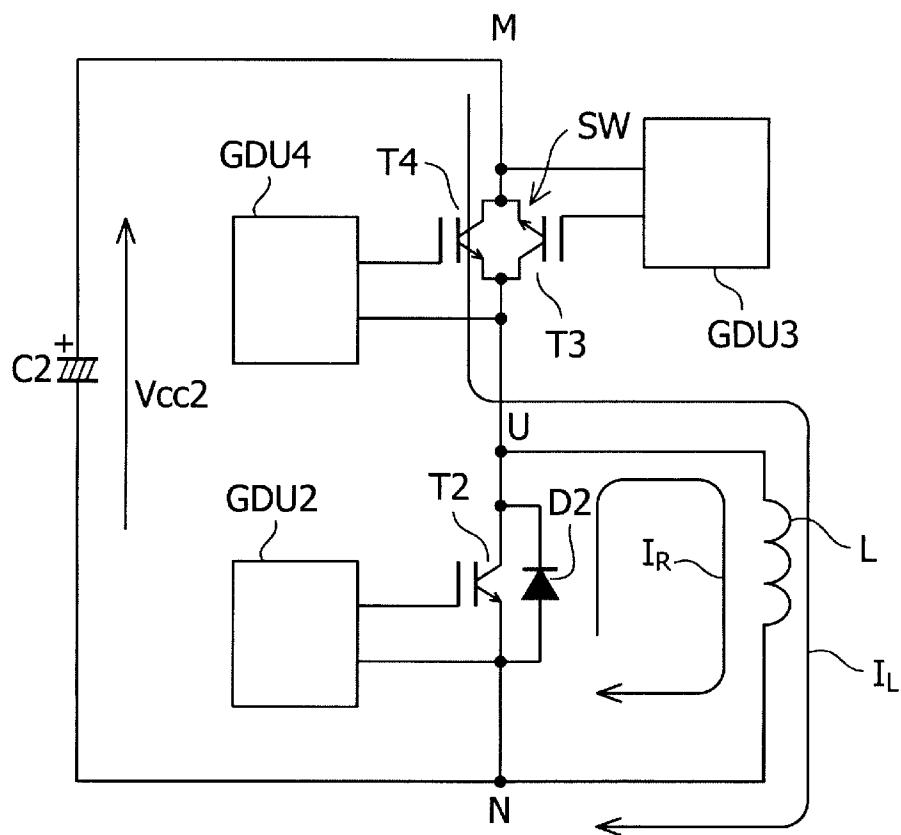
[図4]



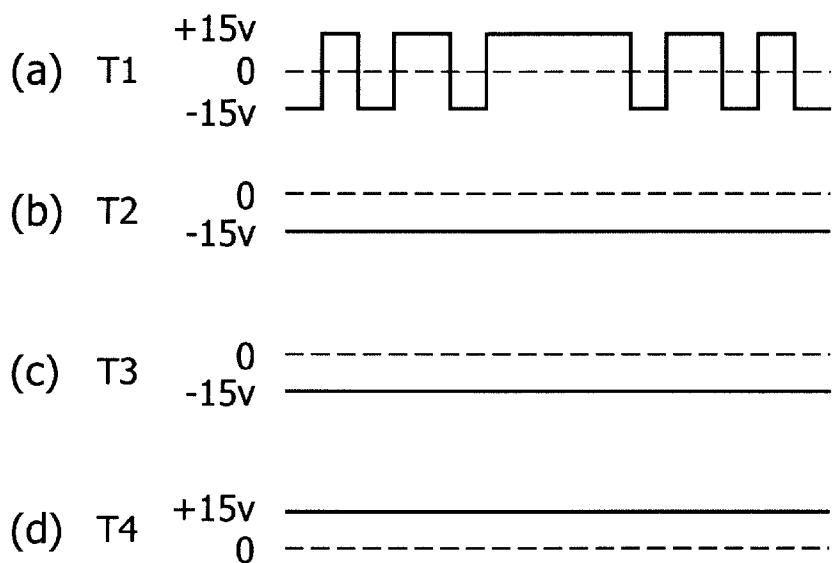
[図5]



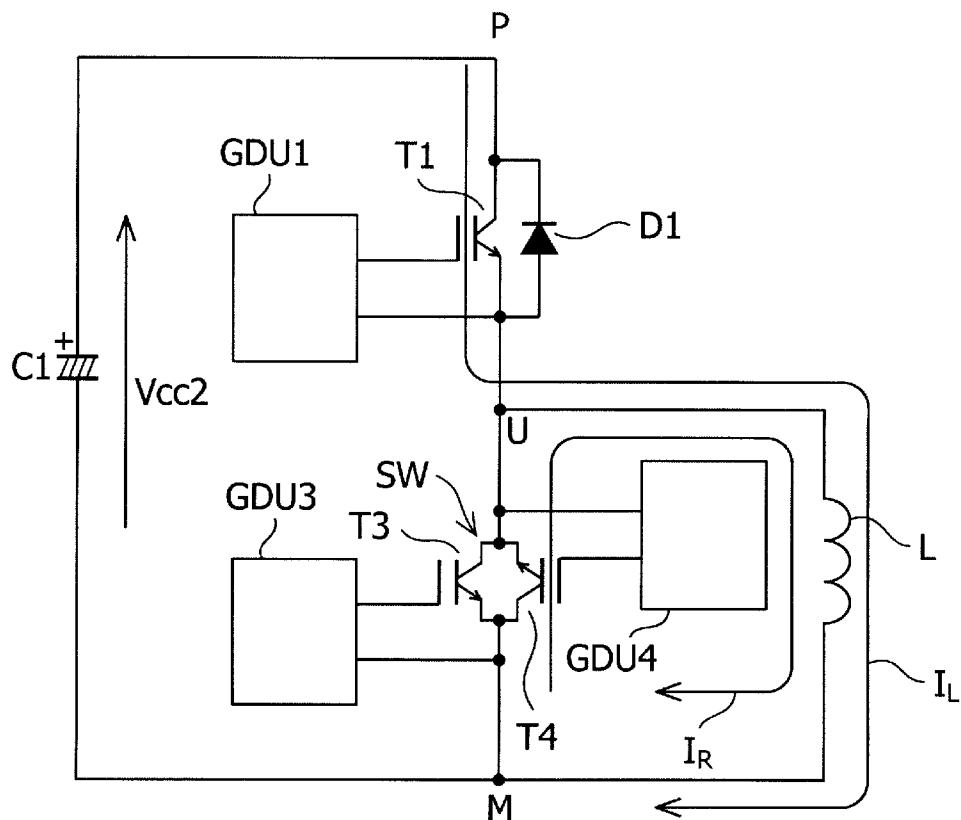
[図6]



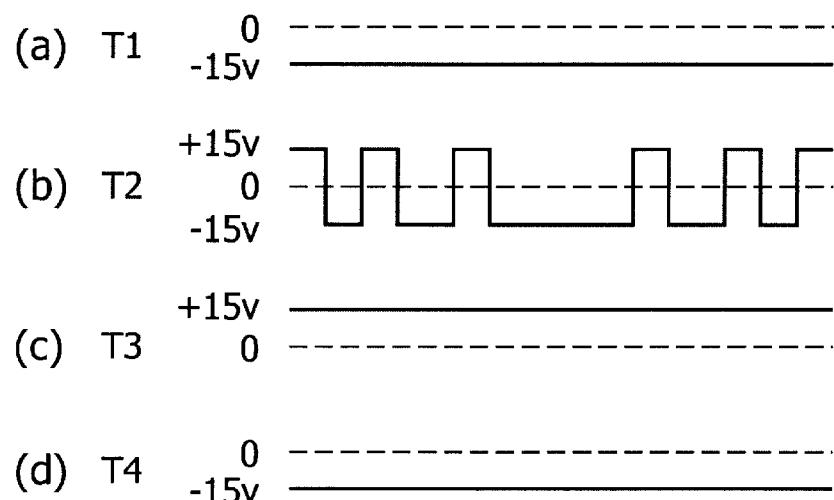
[図7]



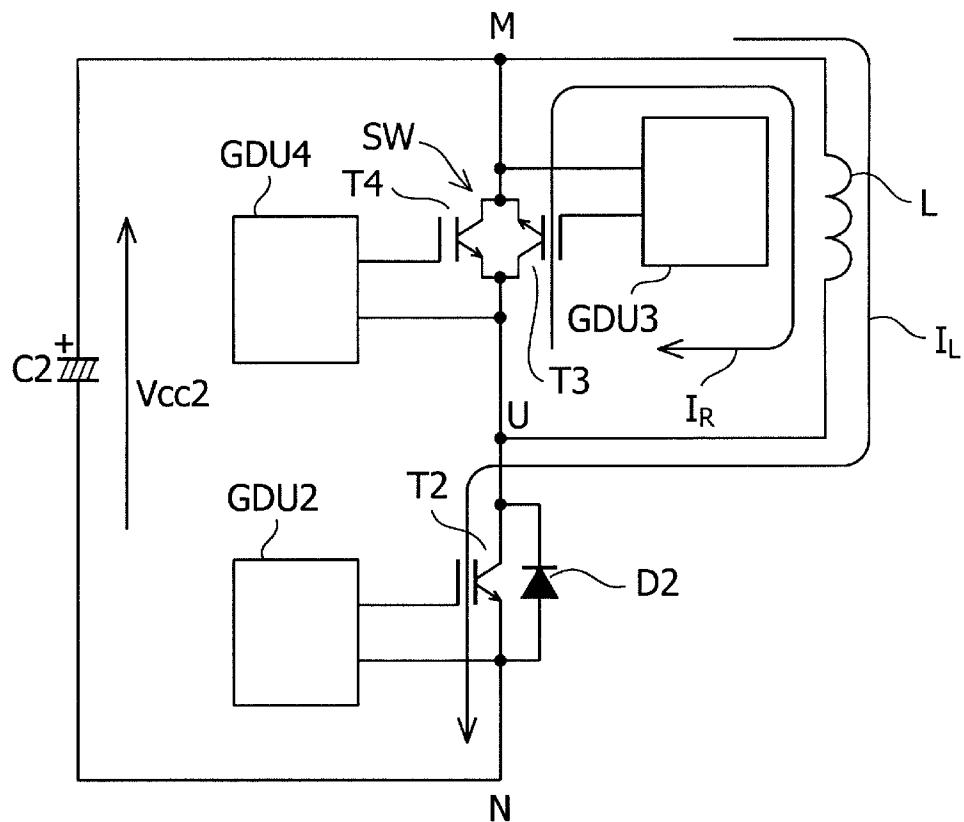
[図8]



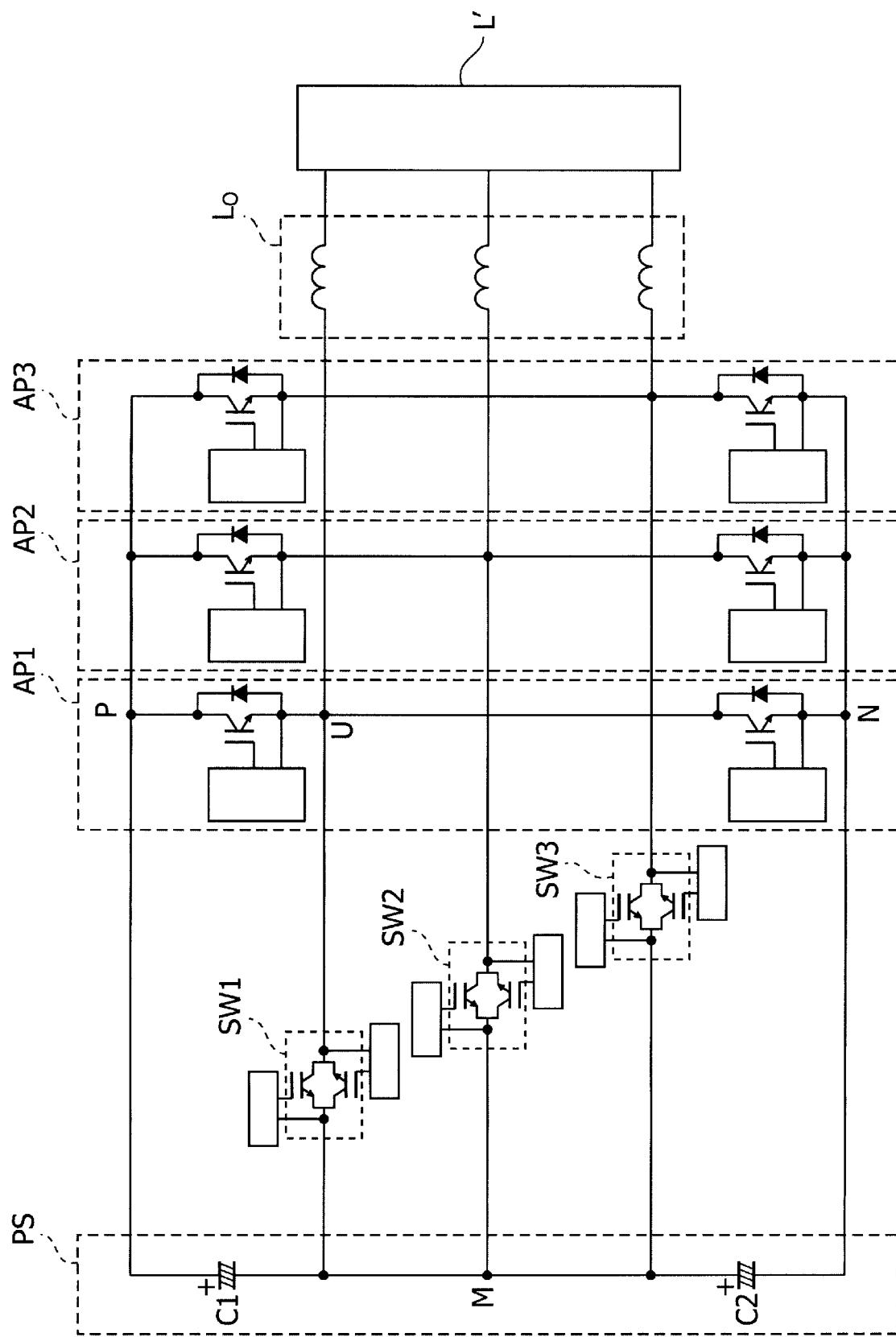
[図9]



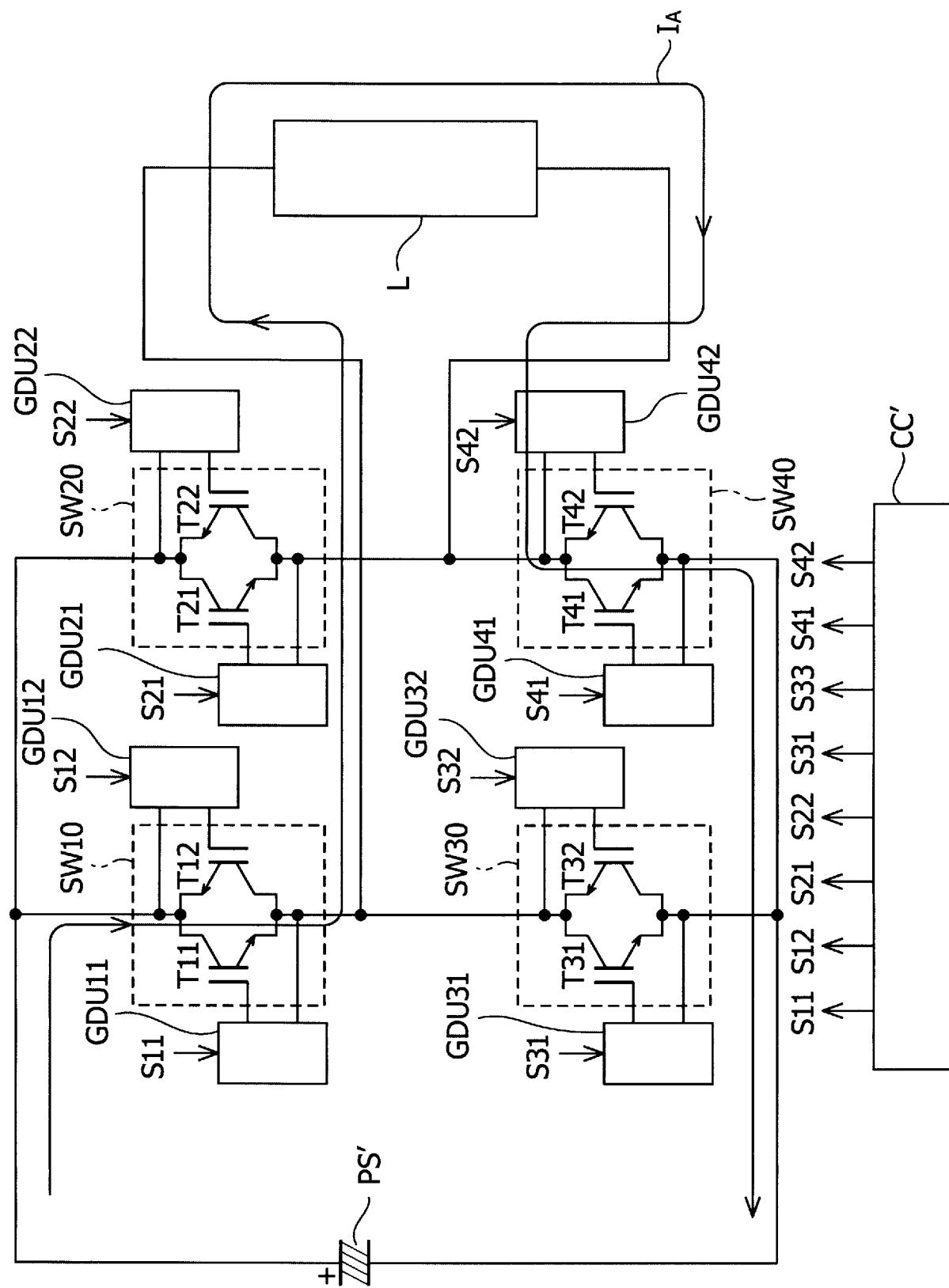
[図10]



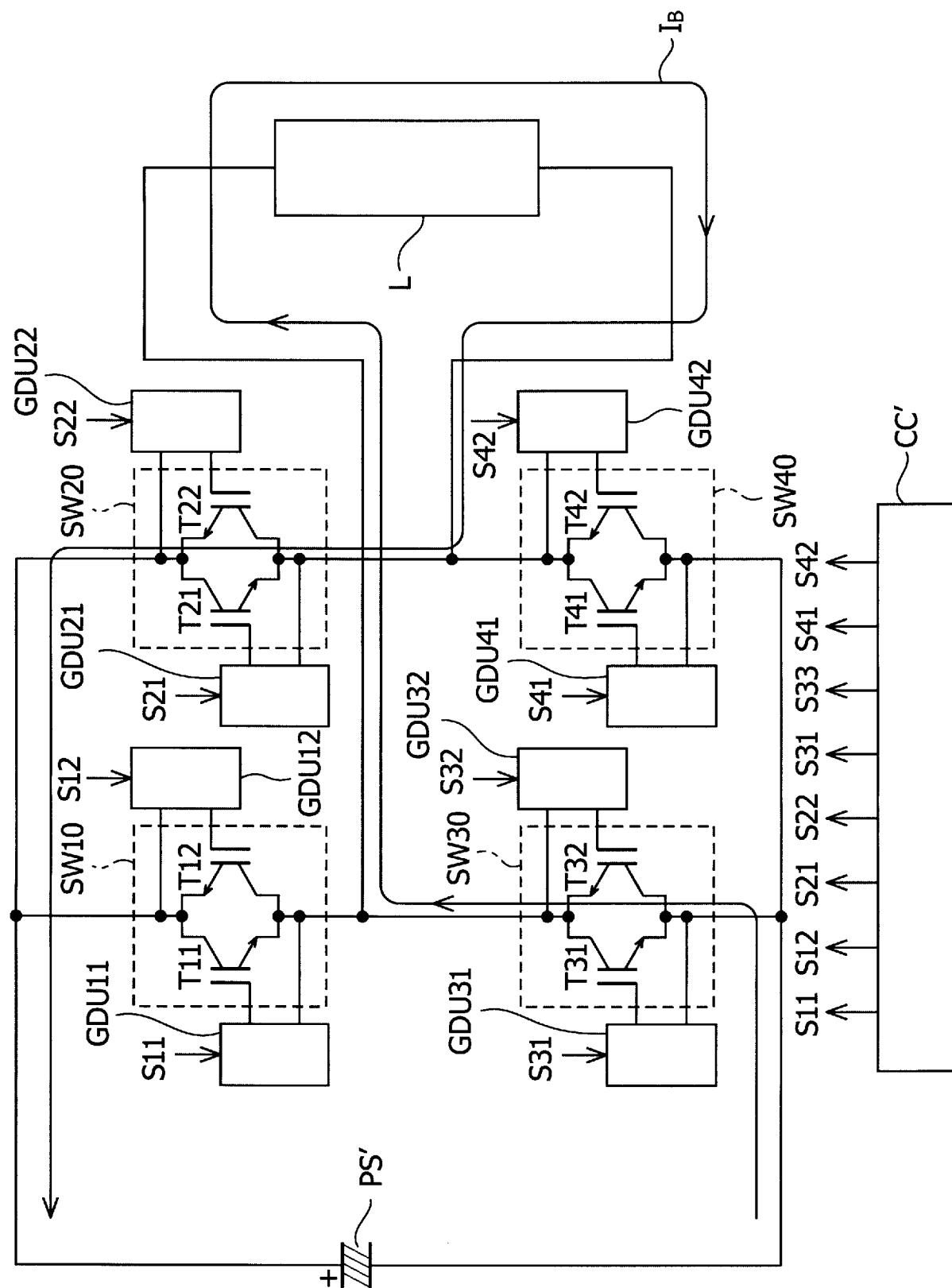
[図11]



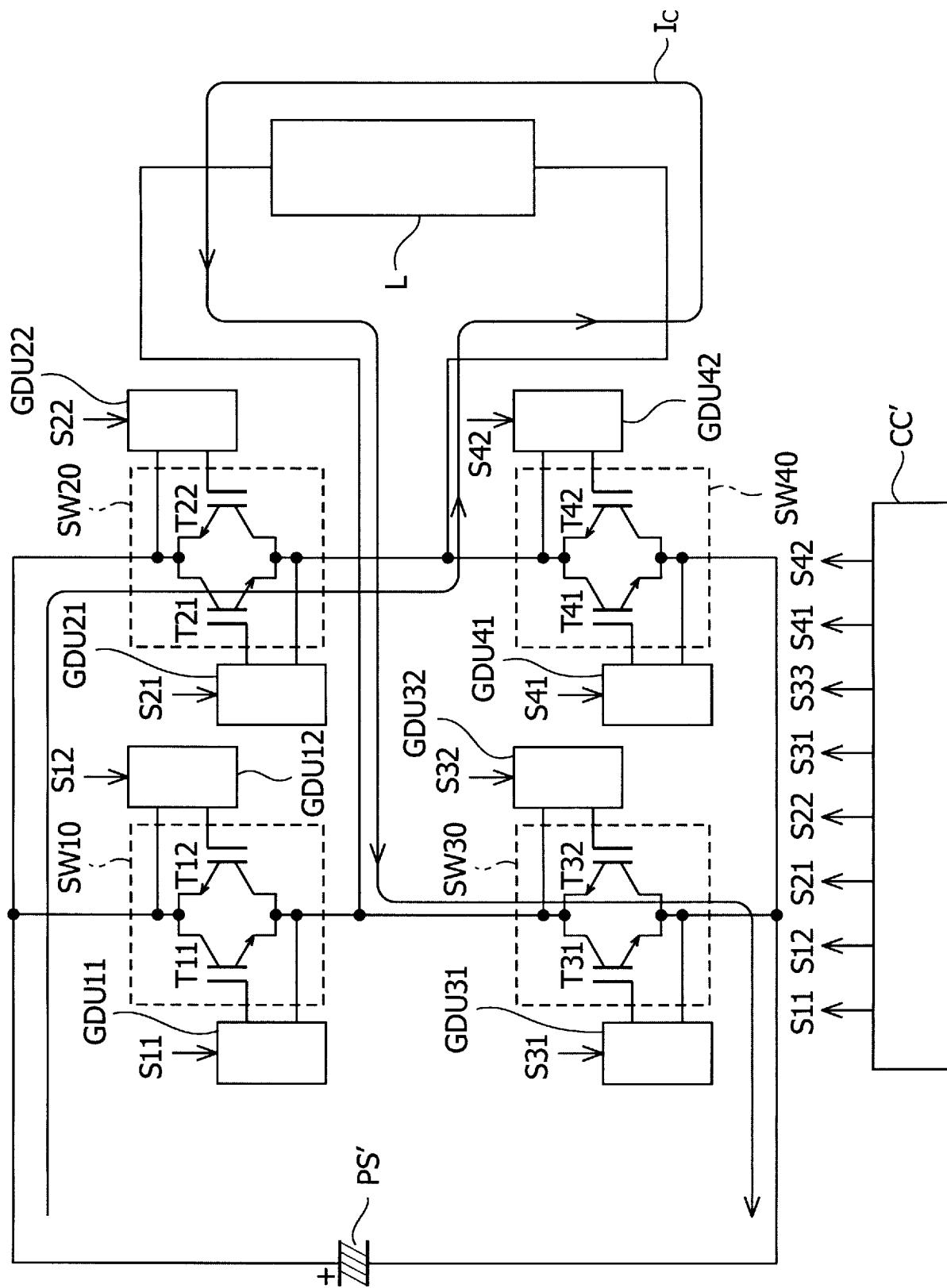
[図12]



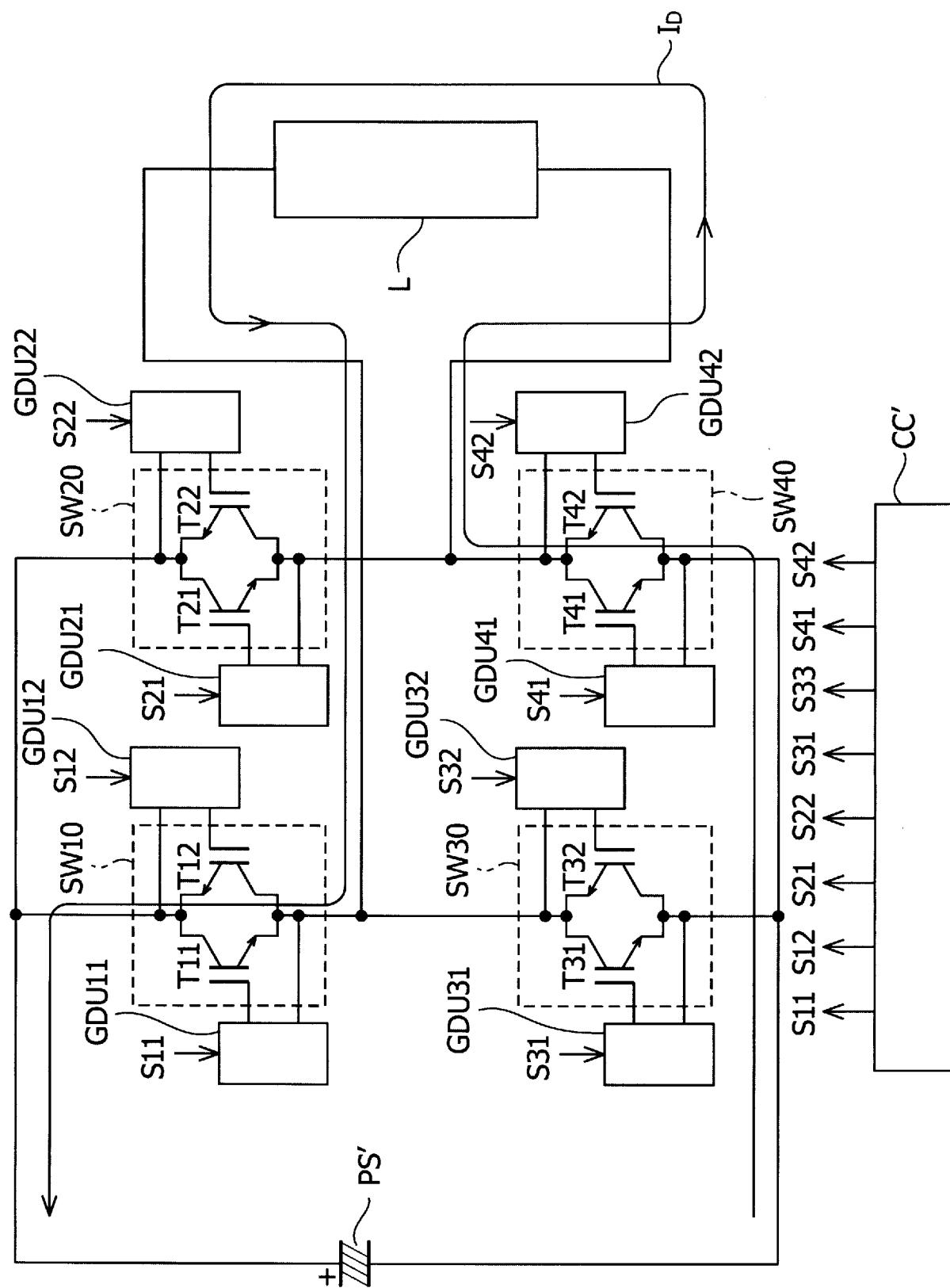
[図13]



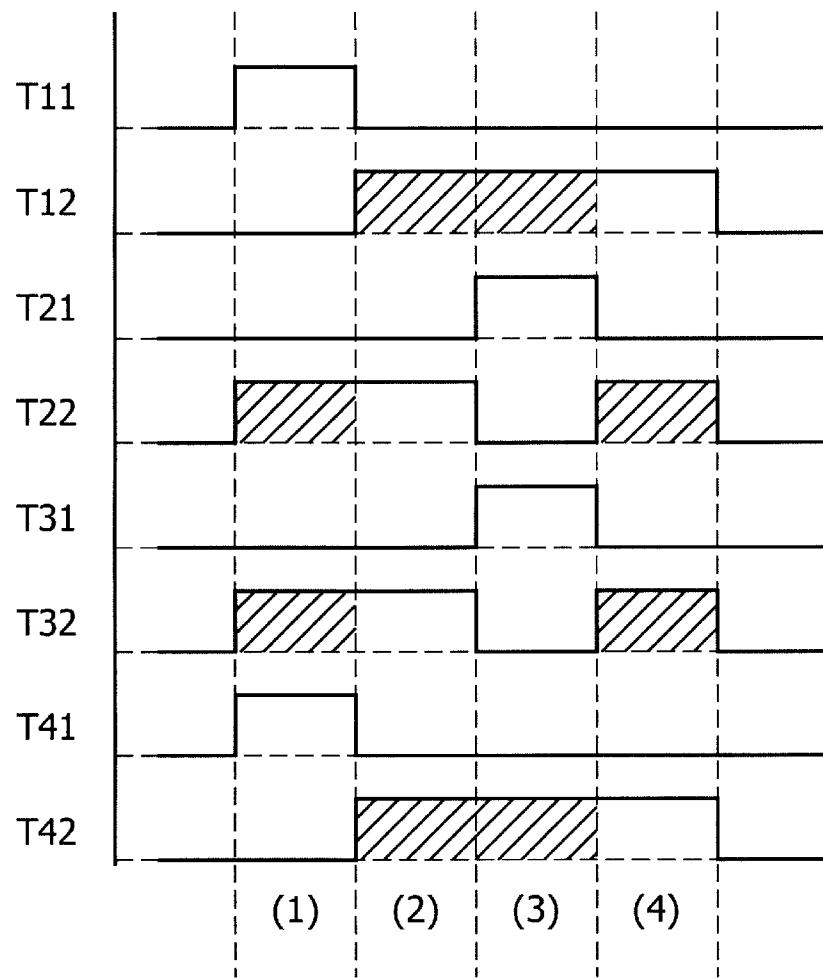
[図14]



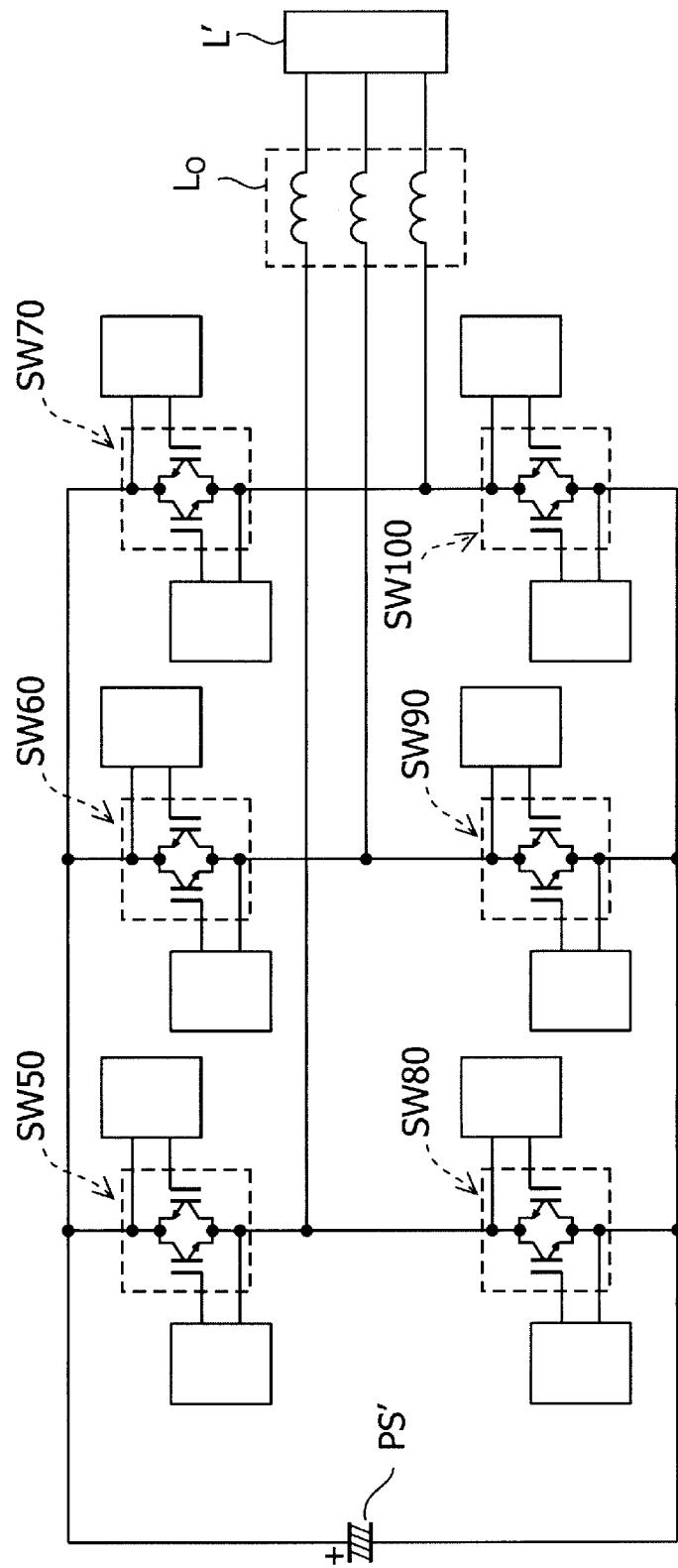
[図15]



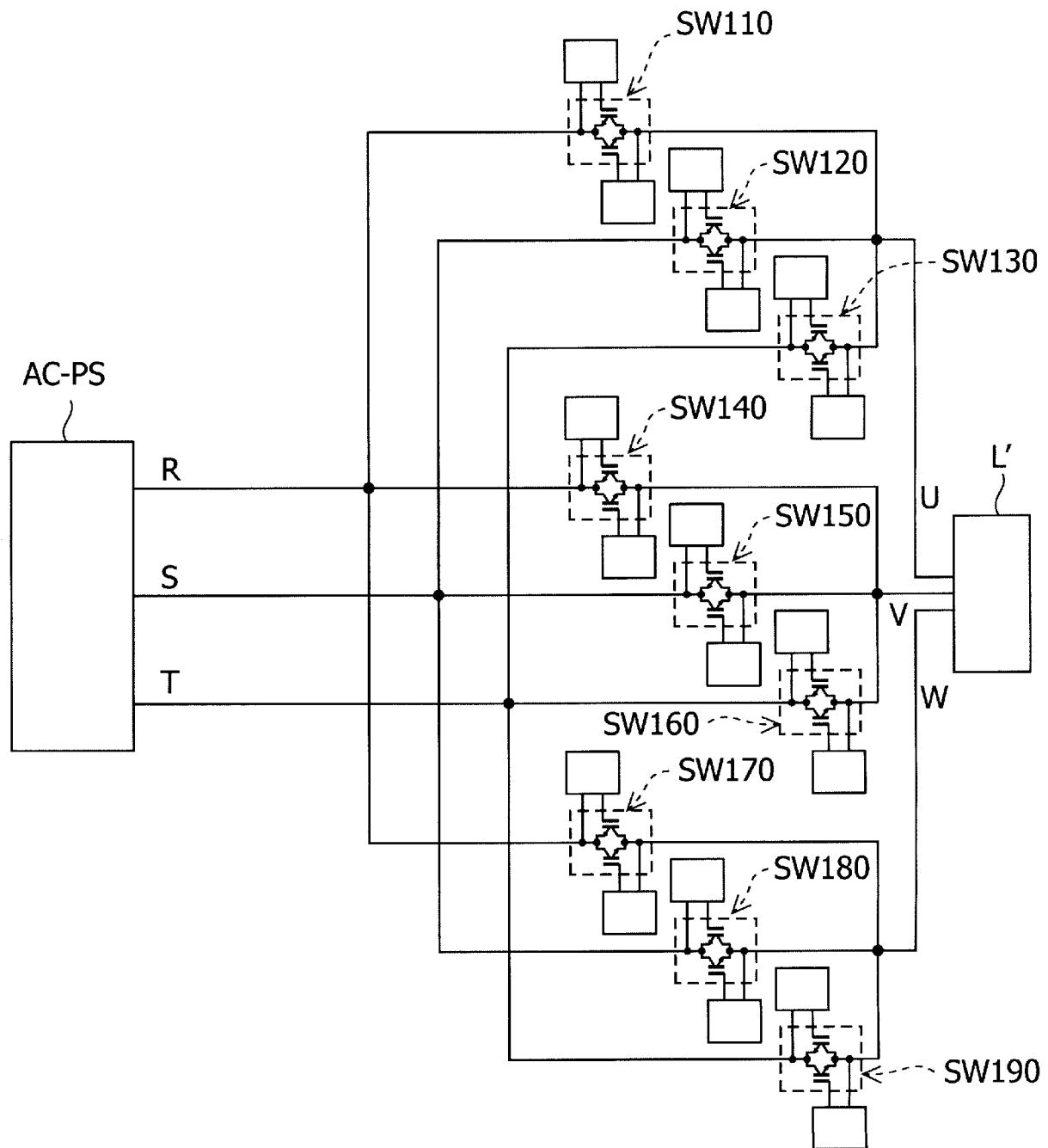
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052318

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/483(2007.01)i, H02M5/293(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/483, H02M5/293

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2006-166582 A (Fuji Electric Holdings Co., Ltd.), 22 June 2006 (22.06.2006), entire text; all drawings (Family: none)	1 2-5
Y	JP 2012-29429 A (Fuji Electric Co., Ltd.), 09 February 2012 (09.02.2012), entire text; all drawings & US 2012/0018777 A1 & CN 102347685 A	2-3
Y	JP 2004-254376 A (Honda Motor Co., Ltd.), 09 September 2004 (09.09.2004), entire text; all drawings (Family: none)	4

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
23 April, 2013 (23.04.13)

Date of mailing of the international search report
07 May, 2013 (07.05.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052318

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-35279 A (Toyota Motor Corp.), 12 February 2010 (12.02.2010), entire text; all drawings (Family: none)	5

A. 発明の属する分野の分類(国際特許分類(IPC))

Int.Cl. H02M7/483 (2007.01)i, H02M5/293 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int.Cl. H02M7/483, H02M5/293

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2013年
日本国実用新案登録公報	1996-2013年
日本国登録実用新案公報	1994-2013年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2006-166582 A (富士電機ホールディングス株式会社) 2006. 06. 22, 全文、全図 (ファミリーなし)	1
Y	JP 2012-29429 A (富士電機株式会社) 2012. 02. 09, 全文、全図 & US 2012/0018777 A1 & CN 102347685 A	2-3
Y	JP 2004-254376 A (本田技研工業株式会社) 2004. 09. 09, 全文、全図 (ファミリーなし)	4

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 23. 04. 2013	国際調査報告の発送日 07. 05. 2013
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許序審査官(権限のある職員) 尾家 英樹 電話番号 03-3581-1101 内線 3357 3V 9335

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-35279 A (トヨタ自動車株式会社) 2010. 02. 12, 全文、全図 (ファミリーなし)	5