



(12) 发明专利申请

(10) 申请公布号 CN 102394587 A

(43) 申请公布日 2012. 03. 28

(21) 申请号 201110233331. 6

(22) 申请日 2011. 06. 22

(30) 优先权数据

10166743. 4 2010. 06. 22 EP

(71) 申请人 奥迪康有限公司

地址 丹麦斯门乌姆

(72) 发明人 科勒·泰斯·克里斯坦森

(74) 专利代理机构 北京金信立方知识产权代理
有限公司 11225

代理人 黄威 王智

(51) Int. Cl.

H03H 7/38 (2006. 01)

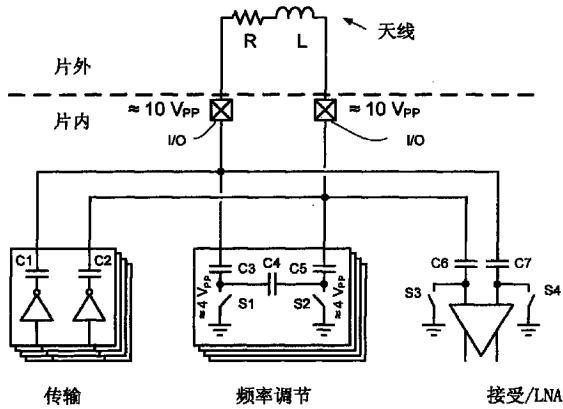
权利要求书 2 页 说明书 11 页 附图 3 页

(54) 发明名称

在标准 IC 工艺中使用无源阻抗变换使能高压摆动输入 / 输出

(57) 摘要

本发明涉及一种在标准 IC 工艺中使能高压输入和 / 或输出的方法，该高压比指定用于 IC 工艺中 I/O 晶体管的高压高。本发明还涉及收发器 IC 和包括收发器 IC 的制造产品。本发明的目的是提供一种标准 IC 工艺中的集成电路，其支持大于指定的输入 / 输出的摆幅。该问题通过如下方式解决：在所述标准 IC 工艺中提供执行的 IC 的高压输入或输出，包括无源阻抗变换电路。其有利于简化高于指定电压 I/Os 的标准 IC 工艺的使用。标准 IC 工艺优选是 CMOS 或 BiCMOS 半导体工艺。例如，本发明可用于低功率通讯器件，例如具有无线接口的便携式器件，例如收听器件，例如听力器械。



1. 一种使能标准 IC 工艺中的高压输入和 / 或输出的方法, 该高压高于该 IC 的任何晶体管在不影响器件寿命的情况下所承受的电压, 例如高于该 IC 工艺的 I/O 晶体管的额定, 该方法提供的在所述标准 IC 工艺中执行的 IC 的高压输入或输出电耦合到无源阻抗变换电路, 其在 IC 上仅包括电容器。

2. 根据权利要求 1 的方法, 其中该 IC 包括一个或两个传输器驱动器, 用于各自、单个或差动地驱动外部天线电路, 当所述外部天线电路电耦合到一个或多个所述高压 I/O 焊盘时, b) 提供每个所述传输器驱动器经由片内串联电容耦合到一个所述高压 I/O 焊盘, 形成部分所述无源阻抗变换电路的所述串联电容与所述天线电路和其他电容或电感连接到所述高压 I/O 焊盘, 所述无源阻抗变换电路适于提供大于讨论中的 IC 工艺的额定电压摆幅的传输电压摆幅。

3. 根据权利要求 2 的方法, 其中该电容器包括金属 - 绝缘体 - 金属 MiM 电容器。

4. 根据权利要求 1 的方法, 其中该电容器包括由正常金属互联层的边缘和 / 或平行平板电容形成的电容器。

5. 根据权利要求 1 的方法, 其中该标准 IC 工艺是 CMOS 或 BiCMOS 半导体工艺。

6. 根据权利要求 1 的方法, 其中高压输入或输出的高压摆幅大于 4V, 例如大于 6V, 例如大于 8V, 例如大于 10V。

7. 根据权利要求 1 的方法, 其中高压输入或输出的高压摆幅超过 I/O 晶体管特定最大电压额定值的两倍。

8. 一种在标准 IC 工艺中实施的收发器 IC, 该 IC 包括多个高压 I/O 焊盘且其中每个高压 I/O 焊盘连接到该 IC 上的无源阻抗变换电路, 该 IC 上的无源阻抗变换电路仅包括电容器。

9. 根据权利要求 8 的收发器 IC, 其中耦合到具体的高压 I/O 焊盘的该无源片内阻抗变换电路包括来自传输器、接收器、频率调节电路、ESD 电路和互联寄生效应中一个或多个的贡献。

10. 根据权利要求 8 的收发器 IC, 包括一个或两个传输器驱动器, 用于各自、单独或差动地驱动外部天线电路, 所述外部天线电路电耦合到一个或多个所述高压 I/O 焊盘, 每个所述传输器驱动器经由片内串联电容耦合到一个所述高压 I/O 焊盘, 所述串联电容形成部分所述无源阻抗变换电路, 与所述天线电路和其他电容或电感一起连接到所述高压 I/O 焊盘, 所述无源阻抗变换电路适于提供大于讨论中的 IC 工艺的额定电压摆幅的传输电压摆幅。

11. 根据权利要求 10 的收发器 IC, 其中组成 Tx- 电路的所述传输器驱动器和所述串联电容分割成多个并联 Tx- 子电路, 以提供对多个步骤中的输出电压摆幅的控制, 并且其中收发器 IC 适于提供目前未激活的 Tx- 子电路的驱动输出转换到地。

12. 根据权利要求 11 的收发器 IC, 其中所述并联 Tx- 子电路的串联电容总和等于 Tx- 电路的串联电容。

13. 根据权利要求 8 的收发器 IC, 其中当连接到收发器 IC 时收发器 IC 包括调节外部天线的共振频率调节的电路。

14. 根据权利要求 13 的收发器 IC, 其中当负载时调节天线共振频率的电路, 包括收发器 IC, 包括抽头电容器电路, 其包括一个或多个开关, 以旁路一个或多个相应的电容器并由

此调节电容和共振频率。

15. 根据权利要求 8 的收发器 IC, 包括电连接到高压输入或输出的静电放电 (ESD) 保护电路。

16. 根据权利要求 8 的收发器 IC, 其中高压输入或输出经由片内电容连接到片内晶体管和 / 或 AC 地。

17. 一种制造的产品, 包括根据权利要求 8 的收发器 IC 和隔离负载电路, 例如天线电路, 其中天线的至少一个端子电连接到收发器 IC 的高压 I/O 焊盘上。

18. 根据权利要求 17 的制造产品, 其中负载电路是包括环形天线的天线电路。

19. 根据权利要求 17 的制造产品, 其中片内无源阻抗变换电路适于与耦合到高压电压输入或输出的负载电路的线路一起形成部分阻抗变换电路。

在标准 IC 工艺中使用无源阻抗变换使能高压摆动输入 / 输出

技术领域

[0001] 本申请涉及执行无线电传送器和接收器的集成电路，例如用于低功率，例如便携式电子器件。公开具体涉及一种标准 IC 工艺中使能 (enable) 高压输入和 / 或输出的方法，高压高于用于 IC 工艺中的 I/O 晶体管的指定电压。

[0002] 本申请还涉及一种执行标准 IC 工艺中的收发器 IC，其应用以及包括收发器 IC 和天线的制造产品。

[0003] 例如公开可用于例如低功率通讯器件的应用，例如具有无线接口的便携式器件，例如收听器件 (listening devices)，例如听力器械 (hearing instruments)。

背景技术

[0004] 当在集成电路 (IC) 上希望高压摆幅 (例如 $> 3.3V_{pp}$) 时，典型的选择指定的高压工艺。然而，该工艺典型的不适用于超低功率应用 (或使用昂贵)。

[0005] 标准 CMOS 集成电路工艺中的厚氧化晶体管 (例如 I/O 晶体管) 典型的可承受到 $5V +/- 10\%$, $3.3V +/- 10\%$, $2.5V +/- 10\%$ 或 $1.8V +/- 10\%$ 。由此绝大多数集成电路被设计为承受比其低的电压。虽然可获得特定的高压工艺，但是由于不可获得最小的，先进的，低功率晶体管 (深亚微型)，所以它们典型的不适合超低功率设计。

[0006] 在某些情况下，支持较大电压摆幅给予本申请重大的利益。例如是 RF-IC (射频集成电路，例如定义为在 3kHz 和 3GHz 的频率范围为射频 (RF)) 和具有 RF-IC 的输入电容共振的天线之间的天线接口的情况。在这种情况下较大电压摆幅 (用于给定的需要的传输功率) 使能较高阻抗 (例如较大感应系数) 的天线的使用。其贡献很少的片内电容 (对于给定的运行频率)，由此可节省大量的 IC 管芯的面积。该系统中较高阻抗的另一重要优势是弱接收信号也具有较高的电压摆幅。其在接收器和 / 或较高的无线电敏感性中引发极低的电流消耗。

[0007] US 2008/0200134A1 涉及一种用于输出传输信号的传输器件，用于以电磁波形式发射传输信号的天线器件和电连接到传输器件和天线器件的匹配器件。匹配器件包括至少两个用于设置电路布置的共振频率的调节元件，由天线器件和第一和第二调节元件形成，并用于匹配传输器件和天线器件的阻抗。在一个实施方式中，例如电容器组合的电容器分配器用在单个末端输入中以提供使能低功率运行并与输入端匹配的阻抗变换。

[0008] US 2006/0006950A1 描述了一个功率放大器，包括共发共基放大器排列，以获得功率放大器的目标性能等级，例如无线通讯器件中使用的类型。为共发共基放大器排列提供负阻电路，由此在功率放大器的运行期间促进高增益或振幅。在一个实施方式中，负阻电路包括横向耦合晶体管。提供多种特性以在保持良好性能的同时降低功率放大器对击穿电压的敏感性。

[0009] 例如通过适当的阻抗变换，天线上的相对大电压摆幅可适应低电平 (例如集成电路所承受的)。典型的通过分隔离散部件 (片外) 以限制电压摆幅或使设计弹性最大化或

大电容值情况下改善 Q 因子以降低成本执行该变换。可选择的, 可使用片内或片外感应变压器; 然而, 片内变压器仅高于例如 100MHz 的频率。

发明内容

[0010] 在实体的小型电子器件中, 其中体积是重要限制参数 (例如在便携式器件中, 例如收听器件, 例如适用于带在使用者耳朵上或内的听力辅助器), 最小化了外部部件的使用 (节约空间)。由此, 在这些情况下, 可优选在收发器 IC 的 I/O 上直接允许大电压摆幅 (例如通过在片内定位全部或部分阻抗变换电路)。除了经济视角还从工业方面考虑, 使用标准 CMOS 或 BiCMOS 工艺, 有利于执行收发器功能和相关的信号处理。

[0011] 通过片内阻抗变换 (例如无源变换) 可获得超过 5V (或 3.3V 或 2.5V 或 1.8V) 的电压摆幅。通过使用常规金属层间的寄生电容, 可以支持理论上极大电压 (例如 > 100 Volt)。但是在许多半导体工艺中, 更实际的是稳定在 10V-15V 的电平, 因为在该电压范围内可使用常规电容器 (标准 CMOS IC 工艺中金属 - 绝缘体 - 金属 MiM 电容器) 和基于二极管的 ESD 保护。5V (或 3.3V 或 2.5V 或 1.8V) 以上仍旧是个巨大的提高。

[0012] 本申请的设想是使用阻抗变换具体支持高于标准 IC 工艺 (例如常规 5V, 3.3V, 2.5V 或 1.8V 工艺) 中 I/O 晶体管上典型允许的高压。在实施方式中, 使用阻抗变换使能较高压摆幅以提供天线电路的较高阻抗。本设想的一个或多个优势如下 :a) 提供减小的芯片面积 (由于减小了片内电容的尺寸); b) 接收器的较大信号摆幅以提供更好的接收器敏感性和更低的电流消耗。

[0013] 本申请的一个目的是提供标准 IC 工艺中的集成电路, 其支持大于特定输入 / 输出的摆幅。

[0014] 通过所附的权利要求描述的和下面描述的本发明实现本申请的目的。

[0015] 通过使能标准 IC 工艺中高压输入和 / 或输出的方法实现本申请的目的, 高压高于不影响器件寿命的情况下任何 IC 的晶体管可承受的电压, 例如高于用于 IC 工艺中 I/O 晶体管的额定 (specified) 电压。该方法提供 : 在所述标准 IC 工艺中执行的 IC 的高电压输入或输出电耦合到无源阻抗变换电路, 其在 IC (片内) 上仅包括电容器。

[0016] 由此消除了高压输入或输出终端直接连接到晶体管的需求。

[0017] 应该理解, 片内无源阻抗变换电路与耦合到高压输入或输出的 IC 外部电路 (例如天线电路, 例如包括盘绕天线的感应天线电路) 一起用于形成部分阻抗变换电路。

[0018] 优选地, IC 高压输入或输出直接连接到阻抗变换电路。

[0019] 优选地, IC 高压输入或输出包括芯片内电路到片外电路电连接的终端或焊盘。片外电路包括无源阻抗变换的另一部分, 其与 (电容性的) 片内部分一起提供合成阻抗变换, 允许在不影响器件寿命的情况下高于任何 IC 晶体管可承受的高电压的摆幅。

[0020] 其具有有益于高于特定电压 I/0s 的标准 IC 工艺使用的优势。

[0021] 例如术语“在不影响器件寿命的情况下高于任何 IC 晶体管可承受的电压”意味着高于被讨论的晶体管最大具体值 (或工厂可靠性计算指出的合理寿命, 例如 10 年) 1V, 例如高于 2V。

[0022] 在实施方式中, 该方法提供高压输入或输出到片外感应天线电路的耦合。

[0023] 在该实施方式中, 由此该方法提供无源阻抗变换网络, 其通过片外感应天线电路

耦合到标准 IC 工艺中执行的 IC 的高压输入或输出终端而形成，其中终端仅经由电容到晶体管和 / 或 AC 地连接到片内（例如除了 ESD 保护电路），由此该方法使能了标准 IC 工艺中高压输入和 / 或输出，高压高于不影响器件寿命情况下的任何 IC 晶体管可承受的电压，例如高于用于 IC 工艺的 I/O 晶体管的指定电压。

[0024] 在实施方式中，具体的高压输入或输出耦合到位于 IC 上的传输电路。在实施方式中，传输电路适用于驱动感应天线，例如环形天线。优选地，具体的高压输入或输出除了传输器电路外还耦合到接收器电路。在实施方式中，传输器和接收器电路适用于在互补时间周期内被激活（在同时不激活的）。在实施方式中，在传输器电路和 IC 高压输入或输出之间连接 IC 上的无源阻抗变换电路。在实施方式中，IC 上的无源阻抗变换电路包括电容器（例如基本由其组成）。

[0025] 在实施方式中，高压输入或输出电连接到静电放电（ESD）保护电路。在 2010 年 6 月 22 日提交的我们共同未决的欧洲专利申请第 10166750.9 中描述了有利的用于连接到本公开的无源阻抗变换电路的 ESD 电路，其通过参考并入这里。

[0026] 通常，具体高压输入或输出的无源阻抗变换电路包括讨论的耦合到高压输入或输出的外部（例如天线电路）和内部（片内）电路贡献。无源阻抗变换电路可包括天线、传输器、接收器、频率调节电路（当耦合到高压 I/O 焊垫时，频率调节电路适用于调节天线的共振频率）、ESD 电路和互连寄生效应中的一个或多个的贡献。在所述贡献中，天线是典型的外部贡献，其余的可以是内部的（片内）。实际上，选择电耦合到具体高压输入或输出的无源部件和它们的彼此互连提供阻抗变换，使能比由讨论的 IC 工艺限定的电压更高的 I/O 电压。

[0027] 该方法使用电容器执行变换电路。在特定实施方式中，该方法提供金属 - 绝缘体 - 金属 MiM 电容器的电容器。在实施方式中，电容器包括寄生电容（或由其组成）。在实施方式中，电容器包括一个或多个普通金属层的导体之间的电容（或由其组成），例如梳状或相互交叉结构。在实施方式中，电容器包括 MiM 电容器和一个或多个普通金属层（例如两不同普通金属层的平行板或相同普通金属层之间的边缘电容）的电容的混合物。

[0028] 在本上下文中，术语“常规”和“指定的”标称值交替的用于表示由给定 IC 工艺厂商指定的参数数值。典型的，例如最大许可值指指定可承受或递送的有源器件（例如晶体管，例如输入 / 输出晶体管）的电压值

[0029] 标准 IC 工艺通常可以是包括指定常规标称值（例如最大电压）的部件（包括晶体管）的任何类型。目前已知的标准 IC 工艺包括指定最大电压为 5V 或 3.3V 或 2.5V 或 1.8V 的工艺用于输入或输出。在实施方式中，标准 IC 工艺是 CMOS 或 BiCMOS 工艺（比较例如（许多其它厂商中）奥地利微系统的半导体工艺）。在实施方式中，标准工艺是其中标准厚氧化晶体管（例如用于输入 / 输出（I/O）晶体管）适用于承受最大电压，例如 5V 或 3.3V 输入或输出电压的工艺。

[0030] 在实施方式中，该方法提供大于 $4V_{pp}$ ，例如大于 $6V_{pp}$ ，例如大于 $8V_{pp}$ ，例如大于 $10V_{pp}$ 的高压输入或输出的电压摆幅。在实施方式中，该方法提供比最大晶体管标称值多两倍的高压输入或输出的高压摆幅，例如比最大晶体管电压标称值（I/O 晶体管）多 2.5 或 3 倍。

[0031] 通常，无源阻抗变换电路适用于提供比讨论中的 IC 工艺指定的电压摆幅大的传输电压摆幅。在实施方式中，该方法包括提供一个或两个传输器驱动器，用于分别的，单独

的或差动的,驱动外部天线电路(例如包括电感和/或电容和可能的话的电阻器),所述外部天线电路电耦合到一个或多个高压输入或输出,每个传输器驱动器经由片内串联电容电耦合到各自高压输入或输出,并且串联电容与天线电路和其它连接到所述高压输入或输出的电容或电感一起提供形成部分无源阻抗变换电路,所述无源阻抗变换电路适用于提供大于讨论中的 IC 工艺指定的传输电压摆幅。

[0032] 在实施方式中,该方法包括提供传输器驱动器和串联电容组成的 Tx- 电路,分成多个并行 Tx- 子电路,以提供多个步骤中的输出电压摆幅,并提供通常未激活的 Tx- 子电路的传输器驱动器的输出转换接地。其具有如下优势:提供由 Tx- 子电路贡献的整体电容,由外部天线电路可见,独立于激活的 Tx- 子电路的数目。在实施方式中,并联 Tx- 子电路以二元方式或根据一些其它加权方式加权。在实施方式中,输出电压摆幅的选择或编程可通过编程界面控制(例如对于编程器件,例如在收发器 IC 形成部分收听器件时运行适合的软件)。

[0033] 在实施方式中,该方法包括提供并联 Tx- 子电路的串联电容总和等于 Tx- 电路的(总体)串联电容。由此可以在不影响包括接收器 IC 负载的天线电路共振频率的情况下编程输出电压摆幅。

[0034] 一方面,通过本申请还提供在标准 IC 工艺中执行的收发器 IC。收发器 IC 包括多个高压 I/O 焊盘,并且其中每个高压 I/O 焊盘连接到仅包括电容器的 IC 上的无源阻抗变换电路。

[0035] 目的是在“执行发明的模式”的详细描述中和权利要求中,上述方法的结构化特点,可与收发器 IC 结合,适当的由相应的结构化特点代替时反之亦然。IC 实施方式具有与相应方法相同的优势。

[0036] 而且,应该理解片内无源阻抗变换电路与到耦合到高压输入或输出的 IC 的外部电路(例如天线电路,例如包括环形天线的感应天线电路)一起被设计形成部分阻抗变换电路。

[0037] 在本上下文中,收发器 IC 是指适于(与外部天线电路一起,例如天线线圈或贴片天线)传送和/或接收电磁辐射(远场或近场)的电路。有利的,“收发器 IC”可包括除了与(外部)天线的电信号的传输和/或接收所直接相关的以外的其它功能。该功能可包括调制/解调电路,A/D-,D/A 转换,编码/解码电路,信号处理,例如包括音频信号处理,噪声降低等。

[0038] 在实施方式中,连接到高压 I/O 焊垫的 IC 电路(包括片内(电容性)无源阻抗变换电路)具体适用于高压 I/O 焊盘的电感负载。

[0039] 在实施方式中,IC 包括耦合到具体高压输入或输出的传输电路。在实施方式中,传输电路适于驱动感应天线,例如环形天线。在实施方式中,具体高压输入或输出耦合到接收器电路和传输器电路。在实施方式中,传输器和接收器电路适于在互补时间周期内被激活(不同时激活)。在实施方式中,IC 上的部分无源阻抗变换电路在传输电路和 IC 高压输入或输出之间连接。在实施方式中,IC 上的无源阻抗变换电路包括电容器(例如基本由其组成)。由此提供特别适于低于 100MHz(例如低于 30MHz,例如低于 10MHz)的传输频率的方案。

[0040] 在实施方式中,高压输入输出电连接到静电放电(ESD) 保护电路。

[0041] 在实施方式中, IC 的高压输入或输出焊垫或终端在片内(例如除了 ESD 保护电路)仅通过电容器连接到片内晶体管和 / 或 AC 地。在实施方式中, 高压输入或输出经由片内电容器连接到片内晶体管和 / 或 AC 地。

[0042] 在实施方式中, 标准 IC 工艺是 CMOS 或 BiCMOS 半导体工艺。

[0043] 通常, 无源阻抗变换电路适于提供比讨论的 IC 工艺中指定的电压摆幅更大的传输电压摆幅。通常, 耦合到具体高压 I/O 焊垫的无源(片内)阻抗变换电路包括传输器、接收器、频率调节电路(当耦合到高压 I/O 焊盘时适于调节天线共振频率的频率调节电路), ESD 电路和互连的寄生效应中一个或多个的贡献。实际上, 无源部件电耦合到具体高压 I/O 焊垫, 选择它们相互互连, 以提供阻抗变换, 使能高于讨论的 IC 工艺中指定的 I/O 电压。

[0044] 在实施方式中, 组合(片外和片内)的阻抗变换电路基于电容器或感应器或电阻器或它们的组合。片内阻抗变换电路基于(例如由其组成)电容器。在实施方式中, 电容器包括(或由其组成)金属 - 绝缘体 - 金属 MiM 电容器和 / 或由边缘效应形成的电容器和 / 或常规金属互连层的平行板电容。在实施方式中, 阻抗变换电路包括具有电容开关的抽头电容器电路(tapped capacitor circuit)。

[0045] 在实施方式中, 连接到至少一个高压摆幅 I/O 焊盘的电路适于连接到天线, 例如环形或贴片天线(例如天线是外部收发器 IC)。

[0046] 在实施方式中, 收发器 IC 包括当通过收发器 IC 负载时调节外部天线的共振频率的电路。在实施方式中, 调节电路包括一个或多个电容器或电感或电阻器或其组合。在实施方式中, 调节天线共振频率的电路(当负载时, 包括收发器 IC)包括包含一个或多个以旁路一个或多个相应电容器(且由此调节电容(因此共振频率))的开关的抽头电容器电路。在实施方式中, 调节天线的电路形成部分无源阻抗变换电路。

[0047] 在实施方式中, 无源阻抗变换电路适于保护传输器输出, 和 / 或接收器输入 / 或频率调节电路。

[0048] 在实施方式中, 收发器 IC 包括一个或两个传输驱动器, 分别、单独或差动的驱动外部天线电路(例如包括电感和 / 或电容和可能的电阻), 所述外部天线电路耦合到一个或多个所述高压 I/O 焊盘, 每个所述传输驱动器经由片内串联电容耦合到各自的高压 I/O 焊盘, 所述串联电容与所述天线电路和其它连接到所述高压 I/O 焊盘的电容或电感一起形成部分所述无源阻抗变换电路, 所述无源阻抗变换电路适于提供大于讨论的 IC 工艺中指定的传输电压摆幅。

[0049] 在实施方式中, 传输驱动器和串联电容组成 Tx- 电路, 其分成多个并联的 Tx- 子电路, 提供多个步骤中对输出电压摆幅的控制, 并且其中收发器 IC 适于提供目前未激活的 Tx- 子电路的传输驱动器的输出转换为接地。其提供由 Tx- 子电路贡献的整体电容, 外部天线电路可见, 独立于激活的 Tx- 子电路的数目。并联 Tx- 子电路可相同或二元加权或以某种其它适合的形式加权。

[0050] 在实施方式中, 并联 Tx- 子电路的串联电容总和等于 Tx- 电路的(总)串联电容。由此在不影响包括收发器 IC 负载的天线电路的共振频率的情况下可编程输出电压摆幅。

[0051] 在实施方式中, 传输驱动器包括变换器和 / 或逻辑门, 例如 OR- 门或 AND- 门(例如 OR- 或 AND- 门用于在不激活时将传输驱动器转换到地)。

[0052] 在实施方式中, 当耦合到外部天线电路时, 收发器 IC 适于传输和 / 或接收频率低

于 3GHz 频率的电磁能量,例如在~30MHz 和 3GHz 之间的范围。

[0053] 在实施方式中,当耦合到外部天线电路时,收发器 IC 适于传输和 / 或接收低于~30MHz 频率的电磁能量,例如在 100kHz 和 30MHz 之间的范围。

[0054] 制造的产品包括上述的收发器 IC,在“实施发明的模式”的详细描述中和权利要求中,还提供了分离(外部)的负载电路,例如天线电路,例如环形或贴片天线。至少一个天线终端电连接到收发器 IC 的高压 I/O 焊盘。天线电路位于 IC 外部(也就是天线电路,例如包括环形或贴片元件,没有形成部分 IC)。

[0055] 片内无源阻抗变换电路旨在与耦合到高压输入和输出的负载电路(例如天线电路,例如包括环形天线的感应天线电路)的电路一起形成部分阻抗变换电路。

[0056] 在实施方式中,收发器 IC 和天线适于传输和 / 或接收低于 3GHz 频率的电磁能量,例如在~30MHz 和 3GHz 之间的范围。

[0057] 在优选实施方式中,收发器 IC 和天线适于传输和 / 或接收低于~30MHz 以下频率的电磁能量,例如在 100kHz 和 30MHz 之间的范围。

[0058] 在优选实施方式中,负载电路,例如天线电路,是电感性的,例如包括电感器(线圈)。

[0059] 在实施方式中,天线差动的耦合到收发器 IC(因为天线电路的两端连接到收发器 IC 的其每个高压 I/O 焊盘)。可选择的,天线可单独耦合到收发器 IC(因为天线电路的一个终端连接到收发器 IC 的高压 I/O 焊盘且另一个连接到固定电压,例如地)。

[0060] 在实施方式中,天线和收发器 IC 执行无线电接口。在实施方式中,无线接口适于传输和 / 或接收音频信号。在本上下文中,音频信号包括人类音频范围内的频率,例如在 20Hz 到 20kHz 的范围。

[0061] 在实施方式中,制造的产品包括(可能标准化)电接口(例如根据所有权方案或 DECT- 或蓝牙- 或紫蜂- 或 WLAN- 标准)。

[0062] 通常制造的产品可以是使用无线接口的任何类型。在特定实施方式中,制造的产品包括便携式器件,例如通讯器件,例如移动(蜂窝)电话或收听器件。在实施方式中,收听器件包括戴在头上的耳机或听筒或听力器械或双耳式耳机或有源耳朵保护器件或它们的组合。

[0063] 在特定实施方式中,制造的产品包括本地能量源,例如电池,例如充电电池,用于给产品的电部分(包括收发器 IC)充电。

[0064] 在实施方式中,制造的产品适于提供依靠频率的增益,以补偿用户的听力损耗(例如信号处理单元的执行)。

[0065] 在实施方式中,制造的产品包括输入传感器(例如传声器系统)。在实施方式中,制造的产品包括输出变换器。在实施方式中,输出变换器包括扬声器(接收器)。在实施方式中,输出变换器包括耳蜗注入电极。在实施方式中,输出变换器包括骨导电听力辅助振动器。

[0066] 在实施方式中,制造的产品包括天线和用于接收和 / 或传输包括音频信号的直接电输入(收发器电路是部分收发器 IC)的收发器电路。在实施方式中,制造的产品包括解调和 / 或调制电路,分别解调和调制接收和传输的包括音频信号的直接电输入信号。

[0067] 上述收发器 IC 的使用,在“实现发明的模式”的详细描述中和权利要求中进一步

提供。在实施方式中，提供收听器件的使用，例如听力器械，戴在头上的耳机或听筒，耳机，有源耳朵保护器件或其组合。

[0068] 通过附加权利要求中和发明的详细描述中限定的实施方式实现申请的更多目的。
[0069] 除非着重强调，否则这里使用的单数形式“一个”和“这个”意旨还包括复数形式（即具有“至少一个”的含义）。还应理解术语“包括”，当用在本说明书中，具体化出现的陈述的特征、整体、步骤、操作、元件、部件和 / 或其组合，并且不排除出现或增加一个或多个特征、整体、步骤、操作、元件、部件和 / 或它们的组。应该理解当元件指代“连接”或“耦合”到另一元件时，除非着重强调，否则可直接连接或耦合到另一元件或可出现的居间元件。而且，这里使用的“连接”或“耦合”可包括无线连接或耦合。如这里使用的，术语“和 / 或”包括一个或多个相关所列项目的任一和所有组合。除非着重强调，否则这里所公开的任何方法的步骤不必以准确的公开顺序执行。

附图说明

[0070] 下面结合优选实施方式并参考附图，更全面的解释该公开，其中：
[0071] 图 1 示出本公开描述的制造商品，
[0072] 图 2 示出可用于图 1 的频率调节电路的具有电容转换的执行电容性阻抗变换的多种等效电路，
[0073] 图 3 示出本公开描述的制造商品的实施方式的应用，以及
[0074] 图 4 示对出单独（图 4a）和差动（图 4b）设置的用于收发器 IC 的高压输出的无源阻抗变换贡献。
[0075] 为了清楚起见，附图为示意性的并被简化，它们仅示出对理解公开内容重要的细节，而省去了其它细节。
[0076] 本公开的进一步的应用范围将从随后给出的详细描述中变得明显。然而，应该理解详细描述和具体实例，虽然表示公开的优选实施例，但仅是示意性的方式，因为从该详细的描述中，在公开的精神和范围内的多种变化和修改对本领域技术人员来说是明显的。

具体实施方式

[0077] 图 1 示出如本公开所描述的制造产品。
[0078] 图 1 所示的制造产品的实施例包括接收器 IC 和天线电路（分别由粗虚线隔离并在上述虚线上方和下方由“片内”和“片外”参考表示）。部分图 1 的顶部，片外，的电阻器 (R) 和感应器 (L)，表示具有损耗的天线（例如线圈天线）（代表天线的等效电阻或额外包括外部调节电阻）。图 1 示出的接收器 IC 的实施例包括传输电路部分（由传输表示），其包括多个（例如相同或二元或其它加权的）单元电路，由图 1 中的前电路后面的多电路表示，接收器电路部分（由图 1 中的接收 / LNA 表示）和频率调节电路部分（由图 1 中的频率调节表示），其包括多个（例如相等或二元或其它加权的）单元电路，由前电路后面的多个电路表示。外部天线差动的耦合到接收器 IC 的传输器和接收器部分。可选择的，它们可单独耦合。收发器 IC 典型的包括适于向传输器部分提供处理的信号和处理来自接收器的信号的其它电路。收发器 IC 可包括不包括传输器电路的接收电路，反之亦然。图 1 中的片内电容器 C3-C5 组成了部分无源阻抗变换电路，保护频率调节开关晶体管 (S1, S2)。图 1 中的片内

电容器 C1-C2 与片内电容器 C3-C7 和天线电路一起组成了无源阻抗变换网络，在 I/O 上使能电压摆幅，与图 4 和相应的描述比较，通常大于讨论中的 IC 工艺的 I/0s 的指定值。可以是其他的设置（例如包括片外电容性贴片天线和片内电感或片内电容和电感的混合和 / 或电阻和 / 或片外部件的组合）。主要是暴露到高压的器件仅是无源部件（例如电容器）和 ESD 保护电路（未示出，但可在 I/O 焊垫和普通电势，例如地，之间直接耦合）。天线电路的终端电连接到接收器 IC 的高压 I/O 焊盘 (I/O)。在 I/O 焊盘上显示了近似 $10V_{PP}$ 的最大电压摆幅。根据讨论中的标准 CMOS IC 工艺和组成天线和阻抗变换电路的数值，I/O 焊盘的最大电压摆幅可小于或大于该值。用作开关（图 1 中的 S1-S2）的晶体管暴露到从大致 -0.4V 到讨论中的标准 CMOS IC 的 I/O 晶体管的最大电压（例如 3.6V(3.3V+10%)）的电压摆幅中，图 1 中显示了近似 $4V_{PP}$ 。在接收和传输模式中可开启和关闭开关 S1 和 S2。在两种情况下优选频率调节。在实施例中，根据预定计划，例如与从接收器 IC 的传输模式到接收模式转换的移频有关。接收器 IC 适于传输模式或接收模式。图 1 中示出的接收器 IC 是在接收模式中（开关 S3-S4 开启，其中接收的信号典型的具有相对小的电压摆幅（具有从典型距离传输器传输而来））。在传输模式期间（通过关闭开关 S3,S4）接收器输入转换到地。传输器驱动器的输出在接收模式中接地或在传输模式中被限制，例如电压方波（例如从 0V 到 V_{BAT} ）。其具有如下优势：没有有源器件（晶体管）暴露到超过它们可承受的标准 CMOS 工艺的正常电压（例如 3.3V+/-10%）。暴露到较高电压导致缩短期间寿命一旦（根据实际电压）甚至可永久损害。

[0079] 相对高电压摆幅 I/0s (高天线阻抗) 的实用优势在于：

[0080] ≈ 片内电容显著（例如 2-3 倍）小的面积。

[0081] ≈ 接收器输入显著（例如 2-3 倍）大的信号摆幅（甚至可超过全集成震荡电路—排除天线）更好的射频敏感率并且上升到 50% 低噪音放大器 (LNA) 中的低电流耗尽。

[0082] 频率调节电路（比较图 1—中心部分）使用抽头电容器阻抗变换网络降低开关晶体管的电压摆幅。传输部分（比较图 1—左侧）使用阻抗变换的不同方法。从 Tx 转换器（驱动器）的输出看，网络可视为 L 匹配和抽头电容器（包括电容器 C1-C7 和天线）的组合。对给定天线和所需的共振频率正确选择电容值，例如可驱动具有 0.0V 和 1.2V 之间的输出方波电压的转换器（例如两驱动信号相反极性）并在每个天线终端获得 $10V_{PP}$ 的电压摆幅。因此，仅无源器件暴露到高于正常电压的电压。实际上转换器的输出电压控制良好且可低到使能薄膜氧化（核心）晶体管的使用，其具有更好的驱动特性。另外，由于如操作的 D 类，功率效率非常高。由于旁路电容 (C3-C5 和可能的 C6-C7) 降低了较高谐波的阻抗，因此理论上可获得的效率不是 100%（如常规 D 类驱动的情况）—但仍非常高达 80-90%。适当的部件值可容易的获得高达 80-90% 的效率。

[0083] 该传输器 (Tx) 类型本身具有恒定包络，因此最适于恒定包络调制类型（例如 FSK（频移键控），PSK（相移键控），MSK（最小移频键控））。然而振幅可通过改变方波电压而改变，其可用 DC/DC 转换器实现。该过程意味着附加电路的复杂性和可能的效率损耗。而且，一般的调节 Tx 电压水平是最简单的（不是振幅调制）。依比例决定传输功率的另一方法是通过改变方波的占空比（小于 50% 给出较小的基础部件并由此降低输出功率）。同样，对于传输功率的一般调节这也是最简单的，并且效率稍微降低。第三方法是使用两个或多个并联传输电路（如图 1 所示，下面堆叠的或“阴影”矩形）。这些可以是等效电路 Tx- 电

路,二元加权或其它方式加权。现在传输电压可通过简单写入振幅控制词而准确控制,其控制的 Tx- 单元应用方波驱动。在剩余的 Tx 电路中转换器输出可转换到地。其具有几点优势 :A) 共振频率不变 (在 3 状态情况下),B) MOS 器件不暴露到高压摆幅中,C) 更好的普通模式控制 (尽可能结合到 GND)。类似的在接收 (Rx) 模式中所有的转换器输出转换到地。其最小化来自输入的噪音耦合。

[0084] 假设系统在 10MHz 下运行,那么 L 可以是例如 $10 \mu H$ 且 C1-C5 将在 10-100pF 范围 (C_x 代表子电路组合的所有 C_x 的总和)。选择 C6-C7 使得他们显著大于 LNA 的电容输入 (以避免电容电压分割),但不过大以避免过多解调共振器 (降低有效调节范围)。例如 C6-C7 可在 1-10pF 范围内。天线可具有 Q- 因子,例如在 10-50 范围,相应 13-65ohm 范围的 R 值。在其它运行频率中 (其可以是低于 3GHz 的任何频率) 应该相应的调节部件值。

[0085] 图 1 所示的电容阻抗变换电路 (图 1 的频率调节电路) 仅是示意性的。通常其可包括无源部件 (电容器,电感器和 / 或电阻器) 的组合。图 2a-2e 示出多个电路,可用作图 1 所示的电路的替换 (和 / 或图 1 示出的一些并联频率调节电路)。图 2a-2e 是抽头电容器电路的实例,包括一个或多个可控的开关,允许旁路一个或多个各自电容器。

[0086] 图 2a 示出两个单个末端电容开关电路 (差动使用),提供电压分配 / 阻抗变换。电路具有提供低普通模式阻抗但在较大芯片区域的成本上的优势。

[0087] 图 2b 示出如图 2a 中的阻抗变换电路。电路具有提供较小芯片区域但开启时较高公共模式阻抗的成本的优势。

[0088] 图 2c 示出如图 2b 中的阻抗变换电路,但本质上完全不同。电路具有在稳定的高普通模式阻抗的成本上提供较小的开关面积或对于相同的开关面积提供较小损耗 (~ 较高 Q) 的优势。

[0089] 图 2d 示出提供图 2b 和 2c 示出的电路的组合的阻抗变换电路。

[0090] 图 2e 示出提供图 2a-2d 示出的电路的组合的阻抗变换电路。开关和电容器尺寸的任意加权的电路具有为最佳电路性能提供最大设计弹性的优势。

[0091] 图 2a-2e 示出的任何电路可并连以实现多个单元电路 (或子电路),例如通过频率调节电路下方 (上方) 的堆叠矩形在图 1 中所示的。

[0092] 实例 :

[0093] 图 3 示出本公开描述的制造的产品的应用实施例。图 3 示出的该系统包括根据本公开的第一和第二制造的产品的实施例。第一制造产品 (第一器件) 包括连接到收发器 IC(Tx-Rx-IC) 的环形天线 (天线),其包括无源阻抗变换电路 (比较图 1)。第二制造的产品 (第二器件),这里具有收听器件形式,例如戴在头上的耳机或听筒或听力器械 (这里示出听力器械耳朵部分的后面),同样的包括连接到上述的 (图 1) 收发器 IC(Tx-Rx-IC) 环形天线 (天线)。各自的天线和收发器 IC 在第一和第二器件之间执行 (可单向或双向) 无线连接。无线连接适于至少能提出从第一到第二器件的音频信号。第一和第二器件都包括信号处理单元 (SP),从收发器 IC 中分别示出,适于与各自收发器 IC 通讯。可选择的,信号处理单元可全部或部分形成第一和 / 或第二器件的部分接收器 IC。第二器件包括连接到信号处理器件的扬声器并适于向用户呈现处理的音频作为声学信号。第一器件包括扩音器,用于从环境中拾取声学信号并且另一天线 (和相应的收发器电路 Rx/Tx) 用于从 / 或向另一器件接收和 / 或传输无线信号 (例如包括音频信号)。扩音器和天线 / 收发器电路 (Rx/

Tx) 连接到信号处理单元 (SP), 用于进一步处理相应的信号并允许与收发器 IC (Tx-Rx-IC) 通讯 (且关于具有收发器电路 Rx/Tx 扩音器信号)。第一和第二器件的信号处理单元可执行讨论中的器件的基本任务, 例如音频处理, 例如提供依赖频率的增益以补偿用户听力伤害和 / 或其它信号增强特征 (例如噪音减小)。信号处理单元 (SP) 进一步优选适于修改 (校对) 各自器件的天线电路的调节, 例如基于天线的电流共振频率 f_0 和带宽 BW_{ant} 的测量。优选的, 校对在预定点及时执行, 例如在器件开始期间或常规的, 例如预定时间间隔 (即预定频率), 例如大于 0.01Hz 的频率, 例如大于 0.1Hz, 例如大于 1Hz。在实施例中, 收发器 IC 还包括用在校准天线共振频率 f_0 和带宽 BW_{ant} (例如允许电容单元中或外的开关以修改耦合到讨论的天线输入的电容 (例如图 1 中的 C3-C7)) 的整形电容器。第一器件例如可以是移动电话或通讯器件 (例如移动电话) 或 (音频) 娱乐器件和第二器件之间的中间器件 (例如音频通路)。第二器件例如可以是收听器件, 例如戴在头上的耳机或听筒或耳机或听力器械或音频保护器件 (或其组合)。在实施例中, 第一和第二器件之间的双向连接基于两器件的各自天线圈之间的磁耦合 (活性的近场)。可选择的, 可基于电磁辐射 (远场)。

[0094] 第一和第二器件之间的无线连接显示为双向的, 但还可仅为单向的 (例如其中第一和第二器件各自仅包括传输器和接收器电路)。单向感应连接的协议例如在 US2005/0255843A1 中描述的。系统的实例包括听力器械和音频选择器件, 例如在 EP1460769A1 中描述的。根据标准或所有权协议听力机械和通路器件之间的感应通讯 (即基于电磁辐射相反的电磁诱导的通讯) 描述在 EP1480492A2 中。无线连接例如可以运输音频信号 (例如环境器件或电话的音频流), 例如立体声。被传输的信号带宽 (或比特率) 可适于几十或成百 kHz (kbit/s) 量级或 MHz (Mbit/s) 量级。连接范围可适于几厘米到几十米得范围。优选实施例中, 范围适于人体上发生的器件破损的距离 (例如小于 2m, 例如小于 1m, 例如小于 0.5m)。

[0095] 图 4 示出用于单个 (图 4a) 和差动设置 (图 4b) 的收发器 IC 的高压输出的无源阻抗变换的多种贡献。图 4 示出的电路形成部分制造产品 (例如如图 3 所示的第一或第二器件), 包括收发器 IC 和天线电路。形成部分收发器 IC 的电路和形成部分 (外部) 天线电路的部件分别由垂直粗体虚线分隔并参考虚线左侧或右侧分别由“片内”和“片外”表示。片外部件与 (电容) 片内阻抗变换电路一起, 组成整体阻抗变换电路。

[0096] 图 4a 的单个末端设置中, 传输驱动器 (Tx- 驱动器) 由输入信号 TX_DRV 驱动, 输入信号 TX_DRV 通过由天线阻抗 Z_{ant} (其可本性是电感性的或电容性的) 表示的外部天线所传输, 比较例如图 1 底部左侧和顶部部分中的电路。片内传输驱动器 (Tx- 驱动器) 经由串联电容 C 连接到收发器 IC 的高压 I/O 焊盘 (HV-I/O 焊盘)。相同的高压 I/O 焊盘连接到外部天线的一个终端, 外部天线的其它终端连接到地。相同的高压 I/O 焊盘还连接到指代地 (例如频率调节电路, 低噪音放大器输入, ESD 保护电路和互联的寄生效应) 的其它无源电路, 比较例如图 1 的底部中间和右部分的电路。图 4a 中是这些电路的组合阻抗, 由 Z_{other} 表示, 并典型的但不是必须的本性为电容性并且有损耗的。C, Z_{ant} 和 Z_{other} 一起组成阻抗变换网络, 对于适当的选择数值, 使能产生 HV-I/O 焊盘上的高压摆幅, 尽管网络用正常电压或低电压驱动。驱动器 (Tx- 驱动器) 和串联电容 (C) 可分裂为多个并联子电路, 以可以控制高压摆幅的振幅 (比较例如图 1 的底部左侧部分)。例如 Z_{other} 可包括耦合在 HV-I/O 焊盘和地之间的 ESD 电路的贡献。

[0097] 在图 4b 的差动设置中, 两传输驱动器 (Tx- 驱动器 -1, Tx- 驱动器 -2) 由差动输入信号 TX_DRV, TX_DRV_B 驱动, 通过由天线阻抗 Z_{ant} (其本性可以是电感性的或电容性的) 表示的外部天线传输。片内传输驱动器 (TX- 驱动器 -1, Tx- 驱动器 -2) 经由各自的串联电容 C1、C2 连接到收发器 IC 的它们每一高压 I/O 焊盘 (分别为 HV-I/O 焊盘 -1, HV-I/O 焊盘 -2) 上。相同的高压 I/O 焊盘 (HV-I/O 焊盘 -1, HV-I/O 焊盘 -2) 连接到外部天线的各自终端。连接到 HV-I/O 焊盘 -1 和 HV-I/O 焊盘 -2 的 C1、C2、 Z_{ant} 、 Z_{other1} 、 Z_{other2} 和 $Z_{other12}$ 一起组成阻抗变换网络, 适当的选择数值, 使能 HV-I/O 焊盘 -1、HV-I/O 焊盘 -2 上产生高压摆幅, 即使网络用正常电压或低电压驱动。驱动器和 C1, C2 可分成多个并联子电路, 以可以控制高压摆幅的振幅 (比较图 1)。优选的, 选择 Z_{other1} 和 Z_{other2} 等同 (以使能各自传输和 / 或接收)。

[0098] 本发明通过独立权利要求的特征来限定。优选的实施例限定在从属权利要求中。权利要求中的任何参考数字不企图限制它们的范围。

[0099] 上述已显示了一些优选实施例, 但应强调本发明不局限于此, 而是包含下面权利要求所限定的主题中的其它方式。

[0100] 参考

- [0101] US 2008/0200134A1 (INFINEON) 21-08-2008
- [0102] US 2006/0006950A1 (Bums 等) 12-01-2006
- [0103] US 2005/0255843A1 (Hilpisch 等) 17-11-2005
- [0104] EP 1460796A1 (PHONAK) 22-09-2004
- [0105] EP 1480492A2 (SIEMENS AUDIOLOGISCHE TECHNIK) 24-11-2004。

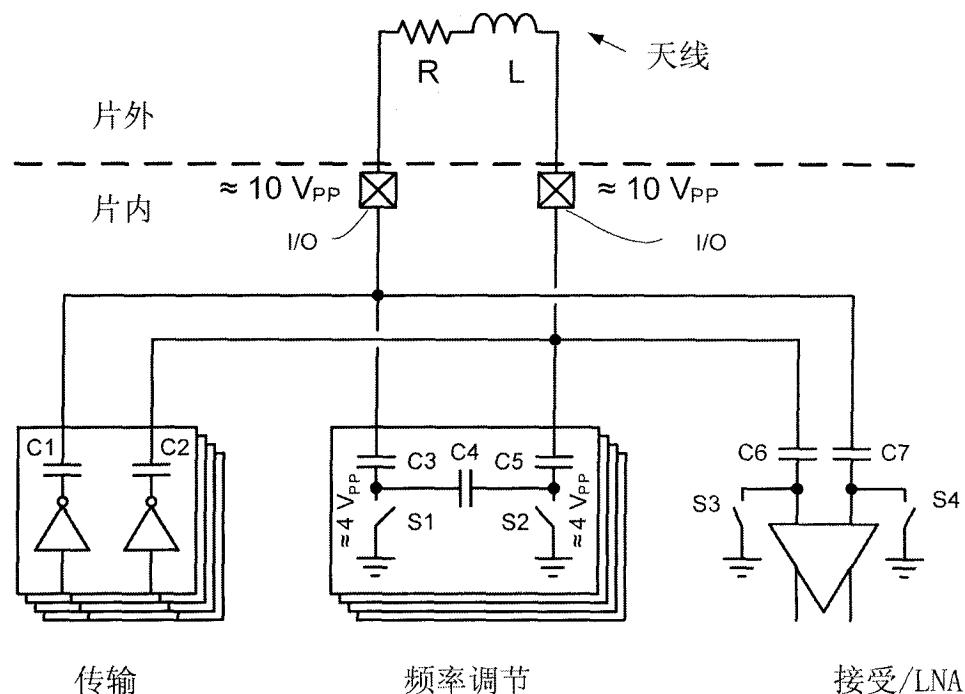
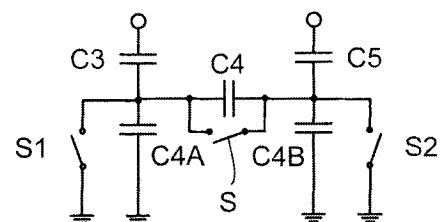
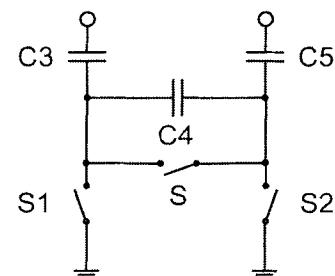
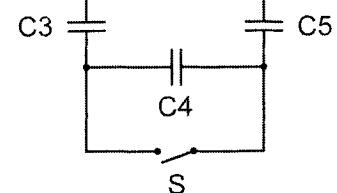
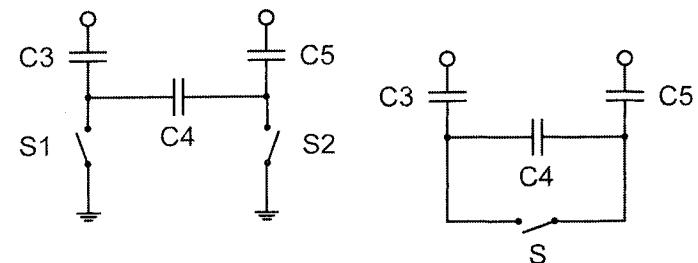
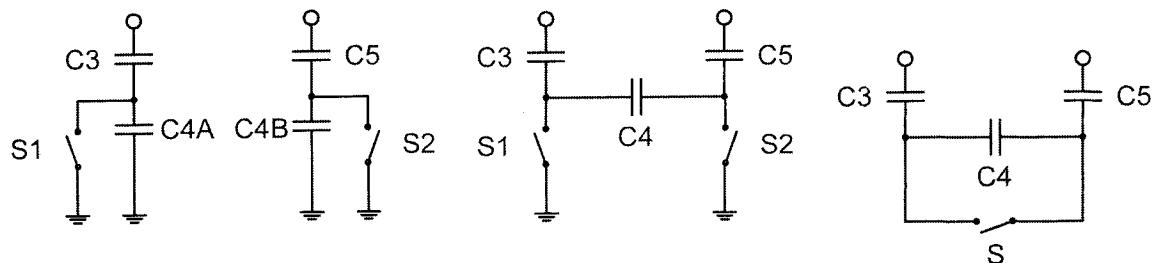


图 1



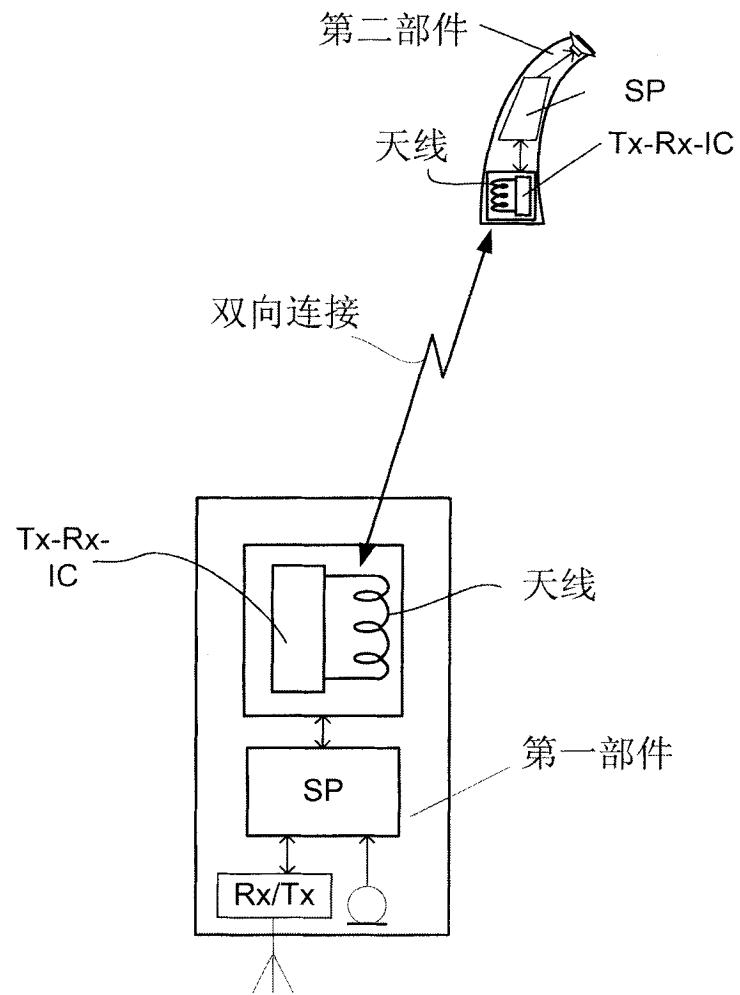


图 3

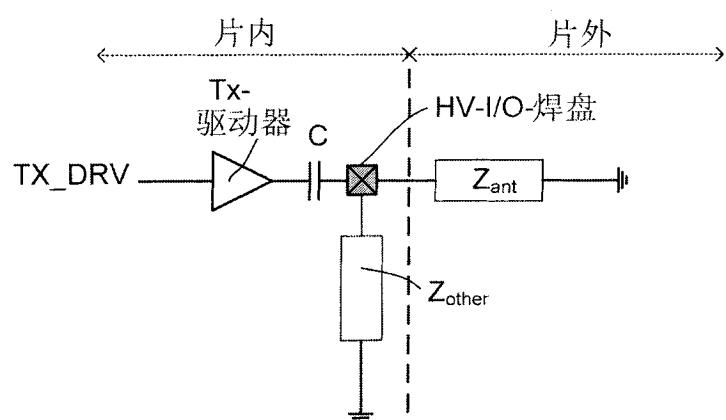


图 4a

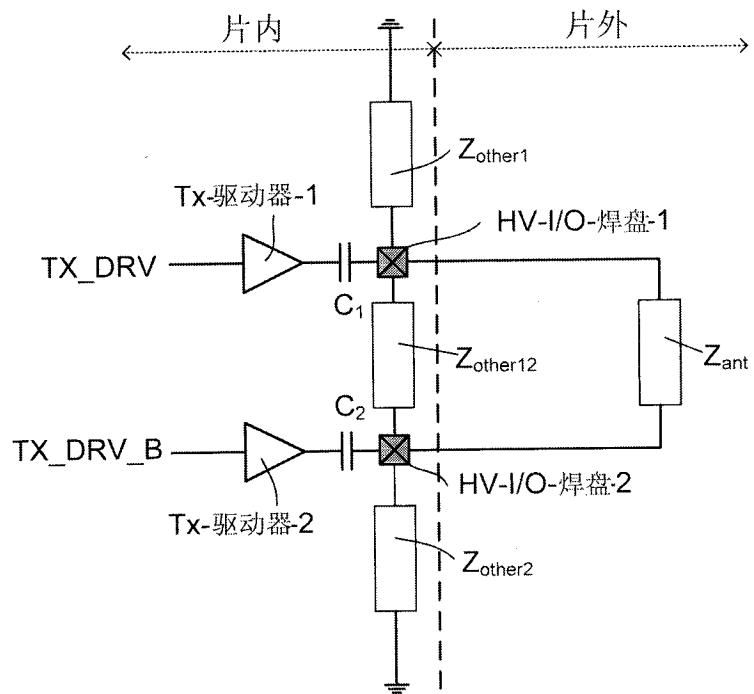


图 4b