

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 9 月 7 日 (07.09.2018)



(10) 国际公布号
WO 2018/157458 A1

- (51) 国际专利分类号:
H02H 9/04 (2006.01) *H04N 5/63* (2006.01)
- (21) 国际申请号: PCT/CN2017/081009
- (22) 国际申请日: 2017 年 4 月 19 日 (19.04.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710111648.X 2017 年 2 月 28 日 (28.02.2017) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 李文东 (LI, Wendong); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 广州三环专利商标代理有限公司 (SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,

(54) Title: VOLTAGE ABSORPTION CIRCUIT

(54) 发明名称: 一种电压吸收电路

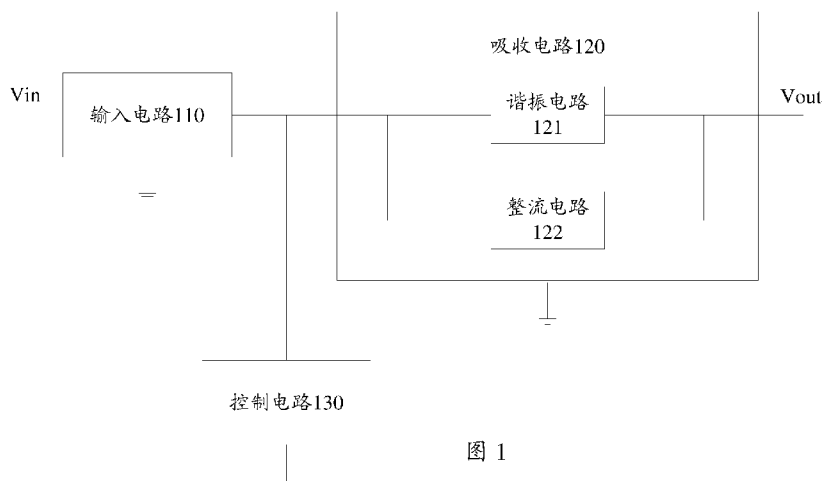


图 1

110 INPUT CIRCUIT
120 ABSORPTION CIRCUIT
121 RESONANCE CIRCUIT
122 RECTIFICATION CIRCUIT
130 CONTROL CIRCUIT

(57) Abstract: A voltage absorption circuit, comprising an input circuit (110), an absorption circuit (120), and a control circuit (130). The absorption circuit (120) comprises a resonance circuit (121) and a rectification circuit (122), the resonance circuit (121) and the rectification circuit (122) being connected in parallel; the input end of the input circuit (110) is configured to receive an input voltage; the output end of the input circuit (110) is connected with the input end of the resonance circuit (121), the input end of the rectification circuit (122) and the control end of the control circuit (130); the input circuit (110) is configured to provide the input voltage for the voltage absorption circuit; the resonance circuit (121) is configured to absorb a peak voltage which is generated by the rectification circuit (122) when the control circuit (130) is switched from an off state to an on state; and the resonance circuit (121) is configured to

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

also absorb an peak voltage which is generated when the control circuit (130) is switched from the on state to the off state. By using the voltage absorption circuit, the peak voltages can be absorbed in a lossless manner, and energy conversion efficiency can be improved.

(57) 摘要: 一种电压吸收电路, 包括输入电路 (110)、吸收电路 (120) 以及控制电路 (130), 所述吸收电路 (120) 包括谐振电路 (121) 和整流电路 (122), 所述谐振电路 (121) 与所述整流电路 (122) 并联连接; 所述输入电路 (110) 的输入端用于接收输入电压, 所述输入电路 (110) 的输出端同时与所述谐振电路 (121) 的输入端、所述整流电路 (122) 的输入端、以及所述控制电路 (130) 的控制端相连接, 所述输入电路 (110) 用于为所述电压吸收电路提供输入电压; 所述谐振电路 (121) 用于吸收所述整流电路 (122) 在所述控制电路 (130) 由截止转为导通时产生的尖峰电压, 以及所述谐振电路 (121) 用于吸收所述控制电路 (130) 由导通转为截止时产生的尖峰电压; 采用本电路, 可以无损吸收尖峰电压, 提高能量转换效率。

一种电压吸收电路

本发明要求 2017 年 02 月 28 日递交的发明名称为“一种电压吸收电路”的申请号 201710111648X 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及电路领域，具体涉及一种电压吸收电路。

10 背景技术

在电视电源背光驱动电路或者反激电路中，当由金属氧化物半导体场效应晶体（metal oxide semiconductor，MOS）管对电路进行控制时，当 MOS 关断瞬间时，由于电路中寄生电容的影响，会在整流二极管中产生关断尖峰电压，故需要将该尖峰电压吸收掉。

15 目前，主要是通过通过在整流二极管中并联一个电容与电阻，但该电容在吸收尖峰电压的同时，也会将寄生能量消耗掉，降低电源转换效率，不利于改善电磁兼容性（Electromagnetic Interference，EMI）。

发明内容

20 本发明实施例提供了一种电压吸收电路，以期可以无损吸收尖峰电压，实现能量转换。

本发明实施例第一方面提供一种电压吸收电路，所述电压吸收电路包括输入电路、吸收电路以及控制电路，所述吸收电路包括谐振电路和整流电路，所述谐振电路与所述整流电路并联连接；

25 所述输入电路的输入端用于接收输入电压，所述输入电路的输出端同时与所述谐振电路的输入端、所述整流电路的输入端、以及所述控制电路的控制端相连接，所述输入电路用于为所述电压吸收电路提供输入电压；

所述控制电路的接地端接地，所述控制电路用于通过在所述控制电路截止

时,控制所述整流电路导通,以使所述输入电路的输出电流通过所述整流电路提供给所述电压吸收电路的输出端,在所述控制电路导通时,控制所述整流电路截止,以使所述输入电路的输出电流流入所述控制电路;

5 所述谐振电路的输出端与所述整流电路的输出端连接,作为所述电压吸收电路的电压输出端,所述谐振电路用于吸收所述整流电路在所述控制电路由截止转为导通时产生的尖峰电压,以及所述谐振电路用于吸收所述控制电路由导通转为截止时产生的尖峰电压。

10 其中,所述谐振电路包括第一电容、第二电容、第三电容与电感,所述第一电容的第一端与所述输入电路的输出端连接,所述第一电容的第二端与所述电感的第一端连接,作为所述谐振电路的输出端,所述第二电容的第一端与所述输入电路的输出端、以及所述电感的第二端连接,所述第二电容的第二端作为所述谐振电路的输出端,所述第三电容的第一端与所述第二电容的第二端连接,所述第三电容的第二端接地,所述第一电容与所述电感构成第一谐振回路,所述第二电容与所述电感构成第二谐振回路。

15 其中,所述谐振电路还包括第一二极管,第二二极管以及第三二极管,所述第一二极管的正极与所述第一电容的第一端连接,所述第一二极管的负极与所述第二电容的第一端以及所述第二二极管的正极连接,所述第二二极管的负极与所述电感的第二端连接,所述第三二极管的正极与所述第一电容的第二端连接,所述第三二极管的负极与所述第二电容的第二端连接。

20 其中,所述整流电路包括第四二极管和第五二极管,所述第四二极管的正极与所述第一电容的第一端连接,所述第四二极管的负极与所述第二电容的第二端连接,所述第五二极管的正极与所述第一电容的第一端连接,所述第五二极管的负极与所述第二电容的第二端连接。

25 其中,所述控制电路包括控制器和第一 MOS 管,所述控制器的控制端与所述第一 MOS 管的栅极连接,所述控制器的电流检测端与所述第一 MOS 管的源极连接,所述控制器的接地端接地,所述第一 MOS 管的漏极与所述输入电路的输出端连接。

其中,所述吸收电路还包括第二 MOS 管以及发光二极管,所述吸收电路的输出端接发光二极管的正极,所述发光二极管的负极接所述第二 MOS 管的

漏极，所述第二 MOS 管的栅极与所述控制器的 PWM 控制端连接，所述第二 MOS 管的源极接地。

其中，所述控制电路包括脉冲宽度调制 PWM 芯片和第三 MOS 管，所述 PWM 芯片的 PWM 控制端与所述第三 MOS 管的栅极连接，所述第三 MOS 管的漏极与所述输入电路的输出端连接，所述第三 MOS 管的源极接地。

其中，所述吸收电路还包括变压器，所述变压器的第一输入端与所述输入电路的输出端连接，所述变压器的第二输入端与所述第三 MOS 管的漏极连接，所述变压器的第三输入端与所述 PWM 芯片的供电端连接，所述变压器的第四输入端接地，所述变压器的第一输出端与所述谐振电路的输入端连接，所述变压器的第二输出端接地。

其中，所述电压吸收电路还包括反馈电路，所述反馈电路的输出端与所述 PWM 芯片的 PWM 控制端连接，所述反馈电路的接地端接地。

其中，所述反馈电路包括光耦合器、第一电阻以及第二电阻，所述第一电阻的第一端与所述电压吸收电路的输出端连接，所述第一电阻的第二端与所述第二电阻的第一端、以及所述光耦合器的第一引脚连接，所述第二电阻的第二引脚接地，所述光耦合器的第三引脚接一固定电压，所述光耦合器的第四引脚为所述反馈电路的输出端，与所述 PWM 芯片的 PWM 控制端连接。

实施本发明实施例，具有如下有益效果：控制电路利用导通与截止的工作状态对电压吸收电路进行控制，并且在控制电路从截止转为导通状态时，整流电路中由于寄生电容的存在产生尖峰电压，可通过谐振电路对该尖峰电压进行无损吸收，以及控制电路从导通转为截止状态时，控制电路中由于寄生电容的存在产生尖峰电压，也可通过谐振电路对该尖峰电压进行吸收，提高能量转换效率，改善 EMI。

附图说明

图 1 是本发明实施例提供的电压吸收电路的第一实施例的结构示意图；
图 2 是本发明实施例提供的电压吸收电路的第二实施例的结构示意图；
图 3 是本发明实施例提供的电压吸收电路的第三实施例的结构示意图；
图 4 是本发明实施例提供的电压吸收电路的第四实施例的结构示意图。

具体实施方式

本发明实施例提供了一种电压吸收电路，以期可以无损吸收尖峰电压，提高能量利用率，改善 EMI。

为了使本技术领域的人员更好地理解本发明方案，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分的实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都应当属于本发明保护的范围。

本发明的说明书和权利要求书及上述附图中的术语“第一”、“第二”和“第三”等是用于区别不同对象，而非用于描述特定顺序。此外，术语“包括”以及它们任何变形，意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备没有限定于已列出的步骤或单元，而是可选地还包括没有列出的步骤或单元，或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。

首先参见图 1，图 1 是本发明实施例提供的电压吸收电路的第一实施例的结构示意图。其中，如图 1 所示，本发明第一实施例提供的电压吸收电路包括：

输入电路 110、吸收电路 120 以及控制电路 130，所述吸收电路 120 包括谐振电路 121 和整流电路 122，所述谐振电路 121 与所述整流电路 122 并联连接。

其中，所述输入电路 110 的输入端用于接收输入电压，所述输入电路 110 的输出端同时与所述谐振电路 121 的输入端、所述整流电路 122 的输入端、以及所述控制电路 130 的控制端相连接，所述输入电路 110 用于为所述电压吸收电路提供输入电压。

所述控制电路 130 的接地端接地，所述控制电路 130 用于通过在所述控制电路 130 截止时，控制所述整流电路 122 导通，以使所述输入电路 110 的输出电流通过所述整流电路 122 提供给所述电压吸收电路的输出端，在所述控制电路 130 导通时，控制所述整流电路 122 截止，以使所述输入电路 110 的电流流入所述控制电路 130；

所述谐振电路 121 的输出端与所述整流电路 122 的输出端连接，作为所述

电压吸收电路的电压输出端，所述谐振电路 121 用于吸收所述整流电路 122 在所述控制电路 130 由截止转为导通时产生的尖峰电压，以及所述谐振电路 121 用于吸收所述控制电路 130 由导通转为截止时产生的尖峰电压。

5 可选地，在本发明的一个实施例中，该电压吸收电路的电压输出端 V_{out} 用于输出电压供外部电路使用，例如，当 V_{out} 与发光二极管连接时，用于给发光二极管提供工作电压。

在本发明实施例中，当输入电路 110 提供输入电流时，电压吸收电路开始工作。控制电路 130 通过在导通与截止的不同状态来控制电压吸收电路是否输出电压 V_{out} 供外部电路使用。当控制电路 130 在由截止转为导通时，输入电
10 路 110 的输出电路注入控制电路 130，此时整流电路 122 截止，由于整流电路 122 的工作状态突然发生改变，在整流电路 122 中产生寄生电容，导致在整流电路 122 的两端产生尖峰电压，由于谐振电路 121 的存在，该尖峰电压可以通过谐振电路 121 以谐振的方式无损吸收，并在该过程中输出给外部电路使用，提高能量转换效率，也防止了尖峰电压对整流电路 122 的损害。

15 当控制电路 130 从导通转为截止时，由于控制电路 130 突然从导通状态转为截止状态，在控制电路 130 中出现寄生电容，导致在控制电路 130 的控制端产生一尖峰电压，该尖峰电压产生的电流通过谐振电路 121 输出至 V_{out} ，从而使该寄生电容的能量能以谐振的方式输出给外部电路使用，提高能量转换效率，改善 EMI。

20 可选地，在本发明的一个实施例中，参见图 2，图 2 是本发明实施例提供的一种电压吸收电路的第二实施例的结构示意图。如图 2 所示，谐振电路 121 包括第一电容 1211、第二电容 1212、第三电容 1213 与第一电感 1214，所述第一电容 1211 的第一端与所述输入电路 110 的输出端连接，所述第一电容 1211 的第二端与所述电感 1213 的第一端连接，作为所述谐振电路 121 的输出端，
25 所述第二电容 1212 的第一端与所述输入电路 110 的输出端、以及所述电感 1213 的第二端连接，所述第三电容 1213 的第一端与所述第二电容 1212 的第二端连接，所述第三电容 1213 的第二端接地，所述第二电容 1212 的第二端作为所述谐振电路 121 的输出端。

具体地，在本发明实施例中，电路导通后，当控制电路 130 在由截止转为

导通时,输入电路 110 的输出电路注入控制电路 130,此时整流电路 122 截止,由于整流电路 122 的工作状态突然发生改变,在整流电路 122 中产生寄生电容,导致在整流电路 122 的两端产生尖峰电压,然后该尖峰电压产生的电流可以通过第二电容 1212、第一电感 1214 以及第一电容 1211 形成串联谐振回路,该
5 串联谐振回路将以谐振的方式无损吸收该尖峰电压,并在该过程中输出给外部电路使用,提高能量转换效率,也防止了尖峰电压对整流电路 122 的损害。

当控制电路 130 从导通转为截止时,由于控制电路 130 突然从导通状态转为截止状态,在控制电路 130 中出现寄生电容,导致在控制电路 130 的控制端产生一尖峰电压,该尖峰电压产生的电流通过第一电容 1211、第一电感 1214
10 以及第二电容 1212 形成谐振回路输出至 V_{out} ,从而使该寄生电容的能量能以谐振的方式供给外部电路使用,提高能量转换效率。

可以看出,本发明实施例提供的技术方案中,当输入电路 110 的输入端输入电压时,此时该电压吸收电路导通,吸收电路 120 以及控制电路 130 工作,控制电路 130 利用导通与截止的工作状态对电压吸收电路进行控制,并且在控
15 制电路 130 从截止转为导通状态时,整流电路 122 中由于寄生电容的存在产生尖峰电压,可通过谐振电路 121 对该尖峰电压进行无损吸收,以及控制电路 130 从导通转为截止状态时,控制电路 130 中由于寄生电容的存在产生尖峰电压,也可通过谐振电路 121 对该尖峰电压进行吸收,提高能量转换效率。

可选地,在本发明的一些可能的实施方式中,上述电压吸收电路可应用于
20 电源背光电路中,具体地,可参见图 3,图 3 是本发明实施例提供的一种电压吸收电路的第三实施例的结构示意图。其中,上述谐振电路 121 中,第一电容为 $C1$,第二电容为 $C2$,第三电容为 $C3$,第一电感为 $L1$ 。

可选地,在本发明的一些实施例中,所述谐振电路 121 还包括第一二极管 $D1$,第二二极管 $D2$ 以及第三二极管 $D3$,所述第一二极管 $D1$ 的正极与所述
25 第一电容 $C1$ 的第一端连接,所述第一二极管 $D2$ 的负极与所述第二电容 $C2$ 的第一端以及所述第二二极管 $D2$ 的正极连接,所述第二二极管 $D2$ 的负极与所述第一电感 $L1$ 的第二端连接,所述第三二极管 $D3$ 的正极与所述第一电容 $C1$ 的第二端连接,所述第三二极管 $D3$ 的负极与所述第二电容 $C2$ 的第二端连接。

可选地，在本发明的一些实施例中，所述整流电路 122 包括第四二极管 D4 和第五二极管 D5，所述第四二极管 D4 的正极与所述第一电容 C1 的第一端连接，所述第四二极管 D4 的负极与所述第二电容 C2 的第二端连接，所述第五二极管 D5 的正极与所述第一电容 C1 的第一端连接，所述第五二极管 D5 的负极与所述第二电容 C2 的第二端连接。

可选地，在本发明的一些实施例中，所述控制电路 130 包括控制器和第一 MOS 管 Q1，所述控制器的控制端与所述第一 MOS 管 Q1 的栅极 G 连接，所述控制器的电流检测端与所述第一 MOS 管 Q1 的源极 S 连接，所述控制器的接地端接地，所述第一 MOS 管 Q1 的漏极 D 与所述输入电路 110 的输出端连接。

可选地，在本发明的一些实施例中，所述电压吸收电路还包括第二 MOS 管 Q2 以及发光二极管 D6，所述吸收电路 120 的输出端接发光二极管 D6 的正极，所述发光二极管 D6 的负极接所述第二 MOS 管 Q2 的漏极 D，所述第二 MOS 管 Q2 的栅极 G 与所述控制器的 PWM 控制端连接，所述第二 MOS 管 Q2 的源极 S 接地。

在本发明实施例中，通过在电压吸收电路的输出端 Vout 接第六二极管 D6，该第六二极管为一发光二极管，从而实现为电源提供背光。

可选地，在本发明的一些实施例中，所述输入电路 110 包括第三电容 C3、第四电容 C4 以及第二电感 L2，该第三电容 C3 与第四电容 C4 并联连接，其中并联连接后的一个公共端接地，另一个公共端与第二电感 L2 的第一端连接，第二电感 L2 的第一端还连接输入电路 110 的输入端 Vin，第二电感 L2 的第二端作为输入电路 110 的输出端。

可选地，在本发明的一些实施例中，该吸收电路 120 还包括第五电容 C5，该第五电容 C5 的一端与第二电容 C2 的第二端连接，该第五电容 C5 的另一端接地。

可选地，在本发明的一些实施例中，该控制电路 130 还包括第一电阻 R1，该第一电阻 R1 的一端与第一 MOS 管 Q1 的 S 极连接，该第一电阻 R1 的另一端接地。

可选地，在本发明的一些实施例中，该电压吸收电路还包括第二电阻 R2，

该第二电阻 R2 的一端与第二 MOS 管 Q2 的 S 极连接, 该第二电阻 R2 的另一端接地。

可选地, 该第一电感 L1 可以设置为 2 微亨-3 微亨之间, 该第一电感 L1 可通过在印制电路板上盘旋的走线即可做成, 节省成本。

5 可以看出, 在本发明实施例中, 当在输入电路 110 的输入端 Vin 输入 24 伏特工作电压时, 电路开始工作。当控制器的第一 PWM 控制端输出的 PWM 信号为高时, 第一 MOS 管 Q1 导通, 从输出电路 110 输出的电流给第一 MOS 管 Q1 充电, 第四二极管 D4 和第五二极管 D5 截止。由于当第一 MOS 管 Q1 突然从截止到导通状态, 第四二极管 D4 和第五二极管 D5 里面的电流突然从
10 正向变为反相, 使得第四二极管 D4 和第五二极管 D5 里面的正向电荷未放完, 也即在第四二极管 D4 和第五二极管 D5 里出现寄生电容, 从而在第四二极管 D4 和第五二极管 D5 的两侧产生反相尖峰电压, 该尖峰电压过高时, 可能导致第四二极管 D4 和第五二极管 D5 损坏。由于本发明实施例中吸收电路 120 的存在, 此时由于第四二极管 D4 和第五二极管 D5 的正极电压高于负极电压,
15 所以使得从第二电容 C2、第二二极管 D2、第一电感 L1 以及第一电容 C1 的串联回路谐振回路导致, 将能使第四二极管 D4 和第五二极管 D5 的电荷能量以谐振的方式反馈到输入或输出, 提高能量利用率, 提高背光转换效率, 改善 EMI。

当控制器的第一 PWM 控制端输出的 PWM 信号为低时, 第一 MOS 管 Q1
20 截止, 输入电路 110 输出的电流经由第四二极管 D4 和第五二极管 D5 给第六二极管 D6 进行供电。此时由于第一 MOS 管 Q1 突然从导通状态变为截止状态, 第一 MOS 管 Q1 里面的电荷未放完, 从而在第一 MOS 管 Q1 中产生寄生电容, 导致在第一 MOS 管 Q1 的 D 端产生尖峰电压。该尖峰电压产生的电流从第一
25 二极管 D1、第二二极管 D2、第一电感 L1、第三二极管 D3 以及第五电容 C5, 而第一电感 L1 与第五电容 C5 形成谐振回路, 使得第一 MOS 管 Q1 中存储的电荷能量以谐振的方式反馈到输入或输出, 提高能量利用率, 提高背光转换效率。

可选地, 在本发明的一些可能的实施方式中, 上述电压吸收电路还可应用于电压变换电路中, 具体地, 可参见图 4, 图 4 是本发明实施例提供的一种电

压吸收电路的第四实施例的结构示意图。其中，上述谐振电路 121 中，第一电容为 C1，第二电容为 C2，第三电容为 C3，第一电感为 L1。

可选地，在本发明的一些实施例中，所述控制电路 130 包括脉冲宽度调制 PWM 芯片和第三 MOS 管 Q3，所述 PWM 芯片的 PWM 控制端与所述第三 MOS 管的栅极连接，所述第三 MOS 管的漏极与所述输入电路 110 的输出端连接，所述第三 MOS 管的源极接地。

可选地，在本发明的一些实施例中，所述吸收电路 120 在本发明实施例二提供的吸收电路 120 的基础上还包括变压器，所述变压器的第一输入端 1 与所述输入电路 110 的输出端连接，所述变压器的第二输入端 2 与所述第三 MOS 管 Q3 的漏极连接，所述变压器的第三输入端 3 与所述 PWM 芯片的供电端 VCC 连接，所述变压器的第四输入端 4 接地，所述变压器的第一输出端 5 与所述谐振电路 121 的输入端连接，所述变压器的第二输出端 6 接地。

所述吸收电路 120 在本发明实施例二提供的吸收电路 120 的基础还包括第六电容 C6，该第六电容 C6 的一端与第五电容 C5 的一端连接，该第六电容 C6 的另一端接地，该第六电容 C6 用于对电路进行滤波。

可选地，在本发明的一些实施例中，所述电压吸收电路还包括反馈电路 140，所述反馈电路 140 的输出端与所述 PWM 芯片的反馈引脚 FB 连接，所述反馈电路 140 的接地端接地。

可选地，在本发明的一些实施例中，所述反馈电路 140 包括光耦合器 U1、第一电阻 R1 以及第二电阻 R2，所述第一电阻 R1 的第一端与所述电压吸收电路的输出端连接，所述第一电阻 R1 的第二端与所述第二电阻 R2 的第一端、以及所述光耦合器 U1 的第一引脚 1 连接，所述第二电阻 R2 的第二引脚 2 接地，所述光耦合器的第三引脚 3 接一固定电压，所述光耦合器的第四引脚 4 与所述 PWM 芯片的 PWM 控制端连接。

在本发明实施例中，通过光耦合器 U1 监测输出电压 Vout 的输出电压的大小，当 Vout 的值过大时，由光耦合器的第四引脚输出反馈信号至 PWM 芯片，用于控制 PWM 芯片的 PWM 控制端输出的 PWM 信号的占空比变小，反之，当光耦合器监测到 Vout 的值过小时，由光耦合器的第四引脚输出反馈信号至 PWM 芯片，用于控制 PWM 芯片的控制端输出的 PWM 信号的占空比变大，

而 PWM 信号通过控制 Q3 的导通与截止来控制 Vout，从而该反馈电路 140 可实现对输出电压 Vout 的反馈控制。

可选地，在本发明的一些实施例中，该反馈电路 140 还包括第三电阻 R3，电阻第四 R4，第五电阻 R5、第七电容 C7 以及第七二极管 D7，其中，第七二极管 D7 的负极接电阻 R2 的第二端以及第七电容 C7 的第一端，第七二极管 D7 的正极接地，第七二极管 D7 的控制端接第五电阻 R5 的第一端，第五电阻 R5 的第二端接地，第七电容 C7 的另一端接第四电阻 R4 的一端，第四电阻 R4 的另一端接第五电阻 R5 的第一端，以及第三电阻 R3 的一端，第三电阻 R3 的另一端接输出电压。

可选地，在本发明的一些实施例中，上述输入电路 110 还包括第八电容 C8 和第九电容 C9，第五电阻 R5 以及第六二极管 D6，其中，第八电容 C8 的一端为输入电路 110 的输入端，第八电容 C8 的另一端接地，第五电阻 R5 与第九电容 C9 并联后的一端接输入电路 110 的输入端，另一端接第六二极管 D6 的负极，第六二极管 D6 的正极连接第三 MOS 管 Q3 的 D 极。通过上述电路，实现对输入电路 110 的滤波。

可选地，在本发明的一些实施例中，上述控制电路 130 还包括第六电阻 R6、第七电阻 R7、第八电阻 R8 和第八二极管 D8，其中，第六电阻 R6 连接在第三 MOS 管 Q3 的 G 极和 PWM 芯片的 PWM 控制端之间，第八电阻 R8 连接在第三 MOS 管 Q3 的 S 极与地之间，第八电阻 R8 的第一端接 PWM 芯片的供电端，第八电阻 R8 的另一端连接第八二极管 D8 的负极，第八二极管 D8 的正极接变压器的第 3 引脚。

在本发明实施例中，上述第一电感 L1 可以利用变压器次级的漏感做成，降低成本。

可以看出，在本发明实施例中，当在输入电路 110 的输入端 Vin 输入工作电压时，电路开始工作。当 PWM 芯片的 PWM 控制端输出的 PWM 信号为高时，第三 MOS 管 Q3 导通，从输出电路 110 的第六二极管 D6 输出的电流给第三 MOS 管 Q3 充电，使得变压器的第二输入端 2 没有输入信号，变压器的第一输出端 5 不输出电压，第四二极管 D4 和第五二极管 D5 截止。由于当第一 MOS 管 Q1 突然从截止到导通状态，第四二极管 D4 和第五二极管 D5 里面的

电流突然从正向变为反相，使得第四二极管 D4 和第五二极管 D5 里面的正向电荷未放完，也即在第四二极管 D4 和第五二极管 D5 里出现寄生电容，从而在第四二极管 D4 和第五二极管 D5 的两侧产生反相尖峰电压，该尖峰电压过高时，可能导致第四二极管 D4 和第五二极管 D5 损坏。由于本发明实施例中吸收电路 120 的存在，此时由于第四二极管 D4 和第五二极管 D5 的正极电压高于负极电压，所以使得从第二电容 C2、第二二极管 D2、第一电感 L1 以及第一电容 C1 的串联回路谐振回路导致，将能使第四二极管 D4 和第五二极管 D5 的电荷能量以谐振的方式反馈到输入或输出，提高能量利用率，提高背光转换效率，改善 EMI。

当控制器的第一 PWM 控制端输出的 PWM 信号为低时，第三 MOS 管 Q3 截止，由于输入电路 110 的输入电压 V_{in} 与变压器的第一输入端 1 连接，输入电路 110 的第六二极管的正极与变压器的第二输入端 2 连接，从而在变压器的第一输出端 5 产生一电压，使得从变压器的第一输出端 5 输出的电流经由第四二极管 D4 和第五二极管 D5 给第六二极管 D6 进行供电。此时由于第三 MOS 管 Q3 突然从导通状态变为截止状态，第三 MOS 管 Q3 里面的电荷未放完，从而在第三 MOS 管 Q3 中产生寄生电容，导致在第一 MOS 管 Q3 的 D 端产生尖峰电压。该尖峰电压产生的电流经由变压器从第一二极管 D1、第二二极管 D2、第一电感 L1、第三二极管 D3 以及第五电容 C5，而第一电感 L1 与第五电容 C5 形成谐振回路，使得第三 MOS 管 Q3 中存储的电荷能量以谐振的方式反馈到输入或输出，提高能量利用率，提高背光转换效率。

本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程，是可以通过计算机程序来指令相关的硬件来完成，所述的程序可存储于一计算机可读取存储介质中，该程序在执行时，可包括如上述各方法的实施例的流程。其中，所述的存储介质可为磁碟、光盘、只读存储记忆体（Read-Only Memory, ROM）或随机存储记忆体（Random Access Memory, RAM）等。

以上所揭露的仅为本发明一种较佳实施例而已，当然不能以此来限定本发明之权利范围，本领域普通技术人员可以理解实现上述实施例的全部或部分流程，并依本发明权利要求所作的等同变化，仍属于发明所涵盖的范围。

权利要求

1、一种电压吸收电路，其中，所述电压吸收电路包括输入电路、吸收电路以及控制电路，所述吸收电路包括谐振电路和整流电路，所述谐振电路与所述整流电路并联连接；

5 所述输入电路的输入端用于接收输入电压，所述输入电路的输出端同时与所述谐振电路的输入端、所述整流电路的输入端、以及所述控制电路的控制端相连接，所述输入电路用于为所述电压吸收电路提供输入电压；

 所述控制电路的接地端接地，所述控制电路用于通过在所述控制电路截止时，控制所述整流电路导通，以使所述输入电路的输出电流通过所述整流电路
10 提供给所述电压吸收电路的输出端，在所述控制电路导通时，控制所述整流电路截止，以使所述输入电路的输出电流流入所述控制电路；

 所述谐振电路的输出端与所述整流电路的输出端连接，作为所述电压吸收电路的电压输出端，所述谐振电路用于吸收所述整流电路在所述控制电路由截止转为导通时产生的尖峰电压，以及所述谐振电路用于吸收所述控制电路由导
15 通转为截止时产生的尖峰电压。

2、根据权利要求 1 所述的电压吸收电路，其中，所述谐振电路包括第一电容、第二电容、第三电容与电感，所述第一电容的第一端与所述输入电路的输出端连接，所述第一电容的第二端与所述电感的第一端连接，作为所述谐振
 电路的输出端，所述第二电容的第一端与所述输入电路的输出端、以及所述电
20 感的第二端连接，所述第三电容的第一端与所述第二电容的第二端连接，所述第三电容的第二端接地，所述第二电容的第二端作为所述谐振电路的输出端。

3、根据权利要求 2 所述的电压吸收电路，其中，所述谐振电路还包括第一二极管、第二二极管以及第三二极管，所述第一二极管的正极与所述第一电容的第一端连接，所述第一二极管的负极与所述第二电容的第一端以及所述第
25 二二极管的正极连接，所述第二二极管的负极与所述电感的第二端连接，所述第三二极管的正极与所述第一电容的第二端连接，所述第三二极管的负极与所述第二电容的第二端连接。

4、根据权利要求 3 所述的电压吸收电路，其中，所述整流电路包括第四二极管和第五二极管，所述第四二极管的正极与所述第一电容的第一端连接，

所述第四二极管的负极与所述第二电容的第二端连接,所述第五二极管的正极与所述第一电容的第一端连接,所述第五二极管的负极与所述第二电容的第二端连接。

5 5、根据权利要求4所述的电压吸收电路,其中,所述控制电路包括控制器和第一MOS管,所述控制器的控制端与所述第一MOS管的栅极连接,所述控制器的电流检测端与所述第一MOS管的源极连接,所述控制器的接地端接地,所述第一MOS管的漏极与所述输入电路的输出端连接。

10 6、根据权利要求5所述的电压吸收电路,其中,所述电压吸收电路还包括第二MOS管以及发光二极管,所述吸收电路的输出端接发光二极管的正极,所述发光二极管的负极接所述第二MOS管的漏极,所述第二MOS管的栅极与所述控制器的PWM控制端连接,所述第二MOS管的源极接地。

15 7、根据权利要求4所述的电压吸收电路,其中,所述控制电路包括脉冲宽度调制PWM芯片和第三MOS管,所述PWM芯片的PWM控制端与所述第三MOS管的栅极连接,所述第三MOS管的漏极与所述输入电路的输出端连接,所述第三MOS管的源极接地。

20 8、根据权利要求7所述的电压吸收电路,其中,所述吸收电路还包括变压器,所述变压器的第一输入端与所述输入电路的输出端连接,所述变压器的第二输入端与所述第三MOS管的漏极连接,所述变压器的第三输入端与所述PWM芯片的供电端连接,所述变压器的第四输入端接地,所述变压器的第一输出端与所述谐振电路的输入端连接,所述变压器的第二输出端接地。

9、根据权利要求8所述的电压吸收电路,其中,所述电压吸收电路还包括反馈电路,所述反馈电路的输出端与所述PWM芯片的PWM控制端连接,所述反馈电路的接地端接地。

25 10、根据权利要求9所述的电压吸收电路,其中,所述反馈电路包括光耦合器、第一电阻以及第二电阻,所述第一电阻的第一端与所述电压吸收电路的输出端连接,所述第一电阻的第二端与所述第二电阻的第一端、以及所述光耦合器的第一引脚连接,所述第二电阻的第二引脚接地,所述光耦合器的第三引脚接一固定电压,所述光耦合器的第四引脚为所述反馈电路的输出端,与所述PWM芯片的PWM控制端连接。

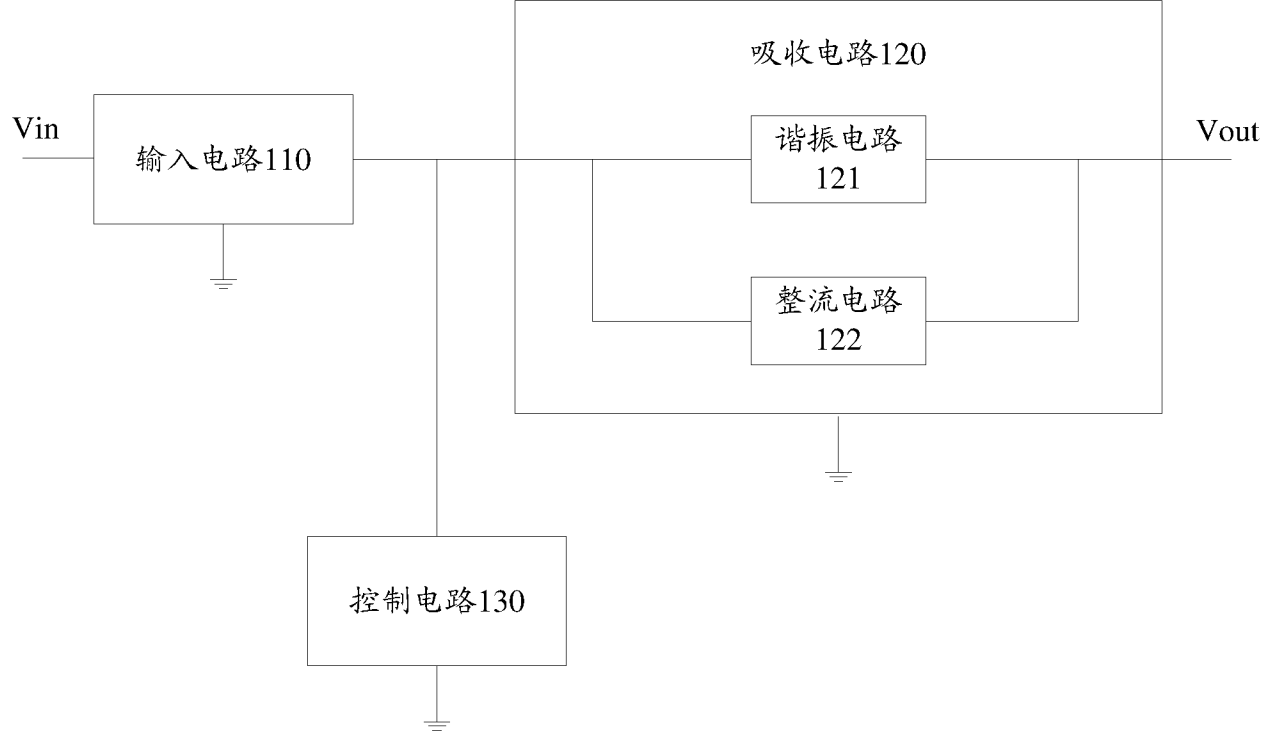


图 1

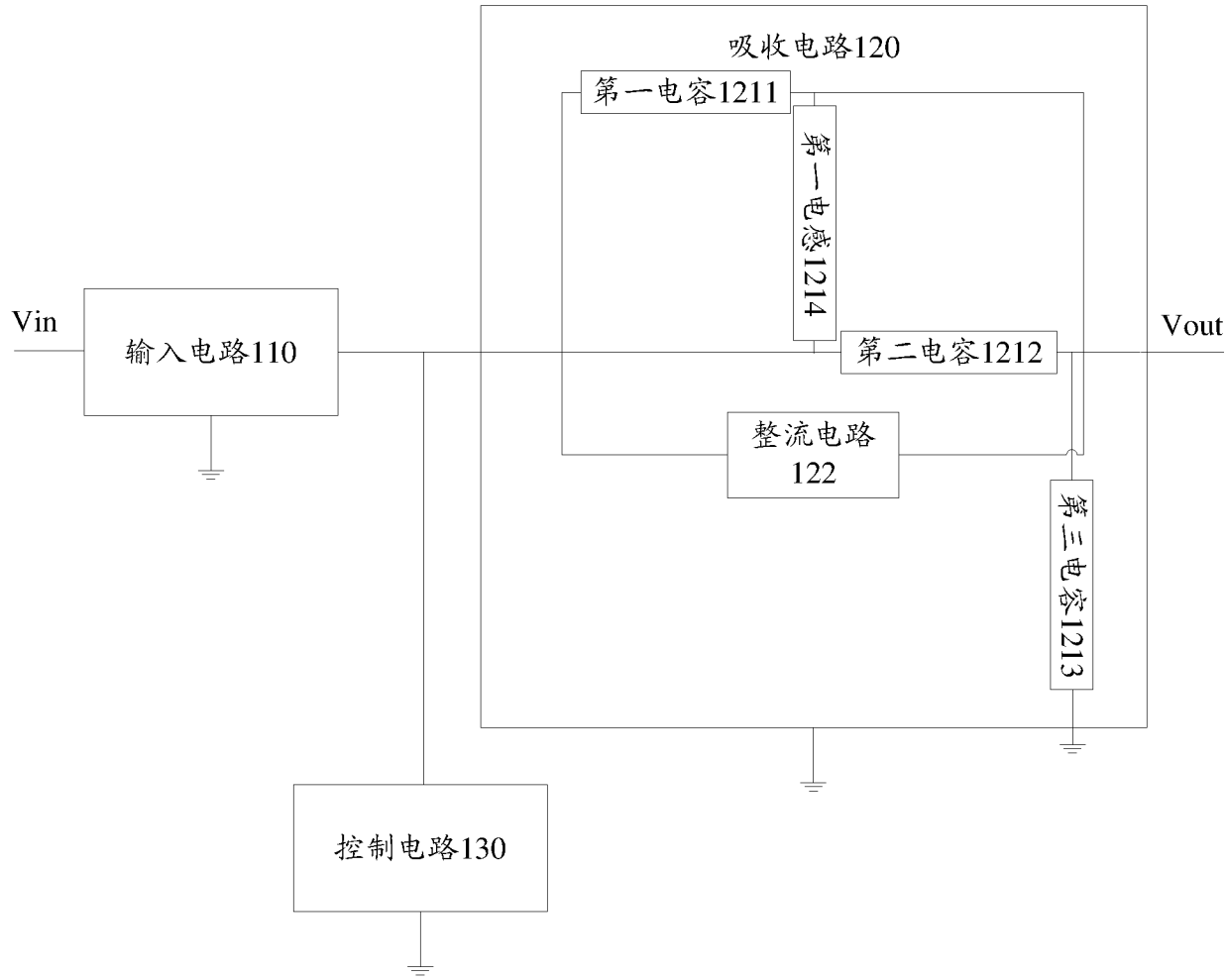


图 2

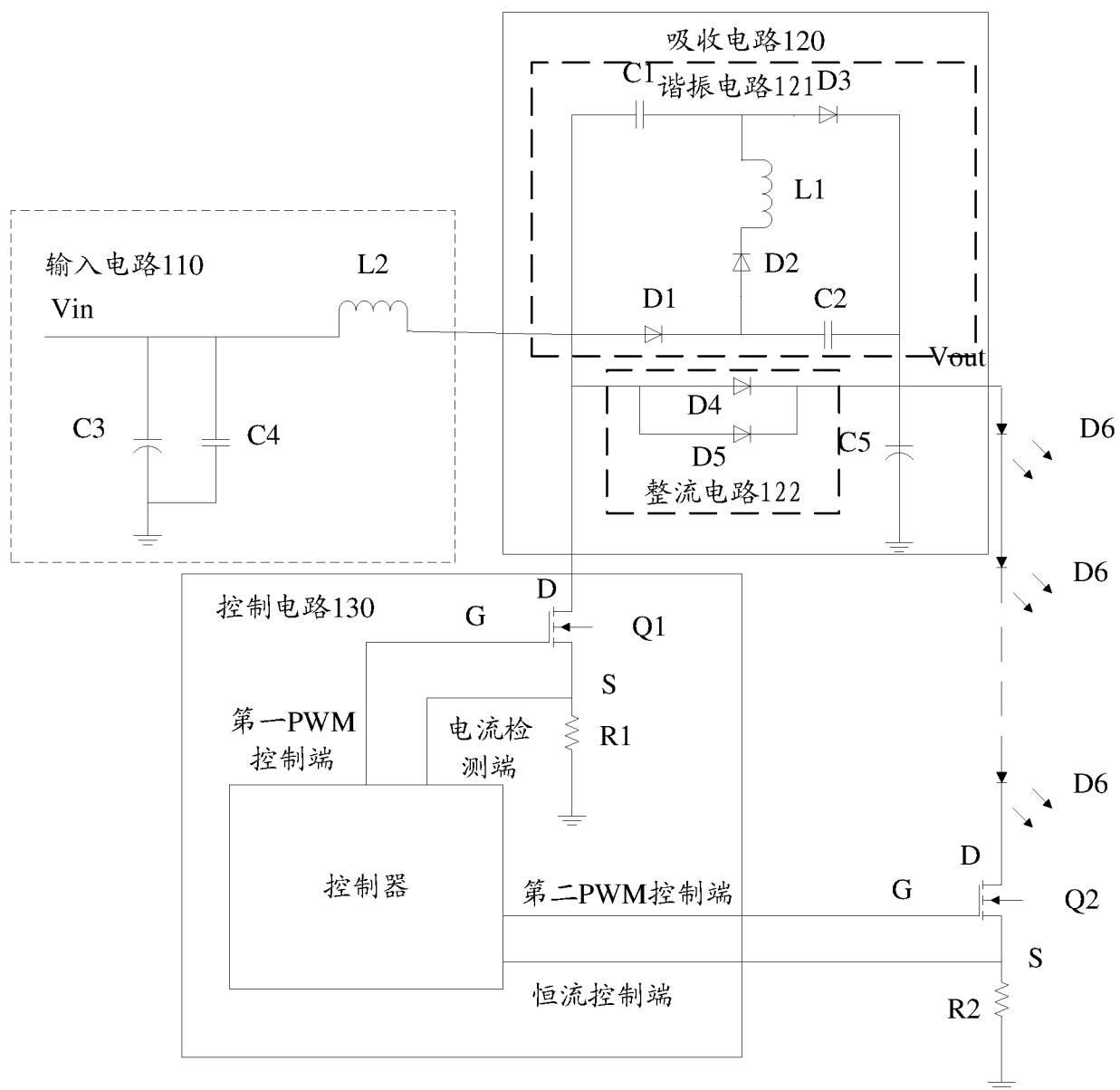


图 3

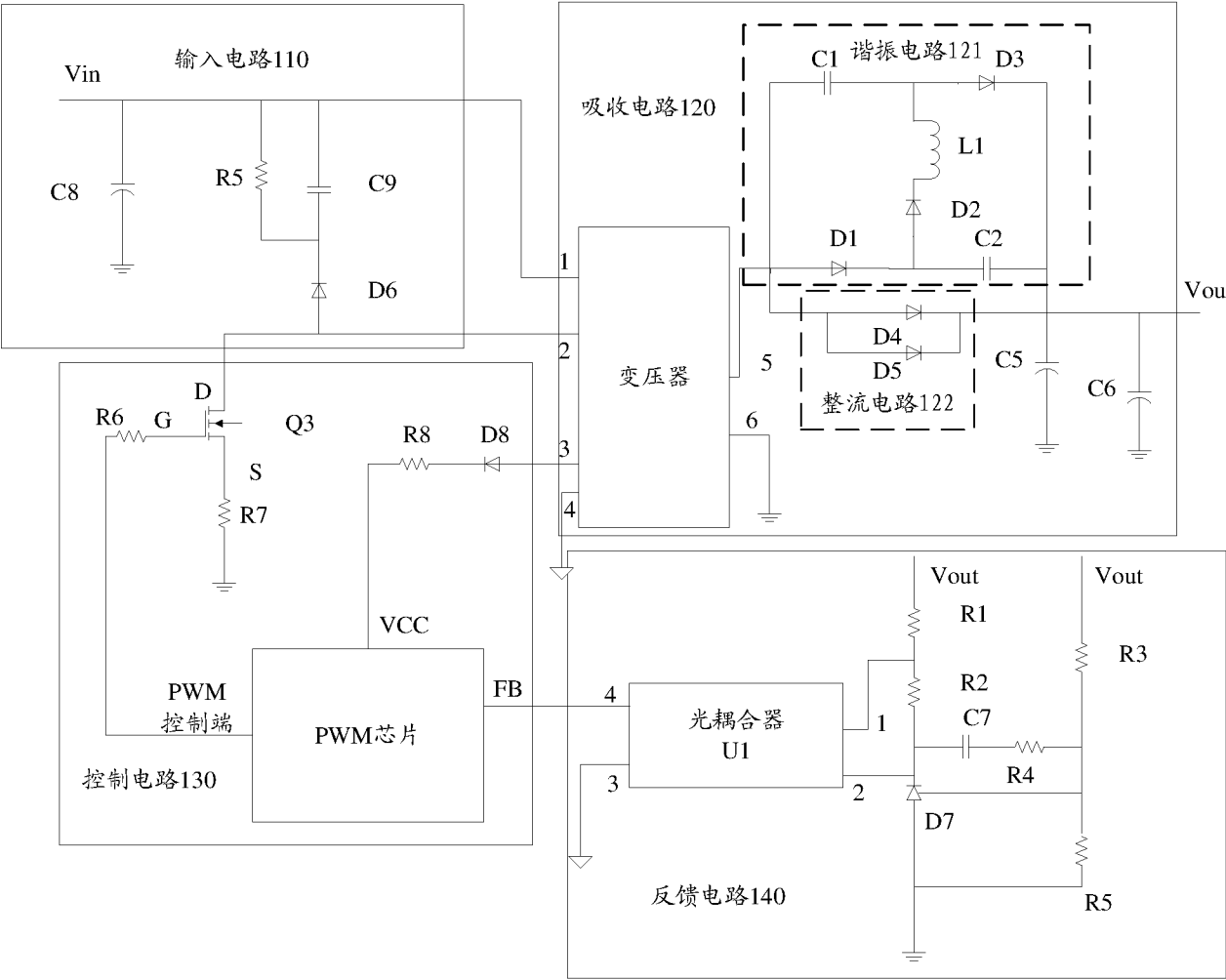


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/081009

A. CLASSIFICATION OF SUBJECT MATTER

H02H 9/04 (2006.01) i; H04N 5/63 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02H; H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC, IEEE: 吸收, 吸收电路, 尖峰, 无损, 整流, 寄生电容, 谐振, 截止, 导通, absorpt+ 2d circuit, peak 2d voltage, lossless, rectificat+, resonance, switch+, off, on, capacit+, parasitic

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 106230246 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 14 December 2016 (14.12.2016), description, paragraphs [0033]-[0034], and figures 4-6	1-10
A	CN 204304818 U (DONGGUAN AOYUAN ELECTRONIC TECHNOLOGY CO., LTD.), 29 April 2015 (29.04.2015), entire document	1-10
A	CN 204131384 U (WUHAN YONGLI RAYOO TECHNOLOGY CO., LTD.), 28 January 2015 (28.01.2015), entire document	1-10
A	CN 203708105 U (SHENZHEN TCL NEW TECHNOLOGY CO., LTD.), 09 July 2014 (09.07.2014), entire document	1-10
A	CN 204392077 U (SUZHOU INOVANCE TECHNOLOGY CO., LTD.), 10 June 2015 (10.06.2015), entire document	1-10
A	US 2002154522 A1 (SANKEN ELECTRIC CO., LTD.), 24 October 2002 (24.10.2002), entire document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 21 November 2017	Date of mailing of the international search report 11 December 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer TIAN, Xiaoyun Telephone No. (86-10) 010-61648497

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/081009

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106230246 A	14 December 2016	None	
CN 204304818 U	15 April 2015	None	
CN 204131384 U	28 January 2015	None	
CN 203708105 U	09 July 2014	None	
CN 204392077 U	10 June 2015	None	
US 2002154522 A1	24 October 2002	JP 3496717 B2	16 February 2004
		DE 60205058 T2	24 May 2006
		EP 1251630 A3	02 May 2003
		US 6466463 B1	15 October 2002
		JP 2002320388 A	31 October 2002
		EP 1251630 A2	23 October 2002
		EP 1251630 B1	20 July 2005
		DE 60205058 D1	25 August 2005

国际检索报告

国际申请号

PCT/CN2017/081009

A. 主题的分类 H02H 9/04(2006.01)i; H04N 5/63(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H02H;; H04N 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPODOC, IEEE: 吸收, 吸收电路, 尖峰, 无损, 整流, 寄生电容, 谐振, 截止, 导通, absorpt+ 2d circuit, peak 2d voltage, lossless, rectificat+, resonance, switch+, off, on, capacit+, parasitic																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 106230246 A (京东方科技集团股份有限公司 等) 2016年 12月 14日 (2016 - 12 - 14) 说明书第[0033]-[0034]段、图4-6</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 204304818 U (东莞市奥源电子科技有限公司) 2015年 4月 29日 (2015 - 04 - 29) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 204131384 U (武汉永力睿源科技有限公司) 2015年 1月 28日 (2015 - 01 - 28) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 203708105 U (深圳TCL新技术有限公司) 2014年 7月 9日 (2014 - 07 - 09) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 204392077 U (苏州汇川技术有限公司) 2015年 6月 10日 (2015 - 06 - 10) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>US 2002154522 A1 (SANKEN ELECTRIC CO., LTD.) 2002年 10月 24日 (2002 - 10 - 24) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 106230246 A (京东方科技集团股份有限公司 等) 2016年 12月 14日 (2016 - 12 - 14) 说明书第[0033]-[0034]段、图4-6	1-10	A	CN 204304818 U (东莞市奥源电子科技有限公司) 2015年 4月 29日 (2015 - 04 - 29) 全文	1-10	A	CN 204131384 U (武汉永力睿源科技有限公司) 2015年 1月 28日 (2015 - 01 - 28) 全文	1-10	A	CN 203708105 U (深圳TCL新技术有限公司) 2014年 7月 9日 (2014 - 07 - 09) 全文	1-10	A	CN 204392077 U (苏州汇川技术有限公司) 2015年 6月 10日 (2015 - 06 - 10) 全文	1-10	A	US 2002154522 A1 (SANKEN ELECTRIC CO., LTD.) 2002年 10月 24日 (2002 - 10 - 24) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
A	CN 106230246 A (京东方科技集团股份有限公司 等) 2016年 12月 14日 (2016 - 12 - 14) 说明书第[0033]-[0034]段、图4-6	1-10																					
A	CN 204304818 U (东莞市奥源电子科技有限公司) 2015年 4月 29日 (2015 - 04 - 29) 全文	1-10																					
A	CN 204131384 U (武汉永力睿源科技有限公司) 2015年 1月 28日 (2015 - 01 - 28) 全文	1-10																					
A	CN 203708105 U (深圳TCL新技术有限公司) 2014年 7月 9日 (2014 - 07 - 09) 全文	1-10																					
A	CN 204392077 U (苏州汇川技术有限公司) 2015年 6月 10日 (2015 - 06 - 10) 全文	1-10																					
A	US 2002154522 A1 (SANKEN ELECTRIC CO., LTD.) 2002年 10月 24日 (2002 - 10 - 24) 全文	1-10																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td style="vertical-align: top;"> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td style="vertical-align: top;"> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期 2017年 11月 21日		国际检索报告邮寄日期 2017年 12月 11日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 田晓云 电话号码 (86-10)010-61648497																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/081009

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106230246	A	2016年 12月 14日	无			
CN	204304818	U	2015年 4月 15日	无			
CN	204131384	U	2015年 1月 28日	无			
CN	203708105	U	2014年 7月 9日	无			
CN	204392077	U	2015年 6月 10日	无			
US	2002154522	A1	2002年 10月 24日	JP	3496717	B2	2004年 2月 16日
				DE	60205058	T2	2006年 5月 24日
				EP	1251630	A3	2003年 5月 2日
				US	6466463	B1	2002年 10月 15日
				JP	2002320388	A	2002年 10月 31日
				EP	1251630	A2	2002年 10月 23日
				EP	1251630	B1	2005年 7月 20日
				DE	60205058	D1	2005年 8月 25日