

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7340606号
(P7340606)

(45)発行日 令和5年9月7日(2023.9.7)

(24)登録日 令和5年8月30日(2023.8.30)

(51)国際特許分類 F I
H 0 2 M 7/219(2006.01) H 0 2 M 7/219
H 0 2 M 7/12 (2006.01) H 0 2 M 7/12 Q

請求項の数 14 (全22頁)

(21)出願番号	特願2021-528040(P2021-528040)	(73)特許権者	316011466 日立ジョンソンコントロールズ空調株式会社 東京都港区海岸一丁目16番1号
(86)(22)出願日	令和1年6月17日(2019.6.17)	(74)代理人	110001807 弁理士法人磯野国際特許商標事務所
(86)国際出願番号	PCT/JP2019/023827	(72)発明者	伊藤 佑樹 東京都港区海岸一丁目16番1号 日立 ジョンソンコントロールズ空調株式会社 内
(87)国際公開番号	WO2020/255184	(72)発明者	北條 敏幸 東京都港区海岸一丁目16番1号 日立 ジョンソンコントロールズ空調株式会社 内
(87)国際公開日	令和2年12月24日(2020.12.24)	審査官	柳下 勝幸
審査請求日	令和4年6月10日(2022.6.10)		

最終頁に続く

(54)【発明の名称】 電力変換装置、モータ制御装置、および空気調和機

(57)【特許請求の範囲】

【請求項1】

交流電力を直流電力に変換する電力変換装置であって、
 正側直流母線と負側直流母線との間に接続された第1スイッチング素子と第2スイッチング素子の直列回路を有する第1スイッチング主回路と、
 前記正側直流母線と前記負側直流母線との間に接続された第3スイッチング素子と第4スイッチング素子の直列回路を有する第2スイッチング主回路と、
 前記第1スイッチング素子、前記第2スイッチング素子、前記第3スイッチング素子、前記第4スイッチング素子のそれぞれに並列に接続された還流ダイオードと、
 前記第1スイッチング素子に並列に接続された還流ダイオードに逆電圧を印加する第1逆電圧印加回路と、
 前記第2スイッチング素子に並列に接続された還流ダイオードに逆電圧を印加する第2逆電圧印加回路と、
 交流電源の一端と、前記第1スイッチング素子と前記第2スイッチング素子の接続点との間に接続されたリアクトルと、を備え、
 前記第1スイッチング主回路の還流ダイオードの電流特性は、前記第2スイッチング主回路の還流ダイオードの電流特性と比較して、逆回復時間が大きい、
 ことを特徴とする電力変換装置。

10

【請求項2】

交流電力を直流電力に変換する電力変換装置であって、

20

正側直流母線と負側直流母線との間に接続された第 1 スイッチング素子と第 2 スイッチング素子の直列回路を有する第 1 スイッチング主回路と、

前記正側直流母線と前記負側直流母線との間に接続された第 3 スイッチング素子と第 4 スイッチング素子の直列回路を有する第 2 スイッチング主回路と、

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子のそれぞれに並列に接続された還流ダイオードと、

前記第 1 スイッチング素子に並列に接続された還流ダイオードに逆電圧を印加する第 1 逆電圧印加回路と、

前記第 2 スイッチング素子に並列に接続された還流ダイオードに逆電圧を印加する第 2 逆電圧印加回路と、

交流電源の一端と、前記第 1 スイッチング素子と前記第 2 スイッチング素子の接続点との間に接続されたリアクトルと、を備え、

前記第 1 スイッチング素子および前記第 2 スイッチング素子は、前記第 3 スイッチング素子および前記第 4 スイッチング素子と比較してオン抵抗が小さい、

ことを特徴とする電力変換装置。

【請求項 3】

請求項 1 または 2 において、

前記正側直流母線と前記負側直流母線との間に平滑コンデンサを備え、

前記リアクトルを介して前記第 1 スイッチング素子と前記第 2 スイッチング素子の接続点と、前記第 3 スイッチング素子と前記第 4 スイッチング素子の接続点との間に交流電力を入力し、

前記正側直流母線と前記負側直流母線との間から直流電力を出力する、

ことを特徴とする電力変換装置。

【請求項 4】

請求項 1 または 2 において、

前記第 1 スイッチング主回路のスイッチング回数は、前記第 2 スイッチング主回路のスイッチング回数より大きい、

ことを特徴とする電力変換装置。

【請求項 5】

請求項 1 または 2 において、

複数の前記還流ダイオードは、前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子のそれぞれに内在する寄生のダイオードである、

ことを特徴とする電力変換装置。

【請求項 6】

請求項 1 または 2 において、

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子は、MOSFET で構成される、

ことを特徴とする電力変換装置。

【請求項 7】

請求項 1 または 2 において、

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子は、IGBT、または SJ-MOSFET、または SiC-MOSFET で構成される、

ことを特徴とする電力変換装置。

【請求項 8】

請求項 1 または 2 において、

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子のゲートを統括的に制御するゲート制御回路を備える、

ことを特徴とする電力変換装置。

10

20

30

40

50

【請求項 9】

請求項 8 において、

前記ゲート制御回路は、前記第 1 逆電圧印加回路と前記第 2 逆電圧印加回路を制御する、ことを特徴とする電力変換装置。

【請求項 10】

請求項 9 において、

前記ゲート制御回路は、前記第 1 スイッチング素子と前記第 2 スイッチング素子と前記第 1 逆電圧印加回路と前記第 2 逆電圧印加回路を制御する信号に、入力の交流電圧の周波数より高い周波数を含むパルス状の高周波を挿入する、

ことを特徴とする電力変換装置。

10

【請求項 11】

交流電力を直流電力に変換する電力変換装置であって、

正側直流母線と負側直流母線との間に接続された第 1 スイッチング素子と第 2 スイッチング素子の直列回路を有する第 1 スイッチング主回路と、

前記正側直流母線と前記負側直流母線との間に接続された第 3 スイッチング素子と第 4 スイッチング素子の直列回路を有する第 2 スイッチング主回路と、

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子のそれぞれに並列に接続された還流ダイオードと、

前記第 1 スイッチング素子に並列に接続された還流ダイオードに逆電圧を印加する第 1 逆電圧印加回路と、

20

前記第 2 スイッチング素子に並列に接続された還流ダイオードに逆電圧を印加する第 2 逆電圧印加回路と、

前記第 1 スイッチング素子、前記第 2 スイッチング素子、前記第 3 スイッチング素子、前記第 4 スイッチング素子のゲートを統括的に制御するゲート制御回路と、を備え、

前記ゲート制御回路は、前記第 1 逆電圧印加回路と前記第 2 逆電圧印加回路を制御するものであり、

前記ゲート制御回路は、前記第 1 スイッチング素子と前記第 2 スイッチング素子と前記第 1 逆電圧印加回路と前記第 2 逆電圧印加回路を制御する信号に、入力の交流電圧の周波数より高い周波数を含むパルス状の高周波を挿入するものであり、

前記第 1 スイッチング素子と前記第 2 スイッチング素子のゲートを制御する信号に挿入するパルス状の高周波と、前記第 1 逆電圧印加回路と前記第 2 逆電圧印加回路を制御する信号に挿入するパルス状の高周波とが、同一のパルス数または同一の周波数である、

30

ことを特徴とする電力変換装置。

【請求項 12】

交流電力を直流電力に変換する電力変換装置であって、

正側直流母線と負側直流母線との間に接続された第 1 スイッチング素子と第 2 スイッチング素子の直列回路を有するスイッチング主回路と、

前記正側直流母線と前記負側直流母線との間に接続された第 1 整流ダイオードと第 2 整流ダイオードの直列回路を有する整流回路と、

前記第 1 スイッチング素子、前記第 2 スイッチング素子のそれぞれに並列に接続された還流ダイオードと、

40

前記第 1 スイッチング素子に並列に接続された前記還流ダイオードに逆電圧を印加する第 1 逆電圧印加回路と、

前記第 2 スイッチング素子に並列に接続された前記還流ダイオードに逆電圧を印加する第 2 逆電圧印加回路と、

前記第 1 スイッチング素子と前記第 2 スイッチング素子と前記第 1 逆電圧印加回路と前記第 2 逆電圧印加回路とを統括的に制御するゲート制御回路と、

前記第 1 スイッチング素子と前記第 2 スイッチング素子の接続点に第 1 端子を接続するリアクトルと、

前記正側直流母線と前記負側直流母線との間に接続される平滑コンデンサと、を備え、

50

前記ゲート制御回路は、前記第1逆電圧印加回路と前記第2逆電圧印加回路を制御するものであり、

前記ゲート制御回路は、前記第1スイッチング素子と前記第2スイッチング素子と前記第1逆電圧印加回路と前記第2逆電圧印加回路を制御する信号に、入力交流電圧の周波数より高い周波数を含むパルス状の高周波を挿入するものであり、

前記第1スイッチング素子と前記第2スイッチング素子のゲートを制御する信号に挿入するパルス状の高周波と、前記第1逆電圧印加回路と前記第2逆電圧印加回路を制御する信号に挿入するパルス状の高周波とが、同一のパルス数または同一の周波数であり、

前記第1スイッチング素子と前記第2スイッチング素子は、MOSFETで構成され、複数の前記還流ダイオードは、前記第1スイッチング素子、前記第2スイッチング素子のそれぞれに内在する寄生のダイオードで構成され、

前記リアクトルを介して前記第1スイッチング素子と前記第2スイッチング素子の接続点と、前記第1整流ダイオードと第2整流ダイオードの接続点との間に交流電力を入力し、前記正側直流母線と前記負側直流母線との間から直流電力を出力する、ことを特徴とする電力変換装置。

【請求項13】

請求項1から請求項1.2のいずれか一項に記載の電力変換装置と、前記電力変換装置の出力を直流電源とするインバータ装置と、を備え、

前記インバータ装置の交流出力でモータを駆動する、ことを特徴とするモータ制御装置。

【請求項14】

請求項1.3に記載のモータ制御装置を搭載する、ことを特徴とする空気調和機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力変換装置、モータ制御装置、および空気調和機に関する。

【背景技術】

【0002】

電力変換装置としてのコンバータ（交流 - 直流変換）やインバータ（直流 - 交流変換）においては、スイッチング素子のオン・オフの切替えの際における逆回復電流や逆回復時間が共通の課題となっている。例えば特許文献1がある。

特許文献1の[要約]には、「[課題]環流ダイオードを流れる電流の向きを検出するための検出器を設けることなく環流ダイオードの逆回復を適正に行うことができる電力変換装置を提供することである。[解決手段] 直流電圧源に直列接続され負荷に電力を供給する二個一組の主回路スイッチング素子4u、4xと、これら各主回路スイッチング素子に逆並列接続された環流ダイオード5u、5xと、これら各環流ダイオードが遮断するにあたって、直流電圧源より小さな逆電圧を各環流ダイオードに印加する逆電圧印加回路8とを備え、二個一組の主回路スイッチング素子を互いにオン状態とオフ状態とを切替える際に両主回路スイッチング素子をとともオフする休止期間を有し、主回路スイッチング素子がオフした時点から始まる休止期間中に逆電圧印加回路の逆電圧印加スイッチング素子をオンさせ休止期間の経過後にオフさせる。」と記載され、電力変換装置における環流ダイオードの逆回復を適正に行う技術が開示されている。

【先行技術文献】

【特許文献】

【0003】

【文献】特開2006-141168号公報

【発明の概要】

【発明が解決しようとする課題】

10

20

30

40

50

【 0 0 0 4 】

しかしながら、特許文献 1 に開示された技術は、インバータに適用した技術であり、回路構成が異なるコンバータにおいては、回路構成やスイッチング損失およびコスト低減などにおいて、工夫を要するという課題（問題）がある。

【 0 0 0 5 】

そこで、本発明は、交流 - 直流変換をする電力変換装置において、低コストで、スイッチング損失が少なく高効率の電力変換装置を提供することを課題（目的）とする。

【課題を解決するための手段】

【 0 0 0 6 】

前記の課題を解決するために、本発明を以下のように構成した。

10

すなわち、本発明の電力変換装置は、交流電力を直流電力に変換する電力変換装置であって、正側直流母線と負側直流母線との間に接続された第 1 スwitchング素子と第 2 スwitchング素子の直列回路を有する第 1 スwitchング主回路と、前記正側直流母線と前記負側直流母線との間に接続された第 3 スwitchング素子と第 4 スwitchング素子の直列回路を有する第 2 スwitchング主回路と、前記第 1 スwitchング素子、前記第 2 スwitchング素子、前記第 3 スwitchング素子、前記第 4 スwitchング素子のそれぞれに並列に接続された還流ダイオードと、前記第 1 スwitchング素子に並列に接続された還流ダイオードに逆電圧を印加する第 1 逆電圧印加回路と、前記第 2 スwitchング素子に並列に接続された還流ダイオードに逆電圧を印加する第 2 逆電圧印加回路と、交流電源の一端と、前記第 1 スwitchング素子と前記第 2 スwitchング素子の接続点との間に接続されたリアクトルと、

20

を備え、前記第 1 スwitchング主回路の還流ダイオードの電流特性は、前記第 2 スwitchング主回路の還流ダイオードの電流特性と比較して、逆回復時間が大きい、ことを特徴とする。

【 0 0 0 7 】

また、その他の手段は、発明を実施するための形態のなかで説明する。

【発明の効果】

【 0 0 0 8 】

本発明によれば、低コストで、スイッチング損失が少なく高効率の交流 - 直流変換をする電力変換装置を提供することができる。

【図面の簡単な説明】

30

【 0 0 0 9 】

【図 1】本発明の第 1 実施形態に係る電力変換装置の回路構成例と、交流電源装置、インバータ装置、モータとの接続構成例を示す図である。

【図 2】本発明の第 1 実施形態に係る電力変換装置におけるスイッチング素子を制御するゲート信号および逆電圧印加回路を制御するゲート信号の例を簡易的に示す図である。

【図 3】本発明の第 1 実施形態に係る電力変換装置において、逆電圧印加回路の駆動信号を印加しない場合に、スイッチング素子の還流ダイオードの逆回復電流が流れる様子を模式的に示す図である。

【図 4】本発明の第 1 実施形態に係る電力変換装置において、逆電圧印加回路の駆動信号を印加した場合に、スイッチング素子の還流ダイオードの逆回復電流が逆電圧印加回路に流れる様子を模式的に示す図である。

40

【図 5】本発明の第 1 実施形態に係る電力変換装置における各部の信号、電圧、電流の関連の例を示すタイムチャートである。

【図 6】本発明の第 2 実施形態に係る電力変換装置の回路構成例を示す図である。

【図 7】本発明の第 3 実施形態に係るモータ制御装置と、第 4 実施形態に係る空気調和機の構成例を示す図である。

【図 8】本発明の第 4 実施形態に係る空気調和機の具体的な構成例を示す図である。

【発明を実施するための形態】

【 0 0 1 0 】

以下に、本願の発明を実施するための形態（以下、「実施形態」と称す）を、図面を参

50

照して説明する。

【 0 0 1 1 】

第 1 実施形態：電力変換装置

本発明の第 1 実施形態に係る電力変換装置について、図 1 ~ 図 5 を参照して説明する。

図 1 は、本発明の第 1 実施形態に係る電力変換装置 1 0 の回路構成例と、交流電源 2 0 0、インバータ装置（インバータ）2 0、モータ 3 0 0 との接続構成例を示す図である。

電力変換装置 1 0 は、交流電源 2 0 0 から交流電力（交流電圧）を入力して、直流電力（直流電圧）に変換し、インバータ装置 2 0 に直流電力（直流電圧）を供給する。また、インバータ装置（ I N V ） 2 0 は直流電力（直流電圧）を所定の交流電圧と周波数の三相交流電力（三相交流電圧）に変換し、モータ（ M ） 3 0 0 に三相交流電力（三相交流電圧）を供給している。

10

【 0 0 1 2 】

電力変換装置 1 0 は、スイッチング素子 Q 1（第 1 スwitchング素子）、スイッチング素子 Q 2（第 2 スwitchング素子）を有するスイッチング主回路 1 0 1（第 1 スwitchング主回路）と、スイッチング素子 Q 3（第 3 スwitchング素子）、スイッチング素子 Q 4（第 4 スwitchング素子）を有するスイッチング主回路 1 0 2（第 2 スwitchング主回路）と、スイッチング素子 Q 1，Q 2，Q 3，Q 4 を統括制御するゲート制御回路 1 0 3 とを備えている。

また、電力変換装置 1 0 は、逆電圧印加回路 A 1（第 1 逆電圧印加回路）、逆電圧印加回路 A 2（第 2 逆電圧印加回路）と、リアクトル L と、平滑コンデンサ C と、還流ダイオード D 1，D 2，D 3，D 4 とを備えている。

20

【 0 0 1 3 】

スイッチング主回路 1 0 1 とスイッチング主回路 1 0 2 は、正側直流母線 1 0 4 と負側直流母線 1 0 5 から見て並列に接続されている。

スイッチング主回路 1 0 1 の中間点、すなわちスイッチング素子 Q 1 とスイッチング素子 Q 2 との接続点には、交流電源 2 0 0 の一方の端子がリアクトル L を介して接続されている。なお、リアクトル L のスイッチング素子 Q 1 とスイッチング素子 Q 2 の接続点に接続される端子をリアクトル L の第 1 端子と呼称する。

スイッチング主回路 1 0 2 の中間点、すなわちスイッチング素子 Q 3 とスイッチング素子 Q 4 との接続点には、交流電源 2 0 0 の他方の端子が接続されている。

30

平滑コンデンサ C は、正側直流母線 1 0 4 と負側直流母線 1 0 5 との間に接続されている。

【 0 0 1 4 】

また、スイッチング素子 Q 1 の両端の端子（M O S F E T の場合にはソースとドレイン）には逆電圧印加回路 A 1 が接続されている。スイッチング素子 Q 2 の両端の端子には逆電圧印加回路 A 2 が接続されている。

逆電圧印加回路 A 1 と逆電圧印加回路 A 2 は、前記のゲート制御回路 1 0 3 で制御される。

また、スイッチング素子 Q 1，Q 2，Q 3，Q 4 のそれぞれの両端子間に、還流ダイオード D 1，D 2，D 3，D 4 がそれぞれ逆並列（並列）に接続されている。

40

【 0 0 1 5 】

図 1 においては、スイッチング素子 Q 1，Q 2，Q 3，Q 4 は、M O S F E T（Metal Oxide Semiconductor Field Effect Transistor）の一般的な記号で表記している。スイッチング素子（Q 1，Q 2，Q 3，Q 4）が M O S F E T である場合には、M O S F E T に内在する寄生ダイオードを還流ダイオード D 1，D 2，D 3，D 4 として兼ねることもある。また、還流ダイオード D 1，D 2，D 3，D 4 を外付けする場合もある。

以下においては、還流ダイオード D 1，D 2，D 3，D 4 は、M O S F E T で構成されるスイッチング素子（Q 1，Q 2，Q 3，Q 4）のそれぞれに内在する寄生ダイオードによって構成される場合について説明する。

【 0 0 1 6 】

50

また、スイッチング素子 Q 1 , Q 2 を有するスイッチング主回路 1 0 1 は、スイッチング素子 Q 3 , Q 4 を有するスイッチング主回路 1 0 2 に比較して、高速に動作が可能なように設定される。

その理由は、スイッチング主回路 1 0 1 には図 1 に示すようにリアクトル L が接続され、スイッチング素子 Q 1 , Q 2 をパルス状の高周波で駆動することにより、昇圧動作をさせるからである。

【 0 0 1 7 】

そのため、スイッチング素子 Q 1 , Q 2 は、スイッチング素子 Q 3 , Q 4 に比較してスイッチング速度が速い特性のスイッチング素子を選定する。また、スイッチングが速いことは、逆回復電流が小さく、逆回復時間が短いことに対応する。また、逆回復電流が小さいことは、スイッチング素子としてのオン抵抗が大きいことに相当する。ただし、スイッチング回数が大きくなって総合的に流れる電流が大きくなれば、1 回あたりの逆回復電流の損失は、逆回復電流が小さいスイッチング素子 Q 1 , Q 2 の方が、スイッチング素子 Q 3 , Q 4 に比較して小さい。しかし、スイッチング素子 Q 1 , Q 2 のスイッチング回数がスイッチング素子 Q 3 , Q 4 に比較して多いため、総合的には、スイッチング素子 Q 1 , Q 2 の逆回復電流に起因する損失は、スイッチング素子 Q 3 , Q 4 に比較して大きくなる。

このような理由から、逆回復電流に起因する損失を低減するように、スイッチング素子 Q 1 , Q 2 に、それぞれ並列に逆電圧印加回路 A 1 , A 2 を設けている。

【 0 0 1 8 】

< スイッチング素子 Q 1 ~ Q 4、逆電圧印加回路 A 1 , A 2 の制御信号 >

図 2 は、本発明の第 1 実施形態に係る電力変換装置 1 0 におけるスイッチング素子 Q 1 , Q 2 , Q 3 , Q 4 を制御するゲート信号、および逆電圧印加回路 A 1 , A 2 を制御するゲート信号の例を簡易的かつ模式的に示す図である。なお、前記したように、ゲート制御回路 1 0 3 がスイッチング素子 Q 1 , Q 2 , Q 3 , Q 4 のゲートを制御する。また、ゲート制御回路 1 0 3 は、例えばマイコンなどによって構成される。

図 2 において、上から下へ順に、1 段目は交流電源 2 0 0 の電圧波形を示す「交流電源電圧」である。2 段目 ~ 5 段目はスイッチング素子 Q 1 ~ Q 4 のそれぞれの駆動信号（制御信号、オン・オフに対応）を示す「Q 1」、「Q 2」、「Q 3」、「Q 4」である。6 段目 ~ 7 段目は逆電圧印加回路 A 1 , A 2 のそれぞれの駆動信号（オン・オフに対応）を示す「A 1」、「A 2」である。

【 0 0 1 9 】

スイッチング主回路 1 0 1 とスイッチング主回路 1 0 2 で構成される整流回路としては、図 2 において、交流電源 2 0 0 の交流電圧が正の区間では、スイッチング素子 Q 1 とスイッチング素子 Q 4 が基本的には、オン（ON）して、正の交流電圧を正側直流母線 1 0 4 と負側直流母線 1 0 5 との間に整流して直流電圧を供給する。

また、交流電源 2 0 0 の交流電圧が負の区間では、スイッチング素子 Q 2 とスイッチング素子 Q 3 が基本的には、オンして、負の交流電圧を正側直流母線 1 0 4 と負側直流母線 1 0 5 との間に整流して直流電圧を供給する。

【 0 0 2 0 】

このように、交流電源 2 0 0 の交流電圧が正の区間と負の区間でスイッチング素子 Q 1 , Q 2 , Q 3 , Q 4 のオン・オフ（ON / OFF）を制御することによって、交流電源 2 0 0 の交流電圧（交流電力）の全波を整流して、正側直流母線 1 0 4 と負側直流母線 1 0 5 との間に直流電圧（直流電力）を出力する。

また、正側直流母線 1 0 4 と負側直流母線 1 0 5 とに出力された直流電圧には、交流電圧の正弦波形に関連した脈流成分が含まれるので平滑コンデンサ C で電圧を平滑化する。

【 0 0 2 1 】

なお、前記のように交流電源 2 0 0 の交流電圧が正の区間ではスイッチング素子 Q 1 を基本的にオン、負の区間では、スイッチング素子 Q 2 を基本的にオンする。

ここで、「基本的」と書いたのは、スイッチング素子 Q 1 とスイッチング素子 Q 2 は、図 2 に示すようにパルス状の高周波の信号を混在させるからである。

10

20

30

40

50

パルス状の高周波を混在させる理由は、リアクトルLを用いて、電圧を昇圧させるためと、交流電源200側から電力変換装置10をみたときの電流（電力）の力率を改善するためである。

【0022】

図2における各駆動信号（ゲート信号、ゲート制御信号、制御信号）の波形と各素子、各回路の動作の詳細を説明する。

図2において、交流電源200の交流電圧（交流電源電圧）が正の区間と負の区間がある。後記する図3、図4、図5との関係から、交流電圧が負の区間について詳しく説明する。

図2において、交流電源200の交流電源電圧が負の区間を前半（正弦波の角 $0 \sim \pi/2$ ）と後半（正弦波の角 $\pi/2 \sim \pi$ ）に分けて説明する。

10

【0023】

《交流電源電圧が負の区間の後半（正弦波の角 $\pi/2 \sim \pi$ ）》

後半（正弦波の角 $\pi/2 \sim \pi$ ）では、スイッチング素子Q2のゲート制御信号の波形は、正電位（高電位、H信号）であり、スイッチング素子Q1のゲート制御信号の波形は、負電位（低電位、L信号）である。また、スイッチング素子Q4は負電位（低電位、L信号）であり、スイッチング素子Q3は正電位（高電位、H信号）である。

これらの制御波形によって、交流電源電圧が負の区間におけるスイッチング素子Q1, Q2, Q3, Q4で整流動作が行われる。

なお、逆電圧印加回路A1, A2の制御信号は、負電位（低電位、L信号）である。

20

【0024】

《交流電源電圧が負の区間の前半（正弦波の角 $0 \sim \pi/2$ ）》

また、前半（正弦波の角 $0 \sim \pi/2$ ）では、スイッチング素子Q2のゲート制御信号の波形は、正電位（高電位、H信号）の間に複数のパルス状の負電位（低電位、L信号）が混入（挿入）されている。また、スイッチング素子Q1のゲート制御信号の波形は、負電位（低電位、L信号）の間に複数のパルス状の正電位（高電位、H信号）が混入（挿入）されている。なお、スイッチング素子Q2のゲート制御信号の波形とスイッチング素子Q1のゲート制御信号の波形とは、概ね、互いに反転した関係にある（切り替わり時の過渡期を除く）。

このように、交流電源電圧が負の区間の前半（正弦波の角 $0 \sim \pi/2$ ）において、スイッチング素子Q2, Q1に複数のパルス状の駆動信号（制御信号）を挿入することが、前記した電圧を昇圧させるためと、電流（電力）の力率を改善することに相当する。

30

【0025】

また、前半（正弦波の角 $0 \sim \pi/2$ ）においても、スイッチング素子Q3は負電位（低電位、L信号）であり、スイッチング素子Q4は正電位（高電位、H信号）である。

また、逆電圧印加回路A2の制御信号は、スイッチング素子Q2が正電位（高電位、H信号）から負電位（低電位、L信号）に変化したタイミングで、一時的に正電位（高電位、H信号）となるパルス状の波形である。

また、逆電圧印加回路A1の制御信号は、スイッチング素子Q1が正電位（高電位、H信号）から負電位（低電位、L信号）に変化したタイミングで、一時的に正電位（高電位、H信号）となるパルス状の波形である。

40

このように、逆電圧印加回路A1, A2を動作させる理由の詳細は後記する。

【0026】

以上、図2における、交流電源200の交流電源電圧が負の区間について説明したが、交流電源電圧が正の区間についても、各信号の正負が変わることがあっても基本的の同じような波形と動作であるので、重複する説明は省略する。

【0027】

なお、図2においては、スイッチング素子Q1, Q2におけるパルス状の高周波の信号を混在させたゲート制御信号の波形は、簡単化して模式的に表記したものである。実際には、昇圧のみならず力率の制御にも関連するので、パルス幅やパルス間隔も変える場合が

50

ある。

また、スイッチング素子 Q 1 , Q 2 のゲート制御信号において、交流電源電圧が負の区間でパルス状の高周波の信号を混在させる際に、負の区間の一部の区間のみパルス状の高周波を挿入する場合と、全般的に挿入する場合とがある。どの程度の区間と周波数と波形で入れるかは、昇圧電圧と力率をどの程度に設定するかによって変わる。

なお、スイッチング素子 Q 1 , Q 2 のゲート制御信号において、交流電源電圧が正の区間でパルス状の高周波の信号を混在させる場合も、同様の理由である。

【 0 0 2 8 】

なお、前記したように、スイッチング素子 Q 1 , Q 2 のゲート制御信号に挿入するパルス状の高周波と、逆電圧印加回路 A 1 , A 2 を制御する信号に挿入するパルス状の高周波とは概ね対応しているため、それぞれのパルス状の高周波は、パルス幅やタイミングは異なるが、概ね同一のパルス数となる場合がある。

10

【 0 0 2 9 】

また、図 2 において、スイッチング素子 Q 3 およびスイッチング素子 Q 4 のゲート制御信号にはパルス状の高周波が挿入されていない。

その理由は、スイッチング素子 Q 3 , Q 4 のゲート制御信号が、交流電源 2 0 0 の交流周波数（例えば 5 0 H z または 6 0 H z ）に対応しており、低周波であって、スイッチング損失（逆回復電流による損失）があったとしても、パルス状の高周波の含まれるスイッチング素子 Q 1 , Q 2 に比較すれば軽微であるので無視している。そのため、スイッチング素子 Q 3 , Q 4 にはスイッチング損失（逆回復電流による損失）を低減するための逆電圧印加回路を並列に備えてはいない。

20

【 0 0 3 0 】

なお、スイッチング素子 Q 3 とスイッチング素子 Q 4 は、交流電源 2 0 0 の交流電圧（交流電源電圧）に対応して、交互にオン・オフ（ O N / O F F ）するように設定されるが、スイッチング素子 Q 3 のゲート制御信号とスイッチング素子 Q 4 のゲート制御信号が共に正電位（ H 信号、高電位）となることは、避けている。

スイッチング素子 Q 3 , Q 4 のどちらかが、オンする前に、他方のスイッチング素子 Q 4 , Q 3 は、必ずオフしている。これは、スイッチング素子 Q 3 , Q 4 を介して、正側直流母線 1 0 4 と負側直流母線 1 0 5 との間に短絡電流が流れるのを防止するためである。

【 0 0 3 1 】

< 還流ダイオードの逆回復電流 >

図 3 は、本発明の第 1 実施形態に係る電力変換装置 1 0 において、逆電圧印加回路 A 1 , A 2 の駆動信号を印加しない場合に、スイッチング素子 Q 2 の還流ダイオード（ M O S F E T の寄生ダイオード）の逆回復電流が流れる様子を模式的に示す図である。

なお、図 3 においては、交流電源電圧の交流周期で電圧が負の周期において、スイッチング素子 Q 2 がオン（ O N ） 、スイッチング素子 Q 1 がオフ（ O F F ）の状態からスイッチング素子 Q 2 がオフ（ O F F ） 、スイッチング素子 Q 1 がオン（ O N ）の状態に切り換わる過程における動作、現象について説明する。

【 0 0 3 2 】

図 3 において、上段はスイッチング素子 Q 2 がオン（ O N ） 、スイッチング素子 Q 1 がオフ（ O F F ）の状態を示している。なお、交流電源電圧は負の状態である。

40

また、中段はスイッチング素子 Q 1 , Q 2 が共にオフ（ O F F ）の状態を示している。なお、交流電源電圧は負の状態である。

また、下段はスイッチング素子 Q 2 がオフ（ O F F ）からスイッチング素子 Q 1 がオン（ O N ）に切り替わったときの状態を示している。なお、交流電源電圧は負の状態である。

また、図 3 においては、逆電圧印加回路 A 2 は動作していない（オフ）場合であり、逆電圧印加回路 A 2 は、スイッチング素子 Q 2 に対して電氣的に作用していない状況であるので、逆電圧印加回路 A 1 , A 2 を記載していない。

【 0 0 3 3 】

《上段： Q 2 がオン、 Q 1 がオフ》

50

図3の上段においては、前記したようにスイッチング素子Q2がオン(ON)、スイッチング素子Q1がオフ(OFF)の状態を示している。

交流電源電圧が負(負のサイクル)であって、スイッチング素子Q2がオン、スイッチング素子Q1がオフであると、スイッチング素子Q2のオン電流と還流ダイオード(寄生ダイオード)D2の順方向電流が流れ、リアクトルLの方へ電流I2として流れている。

【0034】

《中段：Q2がオフ、Q1がオフ》

図3の中段においては、前記したようにスイッチング素子Q2がオフ(OFF)になり、スイッチング素子Q1もオフ(OFF)である状態を示している。

スイッチング素子Q2がオフになると、スイッチング素子Q2に電流が流れなくなる。

10

ただし、交流電源電圧が負(負のサイクル)であるので、還流ダイオード(寄生ダイオード)D3(図1)、平滑コンデンサC(図1)、還流ダイオード(寄生ダイオード)D2(図1)の経路で、スイッチング素子Q2に逆並列(並列)に接続されている還流ダイオード(寄生ダイオード)には、電流I_Dが流れている。

【0035】

なお、電流I_Dが流れている還流ダイオード(寄生ダイオード)において、順方向電流が流れている際には、ダイオードのPN接合における空乏層の幅を狭めている。後記する図3の下段のように、ダイオード(寄生ダイオード)の順方向の電圧が、順方向降下電圧(V_f)以下になると、前記の空乏層の幅、あるいはバンドギャップが元に戻って、空乏層から電荷が放出される。この現象は、あたかも還流ダイオード(寄生ダイオード)D2のPN接合の境界部分における空乏層に電荷q_Dが蓄積されていて、解放されたかのようにも見る事ができる。

20

【0036】

《下段：Q2がオフ、Q1がオン》

図3の下段においては、前記したように交流電源電圧が負(負のサイクル)の状態、スイッチング素子Q1がオン(ON)となった状態を示している。

交流電源電圧の負(負のサイクル)の状態であり、スイッチング素子Q1がオンとなったため、スイッチング素子Q1からリアクトルLへ電流I1が流れ込む。

また、スイッチング素子Q2はオフ(OFF)であるが、スイッチング素子Q2に逆並列接続されている還流ダイオード(寄生ダイオード)D2のPN接合の空乏層に蓄積されていたと等価的に見える電荷q_Dが、電流(逆回復電流)I_{qD}としてスイッチング素子Q1を介して流れる。

30

【0037】

なお、還流ダイオード(寄生ダイオード)D2に蓄積されていた電荷q_Dがすべて吐き出されたならば、つまり前記の寄生ダイオードのPN接合における空乏層の幅、あるいはバンドギャップが元に戻る過程が終了すれば、電流(逆回復電流)I_{qD}は0となる。

スイッチング素子Q1がオンであると、スイッチング素子Q2の還流ダイオード(寄生ダイオード)D2に起因する電流(逆回復電流)I_{qD}は、正側直流母線104と負側直流母線105との間を等価的に流れたことになるので、スイッチング損失(逆回復電流による損失)となる。

40

【0038】

<図3に示した電流の経路の総括>

以上のように、図3における上段、中段、下段で示した過程を経ることによって、スイッチング素子Q2に逆並列接続されている還流ダイオード(寄生ダイオード)D2(図1)のPN接合の空乏層に蓄積されていた電荷q_Dが電流I_{qD}としてスイッチング素子Q1に流れ込む。

この電荷q_Dがスイッチング素子Q1に流れ込むのが、前記したように逆回復電流と呼ばれるものでスイッチング損失(逆回復電流による損失)となる。

このスイッチング損失は、電力損失であるとともに電力変換装置10における発熱の一つの要因となる。

50

【 0 0 3 9 】

< 逆電圧印加回路の作用と電流 >

図 4 は、本発明の第 1 実施形態に係る電力変換装置 10 において、逆電圧印加回路 A 1 , A 2 の駆動信号を印加した場合に、スイッチング素子 Q 2 の還流ダイオード (M O S F E T の寄生ダイオード) の逆回復電流が逆電圧印加回路 A 2 に流れて吸収される様子を模式的に示す図である。

なお、図 4 においては、交流電源電圧の交流周期で電圧が負の周期において、スイッチング素子 Q 2 がオン (O N)、スイッチング素子 Q 1 がオフ (O F F) の状態からスイッチング素子 Q 2 がオフ (O F F)、スイッチング素子 Q 1 がオン (O N) の状態に切り換わる過程における動作、現象について説明する。

図 4 において、上段左側 下段左側 上段右側 下段右側の各図の順に状態あるいは動作するものとして示している。

【 0 0 4 0 】

また、図 4 において、上段左側の図は、スイッチング素子 Q 2 がオン (O N)、スイッチング素子 Q 1 がオフ (O F F) の状態を示している。

また、下段左側の図は、スイッチング素子 Q 1 , Q 2 が共にオフ (O F F) の状態を示している。

また、上段右側の図は、スイッチング素子 Q 1 , Q 2 が共にオフ (O F F) で逆電圧印加回路 A 2 がオン (O N) した状態を示している。

また、下段右側の図は、スイッチング素子 Q 2 がオフ (O F F) からスイッチング素子 Q 1 がオン (O N) に切り替わったときの状態を示している。

なお、図 4 におけるいずれの図においても前記したように、交流電源電圧は負 (負のサイクル) である。

【 0 0 4 1 】

《上段左側：Q 2 がオン、Q 1 がオフ》

図 4 の上段左側の図においては、スイッチング素子 Q 2 がオン (O N)、スイッチング素子 Q 1 がオフ (O F F) の状態を示している。

交流電源電圧が負 (負のサイクル) であって、スイッチング素子 Q 2 がオン、スイッチング素子 Q 1 がオフであると、スイッチング素子 Q 2 のオン電流と還流ダイオード (寄生ダイオード) D 2 の順方向電流が流れ、リアクトル L の方へ電流 I 2 として流れている。

なお、以上の図 4 の上段左側の図の状態は、図 3 の上段の図の状態に対応している。

【 0 0 4 2 】

《下段左側：Q 2 がオフ、Q 1 がオフ》

図 4 の下段左側の図においては、スイッチング素子 Q 2 がオフ (O F F) になり、スイッチング素子 Q 1 もオフ (O F F) である状態を示している。

なお、図 4 の下段左側の図の状態は、図 3 の中段の図の状態に対応している。

図 4 の下段左側の図において、スイッチング素子 Q 2 がオフになると、スイッチング素子 Q 2 に電流が流れなくなる。

ただし、交流電源電圧が負 (負のサイクル) であるので、還流ダイオード (寄生ダイオード) D 3 (図 1)、平滑コンデンサ C (図 1)、還流ダイオード (寄生ダイオード) D 2 (図 1) の経路で、図 4 の下段左側の図においてスイッチング素子 Q 2 に逆並列 (並列) に接続されている還流ダイオード (寄生ダイオード) には、電流 I_D が流れている。

この電流 I_D が流れる理由は、前記した図 3 の中段の図の状態の説明と同様である。

【 0 0 4 3 】

《上段右側：Q 2 がオフ、Q 1 がオフ、A 2 がオン (O N) 》

図 4 の上段右側の図においては、スイッチング素子 Q 2 とスイッチング素子 Q 1 がオフ (O F F) の状態で、逆電圧印加回路 A 2 がオン (O N) してスイッチング素子 Q 2 の還流ダイオード (寄生ダイオード) D 2 に逆電圧を印加した状態を示している。

逆電圧印加回路 A 2 がオンして逆電圧を作用したことによって、還流ダイオード (寄生ダイオード) D 2 に等価的に蓄積されていたとみられる電荷 q_D が逆電圧印加回路 A 2 に

10

20

30

40

50

電流 I_{qD} として流れて吸収される。

このとき、スイッチング素子 Q_1 がオフの状態であるので、等価的な電荷 q_D は、スイッチング素子 Q_1 を介して正側直流母線 104 に流れることはない。

【0044】

《下段右側： Q_2 がオフ、 Q_1 がオン、 A_2 がオフ (OFF)》

図4の下段右側の図においては、スイッチング素子 Q_2 がオフ (OFF) であり、スイッチング素子 Q_1 がオン (ON) の状態で、逆電圧印加回路 A_2 がオフ (OFF) の状態を示している。

交流電源電圧が負 (負のサイクル) であって、スイッチング素子 Q_1 がオンした状態であるので、スイッチング素子 Q_1 からリアクトル L へ電流 I_1 が流れる。

10

このとき、スイッチング素子 Q_2 は、オフの状態であり、上段右側の図において、還流ダイオード (寄生ダイオード) D_2 に等価的に蓄積されていた電荷 q_D も既に吐き出された後であるので、スイッチング素子 Q_2 および還流ダイオード (寄生ダイオード) D_2 からスイッチング素子 Q_1 へ電流は流れない。

【0045】

<図4に示した逆電圧印加回路の作用と電流の総括>

図4に示した上段左側 下段左側 上段右側 下段右側の過程において、下段左側の図でスイッチング素子 Q_2 の還流ダイオード (寄生ダイオード) D_2 に等価的に蓄積された電荷 q_D は、上段右側の図で逆電圧印加回路 A_2 に吸収される。

【0046】

20

負側直流母線 105 と正側直流母線 104 との電圧に比較して、逆電圧印加回路 A_2 の印加する電圧は、還流ダイオード (寄生ダイオード) D_2 に等価的に蓄積された電荷 q_D を所定の時間内に吸収するために要する程度の低い電圧である。

正側直流母線 104 と負側直流母線 105 との間の電圧と、逆電圧印加回路 A_2 の両端の電圧とでは、大きな差があるので、同じ還流ダイオード D_2 の逆回復電流を吸収させても、逆電圧印加回路 A_2 に流した場合には、スイッチング損失 (逆電流回復による損失、電力) は非常に低減される。

【0047】

以上、図3、図4においては、交流電源の交流電圧が負 (負のサイクル) であって、スイッチング素子 Q_2 がオン状態からオフ状態に移る場合におけるスイッチング素子 Q_2 の逆回復電流と、その逆回復電流による損失について述べた。

30

また、交流電源の交流電圧が正 (正のサイクル) であって、スイッチング素子 Q_1 がオン状態からオフ状態に移る場合については、スイッチング素子 Q_1 に逆回復電流が流れ、損失が生ずる。この交流電源の交流電圧が正 (正のサイクル) においては、交流電圧の正負と、スイッチング素子 Q_1 、 Q_2 の差はあっても、動作や現象は概ね同様である。事実上、重複する説明は省略する。

【0048】

<電力変換装置の各部の信号、電圧、電流のタイムチャート>

図5は、本発明の第1実施形態に係る電力変換装置10において、交流電源の交流電圧が負 (負のサイクル) における各部の信号、電圧、電流の関連の例を示すタイムチャートである。なお、スイッチング素子 $Q_1 \sim Q_4$ として MOSFET を用いる。

40

【0049】

図5において、上から下の方へ順に、1段目は時間 (時間の推移) あるいは時刻を示す $T_0 \sim T_4$ を表記している。2段目はスイッチング素子 Q_1 のゲートの制御信号を示す「 Q_1 ゲート信号」である。3段目はスイッチング素子 Q_1 のゲートとソース間の電圧を示す「 Q_1 ゲート・ソース間電圧」である。4段目はスイッチング素子 Q_2 のゲートの制御信号を示す「 Q_2 ゲート信号」である。5段目はスイッチング素子 Q_2 のゲートとソース間の電圧を示す「 Q_2 ゲート・ソース間電圧」である。6段目は逆電圧印加回路 A_2 の駆動信号を示す「 A_2 駆動信号」である。7段目は逆電圧印加回路 A_2 に流れる電流を示す「 A_2 回路電流」である。

50

以下においては、スイッチング素子Q2がオン状態からオフ状態に移行し、スイッチング素子Q1がオフ状態からオン状態に移行する期間について説明する。

【0050】

《T0～T1》

図5における時間(T0～T1)において、スイッチング主回路101(図1)の上アームであるスイッチング素子Q1のゲートの制御信号を示す「Q1ゲート信号」(2段目)は、L信号(低電位、負電位)である。また、下アームであるスイッチング素子Q2のゲートの制御信号を示す「Q2ゲート信号」(4段目)は、H信号(高電位、正電位)である。

つまり、スイッチング素子Q1はオフ状態、スイッチング素子Q2はオン状態である。 10

また、逆電圧印加回路A2は動作せず、「A2駆動信号」(6段目)は、L信号である。

【0051】

《T1～T2》

図5における時間T1において、下アームであるスイッチング素子Q2のゲート信号である「Q2ゲート信号」(4段目)は、L信号となって、スイッチング素子Q2はオフ状態となる。

このとき、上アームであるスイッチング素子Q1のゲート信号である「Q1ゲート信号」(2段目)は、L信号のままである。

スイッチング素子Q2のゲート信号がL信号になる(4段目)に伴い、スイッチング素子Q2のMOSFETのゲート・ソース間電圧である「Q2ゲート・ソース間電圧」(5段目)は、序々に低下する。 20

【0052】

以下の事象は図5に示していないが、時間(T1～T2)では次のようになる。

「Q2ゲート・ソース間電圧」(5段目)の低下に伴い、スイッチング素子Q2そのものに流れる電流は0となる。

また、前記したようにスイッチング素子Q2はオフ状態であるが、スイッチング素子Q2に逆並列(並列)に接続されている還流ダイオード(寄生ダイオード)D2には、電流(I_D)が流れている(図4の下段左側の図参照)。そして、還流ダイオード(寄生ダイオード)D2のPN接合の境界部分における空乏層には、等価的に電荷 q_D が蓄積された状態となる。 30

【0053】

《T2～T3》

図5における時間T2において、「A2駆動信号」(6段目)をH信号として、逆電圧印加回路A2の出力である逆電圧を還流ダイオード(寄生ダイオード)D2に印加する。

すると逆電圧印加回路A2には、還流ダイオード(寄生ダイオード)D2に等価的に蓄積されていた電荷 q_D が電流 I_{qD} として流れる。この電流 I_{qD} が図5の時間T2の直後における「A2回路電流」(7段目)の上側の突出部分として示されている。

この電流 I_{qD} が流れることによって、還流ダイオード(寄生ダイオード)D2に等価的に蓄積されていた電荷 q_D は除去される。すなわち、逆回復電流が逆電圧印加回路A2に吸収される。 40

【0054】

《T3～T4》

図5における時間T3において、上アームであるスイッチング素子Q1のゲート信号である「Q1ゲート信号」(2段目)は、H信号となって、スイッチング素子Q1はオン状態となる。

このとき、下アームであるスイッチング素子Q2のゲート信号である「Q2ゲート信号」(4段目)は、L信号のままである。

スイッチング素子Q1のゲート信号がH信号になる(2段目)に伴い、スイッチング素子Q1のMOSFETのゲート・ソース間電圧である「Q1ゲート・ソース間電圧」(3段目)は、序々に上昇する。 50

【 0 0 5 5 】

《 T 4 ~ 》

図 5 における時間 T 4 において、「 A 2 駆動信号」（ 6 段目）を L 信号に戻す。

また、時間 T 4 の以降においては、スイッチング素子 Q 1 がオン動作であり、スイッチング素子 Q 2 はオフ動作の状態である。

そして、所定の時間の経過後、図 5 に表記していない時間領域において、スイッチング素子 Q 1 がオフし、逆電圧印加回路 A 1 がオンをする対称的な動作を繰り返す。

【 0 0 5 6 】

< 図 5、図 2 における補足 >

図 5 のタイムチャートにおいて、スイッチング素子 Q 2 とスイッチング素子 Q 1 が同時にオンとなると、正側直流母線 1 0 4 と負側直流母線 1 0 5 が短絡することになるので、「 Q 2 ゲート信号」と「 Q 1 ゲート信号」が共に H 信号となる状態は避けている。

そのため、図 5 において、時間（時刻） T 1 と時間（時刻） T 3 との間には所定の時間を設ける。すなわち、スイッチング素子 Q 1 とスイッチング素子 Q 2 が共にオフ（ L 信号）となる「デッドタイム」を設ける。

また、同様の理由で図 2 において、スイッチング素子 Q 3 を示す「 Q 3」とスイッチング素子 Q 4 を示す「 Q 4」が共に H 信号となる状態は避けている。

【 0 0 5 7 】

< 第 1 実施形態の総括 >

以上、図 1 ~ 図 5 を参照して第 1 実施形態の電力変換装置 1 0 について説明したが、その主なポイントを整理して、一部重複するが以下に説明する。

【 0 0 5 8 】

第 1 実施形態で示した交流電圧を直流電圧に変換する電力変換装置 1 0 においては、スイッチング素子 Q 1, Q 2 の還流ダイオード（寄生ダイオード） D 1, D 2 に対して逆電圧印加回路 A 1, A 2 をそれぞれ設けて、スイッチング素子 Q 1, Q 2 のスイッチングに伴い発生する逆回復電流を、正負の直流母線間の高い電圧に流すよりも、電圧の低い回路（逆電圧印加回路）で回収する。すなわち、同じ量の逆回復電流を、低い電圧の回路で回収することによって、電流と電圧の積で定まる電力損失（逆回復電流による損失）を低減する。

【 0 0 5 9 】

このような構成をとる背景は、 M O S F E T で構成されたスイッチング素子 Q 1, Q 2 を高速動作に対応するように構成すると、スイッチング回数が増える分、逆回復電流による損失の総量が増えるためである。

また、高速性と逆回復電流、逆回復時間を両立させるような M O S F E T（スイッチング素子 Q 1, Q 2）を構成、製造すると高コストになる場合があるからである。

このような背景により、スイッチング素子 Q 1, Q 2 に逆電圧印加回路 A 1, A 2 を並列に接続して、高速性と低損失（逆回復電流の低損失）、逆回復時間の低減が両立するように図る。

【 0 0 6 0 】

また、図 1 に示すように、スイッチング主回路 1 0 2 を構成するスイッチング素子 Q 3, Q 4 については、逆電圧印加回路を設けていない。

その理由は、スイッチング素子 Q 3, Q 4 については、交流電源の交流電圧と同じ周波数の低周波数で動作しているので、スイッチング素子 Q 3, Q 4 による逆回復電流に起因するスイッチング損失が小さいからである。

以上の理由により、スイッチング素子 Q 3, Q 4 に対しては、回路増、コスト増となる逆電圧印加回路を設けることを省略している。

【 0 0 6 1 】

< 第 1 実施形態の効果 >

高速スイッチングしている側のスイッチング主回路のみに逆電圧印加回路を備えることで逆回復電流の抑制を可能し、スイッチング損失の低減が可能となる。

10

20

30

40

50

また、逆電圧印加回路を備えることで逆回復電流の抑制が可能となるので、逆回復時間の短い高速 MOSFET を選択する必要がなくなる。すなわち高速で逆回復電流の小さいという一般的に高価な MOSFET を用いる必然性がなくなるので、部品点数を抑制しつつ、低コストで高効率な電力変換装置が提供できる。

【0062】

第2実施形態：電力変換装置

本発明の第2実施形態に係る電力変換装置について、図6を参照して説明する。

図6は、本発明の第2実施形態に係る電力変換装置10Bの回路構成例を示す図である。

図6において、電力変換装置10Bは、スイッチング素子Q1、Q2を有するスイッチング主回路101（第1スイッチング主回路）と、整流ダイオードD33（第1整流ダイオード）、整流ダイオードD44（第2整流ダイオード）を有する整流回路106と、スイッチング素子Q1、Q2を統括制御するゲート制御回路103Bとを備えている。

また、電力変換装置10Bは、逆電圧印加回路A1、A2と、リアクトルLと平滑コンデンサCと、還流ダイオードD1、D2とを備えている。

【0063】

スイッチング主回路101と整流回路106は、正側直流母線104と負側直流母線105から見て並列に接続されている。

スイッチング主回路101の中間点、すなわちスイッチング素子Q1とスイッチング素子Q2との接続点には、交流電源200の一方の端子がリアクトルLを介して接続されている。

整流回路106の中間点、すなわち整流ダイオードD33と整流ダイオードD44との接続点には、交流電源200の他方の端子が接続されている。

平滑コンデンサCは、正側直流母線104と負側直流母線105との間に接続されている。

【0064】

また、スイッチング素子Q1の両端の端子には、逆電圧印加回路A1が接続されている。スイッチング素子Q2の両端の端子には、逆電圧印加回路A2が接続されている。

逆電圧印加回路A1と逆電圧印加回路A2は、前記のゲート制御回路103Bで制御される。

また、スイッチング素子Q1、Q2のそれぞれの両端子間に、還流ダイオードD1、D2がそれぞれ逆並列に接続されている。

【0065】

図6においては、スイッチング素子Q1、Q2は、MOSFETの一般的な記号で表記している。スイッチング素子(Q1、Q2)がMOSFETである場合には、MOSFETに内在する寄生ダイオードを還流ダイオードD1、D2として兼ねることもあるし、還流ダイオードD1、D2を外付けする場合もある。

以下においては、還流ダイオードD1、D2は、MOSFETで構成されるスイッチング素子(Q1、Q2)のそれぞれに内在する寄生ダイオードによって構成されるものとする。

【0066】

以上のように、図6で示した第2実施形態に係る電力変換装置10Bと、図1で示した第1実施形態に係る電力変換装置10との相違は、図1に示したスイッチング主回路102のスイッチング素子Q3、Q4を、図6においては整流回路106の整流ダイオードD33、D44に置き換えたことである。

また、前記の置き換えに伴いゲート制御回路103Bは、スイッチング素子Q1、Q2と逆電圧印加回路A1、A2を制御する。

また、前記の置き換えに伴い図1における還流ダイオード(寄生ダイオード)D3、D4は図6において削除されている。

【0067】

図1におけるスイッチング素子Q3は、交流電源200の交流電圧が負の区間でオン(

10

20

30

40

50

ON)するようにしていた。また、スイッチング素子Q4は交流電源200の交流電圧が正の区間でオン(ON)するようにしていた。

つまり、図1におけるスイッチング素子Q3は、図6における整流ダイオードD33と等価の動作をする。また、図1におけるスイッチング素子Q4は、図6における整流ダイオードD44と等価の動作をする

そのため、図6で示した第3実施形態の電力変換装置10Bは、図1で示した第1実施形態の電力変換装置10と等価の動作をする。

【0068】

<第2実施形態の効果>

図1におけるスイッチング素子Q3, Q4が、図6において整流ダイオードD33, D44に置き換わっているため、回路構成が簡単になり、省スペース、低コスト、低損失になる場合がある。

【0069】

第3実施形態：モータ制御装置

本発明の第3実施形態に係るモータ制御装置について、図7を参照して説明する。

図7は、本発明の第3実施形態に係るモータ制御装置30と、後記する第4実施形態に係る空気調和機400の構成例を示す図である。

図7において、交流電源200の交流電圧(交流電力)を直流電圧(直流電力)に変換する電力変換装置10と、直流電圧(直流電力)を三相交流電圧(交流電力)に変換するインバータ装置(INV)20を備えてモータ制御装置30が構成されている。

【0070】

電力変換装置10については、本発明の第1実施形態で説明したとおりであり、重複する説明は省略する。

また、インバータ装置20は、前記したように、直流電圧(直流電力)を三相交流電圧(交流電力)に変換するインバータであって、一般的にその動作は知られているので詳細な説明を省略する。

モータ制御装置30は、モータ制御装置30に備えたインバータ装置20の出力である三相交流によってモータ300を駆動する。

モータ制御装置30は、第1実施形態の電力変換装置10を備えて構成されているので、スイッチング損失が少なく、低コストのモータ制御装置30となる。

【0071】

<第3実施形態の効果>

スイッチング損失が少なく、低コストのモータ制御装置を提供できる。

【0072】

第4実施形態：空気調和機

本発明の第4実施形態に係る空気調和機について、図7と図8を参照して説明する。

図7において、空気調和機400は、モータ制御装置30とモータ(M)300とを備えて構成されている。

前記したように、モータ制御装置30は、スイッチング損失が少なく、低コストのモータ制御装置であるので、空気調和機400も損失が少なく低コストの空気調和機となる。

【0073】

図8は、本発明の第4実施形態に係る空気調和機400の具体的な構成例を示す図である。

図8において、空気調和機400は、空気温度を調和する装置であり、室内機411と室外機412とが冷媒配管(配管)406により接続されて構成される。

室内機411は、熱交換器401とファン403を備えている。

室外機412は、冷媒と空気の熱交換を行う室外熱交換器(熱交換器)402と、この室外熱交換器402に空気を送風する室外ファン(ファン)404と、モータ制御装置407と、冷媒を圧縮して循環させる圧縮機405とを備えている。

なお、図8におけるモータ制御装置407は、図7におけるモータ制御装置30に相当

10

20

30

40

50

する。

【0074】

また、圧縮機405は内部に圧縮機用モータ408を有している。モータ制御装置407により圧縮機用モータ408を制御、駆動することで圧縮機405が駆動される。

なお、図8における圧縮機用モータ408は、図7におけるモータ300に相当する。

【0075】

<第4実施形態の効果>

損失が少なく低コストの空気調和機を提供できる。

【0076】

その他の実施形態

以上、本発明の実施形態について、図面を参照して説明したが、本発明はこれら実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があってもよく、以下にその例をあげる。

【0077】

《スイッチング素子Q3, Q4》

図1に示すように、スイッチング素子Q3およびスイッチング素子Q4については、その両端子に逆電圧印加回路を備えていない。しかし、スイッチング素子Q3, Q4にそれぞれ逆並列に接続された還流ダイオードD3, D4もスイッチング素子Q3, Q4のオフ時には、それぞれ逆回復電流が流れてスイッチング損失は生ずる。

したがって、スイッチング素子Q3, Q4のオン・オフに伴う還流ダイオードD3, D4の逆回復電流による損失を低減するために、スイッチング素子Q3, Q4のそれぞれの両端子間に逆電圧印加回路(A3, A4)を備えることも有効である。スイッチング素子Q3, Q4のそれぞれの両端子間に逆電圧印加回路を備えることによって、さらに電力変換装置10(図1)の損失を低減できる。

【0078】

また、スイッチング素子Q3, Q4のそれぞれの両端子間に逆電圧印加回路(A3, A4)を備えて、スイッチング素子Q1, Q2については、逆電圧印加回路A1, A2を用い、スイッチング素子Q3, Q4については、逆電圧印加回路(A3, A4)を交互に行うことで、スイッチング素子Q1, Q2のスイッチング回数を半減すれば、発熱の対策とすることもできる。

【0079】

また、スイッチング素子Q3, Q4(第2スイッチング主回路)の方が、スイッチング素子Q1, Q2(第1スイッチング主回路)よりもスイッチング回数が少なくとも、スイッチング素子Q3, Q4の素子特性によって、スイッチング素子Q3, Q4の逆回復電流の損失がスイッチング素子Q1, Q2の逆回復電流の損失より大きくなるような場合には、スイッチング素子Q3, Q4(第2スイッチング主回路)に逆電圧印加回路を付加した方が効果的になる場合がある。

【0080】

《スイッチング素子》

図1においては、スイッチング素子Q1, Q2, Q3, Q4は、MOSFETとして説明したが、MOSFETには限定されない。

スイッチング素子として、IGBT(Insulated Gate Bipolar Transistor)、SJ-MOSFET(Super Junction MOSFET)、SiC-MOSFET(Silicon Carbide MOSFET)、BiCMOS(Bipolar CMOS)に対しても本発明の電力変換回路の対策は効果的である。

【0081】

《還流ダイオード》

図1において、還流ダイオードD1, D2, D3, D4については、MOSFETの寄生ダイオードを用いる場合について説明した。しかし、還流ダイオードを外付けしてもよい。また、外付けダイオードとMOSFETに寄生するダイオードとを併用してもよい。

10

20

30

40

50

なお、還流ダイオードを外付けにした場合においても、ダイオードに流れる逆回復電流や逆回復時間の課題は同様である。

【 0 0 8 2 】

《ゲート制御回路》

第1実施形態および第3実施形態においては、ゲート制御回路(103, 103B)がスイッチング素子Q1, Q2と逆電圧印加回路A1, A2を制御している場合について、説明した。

しかし、前記の例に限定されない。例えば、スイッチング素子Q1, Q2のゲート制御と、逆電圧印加回路A1, A2の制御を別々のゲート制御回路で実行してもよい。

【 0 0 8 3 】

《逆電圧印加回路の制御の仕方》

図2において、逆電圧印加回路A1, A2のオンの回数は、それぞれスイッチング素子Q1, Q2のオンからオフへの変化の回数と同じ場合を例として示した。

しかし、逆電圧印加回路で還流ダイオード(寄生ダイオード)の逆回復電流を回収する効果は、前記したように、逆電圧印加回路が低電圧(逆電圧程度)で動作し、供給電圧との差が大きいためである。つまり、供給電圧が高くなっている電源正負方向それぞれのピーク近傍が最も効果が高い。

したがって、効果の高い電源正負方向それぞれのピーク近傍のタイミングで、逆電圧印加回路を動作し、相対的に効果の低い供給電圧が低下するタイミングにおいては、逆電圧印加回路の動作を省略する制御方法もある。

【 0 0 8 4 】

《交流電源の相数》

図1および図6で示した第1実施形態、第2実施形態においては、単相交流電圧(電力)を直流電圧(電力)に変換する電力変換装置について説明した。しかし交流電圧の相数は単相に限定されない。3相交流電圧(電力)を直流電圧(電力)に変換する電力変換装置において、スイッチング素子に並列に逆電圧印加回路を備える回路構成を適用することができる。3相交流電圧(電力)を直流電圧(電力)に変換する電力変換装置においても同様の効果が得られる。また、他の相数でもよい。

【 0 0 8 5 】

《平滑コンデンサ》

図1においては、電力変換装置10の出力となる正側直流母線104と負側直流母線105との平滑コンデンサCを一つのコンデンサとして記載している。しかし、平滑コンデンサCは一つに限定されない。

例えば、周波数応答性は相対的に低い静電容量が大容量であるコンデンサと、静電容量は小容量であるが周波数応答性は相対的に高く、高周波の脈流を吸収するコンデンサとを、並列に組み合わせて平滑コンデンサC(図1)を構成してもよい。

【 0 0 8 6 】

《リアクトル》

図1においては、リアクトルLは、スイッチング主回路101との接続に用いている例を示したが、リアクトルLは1個に限定されない。

リアクトルLを2個、備えて、一方を交流電源200の第1の端子とスイッチング主回路101とに接続し、他方を交流電源200の第2の端子とスイッチング主回路102とに接続するように構成してもよい。

【 0 0 8 7 】

《モータ制御装置以外の装置への適用》

第3実施形態においては、第1実施形態の電力変換装置を用いたモータ制御装置を説明した。

しかし、第1実施形態の電力変換装置を直流電源とする装置は、モータ制御装置に限定されない。

電源として直流電源を用いる負荷や装置は、様々な存在する。それらの負荷や装置に第

10

20

30

40

50

1 実施形態の電力変換装置は、損失の少ない直流電源として広く適用される。

【0088】

《空気調和機以外の装置への適用》

第4実施形態においては、第3実施形態のモータ制御装置を用いた空気調和機を説明した。

しかし、第3実施形態のモータ制御装置を交流電源とする装置は、空気調和機に限定されない。

電源として交流電源を用いる負荷や装置は、様々に存在する。それらの負荷や装置に第3実施形態のモータ制御装置は損失の少ない交流電源として広く適用される。

また、図7ではモータ制御装置が三相交流を出力する例を示したが、単相交流を出力する場合にも応用できる。

10

【符号の説明】

【0089】

10, 10B 電力変換装置

20 インバータ装置(インバータ)

30, 407 モータ制御装置

101 スwitching主回路(第1スwitching主回路)

102 スwitching主回路(第2スwitching主回路)

103, 103B ゲート制御回路

104 正側直流母線

20

105 負側直流母線

106 整流回路

200 交流電源

300 モータ

400 空気調和機

408 圧縮機用モータ、モータ

411 室内機

412 室外機

A1 逆電圧印加回路(第1逆電圧印加回路)

A2 逆電圧印加回路(第2逆電圧印加回路)

30

C 平滑コンデンサ

D1, D2, D3, D4 還流ダイオード(寄生ダイオード)

D33 整流ダイオード(第1整流ダイオード)

D44 整流ダイオード(第2整流ダイオード)

L リアクトル

Q1 スwitching素子(第1スwitching素子)

Q2 スwitching素子(第2スwitching素子)

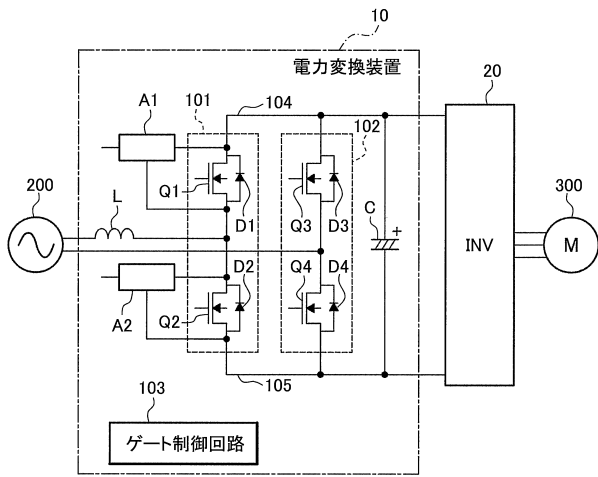
Q3 スwitching素子(第3スwitching素子)

Q4 スwitching素子(第4スwitching素子)

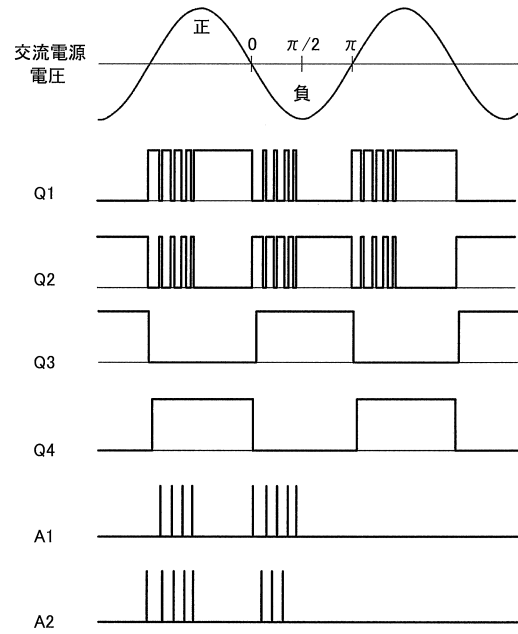
40

【 図 面 】

【 図 1 】



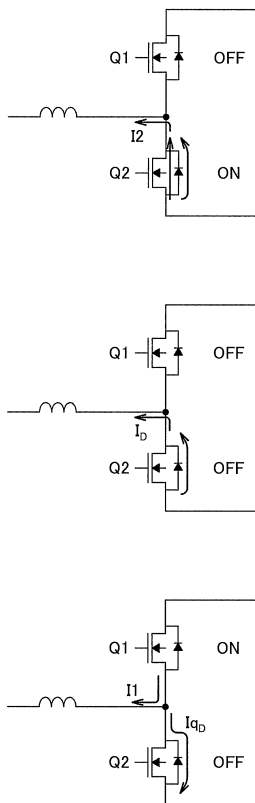
【 図 2 】



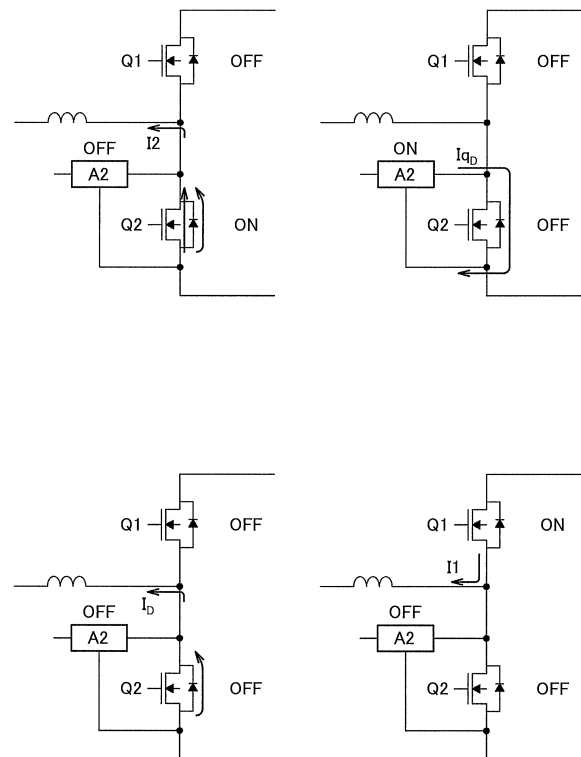
10

20

【 図 3 】



【 図 4 】

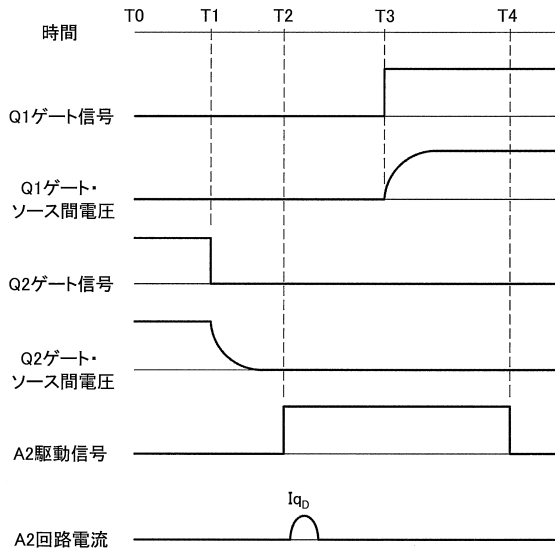


30

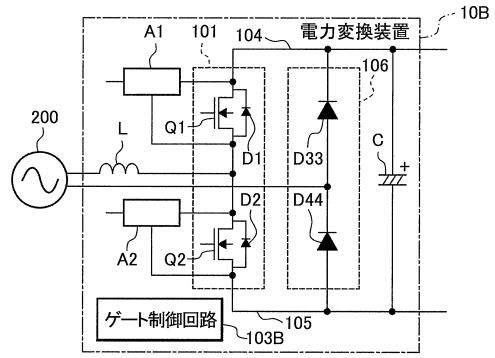
40

50

【 図 5 】



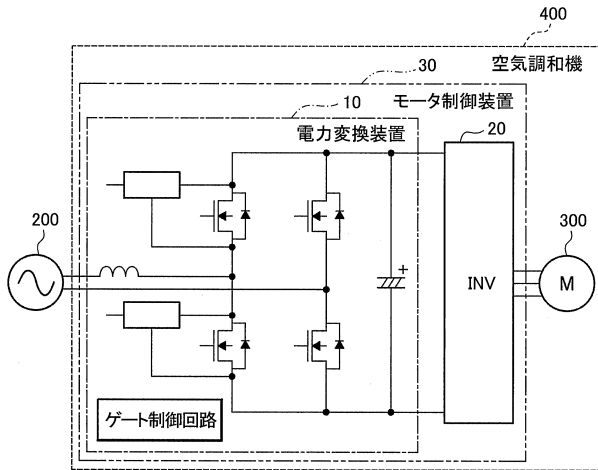
【 図 6 】



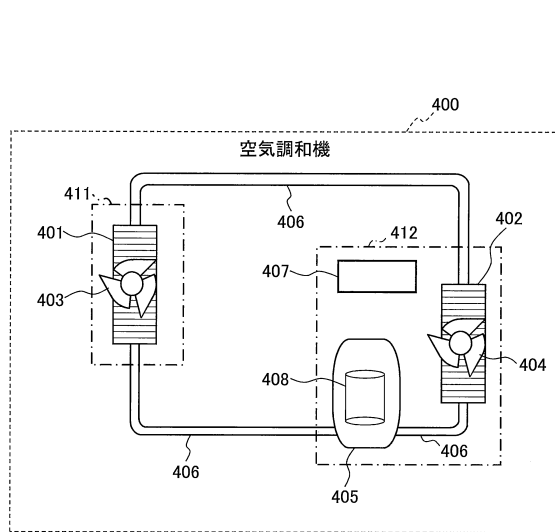
10

20

【 図 7 】



【 図 8 】



30

40

50

フロントページの続き

- (56)参考文献 国際公開第2018/074274(WO,A1)
特開平10-327585(JP,A)
- (58)調査した分野 (Int.Cl.,DB名)
H02M 7/219
H02M 7/12