

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021年9月30日 (30.09.2021)



(10) 国际公布号
WO 2021/190332 A1

- (51) 国际专利分类号:
H01L 51/52 (2006.01) *H01L 21/77* (2017.01)
H01L 27/32 (2006.01)
- (21) 国际申请号: PCT/CN2021/080747
- (22) 国际申请日: 2021年3月15日 (15.03.2021)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202010207687.1 2020年3月23日 (23.03.2020) CN
- (71) 申请人: 京东方科技集团股份有限公司
(**BOE TECHNOLOGY GROUP CO., LTD.**) [CN/CN];
中国北京市朝阳区酒仙桥路10号,
Beijing 100015 (CN)。
- (72) 发明人: 刘利宾(**LIU, Libin**); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

李梅(**LI, Mei**); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 史世明(**SHI, Shiming**); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 王丽(**WANG, Li**); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京银龙知识产权代理有限公司(**DRAGON INTELLECTUAL PROPERTY LAW FIRM**); 中国北京市海淀区西直门北大街32号院枫蓝国际中心2号楼10层, Beijing 100082 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) **Title:** DISPLAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY DEVICE

(54) 发明名称: 显示基板及其制作方法、显示装置

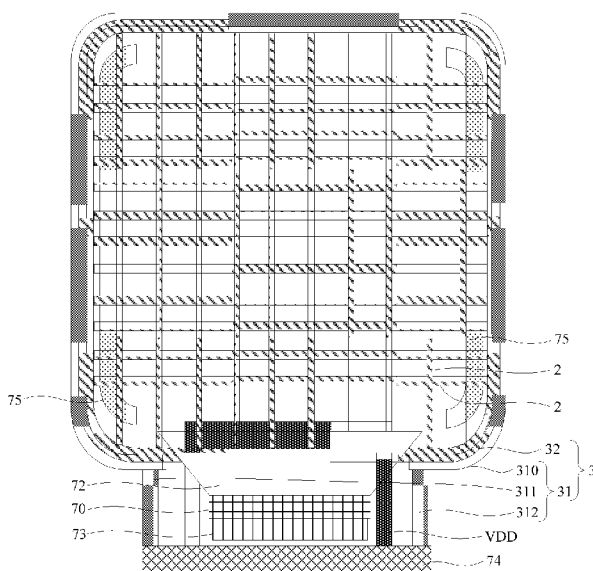


图 1b

(57) **Abstract:** A display substrate and a manufacturing method therefor, and a display device. The display substrate comprises: a display area and a non-display area located on the periphery of the display area, wherein the display area comprises a plurality of pixel opening areas and pixel spacing areas located on the peripheries of the pixel opening areas; the display substrate further comprises: a first electrode (2), wherein at least a part of the first electrode (2) is located in the pixel spacing areas, and the orthographic projection of the first electrode (2) on a base of the display substrate does not overlap with the orthographic projections of the pixel opening areas on the base; and a second electrode (3) electrically connected to the first electrode (2), wherein the second electrode (3) is located in the non-display area.



WO 2021/190332 A1

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种显示基板及其制作方法和显示装置, 所述显示基板包括: 显示区域和位于所述显示区域周边的非显示区域, 所述显示区域包括多个像素开口区和位于所述像素开口区周边的像素间隔区; 所述显示基板还包括: 第一电极(2), 所述第一电极(2)的至少部分位于所述像素间隔区, 所述第一电极(2)在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠; 以及, 与所述第一电极(2)电连接的第二电极(3), 所述第二电极(3)位于所述非显示区域。

显示基板及其制作方法、显示装置

相关申请的交叉引用

本申请主张在 2020 年 3 月 23 日在中国提交的中国专利申请号 No. 202010207687.1 的优先权，其全部内容通过引用包含于此。

技术领域

本公开涉及显示技术领域，尤其涉及一种显示基板及其制作方法、显示装置。

背景技术

随着显示技术的不断发展，显示装置的应用范围越来越广泛，同时对显示装置的性能要求越来越高，其中显示装置的功耗作为衡量显示装置性能的重要指标逐渐受到人们的重视。

发明内容

本公开的第一方面提供一种显示基板，包括：显示区域和位于所述显示区域周边的非显示区域，所述显示区域包括多个像素开口区和位于所述多个像素开口区之间的像素间隔区；所述显示基板还包括：

第一电极，所述第一电极的至少部分位于所述像素间隔区，所述第一电极在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠；以及，

与所述第一电极电连接的第二电极，所述第二电极位于所述非显示区域。

可选地，所述第一电极形成为网状结构。

可选的，所述显示基板还包括：

与所述多个像素开口区一一对应的多个阳极图形，所述像素开口区在所述基底上的正投影位于对应的所述阳极图形在所述基底上的正投影的内部；

所述第一电极与所述阳极图形同层同材料设置，且与所述阳极图形绝缘。

可选的，所述第二电极与所述第一电极同层同材料设置。

可选的，所述第二电极包括层叠设置的第一导电图形和第二导电图形，所述第一导电图形位于所述显示基板的基底与所述第二导电图形之间；

所述第一导电图形包括：

围绕所述显示区域、且具有开口的环形部，所述环形部的开口处具有第一端部和第二端部；

与所述第一端部电连接的第一进线部；以及，

与所述第二端部电连接的第二进线部；

所述第二导电图形呈环状，所述第二导电图形在所述显示基板的基底上的正投影与所述环形部在所述基底上的正投影存在第一交叠区域，在所述第一交叠区域，所述第二导电图形与所述环形部电连接；

所述第二导电图形与所述第一电极同层同材料设置，且与所述第一电极直接电连接。

可选的，所述第一电极还包括位于所述非显示区域的部分，所述第一电极通过该部分与所述第二电极电连接。

可选的，所述显示基板还包括：

与所述第一电极电连接的第三电极，所述第三电极包括第一部分、第二部分和第三部分，所述多个像素开口区在所述基底上的正投影位于所述第一部分在所述基底上的正投影的内部，所述第二部分位于所述像素间隔区，所述第三部分位于所述非显示区域。

可选的，所述第三电极的第二部分在所述基底上的正投影与所述第一电极在所述显示基板的基底上的正投影存在第二交叠区域，所述第三电极的第二部分通过设置在所述第二交叠区域的第二过孔与所述第一电极电连接。

可选地，所述第三电极的第三部分在所述基底上的正投影与所述第二电极的第二导电图形在所述基底上的正投影存在第三交叠区域，所述第三电极的第三部分通过设置在所述第三交叠区域的第三过孔与所述第二导电图形电连接。

可选的，所述第二电极包括围绕所述显示区域的负电源信号线，所述第三电极包括阴极。

可选的，所述显示基板还包括：

多个重复单元，每个重复单元均包括间隔设置的至少三个子像素，每个子像素均包括像素开口区，位于相邻所述像素开口区之间的区域形成所述像素间隔区。

可选的，所述网状结构包括网格主体，所述网格主体限定出多个第一封闭区域，所述第一封闭区域与所述重复单元一一对应，所述第一封闭区域在所述显示基板的基底上的正投影一一对应包围所述重复单元中的开口区域在所述基底上的正投影，所述开口区域包括该重复单元中各子像素包括的像素开口区。

可选的，所述网状结构包括网格主体，所述网格主体限定出多个第二封闭区域；

所述多个重复单元包括的全部子像素可划分为多组子像素组，每组子像素组包括至少一个所述子像素；

所述第二封闭区域在所述显示基板的基底上的正投影一一对应包围所述子像素组在所述基底上的正投影。

可选的，所述子像素组中包括相同颜色的至少一个子像素；和/或，

所述子像素组中包括不同颜色的至少两个子像素。

可选的，每个重复单元均包括一个红色子像素、一个蓝色子像素和两个绿色子像素；

所述网格主体的至少部分在所述显示基板的基底上的正投影位于所述两个绿色子像素在所述基底上的正投影之间。

可选的，所述多个重复单元呈阵列分布，每个所述重复单元中，所述两个绿色子像素沿第一方向排列，所述红色子像素位于所述两个绿色子像素的第一侧，所述蓝色子像素位于所述两个绿色子像素的第二侧，所述第一侧和所述第二侧沿第二方向相对，所述第二方向与所述第一方向垂直。

可选地，每个重复单元中两个绿色子像素的中心连线位于相邻的重复单元中两个相邻的红色和蓝色子像素的中心之间。

可选地，红色和蓝色子像素的沿第一方向的尺寸大于蓝色子像素沿第二方向的尺寸。

可选地，所述多个重复单元沿第二方向排列形成一个重复单元组，多个

重复单元组沿第一方向排列，形成所述显示基板的像素排列结构。

可选地，相邻重复单元组沿第二方向是彼此错开的。

可选的，每个重复单元均包括一个红色子像素、一个蓝色子像素和一个绿色子像素；

所述多个重复单元呈阵列分布，所述多个重复单元划分为多列重复单元，每列重复单元均包括沿第一方向排布的多个重复单元，每列重复单元划分为两列子像素，其中一列子像素包括多个所述红色子像素和多个所述蓝色子像素，该红色子像素和该蓝色子像素沿所述第一方向交替排布，另一列子像素包括沿第一方向排布的多个绿色子像素。

基于上述显示基板的技术方案，本公开的第二方面提供一种显示装置，包括上述显示基板。

基于上述显示基板的技术方案，本公开的第三方面提供一种显示基板的制作方法，所述显示基板包括显示区域和位于所述显示区域周边的非显示区域，所述显示区域包括多个像素开口区和位于所述像素开口区周边的像素间隔区；所述制作方法包括：

制作网状结构的第一电极，所述第一电极的至少部分位于所述像素间隔区，所述第一电极在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠；

制作与所述第一电极电连接的第二电极，所述第二电极位于所述非显示区域。

可选的，制作所述第一电极的步骤具体包括：

通过同一次构图工艺，同时形成所述第一电极和所述显示基板中的阳极图形，所述第一电极与所述阳极图形绝缘，所述阳极图形与所述多个像素开口区一一对应，所述像素开口区在所述基底上的正投影位于对应的所述阳极图形在所述基底上的正投影的内部。

可选的，制作所述第一电极和所述第二电极的步骤具体包括：

在所述非显示区域制作所述第二电极的第一导电图形；所述第一导电图形包括：围绕所述显示区域、且具有开口的环形部，所述环形部的开口处具有第一端部和第二端部；与所述第一端部电连接的第一进线部；以及，与所

述第二端部电连接的第二进线部；

在所述第一导电图形背向所述显示基板的基底的一侧制作平坦层，并对所述平坦层进行构图，以将至少部分所述环形部暴露出来；

在所述平坦层背向所述基底的一侧，通过一次构图工艺同时形成所述第二电极的第二导电图形，所述第一电极和所述显示基板中的阳极图形；其中所述第二导电图形与被所述平坦层暴露出的所述环形部电连接，且与所述第一电极直接电连接，所述第一电极与所述阳极图形绝缘。

可选的，所述制作方法还包括：

在所述阳极图形背向所述显示基板的基底的一侧制作像素界定层，所述像素界定层包括第三过孔、多个第一开口和多个第二过孔，所述第一开口与所述阳极图形一一对应，所述第一开口暴露对应的阳极图形的至少部分，所述第二过孔暴露部分所述第一电极，所述第三过孔暴露所述第二电极中的部分第二导电图形；

在暴露的所述第一电极背向所述基底的表面形成牺牲图形；

形成有机发光材料层，所述有机发光材料层包括第四部分和第五部分，所述第四部分至少覆盖所述阳极图形和所述像素界定层中的像素隔离结构，所述第五部分覆盖所述牺牲图形，所述第四部分和所述第五部分相互独立；

去除所述牺牲图形和所述有机发光材料层的第五部分，暴露部分所述第一电极；

在所述有机发光材料层背向所述基底的一侧制作第三电极，所述第三电极分别与暴露的所述第二导电图形和部分所述第一电极连接。

本公开的第四方面提供一种显示基板，包括：基底，以及沿远离所述基底的方向依次层叠设置在所述基底上的辅助阴极层、第一绝缘层、阳极层、第二绝缘层和阴极层；其中，

所述阳极层包括多个相互间隔设置的阳极图形，相邻的阳极图形之间为阳极间隔区域；

所述辅助阴极层在所述基底上的正投影与所述阴极层在所述基底上的正投影交叠的区域为辅助交叠区域，所述辅助阴极层与所述阴极层之间通过设置在所述辅助交叠区域的连接过孔电连接；所述连接过孔在所述基底上的正

投影位于所述阳极间隔区域在所述基底上的正投影的内部。

可选的，所述辅助阴极层形成网状结构，所述辅助阴极层在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部。

可选的，所述辅助交叠区域包括沿第一方向延伸的条状区域，所述连接过孔在所述基底上的正投影为沿所述第一方向延伸的条状图形。

可选的，所述辅助阴极层形成网状结构，所述辅助阴极层的第一部分在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部，所述辅助阴极层的第二部分在所述基底上的正投影位于所述阳极图形在所述基底上的正投影的内部。

可选的，所述阳极图形包括一体结构的主体部和连接部，所述主体部具有至少一个对称轴，所述辅助阴极层的第二部分中的目标部分在所述基底上的正投影沿至少一个对称轴呈轴对称，所述目标部分在所述基底上的正投影位于该主体部在所述基底上的正投影的内部。

可选的，所述显示基板还包括位于所述显示基板的非显示区域的第二电极，所述第二电极分别与所述辅助阴极层和所述阴极层电连接。

可选的，所述第二电极包括层叠设置的第一导电图形和第二导电图形，所述第一导电图形位于所述显示基板的基底与所述第二导电图形之间；

所述第一导电图形包括：

围绕所述显示区域、且具有开口的环形部，所述环形部的开口处具有第一端部和第二端部；

与所述第一端部电连接的第一进线部；以及，

与所述第二端部电连接的第二进线部；

所述第二导电图形呈环状，所述第二导电图形在所述显示基板的基底上的正投影与所述环形部在所述基底上的正投影存在第一交叠区域，在所述第一交叠区域，所述第二导电图形与所述环状部电连接。

可选地，所述显示基板还包括：与所述第二导电图形同层同材料设置的第一导电连接部，所述第二导电图形通过所述第一导电连接部与所述辅助阴极层连接；

所述第二导电图形在所述基底上的正投影与所述阴极层在所述基底上的

正投影具有第三交叠区域，在所述第三交叠区域，所述第二导电图形与所述阴极层电连接。

可选的，所述显示基板还包括：

位于所述基底与所述阳极层之间的第二导电连接层，所述辅助阴极层与所述第二导电连接层同层同材料设置，且所述辅助阴极层与所述第二导电连接层相互绝缘。

可选的，所述显示基板还包括：

位于所述基底与所述阳极层之间的驱动电路层，所述驱动电路层包括与所述阳极图形一一对应的像素驱动电路；

所述第二导电连接层包括多个第二导电连接图形，所述第二导电连接图形与所述阳极图形一一对应，所述像素驱动电路通过对应的所述第二导电连接图形与对应的阳极图形电连接。

可选地，所述第二导电连接图形在所述基底上的正投影与所述辅助阴极层在所述基底上的正投影之间的最小距离大于阈值。

可选地，所述驱动电路层包括第一源漏金属层和第二源漏金属层，所述辅助阴极层、所述第二导电连接层与所述第二源漏金属层同层同材料设置。

可选的，所述显示基板还包括：

多个重复单元，每个重复单元均包括间隔设置的至少三个子像素，每个子像素均包括一个所述阳极图形，位于相邻所述子像素中阳极图形之间的区域形成所述阳极间隔区域。

可选的，所述辅助阴极层形成为网状结构，所述网状结构包括网格主体，所述网格主体限定出多个第三封闭区域，所述第三封闭区域与所述重复单元一一对应，所述第三封闭区域在所述显示基板的基底上的正投影一一对应包围所述重复单元中的阳极区域在所述基底上的正投影，所述阳极区域包括该重复单元中各子像素包括的阳极图形。

可选的，所述辅助阴极层形成为网状结构，所述网状结构包括网格主体，所述网格主体限定出多个第四封闭区域；

所述多个重复单元包括的全部子像素可划分为多组子像素组，每组子像素组包括至少一个所述子像素；

所述第四封闭区域在所述显示基板的基底上的正投影一一对应包围所述子像素组中的阳极区域在所述基底上的正投影，所述阳极区域包括该子像素组中各子像素包括的阳极图形。

可选的，所述子像素组中包括相同颜色的至少一个子像素；和/或，所述子像素组中包括不同颜色的至少两个子像素。

可选的，每个重复单元均包括一个红色子像素、一个蓝色子像素和两个绿色子像素；

所述网格主体的至少部分在所述显示基板的基底上的正投影，位于所述两个绿色子像素中阳极图形在所述基底上的正投影之间。

可选的，所述多个重复单元呈阵列分布，每个重复单元均包括多个子像素，所述多个子像素包括一个红色子像素、一个蓝色子像素和两个绿色子像素；

每个所述重复单元中，所述两个绿色子像素沿第一方向排列，所述红色子像素位于所述两个绿色子像素的第一侧，所述蓝色子像素位于所述两个绿色子像素的第二侧，所述第一侧和所述第二侧沿第二方向相对，所述第二方向与所述第一方向垂直。

可选地，每个重复单元中两个绿色子像素的中心连线位于相邻的重复单元中两个相邻的红色和蓝色子像素的中心之间。

可选地，红色和蓝色子像素的沿第一方向的尺寸大于蓝色子像素沿第二方向的尺寸。

可选地，所述多个重复单元沿第二方向排列形成一个重复单元组，多个重复单元组沿第一方向排列，形成所述显示基板的像素排列结构。

可选地，相邻重复单元组沿第二方向是彼此错开的。

可选的，所述多个重复单元呈阵列分布，每个重复单元均包括多个子像素，所述多个子像素包括一个红色子像素、一个蓝色子像素和一个绿色子像素；

所述绿色子像素、所述红色子像素和所述蓝色子像素沿第二方向依次排列。

基于所述显示基板的技术方案，本公开的第五方面提供一种显示装置，

包括上述显示基板。

基于所述显示基板的技术方案，本公开的第六方面提供一种显示基板的制作方法，包括：

在基底上制作辅助阴极层，

在所述辅助阴极层背向所述基底的一侧制作第一绝缘层；

在所述第一绝缘层背向所述基底的一侧制作阳极层，所述阳极层包括多个相互间隔设置的阳极图形，相邻的阳极图形之间形成阳极间隔区域；

在所述阳极层背向所述基底的一侧制作第二绝缘层；

在所述第二绝缘层背向所述基底的一侧制作阴极层，所述辅助阴极层在所述基底上的正投影与所述阴极层在所述基底上的正投影形成辅助交叠区域，所述辅助阴极层与所述阴极层之间通过设置在所述辅助交叠区域的连接过孔电连接；所述连接过孔在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部。

可选的，制作所述辅助阴极层的步骤具体包括：

通过一次构图工艺，同时形成所述辅助阴极层，以及所述显示基板中位于所述基底与所述阳极层之间的第二导电连接层，所述辅助阴极层与所述第二导电连接层相互绝缘。

可选的，所述第一绝缘层为平坦层，所述在辅助阴极层背向所述基底的一侧制作第一绝缘层包括：

在所述辅助阴极层背向所述基底的一侧制作平坦层，所述平坦层上设置有暴露所述辅助阴极层的至少部分的平坦层辅助开口；

所述在所述第一绝缘层背向所述基底的一侧制作阳极层，包括：

在所述平坦层背向所述基底的一侧制作所述阳极层，所述阳极层中包括的各阳极图形在所述基底上的正投影均与所述平坦层辅助开口不交叠；

所述第二绝缘层包括像素界定层和有机发光材料层，所述在所述阳极层背向所述基底的一侧制作第二绝缘层包括：

在所述阳极层背向所述基底的一侧制作像素界定层，所述像素界定层上设置有界定层辅助开口和像素开口；其中，所述界定层辅助开口在所述基底上的正投影被所述平坦层辅助开口在所述基底上的正投影包围，所述界定层

辅助开口暴露所述辅助阴极层的至少部分；所述像素开口与所述阳极图形一一对应，所述像素开口暴露对应的所述阳极图形的至少部分；

在暴露的所述辅助阴极层背向所述基底的表面形成牺牲图形；

形成有机发光材料层，所述有机发光材料层包括至少覆盖所述阳极图形的部分，以及覆盖所述牺牲图形的部分，该至少覆盖所述阳极图形的部分与该覆盖所述牺牲图形的部分相互独立；

去除所述牺牲图形和所述有机发光材料层中覆盖所述牺牲图形的部分，形成暴露部分所述辅助阴极层的所述连接过孔；

所述在所述第二绝缘层背向所述基底的一侧制作所述阴极层包括：

在所述有机发光材料层背向所述基底的一侧制作所述阴极层，所述阴极层通过所述连接过孔与所述辅助阴极层电连接。

本发明提供的技术方案中，在非显示区域设置第二电极，在显示区域中的像素间隔区设置网状结构的第一电极，并设置所述第一电极和所述第二电极电连接，这样在将所述第一电极和所述第二电极共同作为所述显示基板中的VSS时，能够使得该VSS的电阻大大降低，从而更好的降低了显示基板的功耗。而且，由于VSS上的电流能够分散在所述第一电极和第二电极上，从而很好的改善了VSS上的大电流导致的局部发热现象。同时，由于本发明实施例提供的显示基板中，在将所述第一电极和所述第二电极共同作为VSS时，可将位于非显示区域的第二电极的宽度适当减小，并可将显示基板中包括的正电源信号线VDD的宽度适当增加，从而可有效改善VDD上的大电流导致的局部发热现象。另外，由于所述第一电极设置于所述像素间隔区，因此，不会对显示基板的像素开口率产生影响。

附图说明

此处所说明的附图用来提供对本公开的进一步理解，构成本公开的一部分，本公开的示意性实施例及其说明用于解释本公开，并不构成对本公开的不当限定。在附图中：

图1a为本公开实施例提供的部分像素驱动电路示意图；

图1b为本公开实施例提供的显示基板的第一基本结构示意图；

- 图 1c 为本公开实施例提供的第一导电图形的结构示意图；
- 图 2 为本公开实施例提供的显示基板中显示区域内第一结构示意图；
- 图 3 为本公开实施例提供的像素驱动电路的结构示意图；
- 图 4 为本公开实施例提供的显示基板中显示区域内第二结构示意图；
- 图 5 为图 4 中沿 D1D2 方向的截面示意图；
- 图 6 为本公开实施例提供的显示基板中拐角区域的结构示意图；
- 图 7 为图 6 中沿 E1E2 方向的截面示意图；
- 图 8 为 4 次金属工艺流程示意图；
- 图 9 为本公开实施例提供的显示基板中显示区域内第三结构示意图；
- 图 10 为本公开实施例提供的显示基板中显示区域内第四结构示意图；
- 图 11a~图 11e 为图 2 中 M1M2 截面处采用 lift-off 工艺制作的第一流程图；
- 图 12a 为本公开实施例提供的显示基板中显示区域内第五结构示意图；
- 图 12b 为本公开实施例提供的显示基板中显示区域内第六结构示意图；
- 图 13a 为本公开实施例提供的显示基板中显示区域内第七结构示意图；
- 图 13b 为本公开实施例提供的显示基板中显示区域内第八结构示意图；
- 图 14a 为本公开实施例提供的显示基板的第二基本结构示意图；
- 图 14b 为本公开实施例提供的显示基板中显示区域内第五结构示意图；
- 图 14c 为图 14b 中沿 F1F2 方向的截面示意图；
- 图 15 为本公开实施例提供的显示基板中显示区域内第六结构示意图；
- 图 16 为图 15 中沿 G1G2 方向的截面示意图；
- 图 17 为本公开实施例提供的显示基板中显示区域延伸至非显示区域的结构示意图；
- 图 18 为图 17 中沿 K1K2 方向的截面示意图；
- 图 19 为本公开实施例提供的显示区域内辅助阴极层与第二导电连接图形布局位置示意图；
- 图 20 为本公开实施例提供的显示基板中显示区域内第七结构示意图；
- 图 21 为本公开实施例提供的显示基板中显示区域内第八结构示意图；
- 图 22a~图 22e 为图 21 中 P1P2 截面处采用 lift-off 工艺制作的第二流程图；

图。

具体实施方式

为了进一步说明本公开实施例提供的显示基板及其制作方法、显示装置，下面结合说明书附图进行详细描述。

目前应用的显示装置普遍功耗较大，因此，如何降低显示装置的功耗成为亟待解决的问题。显示装置的功耗主要包括芯片（IC）逻辑功耗和 EL（电致发光）功耗，EL 功耗 $P=U \times I$ ，在显示装置最高显示亮度不变的情况下，显示装置总电流恒定，EL 功耗主要由正电源信号线 VDD 与负电源信号线 VSS 之间的压差决定。更详细地说，以有机发光二极管（Organic Light-Emitting Diode, OLED）显示面板为例，如图 1a 所示，图 1a 中示出了 OLED 显示面板中像素电路的发光通路示意图，从该图中能够看出经过 OLED 的电流与 VDD~VSS 之间的跨压相关。

显示面板中，在不带 VDD 补偿的像素电路中，VDD 一般与显示面板中的 Gate2 图形（由第二栅金属层制作）互连，以降低 VDD 压降，其中，Gate2 图形的方块电阻为 $0.5 \Omega/\text{sq}$ 左右。VSS 为显示面板的边缘走线。VSS 一般采用金属层镁银制备，围绕显示面板的显示区域，然而，VSS 产生的压降大，这是影响屏幕功耗的主要因素。

基于以上，造成显示装置功耗较大的因素包括：显示装置中 VSS 上产生的压降（IR-Drop）较大；因此，可通过降低 VSS 上产生的 IR-Drop，降低 VSS 的无效电压，从而能够降低 VSS 与 VDD 之间的压差，实现降低显示装置的功耗。

请参阅图 1b 和图 2 所示，本公开实施例提供了一种显示基板，包括：显示区域和位于所述显示区域周边的非显示区域，所述显示区域包括多个像素开口区和位于所述像素开口区之间的像素间隔区；所述显示基板还包括：第一电极 2，所述第一电极 2 的至少部分位于所述像素间隔区，所述第一电极 2 在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠；以及，与所述第一电极 2 电连接的第二电极 3，所述第二电极 3 位于所述非显示区域。

在一些实施例中，所述第一电极 2 形成为网状结构。

具体地，所述显示基板可包括显示区域和非显示区域，其中所述显示区域中设置有多个重复单元，每个重复单元均包括多个子像素，各子像素均包括对应的像素开口区，位于各像素开口区周边的区域形成像素间隔区。所述像素间隔区在所述显示基板的基底上的正投影和所述像素开口区在所述基底上的投影紧邻但不交叠，各像素开口区和所述像素间隔区形成完整的显示区域，例如为矩形区域或圆角矩形区域。

所述非显示区域包围所述显示区域，以所述显示区域为矩形区域为例，所述非显示区域包括位于所述显示区域上、下、左、右的四个区域。示例性的，可在所述非显示区域中位于显示区域下方的区域中设置扇出线（位于扇出区域 72）、测试电路 70、驱动芯片 73 和柔性电路板 74，在所述非显示区域的左、右两区域分别设置栅极驱动电路 75。进一步地，所述显示区域包括交叉设置的栅线和数据线，所述栅线和所述数据线均能够通过对应的扇出线与驱动芯片耦接，接收所述驱动芯片提供的驱动信号。另外，所述栅线和所述数据线也可以通过对应的扇出线与所述测试电路耦接，接收所述测试电路提供的测试信号。在一些示例中，所述栅线和数据线可以与形成于显示基板上的驱动电路电连接，进一步再连接到驱动芯片或电源。

所述显示基板包括的第一电极 2 的具体结构多种多样，示例性的，所述第一电极 2 形成为网状结构，该第一电极 2 的至少部分可位于所述显示区域中的像素间隔区中，且网状结构的所述第一电极 2 在所述基底上的正投影与各所述像素开口区在所述基底上的正投影均不交叠。需要说明，图 1b 中示出的第一电极 2 虽然用横纵交叉的线条状图形表示，但实际图 1b 中的第一电极 2 均形成为一体结构，即所述显示基板中包括的第一电极 2 是对同一层导电材料，经一次构图工艺形成的。

所述非显示区域中还可设置与所述第一电极 2 电连接的所述第二电极 3。示例性的，所述第二电极 3 可沿所述显示基板的边框延伸，所述第二电极 3 包围所述显示区域，并能够与显示基板中的柔性电路板电连接，所述第一电极 2 能够与所述第二电极 3 中位于所述显示基板上、下、左、右边框的部分分别电连接。

根据上述显示基板的具体结构可知，本公开实施例提供的显示基板中，在非显示区域设置第二电极 3，在显示区域中的像素间隔区设置网状结构的第一电极 2，并设置所述第一电极 2 和所述第二电极 3 电连接，这样在将所述第一电极 2 和所述第二电极 3 共同作为所述显示基板中的 VSS 时，能够使该 VSS 的电阻大大降低，使 VSS 的压降降低，从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差，更好的降低了显示基板的功耗。值得注意，根据 IR-Drop 仿真结果，VSS 压降可以降低 0.5V 左右的。

而且，由于 VSS 上的电流能够分散在所述第一电极 2 和第二电极 3 上，从而很好的改善了 VSS 上的大电流导致的局部发热现象。同时，由于本公开实施例提供的显示基板中，在将所述第一电极 2 和所述第二电极 3 共同作为 VSS 时，可将位于非显示区域的第二电极 3 的宽度适当减小，并可将显示基板中包括的正电源信号线 VDD 的宽度适当增加，从而可有效改善 VDD 上的大电流导致的局部发热现象。

另外，由于所述第一电极 2 设置于所述像素间隔区，且所述第一电极 2 在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠，因此，所述第一电极 2 不会对显示基板的像素开口率产生影响。

如图 2 所示，在一些实施例中，所述显示基板还包括：与所述多个像素开口区一一对应的多个阳极图形 4，所述像素开口区在所述基底上的正投影位于对应的阳极图形 4 在所述基底上的正投影的内部；所述第一电极 2 与所述阳极图形 4 同层同材料设置，且与所述阳极图形 4 绝缘。

具体的，所述显示基板中包括驱动电路层，所述驱动电路层包括多个像素驱动电路，所述像素驱动电路的具体结构可根据实际需要设置。示例性的，所述像素驱动电路选用 7T1C 电路，即包括 7 个晶体管和一个电容，如图 3 所示，该 7T1C 像素电路中包括：第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6、第七晶体管 T7 和第一电容 C1。

所述第六晶体管 T6 的栅极与第一复位信号线 reset1 电连接，所述第六晶体管 T6 的第一极与第一初始化信号线 Vinit1 电连接，所述第六晶体管 T6 的第二极与第一晶体管 T1 的栅极电连接。

所述第三晶体管 T3 的栅极与栅线 gate 电连接, 所述第三晶体管 T3 的第一极与第一晶体管 T1 的第二极电连接, 所述第三晶体管 T3 的第二极与第一晶体管 T1 的栅极电连接。

所述第一晶体管 T1 的第一极与所述第二晶体管 T2 的第二极电连接, 所述第二晶体管 T2 的栅极与所述栅线 gate 电连接, 所述第二晶体管 T2 的第一极与数据线 Vdata 电连接。

所述第四晶体管 T4 的栅极与发光控制信号线 EM 电连接, 所述第四晶体管 T4 的第一极与正电源信号线 VDD 电连接, 所述第四晶体管 T4 的第二极与所述第一晶体管 T1 的第一极电连接。

所述第五晶体管 T5 的栅极与所述发光控制信号线 EM 电连接, 所述第五晶体管 T5 的第一极与所述第一晶体管 T1 的第二极电连接, 所述第五晶体管 T5 的第二极与对应的子像素中的 OLED 的阳极图形 4 电连接。

所述第七晶体管 T7 的栅极与第二复位信号线 reset2 电连接, 所述第七晶体管 T7 的第一极与第二初始化信号线 Vinit2 电连接, 所述第七晶体管 T7 的第二极与对应的子像素中的 OLED 的阳极图形 4 电连接。需要说明, 第二复位信号线 reset2 上传输的第二复位信号的时序, 可以与所述栅线 gate 上传输的扫描信号时序相同或不同。

更详细地说, 所述显示基板中包括多个重复单元, 每个重复单元均包括多个子像素, 每个子像素中的 OLED 均包括沿远离所述基底的方向依次层叠设置的阳极图形 4、有机发光材料层和阴极。所述阳极图形 4 位于对应的所述像素驱动电路背向所述基底的一侧, 且与对应的像素驱动电路电连接, 能够接收对应的像素驱动电路提供的驱动信号。所述有机发光材料层在对应的所述阳极图形 4 和所述阴极的作用下发光。

值得注意, 所述显示基板中还可以包括设置于显示区域周边的一些备用子像素 (dummy 子像素), 这些 dummy 子像素可以根据实际需要包括发光层和像素开口等结构, 或者不包括阳极图形和像素开口等结构, 或者可设置 dummy 子像素与显示区域内部包括的子像素具有完全相同的结构, 但该 dummy 子像素不用于显示。可见, 在一些情况下, 这些 dummy 子像素具有的阳极图形和像素开口可能不是一一对应。

所述阳极图形 4 的具体布局方式多种多样，示例性的，可设置所述像素开口区在所述基底上的正投影位于对应的所述阳极图形 4 在所述基底上的正投影的内部。这种情况下，可具体包括：所述阳极图形 4 在所述显示基板的基底上的正投影，包围其对应的子像素的像素开口区在所述基底上的正投影。

在实际布局所述阳极图形 4 时，为了保证正常的显示功能，各子像素对应的阳极图形 4 之间彼此独立，相邻阳极图形 4 之间形成空隙，因此，可将所述第一电极 2 与所述阳极图形 4 同层同材料设置，并通过设置合适的电极形状和宽度，将所述第一电极 2 布局在所述空隙中，使得所述第一电极 2 整体形成为网状结构，并使得所述第一电极 2 在所述基底上的正投影与所述阳极图形 4 在所述基底上的正投影不交叠，以保证所述第一电极 2 与所述阳极图形 4 之间绝缘。

因此，上述实施例提供的显示基板中，通过将所述第一电极 2 与所述阳极图形 4 同层同材料设置，使得所述第一电极 2 与所述阳极图形 4 能够在同一次构图工艺中同时形成，从而很好的简化了显示基板的制作流程，节约了制作成本。另外，将所述第一电极 2 与所述阳极图形 4 同层设置，使得所述显示基板中正电源信号线（VDD）具有更大的布局空间，这样就可以通过布局较大面积的正电源信号线，来降低所述正电源信号线上产生的压降。

另外值得注意，所述阳极图形 4 和所述第一电极 2 同层同材料设置时，可设置阳极图形 4 和所述第一电极 2 均采用氧化铟锡（ITO）、银（Ag）、氧化铟锡（ITO）层叠设置的结构。

在一些实施例中，可将所述第二电极 3 与所述第一电极 2 同层同材料设置。

具体地，在布局所述第一电极 2 和所述第二电极 3 时，可将所述第一电极 2 与所述第二电极 3 同层同材料设置，这样所述第一电极 2 与所述第二电极 3 就能够在一次构图工艺中同时形成，而且，所述第一电极 2 与所述第二电极 3 在制作时就能够直接电连接，不需要增加额外的过孔工艺，工艺可行性较高。

进一步地，可将所述第一电极 2、所述第二电极 3 和所述阳极图形 4 三者同层同材料设置，这样所述第一电极 2、所述第二电极 3 和所述阳极图形 4

均能够在同一次构图工艺中形成，从而更好的简化了显示基板的制作流程，节约了显示基板的制作成本。

在另一些实施例中，如图 1b 所示，所述第二电极 3 可以包括层叠设置的第一导电图形 31 和第二导电图形 32，所述第一导电图形 31 位于所述显示基板的基底与所述第二导电图形 32 之间；所述第一导电图形 31 包括：环形部 310、第一进线部 311 和第二进线部 312；所述环形部 310 围绕所述显示区域、且具有开口，所述环形部 310 的开口处具有第一端部和第二端部；第一进线部 311 与所述第一端部电连接；第二进线部 312 与所述第二端部电连接；所述第二导电图形 32 呈环状，所述第二导电图形 32 在所述显示基板的基底上的正投影与所述环形部 310 在所述基底上的正投影存在第一交叠区域，在所述第一交叠区域，所述第二导电图形 32 与所述环形部电连接；所述第二导电图形 32 与所述第一电极 2 同层同材料设置，且与所述第一电极 2 直接电连接。

具体地，所述第一导电图形 31 可采用源漏金属层制作，即与像素驱动电路中各晶体管的第一极和第二极同层同材料制作。例如，对于单 SD 工艺，所述第一导电图形 31 可与源漏金属层同层同材料制作。对于双 SD 工艺，所述第一导电图形 31 可与第一源漏金属层或第二源漏金属层同层同材料制作。所述第二导电图形 32 可与第一电极 2 同层同材料制作。进一步地，所述第二导电图形 32 可与所述第一电极 2、所述阳极图形 4 均同层同材料制作。

进一步参见图 1b、图 6 和图 7，所述第一导电图形 31 的具体形状多种多样，示例性的，所述第一导电图形 31 包括所述环形部 310（如图 6 所示，具有 H2 宽度）、所述第一进线部 311 和所述第二进线部 312，所述环形部 310 环绕所述显示区域，所述环形部 310 的开口朝向所述显示基板中驱动芯片的绑定位置。在一些实施例中，所述显示区域近似为一个矩形区域，所述环形部 310 的开口与所述显示基板中驱动芯片的绑定位置位于所述显示区域的同一个边，例如为所述矩形的一个短边位置。所述第一进线部 311 和所述第二进线部 312 可与所述柔性电路板电连接，用于接收由所述柔性电路板提供的信号。

值得注意，所述环形部 310、所述第一进线部 311 和所述第二进线部 312

可形成为一体结构，但不仅限于此。

继续参见图 1b、图 6 和图 7，所述第二导电图形 32 的具体形状多种多样，示例性的，所述第二导电图形 32 呈环形（如图 6 所示，具有 H1 宽度）。或者可以设置所述第二导电图形 32 包括相对设置的两个子图形，其中一个子图形位于显示区域的左侧，另一个子图形位于显示区域的右侧。或者也可以设置所述第二导电图形 32 呈 U 型，即所述第二导电图形 32 包括位于显示区域的左侧、右侧、下侧的部分。

需要说明，对于图 6 中的宽度 H1 和宽度 H2，仅是示例性的表示了环形部 310 和第二导电图形 32 在显示面板上边具有的宽度，在其它实施例中，环形部 310、第二导电图形 32 在显示面板的不同位置均可设置具有相同的宽度或者不同的宽度，该宽度是指沿垂直于自身的延伸方向上的宽度。示例性的，可设置环形部 310 位于显示面板左侧的部分和右侧的部分具有相同的宽度，也可设置环形部 310 位于显示面板上侧的部分和下侧的部分具有相同的宽度；第二导电图形 32 也可以同样设置，此处不再赘述。

以所述第二导电图形 32 呈环形为例，可设置第二导电图形 32 在所述基底上的正投影与所述环形部 310 在所述基底上的正投影存在所述第一交叠区域。示例性的，该第一交叠区域在所述基底上的正投影呈具有开口的环形，且该第一交叠区域能够被所述环形部 310 中未与第二导电图形 32 交叠的部分在所述基底上的正投影包围。在设置第一交叠区域为上述结构时，所述第二导电图形 32 还包括未与环形部 310 交叠的部分，该部分在所述基底上的正投影中，一部分能够被该第一交叠区域在所述基底上的正投影包围，另一部分位于该第一交叠区域在所述基底上的正投影的开口处。

在所述第一交叠区域，所述第二导电图形 32 与所述环形部 310 的具体电连接方式多种多样。示例性的，通过在所述第一交叠区域上形成第一过孔，使得所述第二导电图形 32 通过所述第一过孔与所述环形部 310 电连接。所述第一过孔的具体结构多种多样，例如：所述第一过孔在所述基底上的正投影可呈具有开口的环形，该环形的开口与所述环形部 310 的开口交叠，该环形的其它部分的延伸方向与所述环形部 310 的延伸方向大致相同。图 6 中示出了环形的第一过孔位于显示面板左上角的部分，X1 代表了该部分在垂直于其

自身延伸方向上具有的宽度。需要说明，环形的第一过孔在垂直于其自身延伸方向上的宽度可根据实际需要设置，在环形的第一过孔的不同部分，该宽度可以相同或不同。

或者也可以设置所述第一过孔包括相互独立的多个子过孔，所述多个子过孔的具体分布方式多种多样。示例性的，所述多个子过孔均匀分布在所述第一交叠区域；或者所述多个子过孔沿所述第一交叠区域的延伸方向依次间隔分布；或者所述多个子过孔划分为多组子过孔，所述多组子过孔对应分布在所述第一交叠区域的不同位置。

值得注意，所述多个子过孔的尺寸可根据实际需要设置，只需满足所述多个子过孔在所述基底上的正投影位于所述第一交叠区域内即可。

需要说明，如图6和7所示，所述环形部310和所述第二导电图形32异层设置，在所述环形部310和所述第二导电图形32之间设置有绝缘层。示例性的，该绝缘层包括平坦层81，所述第一过孔X1形成在所述平坦层81上，且贯穿所述平坦层81。

值得注意，除了上述设置所述第二导电图形32通过所述第一过孔与所述环形部310电连接的方案之外，还包括如下方案：位于所述第一导电图形31和所述第二导电图形32之间的绝缘层中，在基底上的正投影能够与所述第一交叠区域重合的部分被去除，凹槽内所述第二导电图形位于所述第一导电图形31的环形部310背向基底表面，且与该环形部310背向基底表面完全贴合。

所述第一电极2与所述第二导电图形32的连接方式多种多样。示例性的，所述第一电极2与环状的第二导电图形32在多个方向上均有连接，如图1b、图6和图7所示，第一电极2包括的如图6和图7中位于非显示区域的X4部分能够与环状的第二导电图形32在上、下、左、右四个方向上均有连接。值得注意，图7中从左向右为非显示区域指向显示区域的方向。

需要说明，所述第一电极2与所述第二导电图形32直接电连接包括：所述第一电极2与所述第二导电图形32为一体结构；或者所述第一电极2从显示区域延伸到非显示区域，并继续向远离显示区域的方向延伸形成环状的第二导电图形32；或者为由连接第一电极2的网状结构远离显示区域内部各

个端点形成的环状的第二导电图形 32。

上述实施例提供的显示装置中，通过设置第二电极 3 包括所述第一导电图形 31 和所述第二导电图形 32，并将所述第二导电图形 32 与所述第一电极 2 同层同材料设置，能够实现如下技术效果：

所述第二导电图形 32 能够与所述第一电极 2 在同一次构图工艺中形成，且在所述第一电极 2 与所述第二导电图形 32 的连接处，所述第一电极 2 与所述第二导电图形 32 可实现直接电连接，不需要增加额外的过孔设计，即不需要跨线-转层。

能够兼容常规的 4 层金属工艺（即单层源漏金属层工艺），无需增加额外导电膜层和构图工艺。需要说明，如图 8 所示，显示基板的制作工艺流程可以包括：沿远离所述基底的方向，在基底 Substrate（可包括依次层叠设置的第一聚酰亚胺层、第一阻挡层、第二聚酰亚胺层和第二阻挡层）上依次形成层叠设置的缓冲层 Buffer、阻挡层 Barrier、有源层 Active、第一绝缘层 GI1、第一栅金属层 Gate1、第二绝缘层 GI2、第二栅金属层 Gate2、第三绝缘层 ILD、源漏金属层 SD、平坦层 81（PLN）、阳极层 Anode、像素界定层 80（PDL）和隔垫物 82（即 PS）层，其中所述第一栅金属层 Gate1、所述第二栅金属层 Gate2、所述源漏金属层 SD 和所述阳极层 Anode 均采用金属，合金或金属氧化物中的至少之一制作的导电层，即 4 步构图工艺。

如图 1b 和图 1c 所示，所述第一电极 2 从多个方向与环状的所述第二导电图形 32 电连接，使得所述第二电极 3 上的电流不再单一从位于显示基板 PNL 的固定位置，例如：显示基板的拐角处 33，流入显示基板的芯片，而是会分散至网格状的第一电极 2 中，环状的第二导电图形 32 和第一导电图形 31 中，从而很好的改善了显示基板拐角处 33 产生的局部发热问题。另外，在将所述第一电极 2 和所述第二电极 3 应用于 VSS 信号传输时，减小了位于周边区域的 VSS 走线上的电流，改善了靠近芯片处 VSS 走线上电流过大导致的发热问题。

如图 6 所述，在一些实施例中，所述第一电极 2 还包括位于所述非显示区域的部分（如图 6 中的 X4），该部分与所述第二电极 3 电连接，也即，所述第一电极 2 通过该部分与所述第二电极 3 电连接。

具体地，所述第一电极 2 呈网状结构，该网状结构的显示区部分位于所述显示区域的像素间隔区，该网状结构的非显示区部分位于所述非显示区域，该非显示区部分可由位于像素间隔区的显示区部分延伸出来，即所述非显示区部分与位于像素间隔区的显示区部分形成为一体结构。

具体的，所述非显示区部分的走线图形可以与显示区部分的走线图形一致，例如位于显示区域各个边中部区域的非显示区部分的走线图形，和与其直接相连的显示区部分的走线图形形状大致相同。可选的，所述非显示区部分的走线图形可以与显示区部分的走线图形不一致，例如位于显示区域各个拐角位置处，可以根据走线之间的距离，以及空间大小合理分布各个走线图形的走向，例如尽量均匀分布，走线的曲折方式和走向大致形同，走线之间的间距大致相同。

可选的，对于所述非显示区部分与所述第二电极 3 连接的部分，对于显示区域的同一边延伸出去的非显示区部分，其与所述第二电极 3 连接的部分的图形和方式可以相同。例如同为与第二电极 3 靠近显示区域该边的部分相交。具体的，对于所述非显示区部分与所述第二电极 3 连接的部分，对于显示区域的同一边延伸出去的非显示区部分，其与所述第二电极 3 连接的部分垂直或平行。

上述设置所述第一电极 2 还包括位于所述非显示区域的部分，并通过该部分与所述第二电极 3 电连接，使得所述第一电极 2 能够通过多个支路与所述第二电极 3 连接，从而更有利于第二电极 3 上电流的分散，更有效的改善了第二电极 3 的散热问题。

如图 6 和图 7 所示，在一些实施例中，所述显示基板还包括：

与所述第一电极 2 电连接的第三电极 5，所述第三电极 5 包括第一部分、第二部分和第三部分，所述多个像素开口区在所述基底上的正投影位于所述第一部分在所述基底上的正投影的内部，所述第二部分位于所述像素间隔区，所述第三部分位于所述非显示区域。

具体的，所述显示基板还可包括第三电极 5，示例性的，所述第三电极 5 为所述显示基板中的阴极，所述阴极位于所述第一电极 2 背向所述基底的一侧。

值得注意，所述第一部分、所述第二部分和所述第三部分可形成为一体结构，即形成为一整层；或者可通过导电连接部实现彼此之间电连接，所述第三电极 5 的面积大于所述显示区域的面积。图 6 中 X2 代表第三电极 5 的边界。

在一些实施例中，所述网状结构的非显示区部分与第三电极 5 的连接位置大致沿显示区域的边界（除绑定 IC 的一边）均匀分布，以保证各个位置的接触电阻大致相等，确保信号的均匀性。具体的，非显示区部分与第三电极 5 的连接位置大致沿显示区域的与绑定 IC 的一边均相邻接的两个对边均匀分布。

需要说明，所述显示基板中包括 dummy 子像素时，该 dummy 子像素可以不被所述第三电极 5 覆盖，但不仅限于此。

如图 3 所示，以包括 7T1C 像素驱动电路的顶发射型显示基板为例，显示基板的出光侧电极为阴极，一般为 Mg/Ag 合金。一方面，为保证阴极的透过率，将 Mg/Ag 金属做的很薄；另一方面，相关技术中与阴极电连接的负电源信号线（VSS）仅为位于显示基板边缘的走线，因此，阴极的电阻较大（采用 Mg/Ag 合金制作阴极时，形成的阴极方阻在 $10\Omega/\text{sq}\sim 15\Omega/\text{sq}$ 之间），阴极引起的 IR Drop 问题导致显示基板显示不均，且显示基板的功耗变大。

如图 6、图 7 和图 9 所示，基于上述问题，在一些实施例中，可设置所述第三电极 5 的第二部分在所述基底上的正投影与所述第一电极 2 在所述基底上的正投影存在第二交叠区域，所述第三电极 5 的第二部分通过设置在所述第二交叠区域的第二过孔 84 与所述第一电极 2 电连接。

所述第三电极 5 的第三部分在所述基底上的正投影与所述第二电极 3 的第二导电图形 32 在所述基底上的正投影存在第三交叠区域，所述第三电极 5 的第三部分通过设置在所述第三交叠区域的第三过孔（如图 6 中的过孔 X3）与所述第二导电图形 32 电连接。

具体地，所述第二过孔 84 贯穿位于所述像素间隔区的像素界定层 80，或者像素界定层 80 和有机发光材料层 83，所述第三过孔贯穿位于非显示区域的像素界定层 80，所述第二过孔 84 和所述第三过孔的具体位置，数量和尺寸均可根据实际需要设置，例如根据像素界定层的结构、第一电极的空间布

局、接触电阻、开口率等因素进行设计。

示例性的，所述第三过孔在所述基底上的正投影可呈环状；或者所述第三过孔包括多个独立的子过孔，这些独立的子过孔间隔分布在所述第三交叠区域。

制作所述第二过孔 84 可采用 Lift-off 工艺（一种剥离工艺），具体工艺步骤如下：

如图 11a~图 11e 所示，在基底上形成驱动电路层 85 后，在驱动电路层背向所述基底的一侧形成阳极图形 4 和第一电极 2，然后继续形成像素界定层 80 和隔垫物 82。

需要说明的是，驱动电路层 85 是指实现例如图 3 所示的驱动电路的结构，其可以包括有源层、栅绝缘层、栅金属层、层间绝缘层、源漏金属层等结构。

其所述像素界定层 80 一般为网状结构，其中形成有多个第一开口 86 以及围设多个第一开口 86 的像素隔离结构（位于像素间隔区），多个第二过孔 84 和多个第三过孔（如图 6 中的过孔 X3）形成于所述像素隔离结构中。在显示区域内部，所述第一开口 86 与所述阳极图形 4 一一对应，所述像素隔离结构覆盖所述阳极图形 4 的边缘，并且所述第一开口 86 能够暴露对应的阳极图形 4 的至少部分。第一电极 2 可以与阳极图形 4 同层同材料设置。第一电极 2 位于像素隔离结构靠近基底一侧，例如像素隔离结构覆盖第一电极 2 并且像素隔离结构中的所述第二过孔 84 能够暴露部分所述第一电极 2。类似地，所述第二导电图形 32 可以与阳极图形 4 同层同材料设置。例如，第二导电图形 32 位于像素隔离结构靠近基底一侧，所述第三过孔能够暴露部分所述第二电极 3 中的第二导电图形 32。

另外值得注意，所述隔垫物 82 能够与所述像素界定层 80 在一次构图工艺中同时形成，具体可采用半色调掩膜工艺（half tone mask）。

在形成有隔垫物 82 的基底上沉积形成牺牲材料层，在牺牲材料层背向基底的表面形成光刻胶，经过曝光、显影、刻蚀等工艺形成位于第二过孔 84 中的牺牲图形 9。更详细地说，制作所述牺牲层 9 的工艺流程如下：采用有机材料形成牺牲材料层，在该牺牲材料层背向基底的一侧形成负性光刻胶层，利

用掩模板对该负性光刻胶层进行曝光，形成负性光刻胶保留区域和负性光刻胶去除区域，所述负性光刻胶保留区域与所述牺牲图形 9 所在区域相对应，所述负性光刻胶去除区域与除所述牺牲图形 9 所在区域之外的其它区域对应，去除位于负性光刻胶去除区域的负性光刻胶层，以保留的负性光刻胶层为掩膜，对所述牺牲材料层进行湿法刻蚀，以形成截面为倒梯形的所述牺牲图形 9。

需要说明，应尽量保证牺牲图形 9 正下方紧挨的膜层（第一电极 2）平坦，这样更利于剥离工艺进行。

另外，所述牺牲图形 9 的具体形成位置与所述第一电极 1 与所述第三电极 5 之间的接触位置相关，即所述牺牲图形 9 的具体形成位置与所述第二过孔 84 的形成位置相关，当所述第二过孔 84 位于像素间隔区域时，所述牺牲图形 9 位于像素间隔区域，当所述第二过孔 84 位于非显示区域时，所述牺牲图形 9 位于非显示区域。在一些实施例中，如图 11a~图 11c 所示，所述牺牲图形 9 形成在所述第二过孔 84 中。

继续蒸镀形成有机发光材料层 83，有机发光材料层 83 可以覆盖所述阳极图形 4 被第一开口 86 暴露的部分，也可以覆盖所述第二过孔 84、所述隔热物 82。有机发光材料层 83 还包括第四部分和第五部分，所述第四部分覆盖所述像素隔离结构和被所述第二过孔 84 暴露的部分第一电极 2，所述第五部分覆盖所述第二过孔 84 中的牺牲图形 9，所述第四部分和所述第五部分在所述第二过孔 84 中牺牲图形 9 的边缘处断开，使得所述第四部分和所述第五部分彼此独立。

值得注意，上述结构的有机发光材料层 83 可发白光，且在这种情况下，如图 11c 和图 5 所示，可在所述第一开口 86 对应的位置形成色阻图形（如红色色阻图形 R、绿色色阻图形 G、蓝色色阻图形 B 等）。而且，在形成白色的有机发光材料层 83 时，也可以在色阻图形的上、下层均形成白色的有机发光材料层 83。另外，也可以仅在所述第一开口 86 中形成彩色的有机发光材料层，如：在其中一些第一开口中形成红色有机发光材料层，另外一些第一开口中形成绿色有机发光材料层，其余一些第一开口中形成蓝色有机发光材料层。

然后将形成有所述有机发光材料层 83 的基底浸入剥离液中，静置 0.5min~2min 后取出，然后将所述基底适度倾斜，便于牺牲图形 9 脱落，在所述牺牲图形层脱落的同时，位于所述牺牲表面的光刻胶和有机发光材料层 83 的第五部分同时被带离。需要说明，所述剥离液可选用能够溶解牺牲层材料、且对有机发光材料层 83 无损伤的氟醚类溶剂。

然后继续蒸镀所述第三电极 5，该第三电极 5 的第一部分覆盖所述多个像素开口区（即所述第一开口 86）。所述第三电极 5 的第二部分位于所述像素间隔区，能够通过所述第二过孔 84 与所述第一电极 2 电连接，所述第三电极 5 的第三部分能够通过第三过孔与所述第二电极 3 的第二导电图形 32 连接。

上述实施例提供的显示基板中，基于 lift-off 工艺，提出用第一电极 2 作为辅助阴极，由于第一电极 2 与阳极图形 4 同层制作，使得第一电极 2 是距阴极最近的金属膜层，工艺上第一电极 2 与阴极的互连实现难度较低。

上述实施例提供的显示基板中，利用阳极图形 4 之间的空隙空间或通过合理调整阳极图形 4 位置，实现第一电极 2 合理布局，并与上层阴极互连，相当于在显示基板中引入与阴极并联的一层辅助电极，能够有效降低阴极的电阻，从而改善阴极 IR Drop 问题。

而且，第一电极 2 和第二电极 3 共同作为 VSS，且均与第三电极 5（阴极）连接时，由于第二电极 3 具有异层设置的第一导电图形和第二导电图形，VSS 的电流通路由 2 维变成 3 维分布，即 VSS 电流不仅能从阴极向外围汇聚到第二电极 3 上，再流入芯片，也能通过所述第一电极 2，向芯片处汇聚，即显示区域内阴极电流有上下两层电流通路。

另外，值得注意，当仅设置所述第三电极 5 的第三部分在所述基底上的正投影与所述第二电极 3 在所述基底上的正投影存在第三交叠区域，所述第三电极 5 的第三部分通过设置在所述第三交叠区域的第三过孔与所述第二电极 3 的第二导电图形 32 电连接时，显示区域内，第三电极 5 没有与第二电极 3 搭接的区域，这种方式能够完全兼容相关技术中的制作工艺，不需要增加额外的工艺流程。

为了更清楚的说明将所述第一电极 2 作为辅助阴极与所述阴极并联的技

术方案，下面给出两个具体实施例。

其中一个实施例，显示基板的分辨率为全高清(Full High Definition, FHD)级别，像素以 GGRB 方式排列，采用上述技术方案，VSS 电阻降低约 40%。

第一阳极的布局如图 9、图 11a 和图 11d 所示，第一电极 2 避开阳极图形 4，在整个显示区域互连形成网状结构。第一电极 2 走线宽度可选为 $4\mu\text{m}$ 左右，与阳极图形 4 间距至少为 $3\mu\text{m}$ (可视工艺能力而定)。第一电极 2 与阴极连接的打孔区 (即第二过孔 84 处) 避开阳极图形 4 和隔垫物 82，打孔区位置根据相邻阳极图形 4 之间的间隙大小决定，尽量将打孔区均匀分布。打孔区被第二过孔 84 暴露出的第一电极 2 的大小可选为 $11\mu\text{m}\times 11\mu\text{m}$ 。第二过孔 84 在所述基底上的正投影可位于所述第一电极 2 在所述基底上的正投影内部。像素界定层 80 的第一开口 86 在所述基底上的正投影可位于对应的阳极图形 4 在所述基底上的正投影的内部，且第一开口 86 在所述基底上的正投影的面积小于对应的阳极图形 4 在所述基底上的正投影的面积。第二过孔 84 在所述基底上的正投影的边界，与所述第一电极 2 在所述基底上的正投影的边界之间的最小距离至少为 $1.5\mu\text{m}$ 。所述牺牲图形 9 位于所述像素界定层 80 的第二过孔 84 内部，所述牺牲图形 9 在所述基底上的正投影被对应的所述第二过孔 84 在所述基底上的正投影包围，所述第一牺牲图形 9 在所述基底上的正投影的边界，与所述第二过孔 84 在所述基底上的正投影的边界之间的最小距离至少为 $1.5\mu\text{m}$ 。

另一个实施例，显示基板的分辨率为 FHD 级别，像素以 strip (条状) 方式排列，采用上述技术方案，VSS 电阻降低约 40%。

第一阳极的布局如图 10 所示，第一电极 2 避开阳极图形 4，在整个显示区域互连形成网状结构。第一电极 2 走线宽度可选为 $3\mu\text{m}$ 左右，与阳极图形 4 间距至少为 $3\mu\text{m}$ (可视工艺能力而定)。第一电极 2 与阴极搭接的打孔区 (即第二过孔 84 处) 避开阳极图形 4 和隔垫物 82，打孔区位置根据相邻阳极图形 4 之间的间隙大小决定，尽量将第一电极 2 均匀分布。打孔区被第二过孔 84 暴露出的第一电极 2 的大小可选为 $11\mu\text{m}\times 11\mu\text{m}$ 。第二过孔 84 在所述基底上的正投影可位于所述第一电极 2 在所述基底上的正投影内部。像素界定层 80 的第一开口 86 在所述基底上的正投影可位于对应的阳极图形 4 在所述基

底上的正投影的内部,且第一开口 86 在所述基底上的正投影的面积小于对应的阳极图形 4 在所述基底上的正投影的面积,第二过孔 84 在所述基底上的正投影的边界,与所述第一电极 2 在所述基底上的正投影的边界之间的最小距离至少为 $1.5\mu\text{m}$ 。所述牺牲图形 9 位于所述像素界定层 80 的第二过孔 84 内部,所述第一牺牲图形 9 在所述基底上的正投影被对应的所述第二过孔 84 在所述基底上的正投影包围,所述第一牺牲图形 9 在所述基底上的正投影的边界,与所述第二过孔 84 在所述基底上的正投影的边界之间的最小距离至少为 $1.5\mu\text{m}$ 。

在一些实施例中,所述第二电极 3 包括围绕所述显示区域的负电源信号线 (VSS),所述第三电极 5 包括阴极。或者,所述第二电极 3 包括显示基板中的基准信号线。

在一些实施例中,所述显示基板还包括:多个重复单元,每个重复单元均包括间隔设置的至少三个子像素,每个子像素均包括像素开口区,位于相邻所述像素开口区之间的区域形成所述像素间隔区。

具体地,所述显示基板可包括多个重复单元,所述多个重复单元呈阵列分布,每个重复单元均可包括间隔设置的至少三个子像素,所述重复单元包括的各子像素中均包括有机发光材料层 83,该有机发光材料层 83 可发白光或具有彩色的光,当发白光时,各子像素需对应设置色阻图形。

需要说明,如图 2、图 4、图 5、图 9 和图 10 中的 R、G、B 可对应色阻图形,也可对应相应颜色的有机发光材料层 83。

所述第一电极 2 的具体结构多种多样,如图 10 所示,在一些实施例中,所述网状结构的第一电极 2 可包括网格主体,所述网格主体限定出多个第一封闭区域 21,所述第一封闭区域 21 与所述重复单元一一对应,所述第一封闭区域 21 在所述显示基板的基底上的正投影,覆盖对应的所述重复单元中的开口区域在所述基底上的正投影,所述开口区域包括该重复单元中各子像素包括的像素开口区。

形成一个封闭区域 21 的第一电极 2 在基底上的正投影包围位于该封闭区域 21 内的重复单元中的开口区域在所述基底上的正投影。

具体地,所述网格主体的具体布局方式多种多样,示例性的,所述网格

主体能够限定出多个第一封闭区域 21。

需要说明，所述第一封闭区域 21 是指：网格结构中的网格主体包括多个线段，这些线段首尾连接围设出的区域，且该区域没有断口。

在另外一些实施例中，如图 2 和图 4 所示，所述网状结构包括网格主体，所述网格主体限定出多个第二封闭区域 22；所述多个重复单元包括的全部子像素可划分为多组子像素组，每组子像素组包括至少一个所述子像素；所述第二封闭区域 22 在所述显示基板的基底上的正投影一一对应包围所述子像素组在所述基底上的正投影。

示例性的，所述网格主体能够限定出多个第二封闭区域 22，所述第二封闭区域 22 在所述显示基板的基底上的正投影一一对应包围所述子像素组在所述基底上的正投影。

需要说明，所述每组子像素组可包括至少一个所述子像素，且每个所述子像素仅能够属于一个子像素组。

另外，如图 5 所示，所述网格主体可具体位于所述像素界定层 80 的正下方，被所述像素界定层 80 覆盖。

更详细地说，可设置所述子像素组中包括相同颜色的至少一个子像素；和/或，所述子像素组中包括不同颜色的至少两个子像素。

所述重复单元的具体结构多种多样，如图 2 和图 9 所示，在一些实施例中，每个重复单元均包括一个红色子像素、一个蓝色子像素和两个绿色子像素；所述网格主体的至少部分在所述基底上的正投影位于所述两个绿色子像素的第一开口在所述基底上的正投影之间。

具体地，一个所述重复单元内，相邻的绿色子像素对应的阳极图形 4 之间的最小间距一般为 $15\mu\text{m}$ 左右，因此，可设置所述网格主体的至少部分在所述基底上的正投影位于所述两个绿色子像素在所述基底上的正投影之间，并设置所述网格主体在沿垂直于其自身延伸方向的方向上的宽度为 $5\mu\text{m}$ 左右，这样既能够保证所述第一电极 2 良好的分流作用，还能够避免所述第一电极 2 与所述阳极图形 4 之间发生短路。

如图 9 所示，在一些实施例中，所述多个重复单元呈阵列分布，每个所述重复单元中，所述两个绿色子像素沿第一方向排列，所述红色子像素位于

所述两个绿色子像素的第一侧，所述蓝色子像素位于所述两个绿色子像素的第二侧，所述第一侧和所述第二侧沿第二方向相对，所述第二方向与所述第一方向垂直。

示例性的，所述第一方向包括 Y 方向，所述第二方向包括 X 方向，当所述重复单元采用上述结构时，即形成为 GGRB 像素排列方式。

进一步地，如图 2 所示，在这种像素排列方式下，可具体设置所述蓝色子像素对应的阳极连接过孔 via1 与其紧挨的绿色子像素对应的阳极连接孔 via2 之间，没有所述第一电极 2，但不仅限于此。

需要说明，显示基板中包括的各阳极图形 4 对应的阳极连接孔都是行列方向排列，并且同一行中过孔大致在一条直线上，而且间距也大致相等。

如图 13a 和图 13b，例如，在第一方向上，绿色子像素 103 两两相邻成对设置；任意靠近的两对绿色子像素 103 之间设置一个红色子像素 101 和一个蓝色子像素 102。

即：在第一方向上的所有绿色子像素 103 两两作为一对，每对中的绿色子像素 103 相邻设置。

在此基础上，例如任意靠近的两对绿色子像素 103 之间的一个红色子像素 101 和一个蓝色子像素 102，在第二方向上相对设置。

此处，由于在第二方向上，红色子像素 101 和蓝色子像素 102 均设置在靠近的两对绿色子像素 103 之间，因而可以满足子像素密度是像素密度 1.5 倍的要求。红色子像素 101、绿色子像素 103 和蓝色子像素 102 的个数比为 1:2:1。

需要说明的是，在第一方向上，绿色子像素 103 两两相邻成对设置；在任意靠近的两对绿色子像素 103 之间设置一个红色子像素 101 和一个蓝色子像素 102 应确保在第一方向和第二方向上，子像素密度是像素密度的 1.5 倍且虚拟像素阵列均匀分布。例如，两两相邻成对设置的绿色子像素形成沿第二方向排列的多个绿色子像素对。其中，每个所述绿色子像素对中的两个绿色子像素沿所述第一方向排列。

本公开实施例将位于第二方向上的所有绿色子像素 103 两两作为一对相邻设置，在采用精细金属掩模板 (fine metal mask, FMM) 蒸镀工艺制备 OLED 时可将每对中的两个绿色子像素 103 的颜色层连起来，通过 FMM 的一个蒸

镀孔来形成每对中两个绿色子像素 103 的绿色发光层，从而在一定程度上降低了制备绿色子像素 103 的颜色层的工艺难度。

进一步地，本公开实施例中，可将相邻绿色子像素 103 在第一方向上并排设置，对绿色子像素 103 的位置进行微调便可以实现虚拟像素阵列的均匀分布，且最相邻的两个绿色子像素 103 间设置一定的距离，在降低工艺难度的同时也在高分辨率的情况下最大程度上保证了亮点中心横纵线的平滑和连续性(如图 13a 和图 13b 中虚线所示)。

在一些示例中，如图 13a 和图 13b 所示，红色子像素 101 和蓝色子像素 102 的形状均为六边形，六边形的三组对边均平行。

每个绿色子像素 103 的形状为五边形，五边形包括一组平行的对边以及一条垂直边，垂直边与所述一组平行的对边垂直；其中，每对绿色子像素 103 中的垂直边相邻设置。

红色子像素 101 中一组较长的平行对边和蓝色子像素 102 中一组较长的平行对边，与绿色子像素 103 中的一组平行的对边平行。

此处，需要说明的是，每个重复单元中红色子像素 101、蓝色子像素 102 和绿色子像素 103 的位置可以任意调整，只要在像素阵列的第一方向和第二方向，子像素密度是像素密度的 1.5 倍即可。例如可以是如图 13a 所示，也可以是如图 13b 所示。

本公开实施例中，由于红色子像素 101 中一组较长的平行对边和蓝色子像素 102 中一组较长的平行对边，与绿色子像素 103 中的一组平行的对边平行，一方面，每个 FMM 的开口均可采用接近正六边形的设计，有利于 FMM 设计；另一方面，当采用 FMM 蒸镀工艺蒸镀子像素时，可以使得 FMM 张网力主要作用在长边，因而可以避免对 FMM 的破坏，有利于保证张网良率。

例如，如图 13a 和图 13b 所示，每个重复单元组中的红色和蓝色子像素沿第二方向排列，一对绿色子像素沿第一方向排列。另外，红色和蓝色子像素与绿色子像素对可以沿第二方向排列，或者绿色子像素对设置在一个红色子像素和一个蓝色子像素之间。

如图 13a 和图 13b 所示，多个重复单元沿第二方向排列形成了重复单元组(行)。图中沿第二方向的虚线例如表示重复单元组的中心线。多个重复单

元组沿第一方向排列，从而形成了整个像素排列结构。

例如，在上述像素排列结构中，相邻重复单元组沿第二方向是彼此错开的，也就是说，相邻的重复单元组沿第二方向有一定的偏移量，因此，相邻重复单元组中相同颜色的子像素在第一方向上并不是对齐的。在一些示例中，相邻重复单元组在第二方向上的偏移量为重复单元在第二方向上的尺寸的一半。例如，重复单元在第二方向上的尺寸为重复单元在第二方向上的节距。

如图 13a 和图 13b 所示，奇数行重复单元组中像素排列方式相同，偶数行重复单元组中像素排列方式相同。例如，除了在像素排列结构的边缘部分之外，每个重复单元中两个绿色子像素的中心连线位于相邻的重复单元中两个相邻的红色和蓝色子像素的中心之间。此外，上述两个绿色子像素的边缘在上述两个相邻的红色和蓝色子像素的外侧边缘的内侧，这里的外侧边缘是指两个子像素的沿第二方向上彼此相对的边缘。也就是，一个绿色子像素对在第二方向上的延伸的范围不大于上述两个相邻的红色和蓝色子像素在第二方向上的延伸的范围。

例如，对于上述像素阵列结构，红色、蓝色和绿色的像素个数比为 1:1:2。一个红色和一个绿色子像素构成一个像素，一个蓝色和一个绿色子像素构成一个像素。本公开的实施例对于具体的组合方式没有具体的限定。例如，在一个重复单元中的一个红色绿色子像素和一个绿色子像素形成一个像素，一个蓝色子像素和另一个绿色子像素形成另一个像素。或者，对于同一个重复单元中的一对绿色子像素，其中的一个绿色子像素与本重复单元中的一个红色子像素形成一个像素，另外一个绿色子像素与相邻的重复单元中的一个蓝色子像素形成一个像素。

例如，如图 13a 和图 13b 所示，绿色子像素沿第一方向排列，红色和蓝色子像素的沿第一方向的尺寸大于其沿第二方向的尺寸。

如图 13a 和图 13b 所示，红色和蓝色子像素的沿第一方向的尺寸大于蓝色子像素沿第二方向的尺寸。

如图 10 所示，在一些实施例中，每个重复单元均包括一个红色子像素、一个蓝色子像素和一个绿色子像素；所述多个重复单元呈阵列分布，所述多个重复单元能够划分为多列重复单元，每列重复单元均包括沿第一方向（如

Y 方向) 排布的多个重复单元, 每列重复单元能够划分为两列子像素, 其中一列子像素包括多个所述红色子像素和多个所述蓝色子像素, 该红色子像素和该蓝色子像素沿所述第一方向交替排布, 另一列子像素包括沿第一方向排布的多个绿色子像素。

具体地, 当所述重复单元采用上述结构时, 即形成为条状的像素排列方式。

例如: 一个绿色子像素阳极图形的主体电极的面积大于一个蓝色子像素阳极图形的主体电极的面积, 且大于一个红色子像素阳极图形的主体电极面积。例如, 一个红色子像素阳极图形的主体电极面积大于一个蓝色子像素阳极图形的主体电极的面积。例如, 一个绿色子像素阳极图形的主体电极在 Y 方向的尺寸大于一个蓝色子像素阳极图形的主体电极的在 Y 方向的尺寸, 且大于一个红色子像素阳极图形的主体电极在 Y 方向的尺寸。例如, 一个绿色子像素阳极图形的主体电极在 Y 方向的尺寸不超出一个蓝色子像素阳极图形的主体电极与一个红色子像素阳极图形的主体电极在 Y 方向的跨度, 即绿色子像素阳极图形的主体电极、蓝色子像素阳极图形的主体电极、红色子像素阳极图形的主体电极分别在沿 Y 方向的直线上投影时, 绿色子像素阳极图形的主体电极的投影位于蓝色子像素阳极图形的主体电极和红色子像素阳极图形的主体电极的投影的最远的两点之间。

例如, 一个绿色子像素阳极图形的主体电极在 X 方向的尺寸、蓝色子像素阳极图形的主体电极在 X 方向的尺寸、红色子像素阳极图形的主体电极在 X 方向的尺寸大致相等。例如, 蓝色子像素阳极图形的主体电极在 X 方向的尺寸、红色子像素阳极图形的主体电极在 X 方向的尺寸大致相等, 且与一个绿色子像素阳极图形的主体电极在 X 方向的尺寸的比值为 0.8~1.2。

例如, 蓝色子像素阳极图形的连接电极、红色子像素阳极图形的连接电极和绿色子像素的连接电极位于平行于 X 方向的一条直线上。例如, 红色子像素的阳极图形的连接电极位于蓝色子像素和绿色子像素构成的子像素之间, 且更靠近蓝色子像素阳极图形, 远离绿色子像素阳极图形的一侧。

需要说明的是, 以上示例中, 附图中示意性示出了各个子像素的阳极图形的形状、大小和位置, 对于各个子像素, 实际发光区域由像素限定层的第

一开口限定。例如，像素限定层为网格状结构，覆盖各个子像素的阳极图形（例如为阳极）的边缘，并且像素限定层包括多个第一开口，每个第一开口暴露一个子像素的阳极图形的部分，发光层至少形成在所述多个第一开口内，在发光层远离基底一侧还形成有阴极，对应各个子像素的第一开口中的阴极和阳极图形驱动发光层发光。例如，每个子像素的像素限定层第一开口在基底的投影位于该子像素的阳极图形在基底的投影内，所以各个子像素的排布与像素限定层开口的排布、阳极图形的排布位置是一一对应的。例如，各个子像素的像素驱动电路在 X 方向和 Y 方向阵列排布为多行和多列，每个子像素的像素驱动电路结构除驱动晶体管的尺寸以及连接电极结构外可以大致相同，例如数据线，电源线、电容电极等。例如，沿 Y 方向，各个子像素的像素驱动电路按照绿色子像素的像素驱动电路、蓝色子像素的像素驱动电路、红色子像素的像素驱动电路的顺序依次排列，沿 X 方向，各排子像素的像素驱动电路重复排列。

如图 12a 所示，在一些实施例中，每个重复单元中，第一颜色子像素 110、第二颜色子像素 120 以及第三颜色子像素 130 的像素驱动电路依次沿第一方向（X 方向的箭头所指的方向）排列。例如，沿 Y 方向排列的一列子像素为相同颜色的子像素。

例如，如图 12a 所示，各颜色子像素的阳极图形均包括主体电极和连接电极，且各颜色子像素的主体电极的形状均为六边形。

例如，如图 12a 所示，第一颜色子像素 110 的阳极图形 113 包括第一主体电极 1131 和第一连接电极 1132，第一主体电极 1131 和第一连接电极 1132 可以为一体结构，且第一连接电极 1132 通过连接孔 1133 连接至对应的像素驱动电路的驱动信号输出端。第二颜色子像素 120 的阳极图形 123 包括第二主体电极 1231 和第二连接电极 1232，第二主体电极 1231 和第二连接电极 1232 可以为一体结构，且第二连接电极 1232 通过连接孔 1233 连接至对应的像素驱动电路的驱动信号输出端。第三颜色子像素 130 的阳极图形 133 包括第三主体电极 1331 和第三连接电极 1332，第三主体电极 1331 和第三连接电极 1332 可以为一体结构，且第三连接电极 1332 通过连接孔 1333 连接至对应的像素驱动电路的驱动信号输出端。

例如，第一颜色子像素 110 的第一连接电极 1132，在 X 方向上位于第一主体电极 1131 中心远离该子像素像素驱动电路的数据线的一侧，且在 Y 方向上位于第一主体电极 1131 中心远离该子像素像素驱动电路的发光控制信号线的一侧。例如，第一颜色子像素 110 的第一连接电极 1132 和第一主体电极 1131 在 Y 方向排布，第一连接电极 1132 位于第一主体电极 1131 的右下角。例如，第二颜色子像素 120 的第二连接电极 1232，在 X 方向上位于第二主体电极 1231 中心远离该子像素像素驱动电路数据线的一侧，且在 Y 方向上位于第二主体电极 1231 中心靠近该子像素像素驱动电路发光控制信号线的一侧。例如，第二颜色子像素 120 的第二连接电极 1232 和第二主体电极 1231 在 Y 方向排布，第二连接电极 1232 位于第一主体电极 1231 的右下角。例如，第三颜色子像素 130 的第三连接电极 1332 与第三主体电极 1331 在 X 方向排布，第三连接电极 1332 位于第三主体电极 1331 的右侧，即靠近该子像素驱动电路中 VDD 的一侧。

例如，相邻子像素之间还设置有像素限定层，像素限定层包括用于限定各颜色子像素的发光区的第一开口。像素限定层的第一开口在基底上的正投影位于相应的阳极图形的主体电极在基底上的正投影内。

例如，各颜色子像素还包括有机发光层，有机发光层位于阳极图形远离基底的一侧。各颜色子像素的阳极图形与有机发光层在像素限定层的第一开口处接触，像素限定层的第一开口定义了子像素发光区的形状。例如，有机发光元件的阳极图形可以设置在像素限定层的下方，像素限定层包括用于限定子像素的开口，该开口露出阳极图形的一部分，当有机发光层形成在上述像素限定层中的开口中时，有机发光层与阳极图形接触，从而这部分能够驱动有机发光层进行发光。

例如，像素限定层的第一开口在基底上的正投影位于相应的有机发光层在基底上的正投影内，即有机发光层覆盖了像素限定层的第一开口。例如，有机发光层的面积大于对应的像素限定层第一开口的面积，即有机发光层除位于像素限定层第一开口内部的部分，至少还包括覆盖像素限定层的实体结构上的部分，通常在像素限定层第一开口的各个边界处的像素限定层的实体结构上均覆盖有机发光层。需要说明的是，以上对于有机发光层图案的描述，

是基于例如 FMM 工艺形成的图案化的各个子像素的有机发光层，除了 FMM 制作工艺，也有一些有机发光层是采用 open mask 工艺在整个显示区形成整体的膜层，其形状在基底上的正投影是连续的，所以必然有位于像素限定层第一开口内的部分和位于像素限定层实体结构上的部分。

图 12b 为图 12a 所示的像素的排列结构示意图。如图 12a 所示，各颜色子像素的有机发光元件的阳极图形的主体电极的形状为六边形。多个子像素可以划分为沿 X 方向和 Y 方向阵列排布的多个像素单元组 10。每个像素单元组 10 包括沿 X 方向排列的两列子像素，每列子像素均包括第一颜色子像素 110、第二颜色子像素 120 以及第三颜色子像素 130。沿 Y 方向，各像素单元组 10 中的两列子像素彼此错开小于一个子像素的节距，例如，各像素单元组 10 中的两列子像素彼此错开约半个子像素的节距。例如，相邻两个子像素彼此相对的边大致平行。例如，相邻列中第一颜色子像素、第二颜色子像素、第三颜色子像素排列顺序相同。例如，在例如 Y（列）方向上，第一颜色子像素位于相邻列中第二颜色子像素和第三颜色子像素之间，第二颜色子像素位于相邻列中第一颜色子像素和第三颜色子像素之间，第三颜色子像素位于相邻列中第一颜色子像素和第二颜色子像素之间。

例如，在一个像素单元组 10 中，第一列中的一个第一颜色子像素与第二列中与所述一个第一颜色子像素相邻的一个第二颜色子像素和一个第三颜色子像素构成一个像素单元，可以实现一个像素点显示。在一个像素单元组 10 中，相邻的两个像素单元中，第一个像素单元中的第一列子像素和第二列子像素可以与第二个像素单元中的第一列和第二列对调。如第一个像素单元中第一颜色子像素位于第一列，第二颜色子像素和第三颜色子像素位于第二列，第二个像素单元中第一颜色子像素位于第二列，第二颜色子像素和第三颜色子像素位于第一列。例如，第一颜色子像素为蓝色子像素，第二颜色子像素为红色子像素，第三颜色子像素为绿色子像素，每一像素单元均包括位于一列中的一个蓝色子像素以及位于相邻列中与该蓝色子像素相邻的一个红色子像素和一个绿色子像素。

例如，一个蓝色子像素的发光区的面积大于一个红色子像素或一个绿色子像素的发光区的面积。例如，一个蓝色子像素的阳极图形面积大于一个红

色子像素或一个绿色子像素的阳极图形面积。例如，第一颜色子像素和第三颜色子像素的阳极的主体电极的形状大致为正六边形，第二颜色子像素的阳极的主体电极的形状为非正六边形，且包括两个对称轴，其在 X 方向的对称轴的尺寸大于 Y 方向的对称轴的尺寸。

例如，如图 12a 所示，第一颜色子像素 110 的阳极图形 113 的第一主体电极 1131 覆盖第一颜色子像素 110 的驱动晶体管，第二颜色子像素 120 的阳极图形 123 的第二主体电极 1231 与第二颜色子像素 120 的驱动晶体管基本没有交叠或者有部分交叠，第三颜色子像素 130 的阳极图形 133 的第三主体电极 1331 与第三颜色子像素 130 的驱动晶体管没有交叠。

例如，如图 12a 所示，第一颜色子像素 110（例如蓝色子像素）的第一主体电极 1131 与扫描线和发光控制信号线有交叠，第二颜色子像素 120（例如红色子像素）的第二主体电极 1231 与扫描线和复位控制信号线有交叠，第三颜色子像素 130（例如绿色子像素）的第三主体电极 1331 与发光控制信号线、下一行像素驱动电路的复位控制信号线以及下一行像素驱动电路的复位电源信号线有交叠。例如第三颜色子像素 130（例如绿色子像素）的第三主体电极 1331 与下一行与其相邻的第一颜色子像素（例如蓝色子像素）的像素驱动电路区域有交叠。

例如，第一颜色子像素 110 的第一主体电极 1131 与相邻的第三颜色子像素 130 的驱动晶体管的部分交叠，且第一颜色子像素 110 的第一主体电极 1131 与其像素驱动电路中的数据线、屏蔽线以及相邻第二颜色子像素 120 的像素驱动电路中的数据线均有交叠。第二颜色子像素 120 的第二主体电极 1231 与其像素驱动电路中的数据线没有交叠，且与其像素驱动电路中的第一电源信号线和相邻的第三颜色子像素 130 的像素驱动电路中的第一电源信号线以及数据线均有交叠。第三颜色子像素 130 的第三主体电极 1331 与其像素驱动电路中的数据线和第一电源信号线均有交叠，且与相邻第二颜色子像素 120 的像素驱动电路中的第一电源信号线有交叠。

例如，如图 12a 所示，第一颜色子像素 110 的第一主体电极 1131 靠近下一行复位控制信号线的一侧设置有与其连接的第一连接电极 1132。第二颜色子像素 120 的第二主体电极 1231 靠近下一行复位控制信号线的一侧设置有

与其连接的第二连接电极 1232.第三颜色子像素 130 的第三主体电极 1331 靠近其第二发光控制晶体管的一侧设置有与其连接的第三连接电极 1332。

如图 12b 所示,对于上述像素布局结构,在设置第一电极 2 时,所述第一电极 2 存在多种布局方式,示例性的,可将所述第一电极 2 设置于相邻的子像素对应的阳极图形之间;但不仅限于此。

本公开实施例还提供了一种显示装置,包括上述实施例提供的显示基板。

由于上述实施例提供的显示基板中,在非显示区域设置第二电极 3,在显示区域中的像素间隔区设置网状结构的第一电极 2,并设置所述第一电极 2 和所述第二电极 3 电连接,这样在将所述第一电极 2 和所述第二电极 3 共同作为所述显示基板中的 VSS 时,能够使得该 VSS 的电阻大大降低,使 VSS 的压降降低,从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差,更好的降低了显示基板的功耗。值得注意,根据 IR-Drop 仿真结果,VSS 压降可以降低 0.5V 左右的。而且,由于 VSS 上的电流能够分散在所述第一电极 2 和第二电极 3 上,从而很好的改善了 VSS 上的大电流导致的局部发热现象。同时,由于本公开实施例提供的显示基板中,在将所述第一电极 2 和所述第二电极 3 共同作为 VSS 时,可将位于非显示区域的第二电极 3 的宽度适当减小,并可将显示基板中包括的正电源信号线 VDD 的宽度适当增加,从而可有效改善 VDD 上的大电流导致的局部发热现象。另外,由于所述第一电极 2 设置于所述像素间隔区,且所述第一电极 2 在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠,因此,所述第一电极 2 不会对显示基板的像素开口率产生影响。

因此,本公开实施例提供的显示装置在包括上述显示基板时,同样具有上述有益效果,此处不再赘述。

需要说明的是,所述显示装置可以为:电视、显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件。

本公开实施例还提供了一种显示基板的制作方法,所述显示基板包括显示区域和位于所述显示区域周边的非显示区域,所述显示区域包括多个像素开口区和位于所述像素开口区周边的像素间隔区;所述制作方法包括:

制作网状结构的第一电极 2,所述第一电极 2 的至少部分位于所述像素

间隔区，所述第一电极在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠；

制作与所述第一电极 2 电连接的第二电极 3，所述第二电极 3 位于所述非显示区域。

采用本公开实施例提供制作方法制作的显示基板中，在非显示区域设置第二电极 3，在显示区域中的像素间隔区设置网状结构的第一电极 2，并设置所述第一电极 2 和所述第二电极 3 电连接，这样在将所述第一电极 2 和所述第二电极 3 共同作为所述显示基板中的 VSS 时，能够使得该 VSS 的电阻大大降低，使 VSS 的压降降低，从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差，更好的降低了显示基板的功耗。值得注意，根据 IR-Drop 仿真结果，VSS 压降可以降低 0.5V 左右的。而且，由于 VSS 上的电流能够分散在所述第一电极 2 和第二电极 3 上，从而很好的改善了 VSS 上的大电流导致的局部发热现象。同时，由于采用本公开实施例提供制作方法制作的显示基板中，在将所述第一电极 2 和所述第二电极 3 共同作为 VSS 时，可将位于非显示区域的第二电极 3 的宽度适当减小，并可将显示基板中包括的正电源信号线 VDD 的宽度适当增加，从而可有效改善 VDD 上的大电流导致的局部发热现象。另外，由于所述第一电极 2 设置于所述像素间隔区，且所述第一电极 2 在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠，因此，所述第一电极 2 不会对显示基板的像素开口率产生影响。

在一些实施例中，制作所述第一电极 2 的步骤具体包括：

通过同一次构图工艺，同时形成所述第一电极 2 和所述显示基板中的阳极图形 4，所述第一电极 2 与所述阳极图形绝缘，所述阳极图形与所述多个像素开口区一一对应，所述像素开口区在所述基底上的正投影位于对应的所述阳极图形在所述基底上的正投影的内部。

具体的，可先采用导电材料形成导电材料薄膜，然后在该导电材料薄膜上形成光刻胶，接着经过曝光、显影、刻蚀等一系列工艺流程，可实现同时形成所述第一电极 2 和所述显示基板中的阳极图形 4。

上述通过将所述第一电极 2 与所述阳极图形 4 能够在同一次构图工艺中同时形成，很好的简化了显示基板的制作流程，节约了制作成本。

如图 7 所示，在一些实施例中，制作所述第一电极 2 和所述第二电极 3 的步骤具体包括：

在所述非显示区域制作所述第二电极 3 的第一导电图形 31；所述第一导电图形 31 包括：围绕所述显示区域、且具有开口的环形部 310，所述环形部 310 的开口处具有第一端部和第二端部；与所述第一端部电连接的第一进线部 311；以及，与所述第二端部电连接的第二进线部 312；

在所述第一导电图形 31 背向所述显示基板的基底的一侧制作平坦层 81，并对所述平坦层 81 进行构图，以将至少部分所述环形部 310 暴露出来；

在所述平坦层 81 背向所述基底的一侧，通过一次构图工艺同时形成所述第二电极 3 的第二导电图形 32、所述第一电极 2 和所述显示基板中的阳极图形 4；其中所述第二导电图形 32 与被所述平坦层 81 暴露出的所述环形部 310 电连接，且与所述第一电极 2 直接电连接；所述第一电极 2 与所述阳极图形 4 绝缘。

具体地，所述第一导电图形 31 可采用源漏金属层制作，即与像素驱动电路中各晶体管的第一极和第二极同层同材料制作；所述第二导电图形 32 可与第一电极 2 同层同材料制作，进一步地，所述第二导电图形 32 可与所述第一电极 2、所述阳极图形 4 均同层同材料制作。

进一步参见图 1b、图 6 和图 7，所述第一导电图形 31 的具体形状多种多样，示例性的，所述第一导电图形 31 包括所述环形部 310（如图 6 所示，具有 H2 宽度）、所述第一进线部 311 和所述第二进线部 312，所述环形部 310 环绕所述显示区域，所述环形部 310 的开口朝向所述显示基板中驱动芯片的绑定位置。在一些实施例中，所述显示区域近似为一个矩形区域，所述环形部 310 的开口与所述显示基板中驱动芯片的绑定位置位于所述显示区域的同一个边，例如为所述矩形的一个短边位置。所述第一进线部 311 和所述第二进线部 312 可与所述柔性电路板电连接，用于接收由所述柔性电路板提供的信号。

值得注意，所述环形部 310、所述第一进线部 311 和所述第二进线部 312 可形成为一体结构，但不仅限于此。

继续参见图 1b、图 6 和图 7，所述第二导电图形 32 的具体形状多种多

样, 示例性的, 所述第二导电图形 32 呈环形 (如图 6 所示, 具有 H1 宽度)。或者可以设置所述第二导电图形 32 包括相对设置的两个子图形, 其中一个子图形位于显示区域的左侧, 另一个子图形位于显示区域的右侧。或者也可以设置所述第二导电图形 32 呈 U 型, 即所述第二导电图形 32 包括位于显示区域的左侧、右侧、下侧的部分。

需要说明, 对于图 6 中的宽度 H1 和宽度 H2, 仅是示例性的表示了环形部 310 和第二导电图形 32 在显示面板上边具有的宽度, 在其它实施例中, 环形部 310、第二导电图形 32 在显示面板的不同位置均可设置具有相同的宽度或者不同的宽度, 该宽度是指沿垂直于自身的延伸方向上的宽度。示例性的, 可设置环形部 310 位于显示面板左侧的部分和右侧的部分具有相同的宽度, 也可设置环形部 310 位于显示面板上侧的部分和下侧的部分具有相同的宽度; 第二导电图形 32 也可以同样设置, 此处不再赘述。

以所述第二导电图形 32 呈环形为例, 可设置第二导电图形 32 在所述基底上的正投影与所述环形部 310 在所述基底上的正投影存在所述第一交叠区域, 示例性的, 该第一交叠区域在所述基底上的正投影呈具有开口的环形, 且该第一交叠区域能够被所述环形部 310 中未与第二导电图形 32 交叠的部分在所述基底上的正投影包围。在设置第一交叠区域为上述结构时, 所述第二导电图形 32 还包括未与环形部 310 交叠的部分, 该部分在所述基底上的正投影中, 一部分能够被该第一交叠区域在所述基底上的正投影包围, 另一部分位于该第一交叠区域在所述基底上的正投影的开口处。

在所述第一交叠区域, 所述第二导电图形 32 与所述环形部 310 的具体电连接方式多种多样。示例性的, 通过在所述第一交叠区域上形成第一过孔, 使得所述第二导电图形 32 通过所述第一过孔与所述环形部 310 电连接。所述第一过孔的具体结构多种多样, 例如: 所述第一过孔在所述基底上的正投影可呈具有开口的环形, 该环形的开口与所述环形部 310 的开口交叠, 该环形的其它部分的延伸方向与所述环形部 310 的延伸方向大致相同。图 6 中示出了环形的第一过孔位于显示面板左上角的部分, X1 代表了该部分在垂直于其自身延伸方向上具有的宽度。需要说明, 环形的第一过孔在垂直于其自身延伸方向上的宽度可根据实际需要设置, 在环形的第一过孔的不同部分, 该宽

度可以相同或不同。

或者也可以设置所述第一过孔包括相互独立的多个子过孔，所述多个子过孔的具体分布方式多种多样。示例性的，所述多个子过孔均匀分布在所述第一交叠区域；或者所述多个子过孔沿所述第一交叠区域的延伸方向依次间隔分布；或者所述多个子过孔划分为多组子过孔，所述多组子过孔对应分布在所述第一交叠区域的不同位置。

值得注意，所述多个子过孔的尺寸可根据实际需要设置，只需满足所述多个子过孔在所述基底上的正投影位于所述第一交叠区域内即可。

需要说明，如图6和7所示，所述环形部310和所述第二导电图形32异层设置，在所述环形部310和所述第二导电图形32之间设置有绝缘层。示例性的，该绝缘层包括平坦层81，所述第一过孔X1形成在所述平坦层81上，且贯穿所述平坦层81。

所述第一电极2与所述第二导电图形32的连接方式多种多样。示例性的，所述第一电极2与环状的第二导电图形32在多个方向上均有连接，如图1b、图6和图7所示，第一电极2包括的如图6和图7中位于非显示区域的X4部分能够与环状的第二导电图形32在上、下、左、右四个方向上均有连接。

需要说明，所述第一电极2与所述第二导电图形32直接电连接包括：所述第一电极2与所述第二导电图形32为一体结构；或者所述第一电极2从显示区域延伸到非显示区域，并继续向远离显示区域的方向延伸形成环状的第二导电图形32；或者为由连接第一电极2的网状结构远离显示区域内部的各个端点形成的环状的第二导电图形32。

上述实施例提供的显示装置中，通过设置第二电极3包括所述第一导电图形31和所述第二导电图形32，并将所述第二导电图形32与所述第一电极2同层同材料设置，能够实现如下技术效果：

所述第二导电图形32能够与所述第一电极2在同一次构图工艺中形成，且在所述第一电极2与所述第二导电图形32的连接处，所述第一电极2与所述第二导电图形32可实现直接电连接，不需要增加额外的过孔设计，即不需要跨线-转层。

能够兼容常规的 4 层金属工艺（即单层源漏金属层工艺），无需增加额外导电膜层和构图工艺。需要说明，如图 8 所示，显示基板的制作工艺流程可以包括：沿远离所述基底的方向，在基底 Substrate（可包括依次层叠设置的第一聚酰亚胺层、阻挡层和第二聚酰亚胺层）上依次形成层叠设置的缓冲层 Buffer、阻挡层 Barrier、有源层 Active、第一绝缘层 GI1、第一栅金属层 Gate1、第二绝缘层 GI2、第二栅金属层 Gate2、第三绝缘层 ILD、源漏金属层 SD、平坦层 81（PLN）、阳极层 Anode、像素界定层 80（PDL）和隔垫物 82（即 PS）层，其中所述第一栅金属层 Gate1、所述第二栅金属层 Gate2、所述源漏金属层 SD 和所述阳极层 Anode 均采用金属，合金或金属氧化物中的至少之一制作的导电层，即 4 步构图工艺。

如图 1b 和图 1c 所示，所述第一电极 2 从多个方向与环状的所述第二导电图形 32 电连接，使得所述第二电极 3 上的电流不再单一从位于显示基板 PNL 的固定位置，例如：显示基板的拐角处 33，流入显示基板的芯片，而是会分散至网格状的第一电极 2 中，环状的第二导电图形 32 和第一导电图形 31 中，从而很好的改善了显示基板拐角处 33 产生的局部发热问题。另外，在将所述第一电极 2 和所述第二电极 3 应用于 VSS 信号传输时，减小了位于周边区域的 VSS 走线上的电流，改善了靠近芯片处 VSS 走线上电流过大导致的发热问题。

在一些实施例中，所述制作方法还包括：

在所述阳极图形 4 背向所述显示基板的基底的一侧制作像素界定层 80，所述像素界定层 80 包括第三过孔、多个第一开口 86 和多个第二过孔 84，所述第一开口 86 与所述阳极图形 4 一一对应，所述第一开口 86 能够暴露对应的阳极图形 4 的至少部分，所述第二过孔 84 能够暴露部分所述第一电极 2，所述第三过孔能够暴露部分所述第二电极 3 中的第二导电图形 32；

在暴露的所述第一电极 2 背向所述基底的表面形成牺牲图形 9；

形成有机发光材料层 83，所述有机发光材料层 83 包括第四部分和第五部分，所述第四部分至少覆盖所述阳极图形 4 和所述像素界定层 80 中的像素隔离结构，所述第五部分覆盖所述牺牲图形 9，所述第四部分和所述第五部分相互独立；

去除所述牺牲图形 9 和所述有机发光材料层 83 的第五部分，暴露部分所述第一电极 2；

在所述有机发光材料层 83 背向所述基底的一侧制作第三电极 5，所述第三电极 5 分别与暴露的所述第二导电图形 32 和部分所述第一电极 2 连接。

具体地，所述第二过孔 84 贯穿位于所述像素间隔区的像素界定层 80，或者像素界定层 80 和有机发光材料层 83。所述第三过孔贯穿位于非显示区域的像素界定层 80。所述第二过孔 84 和所述第三过孔的具体位置，数量和尺寸均可根据实际需要设置，例如根据像素界定层的结构、第一电极的空间布局、接触电阻、开口率等因素进行设计。

制作所述第二过孔 84 可采用 Lift-off 工艺（一种剥离工艺），具体工艺步骤如下：

如图 11a~图 11e 所示，在基底上形成驱动电路层 85 后，在驱动电路层背向所述基底的一侧形成阳极图形 4 和第一电极 2，然后继续形成像素界定层 80 和隔垫物 82。

需要说明的是，驱动电路层 85 是指实现例如图 3 所示的驱动电路的结构，其可以包括有源层、栅绝缘层、栅金属层、层间绝缘层、源漏金属层等结构。

其所述像素界定层 80 一般为网状结构，其中形成有多个第一开口 86 以及围设多个第一开口 86 的像素隔离结构（位于像素间隔区），多个第二过孔 84 和多个第三过孔（如图 6 中的过孔 X3）形成于所述像素隔离结构中。在显示区域内部，所述第一开口 86 与所述阳极图形 4 一一对应，所述像素隔离结构覆盖所述阳极图形 4 的边缘，并且所述第一开口 86 能够暴露对应的阳极图形 4 的至少部分。第一电极 2 可以与阳极图形 4 同层同材料设置。第一电极 2 位于像素隔离结构靠近基底一侧，例如像素隔离结构覆盖第一电极 2 并且像素隔离结构中的所述第二过孔 84 能够暴露部分所述第一电极 2。类似地，所述第二导电图形 32 可以与阳极图形 4 同层同材料设置。例如，第二导电图形 32 位于像素隔离结构靠近基底一侧，所述第三过孔能够暴露部分所述第二电极 3 中的第二导电图形 32。

另外值得注意，所述隔垫物 82 能够与所述像素界定层 80 在一次构图工

艺中同时形成，具体可采用半色调掩膜工艺（half tone mask）。

在形成有隔垫物 82 的基底上沉积形成牺牲材料层，在牺牲材料层背向基底的表面形成光刻胶，经过曝光、显影、刻蚀等工艺形成位于第二过孔 84 中的牺牲图形 9。更详细地说，制作所述牺牲层 9 的工艺流程如下：采用有机材料形成牺牲材料层，在该牺牲材料层背向基底的一侧形成负性光刻胶层，利用掩模板对该负性光刻胶层进行曝光，形成负性光刻胶保留区域和负性光刻胶去除区域，所述负性光刻胶保留区域与所述牺牲图形 9 所在区域相对应，所述负性光刻胶去除区域与除所述牺牲图形 9 所在区域之外的其它区域对应，去除位于负性光刻胶去除区域的负性光刻胶层，以保留的负性光刻胶层为掩膜，对所述牺牲材料层进行湿法刻蚀，以形成截面为倒梯形的所述牺牲图形 9。

需要说明，应尽量保证牺牲图形 9 正下方紧挨的膜层（第一电极 2）平坦，这样更利于剥离工艺进行。

另外，所述牺牲图形 9 的具体形成位置与所述第一电极 1 与所述第三电极 5 之间的接触位置相关，即所述牺牲图形 9 的具体形成位置与所述第二过孔 84 的形成位置相关，当所述第二过孔 84 位于像素间隔区域时，所述牺牲图形 9 位于像素间隔区域，当所述第二过孔 84 位于非显示区域时，所述牺牲图形 9 位于非显示区域。

继续蒸镀形成有机发光材料层 83，有机发光材料层 83 可以覆盖所述阳极图形 4 被第一开口 86 暴露的部分，也可以覆盖所述第二过孔 84、所述隔垫物 82。有机发光材料层 83 还包括第四部分和第五部分，所述第四部分覆盖所述像素隔离结构和被所述第二过孔 84 暴露的部分第一电极 2，所述第五部分覆盖所述第二过孔 84 中的牺牲图形 9，所述第四部分和所述第五部分在所述第二过孔 84 中牺牲图形 9 的边缘处断开，使得所述第四部分和所述第五部分彼此独立。

值得注意，上述结构的有机发光材料层 83 可发白光，且在这种情况下，如图 11c 和图 5 所示，可在所述第一开口 86 对应的位置形成色阻图形（如红色色阻图形 R、绿色色阻图形 G、蓝色色阻图形 B 等）。而且，在形成白色的有机发光材料层 83 时，也可以在色阻图形的上、下层均形成白色的有机发光

材料层 83。另外，也可以仅在所述第一开口 86 中形成彩色的有机发光材料层，如：在其中一些第一开口中形成红色有机发光材料层，另外一些第一开口中形成绿色有机发光材料层，其余一些第一开口中形成蓝色有机发光材料层。

然后将形成有所述有机发光材料层 83 的基底浸入剥离液中，静置 0.5min~2min 后取出，然后将所述基底适度倾斜，便于牺牲图形 9 脱落，在所述牺牲图形层脱落的同时，位于所述牺牲表面的光刻胶和有机发光材料层 83 的第五部分同时被带离。需要说明，所述剥离液可选用能够溶解牺牲层材料、且对有机发光材料层 83 无损伤的氟醚类溶剂。

然后继续蒸镀所述第三电极 5，该第三电极 5 的第一部分覆盖所述多个像素开口区（即所述第一开口 86）；所述第三电极 5 的第二部分位于所述像素间隔区，能够通过所述第二过孔 84 与所述第一电极 2 电连接，所述第三电极 5 的第三部分能够通过第三过孔与所述第二电极 3 的第二导电图形 32 连接。

上述实施例提供的显示基板中，基于 lift-off 工艺，提出用第一电极 2 作为辅助阴极，由于第一电极 2 与阳极图形 4 同层制作，使得第一电极 2 是距阴极最近的金属膜层，工艺上第一电极 2 与阴极的互连实现难度较低。

上述实施例提供的制作方法制作的显示基板中，利用阳极图形 4 之间的空隙空间或通过合理调整阳极图形 4 位置，实现第一电极 2 合理布局，并与上层阴极互连，相当于在显示基板中引入与阴极并联的一层辅助电极，能够有效降低阴极的电阻，从而改善阴极 IR Drop 问题。

而且，第一电极 2 和第二电极 3 共同作为 VSS，且均与第三电极 5（阴极）连接时，由于第二电极 3 具有异层设置的第一导电图形和第二导电图形，VSS 的电流通路由 2 维变成 3 维分布，即 VSS 电流不仅能从阴极向外围汇聚到第二电极 3 上，再流入芯片，也能通过所述第一电极 2，向芯片处汇聚，即显示区域内阴极电流有上下两层电流通路。

另外，值得注意，当仅设置所述第三电极 5 的第三部分在所述基底上的正投影与所述第二电极 3 在所述基底上的正投影存在第三交叠区域，所述第三电极 5 的第三部分通过设置在所述第三交叠区域的第三过孔与所述第二电

极 3 的第二导电图形 32 电连接时, 显示区域内, 第三电极 5 没有与第二电极 3 搭接的区域, 这种方式能够完全兼容相关技术中的制作工艺, 不需要增加额外的工艺流程。

请参阅图 14a、图 14b 和图 14c, 本公开实施例提供了一种显示基板, 包括: 基底, 以及沿远离所述基底的方向依次层叠设置在所述基底上的辅助阴极层 6、第一绝缘层、阳极层、第二绝缘层和阴极层 51; 其中, 所述阳极层包括多个相互间隔设置的阳极图形 4, 相邻的阳极图形 4 之间为阳极间隔区域; 所述辅助阴极层 6 在所述基底上的正投影与所述阴极层 51 在所述基底上的正投影交叠的区域为辅助交叠区域, 所述辅助阴极层 6 与所述阴极层 51 之间通过设置在所述辅助交叠区域的连接过孔 Via3 电连接。所述连接过孔 Via3 在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部。

具体地, 所述显示基板中阳极层与阴极层 51 至少部分层叠设置, 在所述阳极层与所述阴极层 51 之间设置有有机发光材料层, 此时, 所述第二绝缘层为有机发光材料层。显示基板工作时, 在所述阳极层与所述阴极层 51 施加电压, 驱动所述有机发光材料层发光。所述显示基板的非显示区域还设置有 VSS 走线, 该 VSS 走线与所述阴极层 51 电连接, 用于为所述阴极层 51 提供第一电压信号, 例如: 负电压信号。

所述辅助阴极层 6 与所述阳极层之间设置有所述第一绝缘层, 例如绝缘层, 示例性的, 所述绝缘层可包括平坦层 81。

所述辅助阴极层 6 在所述基底上的正投影与所述阴极层 51 在所述基底上的正投影形成辅助交叠区域, 所述辅助阴极层 6 与所述阴极层 51 之间通过连接过孔 Via3 电连接, 该连接过孔 Via3 贯穿所述辅助阴极层 6 与所述阴极层 51 之间的膜层, 所述连接过孔 Via3 在所述基底上的正投影位于所述辅助交叠区域。进一步地, 可设置所述连接过孔 Via3 在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部, 这样所述连接过孔 Via3 在所述基底上的正投影与所述阳极图形 4 在所述基底上的正投影不交叠, 避免了阴极层 51 在通过所述连接过孔 Via3 与所述辅助阴极层 6 电连接时, 会与阳极图形 4 发生短路的问题。

根据上述显示基板的具体结构可知, 本公开实施例提供的显示基板中,

通过设置所述辅助阴极层 6 与所述阴极层 51 并联,很好的降低了所述阴极层 51 的电阻,同时,由于所述阴极层 51 与所述显示基板中的 VSS 电连接,从而使得该 VSS 的电阻大大降低,使 VSS 的压降降低,从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差,更好的降低了显示基板在应用于显示屏时,显示屏的功耗。值得注意,根据 IR-Drop 仿真结果,VSS 压降可以降低原有压降的 30%~50%。

需要说明,图 14a 中 VDD 与辅助阴极层 6 虽然交叠在一起,但由于 VDD 可采用第一源漏金属层制作,辅助阴极层 6 可采用第二源漏金属层制作,使得 VDD 与所述辅助阴极层 6 异层设置,避免了二者发生短路。

在一些实施例中,所述显示基板还包括位于所述基底与所述阳极层之间的驱动电路层,所述驱动电路层包括第二源漏金属层,所述辅助阴极层与所述第二源漏金属层同层同材料设置。

通过将所述辅助阴极层 6 与所述第二源漏金属层同层同材料设置,使得所述辅助阴极层 6 与所述第二源漏金属层能够在同一次构图工艺中同时形成,从而很好的简化了显示基板的制作流程,节约了制作成本。另外,将所述辅助阴极层 6 与所述第二源漏金属层同层设置,使得所述显示基板中正电源信号线(VDD)具有更大的布局空间,这样就可以通过布局较大面积的正电源信号线,来降低所述正电源信号线上产生的压降。

如图 14b 和图 14c 所示,在一些实施例中,所述辅助阴极层 6 形成为网状结构,所述辅助阴极层 6 在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部。

具体地,所述辅助阴极层 6 的具体结构多种多样,示例性的,设置所述辅助阴极层 6 形成为多条横向走线结构、多条纵向走线结构或者网状结构。当设置所述辅助阴极层 6 形成为网状结构时,该网状结构包括的网格主体的具体布局位置和延伸方向灵活性较高,因此,这种结构的辅助阴极层 6 更有利于避免所述辅助阴极与其同层设置其它导电图形发生短路,而且,在将所述辅助阴极层 6 设置为网状结构时,所述辅助阴极层 6 的可布局空间更大,从而更有利于降低所述辅助阴极的布局难度。

设置所述辅助阴极层 6 在所述基底上的正投影位于所述阳极间隔区域在

所述基底上的正投影的内部，使得所述辅助阴极层 6 在所述基底上的正投影与所述阳极图形 4 在所述基底上的正投影不交叠，从而使得所述辅助阴极层 6 形成的段差不会对所述阳极图形 4 产生影响，保证了所述阳极图形 4 的平坦度，改善了所述显示基板在显示时容易产生的色分离现象。

值得注意，在实际布局所述辅助阴极层 6 时，除了上述布局方式外，也可以允许所述辅助阴极层 6 在所述基底上的正投影与所述阳极图形 4 在所述基底上的正投影存在小部分的交叠区域。示例性的，该交叠区域的面积小于所述阳极图形 4 的面积 10%；或者一个阳极图形 4 与所述辅助阴极层 6 之间形成的交叠区域，能够位于该阳极图形 4 相对的两侧，且可形成为对称结构。

继续参见图 14b，在一些实施例中，所述辅助交叠区域包括沿第一方向延伸的条状区域，所述连接过孔 Via3 在所述基底上的正投影为沿所述第一方向延伸的条状图形。

具体地，所述连接过孔 Via3 能够暴露的所述辅助阴极层 6 的面积越大，所述阴极层 51 与所述辅助阴极层 6 的接触面积越大，接触电阻越小，所述阴极层 51 的电阻越小。

所述连接过孔 Via3 的具体结构多种多样，示例性的，设置所述连接过孔 Via3 在所述基底上的正投影为沿所述第一方向延伸的条状图形；这种结构的所述连接过孔 Via3 能够暴露更多的所述辅助阴极层 6，使得所述阴极层 51 与所述辅助阴极层 6 之间具有较大的接触面积，从而最大限度的降低所述阴极层 51 的电阻。

需要说明，所述第一方向可选为与所述显示基板中数据线延伸方向相同的延伸方向，但不仅限于此。

如图 15 和图 16 所示，在一些实施例中，所述辅助阴极层 6 形成为网状结构，所述辅助阴极层 6 的第一部分在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部，所述辅助阴极层 6 的第二部分在所述基底上的正投影位于所述阳极图形 4 在所述基底上的正投影的内部。

具体地，在一些情况下，所述辅助阴极层 6 包括位于所述阳极间隔区域的第一部分，所述辅助阴极层 6 还包括第二部分，所述辅助阴极层 6 的第二

部分在所述基底上的正投影位于所述阳极图形 4 在所述基底上的正投影的内部，这样所述辅助阴极层 6 具有更大的布局空间，能够实现更大的面积，从而更好的降低了所述阴极层 51 的电阻。

进一步地，所述阳极图形 4 包括一体结构的主体部 41 和连接部 42，所述主体部 41 具有至少一个对称轴，所述辅助阴极层 6 的第二部分中的目标部分在所述基底上的正投影沿至少一个对称轴呈轴对称，所述目标部分在所述基底上的正投影位于该主体部 41 在所述基底上的正投影的内部。

具体地，所述阳极图形 4 可包括一体结构的主体部 41 和连接部 42，其中所述主体部 41 与所述显示基板中的像素开口区一一对应，所述像素开口区在所述基底上的正投影位于对应的主体部 41 在所述基底上的正投影的内部；所述连接部 42 与所述显示基板中用于为该阳极图形 4 提供驱动信号的像素驱动电路电连接，以将接收到的驱动信号传输至所述主体部 41。

在设置所述辅助阴极层 6 的第二部分在所述基底上的正投影位于所述阳极图形 4 在所述基底上的正投影的内部时，该第二部分的具体位置多种多样。示例性的，设置所述辅助阴极层 6 的第二部分中的目标部分在所述基底上的正投影，沿对应的所述主体部的至少一个对称轴呈轴对称，所述目标部分在所述基底上的正投影位于该主体部在所述基底上的正投影的内部。这种设置方式使得所述目标部分位于至少一个对称轴两侧的面积比值大致为 1。由于工艺条件限制，因此上述比值并不能绝对为 1，因此大概满足上述条件即可。

示例性地，如图 15 所示，以一个子像素中的主体部 41 为例，主体部 41 可以具有沿第一方向（如 Y 方向）延伸的第一对称轴，与主体部 41 在基底的正投影交叠的所述目标部分可以沿该第一对称轴大致呈轴对称设置。和/或，主体部 41 可以具有沿第二方向（如 X 方向）延伸的第二对称轴，与主体部 41 在基底的正投影交叠的所述目标部分可以沿该第二对称轴大致呈轴对称设置。这样可以使至少主体部 41 的中心区域（如图 15 中 RGB 指向的开口区）具有凸起，第一对称轴两侧的主体部 41 的区域对称设置和/或第二对称轴两侧的主体部 41 的区域对称设置，从而可以降低主体部 41 的不对称性。从而可以改善有效发光区的发光不对称性，甚至消除有效发光区的发光不对称性，从而可改善，甚至消除显示面板的色偏现象。

如图 14a、图 17 和图 18 所示，在一些实施例中，所述显示基板还包括位于所述显示基板的非显示区域的第二电极 3，所述第二电极 3 分别与所述辅助阴极层 6 和所述阴极层 51 电连接。

具体地，所述显示基板还可以包括位于所述显示基板的非显示区域的第二电极 3，所述第二电极 3 可沿所述显示基板的边框延伸。所述第二电极 3 可设置为包围所述显示基板的显示区域，并能够与显示基板中的柔性电路板电连接。

所述辅助阴极层 6 的具体结构多种多样，示例性的，所述辅助阴极层 6 包括分布在显示基板显示区域的部分，以及分布在位于显示基板的上、下、左、右四个方向的非显示区域的部分。或者所述辅助阴极层 6 包括分布在显示基板显示区域的部分，以及分布在位于显示基板的上、下两个方向的非显示区域的部分。或者所述辅助阴极层 6 包括分布在显示基板显示区域的部分，以及分布在位于显示基板的左、右两个方向的非显示区域的部分。

当所述辅助阴极层 6 包括分布位于显示基板的上、下、左、右四个方向的非显示区域中的部分时，所述第二电极 3 能够与所述辅助阴极层 6 中位于显示基板的上、下、左、右四个方向的非显示区域中的部分分别电连接。同样的，所述第二电极 3 也能够与所述阴极层 51 中位于所述显示基板上、下、左、右的部分分别电连接，但不仅因限于此。需要说明，图 17 中的标记 X2 代表阴极层 51 远离显示区域的边界。另外，图 18 中从左向右为非显示区域指向显示区域的方向。

上述实施例提供的显示基板中，当所述第二电极 3 为 VSS 时，能够使得该 VSS 的电阻大大降低，使 VSS 的压降降低，从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差，更好的降低了显示基板的功耗。

由于 VSS 上的电流能够分散在所述辅助阴极层 6 和所述阴极层 51 上，从而很好的改善了 VSS 上的大电流导致的局部发热现象。同时，还可将 VSS 的宽度适当减小，并可将显示基板中包括的正电源信号线 VDD 的宽度适当增加，从而可有效改善 VDD 上的大电流导致的局部发热现象。

需要说明，VSS 和 VDD 在垂直于其自身延伸方向上的宽度均可设置在 $100\mu\text{m}\sim 900\mu\text{m}$ 之间，可选的，VSS 和 VDD 在垂直于其自身延伸方向上的宽

度均可设置在 $200\mu\text{m} \sim 300\mu\text{m}$ ；VSS 和 VDD 在显示基板拐角和直边处的部分对应的宽度均可调整。

请继续参阅图 14a，在一些实施例中，所述第二电极 3 包括层叠设置的第一导电图形 31 和第二导电图形 32，所述第一导电图形 31 位于所述显示基板的基底与所述第二导电图形 32 之间；

所述第一导电图形 31 包括：

围绕所述显示区域、且具有开口的环形部 310，所述环形部 310 的开口处具有第一端部和第二端部；

与所述第一端部电连接的第一进线部 311；以及，

与所述第二端部电连接的第二进线部 312；

所述第二导电图形 32 呈环状，所述第二导电图形 32 在所述显示基板的基底上的正投影与所述环形部 310 在所述基底上的正投影存在第一交叠区域，在所述第一交叠区域，所述第二导电图形 32 与所述环状部电连接。

如图 17 和图 18 所示，所述显示基板还包括：与所述第二导电图形 32 同层同材料设置的第一导电连接部 10，所述第二导电图形 32 通过所述第一导电连接部 10 与所述辅助阴极层 6 连接。

所述第二导电图形 32 在所述基底上的正投影与所述阴极层 51 在所述基底上的正投影具有第三交叠区域，在所述第三交叠区域，所述第二导电图形 32 与所述阴极层 51 电连接。

具体地，所述第一导电图形 31 可采用第一源漏金属层制作，即与像素驱动电路中各晶体管的第一极和第二极同层同材料制作。所述第二导电图形 32 可与阳极图形 4 同层同材料制作。在一些实施例中，所述第一导电图形 31 还可与用第二源漏金属层同层同材料制作。

需要说明，所述第二导电图形 32 与所述阳极图形 4 可均采用 ITO、Ag、ITO 三层层叠结构，制作这种结构的第二导电图形 32 和所述阳极图形 4 时，可先沉积形成层叠设置的 ITO、Ag、ITO 三层膜层，然后对这三层膜层进行构图工艺，形成所述第二导电图形 32 和所述阳极图形 4。

进一步参见图 14a、图 17 和图 18，所述第一导电图形 31 的具体形状多种多样，示例性的，所述第一导电图形 31 包括所述环形部 310（如图 17 所

示, 具有 H2 宽度)、所述第一进线部 311 和所述第二进线部 312, 所述环形部 310 环绕所述显示区域, 所述环形部 310 的开口朝向所述显示基板中驱动芯片的绑定位置。在一些实施例中, 所述显示区域近似为一个矩形区域, 所述环形部 310 的开口与所述显示基板中驱动芯片的绑定位置位于所述显示区域的同一个边, 例如为所述矩形的一个短边位置。所述第一进线部 311 和所述第二进线部 312 可与所述柔性电路板电连接, 用于接收由所述柔性电路板提供的信号。

值得注意, 所述环形部 310、所述第一进线部 311 和所述第二进线部 312 可形成为一体结构, 但不仅限于此。

继续参见图 14a、图 17 和图 18, 所述第二导电图形 32 的具体形状多种多样, 示例性的, 所述第二导电图形 32 呈环形 (如图 17 所示, 具有 H1 宽度)。或者可以设置所述第二导电图形 32 包括相对设置的两个子图形, 其中一个子图形位于显示区域的左侧, 另一个子图形位于显示区域的右侧。或者也可以设置所述第二导电图形 32 呈 U 型, 即所述第二导电图形 32 包括位于显示区域的左侧、右侧、下侧的部分。

需要说明, 对于图 17 中的宽度 H1 和宽度 H2, 仅是示例性的表示了环形部 310 和第二导电图形 32 在显示面板左边部分具有的宽度, 在其它实施例中, 环形部 310、第二导电图形 32 在显示面板的不同位置均可设置具有相同的宽度或者不同的宽度, 该宽度是指沿垂直于自身的延伸方向上的宽度。示例性的, 可设置环形部 310 位于显示面板左侧的部分和右侧的部分具有相同的宽度, 也可设置环形部 310 位于显示面板上侧的部分和下侧的部分具有相同的宽度; 第二导电图形 32 也可以同样设置, 此处不再赘述。

以所述第二导电图形 32 呈环形为例, 可设置第二导电图形 32 在所述基底上的正投影与所述环形部 310 在所述基底上的正投影存在所述第一交叠区域 (如图 17 中的 X6)。示例性的, 该第一交叠区域呈具有开口的环形, 且该第一交叠区域能够被所述环形部 310 中未与第二导电图形 32 交叠的部分在所述基底上的正投影包围。在设置第一交叠区域为上述结构时, 所述第二导电图形 32 还包括未与环形部 310 交叠的部分, 该部分在所述基底上的正投影中, 一部分能够被该第一交叠区域在所述基底上的正投影包围, 另一部分位

于该第一交叠区域在所述基底上的正投影的开口处。

在所述第一交叠区域,所述第二导电图形 32 与所述环形部 310 的具体电连接方式多种多样。示例性的,通过在所述第一交叠区域上形成第一过孔,使得所述第二导电图形 32 通过所述第一过孔与所述环形部 310 电连接。所述第一过孔的具体结构多种多样,例如:所述第一过孔在所述基底上的正投影可呈具有开口的环形,该环形的开口与所述环形部 310 的开口交叠,该环形的其它部分的延伸方向与所述环形部 310 的延伸方向大致相同。图 17 中示出了环形的第一过孔位于显示面板左侧的部分,X1 代表了该部分在垂直于其自身延伸方向上具有的宽度。需要说明,环形的第一过孔在垂直于其自身延伸方向上的宽度可根据实际需要设置,在环形的第一过孔的不同部分,该宽度可以相同或不同。

或者也可以设置所述第一过孔包括相互独立的多个子过孔,所述多个子过孔的具体分布方式多种多样。示例性的,所述多个子过孔均匀分布在所述第一交叠区域;或者所述多个子过孔沿所述第一交叠区域的延伸方向依次间隔分布;或者所述多个子过孔划分为多组子过孔,所述多组子过孔对应分布在所述第一交叠区域的不同位置。

值得注意的是,所述多个子过孔的尺寸可根据实际需要设置,只需满足所述多个子过孔在所述基底上的正投影位于所述第一交叠区域内即可。

需要说明,如图 18 所示(说明截图的位置),所述环形部 310 和所述第二导电图形 32 异层设置,在所述环形部 310 和所述第二导电图形 32 之间设置有绝缘层,示例性的,该绝缘层包括平坦层 81,所述第一过孔 X1 形成在所述平坦层 81 上,且贯穿所述平坦层 81。如图 18 所示,所述环形部 310 可与辅助阴极层 6 同层同材料设置,并与所述第二源漏金属层同层同材料设置。

如图 17 所示,由于所述辅助阴极层 6 与所述第二导电图形 32 之间一般设置有信号线 11,示例性的,所述信号线 11 包括初始化信号线,而该信号线 11 可与所述辅助阴极层 6 同层同材料设置,因此所述辅助阴极层 6 在层内无法直接跨越该信号线 11 与所述第二导电图形 32 直接电连接。

在这种情况下,可在所述显示基板中设置与所述第二导电图形 32 同层同材料设置的第一导电连接部 10,示例性的,该第一导电连接部 10 可与所述

第二导电连接部 32 一体成形。由于该第一导电连接部 10 一般与所述阳极图形 4 同材料设置，与所述信号线 11 异层设置，因此所述第一导电连接部 10 能够跨越所述信号线 11，之后通过过孔 Via4 与所述辅助阴极层 6 实现电连接。

更详细地说，如图 17 所示，第二导电图形 32 位于显示区域外的周边区域，且相对辅助阴极层 6 的边界更远离显示区域。第一导电连接部 10 从第二导电图形 32 处向靠近显示区域的方向延伸，并且与辅助阴极层 6 有交叠。交叠的位置设置有过孔 Via4，所述第一导电连接部 10 和所述辅助阴极层 6 能够通过该过孔 Via4 电连接。

在一些实施例中，辅助阴极层 6 包括显示区域内部的部分以及从显示区域向周边区域延伸的多个辅助阴极连接部。第一导电连接部 10 包括从第二导电图形 32 延伸出的多个。该多个辅助阴极连接部和多个第一导电连接部 10 一一对应连接。

在一些实施例中，一一对应的辅助阴极连接部和第一导电连接部 10 位于沿第二方向延伸的一条直线上。且辅助阴极连接部为位于显示区域的辅助阴极层 6 沿第二方向的走线一一对应延伸出的部分。位于显示区域同一侧各个辅助阴极连接部之间互相平行，间距相等。

如图 17 和图 18 所示，所述显示基板中的阴极层 51 位于所述阳极层背向所述基底的一侧，当所述第二导电图形 32 与所述阴极层 51 异层设置时，可设置所述第二导电图形 32 在所述基底上的正投影与所述阴极层 51 在所述基底上的正投影具有第三交叠区域 X7，这样所述第二导电图形 32 与所述阴极层 51 可通过设置在所述第三交叠区域的过孔 X3 电连接。

需要说明，所述过孔 X3 的延伸方向可与所述第三交叠区域的延伸方向大致相同。

如图 19 所示，在一些实施例中，所述显示基板还包括：位于所述基底与所述阳极层之间的第二导电连接层，所述辅助阴极层 6 与所述第二导电连接层同层同材料设置，且所述辅助阴极层 6 与所述第二导电连接层相互绝缘。

具体地，所述第二导电连接层可用于连接位于所述第二导电连接层与所述基底之间的第一功能图形，以及位于所述第二导电连接层背向所述基底的

一侧的第二功能图形，以使所述第一功能图形与所述第二功能图形之间实现电连接。

示例性的，所述第一功能图形包括像素驱动电路中的驱动信号输出端，所述第二功能图形包括阳极图形 4。

将所述辅助阴极层 6 与所述第二导电连接层同层同材料设置，并设置所述辅助阴极层 6 与所述第二导电连接层相互绝缘，使得所述辅助阴极层 6 能够与所述第二导电连接层在同一次构图工艺中形成，避免为了制作所述辅助阴极层 6 而增加额外的构图工艺，从而有效简化了所述显示基板的制作工艺流程。而且，通过设置所述辅助阴极层 6 与所述第二导电连接层相互绝缘，避免了所述辅助阴极层 6 与所述第二导电连接层之间发生短路，保证了所述显示基板的良率。

如图 19 所示，在一些实施例中，所述显示基板还包括：

位于所述基底与所述阳极层之间的驱动电路层，所述驱动电路层包括与所述阳极图形 4 一一对应的像素驱动电路。

所述第二导电连接层包括多个第二导电连接图形 12，所述第二导电连接图形 12 与所述阳极图形 4 一一对应，所述像素驱动电路通过对应的所述第二导电连接图形与对应的阳极图形电连接。

具体地，所述第二导电连接图形 12 与其对应的所述阳极图形 4 具有交叠区域，在交叠区域中设置有过孔，使得所述第二导电连接图形 12 与其对应的所述阳极图形 4 能够电连接，所述像素驱动电路通过对应的所述第二导电连接图形 12 与对应的阳极图形 4 电连接。所述第二导电连接图形 12 在所述基底上的正投影与所述辅助阴极层 6 在所述基底上的正投影之间的最小距离大于阈值。需要说明，所述阈值可选在 $2.5\mu\text{m}\sim 3\mu\text{m}$ 之间，但不仅限于此。

具体地，驱动电路层是指实现例如图 3 所示的驱动电路的结构，其可以包括有源层、栅绝缘层、栅金属层、层间绝缘层、第一源漏金属层、第二源漏金属层等结构。

由于在垂直于所述基底的方向上，所述驱动电路层与所述阳极层之间的距离较远，因此，可在对应连接的像素驱动电路与阳极图形 4 之间设置第二导电连接图形 12，使得所述像素驱动电路中的驱动信号输出端（可具体采用

第一源漏金属层制作)能够通过对应的所述第二导电连接图形 12 与对应的阳极图形 4 电连接,这种连接方式既降低了所述像素驱动电路与阳极图形 4 连接的难度,也提升了所述像素驱动电路与阳极图形 4 连接的信赖性。

当所述辅助阴极层 6 与所述第二导电连接层同层同材料设置时,可进一步设置所述第二导电连接图形 12 在所述基底上的正投影与所述辅助阴极层 6 在所述基底上的正投影之间的最小距离大于阈值,从而更好的避免所述第二导电连接图形 12 与所述辅助阴极层 6 之间发生短路。

需要说明,所述辅助阴极层 6 与所述第二导电连接层可均采用显示基板中包括的第二源漏金属层制作,但不仅限于此。

在一些实施例中,所述驱动电路层包括第一源漏金属层和第二源漏金属层,所述显示基板中的正电源信号线与所述第一源漏金属层同层同材料设置,所述辅助阴极层、所述第二导电连接层与所述第二源漏金属层同层同材料设置。

通过将所述辅助阴极层 6、所述第二导电连接层与所述第二源漏金属层同层同材料设置,使得所述辅助阴极层 6、所述第二导电连接层与所述第二源漏金属层能够在同一次构图工艺中同时形成,从而很好的简化了显示基板的制作流程,节约了制作成本。另外,将所述辅助阴极层 6 与所述第二源漏金属层同层设置,使得所述显示基板中正电源信号线(VDD)具有更大的布局空间,这样就可以通过布局较大面积的正电源信号线,来降低所述正电源信号线上产生的压降。

在一些实施例中,所述显示基板还包括:

多个重复单元,每个重复单元均包括间隔设置的至少三个子像素,每个子像素均包括一个所述阳极图形 4,位于相邻所述子像素中阳极图形 4 之间的区域形成所述阳极间隔区域。

具体地,所述显示基板可包括多个重复单元,所述多个重复单元呈阵列分布,每个重复单元均可包括间隔设置的至少三个子像素,所述重复单元包括的各子像素中均包括有机发光材料层 83,该有机发光材料层 83 可发白光或具有彩色的光,当发白光时,各子像素需对应设置色阻图形。

需要说明,如图 14b、图 15、图 17、图 19、图 20 和图 21 中的 R、G、

B 可对应色阻图形，也可对应相应颜色的有机发光材料层 83。

所述阳极图形 4 与所述子像素一一对应，每个子像素包括对应的所述阳极图形 4，位于相邻所述子像素中阳极图形 4 之间的区域形成所述阳极间隔区域。

所述辅助阴极层 6 的具体结构多种多样，如图 20 所示，在一些实施例中，所述辅助阴极层 6 形成为网状结构，所述网状结构包括网格主体，所述网格主体限定出多个第三封闭区域 23，所述第三封闭区域 23 与所述重复单元一一对应，所述第三封闭区域 23 在所述显示基板的基底上的正投影一一对应包围所述重复单元中的阳极区域在所述基底上的正投影，所述阳极区域包括该重复单元中各子像素包括的阳极图形 4。

具体地，所述网格主体的具体布局方式多种多样，示例性的，所述网格主体能够限定出多个第三封闭区域 23，可设置所述第三封闭区域 23 在所述显示基板的基底上的正投影一一对应包围所述重复单元中的阳极区域在所述基底上的正投影。

如图 20 所示，每个重复单元均包括一个红色子像素、一个蓝色子像素和一个绿色子像素；所述多个重复单元呈阵列分布，所述多个重复单元划分为多列重复单元，每列重复单元均包括沿第一方向排布的多个重复单元，每列重复单元划分为两列子像素，其中一列子像素包括多个所述红色子像素和多个所述蓝色子像素，该红色子像素和该蓝色子像素沿所述第一方向交替排布，另一列子像素包括沿第一方向排布的多个绿色子像素。

需要说明，所述第三封闭区域 23 是指：网格结构中的网格主体包括多个线段，这些线段首尾连接围设出的区域，且该区域没有断口。

如图 21 所示，在另外一些实施例中，所述辅助阴极层 6 形成为网状结构，所述网状结构包括网格主体，所述网格主体限定出多个第四封闭区域 24；

所述多个重复单元包括的全部子像素可划分为多组子像素组，每组子像素组包括至少一个所述子像素；

所述第四封闭区域 24 在所述显示基板的基底上的正投影一一对应包围所述子像素组中的阳极区域在所述基底上的正投影，所述阳极区域包括该子像素组中各子像素包括的阳极图形 4。

示例性的，可设置所述网格主体能够限定出多个第四封闭区域 24，所述第四封闭区域 24 在所述显示基板的基底上的正投影一一对应包围所述子像素组中的阳极区域在所述基底上的正投影。

需要说明，所述每组子像素组可包括至少一个所述子像素，且每个所述子像素仅能够属于一个子像素组。

更详细地说，可设置所述子像素组中包括相同颜色的至少一个子像素；和/或，所述子像素组中包括不同颜色的至少两个子像素。

所述重复单元的具体结构多种多样，如图 21 所示，在一些实施例中，每个重复单元均包括一个红色子像素、一个蓝色子像素和两个绿色子像素；所述网格主体的至少部分在所述显示基板的基底上的正投影，位于所述两个绿色子像素中阳极图形 4 在所述基底上的正投影之间。

具体地，一个所述重复单元内，相邻的绿色子像素对应的阳极图形 4 之间的最小间距一般为 $15\mu\text{m}$ 左右，因此，可设置所述网格主体的至少部分在所述基底上的正投影位于所述两个绿色子像素中阳极图形 4 在所述基底上的正投影之间，并设置所述网格主体在沿垂直于其自身延伸方向的方向上的宽度为 $5\mu\text{m}$ 左右，这样既能够保证所述辅助阴极层 6 良好的分流作用，还能够避免所述辅助阴极层 6 与所述阳极图形 4 之间发生短路。

如图 15 所示，在一些实施例中，所述多个重复单元呈阵列分布，每个重复单元均包括多个子像素，所述多个子像素包括一个红色子像素、一个蓝色子像素和两个绿色子像素；每个所述重复单元中，所述两个绿色子像素沿第一方向排列，所述红色子像素位于所述两个绿色子像素的第一侧，所述蓝色子像素位于所述两个绿色子像素的第二侧，所述第一侧和所述第二侧沿第二方向相对，所述第二方向与所述第一方向垂直。

具体地，多个重复单元中的每个可以包括：沿 X 方向排列的一个红色子像素、一个绿色子像素对以及一个蓝色子像素。其中，绿色子像素对可以包括沿 Y 方向排列的两个绿色子像素。

相邻的重复单元组中的相邻的重复单元沿 X 方向有一定的偏移量。因此，相邻重复单元组中相同颜色的子像素在 X 方向上并不是对齐的。在一些示例中，相邻重复单元组中的相同颜色子像素在 X 方向上的偏移量可以为重复单

元在 X 方向上的尺寸的一半。例如，重复单元在 X 方向上的尺寸可以为重复单元在 X 方向上的节距。

由于绿色子像素对可以包括沿 Y 方向排列的两个绿色子像素，在采用 FMM 蒸镀工艺制备发光层时，可将每个绿色子像素对中的两个绿色子像素的发光层连起来，通过 FMM 的一个蒸镀孔来形成每个绿色子像素对中的两个绿色子像素的发光层。

此外，虽然在附图中的各子像素的主体部的形状包括严格的由两条线段形成的角，但在一些实施例中，各个子像素的有效发光区的形状可以均为圆角图形。也就是说，在上述各种图形形状的基础上，各个子像素的有效发光区的角被倒圆。例如，对于发光层通过掩模版进行蒸镀的情况下，发光层位于角落处的部分则可能会自然形成圆角形状。

在一些示例中，如图 15 所示，红色子像素和蓝色子像素的主体部的形状可以均为六边形，该六边形的三组对边均平行。每个绿色子像素的主体部的形状可以为五边形，该五边形包括非直角交叉的两条边、一组平行的对边以及一条垂直边，垂直边与一组平行的对边垂直，非直角交叉的两条边连接于一组平行的对边之间；其中，每个绿色子像素对中的绿色子像素中的垂直边相邻设置。

在一些示例中，如图 15 所示，红色子像素的主体部中一组较长的平行对边和蓝色子像素的主体部中一组较长的平行对边，分别与绿色子像素中的主体部的一组平行的对边平行。

在一些示例中，如图 15 所示，红色子像素的面积大于一个绿色子像素的面积，蓝色子像素的面积大于一个绿颜色子像素的面积。值得注意，该子像素的面积可包括子像素对应的像素开口在基底上的正投影的面积。

在一些示例中，如图 15 所示，在 Y 方向上相邻的两个重复单元在 X 方向上的交错距离大于从红色子像素的最大跨度、绿色子像素的最大跨度以及蓝色子像素的最大跨度中的一个或其结合。

在一些示例中，如图 15 所示，在一个重复单元中，绿色子像素对中的两个绿色子像素在 Y 方向上的最远距离大于红色子像素的任意两点在 Y 方向上的最远距离。

在一些示例中，如图 15 所示，在一个重复单元中，绿色子像素对中的两个绿色子像素在 Y 方向上的最远距离大于蓝色子像素的任意两点在 Y 方向上的最远距离。

在一些示例中，如图 15 所示，红色子像素的相邻子像素不包括红色子像素，绿色子像素对的相邻子像素不包括绿色子像素，蓝色子像素的相邻子像素不包括蓝色子像素。

在一些示例中，如图 15 所示，在 X 方向和 Y 方向上，两个红色子像素由除红色子像素之外的其他子像素分割，两个蓝色子像素由除蓝色子像素之外的其他子像素分割，两个绿色子像素对由除绿色子像素之外的其他子像素分割。

在一些示例中，以 X 方向上的两个相邻的重复单元排列为一个重复组。示例性地，同一个重复组中，一个重复单元中的绿色子像素对在另一个重复单元中的一个红色子像素和一个蓝色子像素在 X 方向上的最大跨度之间。

在一些示例中，以 Y 方向上的两个相邻的重复单元排列为一个重复组。示例性地，同一个重复组中，一个重复单元中的红色子像素在另一个重复单元中的一个绿色子像素对和一个蓝色子像素在 X 方向上的最大跨度之间。

在一些示例中，以 X 方向上的两个相邻的重复单元排列为一个重复组。示例性地，同一个重复组中，一个重复单元中的蓝色子像素在另一个重复单元中的一个绿色子像素对和一个红色子像素在 X 方向上的最大跨度之间。

在一些示例中，同一个重复单元中，同一绿色子像素对中的两个绿色子像素在 Y 方向上的最小距离小于一个红色子像素在 Y 方向上的最大跨度。

在一些示例中，同一个重复单元中，同一绿色子像素对中的两个绿色子像素在 Y 方向上的最小距离小于一个蓝色子像素在 Y 方向上的最大跨度。

在一些示例中，奇数列重复单元组中重复单元中的子像素排列方式相同，偶数列重复单元组中重复单元中的子像素排列方式相同。例如，除了在基板的显示区的边缘部分之外，每个重复单元中两个绿色子像素的中心连线位于相邻的重复单元组中两个相邻的红色和蓝色子像素的中心之间。此外，上述两个绿色子像素的边缘在上述两个相邻的红色和蓝色子像素的外侧边缘的内侧，这里的外侧边缘是指两个子像素的沿 Y 方向上彼此相对的边缘。也就是

说，在 Y 方向上，一个绿色子像素对在 Y 方向上的延伸的范围不大于上述两个相邻的红色和蓝色子像素在 Y 方向上的延伸的范围。另外，在本公开的实施例中，如果没有特别说明，子像素的“中心”是指子像素的形状的几何中心。

需要说明的是，在对子像素排列结构进行设计时，子像素一般会设计为规则的形状，比如，六边形、五边形、梯形或其他形状。在进行设计时，子像素的中心可以是上述规则形状的几何中心。然而，在实际制造工艺中，所形成的子像素的形状一般会与上述设计的规则形状有一定的偏差。例如，上述规则的形状的各个角可能会变成圆角，因此，子像素的形状可以为圆角图形。此外，实际制造子像素的形状还可能会与设计的形状有其他的变化。例如，设计为六边形的子像素的形状在实际制造中可能变成近似椭圆形。因此，子像素的中心也可能并非制作形成的子像素的不规则形状的严格的几何中心。在本公开的实施例中，子像素的中心可以与子像素的形状的几何中心有一定的偏移量。子像素的中心是指从子像素的几何中心出发到子像素的边缘各点的辐射线段上的特定点所围成的区域内的任一点，该辐射线段上的特定点在距离该几何中心 $1/3$ 该辐射线段的长度处。该子像素中心的定义适用于规则形状的子像素形状的中心，也适用于不规则形状的子像素的中心。

在一些实施例中，在每相邻的三个重复单元组中，该三个相邻列沿着列方向（即 Y 方向）依次包括第一行、第二行和第三行，第二行中绿色子像素对中的两个绿色子像素的中心在行方向上的最短距离小于第一行中红色子像素的中心与第三行中红色子像素的中心在行方向上的最小距离。

在一些实施例中，红色子像素在 X 方向上的边与蓝色子像素在 X 方向上的边平行排列。

在一些实施例中，每个重复单元中，红色子像素、绿色子像素对以及蓝色子像素的排列顺序相同。

在一些实施例中，多个重复单元沿 X 方向排列形成重复单元组，重复单元组沿 Y 方向排列，且相邻两个重复单元组中的重复单元错位排列。示例性地，相邻两个重复单元组中的重复单元相差 $1/2$ 个重复单元的尺寸。需要说明的是，上述的一个重复单元的尺寸可以为：X 方向上相邻两个重复单元中

的相同颜色子像素的中心之间的距离。例如上述的一个重复单元的尺寸可以为：X方向上相邻两个重复单元中的红色子像素的中心之间的距离。

当所述显示基板采用上述像素排列方式时，在设置所述辅助阴极层6时，可将所述辅助阴极层6设置为纵横交叉的网格状结构，在布局该辅助阴极层6时，可包括如下布局方式：

例如：所述网格状结构包括纵横交叉点，该交叉点在基底上的正投影与阳极图形4的主体部41的中心点在基底上的正投影重合。

例如：所述网格状结构包括纵横交叉点，该交叉点在基底上的正投影，位于一个绿色子像素对中两个绿色子像素之间的区域在所述基底上的正投影中。

例如：所述网格状结构包括纵横交叉点，该交叉点在基底上的正投影与所述阳极图形4在所述基底上的正投影不交叠。

如图15所示，当所述显示基板采用上述像素排列方式时，在设置所述第二导电连接图形12时，该第二导电连接图形12与各子像素包括的阳极图形4一一对应，所述第二导电连接图形12与其对应的所述阳极图形4具有交叠区域，在交叠区域中设置有过孔，使得所述第二导电连接图形12与其对应的所述阳极图形4能够电连接。所述第二导电连接图形12在所述基底上的正投影与所述辅助阴极层6在所述基底上的正投影之间的最小距离大于阈值。

需要说明，上述用于连接所述第二导电连接图形12和阳极图形4的过孔的具体位置多种多样。为了避免该过孔对主体部41的影响，在同一子像素中，可设置主体部41在基板的正投影与该过孔在基板的正投影不交叠。

例如，可以使主体部41中有效的部分（即形成发光层的部分）在基板的正投影与该过孔在基板的正投影不交叠，而使主体部分的外围区域在基板的正投影与该过孔在基板的正投影交叠，其交叠区域的面积可以为主体部分的面积的30%。

例如：位于同一行的重复单元中包括的全部阳极图形对应的所述过孔可位于沿X方向延伸的一条直线上，以降低制备这些时使用的掩膜版（Mask）的设计难度。

示例性的，所述第一方向包括Y方向，所述第二方向包括X方向，当所

述重复单元采用上述结构时，即形成为子像素渲染技术（Sub-pixel Rendering, SPR）像素排列方式中的 GGRB 像素排列方式；在这种 GGRB 像素排列方式下，对于 FHD 分辨率的显示基板，像素界定层 80 形成的像素开口中，相邻的像素开口区之间形成的间隙的最小宽度在 $6\mu\text{m}\sim 13\mu\text{m}$ 之间，当所述辅助阴极层 6 在所述基底上的正投影位于各子像素的像素开口区下方时，可设置网状结构的辅助阴极层 6 中网格主体的宽度 $3\mu\text{m}\sim 10\mu\text{m}$ 之间，同时可将网格主体设置在各子像素中阳极图形 4 的中间部分的正下方，以避免显示基板应用于显示装置中时，显示装置出现色分离现象。

在上述 GGRB 像素排列方式下，用于连接所述阴极层 51 与所述辅助阴极层 6 的所述连接过孔 Via3 的设置位置，应避免所述阳极图形 4，且所述连接过孔 Via3 的数量可与所述子像素的数量一一对应，将所述连接过孔 Via3 打在对应的子像素所在的区域内；或者也可以设置所述连接过孔 Via3 与部分所述子像素一一对应，将所述连接过孔 Via3 打在对应的子像素所在的区域内；在所述 GGRB 像素排列方式下，通过合理布局所述辅助阴极层 6，能够使得 VSS 压降可以降低原有压降的 30%。

如图 14b 所示，在一些实施例中，所述多个重复单元呈阵列分布，每个重复单元均包括多个子像素，所述多个子像素包括一个红色子像素、一个蓝色子像素和一个绿色子像素；所述绿色子像素、所述红色子像素和所述蓝色子像素沿第二方向依次排列。

具体地，当所述重复单元采用上述结构时，即形成为 real RGB 像素排列方式中的 strip 排列方式，这种 strip 排列方式下，对于 FHD 分辨率的显示基板，像素界定层 80 形成的像素开口中，相邻的像素开口区之间形成的间隙的最小宽度在 $6\mu\text{m}\sim 13\mu\text{m}$ 之间，当所述辅助阴极层 6 在所述基底上的正投影位于该间隙在所述基底上的正投影中时，网状结构的辅助阴极层 6 中网格主体的宽度与该间隙的最小宽度相关，示例性的，可设置网格主体的宽度在 $5\mu\text{m}\sim 12\mu\text{m}$ 之间。

在这种 strip 排列方式下，当设置所述辅助阴极层 6 在所述基底上的正投影位于所述间隙在所述基底上的正投影中，且设置所述辅助交叠区域包括沿第一方向延伸的条状区域，所述连接过孔 Via3 在所述基底上的正投影为沿所

述第一方向延伸的条状图形时,能够使得 VSS 压降可以降低原有压降的 40%。

本公开实施例还提供了一种显示装置,包括上述实施例提供的显示基板。

由于上述实施例提供的显示基板中,通过设置所述辅助阴极层 6 与所述阴极层 51 并联,很好的降低了所述阴极层 51 的电阻,同时,由于所述阴极层 51 与所述显示基板中的 VSS 电连接,从而使得该 VSS 的电阻大大降低,使 VSS 的压降降低,从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差,更好的降低了显示基板在应用于显示屏时,显示屏的功耗。因此,本公开实施例提供的显示装置在包括上述显示基板时,同样具有上述有益效果,此处不再赘述。

需要说明的是,所述显示装置可以为:电视、显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件。

本公开实施例还提供了一种显示基板的制作方法,包括:

在基底上制作辅助阴极层 6,

在辅助阴极层 6 背向所述基底的一侧制作第一绝缘层;

在所述第一绝缘层背向所述基底的一侧制作阳极层,所述阳极层包括多个相互间隔设置的阳极图形 4,相邻的阳极图形 4 之间形成阳极间隔区域;

在所述阳极层背向所述基底的一侧制作第二绝缘层;

在所述第二绝缘层背向所述基底的一侧制作阴极层 51,所述辅助阴极层 6 在所述基底上的正投影与所述阴极层 51 在所述基底上的正投影形成辅助交叠区域,所述辅助阴极层 6 与所述阴极层 51 之间通过设置在所述辅助交叠区域的连接过孔 Via3 电连接;所述连接过孔 Via3 在所述基底上的正投影位于所述阳极间隔区域在所述基底上的正投影的内部。

采用本公开实施例提供制作方法制作的显示基板中,设置所述辅助阴极层 6 与所述阴极层 51 并联,很好的降低了所述阴极层 51 的电阻,同时,由于所述阴极层 51 与所述显示基板中的 VSS 电连接,从而使得该 VSS 的电阻大大降低,使 VSS 的压降降低,从而减小显示基板中 VSS 与电源信号线 VDD 之间的压差,更好的降低了显示基板在应用于显示屏时,显示屏的功耗。值得注意,根据 IR-Drop 仿真结果,VSS 压降可以降低原有压降的 30%~50%。

在一些实施例中,制作所述辅助阴极层 6 的步骤具体包括:

通过一次构图工艺,同时形成所述辅助阴极层6,以及所述显示基板中位于所述基底与所述阳极层之间的第二导电连接层,所述辅助阴极层6与所述第二导电连接层相互绝缘。

具体地,所述第二导电连接层可用于连接位于所述第二导电连接层与所述基底之间的第一功能图形,以及位于所述第二导电连接层背向所述基底的一侧的第二功能图形,以使所述第一功能图形与所述第二功能图形之间实现电连接。

将所述辅助阴极层6与所述第二导电连接层同层同材料设置,并设置所述辅助阴极层6与所述第二导电连接层相互绝缘,使得所述辅助阴极层6能够与所述第二导电连接层在同一次构图工艺中形成,避免为了制作所述辅助阴极层6而增加额外的构图工艺,从而有效简化了所述显示基板的制作工艺流程;而且,通过设置所述辅助阴极层6与所述第二导电连接层相互绝缘,避免了所述辅助阴极层6与所述第二导电连接层之间发生短路,保证了所述显示基板的良率。

如图22a~图22e所示,在一些实施例中,所述第一绝缘层为平坦层,所述在辅助阴极层6背向所述基底的一侧制作第一绝缘层包括:

在所述辅助阴极层6背向所述基底的一侧制作平坦层81,所述平坦层81上设置有能够暴露所述辅助阴极层6的至少部分的平坦层81辅助开口;

所述在所述第一绝缘层背向所述基底的一侧制作阳极层,包括:

在所述平坦层81背向所述基底的一侧制作所述阳极层,所述阳极层中包括的各阳极图形4在所述基底上的正投影均与所述平坦层81辅助开口不交叠;

所述第二绝缘层包括像素界定层和有机发光材料层,所述在所述阳极层背向所述基底的一侧制作第二绝缘层包括:

在所述阳极层背向所述基底的一侧制作像素界定层80,所述像素界定层80上设置有界定层辅助开口15和像素开口14;其中,所述界定层辅助开口15在所述基底上的正投影被所述平坦层81辅助开口在所述基底上的正投影包围,所述界定层辅助开口15能够暴露所述辅助阴极层6的至少部分;所述像素开口14与所述阳极图形4一一对应,所述像素开口14能够暴露对应的

所述阳极图形 4 的至少部分；

在暴露的所述辅助阴极层 6 背向所述基底的表面形成牺牲图形 9；

形成有机发光材料层 83，所述有机发光材料层包括至少覆盖所述阳极图形 4 的部分，以及覆盖所述牺牲图形的部分，该至少覆盖所述阳极图形 4 的部分与该覆盖所述牺牲图形的部分相互独立；

去除所述牺牲图形和所述有机发光材料层中覆盖所述牺牲图形的部分，形成能够暴露部分所述辅助阴极层 6 的所述连接过孔 Via3；

所述在所述第二绝缘层背向所述基底的一侧制作阴极层 51 包括：

在所述有机发光材料层背向所述基底的一侧制作阴极层 51，所述阴极层 51 通过所述连接过孔 Via3 与所述辅助阴极层 6 电连接。

具体地，在制作辅助阴极层 6 之后，在所述辅助阴极层 6 背向所述基底的一侧制作平坦层 81，并在所述平坦层 81 上形成能够暴露所述辅助阴极层 6 的至少部分的平坦层 81 辅助开口，所述平坦层 81 辅助开口在所述基底上的正投影位于所述辅助阴极层 6 在所述基底上的正投影的内部，所述平坦层 81 辅助开口在所述基底上的正投影的边界，与所述辅助阴极层 6 在所述基底上的正投影的边界之间的最小距离大于或等于 $1\mu\text{m}$ 。

继续采用导电材料，如：氧化铟锡，通过构图工艺，在所述平坦层 81 背向所述基底的一侧制作所述阳极层，所述阳极层中包括的各阳极图形 4 在所述基底上的正投影均与所述平坦层 81 辅助开口不交叠，以避免所述阳极图形 4 与所述平坦层 81 辅助开口暴露的辅助阴极层 6 发生短路。

然后继续在所述阳极层背向所述基底的一侧制作像素界定层 80 和隔垫物，并对所述像素界定层 80 进行构图，形成界定层辅助开口 15 和像素开口 14，其中，所述界定层辅助开口与所述平坦层 81 辅助开口一一对应，且所述界定层辅助开口与对应所述平坦层 81 辅助开口嵌套设置，具体可设置所述界定层辅助开口在所述基底上的正投影被对应的所述平坦层 81 辅助开口在所述基底上的正投影包围，并使得所述界定层辅助开口能够继续暴露所述辅助阴极层 6 的至少部分；进一步地，可设置所述平坦层 81 辅助开口在所述基底上的正投影的边界，与对应的所述界定层辅助开口在所述基底上的正投影的边界之间的最小距离大于或等于 $2\mu\text{m}$ 。

在形成有隔垫物 82 的基底上沉积形成牺牲材料层，在牺牲材料层背向基底的表面形成光刻胶，经过曝光、显影、刻蚀等工艺形成位于界定层辅助开口中的牺牲图形 9，所述牺牲图形位于由界定层辅助开口暴露的所述辅助阴极层 6 的表面；值得注意，可采用湿刻工艺刻蚀形成所述牺牲图形 9，使得该牺牲图形 9 的截面能够形成为倒梯形；需要说明，应尽量保证牺牲图形 9 下层平坦，这样更利于剥离工艺进行。

继续蒸镀形成有机发光材料层 83，有机发光材料层 83 包括：覆盖所述阳极图形 44、所述界定层辅助开口、所述隔垫物 82 和至少部分所述像素界定层 80 的第六部分，以及覆盖所述牺牲图形的第七部分，所述第六部分和所述第七部分在所述界定层辅助开口中牺牲图形 9 的边缘处断开，即所述第六部分和所述第七部分彼此独立；值得注意，上述结构的有机发光材料层 83 可发白光，且在这种情况下，可在所述像素开口对应的位置形成色阻图形（如红色色阻图形、绿色色阻图形、蓝色色阻图形等）。而且，在形成白色的有机发光材料层 83 时，也可以在色阻图形的上、下层均形成白色的有机发光材料层 83。另外，也可以仅在所述像素开口中形成彩色的有机发光材料层，如：在其中一些像素开口中形成红色有机发光材料层，另外一些像素开口中形成绿色有机发光材料层，其余一些像素开口中形成蓝色有机发光材料层；

然后将形成有所述有机发光材料层 83 的基底浸入剥离液中，静置 0.5min~2min 后取出，然后将所述基底适度倾斜，便于牺牲图形 9 脱落，在所述牺牲图形层脱落的同时，位于所述牺牲表面的光刻胶和有机发光材料层 83 的第五部分同时被带离，形成能够暴露部分所述辅助阴极层 6 的所述连接过孔 Via3。需要说明，所述玻璃液可选用对有机发光材料层 83 无损伤的氟醚类溶剂；

如图 18 和图 22e 所示，然后继续蒸镀所述阴极层 51，该阴极层 51 的第一部分覆盖所述多个像素开口；所述阴极层 51 的另一部分位于所述阳极间隔区域，能够通过所述连接过孔 Via3 与所述辅助阴极层 6 电连接，所述阴极层 51 的第三部分能够通过第三过孔与所述第二电极 3 的第二导电图形 32 连接。

上述实施例提供的制作方法制作的显示基板中，通过对辅助阴极层 6 合理布局，并与上层阴极层 51 互连，能够有效降低阴极层 51 的电阻，从而改

善阴极层 51IR Drop 问题。而且，VSS 的电流通路由 2 维变成 3 维分布，即 VSS 电流不仅能从阴极向外围汇聚到第二电极 3 上，再流入芯片，也能通过所述辅助阴极层 6，向芯片处汇聚，即显示区域内阴极电流有上下两层电流通路。

需要说明，本说明书中的各个实施例均采用递进的方式描述，各个实施例之间相同相似的部分互相参见即可，每个实施例重点说明的都是与其他实施例的不同之处。尤其，对于方法实施例而言，由于其基本相似于产品实施例，所以描述得比较简单，相关之处参见产品实施例的部分说明即可。

除非另外定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”、“耦接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

可以理解，当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时，该元件可以“直接”位于另一元件“上”或“下”，或者可以存在中间元件。

在上述实施方式的描述中，具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本公开的保护范围之内。因此，本公开的保护范围应以所述权利要求的保护范围为准。

权利要求书

1、一种显示基板，包括：显示区域和位于所述显示区域周边的非显示区域，所述显示区域包括多个像素开口区和位于所述多个像素开口区之间的像素间隔区；所述显示基板还包括：

第一电极，所述第一电极的至少部分位于所述像素间隔区，所述第一电极在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠；以及，

与所述第一电极电连接的第二电极，所述第二电极位于所述非显示区域。

2、根据权利要求1所述的显示基板，所述第一电极形成为网状结构。

3、根据权利要求1所述的显示基板，还包括：

与所述多个像素开口区一一对应的多个阳极图形，所述像素开口区在所述基底上的正投影位于对应的所述阳极图形在所述基底上的正投影的内部；

所述第一电极与所述阳极图形同层同材料设置，且与所述阳极图形绝缘。

4、根据权利要求1所述的显示基板，其中，所述第二电极与所述第一电极同层同材料设置。

5、根据权利要求1所述的显示基板，其中，所述第二电极包括层叠设置的第一导电图形和第二导电图形，所述第一导电图形位于所述显示基板的基底与所述第二导电图形之间；

所述第一导电图形包括：

围绕所述显示区域、且具有开口的环形部，所述环形部的开口处具有第一端部和第二端部；

与所述第一端部电连接的第一进线部；以及，

与所述第二端部电连接的第二进线部；

所述第二导电图形呈环状，所述第二导电图形在所述显示基板的基底上的正投影与所述环形部在所述基底上的正投影存在第一交叠区域，在所述第一交叠区域，所述第二导电图形与所述环形部电连接；

所述第二导电图形与所述第一电极同层同材料设置，且与所述第一电极直接电连接。

6、根据权利要求1或5所述的显示基板，其中，
所述第一电极还包括位于所述非显示区域的部分，所述第一电极通过该部分与所述第二电极电连接。

7、根据权利要求1所述的显示基板，还包括：

与所述第一电极电连接的第三电极，所述第三电极包括第一部分、第二部分和第三部分，所述多个像素开口区在所述基底上的正投影位于所述第一部分在所述基底上的正投影的内部，所述第二部分位于所述像素间隔区，所述第三部分位于所述非显示区域。

8、根据权利要求7所述的显示基板，其中，所述第三电极的第二部分在所述基底上的正投影与所述第一电极在所述显示基板的基底上的正投影存在第二交叠区域，所述第三电极的第二部分通过设置在所述第二交叠区域的第二过孔与所述第一电极电连接。

9、根据权利要求7或8所述的显示基板，其中，所述第三电极的第三部分在所述基底上的正投影与所述第二电极的第二导电图形在所述基底上的正投影存在第三交叠区域，所述第三电极的第三部分通过设置在所述第三交叠区域的第三过孔与所述第二导电图形电连接。

10、根据权利要求7-9任一项所述的显示基板，其中，所述第二电极包括围绕所述显示区域的负电源信号线，所述第三电极包括阴极。

11、根据权利要求2所述的显示基板，还包括：

多个重复单元，每个重复单元均包括间隔设置的至少三个子像素，每个子像素均包括像素开口区，位于相邻所述像素开口区之间的区域形成所述像素间隔区。

12、根据权利要求11所述的显示基板，其中，所述网状结构包括网格主体，所述网格主体限定出多个第一封闭区域，所述第一封闭区域与所述重复单元一一对应，所述第一封闭区域在所述显示基板的基底上的正投影一一对应包围所述重复单元中的开口区域在所述基底上的正投影，所述开口区域包括该重复单元中各子像素包括的像素开口区。

13、根据权利要求11所述的显示基板，其中，所述网状结构包括网格主体，所述网格主体限定出多个第二封闭区域；

所述多个重复单元包括的全部子像素可划分为多组子像素组，每组子像素组包括至少一个所述子像素；

所述第二封闭区域在所述显示基板的基底上的正投影一一对应包围所述子像素组在所述基底上的正投影。

14、根据权利要求 13 所述的显示基板，其中，
所述子像素组中包括相同颜色的至少一个子像素；和/或，
所述子像素组中包括不同颜色的至少两个子像素。

15、根据权利要求 13 或 14 所述的显示基板，其中，
每个重复单元均包括一个红色子像素、一个蓝色子像素和两个绿色子像素；

所述网格主体的至少部分在所述显示基板的基底上的正投影位于所述两个绿色子像素在所述基底上的正投影之间。

16、根据权利要求 11 或 13-15 任一项所述的显示基板，其中，所述多个重复单元呈阵列分布，每个所述重复单元中，所述两个绿色子像素沿第一方向排列，所述红色子像素位于所述两个绿色子像素的第一侧，所述蓝色子像素位于所述两个绿色子像素的第二侧，所述第一侧和所述第二侧沿第二方向相对，所述第二方向与所述第一方向垂直。

17、根据权利要求 16 所述的显示面板，其中，每个重复单元中两个绿色子像素的中心连线位于相邻的重复单元中两个相邻的红色和蓝色子像素的中心之间。

18、根据权利要求 16 所述的显示基板，其中，红色和蓝色子像素的沿第一方向的尺寸大于蓝色子像素沿第二方向的尺寸。

19、根据权利要求 16 所述的显示基板，其中，所述多个重复单元沿第二方向排列形成一个重复单元组，多个重复单元组沿第一方向排列，形成所述显示基板的像素排列结构。

20、根据权利要求 19 所述的显示基板，其中，相邻重复单元组沿第二方向是彼此错开的。

21、根据权利要求 11 或 12 所述的显示基板，其中，每个重复单元均包括一个红色子像素、一个蓝色子像素和一个绿色子像素；

所述多个重复单元呈阵列分布，所述多个重复单元划分为多列重复单元，每列重复单元均包括沿第一方向排布的多个重复单元，每列重复单元划分为两列子像素，其中一列子像素包括多个所述红色子像素和多个所述蓝色子像素，该红色子像素和该蓝色子像素沿所述第一方向交替排布，另一列子像素包括沿第一方向排布的多个绿色子像素。

22、一种显示装置，包括如权利要求 1~21 中任一项所述的显示基板。

23、一种显示基板的制作方法，所述显示基板包括显示区域和位于所述显示区域周边的非显示区域，所述显示区域包括多个像素开口区和位于所述像素开口区周边的像素间隔区；所述制作方法包括：

制作网状结构的第一电极，所述第一电极的至少部分位于所述像素间隔区，所述第一电极在所述显示基板的基底上的正投影与所述像素开口区在所述基底上的正投影不交叠；

制作与所述第一电极电连接的第二电极，所述第二电极位于所述非显示区域。

24、根据权利要求 23 所述的显示基板的制作方法，其中，制作所述第一电极的步骤具体包括：

通过同一次构图工艺，同时形成所述第一电极和所述显示基板中的阳极图形，所述第一电极与所述阳极图形绝缘，所述阳极图形与所述多个像素开口区一一对应，所述像素开口区在所述基底上的正投影位于对应的所述阳极图形在所述基底上的正投影的内部。

25、根据权利要求 23 所述的显示基板的制作方法，其中，制作所述第一电极和所述第二电极的步骤具体包括：

在所述非显示区域制作所述第二电极的第一导电图形；所述第一导电图形包括：围绕所述显示区域、且具有开口的环形部，所述环形部的开口处具有第一端部和第二端部；与所述第一端部电连接的第一进线部；以及，与所述第二端部电连接的第二进线部；

在所述第一导电图形背向所述显示基板的基底的一侧制作平坦层，并对所述平坦层进行构图，以将至少部分所述环形部暴露出来；

在所述平坦层背向所述基底的一侧，通过一次构图工艺同时形成所述第

二电极的第二导电图形，所述第一电极和所述显示基板中的阳极图形；其中所述第二导电图形与被所述平坦层暴露出的所述环形部电连接，且与所述第一电极直接电连接，所述第一电极与所述阳极图形绝缘。

26、根据权利要求 24 或 25 所述的显示基板的制作方法，其中，所述制作方法还包括：

在所述阳极图形背向所述显示基板的基底的一侧制作像素界定层，所述像素界定层包括第三过孔、多个第一开口和多个第二过孔，所述第一开口与所述阳极图形一一对应，所述第一开口暴露对应的阳极图形的至少部分，所述第二过孔暴露部分所述第一电极，所述第三过孔暴露所述第二电极中的部分第二导电图形；

在暴露的所述第一电极背向所述基底的表面形成牺牲图形；

形成有机发光材料层，所述有机发光材料层包括第四部分和第五部分，所述第四部分至少覆盖所述阳极图形和所述像素界定层中的像素隔离结构，所述第五部分覆盖所述牺牲图形，所述第四部分和所述第五部分相互独立；

去除所述牺牲图形和所述有机发光材料层的第五部分，暴露部分所述第一电极；

在所述有机发光材料层背向所述基底的一侧制作第三电极，所述第三电极分别与暴露的所述第二导电图形和部分所述第一电极连接。

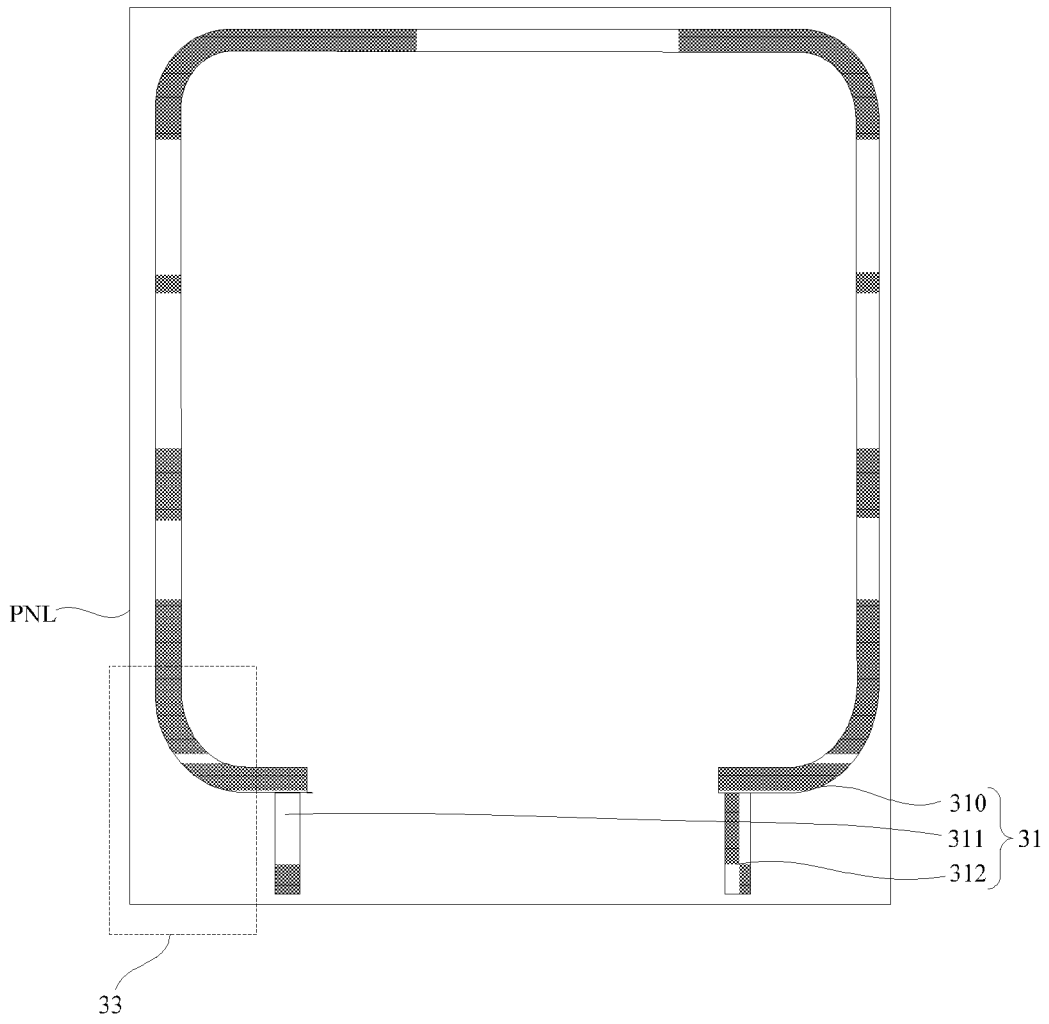


图 1c

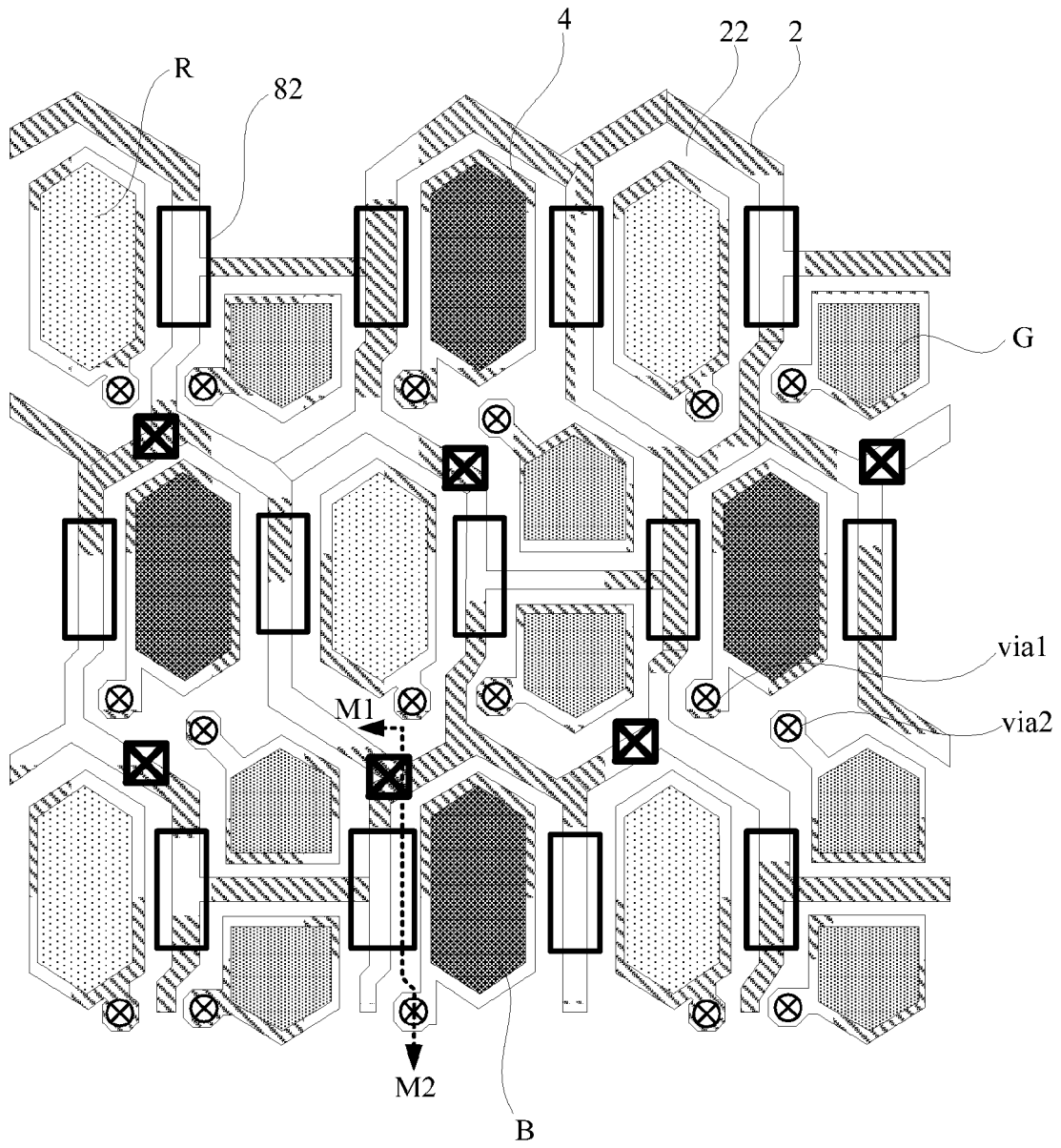


图 2

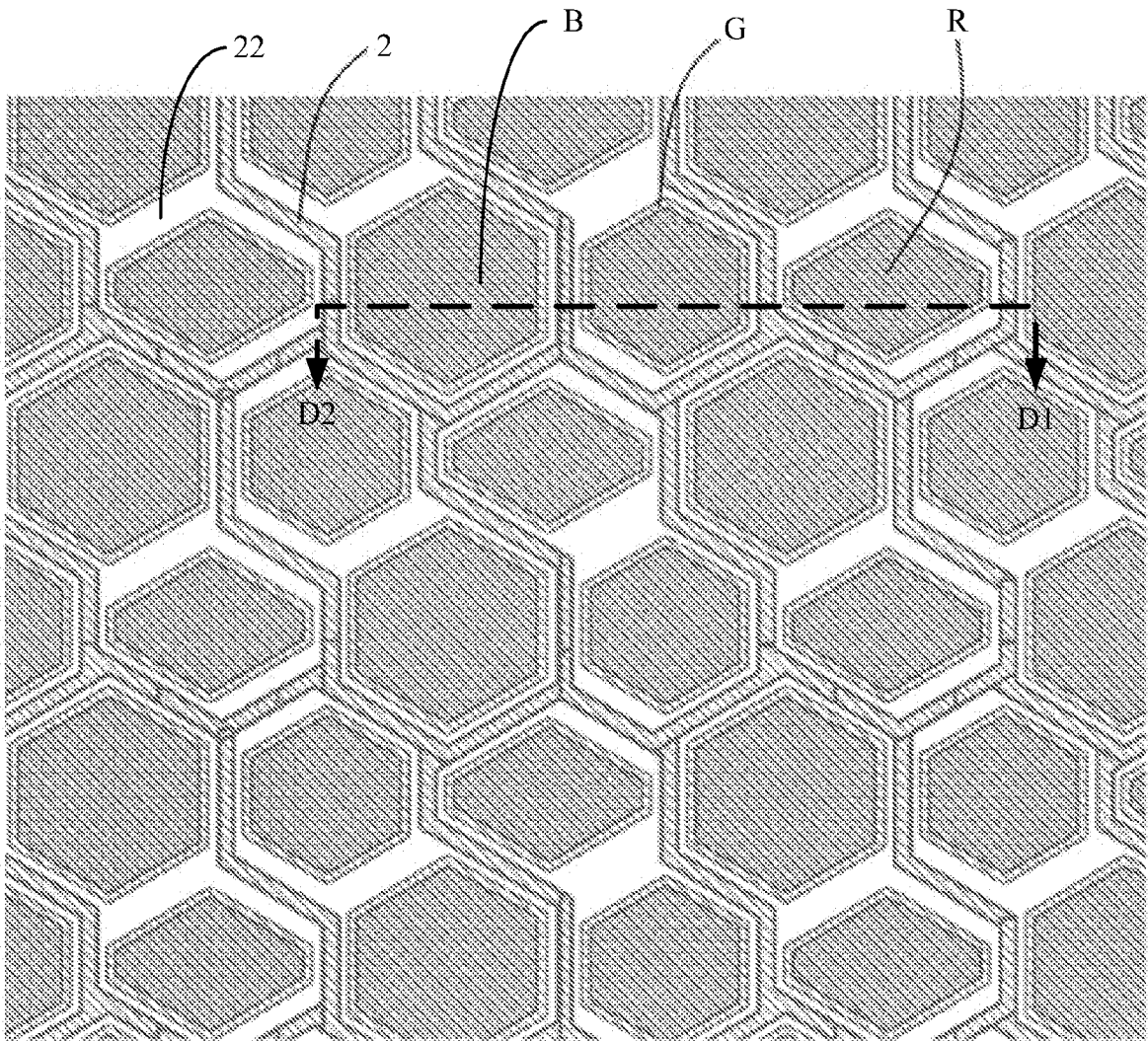


图 4

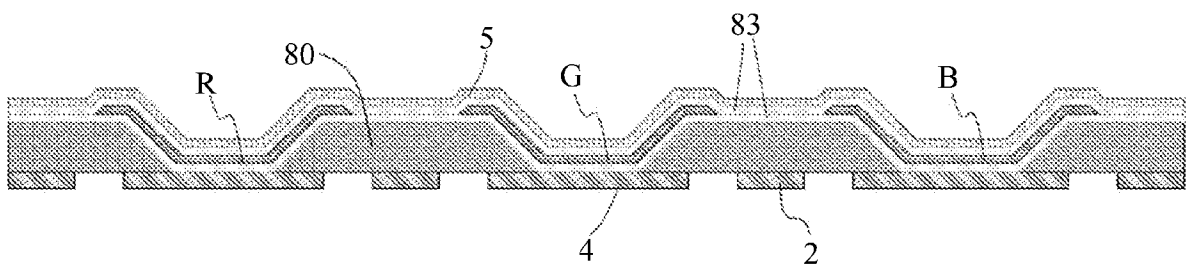


图 5

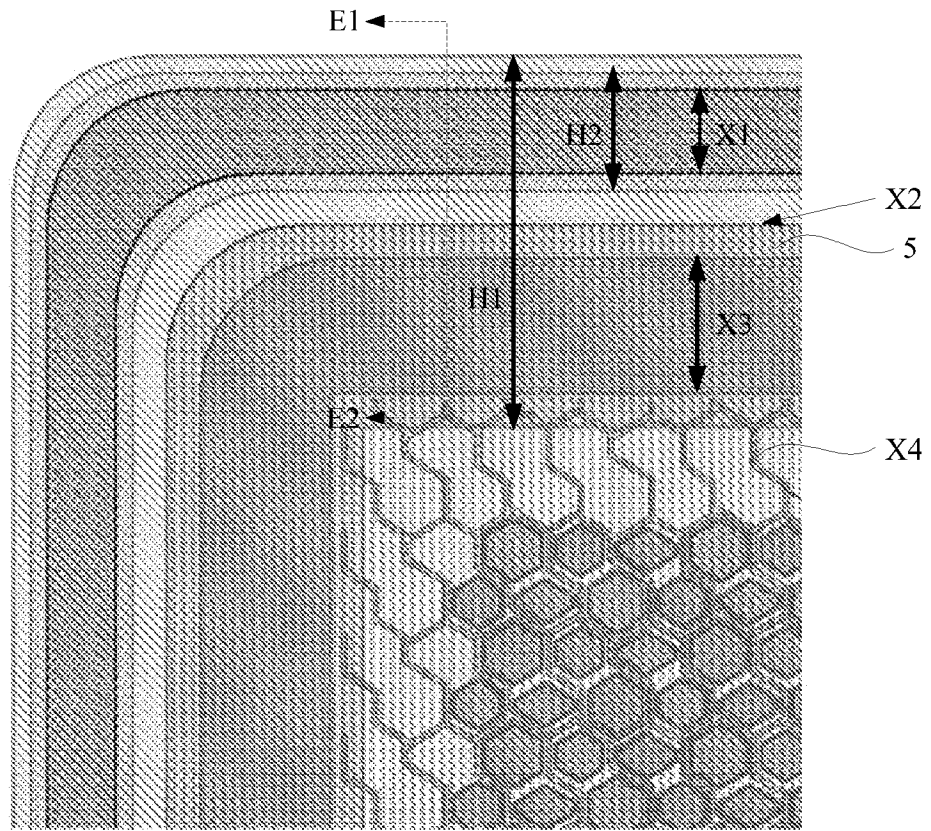


图 6

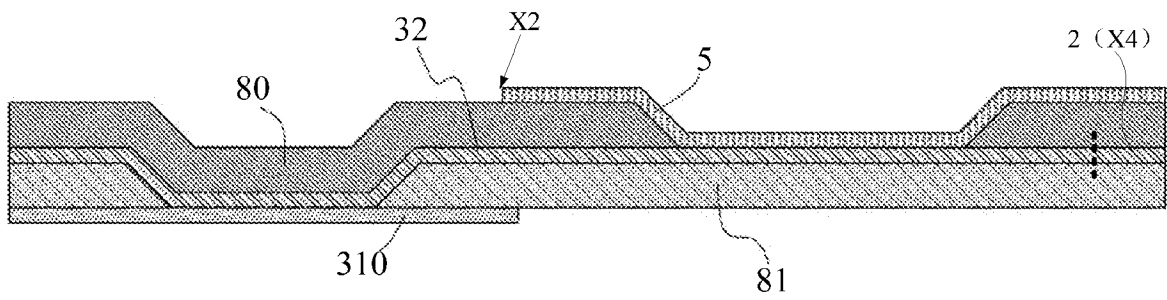


图 7

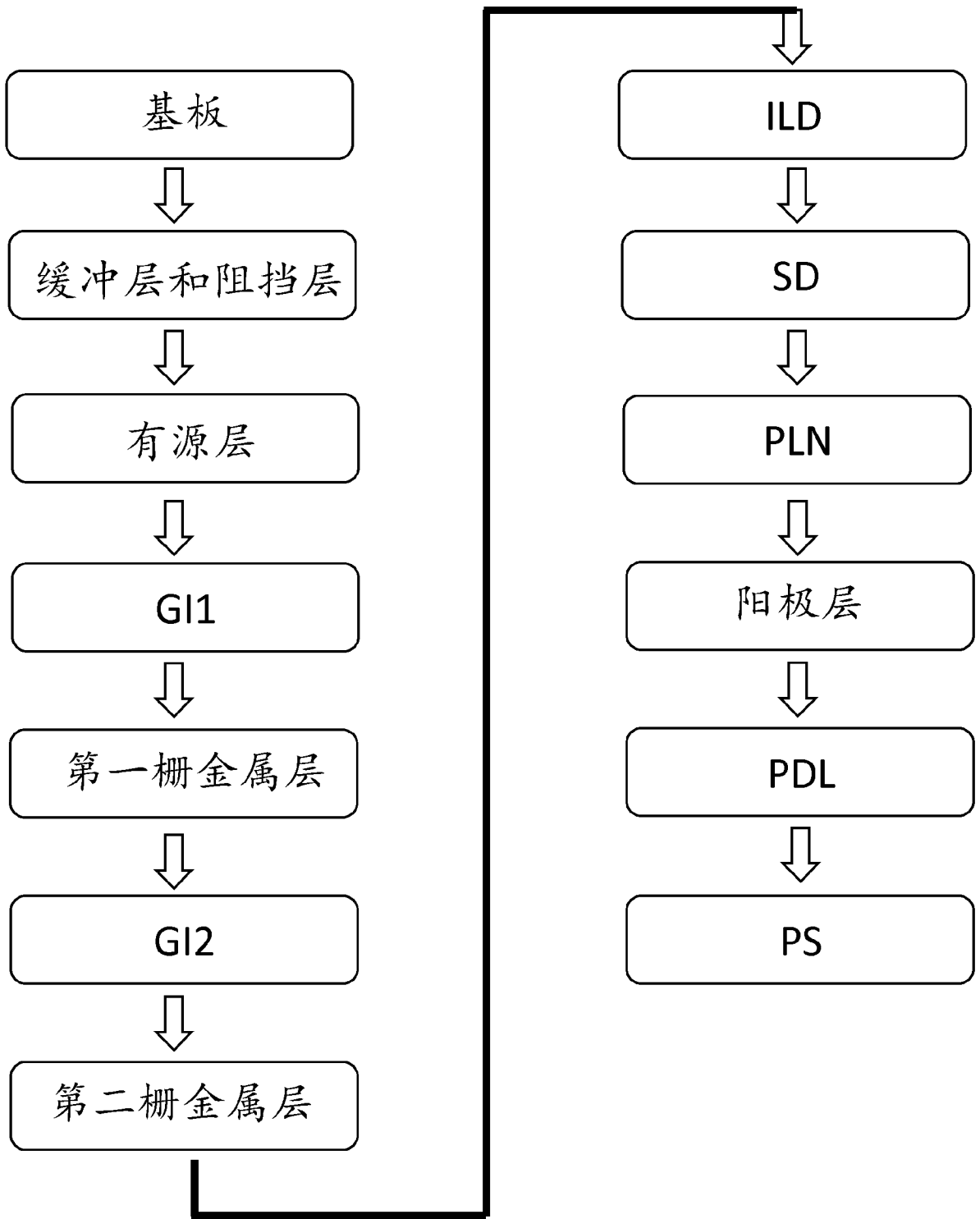


图 8

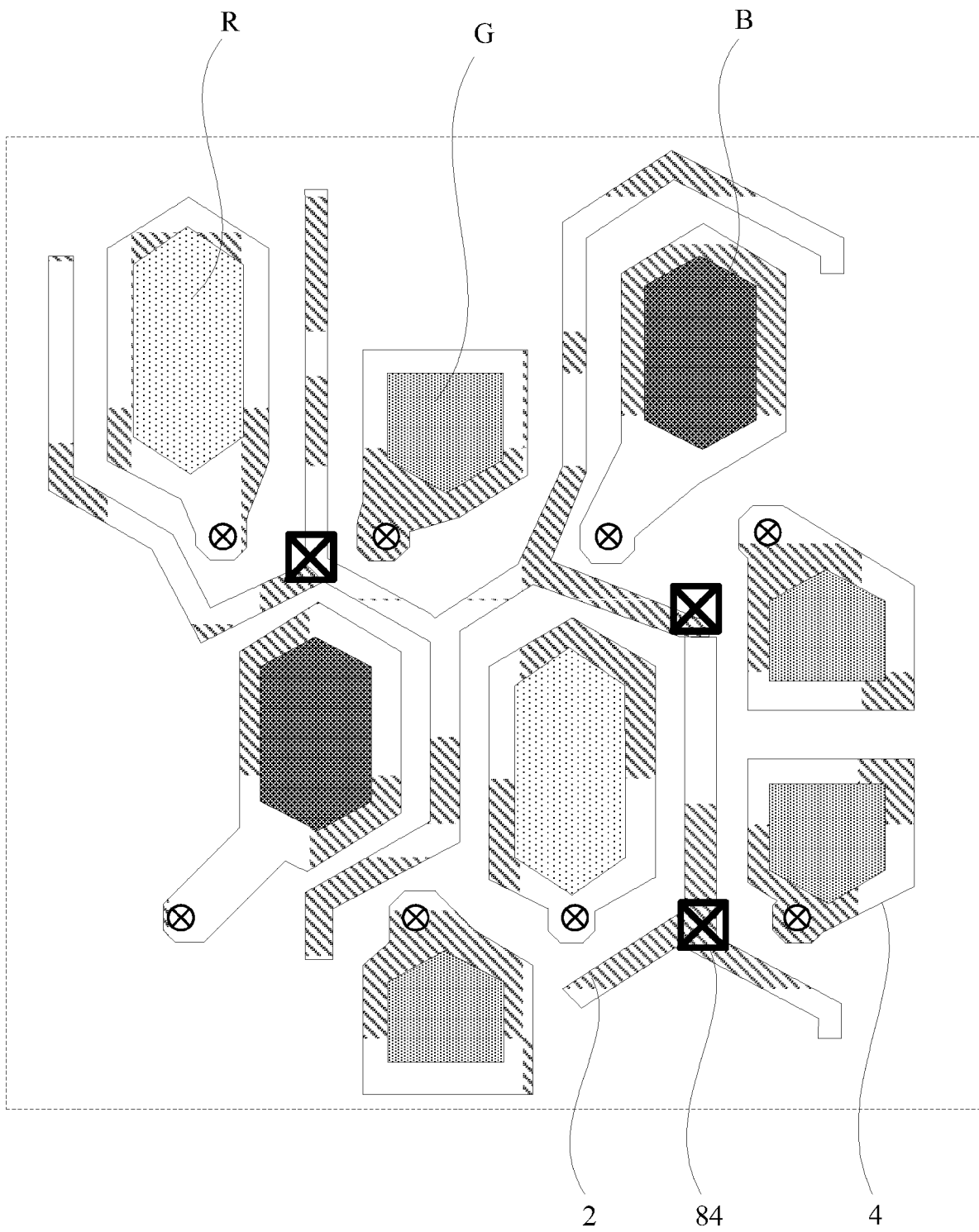


图 9

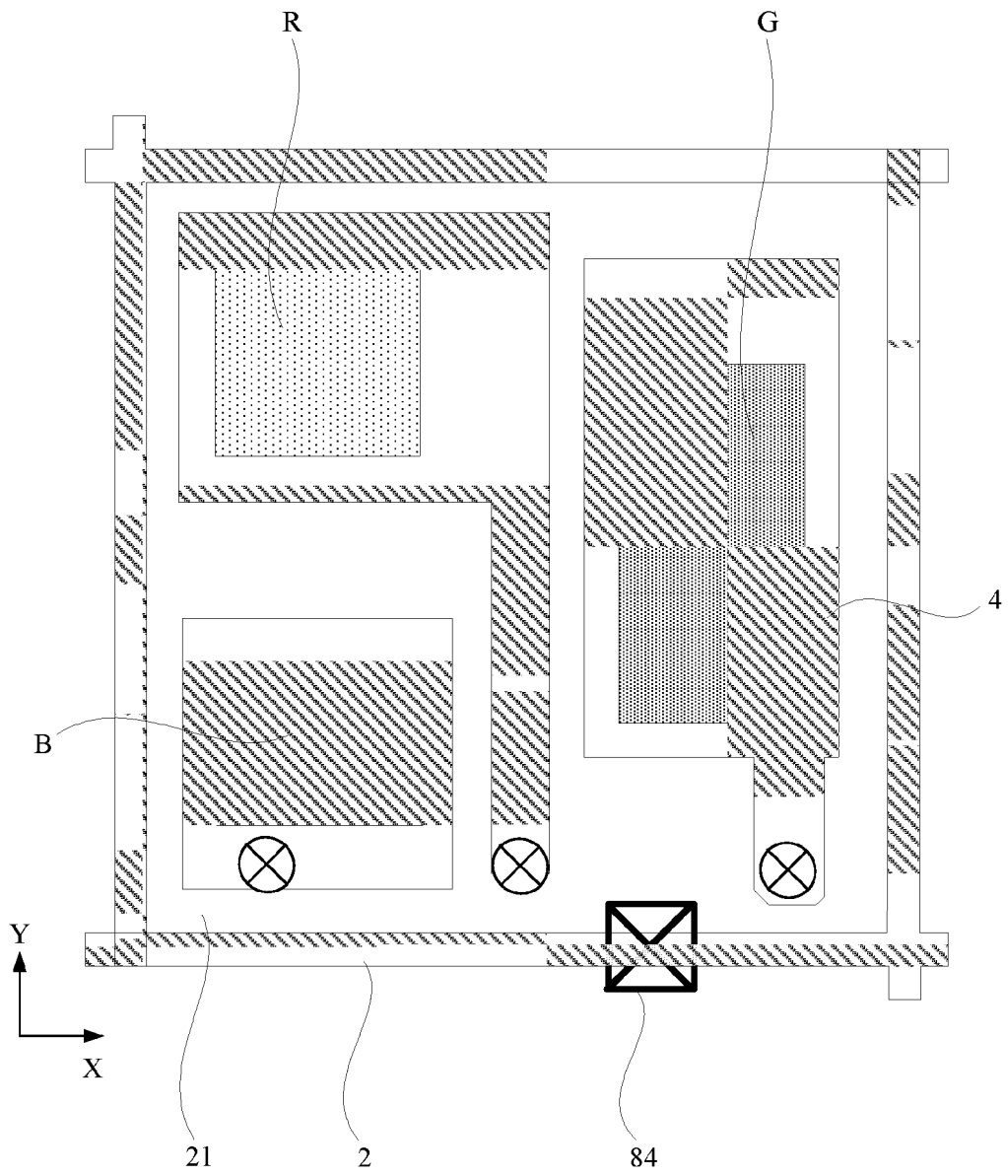


图 10

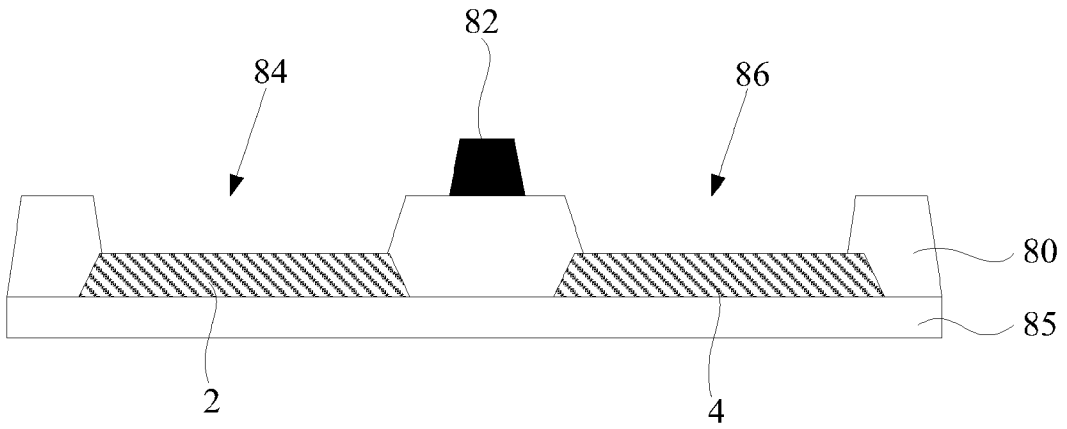


图 11a

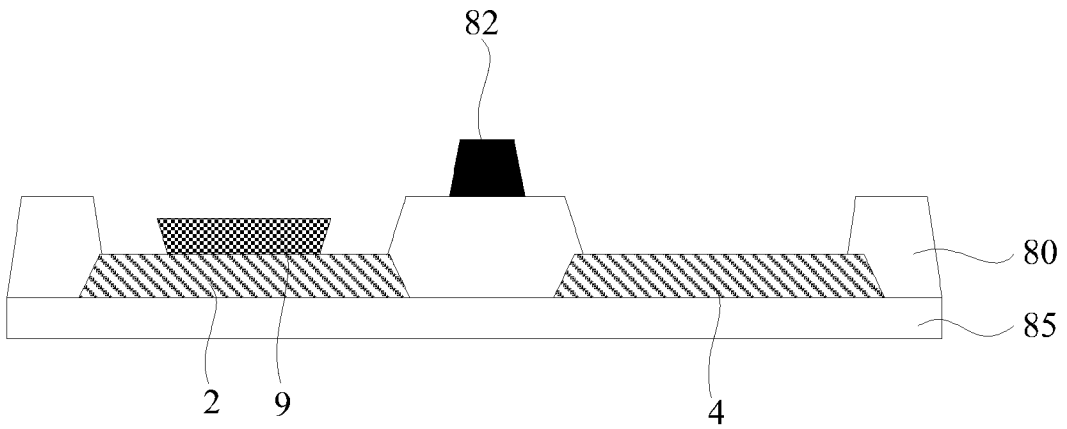


图 11b

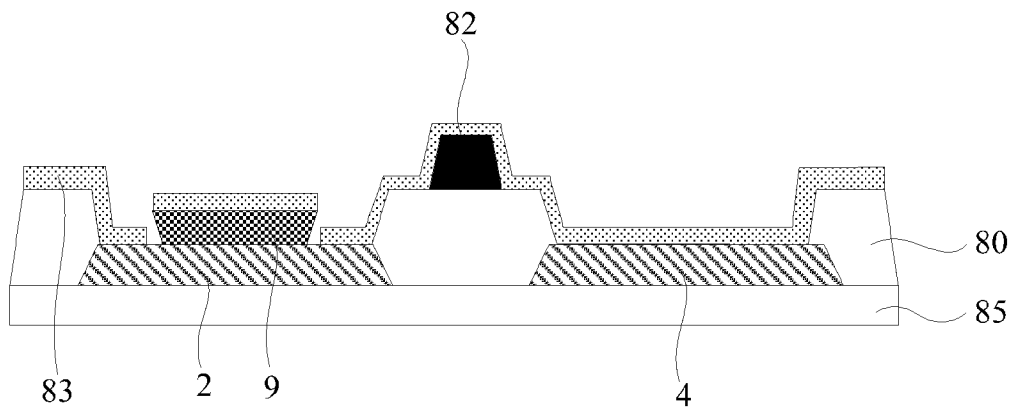


图 11c

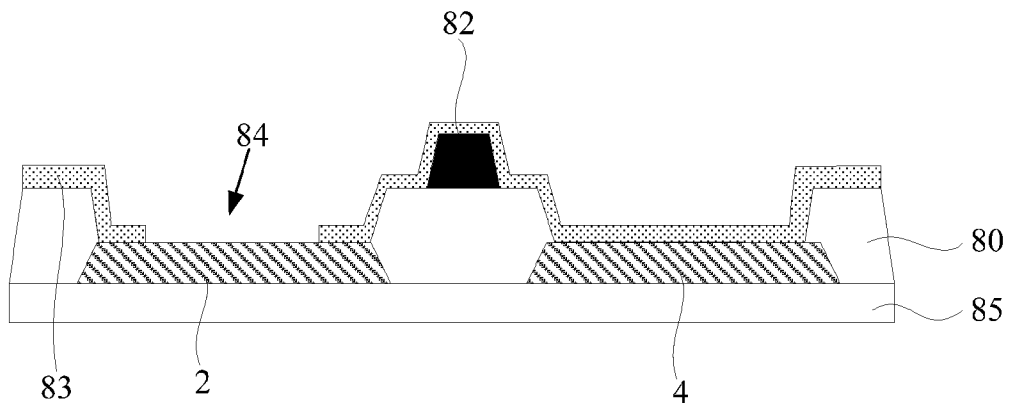


图 11d

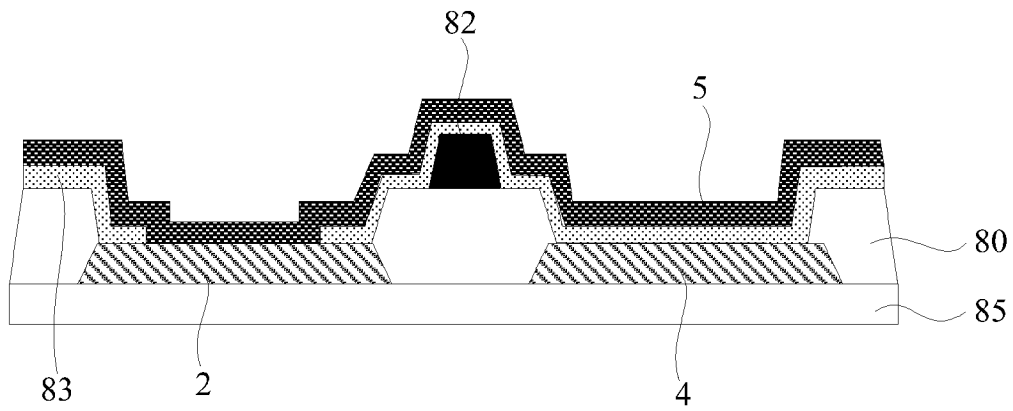


图 11e

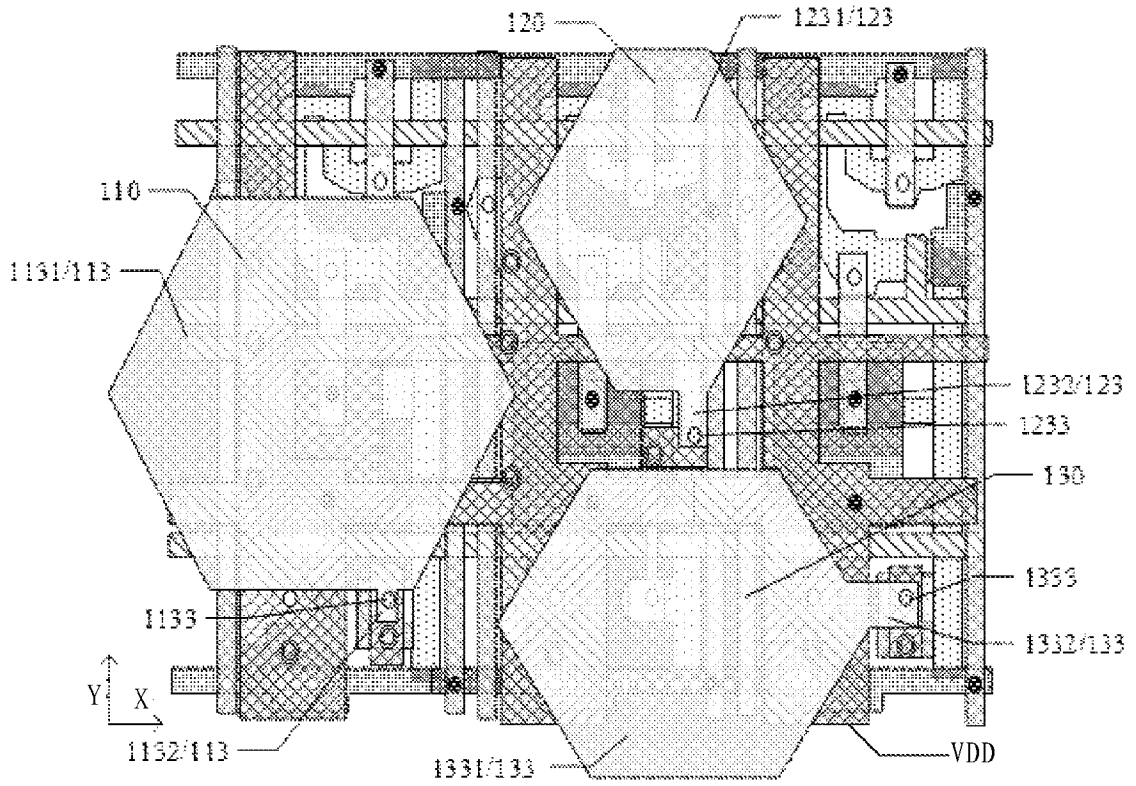


图 12a

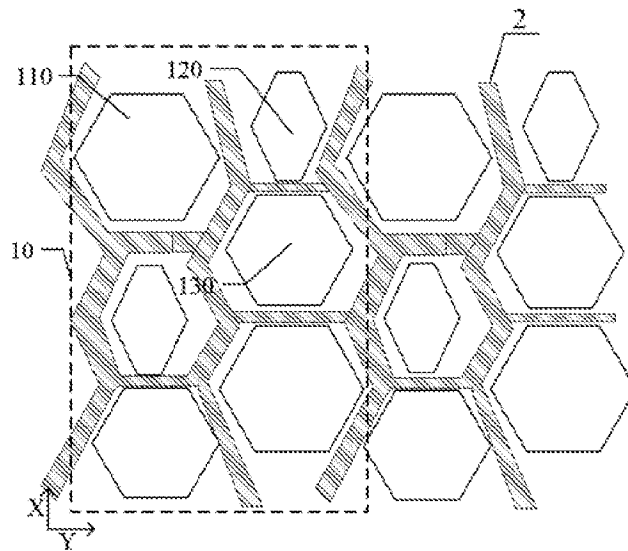


图 12b

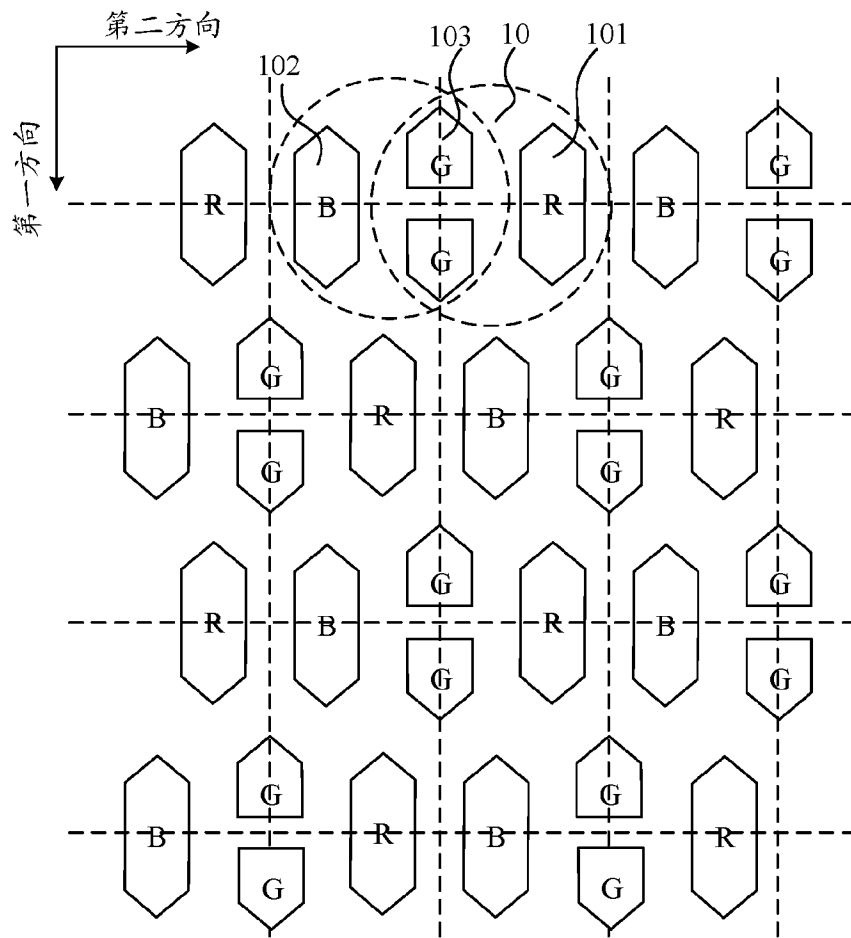


图 13a

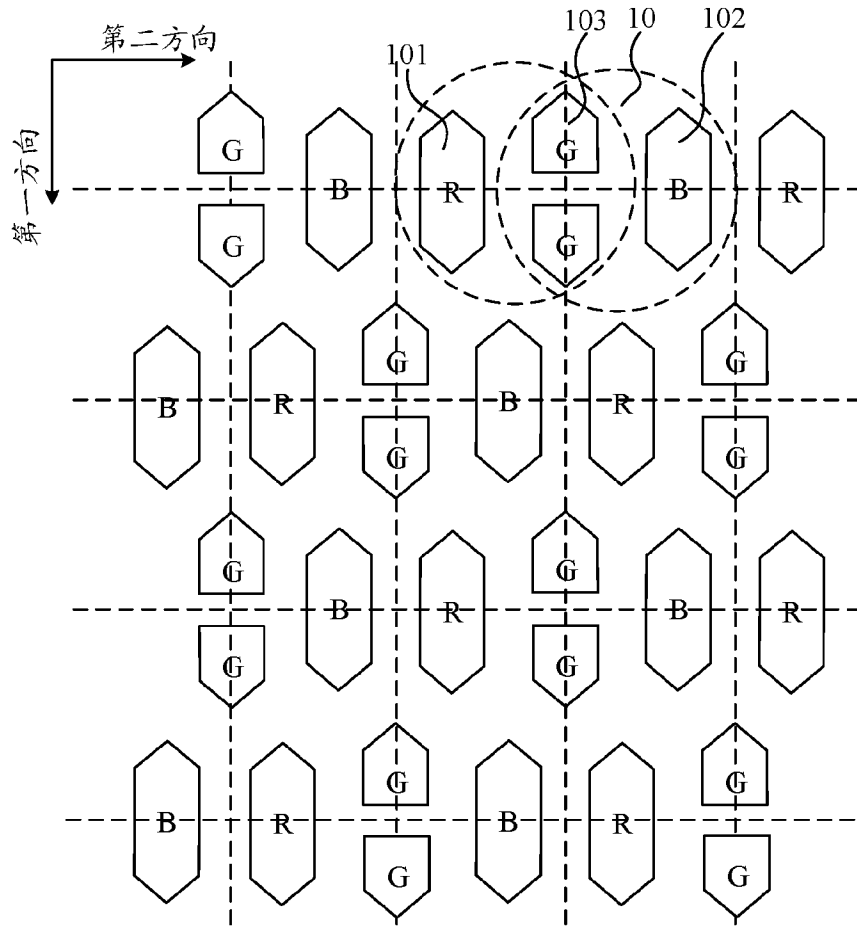


图 13b

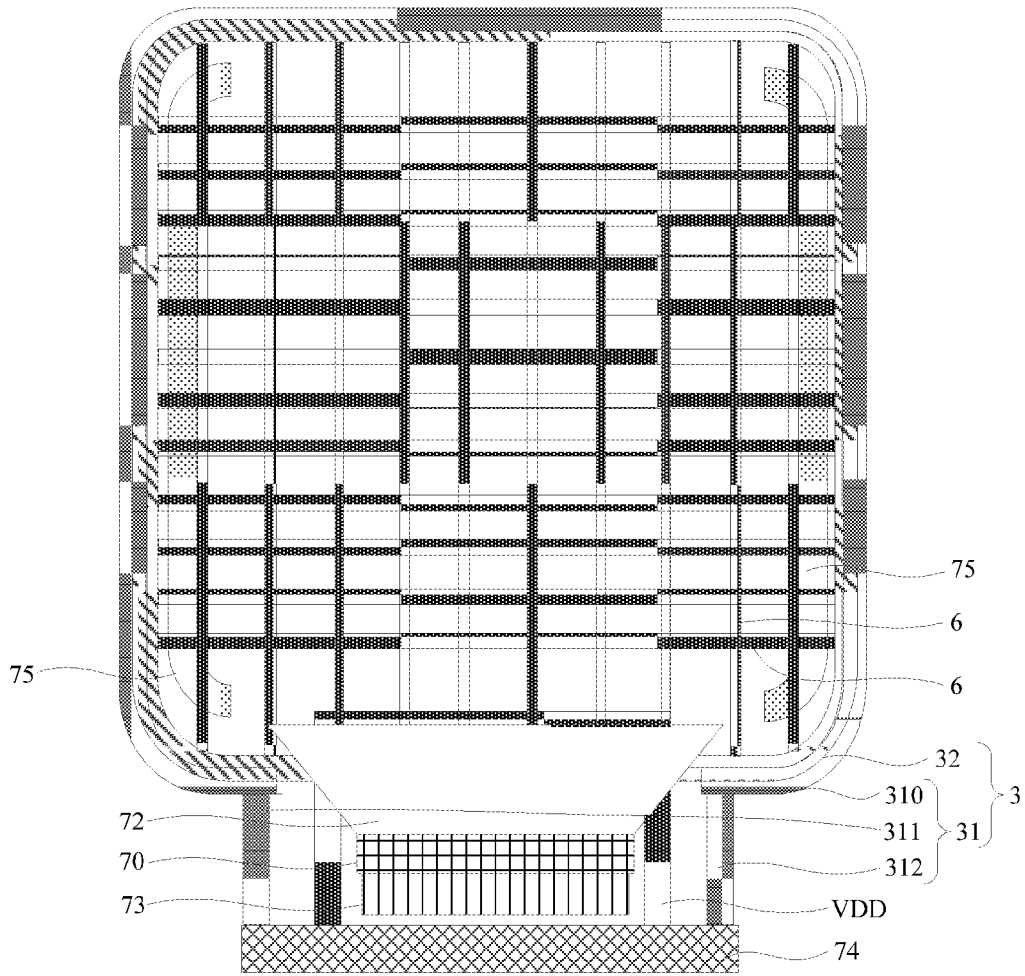


图 14a

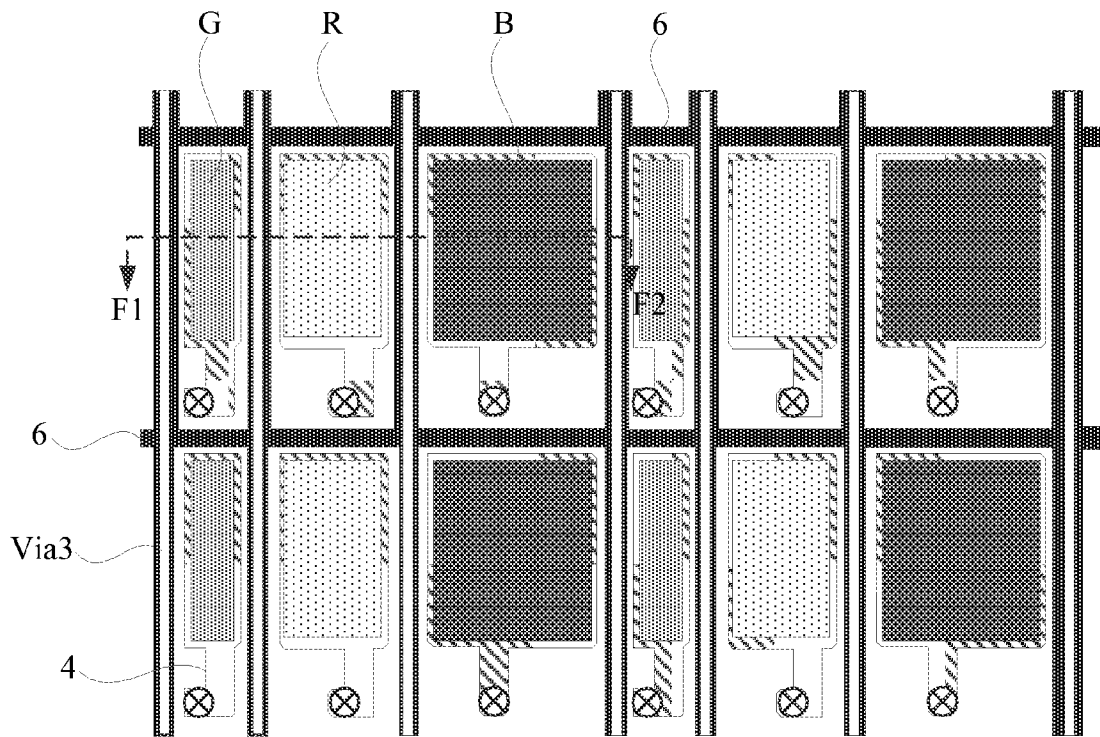


图 14b

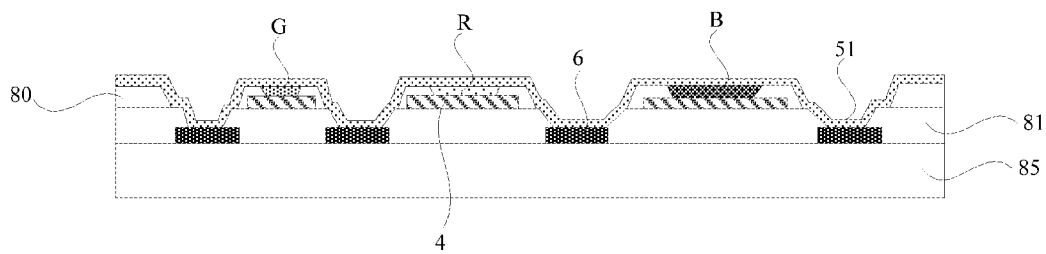


图 14c

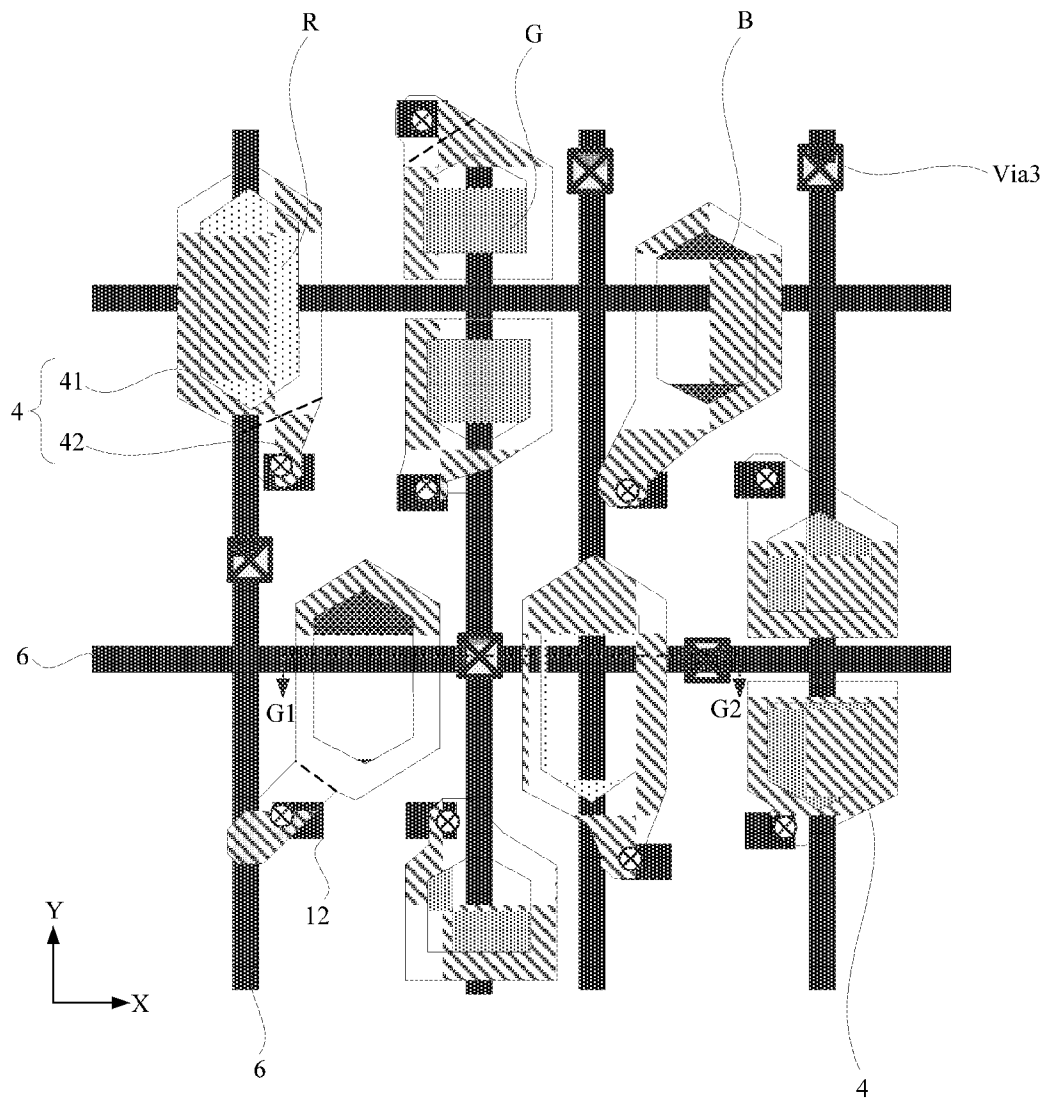


图 15

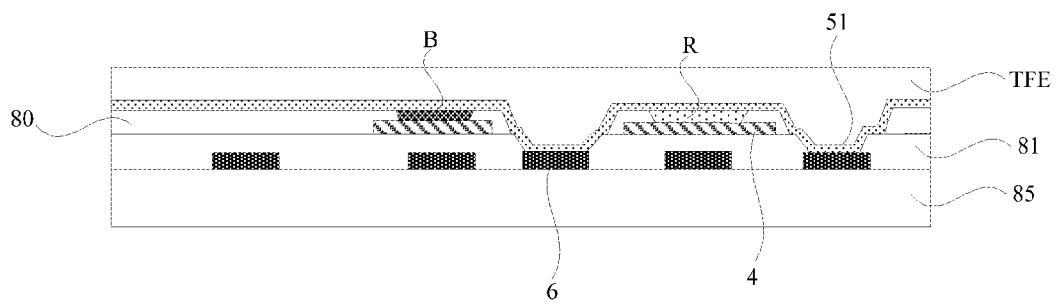


图 16

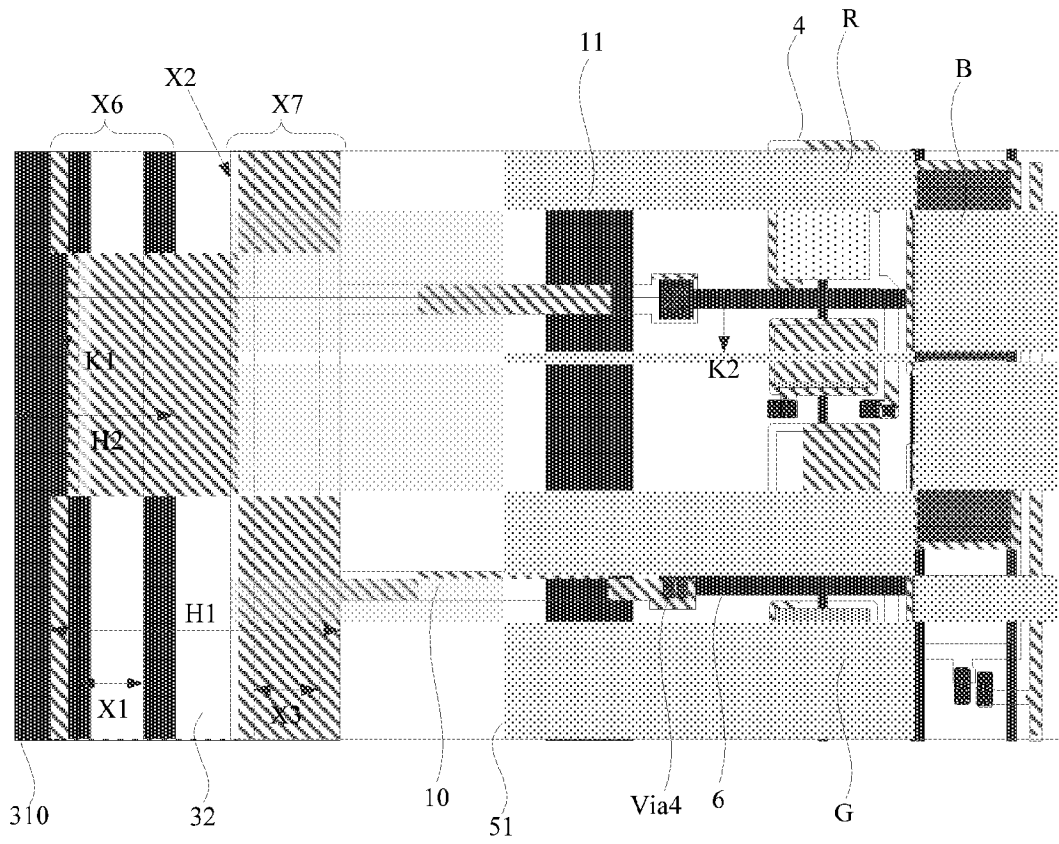


图 17

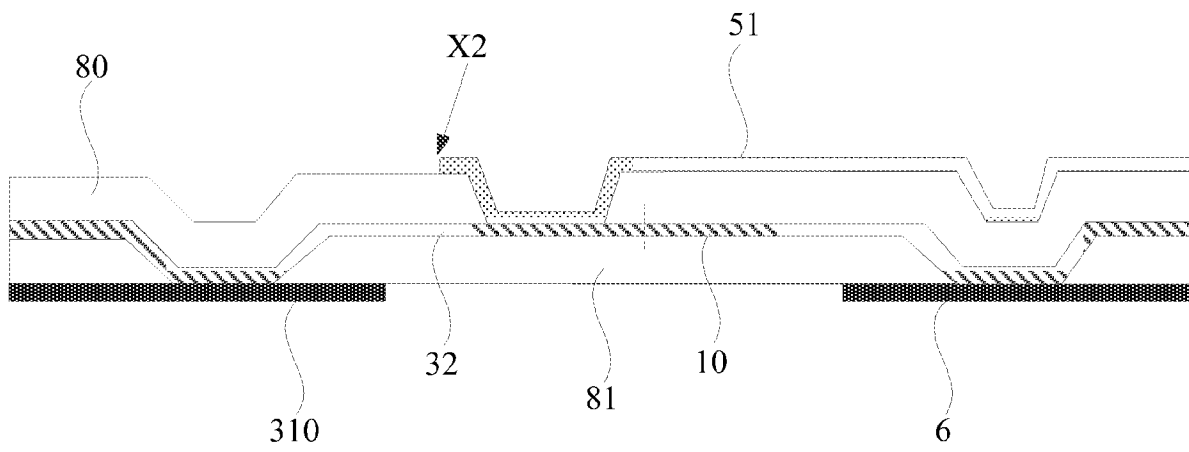


图 18

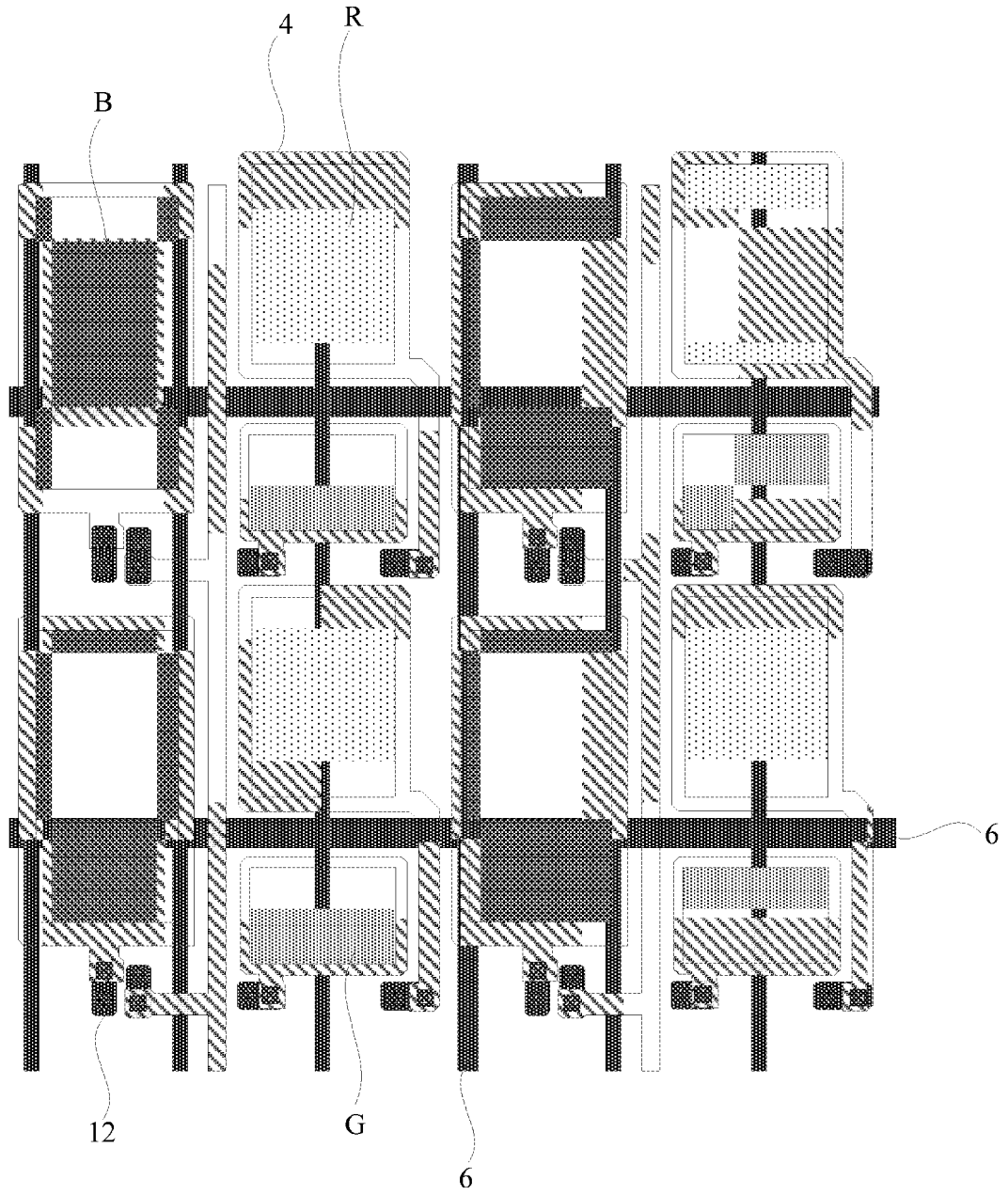


图 19

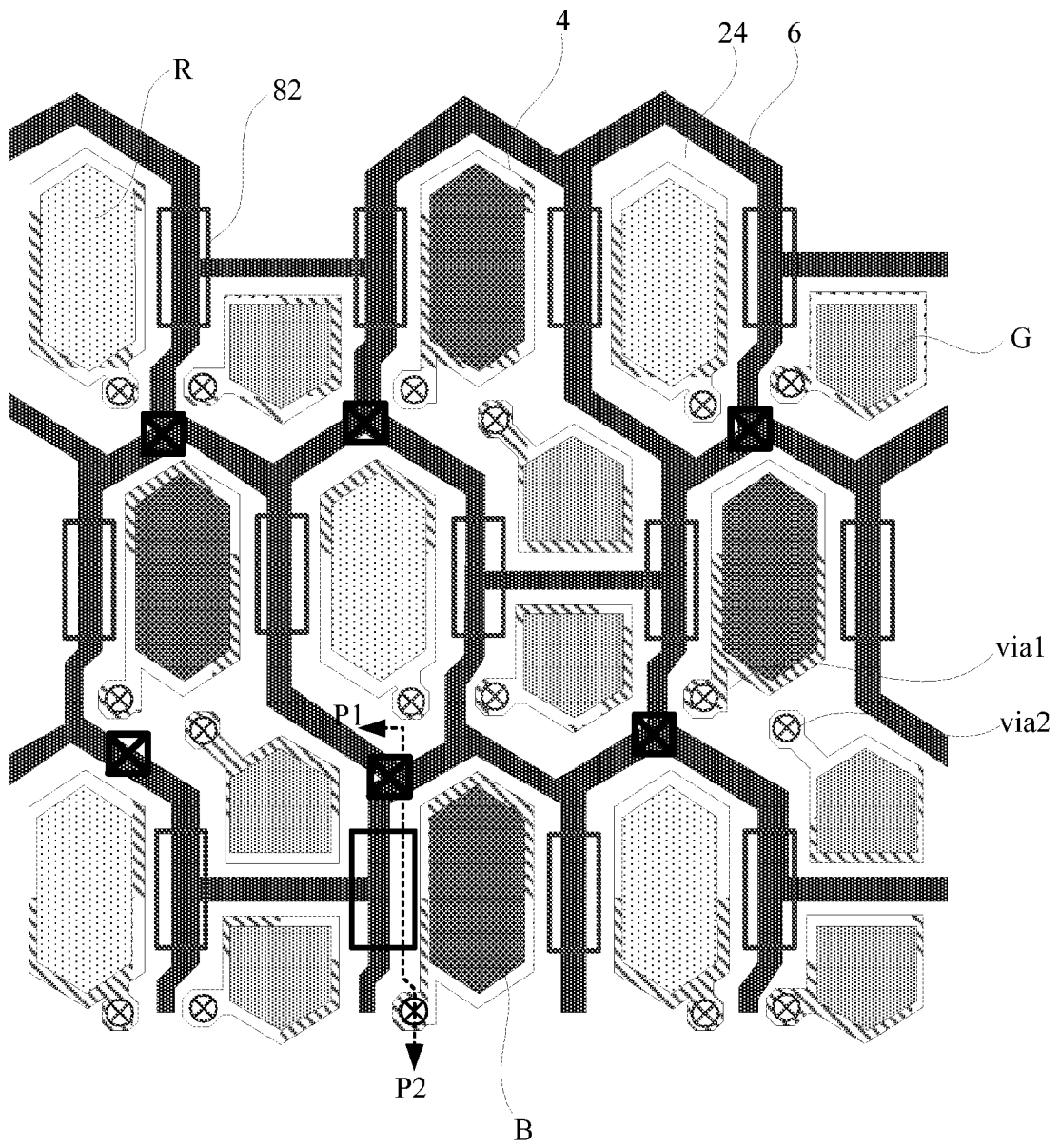


图 21

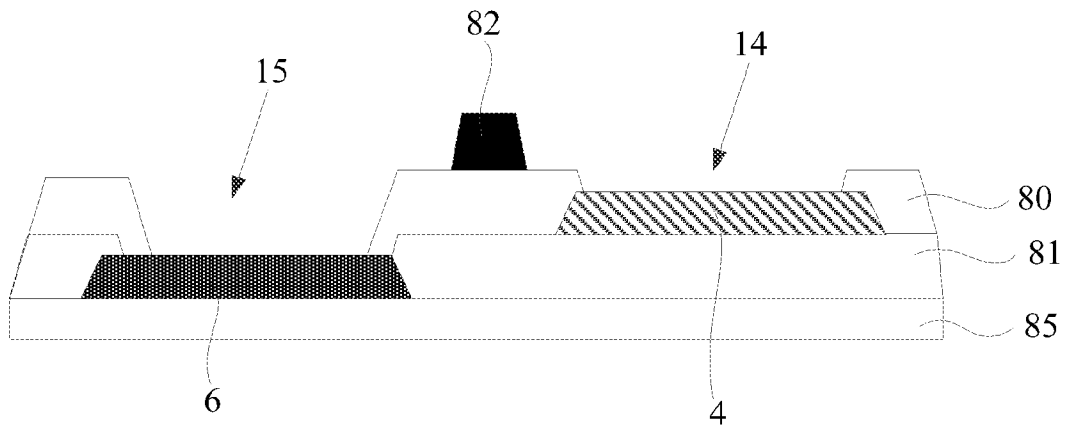


图 22a

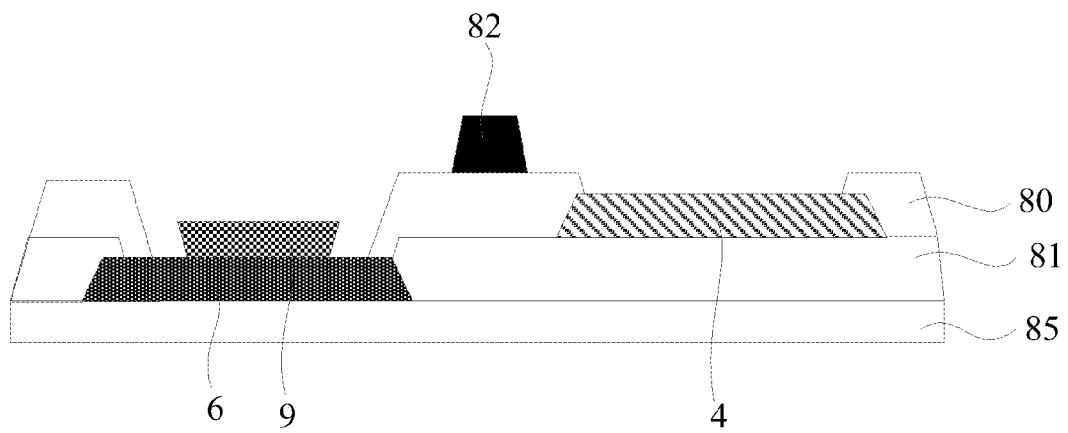


图 22b

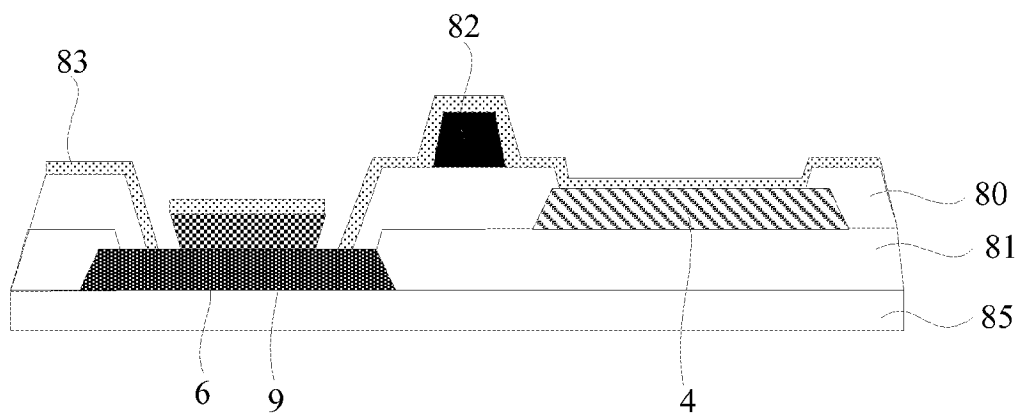


图 22c

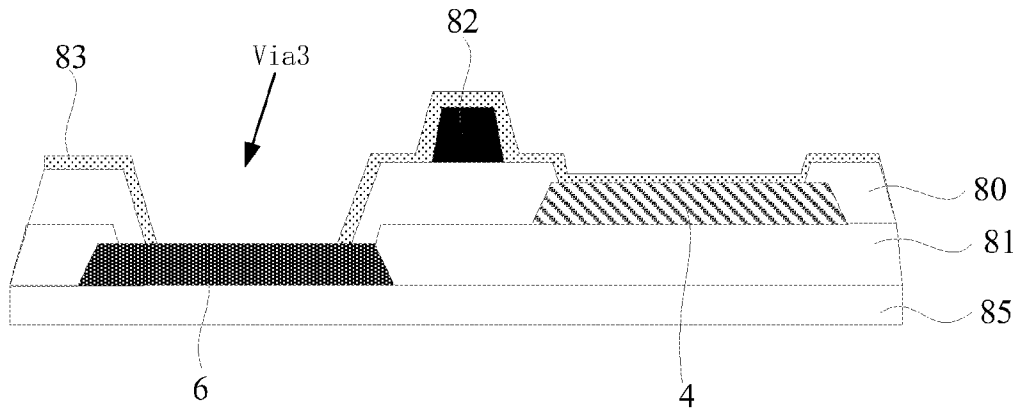


图 22d

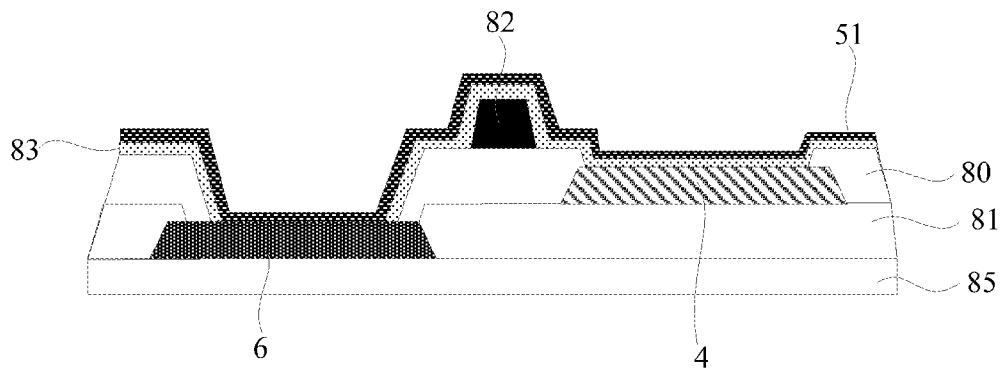


图 22e

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/080747

A. CLASSIFICATION OF SUBJECT MATTER		
H01L 51/52(2006.01)i; H01L 27/32(2006.01)n; H01L 21/77(2017.01)n		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNPAT, EPODOC, WPI, CNKI, IEEE: 显示, 基板, 阵列, 电极, 电阻, 功耗, 网格, 网络, 像素, 子像素, display, substrate, array, electrode?, resistance, loss, grid, network, +pixel		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 110752243 A (SHANGHAI TIANMA ORGANIC LUMINESCENT DISPLAY TECHNOLOGY CO., LTD.) 04 February 2020 (2020-02-04) description, paragraphs [0035]-[0151], and figures 1-10	1-13, 21-26
Y	CN 110752243 A (SHANGHAI TIANMA ORGANIC LUMINESCENT DISPLAY TECHNOLOGY CO., LTD.) 04 February 2020 (2020-02-04) description, paragraphs [0035]-[0151], and figures 1-10	14-20, 22
Y	CN 109950284 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 28 June 2019 (2019-06-28) description, paragraphs [0058]-[0072], and figures 7-8	14-20, 22
PX	CN 211150599 U (BOE TECHNOLOGY GROUP CO., LTD.) 31 July 2020 (2020-07-31) description, paragraphs [0105]-[0435], and figures 1-22	1-26
A	CN 107579099 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 12 January 2018 (2018-01-12) entire document	1-26
A	US 2002018278 A1 (SEIKO EPSON CORP.) 14 February 2002 (2002-02-14) entire document	1-26
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
13 May 2021		01 June 2021
Name and mailing address of the ISA/CN		Authorized officer
China National Intellectual Property Administration (ISA/ CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088 China		
Facsimile No. (86-10)62019451		Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/CN2021/080747

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110752243	A	04 February 2020	None			
CN	109950284	A	28 June 2019	CN	109950284	B	26 January 2021
CN	211150599	U	31 July 2020	None			
CN	107579099	A	12 January 2018	CN	107579099	B	07 July 2020
US	2002018278	A1	14 February 2002	US	6636284	B2	21 October 2003
				JP	2002122889	A	26 April 2002
				JP	3830361	B2	04 October 2006
				JP	2002149089	A	22 May 2002
				JP	2004355028	A	16 December 2004
				JP	3608531	B2	12 January 2005
				JP	4063260	B2	19 March 2008

国际检索报告

国际申请号

PCT/CN2021/080747

<p>A. 主题的分类</p> <p>H01L 51/52 (2006.01)i; H01L 27/32 (2006.01)n; H01L 21/77 (2017.01)n</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNPAT, EPDOC, WPI, CNKI, IEEE: 显示, 基板, 阵列, 电极, 电阻, 功耗, 网格, 网络, 像素, 子像素, display, substrate, array, electrode?, resistance, loss, grid, network, +pixel</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 110752243 A (上海天马有机发光显示技术有限公司) 2020年 2月 4日 (2020 - 02 - 04) 说明书第[0035]-[0151]段, 图1-10</td> <td>1-13, 21-26</td> </tr> <tr> <td>Y</td> <td>CN 110752243 A (上海天马有机发光显示技术有限公司) 2020年 2月 4日 (2020 - 02 - 04) 说明书第[0035]-[0151]段, 图1-10</td> <td>14-20, 22</td> </tr> <tr> <td>Y</td> <td>CN 109950284 A (京东方科技集团股份有限公司 等) 2019年 6月 28日 (2019 - 06 - 28) 说明书第[0058]-[0072]段, 图7-8</td> <td>14-20, 22</td> </tr> <tr> <td>PX</td> <td>CN 211150599 U (京东方科技集团股份有限公司) 2020年 7月 31日 (2020 - 07 - 31) 说明书第[0105]-[0435]段, 图1-22</td> <td>1-26</td> </tr> <tr> <td>A</td> <td>CN 107579099 A (上海天马微电子有限公司) 2018年 1月 12日 (2018 - 01 - 12) 全文</td> <td>1-26</td> </tr> <tr> <td>A</td> <td>US 2002018278 A1 (SEIKO EPSON CORP.) 2002年 2月 14日 (2002 - 02 - 14) 全文</td> <td>1-26</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 110752243 A (上海天马有机发光显示技术有限公司) 2020年 2月 4日 (2020 - 02 - 04) 说明书第[0035]-[0151]段, 图1-10	1-13, 21-26	Y	CN 110752243 A (上海天马有机发光显示技术有限公司) 2020年 2月 4日 (2020 - 02 - 04) 说明书第[0035]-[0151]段, 图1-10	14-20, 22	Y	CN 109950284 A (京东方科技集团股份有限公司 等) 2019年 6月 28日 (2019 - 06 - 28) 说明书第[0058]-[0072]段, 图7-8	14-20, 22	PX	CN 211150599 U (京东方科技集团股份有限公司) 2020年 7月 31日 (2020 - 07 - 31) 说明书第[0105]-[0435]段, 图1-22	1-26	A	CN 107579099 A (上海天马微电子有限公司) 2018年 1月 12日 (2018 - 01 - 12) 全文	1-26	A	US 2002018278 A1 (SEIKO EPSON CORP.) 2002年 2月 14日 (2002 - 02 - 14) 全文	1-26
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 110752243 A (上海天马有机发光显示技术有限公司) 2020年 2月 4日 (2020 - 02 - 04) 说明书第[0035]-[0151]段, 图1-10	1-13, 21-26																					
Y	CN 110752243 A (上海天马有机发光显示技术有限公司) 2020年 2月 4日 (2020 - 02 - 04) 说明书第[0035]-[0151]段, 图1-10	14-20, 22																					
Y	CN 109950284 A (京东方科技集团股份有限公司 等) 2019年 6月 28日 (2019 - 06 - 28) 说明书第[0058]-[0072]段, 图7-8	14-20, 22																					
PX	CN 211150599 U (京东方科技集团股份有限公司) 2020年 7月 31日 (2020 - 07 - 31) 说明书第[0105]-[0435]段, 图1-22	1-26																					
A	CN 107579099 A (上海天马微电子有限公司) 2018年 1月 12日 (2018 - 01 - 12) 全文	1-26																					
A	US 2002018278 A1 (SEIKO EPSON CORP.) 2002年 2月 14日 (2002 - 02 - 14) 全文	1-26																					
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p> <p>* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件</p>																							
<p>国际检索实际完成的日期</p> <p>2021年 5月 13日</p>		<p>国际检索报告邮寄日期</p> <p>2021年 6月 1日</p>																					
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>马泽宇</p> <p>电话号码 86-(10)-53961229</p>																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/080747

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110752243	A	2020年 2月 4日	无			
CN	109950284	A	2019年 6月 28日	CN	109950284	B	2021年 1月 26日
CN	211150599	U	2020年 7月 31日	无			
CN	107579099	A	2018年 1月 12日	CN	107579099	B	2020年 7月 7日
US	2002018278	A1	2002年 2月 14日	US	6636284	B2	2003年 10月 21日
				JP	2002122889	A	2002年 4月 26日
				JP	3830361	B2	2006年 10月 4日
				JP	2002149089	A	2002年 5月 22日
				JP	2004355028	A	2004年 12月 16日
				JP	3608531	B2	2005年 1月 12日
				JP	4063260	B2	2008年 3月 19日