

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5897584号
(P5897584)

(45) 発行日 平成28年3月30日(2016.3.30)

(24) 登録日 平成28年3月11日(2016.3.11)

(51) Int.Cl.	F I
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 B
HO 1 L 21/60 (2006.01)	HO 1 L 21/60 3 I 1 S

請求項の数 7 (全 15 頁)

(21) 出願番号	特願2013-536629 (P2013-536629)	(73) 特許権者	591025439
(86) (22) 出願日	平成23年9月26日 (2011.9.26)		ザイリンクス インコーポレイテッド
(65) 公表番号	特表2013-542611 (P2013-542611A)		X I L I N X I N C O R P O R A T E D
(43) 公表日	平成25年11月21日 (2013.11.21)		アメリカ合衆国 カリフォルニア州 95
(86) 国際出願番号	PCT/US2011/053326		1 2 4 - 3 4 0 0 サン ホセ ロジック
(87) 国際公開番号	W02012/057953		ドライブ 2 1 0 0
(87) 国際公開日	平成24年5月3日 (2012.5.3)	(74) 代理人	110001195
審査請求日	平成25年6月4日 (2013.6.4)		特許業務法人深見特許事務所
(31) 優先権主張番号	12/912,519	(72) 発明者	イップ, ローレン
(32) 優先日	平成22年10月26日 (2010.10.26)		アメリカ合衆国、95124 カリフォル
(33) 優先権主張国	米国 (US)		ニア州、サン・ホセ、ロジック・ドライブ
前置審査			、2 1 0 0
		最終頁に続く	

(54) 【発明の名称】 半導体装置における鉛フリー構造

(57) 【特許請求の範囲】

【請求項 1】

半導体装置であって、

半導体ダイと、

スズおよび銀を含むとともに、前記半導体ダイの表面上のそれぞれのパッドに配置される複数の鉛フリーはんだバンプと、

複数の金属層および複数の誘電体層を含む基板とを備え、

前記複数の金属層のうちの1つは、前記複数の鉛フリーはんだバンプに対応する、前記基板の上部の複数の接触パッドを含み、

前記複数の誘電体層のうちの1つは、前記複数の接触パッドに対する複数のそれぞれの開口部を有する外側の誘電体層であり、

前記半導体装置は、

前記複数の接触パッド上に配置される複数のそれぞれの銅ポストをさらに備え、

各接触パッドに対する前記それぞれの銅ポストは、前記外側の誘電体層の厚みを超えるとともに、前記接触パッドに対する前記それぞれの開口部の幅を超えて、前記それぞれの開口部を通して前記接触パッドから延在し、

各銅ポストは、前記それぞれの開口部の範囲内の断面積を有し、

前記半導体ダイは、前記複数の鉛フリーはんだバンプと前記複数の銅ポストとの間における接続を用いて前記基板上に実装され、

前記半導体装置は、

10

20

前記複数のそれぞれの銅ポスト上のスズおよび銅の合金のコーティングをさらに備え、
前記複数の鉛フリーはんだバンプの各々、および前記それぞれの銅ポスト上の前記コーティングは、前記鉛フリーはんだバンプに対応する前記接触パッド上の前記それぞれの銅ポスト上に、ともにリフローはんだ付けされ、

前記基板の底部のグリッド配置において、他の複数の接触パッドに関連する他の複数のそれぞれの銅ポストへそれぞれリフローはんだ付けされる複数の鉛フリーはんだボールをさらに備え、

他の銅ポストの各々は、前記基板の前記複数の金属層を介して、前記鉛フリーはんだバンプのうちの1つへ電氣的に結合され、

ともにリフローされた各鉛フリーはんだバンプおよび前記コーティングは、前記それぞれの銅ポストの近傍において低減された銀含有量を有し、

各はんだバンプと前記半導体ダイの表面上のそれぞれのパッドのうちの1つとの間の接触領域、および、各はんだバンプと前記複数のそれぞれの銅ポストのうちの1つとの間の接触領域の大きさは等しく、かつ、前記それぞれの開口部内の前記複数のそれぞれの銅ポストのうちの1つの断面積よりも大きい、半導体装置。

【請求項2】

前記複数の接触パッドは、銅であり、

前記外側の誘電体層は、前記複数の接触パッドの周囲で前記複数の接触パッドと接着するエポキシ複合材である、請求項1に記載の半導体装置。

【請求項3】

各接触パッドに対する前記それぞれの銅ポストは、前記接触パッドから遠くに位置する端部キャップを有するとともに、前記接触パッドと前記端部キャップとの間の部分を有し、

前記端部キャップの幅は、前記部分の幅を超える、請求項1または2に記載の半導体装置。

【請求項4】

前記部分の高さは、前記端部キャップの高さを超える、請求項3に記載の半導体装置。

【請求項5】

各接触パッドに対する前記それぞれの開口部は、前記外側の誘電体層の厚みに等しい高さを有するとともに、前記接触パッドの周囲内の直径を有する円筒状の開口部であり、

前記接触パッドに対する前記それぞれの銅ポストは、前記それぞれの開口部の前記高さおよび前記直径を超えて、前記それぞれの開口部を通して前記接触パッドから延在する、請求項1～4のいずれか1項に記載の半導体装置。

【請求項6】

前記複数の鉛フリーはんだバンプの各々は、前記鉛フリーはんだバンプに対応する前記接触パッド上の前記それぞれの銅ポストへリフローはんだ付けされる、請求項1～5のいずれか1項に記載の半導体装置。

【請求項7】

半導体装置の製造方法であって、

スズおよび銀を含む、基板に接続するための複数の鉛フリーはんだバンプを有する半導体ダイを形成するステップを含み、前記はんだバンプは、前記半導体ダイの表面上の複数のそれぞれのパッドに配置され、

前記方法は、

外側の誘電体層、前記基板の上部の複数の接触パッド、および前記基板の底部のグリッド配置における他の複数の接触パッドを含む基板を形成するステップをさらに含み、

前記複数の接触パッドは、前記外側の誘電体層における複数のそれぞれの開口部を通して露出され、

前記方法は、

前記複数の接触パッド上に複数のそれぞれの銅ポストを形成するとともに、前記他の複数の接触パッド上に他の複数の銅ポストを形成するステップをさらに含み、

10

20

30

40

50

各接触パッドに対する前記それぞれの銅ポストは、前記接触パッドに対する前記それぞれの開口部を通して前記接触パッドから延在するとともに、前記接触パッドから遠くに位置する端部キャップを有し、

前記端部キャップは、前記接触パッドと前記端部キャップとの間の前記銅ポストの部分の幅を超える幅を有し、

前記接触パッドと前記端部キャップとの間の前記それぞれの銅ポストの部分は、前記端部キャップの厚みを超える厚みを有し、

各銅ポストは、前記それぞれの開口部の範囲内の断面積を有し、

前記方法は、

前記他の複数の銅ポスト上に複数の鉛フリーはんだボールを形成するステップと、

スズおよび銅の共晶合金を用いて前記複数のそれぞれの銅ポストをコーティングするステップとをさらに含み、

前記リフローはんだ付けするステップは、前記複数の鉛フリーはんだバンプの各々、および前記それぞれの銅ポスト上の前記コーティングを、前記鉛フリーはんだバンプに対応する前記接触パッド上の前記それぞれの銅ポスト上へリフローはんだ付けするステップをさらに含み、

前記方法は、

前記半導体ダイの前記複数の鉛フリーはんだバンプ、および前記基板の前記複数の接触パッド上の前記複数のそれぞれの銅ポストを揃えるステップと、

前記スズおよび銅の共晶合金でコーティングされた前記複数のそれぞれの銅ポストへ前記複数の鉛フリーはんだバンプをリフローはんだ付けするステップとをさらに含み、当該リフローはんだ付けするステップは、前記半導体ダイの表面上の複数のそれぞれのパッドの第1の領域、および、前記それぞれの銅ポストの第2の領域に、各鉛フリーはんだバンプをリフローはんだ付けするステップを含み、

前記第1の領域および前記第2の領域は、同じ大きさであり、各大きさは前記接触パッドと前記端部キャップとの間の前記それぞれの銅ポストの部分を通る断面積を超えており、

ともにリフローされた各鉛フリーはんだバンプおよび前記コーティングは、前記それぞれの銅ポストの近傍において低減された銀含有量を有する、方法。

【発明の詳細な説明】

【技術分野】

【0001】

発明の分野

1つ以上の実施の形態は、一般に、半導体装置に関し、より特定的には、半導体装置用の鉛フリーはんだアセンブリ、およびこれの製造方法に関する。

【背景技術】

【0002】

背景

より小さい、より軽い、およびよりコンパクトであるという電子機器に対する増大する要求は、より小さい外形、および実装領域、または「設置面積 (footprint)」を有するという半導体パッケージに対する相伴う要求をもたらす。この要求への1つの対応は、「表面実装 (surface mount)」、および複数のはんだボールを用いたプリント基板 (printed circuit board: PCB) への電氣的接続である、ボールグリッドアレイ (ball grid array: BGA) 半導体パッケージの開発であった。もう1つの対応は、基板 (たとえば、PCBまたは鉛フレーム) への半導体チップまたは「ダイ (die)」の取り付けおよび接続の「フリップチップ (flip-chip)」法の開発であった。フリップチップ実装は、ダイの有効表面上のバンプ接点 (たとえば、はんだボール) の形成、それから、ダイを逆さまに反転または「フリップング (flipping)」すること、およびバンプ接点をリフローして (すなわち、融点までバンプ接点を加熱すること) 基板上の対応するパッドへそれらを結合することを含む。

【 0 0 0 3 】

BGAパッケージ、ならびにフリップチップ実装および接続方法の双方においては、熱機械的信頼性は、電子産業の増大する関心となっている。特に、はんだ接合的信頼性は、そのような実装および接続方法の成果のある用途に対する最も重大な問題の1つである。

【 0 0 0 4 】

フリップチップパッケージ内においては、集積回路ダイは、基板の対応するパッドに結合されるはんだバンプを有する。これらのはんだ接合は、熱応力サイクルによる高応力点にて割れやすくなり得る。

【 0 0 0 5 】

特定有害物質使用制限指令 (Restriction of Hazardous Substances : RoHS) は、電子機器の要素における鉛の濃度を制限する。RoHS要求に準拠するために、スズ鉛はんだは、鉛濃度が0.1重量%未満であるというRoHS要求を満足するスズ銀はんだのような鉛フリーはんだに置き換えられる。しかしながら、この置き換えは、はんだ接合の熱機械的信頼性に悪影響を及ぼす。なぜなら、鉛フリーはんだは、一般に、スズ鉛はんだよりも脆いからである。

10

【 0 0 0 6 】

1つ以上の実施の形態は、上記問題の1つ以上に対処し得る。

【 発明の概要 】

【 課題を解決するための手段 】

【 0 0 0 7 】

20

要約

1つの実施の形態においては、半導体装置が提供される。半導体装置は、半導体ダイと、半導体ダイの表面上に配置される複数の鉛フリーはんだバンプとを含み得る。基板は、複数の金属層と、複数の誘電体層とを含み得る。複数の金属層のうちの1つは、複数の鉛フリーはんだバンプに対応する複数の接触パッドを含み得る。複数の誘電体層のうちの1つは、複数の接触パッドに対する複数のそれぞれの開口部を有する外側の誘電体層とされ得る。複数のそれぞれの銅ポストは、複数の接触パッド上に配置され得る。各接触パッドに対するそれぞれの銅ポストは、接触パッドに対するそれぞれの開口部を通して接触パッドから延在し得る。半導体ダイは、複数の鉛フリーはんだバンプと複数の銅ポストとの間における接続を用いて基板上に実装され得る。

30

【 0 0 0 8 】

この実施の形態においては、複数の鉛フリーはんだバンプは、スズおよび銀を含み得る。複数の接触パッドは、銅とされ得る。外側の誘電体層は、複数の接触パッドの周囲で複数の接触パッドと接着するエポキシ複合材とされ得る。各接触パッドに対するそれぞれの銅ポストは、接触パッドから遠くに位置する端部キャップを有し得し、接触パッドと端部キャップとの間の部分を有し得る。端部キャップの幅は、上記部分の幅を超え得る。上記部分の高さは、端部キャップの高さを超え得る。各接触パッドに対するそれぞれの銅ポストは、外側の誘電体層の厚みを超えるとともに、接触パッドに対するそれぞれの開口部の幅を超えて、それぞれの開口部を通して延在し得る。各接触パッドに対するそれぞれの銅ポストは、外側の誘電体層の厚みを超えて、それぞれの開口部を通して延在し得る。各接触パッドに対するそれぞれの開口部は、外側の誘電体層の厚みに等しい高さを有するとともに、接触パッドの外周の内側になる直径を有する円筒状の開口部とされ得る。接触パッドに対するそれぞれの銅ポストは、それぞれの開口部の高さおよび直径を超えて、それぞれの開口部を通して接触パッドから延在し得る。

40

【 0 0 0 9 】

この実施の形態においては、複数の鉛フリーはんだバンプの各々は、鉛フリーはんだバンプに対応する接触パッド上のそれぞれの銅ポストヘリフローはんだ付けされ得る。半導体装置は、グリッド配置における複数のそれぞれの銅ポストヘそれぞれリフローはんだ付けされる複数の鉛フリーはんだボールをさらに備えることができ、各接触パッドに対するそれぞれの銅ポストは、基板の複数の金属層を介して接触パッドが対応する鉛フリーはん

50

だバンブへ電氣的に結合され得る。半導体装置は、複数のそれぞれの銅ポスト上のスズおよび銅のコーティングをさらに備えることができ、複数の鉛フリーはんだバンブの各々、およびそれぞれの銅ポスト上のコーティングは、鉛フリーはんだバンブに対応する接触パッド上のそれぞれの銅ポスト上に、ともにリフローはんだ付けされる。

【0010】

この実施の形態においては、複数のそれぞれの銅ポストは、鉛フリーはんだバンブに対応する接触パッド上のそれぞれの銅ポスト上への、複数の鉛フリーはんだバンブの各々のリフローはんだ付けを強化するための粗い表面仕上げを有し得る。半導体ダイの表面は、複数の鉛フリーはんだバンブの各々に配置されるそれぞれのシリコン金属パッドを有し得る。各鉛フリーはんだバンブは、それぞれのシリコン金属パッドの第1の領域およびそれぞれの銅ポストの第2の領域ヘリフローはんだ付けされ得る。第1および第2の領域は、同じ大きさとされ得る。各大きさは、それぞれの銅ポストの内側の部分を通過する断面積を超え得る。内側の部分は、接触パッドと第2の領域との間である。外側の誘電体層は、複数の誘電体層の他のものよりも柔軟であるとされ得る。

10

【0011】

もう1つの実施の形態においては、半導体装置の製造方法は、基板に接続するための複数の鉛フリーはんだバンブを有する半導体ダイを形成するステップを含み得る。インターポーザ基板は、形成され、外側の誘電体層および複数の接触パッドを含み得る。複数の接触パッドは、外側の誘電体層における複数のそれぞれの開口部を通して露出され得る。複数のそれぞれの銅ポストは、複数の接触パッド上に形成され得る。各接触パッドに対するそれぞれの銅ポストは、接触パッドに対するそれぞれの開口部を通して接触パッドから延在し得る。半導体ダイの複数の鉛フリーはんだバンブ、およびインターポーザ基板の複数の接触パッド上の複数のそれぞれの銅ポストは、揃えられ得る。複数の鉛フリーはんだバンブは、複数のそれぞれの銅ポストヘリフローはんだ付けされ得る。

20

【0012】

上記方法のこの実施の形態においては、各接触パッドに対するそれぞれの銅ポストを形成するステップは、接触パッドから遠くに位置する端部キャップを有するとともに、接触パッドと端部キャップとの間の部分を有するそれぞれの銅ポストを形成するステップを含み得る。端部キャップは、接触パッドと端部キャップとの間の銅ポストの部分の幅を超える幅を有し得る。各接触パッドに対するそれぞれの銅ポストを形成するステップは、接触パッドと端部キャップとの間のそれぞれの銅ポストの部分を、端部キャップの厚みを超える厚みに形成するステップを含み得る。半導体ダイを形成するステップは、複数の鉛フリーはんだバンブにおいて複数のそれぞれのシリコン金属パッドを有する半導体ダイを形成するステップを含み得る。リフローはんだ付けするステップは、それぞれのシリコン金属パッドの第1の領域およびそれぞれの銅ポストの第2の領域ヘ各鉛フリーはんだバンブをリフローはんだ付けするステップを含み得る。第1および第2の領域は、同じ大きさとされ得る。各大きさは、接触パッドと端部キャップとの間におけるそれぞれの銅ポストの部分を通る断面積を超え得る。上記方法のこの実施の形態は、スズおよび銅の共晶を用いて複数のそれぞれの銅ポストをコーティングするステップをさらに含み得る。リフローはんだ付けするステップは、複数の鉛フリーはんだバンブの各々、およびそれぞれの銅ポスト上のコーティングを、鉛フリーはんだバンブに対応し得る接触パッド上のそれぞれの銅ポスト上ヘリフローはんだ付けするステップを含み得る。

30

40

【0013】

半導体装置のもう1つの製造方法は、基板に接続するための複数の鉛フリーはんだバンブを有する半導体ダイを形成するステップを含み得る。インターポーザ基板は、形成され、外側の誘電体層および複数の接触パッドを含み得る。複数の接触パッドは、外側の誘電体層における複数のそれぞれの開口部を通して露出され得る。複数の接触パッドは、複数のそれぞれのプレはんだパッドを用いて複数のそれぞれの開口部を通してカバーされ得る。半導体ダイの複数の鉛フリーはんだバンブは、インターポーザ基板上の複数のそれぞれのプレはんだパッドに揃えられ得る。複数の鉛フリーはんだバンブおよび複数のプレはんだ

50

だパッドは、複数の接触パッド上にリフローはんだ付けされ得る。この実施の形態においては、複数の鉛フリーはんだバンプは、スズおよび銀を含み得る。複数の接触パッドは、銅とされ得る。複数のプレはんだパッドは、スズおよび銅を含み得る。

【0014】

様々な他の実施の形態が以下の詳細な説明および特許請求の範囲に記載されていることが理解されるであろう。

【0015】

開示された実施の形態の様々な局面および利点は、以下の詳細な説明の検討および図面への参照によって明らかになるであろう。

【図面の簡単な説明】

10

【0016】

【図1】フリップチップパッケージ用の集積回路基板の上部平面図である。

【図2】フリップチップパッケージをともに形成する集積回路ダイおよびリッドを含む、図1の2-2線における基板の断面図である。

【図3】フリップチップパッケージの一部の断面図である。

【図4】ポストの1つの実施の形態を説明する断面図である。

【図5】ポストのもう1つの実施の形態を説明する断面図である。

【図6】コーティングを有するポストを説明する断面図である。

【図7】フリップチップ構造を作製するためのプロセスのフローチャートである。

【図8】半導体ダイの一部および基板の一部の断面図である。

20

【図9】リフローはんだ付け後の図8の半導体ダイおよび基板を示す。

【図10】図9の構造を作製するためのプロセスのフローチャートである。

【発明を実施するための形態】

【0017】

図面の詳細な説明

図1は、たとえばフリップチップパッケージのような半導体装置用の集積回路基板100の上部平面図である。フリップチップパッケージは、基板100に面する半導体ダイの有効表面を有する熱的に改良されたボールグリッドアレイ(BGA)である。これらのレイアウトのために、フリップチップパッケージは、半導体ダイの背面に結合される外部ヒートシンクの用途に役立つ。ヒートシンクは、受動的または能動的であって、熱除去効率を改善する。集積回路基板100は、銅ポスト、および/またはフリップチップダイを取り付けるための銅およびスズのコーティングを持つ接触パッド104を有する領域102と、チップキャパシタのような他の要素を取り付けるための接触パッド108とを含む。

30

【0018】

図2は、フリップチップパッケージをともに形成する集積回路ダイ210およびリッド201を含む、図1の2-2線における基板の断面図である。リッド201は、基板202へ結合されるとともに、凹部206を形成する内側の表面203および内側の壁部204を備える。リッドは、接着剤のような結合剤209によって基板202へ結合される脚部208をさらに備える。集積回路ダイ210は、シリコン金属接触パッド212と、対応するはんだバンプ214とを有し、これらは、基板の接触パッド216と接触する。1つ以上の実施の形態においては、接触パッド216は、関連する銅ポストおよび/またははんだバンプ214に結合するためのコーティングを有する。基板202の外側の誘電体層222は、接触パッド216に対する開口部を有する。接着剤218は、集積回路ダイ210の上方に用いられ得る。アンダーフィル(underfill)220は、集積回路ダイの下方に用いられ得る。また、図示されるように、基板202は、誘電体層によって離間される複数の金属層上に形成される導体を有する多層基板である。基板の表面上のキャパシタ224は、基板の金属層上の導体226および基板の底部の対応する電力接点238によって集積回路ダイへ結合される。キャパシタは、接地平面228および対応する接触パッド230へも結合される。他の導体232は、基板の上部の接触パッドから基板の底部の接触パッド234へ直接延在し得る。多層基板の様々な層における導体236も示され

40

50

る。基板のアートワークは、集積回路ダイの接触パッドから（はんだバンプおよび基板の上部の接触パッドを経由して）基板の底部の接点へ適切な接続が作られるように様々な導体を規定する。１つの実施の形態においては、基板の底部は、グリッド配置にて配置されるはんだボール２４０と、関連する銅ポストおよび／またははんだボール２４０に結合するためのコーティングを有する接触パッド２３４とを有する。

【００１９】

図３は、フリップチップパッケージの一部の断面図である。フリップチップパッケージの構造は、基板パッド側部上の誘電体開口部のエッジ３５２での応力集中点を取り除くポスト３０２とのはんだ接合を含み、それによって、フリップチップパッケージに信頼性が増大する。

10

【００２０】

１つ以上の実施の形態においては、半導体ダイ３０６の表面は、シリコン金属パッド３０８を含み、はんだバンプ３０４は、最初は、シリコン金属パッド３０８上に配置される。多層基板３１０は、基板の金属層内に接触パッド３１２を含む。接触パッド３１２は、金属ビア３１４、金属層３１８、およびパッド３１９を通して、フリップチップパッケージのはんだボール（たとえば、図２、２４０）へ、またはフリップチップパッケージ内のもう１つの要素へ結合される。代替的な実施の形態においては、図３に示される金属ビア３１４は、傾斜した側壁部を有するようにテーパ状にされ得る。他の実施の形態においては、金属ビア３１４は、他の公知の形状を有し得る。多層基板３１０は、ポスト３０２が満たす接触パッド３１２に対する開口部を持つ外側の誘電体層３１６を有する。

20

【００２１】

１つの実施の形態においては、はんだバンプ３０４は、スズ、スズ - 銀、スズ - 銀 - 銅、スズ - 銅、または金のような鉛フリー合金から構成される。そのような鉛フリー合金はＲｏＨＳ適合性を提供するが、非常に脆いので、ポスト３０２がないと、はんだバンプ３０４は、フリップチップパッケージの繰り返される熱サイクルの間に砕けてしまう。そのような熱サイクルは、集積回路３０６のパワー動作の間における加熱、およびパワーが除かれた後の周囲温度への冷却によって引き起こされ得る。そのような破砕は、基板３１０の大きさに対するダイ３０６の大きさの割合が大きい場合に、特に問題である。大きいダイ／基板割合は、パッケージにおける高応力を引き起こす。ポスト３０２は、鉛フリーはんだバンプ３０４よりも柔軟である銅から構成される。したがって、統合されたポストを有するはんだバンプ構造は、高い熱機械的応力に耐えて、鉛フリーはんだバンプ３０４の破砕を防止するとともに、フリップチップパッケージの信頼性を増大し得る。

30

【００２２】

１つの実施の形態においては、外側の誘電体層３１６は、味の素株式会社（Ajinomoto, Inc.）から利用可能であるアジノモビルドアップフィルム（Ajinomoto Build-up Film : A B F）である。このエポキシ複合材は、基板の表面上に用いられるいくつかのはんだマスク材料よりも柔軟である。この柔軟性は、ポスト３０２が誘電体層における開口部を完全に満たす場合であっても、ポスト３０２が熱機械的応力下において曲がることを可能とする。外側の誘電体層３１６は、他の複数の誘電体層、たとえば、誘電体層３１７よりも柔軟である。外側の誘電体層３１６は、接触パッド３１２の周囲において接触パッド３１２に完全に接着する。

40

【００２３】

１つの実施の形態においては、ポスト３０２は、端部キャップ３２０および内側の部分３２２を有する。ポスト３０２の端部キャップ３２０は、接触パッド３１２から遠くに位置し、ポスト３０２の内側の部分３２２は、接触パッド３１２と端部キャップ３２０との間にある。端部キャップ３２０は、内側の部分３２２の幅３２８を超える幅３２６を有する。より大きいポストの端部キャップは、バンプに対する接触領域を増大させるとともに、バンプ全体の応力レベルを低減する。１つの実施の形態においては、外側の誘電体層３１６における開口部は、円筒状であるとともに、接触パッド３１２に亘る外側の誘電体層３１６の厚みに等しい高さ３２４を有する。開口部は、接触パッド３１２の外周の内側に

50

なる直径も有し、この直径は、ポストが開口部を満たす場合に、円筒状のポスト 302 の幅 328 に等しい。ポスト 302 は、開口部を通して接触パッド 312 から、その高さおよび直径を超えて延在する。1つの実施の形態においては、これは、メッキされた銅が誘電体層 316 内の開口部を満たして溢れるまで、銅接触パッド 312 上に銅をメッキすることによって得られる。

【0024】

フリップチップパッケージは、シリコン金属パッド 308 およびポスト 302 上にはんだバンプ 304 をリフローはんだ付けすることによって作製される。これは、はんだバンプ 304 を溶かして、半導体ダイ 306 と基板 310 との間における機械的および電氣的接続を形成する。1つの実施の形態においては、リフローはんだ付けは、はんだバンプ 304 とポスト 302 の端部キャップ 320 との間における接触領域にほぼ等しい、はんだバンプ 304 とシリコン金属パッド 308 との間における接触領域をもたらす。接触領域がほぼ等しいところでは、接触領域間の応力がバランスされる。接触領域の大きさ間の大きな違いは、接触領域間に発生する応力のアンバランスを引き起こして、失敗に対する脆弱性の増大をもたらす。したがって、接触領域は、大きさが正確に等しい必要はない。しかし、接触領域の大きさがより近いほど、応力がよりバランスされる。

【0025】

1つの実施の形態においては、シリコン金属パッド 308 およびポスト 302 とはんだバンプ 304 との接触領域の双方は、ポスト 302 の内側の部分 322 を通る断面領域を超える。誘電体開口部のエッジ 352 における応力集中点を取り除いて、はんだ接合の接触領域を増大することによって、はんだ接合の疲労寿命が増大する。

【0026】

1つの実施の形態においては、ポスト 302 は、50～85 マイクロメートルの内側の部分 322 を通る幅 328、50～115 マイクロメートルの端部キャップ 320 の幅 326、および 30 マイクロメートルよりも低い高さ 324 を有する。幅 328 (a) よりも大きい幅 326 (b)、および高さ 324 (c) を有するポスト構造 302 について、幅 328 に対する高さ 324 の割合は、一般に、1 よりも小さい ($c/a < 1$)。1つの実施の形態においては、パッド 308 の幅 340 (f) およびポスト 302 の幅 326 (b) に対して、割合 (f/b) は、およそ 1 に等しい。他の実施の形態においては、割合は、0.50 f/b 1.50 の範囲内とされ得る。当業者は、技術が進歩するにつれて、より小さいバンプピッチ、およびより小さい誘電体開口部が実現可能であることを認識するであろう。

【0027】

図 4 は、1つの実施の形態に従うポスト 402 を説明する断面図である。ポスト 402 は、外側の誘電体層 316 における幅 406 の開口部を通して接触パッド 312 から延在する。しかしながら、ポスト 402 は開口部を完全に満たさず、ポスト 402 と開口部の側壁部との間にギャップが形成される。なぜなら、ポストの幅 410 は、開口部の幅 406 よりも狭いからである。したがって、ポスト 402 が開口部を通して接触パッド 312 から延在しても、ポスト 402 は、外側の誘電体層 316 における開口部の幅 406 を超えて延在しない。実施の形態の一例においては、接触パッド 312 上の誘電体層 316 の高さ 420 (c) に対するポストの高さ 412 (d) の割合は、1.1 よりも大きい ($d/c > 1.1$)。特定の例においては、d は 2 μm だけ c よりも大きくてもよい。

【0028】

図 5 は、もう 1つの実施の形態に従うポスト 502 を説明する断面図である。ポスト 502 は、外側の誘電体層 316 の開口部を完全に満たす。ポスト 502 は、開口部の高さ 508 を超えることなく、かつ、開口部の幅 510 を超えることなく、開口部を通して接触パッド 312 から延在する。

【0029】

1つの実施の形態においては、ポスト 502 は、ポスト 502 上への鉛フリーバンプのリフローはんだ付けを強化するための粗い表面仕上げを有する。

【 0 0 3 0 】

図 6 は、コーティング 6 0 4 を有するポスト 6 0 2 を説明する断面図である。コーティング 6 0 4 は、ポスト 6 0 2 上への鉛フリーはんだバンプ 6 0 6 のリフローはんだ付けを強化する。

【 0 0 3 1 】

1 つの実施の形態においては、プレはんだコーティング 6 0 4 は、ポスト 6 0 2 上にプリントされ、スズおよび銅から構成される一方、はんだバンプ 6 0 6 は、スズおよび銀を含む鉛フリー合金から構成される。リフローはんだ付けの間に、はんだバンプ 6 0 6 およびコーティング 6 0 4 は、完全に溶けてはんだ接合を形成する。リフローはんだ付けの間に、コーティング 6 0 4 は、はんだバンプ 6 0 6 がポスト 6 0 2 の近傍において低減された銀含有量を有するようにする。これは、はんだバンプ 6 0 6 の延性を増し、高い熱機械的応力を受ける箇所において失敗しにくくする。したがって、はんだバンプ 6 0 6 は、ポスト 6 0 2 によって吸収されないいかなる熱機械的応力からもより破砕されにくい。

10

【 0 0 3 2 】

図 7 は、1 つの実施の形態に従うフリップチップ構造を作製するためのプロセスのフローチャートである。

【 0 0 3 3 】

ステップ 7 0 2 において、基板へ接続するための鉛フリーはんだバンプを有する半導体ダイが作られる。ステップ 7 0 4 において、外側の誘電体層と、外側の誘電体層における開口部を通して露出する接触パッドとを含むインターポーザ基板が作られる。

20

【 0 0 3 4 】

ステップ 7 0 6 において、接触パッド上に銅ポストが作られる。各接触パッドに対する銅ポストは、接触パッドに対する開口部を通して接触パッドから延在する。1 つの実施の形態においては、各接触パッドに対する銅ポストは、接触パッドから遠くに位置する端部キャップを伴って作られ、ポストは、接触パッドと端部キャップとの間の内側の部分を有する。端部キャップの幅は、内側の部分の幅を超え、内側の部分の高さは、端部キャップの高さを超える。

【 0 0 3 5 】

基板上に銅ポストを形成する方法の一例は、基板の外側の層にドライフィルムレジスト材料または誘電体層を適用することである。それから、基板における銅接触パッドを露出させるように開口部が形成される。接触パッド上にポストを形成するように銅がめっきされる。それから、ドライフィルムレジスト材料が取り除かれて、表面処理またはプレはんだが銅ポストの上部に適用され得る。銅ポスト構造を有することの利点は、ポストの幅が誘電体またははんだマスク開口部の幅と無関係であるということである。したがって、銅ポストの上部の幅の割合は、シリコン金属パッド（図 3、3 0 8）の幅により合わせられて、はんだ接合のためのより均一な形状を形成し、全体のバンプ応力を低減し得る。

30

【 0 0 3 6 】

ステップ 7 0 8 において、銅ポストは、開口部を通して鉛フリープレはんだからなるコーティングでカバーされる。ステップ 7 1 0 において、半導体ダイの鉛フリーはんだバンプは、インターポーザ基板の接触パッド上の銅ポストに揃えられる。

40

【 0 0 3 7 】

ステップ 7 1 2 において、鉛フリーはんだバンプおよびコーティングは、銅ポスト上へリフローはんだ付けされる。1 つの実施の形態においては、各鉛フリーはんだバンプは、シリコン金属パッドの領域へ、およびコーティングされた銅ポストの等しい領域へリフローはんだ付けされ、これらの各領域は、銅ポストの内側の部分を通る断面領域を超える。

【 0 0 3 8 】

図 8 は、1 つの実施の形態に従う半導体ダイ 8 0 2 の一部および基板 8 0 4 の一部の断面図である。鉛フリーはんだバンプ 8 0 6 は、スズおよび銀を含む合金（たとえば $\text{SnAg}2.3$ または $\text{SnAg}1.8$ ）から構成される。接触パッド 3 1 2 は、銅から構成される。プレはんだパッド 8 1 0 は、スズおよび銅の合金（たとえば $\text{SnCu}0.7$ ）から構

50

成される。

【 0 0 3 9 】

1つの実施の形態においては、はんだペーストは、はんだ付け用フラックスと、スズ - 銅合金の粉末とを含む。プレはんだパッド 8 1 0 を生成するために、外側の誘電体層 8 1 2 における開口部を通して外側の誘電体層 8 1 2 および接触パッド 3 1 2 上へ、はんだペーストがシルクスクリーンされ得る。プレはんだペーストは、外側の誘電体層 8 1 2 における開口部を満たし、開口部の幅 8 1 4 および高さ 8 1 6 を通しておよび超えて接触パッド 3 1 2 から延在し、それによって、プレはんだパッド 8 1 0 を形成する。

【 0 0 4 0 】

1つの実施の形態においては、シリコン金属パッド 3 0 8 の幅 8 2 0 (g) に対する誘電体開口部の幅 8 1 4 (f) の割合は、およそ 1 に等しくてもよい ($f / g = 1$)。もう1つの実施の形態においては、誘電体開口部の幅 8 1 4 は、シリコン金属パッド 3 0 8 の幅 8 2 0 よりもわずかに大きくてもよい (たとえば $f / g = 1.1$)。 10

【 0 0 4 1 】

図 9 は、1つの実施の形態に従うリフローはんだ付け後の図 8 の半導体ダイ 8 0 2 および基板 8 0 4 を示す。はんだ接合 9 0 2 は、リフローはんだ付けの間に図 8 のはんだバンプ 8 0 6 およびプレはんだパッド 8 1 0 から形成される。

【 0 0 4 2 】

1つの実施の形態においては、リフローは、はんだフラックスを放出しながら、はんだバンプ 8 0 6、およびプレはんだパッド 8 1 0 のはんだペーストを溶かす。はんだバンプ 8 0 6 およびプレはんだパッド 8 1 0 の異なる合金は、リフローはんだ付けの間に部分的に互いに拡散する。 20

【 0 0 4 3 】

図 10 は、図 9 の構造を作製するためのプロセスのフローチャートである。ステップ 1 0 0 2 において、基板へ接続するための鉛フリーはんだバンプを有する半導体ダイが作られる。ステップ 1 0 0 4 において、外側の誘電体層と、外側の誘電体層における開口部を通して露出される接触パッドとを含むインターポーザ基板が作られる。開口部は、基板へはんだマスクを適用し、マスクされていない誘電体材料を取り除いて接触パッドを露出することによって形成され得る。ステップ 1 0 0 6 において、接触パッドは、開口部を通してスズおよび銅の共晶からなるコーティングでカバーされる。プレはんだパッド (図 8、8 1 0) は、まず、表面仕上げを適用し、それから、接触パッドに亘って開口部にはんだペーストをプリントすることによって形成され得る。 30

【 0 0 4 4 】

ステップ 1 0 0 8 において、半導体ダイの鉛フリーはんだバンプは、インターポーザ基板のコーティングされた接触パッドに揃えられる。ステップ 1 0 1 0 において、鉛フリーはんだバンプおよびコーティングがリフローはんだ付けされる。

【 0 0 4 5 】

1つ以上の実施の形態は、様々なフリップチップ構造に適用可能であると考えられる。他の局面および実施の形態は、ここに開示された発明の明細書および実践の考慮から当業者に明らかになるであろう。明細書および説明された実施の形態は、単なる例として考慮されることが意図され、発明の本当の範囲および精神は、後続の特許請求の範囲によって示される。 40

【図 1】

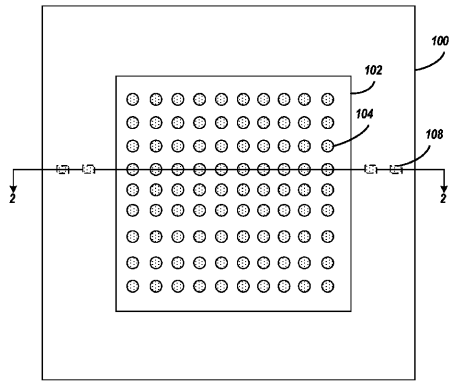


FIG. 1

【図 2】

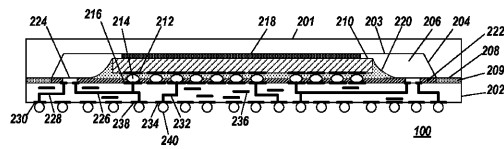


FIG. 2

【図 3】

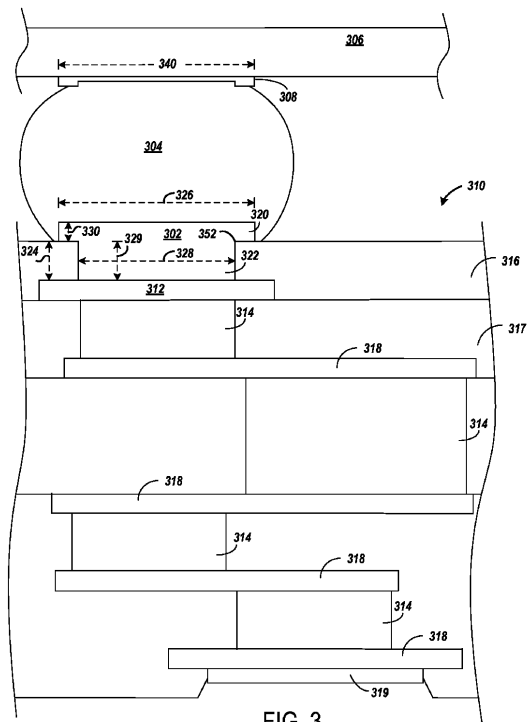


FIG. 3

【図 4】

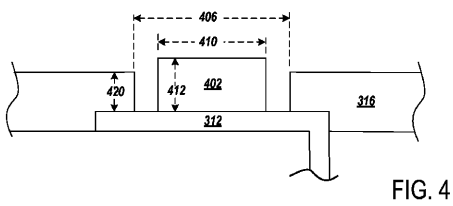


FIG. 4

【図 5】

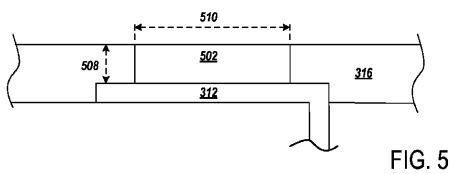


FIG. 5

【図 6】

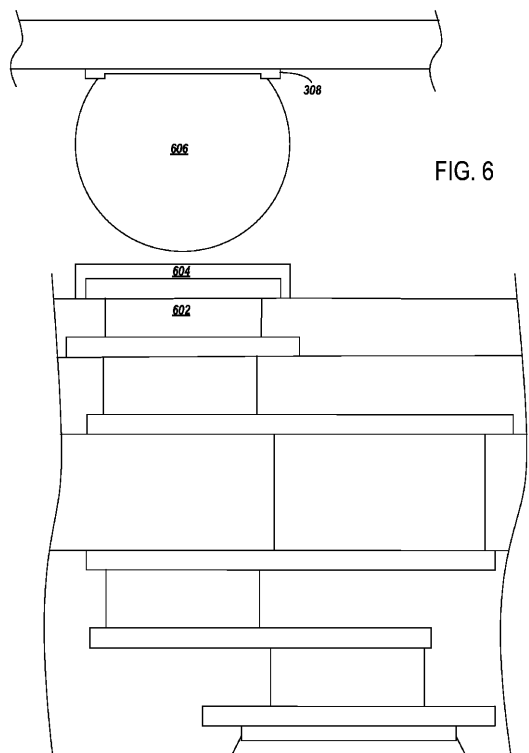
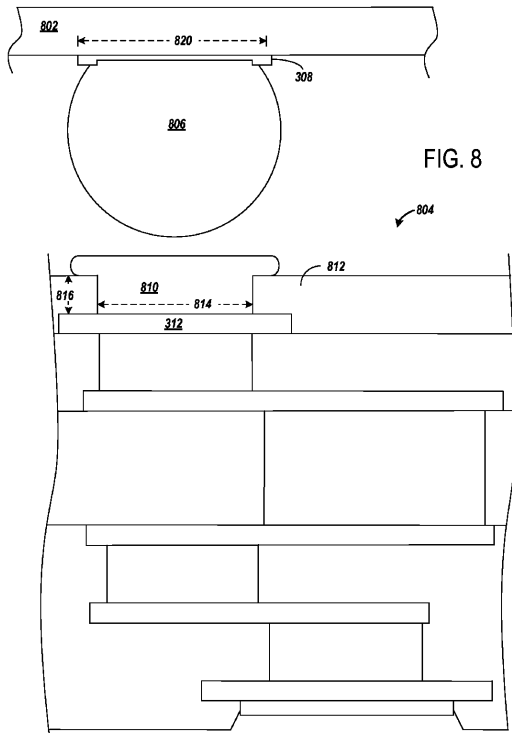
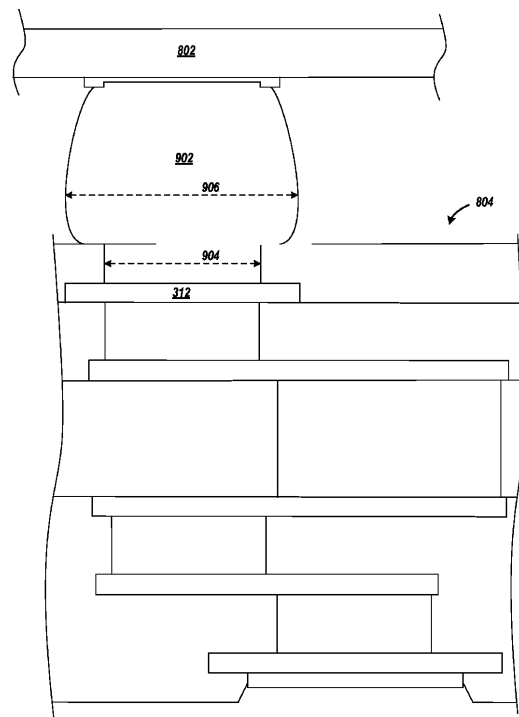


FIG. 6

【 図 8 】



【 図 9 】



【図 7】

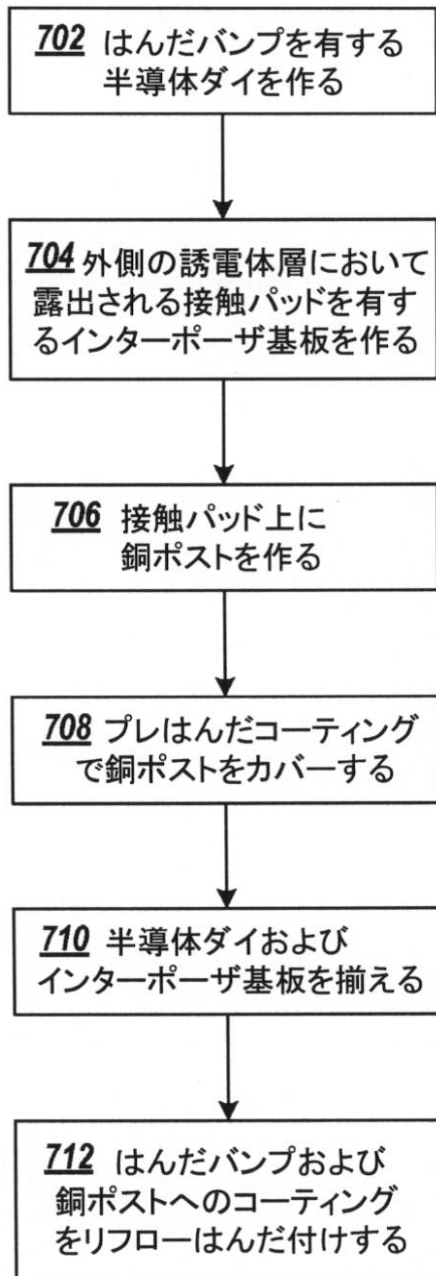


FIG. 7

【図 10】

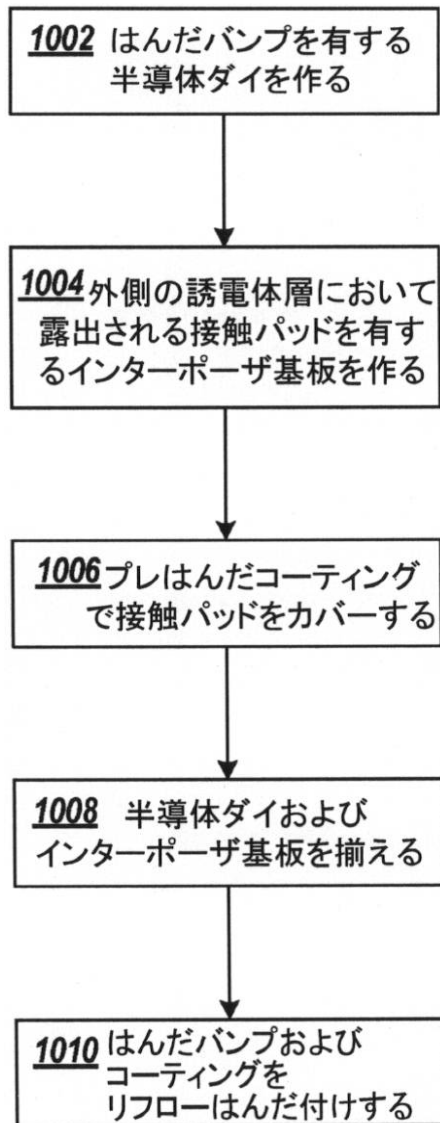


FIG. 10

フロントページの続き

(72)発明者 チャン, レイレイ

アメリカ合衆国、9 5 1 2 4 カリフォルニア州、サン・ホセ、ロジック・ドライブ、2 1 0 0

(72)発明者 ナガラジャン, クマール

アメリカ合衆国、9 5 1 2 4 カリフォルニア州、サン・ホセ、ロジック・ドライブ、2 1 0 0

審査官 石坂 博明

(56)参考文献 米国特許出願公開第2 0 0 9 / 0 1 4 6 3 1 6 (U S , A 1)

特開2 0 0 9 - 0 9 9 6 3 7 (J P , A)

特開2 0 0 7 - 3 2 4 3 3 0 (J P , A)

国際公開第2 0 0 8 / 0 0 1 9 1 5 (W O , A 1)

特開平0 9 - 2 4 6 7 0 3 (J P , A)

特開2 0 0 0 - 3 4 9 1 9 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 1 / 4 4 7 - 4 4 9

H 0 1 L 2 1 / 6 0 - 6 0 7

H 0 1 L 2 3 / 1 2 - 1 5