

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 12 月 15 日 (15.12.2022)



(10) 国际公布号
WO 2022/257525 A1

(51) 国际专利分类号:
H05K 3/46 (2006.01) **H05K 3/00** (2006.01)
H05K 3/06 (2006.01)

(21) 国际申请号: PCT/CN2022/080756

(22) 国际申请日: 2022 年 3 月 14 日 (14.03.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110637081.6 2021年6月8日 (08.06.2021) CN

(71) 申请人: 中兴通讯股份有限公司 (ZTE CORPORATION) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。

(72) 发明人: 谢剑 (XIE, Jian); 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。 魏仲民 (WEI, Zhongmin); 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。

(74) 代理人: 广州嘉权专利商标事务所有限公司 (JIAQUAN IP LAW); 中国广东省广州市天河区黄埔大道西 100 号富力盈泰广场 A 栋 910, Guangdong 510627 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC,

(54) Title: PRINTED CIRCUIT BOARD, PRINTED CIRCUIT BOARD PREPARATION METHOD, AND ELECTRONIC DEVICE

(54) 发明名称: 一种印刷电路板、印刷电路板制备方法以及电子设备

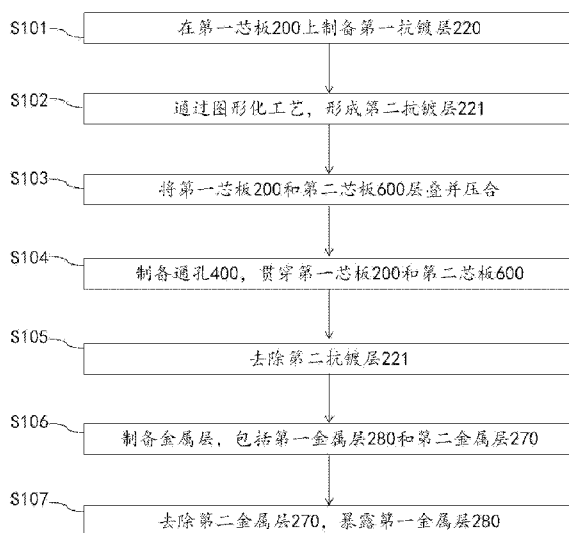


图 1

S101 Prepare a first anti-plating layer 220 on a first core board 200
S102 Form a second anti-plating layer 221 by means of a patterning process
S103 Stack and pressure-bond the first core board 200 and a second core board 600
S104 Prepare a through hole 400 which penetrates the first core board 200 and the second core board 600
S105 Remove the second anti-plating layer 221
S106 Prepare metal layers which comprise a first metal layer 280 and a second metal layer 270
S107 Remove the second metal layer 270 to expose the first metal layer 280

(57) Abstract: A printed circuit board, a printed circuit board preparation method, and an electronic device. The printed circuit board preparation method comprises: S101: preparing a first anti-plating layer (220) on a first core board (200); S102: forming a second anti-plating layer (221) on the first core board (200) by means of a patterning process, wherein the second anti-plating layer (221) is a patterned first anti-plating layer (220); S103: stacking and pressure-bonding the first core board (200) and a second core board (600); S104: preparing a through hole (400), wherein the through hole (400) passes through the second anti-plating layer (221) and penetrates the first core board (200) and the second core board (600); S105: removing the second anti-plating layer (221); S106: preparing metal layers, wherein the metal layers comprise a first metal layer (280) arranged in a first region of an inner wall of the through hole (400),

LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

— 发明人资格 (细则4.17(iv))

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

and a second metal layer (270) arranged in a second region of the inner wall of the through hole (400); and S107: removing the second metal layer (270) to expose the first metal layer (280).

(57) 摘要: 一种印刷电路板、印刷电路板制备方法以及电子设备,其中印刷电路板制备方法包括: S101: 在第一芯板(200)上制备第一抗镀层(220); S102: 通过图形化工艺, 在第一芯板(200)上形成第二抗镀层(221); 第二抗镀层(221)为图形化后的第一抗镀层(220); S103: 将第一芯板(200)和第二芯板(600)层叠并压合; S104: 制备通孔(400); 通孔(400)经过第二抗镀层(221), 且贯穿第一芯板(200)和第二芯板(600); S105: 去除第二抗镀层(221); 以及S106: 制备金属层; 金属层包括, 设置在通孔(400)内壁第一区域的第一金属层(280)和设置在通孔(400)内壁第二区域的第二金属层(270); 以及S107: 去除第二金属层(270), 暴露第一金属层(280)。

一种印刷电路板、印刷电路板制备方法以及电子设备

相关申请的交叉引用

本申请基于申请号为 202110637081.6、申请日为 2021 年 6 月 8 日的中国专利申请提出，并要求该中国专利申请的优先权，该中国专利申请的全部内容在此引入本申请作为参考。

技术领域

本申请涉及电子技术领域，尤其涉及一种印刷电路板、印刷电路板制备方法以及电子设备。

背景技术

印刷电路板 (printed circuit board, PCB) 是电子产品的重要部件。随着通信技术的发展，承载网等电子产品的信号速率也不断提升。常规的印刷电路板以及制备方法难以满足这些电子产品往更高速率发展。一方面，印刷电路板制备通常会采用背钻工艺，背钻工艺容易产生残桩；另一方面，常规一次压合印刷电路板加工工艺仅能制备一孔单通道结构。因此，需要改善电路板性能。

发明内容

本申请实施例提供了一种印刷电路板、印刷电路板制备方法以及电子设备，以改善电路板的性能，从而满足高信号速率电子设备的需求。

根据本申请实施例的第一方面，提供了一种印刷电路板的制备方法，包括以下步骤：在第一芯板上制备第一抗镀层；通过图形化工艺，在所述第一芯板上形成第二抗镀层；所述第二抗镀层为图形化后的所述第一抗镀层；将所述第一芯板和第二芯板层叠并压合；以及制备通孔；所述通孔经过所述第二抗镀层，且贯穿所述第一芯板和所述第二芯板；去除所述第二抗镀层；制备金属层；所述金属层包括，设置在所述通孔内壁第一区域的第一金属层和设置在所述通孔内壁第二区域的第二金属层；去除所述第二金属层，暴露所述第一金属层。

根据本申请实施例的第二方面，提供了一种印刷电路板制备方法，包括：在第一芯板上制备第一抗镀层，第二芯板上制备第七抗镀层，第三芯板上制备第三抗镀层；通过图形化工艺，在所述第一芯板上形成第四抗镀层、所述第二芯板上形成第五抗镀层、所述第二芯板上形成第六抗镀层；将所述第一芯板、所述第二芯板、第四芯板和所述第三芯板依次层叠并压合；制备通孔；所述通孔经过所述第四抗镀层、所述第五抗镀层和所述第六抗镀层，且贯穿所述第一芯板、所述第二芯板、所述第四芯板和所述第三芯板；去除所述第四抗镀层、所述第五抗镀层和所述第六抗镀层；制备金属层；所述金属层包括，设置在所述通孔内壁第一区域的第一金属层、设置在所述通孔内壁第二区域的第五金属层、设置在所述通孔内壁第四区域的第四金属层和设置在所述通孔内壁第三区域的第三金属层；去除所述第四金属层；暴露所述第一金属层、所述第五金属层和所述第三金属层。

根据本申请实施例的第三方面，提供了一种印刷电路板，所述印刷电路板由上述的制备

方法得到。

根据本申请实施例的第三方面，提供了电子设备，包括上述的印刷电路板。

附图说明

图1是本申请实施例中印刷电路板制备方法的一具体实施例的流程图；

图2是本申请实施例中去除第二金属层的流程图；

图3是本申请实施例中第一芯板的剖面图；

图4是本申请实施例中带有抗镀层的第一芯板的剖面图；

图5是本申请实施例中多层复合板的局部剖面图；

图6是本申请实施例中多层复合板的局部剖面图；

图7是本申请实施例中多层复合板的钻孔前的剖面图；

图8是本申请实施例中多层复合板的钻孔后的剖面图；

图9是本申请实施例中化学沉铜时多层复合板的剖面图；

图10是本申请实施例中轻微蚀刻后多层复合板的剖面图；

图11是本申请实施例中电镀铜后多层复合板的剖面图；

图12是本申请实施例中去除第二金属层后的剖面图；

图13是本申请实施例中第一芯板、第二芯板、第三芯板以及第四芯板叠加后所形成的多层复合板的剖面图；

图14是图13中的多层复合板电镀铜后的剖面图；以及

图15是图14中去除第二金属层后的剖面图。

具体实施方式

为了使本申请的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本申请进行详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

说明书和权利要求书及上述附图中的术语“第一”、“第二”等是用于区别类似的对象，而不必用于描述特定的顺序或先后次序。需要理解的是，如果涉及到方位描述，例如上、下、前、后、左、右等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。

需要说明的是，若干的含义是一个或者多个，多个的含义是两个以上，大于、小于、超过等理解为不包括本数，以上、以下、以内等理解为包括本数。如果有描述到第一、第二只是用于区分技术特征为目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量或者隐含指明所指示的技术特征的先后关系。

在一些情形下，残桩会造成信号的反射和谐振，引起插损和回损恶化，随着信号传输速度的不断提高，残桩的长度对信号传输完整性的影响越来越大。为了减小残桩的长度，通常使用背钻的方式来除去残桩。通过背钻，残桩的长度得以减小，使其谐振频率往高频偏移，从而降低对信号的影响。

背钻是利用钻机的深度控制功能实现盲孔的加工，其公差主要受到背钻设备精度和介质

厚度公差的影响,除此之外,其精度容易受外界的影响,如钻刀的电阻大小、钻刀刀尖角度、盖板与测量单元接触效果,板的翘曲度等。并且,由于钻刀的刀尖一般为V型,因此,在背钻时,为了使得刀尖避开第一金属层的位置,在第一金属层与第二金属层之间的部分区域中,会有部分残桩无法被去除,影响电气导通和信号完整性,无法实现零残桩的理想情况。

下文的公开提供了许多不同的实施方式或例子用来实现本申请实施例的不同方案。参照图1、图3至图12,根据本申请实施例的第一方面实施例的印刷电路板制备方法,包括以下步骤:

- S101: 在第一芯板上制备第一抗镀层 220;
- S102: 通过图形化工艺,形成第二抗镀层 221
- S103: 将第一芯板 200 和第二芯板 600 层叠并压合;
- S104: 制备通孔 400, 贯穿第一芯板 200 和第二芯板 600;
- S105: 去除第二抗镀层 221;
- S106: 制备金属层, 包括第一金属层 280 和第二金属层 270; 以及
- S107: 去除第二金属层 270, 暴露第一金属层 280。

在步骤 S101 中, 预先选取需要加工金属化孔的第一金属层 280 与第二金属层 270 的分界层。根据分界层的位置, 从待制作形成印刷电路板 500 的各层芯板中选取第一芯板 200, 在一些实施例中, 第一芯板 200 具有内层铜箔 210 以及外层铜箔 240, 外层铜箔 240 也可以通过半固化片 230 设置到第一芯板 200 上, 该第一芯板 200 上的内层铜箔 210 即为分界层。在内层铜箔 210 的预设钻孔区域上制作第一抗镀层 220。第一抗镀层 220 的材料可以为绿油、油墨、干膜或者湿膜。第一抗镀层 220 可以通过丝网印刷也可以通过钢网印刷, 或者通过曝光显影形成第一抗镀层 220。

参照图3至图5, 在步骤 S102 中制作第一抗镀层 220 之后, 对第一芯板 200 进行图形化工艺, 通过图形化工艺, 使得第一抗镀层 220 被制作为适合的抗镀层 221, 同时, 在图形化工艺的过程中, 制作内层铜箔 210, 部分地保留第一芯板 200 上的内层铜箔 210, 使得内层铜箔 210 与第二抗镀层 221 的面积相互适应, 预设钻孔区域位于该面积内, 且该面积应大于预设钻孔区域。第二抗镀层 221 的面积小于保留下的内层铜箔 210 的面积, 二者的面积差值在 1.5mil 至 2.5mil 之间, 作为一示例, 二者的面积差值为 2mil。

参照图5至图7, 在步骤 S103 中, 在第一芯板 200 的下方提供第二芯板 600, 第二芯板 600 与第一芯板结构相同, 统一具有内层铜箔 210 以及外层铜箔 240, 二者可以共同组成多层复合板 300, 在构成多层复合板 300 之前, 将第一芯板 200 以及第二芯板 600 依次叠加, 使得第二抗镀层 221 位于第一芯板 200 以及第二芯板 600 之间, 叠加后采取高温高压方式, 对层叠结构进行压合, 使得各部分熔合为一体, 形成多层复合板 300, 该多层复合板 300 即为待钻孔的印刷电路板 500。

参照图5以及图8, 在步骤 S104 中, 以压合后的多层复合板 300 上的任一外层铜箔 240 为入钻面, 在入钻面上于预定的钻孔区域内进行钻孔, 以形成通孔 400, 该通孔 400 自上而下贯穿整个多层复合板 300, 也即, 贯穿第一芯板 200 以及第二芯板 600, 同时, 该通孔 400 穿过第二抗镀层 221。

参照图5、图8至图10, 在步骤 S104 之后, 可采用常规的去掉第二抗镀层 221 的方法完全去除位于第一芯板 200 以及第二芯板 600 之间的第二抗镀层 221, 例如, 可以选用化学药

水彻底去除第二抗镀层 221。去除第二抗镀层 221 后，第一芯板 200 以及第二芯板 600 之间形成有空腔，通孔 400 在空腔处形成断层。在某些实施例中，去除第二抗镀层 221 的方法为：对由压合后的第一芯板 200 和第二芯板 600 构成的多层复合板 300 的板面以及内部的通孔 400 进行化学沉铜，使得板面上、通孔 400 中的第二抗镀层 221 以及非抗镀层区域上均附着有铜层，由于第二抗镀层 221 与非抗镀层区域的吸铜速率不同，使得位于第二抗镀层 221 上的铜厚小于非抗镀层区域的铜厚，二者上所附着铜厚的差值为 2 μ m。接下来，采用轻微蚀刻的方式，去除附着在第二抗镀层 221 上的铜层，由于非抗镀层区域上的铜厚大于第二抗镀层 221 上的铜厚，因此，在轻微蚀刻后，仅第二抗镀层 221 上的铜层被完全去除，而非抗镀层区域上的铜层仍然有部分被保留，使得在通孔 400 内部，仅第二抗镀层 221 被暴露在空气中。之后，可采用常规的去除第二抗镀层 221 的方法完全去除位于第一芯板 200 上的第二抗镀层 221，此时，化学沉铜后附着在非抗镀层区域的铜层能够对非抗镀区域形成保护，使得在使用化学药水期间，仅第二抗镀层 221 被去除。

参照图 10 至图 12，在步骤 S106 中，在多层复合板 300 的板面上施加电镀铜层 260 以及在通孔 400 内电镀铜，非抗镀层区域将全部再次镀上铜层，而在空腔处不再镀有铜层。对多层复合板 300 进行整板电镀后，通孔 400 内壁被未镀铜的空腔分隔为第一区域以及第二区域，第一区域上附着有第一金属层 280，第二区域上附着有第二金属层 270，使得通孔 400 形成断层金属化孔。通过形成断层的金属化孔，使得金属化孔内的第一金属层 280 以及第二金属层 270 能够被分隔开，在后续需要去除第二金属层 270 时，无论是采用背钻的方式，还是通过其他方式，均可以在不触及第一金属层 280 的前提下，将残桩完全去除，实现零残桩。

在步骤 S107 中，将第二金属层 270 去除，只保留第一金属层 280，从而能够实现印刷电路板 500 在第一金属层 280 的区域内导电连接。在某些实施例中，去除第二金属层 270 的方法为“施加保护层-三次湿法蚀刻”，其步骤包括：

在第一金属层 280 表面制备第一保护层，在第二金属层 270 表面制备第二保护层；

湿法蚀刻，去除第二保护层；

湿法蚀刻，去除第二金属层；以及

湿法蚀刻，去除第一保护层，暴露第一金属层 280。

在第二金属层 270 的区域内施加干膜（第二保护层），使得第二金属层 270 的区域完全地被干膜所覆盖；对多层复合板 300 以及第一金属层 280 进行镀锡（第一保护层）保护，镀锡后，通过一次药水蚀刻（第一次湿法蚀刻），将第二金属层 270 表面的干膜（第二保护层）除去，此时，一次药水仅与干膜发生化学法应并使得干膜褪去；再通过二次药水，对褪去干膜后的第二金属层 270 进行第二次湿法蚀刻，此时，二次药水仅与第二金属层 270 发生化学反应，即，将第二金属层 270（即残桩）完全去除；，通过三次药水，对被镀锡（第一保护层）保护的区域，即多层复合板 300 的板面以及第一金属层 280 的区域，进行第三次湿法蚀刻，使得覆盖在多层复合板 300 的板面以及第一金属层 280 处的镀锡层被去除，从而暴露第一金属层 280。通过该方式去除第二金属层 270，能够降低生产成本，无需通过背钻的方式，同时能够保证加工质量。该去除第二金属层 270 后的多层复合板 300 即为零残桩的印刷电路板 500。

参照图 5 至图 7，在一些实施例中，第一芯板 200 和第二芯板 600 可以通过半固化片 230 进行层叠，层叠顺序依次为第一芯板 200-半固化片 230-第二芯板 600，使得位于第一芯板 200

上的第二抗镀层 221 与半固化片 230 相互接触,层叠后通过高温高压进行压合。在去除了第二抗镀层 221 后,在半固化片 230 中会形成一个凹槽 250,电镀铜后,第一金属层 280 以及第二金属层 270 就分设在凹槽 250 沿上下方向的两侧。在某些实施例中,为了使得各层芯板以及第一芯板 200 之间的压合更加紧密,可以在半固化片 230 的与第二抗镀层 221 相对应的位置处开设槽部 231,使得在压合时,第二抗镀层 221 以及保留后的内层铜箔 210 能够容置在槽部 231 中,从而,半固化片 230 上未开设槽部 231 的区域能够与第一芯板 200 紧密贴合。为了避免在印制电路板偏位时第二抗镀层 221 进入到图形内,所开设的槽部 231 的直径大于通孔的直径,直径差在 5.5mil 至 6.5mil 之间,作为一示例,直径差为 6mil。

参照图 13 至图 15,本申请实施例第二方面实施例的印刷电路板制备方法,包括:

在第一芯板 200 上制备第一抗镀层 220,第二芯板 600 上制备第七抗镀层 610,第三芯板 700 上制备第三抗镀层 710;

通过图形化工艺,在第一芯板 200 上形成第四抗镀层 222、第二芯板 600 上形成第五抗镀层 611、第三芯板 700 上形成第六抗镀层 711;

将第一芯板 200、第二芯板 600、第四芯板 800 和第三芯板 700 依次层叠并压合;

制备通孔 400;

通孔 400 经过第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711,且贯穿第一芯板 200、第二芯板 600、第四芯板 800 和第三芯板 700;

去除第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711;

制备金属层;

金属层包括,设置在通孔 400 内壁第一区域的第一金属层 280、设置在通孔 400 内壁第二区域的第五金属层 620、设置在通孔 400 内壁第四区域的第四金属层 820 和设置在通孔 400 内壁第三区域的第三金属层 720;以及

去除第四金属层 820;暴露第一金属层 280、第五金属层 620 和第三金属层 720。

通过该方法,在不需要电气导通以及信号传输的区域中不布设铜层,得到一孔多通道的零残桩印刷电路板 500,提高电路板密度,以满足高信号速率电子设备的需求。

与第一方面实施例相同,在第一芯板 200、第二芯板 600 以及第三芯板 700 上分别施加第一抗镀层、第七抗镀层 610 以及第三抗镀层 710,三者均为整板施加在三个芯板上;再次,通过图形化工艺,将第一抗镀层、第七抗镀层 610 以及第三抗镀层 710 分别转化为形状、大小适合的第四抗镀层 222、第五抗镀层 611 以及第六抗镀层 711,在图形化工艺的过程中,制作第一芯板 200、第二芯板 600 以及第三芯板 700 上的内层铜箔 210,部分地保留各个芯板上的内层铜箔 210,使得第四抗镀层 222、第五抗镀层 611、第六抗镀层 711 分别与各自的内层铜箔 210 的面积相互适配。接下来,增加第四芯板 800,并将以上四个芯板按照第一芯板 200-第二芯板 600-第四芯板 800-第三芯板 700 的顺序依次层叠,并通过高温高压压合,以形成多层复合板;再从第一芯板 200 的外层铜箔起始,自上而下在预设的钻孔区域钻孔,使得在多层复合板 300 中形成贯穿第一芯板 200、第二芯板 600、第四芯板 800 以及第三芯板 700 的通孔 400。接下来,通过化学方法去除第四抗镀层 222、第五抗镀层 611 以及第六抗镀层 711,在去除三个抗镀层之前可以采用化学沉铜-轻微蚀刻的方式将非抗镀层区域进行保护,以使仅第四抗镀层 222、第五抗镀层 611 以及第六抗镀层 711 被去除,使得去除了三个抗镀层的区域形成有空腔,由于空腔能够使单个通孔 400 形成一孔多通道的通孔 400。接下来,在一孔

多通道的通孔 400 内进行电镀铜,使得通孔 400 内除空腔外的区域均附着有金属层(铜层)。铜层依次包括:第一金属层 280(位于第一芯板 200)、第五金属层 620(位于第二芯板 600)、第四金属层 820(位于第四芯板 800)以及第三金属层 720(位于第三芯板 700),至此,通孔 400 已经形成为一孔多通道的断层的金属化孔。由于在压合后的多层复合板 300 中,位于中间位置的第四金属层 820 处并不需要电气导通以及信号传输,因此,将通孔 400 内的第四金属层 820 去除,仅保留第一金属层 280、第五金属层 620 以及第三金属层 720。去除第四金属层 820 后的印刷电路板不具有残桩,并且不会影响信号传输的完整性。

参照图 2 以及图 14,在某些实施例中,为了完全去除第四金属层 820,暴露第一金属层 280、第五金属层 620 和第三金属层 720,且降低成本,可以采用“施加保护层-三次湿法蚀刻”方法去除第四金属层 820,其步骤包括:在第四金属层 820 的区域内制备干膜(第二保护层),使得第四金属层 820 的区域完全地被干膜所覆盖;对第一金属层 280、第五金属层 620、第三金属层 720 进行镀锡(第一保护层)保护,镀锡后,通过一次药水蚀刻(第一次湿法蚀刻),将第四金属层 820 表面的干膜(第二保护层)除去,此时,一次药水仅与干膜发生化学法应并使得干膜褪去;再通过二次药水,对褪去干膜后的第四金属层 820 进行第二次湿法蚀刻,此时,二次药水仅与第四金属层 820 发生化学反应,即,将第四金属层 820(即残桩)完全去除;通过三次药水,对被镀锡(第一保护层)保护的区域,即第一金属层 280、第五金属层 620、第三金属层 720 的区域,进行第三次湿法蚀刻,使得覆盖在第一金属层 280、第五金属层 620、第三金属层 720 处的镀锡层被去除,从而暴露第一金属层 280、第五金属层 620、第三金属层 720。

参照图 13,在某些实施例中,去除第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 的步骤包括:对由压合后的第一芯板 200、第二芯板 600、第四芯板 800 和第三芯板 700 的通孔 400 进行化学沉铜,使得通孔 400 中的第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 以及非抗镀层区域上均附着有铜层,由于第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 与非抗镀层区域的吸铜速率不同,位于第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 上的铜厚小于非抗镀层区域的铜厚。再采用轻微蚀刻的方式,去除附着在第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 上的铜层,由于非抗镀层区域上的铜厚大于第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 上的铜厚,因此,在轻微蚀刻后,仅第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 上的铜层被完全去除,而非抗镀层区域上的铜层仍然有部分被保留,使得在通孔 400 内部,仅第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 被暴露在空气中。而在化学沉铜后,附着在非抗镀层区域的铜层能够对非抗镀区域形成保护,之后,再使用化学药水,将第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 去除。

参照图 13,为了使得第一芯板 200、第二芯板 600、第四芯板 800 和第三芯板 700 在压合时更加紧密,在第一芯板 200、第二芯板 600、第四芯板 800 和第三芯板 700 之间分别加入半固化片 230,将第一芯板 200、第二芯板 600、第四芯板 800 和第三芯板 700 以及各自的半固化片 230 层叠。第四抗镀层 222、第五抗镀层 611 以及第六抗镀层 711 分别与半固化片 230 相互贴合。在压合时,第四抗镀层 222、第五抗镀层 611 以及第六抗镀层 711 能够陷入对应的半固化片 230 中。因此,在去除第四抗镀层 222、第五抗镀层 611 和第六抗镀层 711 后,在对应的半固化片 230 中会形成凹槽 250。

参照图 13,在某些实施例中,为了提供一孔多通道的电路板,可以采用三层芯板层叠压

合的方式，即，第一芯板 200、第二芯板 600、第三芯板 700 依次层叠并压合，采用上述的制备方法分别在第一芯板 200 以及第三芯板 700 中施加抗镀层，钻孔并除去抗镀层后，在通孔 400 内镀铜，最后将附着在第二芯板 600 上的铜层（残桩）通过“施加保护层-三次湿法蚀刻”的方式去除，形成一孔三通道的印刷电路板。同样的，也可以采用多层芯板依次层叠压合的方式，步骤在此不再赘述。

本申请实施例第三方面实施例的印刷电路板 500，由根据上述的制作方法制成。通过上述制作方法制成的印刷电路板 500，通过采用抗镀层、一次压合技术以及选择性蚀刻的方式，制备得到零残桩印刷电路板，从而改善印刷电路板的性能；同时，通过一孔多通道印刷电路板，能够提高电路板密度，以满足高信号速率电子设备的需求。

本申请实施例第四方面实施例的电子设备，包括上述的印刷电路板 500，由于上述印刷电路板具备零残桩的特性，因此，能够提高电子设备的信号传输性能以及电气导通性能。

本申请实施例所提供的技术方案，通过采用抗镀层、一次压合技术以及选择性蚀刻的方式，制备得到零残桩电路板，从而改善电路板的性能；同时，采用本申请实施例所提供的技术还能够制备一孔多通道电路板，提高电路板密度，以满足高信号速率电子设备的需求。

以上是对本申请实施例的若干实施进行了具体说明，但本申请实施例并不局限于上述实施方式，熟悉本领域的技术人员在不违背本申请实施例精神的前提下还可作出种种的等同变形或替换，这些等同的变形或替换均包含在本申请实施例权利要求所限定的范围内。

权 利 要 求 书

1. 一种印刷电路板制备方法，包括：

在第一芯板上制备第一抗镀层；

通过图形化工艺，在所述第一芯板上形成第二抗镀层；

所述第二抗镀层为图形化后的所述第一抗镀层；

将所述第一芯板和第二芯板层叠并压合；

制备通孔，所述通孔经过所述第二抗镀层，且贯穿所述第一芯板和所述第二芯板；

去除所述第二抗镀层；

制备金属层；

所述金属层包括，设置在所述通孔内壁第一区域的第一金属层和设置在所述通孔内壁第二区域的第二金属层；以及

去除所述第二金属层，暴露所述第一金属层。

2. 根据权利要求1所述的制备方法，其中，所述去除所述第二金属层；暴露所述第一金属层，包括：

在所述第一金属层表面制备第一保护层，在所述第二金属层表面制备第二保护层；

湿法蚀刻，去除所述第二保护层；

湿法蚀刻，去除所述第二金属层；以及

湿法蚀刻，去除所述第一保护层，暴露所述第一金属层。

3. 根据权利要求1所述的制备方法，其中：去除所述第二抗镀层包括：

对压合后的所述第一芯板和所述第二芯板进行化学沉铜；

对压合后的所述第一芯板和所述第二芯板进行蚀刻；以及

通过化学药水去除所述第二抗镀层。

4. 根据权利要求1所述的制备方法，其中：

所述第一芯板和所述第二芯板通过半固化片层叠并压合；以及

去除所述第二抗镀层后，在所述半固化片中形成凹槽。

5. 根据权利要求4所述的制备方法，其中：所述第一金属层和所述第二金属层分别设置在所述凹槽两侧。

6. 根据权利要求4所述的制备方法，其中：在所述半固化片的靠近所述第二抗镀层的一侧设置槽部，以使所述第二抗镀层容置在所述槽部中。

7. 根据权利要求6所述的制备方法，其中：所述槽部的直径大于所述通孔的直径，直径差为5.5mil~6.5mil。

8. 根据权利要求1所述的制备方法，其中：所述第一芯板包括内层铜箔，通过图形化工艺，在所述第一芯板上形成所述第二抗镀层时，部分地保留所述内层铜箔，以使内层铜箔的面积与所述第二抗镀层的面积相互对应。

9. 根据权利要求8所述的印刷电路板制备方法，其中：所述第二抗镀层与所述内层铜箔的面积差为1.5mil~2.5mil。

10. 一种印刷电路板制备方法，包括：

在第一芯板上制备第一抗镀层，第二芯板上制备第七抗镀层，第三芯板上制备第三抗镀

层；

通过图形化工艺，在所述第一芯板上形成第四抗镀层、所述第二芯板上形成第五抗镀层、所述第二芯板上形成第六抗镀层；

将所述第一芯板、所述第二芯板、第四芯板和所述第三芯板依次层叠并压合；

制备通孔；

所述通孔经过所述第四抗镀层、所述第五抗镀层和所述第六抗镀层，且贯穿所述所述第一芯板、所述第二芯板、所述第四芯板和所述第三芯板；

去除所述第四抗镀层、所述第五抗镀层和所述第六抗镀层；

制备金属层；

所述金属层包括，设置在所述通孔内壁第一区域的第一金属层、设置在所述通孔内壁第二区域的第五金属层、设置在所述通孔内壁第四区域的第四金属层和设置在所述通孔内壁第三区域的第三金属层；以及

去除所述第四金属层；暴露所述第一金属层、所述第二金属层和所述第三金属层。

11.根据权利要求 10 所述的制备方法，其中，所述去除所述第四金属层；暴露所述第一金属层、所述第五金属层和所述第三金属层，包括：

在所述第一、五、三金属层表面制备第一保护层，在所述第四金属层表面制备第二保护层；

湿法蚀刻，去除所述第二保护层；

湿法蚀刻，去除所述第四金属层；以及

湿法蚀刻，去除所述第一保护层，暴露所述第一、五、三金属层。

12.根据权利要求 10 所述的制备方法，其中：

去除所述第四抗镀层、所述第五抗镀层和所述第六抗镀层包括：

对压合后的所述第一芯板、所述第二芯板、所述第四芯板和所述第三芯板进行化学沉铜；

对压合后的所述第一芯板、所述第二芯板、所述第四芯板和所述第三芯板进行蚀刻；以及

通过化学药水去除所述第四抗镀层、所述第五抗镀层和所述第六抗镀层。

13.根据权利要求 10 所述的制备方法，其中：

所述第一芯板、所述第二芯板、所述第四芯板和所述第三芯板通过半固化片层叠并压合；

去除所述第四抗镀层、所述第五抗镀层和所述第六抗镀层后，在对应所述半固化片中形成凹槽。

14.一种印刷电路板，所述印刷电路板由根据权利要求 1-13 中任一项所述的方法得到。

15.一种电子设备，包括：如权利要求 14 所述的印刷电路板。

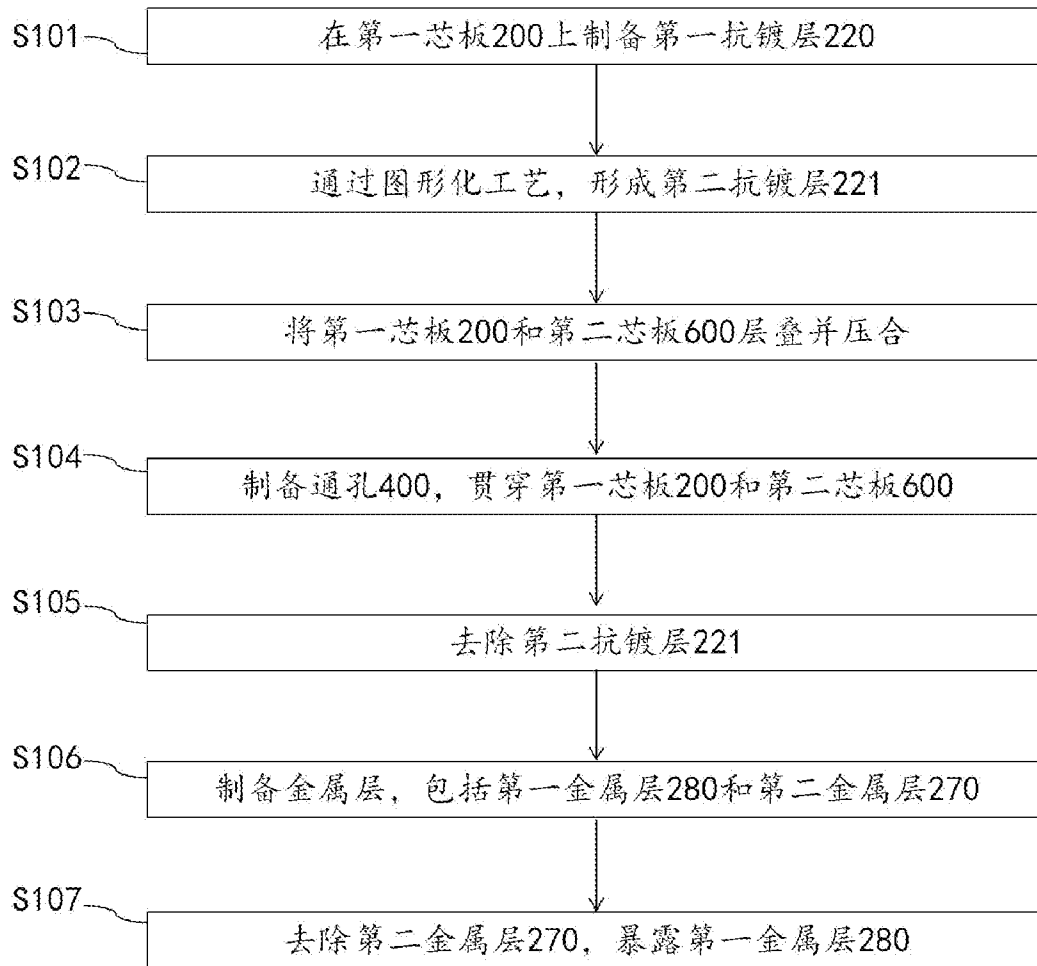


图 1

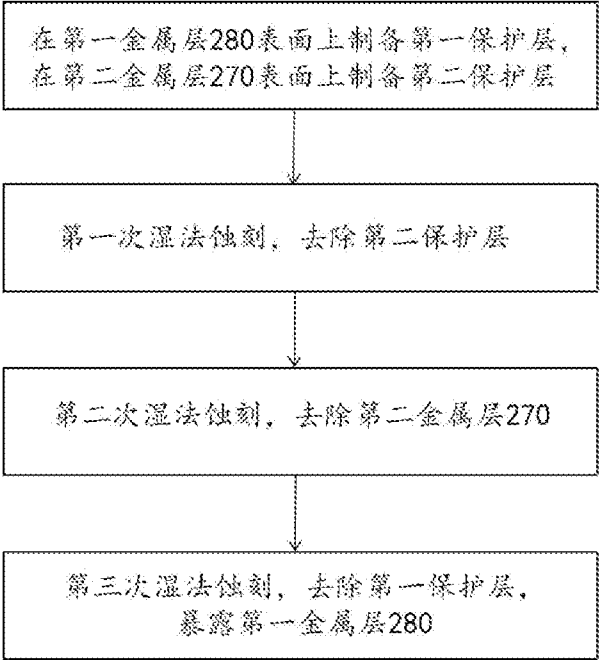


图 2

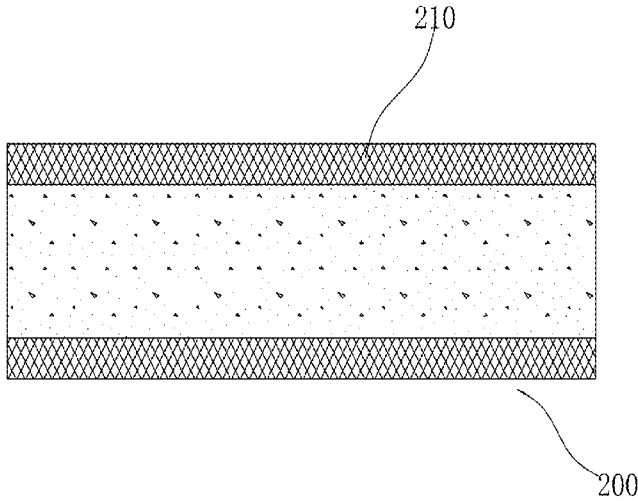


图 3

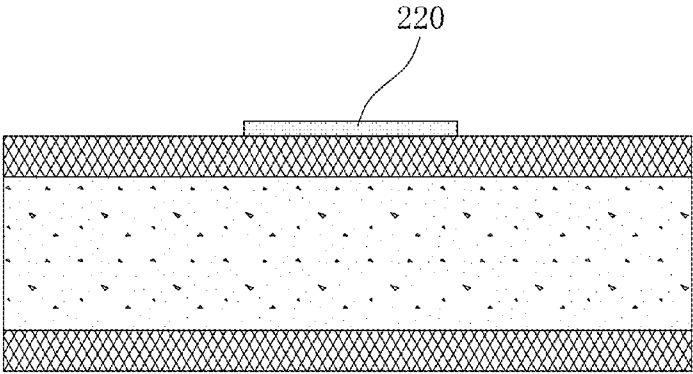


图 4

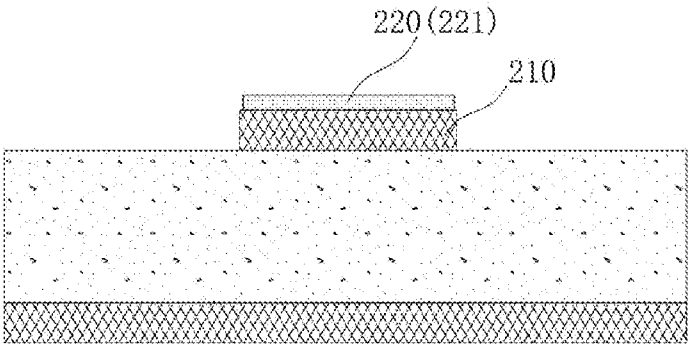


图 5

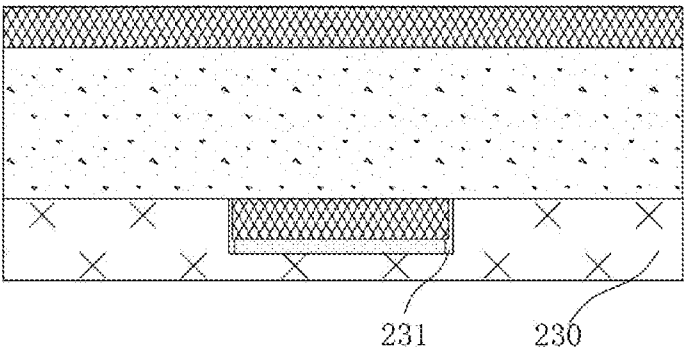


图 6

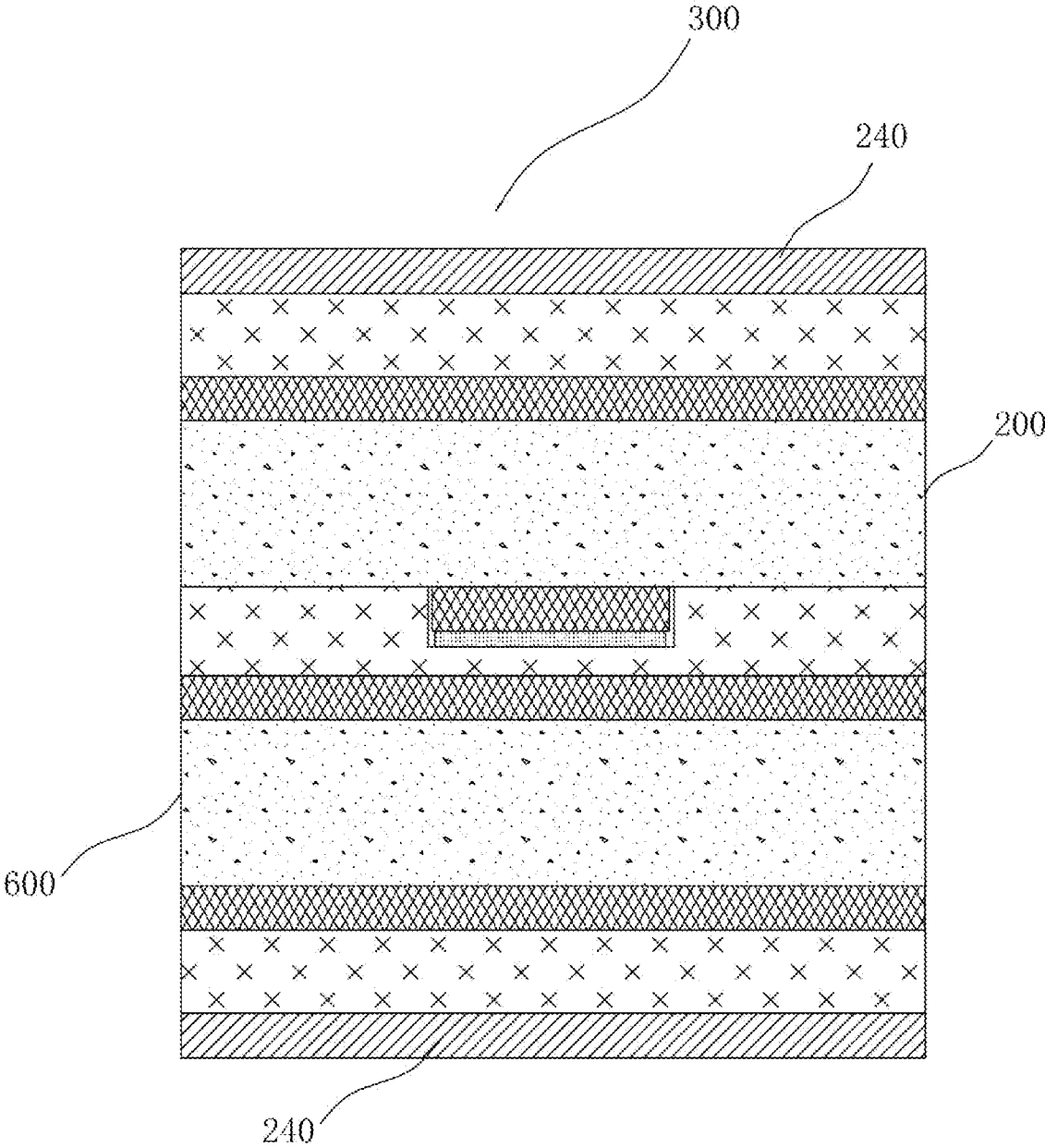


图 7

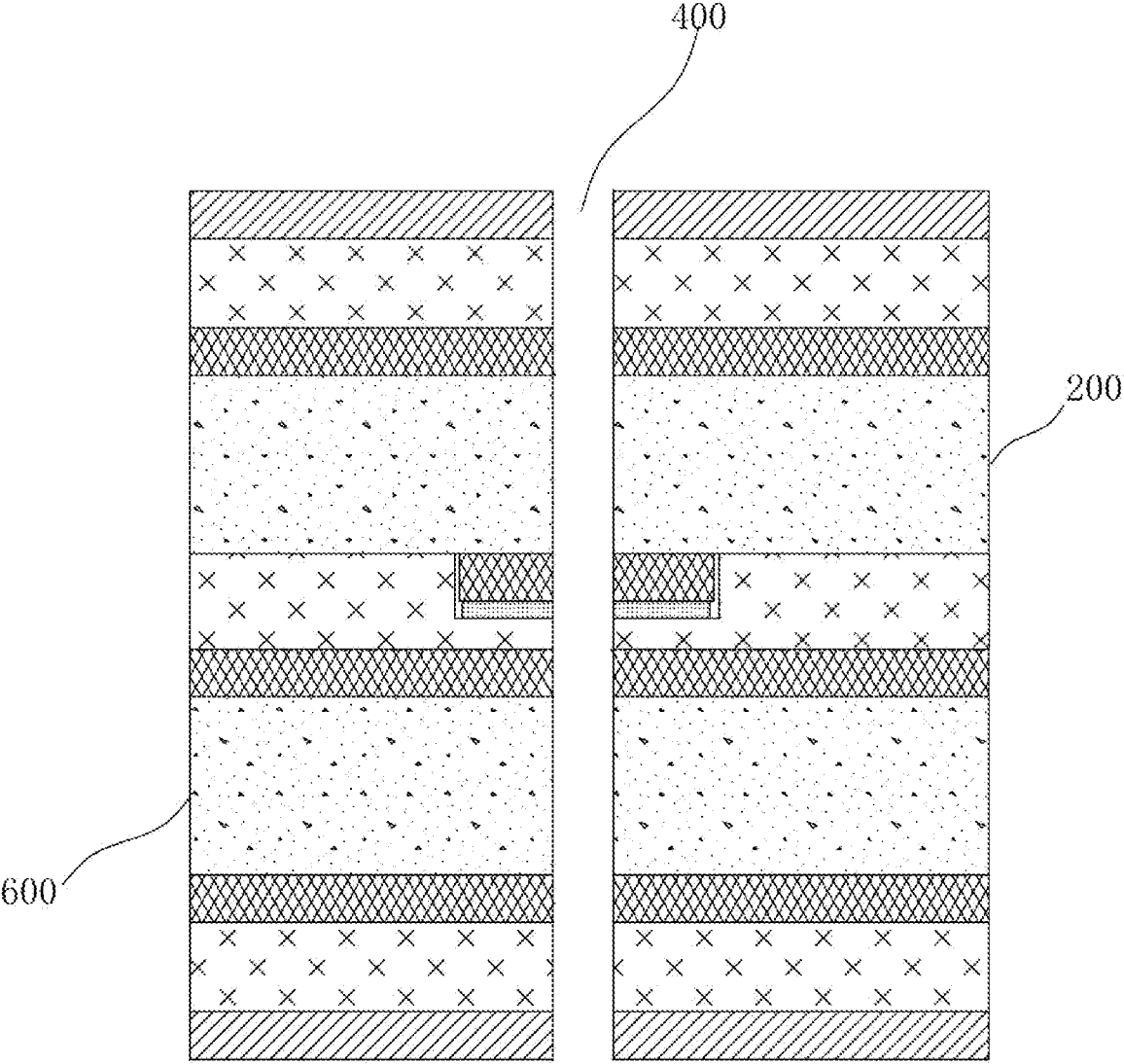


图 8

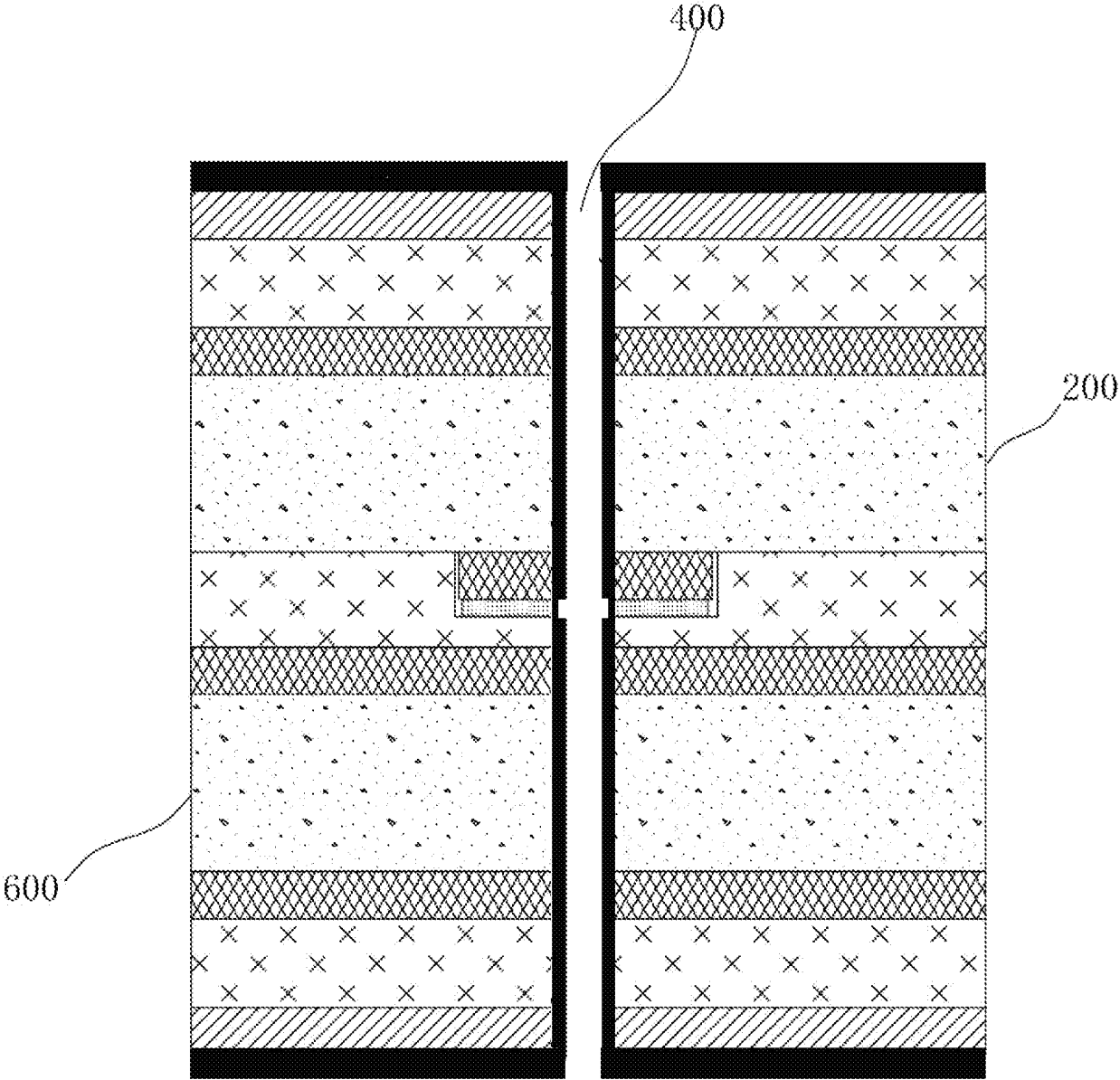


图 9

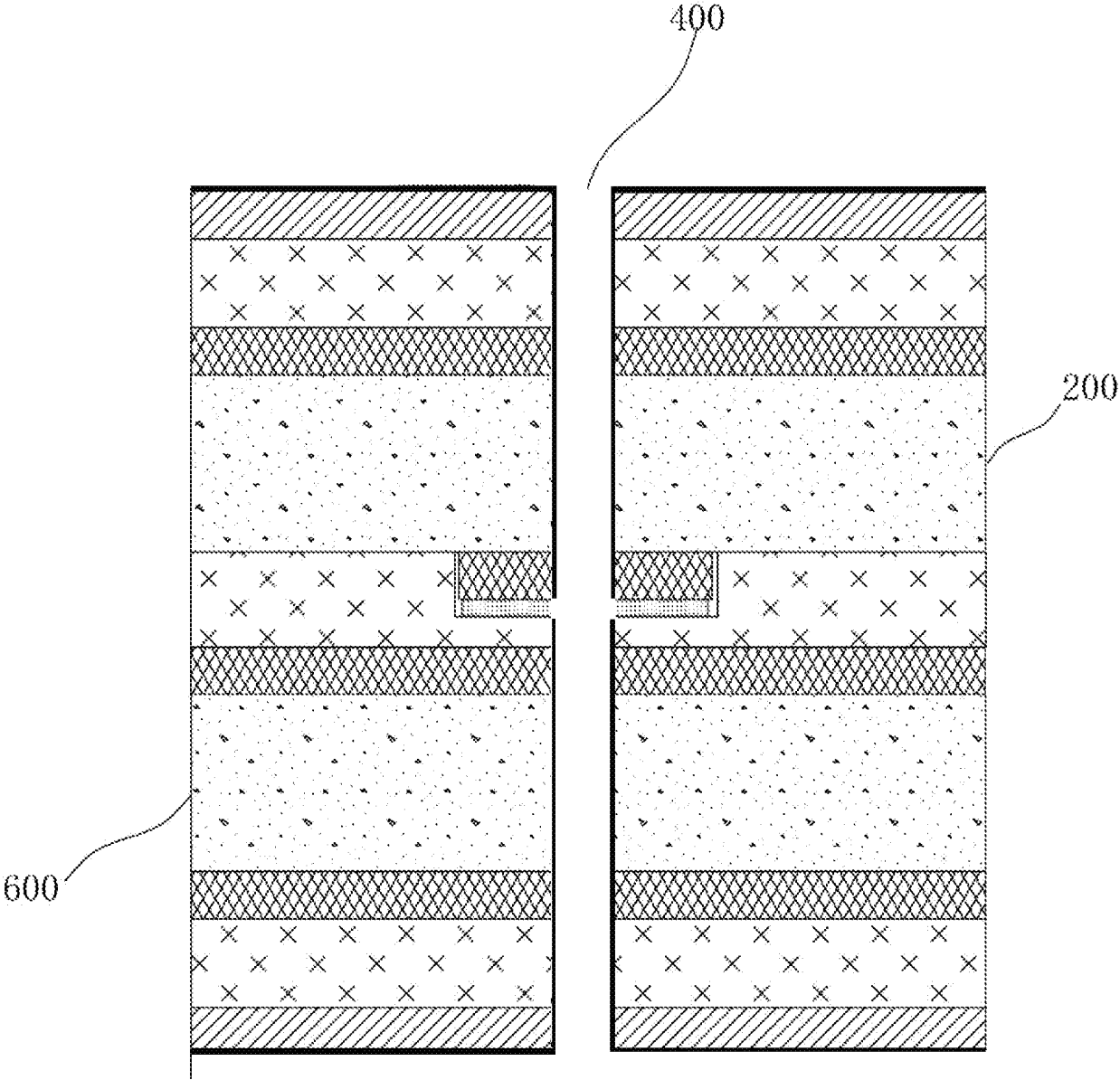


图 10

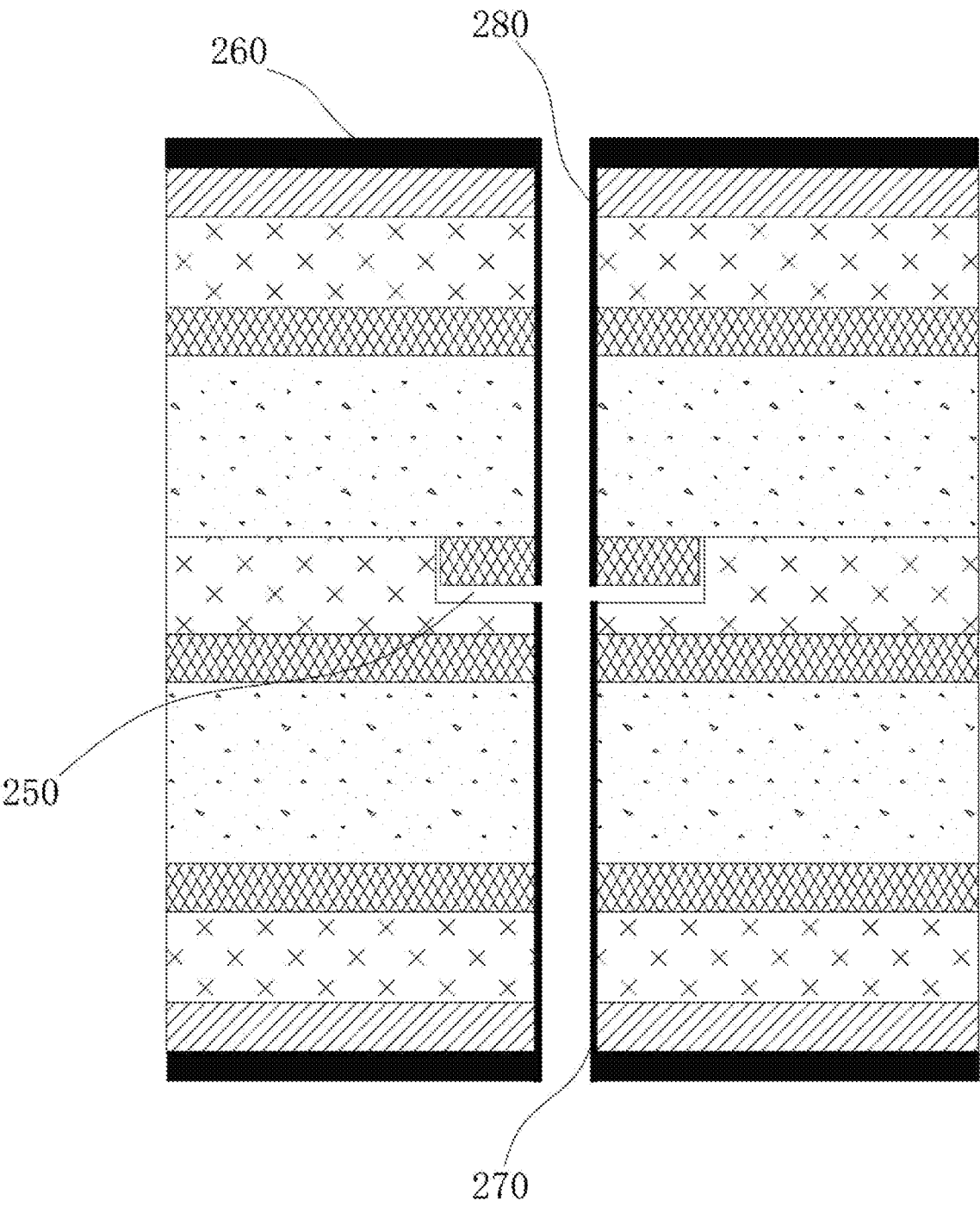


图 11

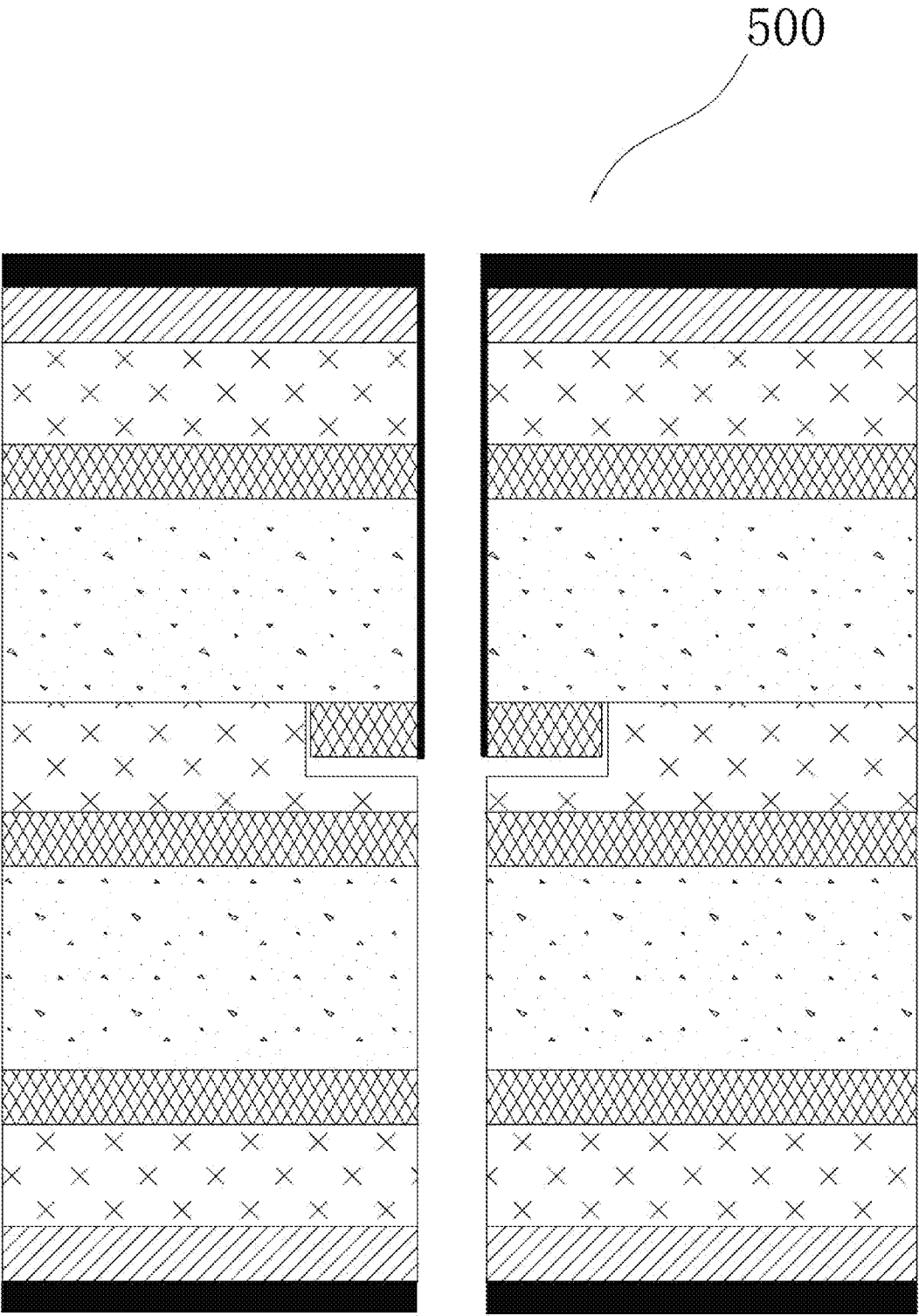


图 12

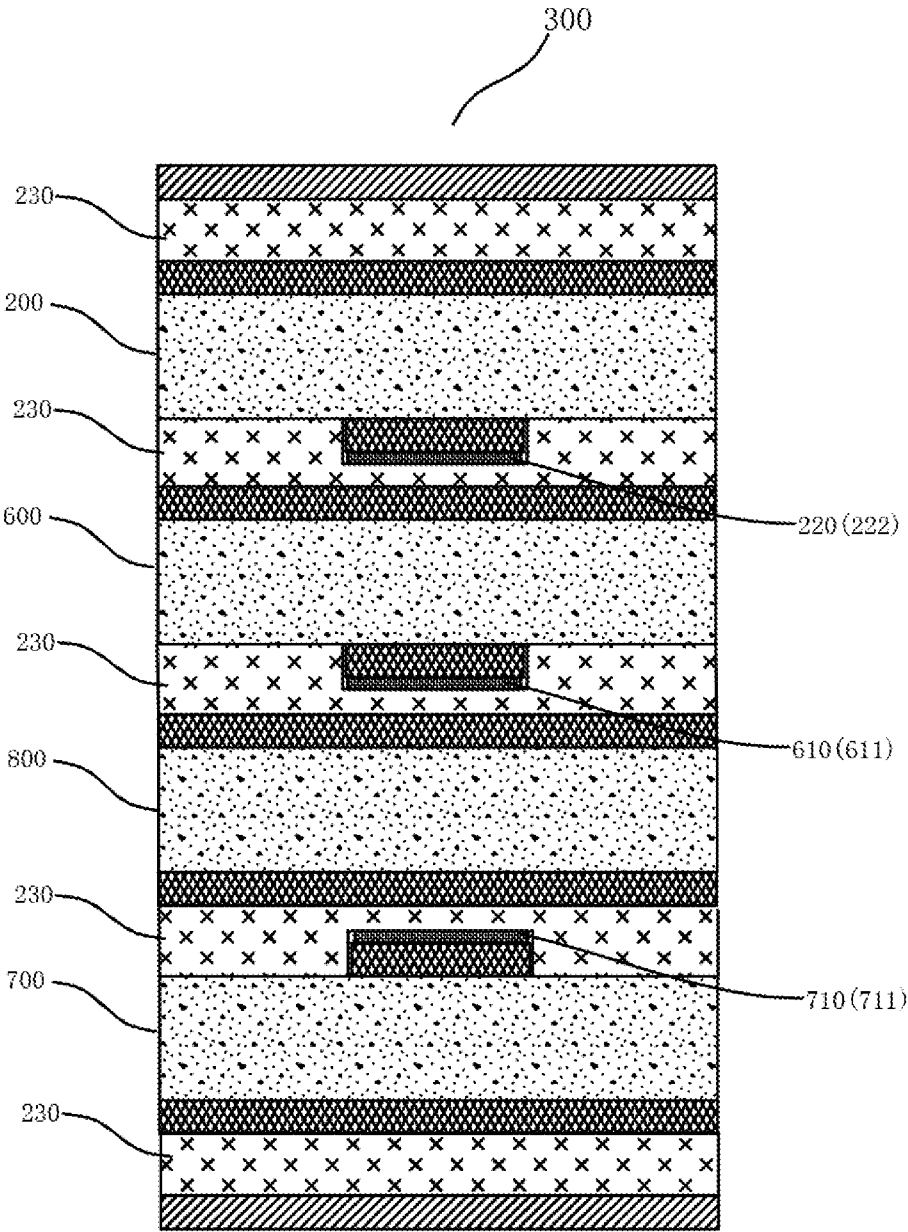


图 13

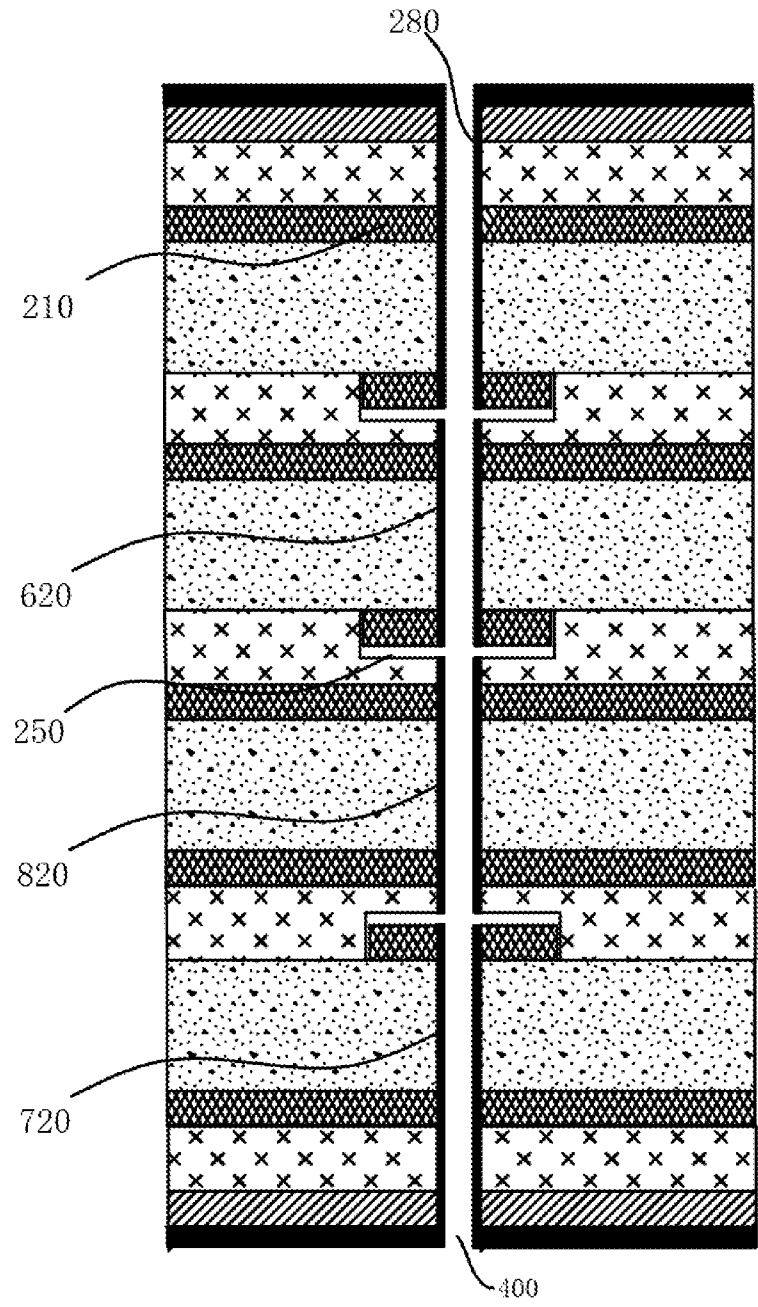


图 14

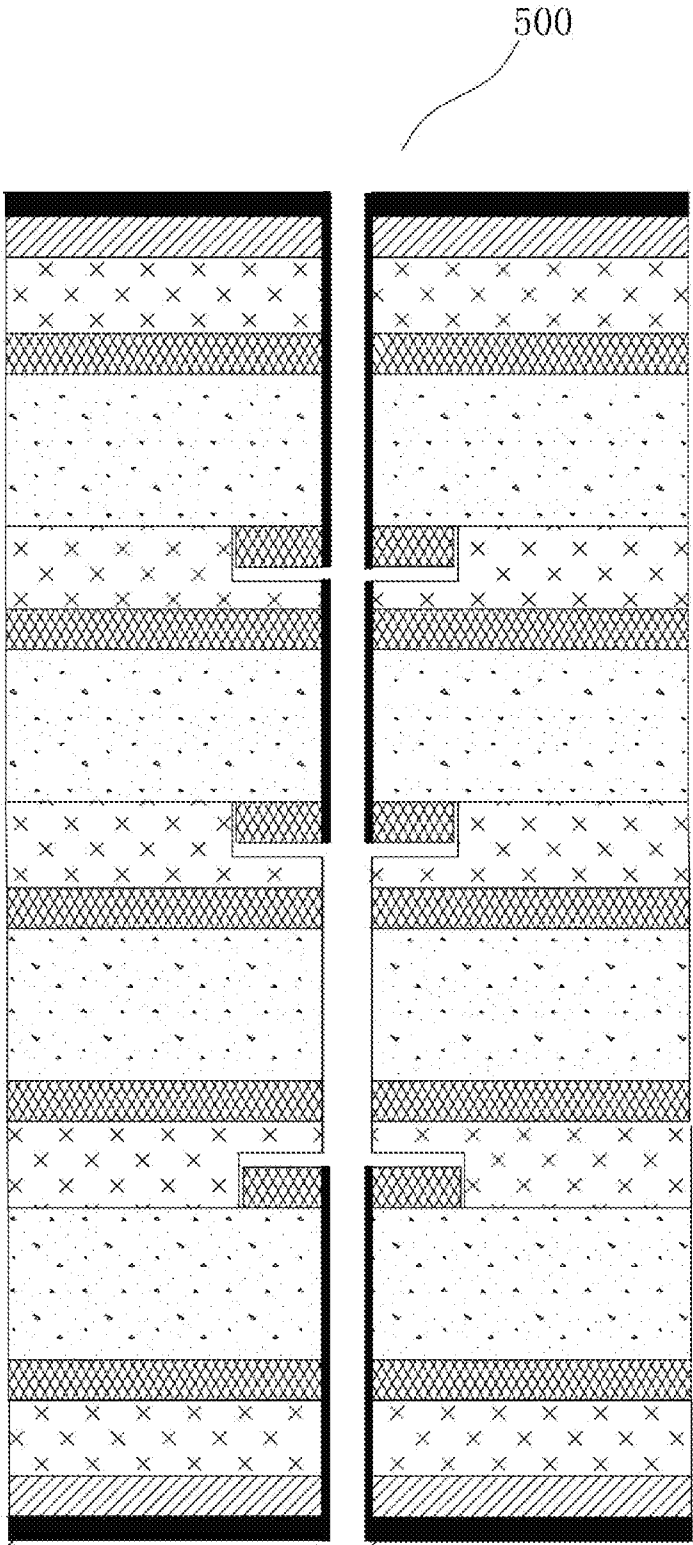


图 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/080756

A. CLASSIFICATION OF SUBJECT MATTER

H05K 3/46(2006.01)i; H05K 3/06(2006.01)i; H05K 3/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; SIPOABS; DWPI; USTXT; WOTXT; EPTXT: 抗镀层, 孔, 图形化, 电镀, 选择性, 压合, 信号, 完整性, anti-plating layer, pattern, hole, drill, signal integrity

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 108901146 A (CHONGQING FOUNDER HI-TECH ELECTRONIC CO., LTD. et al.) 27 November 2018 (2018-11-27) description, paragraphs [0002]-[0131], and figures 3-16	1-15
X	CN 101133478 A (SANMINA SCI CORP.) 27 February 2008 (2008-02-27) description, page 5, paragraph 1 to page 16, paragraph 2, and figures 3-12	1-15
X	CN 106982522 A (KAIPING ELEC & ELTEK NO.3 COMPANY LTD. et al.) 25 July 2017 (2017-07-25) description, paragraphs [0002]-[0046], and figures 1-8	1-15
A	JP 2001177048 A (SEIKO EPSON CORP.) 29 June 2001 (2001-06-29) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

15 April 2022

Date of mailing of the international search report

26 April 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/080756

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108901146	A	27 November 2018	None			
CN	101133478	A	27 February 2008	US	2008296057	A1	04 December 2008
				EP	1856723	A2	21 November 2007
				JP	2008532326	A	14 August 2008
				US	2006199390	A1	07 September 2006
				WO	2006094307	A2	08 September 2006
				US	2008301934	A1	11 December 2008
				TW	200703508	A	16 January 2007
				US	2009288874	A1	26 November 2009
				EP	1856723	A4	04 August 2010
				EP	1856723	B1	01 May 2013
				TW	389205	B1	11 March 2013
				JP	5179883	B2	10 April 2013
				CN	100587921	C	03 February 2010
				WO	2006094307	A3	30 August 2007
CN	106982522	A	25 July 2017	None			
JP	2001177048	A	29 June 2001	JP	3731420	B2	05 January 2006

国际检索报告

国际申请号

PCT/CN2022/080756

A. 主题的分类 H05K 3/46(2006.01)i; H05K 3/06(2006.01)i; H05K 3/00(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H05K 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT;CNKI;SIPOABS;DWPI;USTXT;WOTXT;EPTXT: 抗镀层, 孔, 图形化, 电镀, 选择性, 压合, 信号, 完整性, anti-plating layer, pattern, hole, drill, signal integrity		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 108901146 A (重庆方正高密电子有限公司 等) 2018年11月27日 (2018 - 11 - 27) 说明书第[0002]-[0131]段, 图3-16	1-15
X	CN 101133478 A (三米拉一惜爱公司) 2008年2月27日 (2008 - 02 - 27) 说明书第5页第1段至第16页第2段, 图3-12	1-15
X	CN 106982522 A (开平依利安达电子第三有限公司 等) 2017年7月25日 (2017 - 07 - 25) 说明书第[0002]-[0046]段, 图1-8	1-15
A	JP 2001177048 A (SEIKO EPSON CORP) 2001年6月29日 (2001 - 06 - 29) 全文	1-15
☐ 其余文件在C栏的续页中列出。 * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件		
☒ 见同族专利附件。 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2022年4月15日		国际检索报告邮寄日期 2022年4月26日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 姚日英 电话号码 (86-512) 88995947

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/080756

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108901146	A	2018年11月27日	无			
CN	101133478	A	2008年2月27日	US	2008296057	A1	2008年12月4日
				EP	1856723	A2	2007年11月21日
				JP	2008532326	A	2008年8月14日
				US	2006199390	A1	2006年9月7日
				WO	2006094307	A2	2006年9月8日
				US	2008301934	A1	2008年12月11日
				TW	200703508	A	2007年1月16日
				US	2009288874	A1	2009年11月26日
				EP	1856723	A4	2010年8月4日
				EP	1856723	B1	2013年5月1日
				TW	389205	B1	2013年3月11日
				JP	5179883	B2	2013年4月10日
				CN	100587921	C	2010年2月3日
				WO	2006094307	A3	2007年8月30日
CN	106982522	A	2017年7月25日	无			
JP	2001177048	A	2001年6月29日	JP	3731420	B2	2006年1月5日