(19) Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 199 19 945 B4** 2005.07.14

(12) # Patentschrift

(21) Aktenzeichen: **199 19 945.0**
(22) Anmeldetag: **30.04.1999**
(43) Offenlegungstag: **09.03.2000**
(45) Veröffentlichungstag der Patenterteilung: **14.07.2005**

(51) Int Cl.[7]: **G11B 5/02**
G11B 5/33

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden.

(30) Unionspriorität:
09/110,219 06.07.1998 US

(71) Patentinhaber:
Agilent Technologies, Inc. (n.d.Ges.d.Staates Delaware), Palo Alto, Calif., US

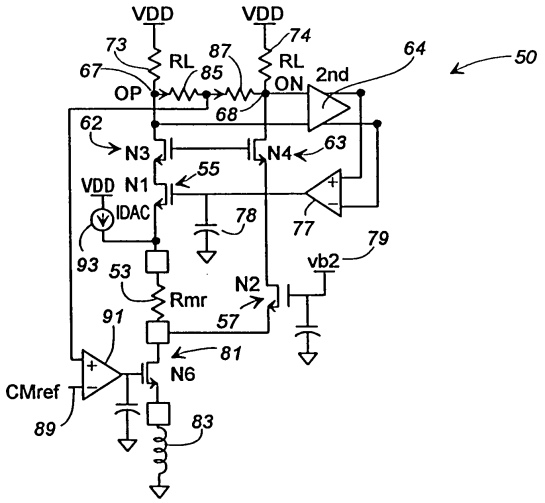
(74) Vertreter:
Schoppe, Zimmermann, Stöckeler & Zinkler, 82049 Pullach

(72) Erfinder:
Davis, Bradley K., Ft. Collins, Col., US; Thelen, Robert M., Ft. Collins, Col., US; Allyn, Michael C., Boise, Ind., US

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:
US 51 03 353 A
JP 06-2 67 001 AA

(54) Bezeichnung: **Kopfleseverstärkerschaltung**

(57) Hauptanspruch: Kopfleseverstärkerschaltung (50; 100) eines Magnet-Lese/Schreib-Systems (1), wobei die Kopfleseverstärkerschaltung (50; 100) folgende Merkmale aufweist:
einen Magnetwiderstand (53; 102) mit einem ersten Anschluß und einem zweiten Anschluß, wobei der Magnetwiderstand (53; 102) Änderungen des Magnetflusses auf einer Oberfläche eines Magnetspeichermediums (2) erfaßt und Änderungen des Widerstandswerts des Magnet, widerstands (53; 102) ansprechend auf Änderungen des Magnetflusses erzeugt;
eine Differenzrückkopplungsschaltung (64, 77, 78; 112, 115, 118, 119), die mit einem ersten (67; 128) und einem zweiten (68; 131) Ausgangsanschluß der Kopfleseverstärkerschaltung (50; 100) gekoppelt ist, wobei die Differenzrückkopplungsschaltung (64, 77, 78; 112, 115, 118, 119) eine Differenzausgangsspannung empfängt, die an den Ausgangsanschlüssen der Kopfleseverstärkerschaltung (50; 100) erzeugt wird, und die eine Durchschnittsdifferenzspannungserzeugungsschaltung (77; 78) zum Erzeugen einer Durchschnittsdifferenzspannung aufweist, mit der ein Rückkopplungstransistor (57; 109) angesteuert wird, der mit dem ersten Anschluß des Magnetwiderstands (53; 102) verbunden ist;
eine Gleichtaktrückkopplungsschaltung (85, 87, 91; 132, 135, 136), die mit den...



Beschreibung

[0001] Die vorliegende Erfindung bezieht sich auf eine Kopfleseverstärkerschaltung und insbesondere auf einen Magnetoresistivkopfleseverstärker, der in einem Magnetleser zum Lesen von Informationen, die in Magnetform in einem Speichermedium gespeichert sind, eingebaut sein kann.

Stand der Technik

[0002] Magnetleser werden in Platten- und Bandlaufwerken zum Lesen von Änderungen des Magnetfelds von Ladungen verwendet, die in einem Magnetspeichermedium, wie z. B. einer Magnetplatte oder einem Magnetband, gespeichert sind. Der Lesekopf, den der Magnetleser aufweist, kann einer von mehreren Typen sein. Derzeit werden üblicherweise drei Grundtypen von Leseköpfen verwendet, nämlich zusammengesetzte Köpfe, die einen Ferritkern mit einer Drahtspule und einem glasgefüllten Zwischenraum aufweisen, Metall-in-Zwischenraum- (MIG; MIG = Metal-In-GAP) Köpfe, die einen Ferritkopf aufweisen, bei denen Metallegierungen in den Magnetzwischenraum des Kopfes gesputtert sind (zerstäubt sind), Dünnfilmköpfe, die Spulenwicklungen aufweisen, die auf einer Keramikbasis unter Verwendung von Halbleiterfertigungstechniken aufgebracht sind, und Magnetoresistiv- (MR-) Köpfe, die ein Nickel-Eisen-Magnetwiderstand-Erfassungselement aufweisen, das unter Ver- wendung von Halbleiterfertigungstechniken gefertigt ist.

[0003] Zusammengesetzte Köpfe, MIG-Köpfe und Dünnfilmköpfe verwendent induktive Elemente, die die Änderungsrate des Magnetfelds an der Oberfläche des Speichermediums erfassen, wenn der Kopf über die Oberfläche des Speichermediums läuft. Die Änderung des Magnetflusses erregt das induktive Element, was dazu führt, daß das induktive Element ein analoges Ausgangsspannungssignal erzeugt. Dieses Ausgangsspannungssignal, auf das allgemein als das Rücklesesignal Bezug genommen wird, wird typischerweise gefiltert, verstärkt und in eine digitale Darstellung der Informationen, die in dem Speichermedium gespeichert sind, umgewandelt.

[0004] MR-Köpfe arbeiten anders als diese anderen Typen von üblichen Köpfen. MR-Köpfe arbeiten gemäß einem Phänomen, das als der magnetoresistive Effekt bekannt ist. Allgemein wird dieser Effekt durch eine Änderung des Widerstandswerts des Magnetwiderstands gekennzeichnet, wenn der Magnetwiderstand eine Änderung des Magnetflusses an der Oberfläche des Speichermediums erfaßt. Der Widerstandswert des Magnetwiderstands hängt von dem Winkel des Stroms, der durch den Magnetwiderstand läuft, sowie von der Richtung der Magnetisierung des Magnetwiderstands ab. Ein konstanter Erfassungsstrom wird durch den Magnetwiderstand geschickt. Wenn der MR-Kopf über einen Bereich auf der Oberfläche des Speichermediums mit einer Änderung des Magnetflusses läuft, ändert sich der Widerstandswert des Magnetwiderstands, was zu einer Änderung der Stromstärke des Erfassungsstroms führt. Die Spannung quer zu dem Magnetwiderstand wird konstant gehalten. Alternativ kann ein konstanter Gleichstrom durch den Magnetwiderstand geschickt werden, und eine Spannungsänderung wird auftreten, wenn sich der Widerstandswert des Magnetwiderstands ändert.

[0005] Ein Vorteil des MR-Kopfes gegenüber diesen anderen Kopftypen besteht darin, daß der MR-Kopf direkt den Magnetfluß erfaßt, während die anderen Kopftypen durch den Fluß erregt werden. Daher ist ein größerer Fluß notwendig, um die induktiven Elemente auf einen Pegel zu erregen, der ausreicht, um ein Analogspannungsausgangssignal zu erzeugen, das groß genug ist, um zu einem genauen Lesen der Informationen zu führen, die in dem Speichermedium enthalten sind. Daher müssen die Magnetdomänen der Bereiche auf dem Speichermedium, die erfaßt werden, relativ groß sein. Der MR-Kopf kann auf der anderen Seite kleinere Magnetdomänen erfassen, was die Verwendung von kleineren Bitzellen und schmaleren Spurbreiten erleichtert und folglich die Speicherkapazitäten der Speichermedien erhöht.

[0006] Ein weiterer Vorteil der MR-Köpfe gegenüber Köpfen, die induktive Elemente verwenden, besteht darin, daß die MR-Köpfe effektiver verwendet werden können als Köpfe, die induktive Elemente mit langsamen Magnetbändern und Plattenlaufwerken verwenden. Da die induktiven Elemente Änderungsraten des Magnetflusses erfassen, wird die Geschwindigkeit des Speichermediums das Rücklesesignal beeinflussen. Für Plattenlaufwerke mit kleineren Geschwindigkeiten wird das Rücklesesignal nicht so stark sein, wie es normalerweise bei Hochgeschwindigkeitslaufwerken ist, und daher kann ein stärkeres Filtern und Verstärken des Rücklesesignals erforderlich sein. Das schwächere Rücklesesignal kann ferner zu einem relativ niedrigen Signal-zu-Rausch-Verhältnis (SNR; SNR = Signal-to-Noise Ratio) führen. Im Gegensatz dazu sind, da der Magnetwiderstand direkt den Magnetfluß erfaßt, MR-Köpfe relativ unempfindlich gegenüber der Geschwindigkeit des Speichermediums. Daher können dieselben bei langsameren Platten- und Bandlaufwerken verwendet werden, während dieselben relativ hohe Signal-zu-Rausch-Verhältnisse aufweisen.

[0007] Der Widerstandswert des Magnetwiderstands hängt von dem Winkel zwischen der Richtung des Stroms, der durch den Magnetwiderstand fließt, und der Richtung der Magnetisierung des Magnetwiderstands ab. Das Verhältnis zwischen dem Widerstandswert des Magnetwiderstands und diesem Winkel ist durch eine Kosinusquadratkurve gekennzeichnet. Die Kosinusquadratkurve, die diese Beziehung definiert, ist relativ linear, wenn der Winkel 45° ist. Daher ist es, um das SNR zu maximieren, wünschenswert zu bewirken, daß der Magnetwiderstand in diesem linearen Bereich arbeitet. Verschiedene Schemata wurden entwickelt, um die Richtung der Magnetisierung weg von der Richtung des Stromflusses vorzuspannen, um zu bewirken, daß der Magnetwiderstand in diesem linearen Bereich arbeitet. Dieses Vorspannen der Magnetisierung führt jedoch zu vielen anderen Problemen, die gehandhabt werden müssen, wie z. B. zu der Bildung von Magnetdomänen in dem Magnetwiderstand, die den Winkel der Magnetisierung des Magnetwiderstands ablenken.

[0008] Die Kosinusquadratkurve ist ebenfalls relativ linear, wenn die Polarität des Stroms derart umgedreht wird, daß die Richtung des Stroms weg von der Richtung der Magnetisierung zeigt, während dieselbe dennoch einen Winkel von 45° bezüglich des Magnetisierungsvektors aufweist. Ein MR-Lesekopf arbeitet, wenn derselbe in eine dieser Richtungen vorgespannt ist, normalerweise besser (d. h. das SNR ist zufriedenstellender), als wenn derselbe in der entgegengesetzten Richtung vorgespannt ist. Typischerweise ist ein MR-Lesekopf entworfen, um in dem linearen Bereich der Kosinusquadratkurve zu arbeiten, wobei der Vorstrom in die Richtung gerichtet ist, von der erwartet wird, daß dieselbe die Leistung des Lesekopfes maximiert. Der MR-Kopfleseverstärker ist dann entworfen, um das MR-Element in die ausgewählte Richtung vorzuspannen.

[0009] Aus der US 5,103,353 ist bereits ein rauscharme Verstärker mit Kurzschlußschutz für durch ein magnetoresistives Element erzeugte Signale bekannt. Die Verstärkerschaltung umfaßt eine erste Rückkopplungsschaltung zum Versorgen des magnetoresistiven Elementes mit einem Vorstrom sowie eine zweite Rückkopplungsschaltung, durch die gewährleistet wird, daß die Schaltung bei einem gewünschten Bezugspotential gehalten wird und daß im Kurzschlußfall ein fließender Strom nicht zur Beschädigung des magnetoresistiven Elementes führt.

[0010] Aus der JP 6-267001 AA ist ein Magnetaufzeichnungs/Widergabe-Gerät bekannt, bei dem zur Verhinderung einer Elektromigration eines magnetoresistiven Kopfes Maßnahmen ergriffen werden, um das Integral des Erfassungsstromes über eine vorbestimmte Integrationszeitdauer bei einem Höchstwert oder unter dem Höchstwert zu erhalten.

[0011] Es wäre vorteilhaft, einen Kopfleseverstärker vorzusehen, der die Polarität des Vorstroms umkehren kann, um das MR-Element in einer dieser zwei Richtungen vorzuspannen. Einer der Vorteile des derartigen Entwerfens des Kopfleseverstärkers besteht darin, daß der Lesekopf getestet werden kann, um zu bestimmen, welche Polarität die Leistung maximiert, und dann kann die Polarität, die zu der besten Leistung führt, verwendet werden, um das MR-Element vorzuspannen. Ein derartiges Merkmal kann zu einer erhöhten Kopfausbeute führen, indem ein ansonsten nicht brauchbarer Lesekopf zufriedenstellend gemacht wird. Dies ist hinsichtlich der Mehrkopf antriebe besonders wichtig, bei denen bis zu zehn Leseköpfe an dem gleichen Substrat verbunden sein können. In diesem Fall muß, wenn einer der Leseköpfe fehlerhaft ist, die gesamte Mehrkopfanordnung ersetzt werden.

[0012] Ein weiterer Vorteil des Entwerfens des Lesekopfverstärkers, um das MR-Element in eine Richtung vorzuspannen, besteht darin, daß der Kopfleseverstärker mit Leseköpfen verwendet werden kann, die in unterschiedliche Richtungen vorgespannt werden müssen. Folglich kann der Kopfleseverstärker mit Leseköpfen verwendet werden, die von unterschiedlichen Quellen erworben werden, die entgegengesetzte Vorspannerfordernisse besitzen.

[0013] Das Vorsehen eines Lesekopfverstärkers, der die Polarität des Vorstroms umschalten kann, erzeugt jedoch Rauschprobleme in dem Lesekopfverstärker, die überwunden werden müssen.

Aufgabenstellung

[0014] Die Erfindung liegt daher auch die Aufgabe zugrunde, eine Kopfleseverstärkerschaltung und eine Doppelpolaritätskopfleseverstärkerschaltung zu schaffen, mit denen ein verbessertes Signal/Rausch-Verhältnis erreichbar ist.

[0015] Diese Aufgabe wird durch eine Kopfleseverstärkerschaltung gemäß Patentanspruch 1 sowie durch Doppelpolaritätskopfleseverstärkerschaltungen gemäß den Patentansprüchen 7 und 17 gelöst.

[0016] Gemäß der vorliegenden Erfindung ist ein Magnetoresistivkopfleseverstärker vorgesehen, der in einem Magnetleser zum Lesen von Informationen, die in Magnetform in einem Speichermedium gespeichert sind, eingebaut sein kann. Der Magnetoresistivkopfleseverstärker der vorliegenden Erfindung enthält einen Induktor in der unteren Stromdrain (Stromsenke) der Kopfleseverstärkerschaltung, der das Rauschen reduziert oder eliminiert, das durch den unteren Stromquellentransistor des Kopfleseverstärkers erzeugt wird.

[0017] Gemäß einem ersten Ausführungsbeispiel der vorliegenden Erfindung ist der Magnetoresistivkopfleseverstärker ein Unipolaritätskopfleseverstärker, der einen Vorstrom mit einer bestimmten Polarität verwendet.

[0018] Gemäß einem zweiten Ausführungsbeispiel der vorliegenden Erfindung ist der Magnetoresistivkopfleseverstärker ein Doppelpolaritätskopfleseverstärker, der mit Vorströmen entgegengesetzter Polarität arbeiten kann.

[0019] Gemäß dem ersten Ausführungsbeispiel der vorliegenden Erfindung weist der Magnetoresistivkopfleseverstärker einen Magnetwiderstand, der Änderungen des Magnetflusses an einer Oberfläche eines Magnetspeichermediums erfaßt, eine Vorstromquelle zum Erzeugen eines Vorstroms für den Magnetwiderstand, eine Differenzrückkopplungsschaltung, die mit Ausgangsanschlüssen der Kopfleseverstärkerschaltung verbunden ist, zum Nullen der Differenzausgangsspannung, die an den Ausgangsanschlüssen erzeugt wird, eine Gleichtaktrückkopplungsschaltung, die mit den Ausgangsanschlüssen der Kopfleseverstärkerschaltung gekoppelt ist, zum Einstellen eines minimalen Vorstroms für den Magnetwiderstand, und eine Stromdrain auf, die den Stromquellentransistor und einen Induktor aufweist, der mit Masse gekoppelt ist. Die Impedanz des Induktors reduziert oder dämpft jegliches Rauschen, das durch den Stromquellentransistor erzeugt wird.

[0020] Die Vorstromquelle ist vorzugsweise ein Strom-Digitalzu-Analog-Wandler, und der Wert des Vorstroms kann durch Einstellen des Strom-Analog-zu-Digital-Wandlers eingestellt werden. Die Gleichtaktrückkopplungsschaltung weist vorzugsweise eine erste Kaskodenschaltung und eine zweite Kaskodenschaltung auf, wobei jede derselben eine Mehrzahl von Transistoren aufweist, die seriell geschaltet sind. Die erste Kaskodenschaltung weist einen ersten Anschluß, der mit dem ersten Ausgangsanschluß des Kopfleseverstärkers gekoppelt ist, und einen zweiten Anschluß auf, der mit einem ersten Anschluß des Magnetwiderstands gekoppelt ist. Die zweite Kaskodenschaltung weist einen ersten Anschluß, der mit dem zweiten Ausgangsanschluß der Kopfleseverstärkerschaltung gekoppelt ist, und einen zweiten Anschluß auf, der mit einem zweiten Anschluß des Magnetwiderstands gekoppelt ist. Bei einem Gleichtaktverstärker ist einer der Eingangsanschlüsse desselben mit einer Gleichtaktbezugsspannung gekoppelt, und der andere Eingangsanschluß desselben ist über einen Erfassungswiderstand zwischen den Ausgangsanschlüssen des Kopfleseverstärkers gekoppelt. Das Ausgangssignal des Gleichtaktverstärkers ist mit dem Gate des Stromquellentransistors zum Einschalten des Stromquellentransistors gekoppelt.

[0021] Die Differenzrückkopplungsschaltung weist eine Verstärkungsstufe, die die Differenzausgangsspannung verstärkt, eine Spannungs-zu-Strom-Wandlerstufe, die die verstärkte Differenzausgangsspannung in ein Stromsignal wandelt, und einen Kondensator auf, der das Stromsignal integriert. Der Kondensator ist mit der ersten Kaskodenschaltung zum Einschalten der ersten Kaskodenschaltung gekoppelt. Die zweite Kaskodenschaltung ist mit einer festen Bezugsspannung gekoppelt, die die zweite Kaskodenschaltung einschaltet.

[0022] Der Doppelpolaritätskopfleseverstärker der vorliegenden Erfindung weist eine erste Vorstromquelle zum Erzeugen eines ersten Vorstroms für den Magnetwiderstand und eine zweite Vorstromquelle zum Erzeugen eines zweiten Vorstroms für den Magnetwiderstand auf, wobei der erste und der zweite Vorstrom entgegengesetzte Polaritäten aufweisen. Die erste Vorstromquelle weist einen Ausgangsanschluß auf, der mit dem ersten Anschluß des Magnetwiderstands über eine Schaltlogik zum Weiterleiten des ersten Vorstroms durch den Magnetwiderstand gekoppelt ist, wenn sich die Schaltlogik in einem ersten Zustand befindet. Ähnlich weist die zweite Vorstromquelle einen Ausgangsanschluß auf, der mit dem zweiten Anschluß des Magnetwiderstands über die Schaltlogik zum Weiterleiten des zweiten Vorstroms durch den Magnetwiderstand gekoppelt ist, wenn sich die Schaltlogik in einem zweiten Zustand befindet.

[0023] Der Doppelpolaritätskopfleseverstärker weist vorzugsweise eine erste Transistorschaltung und eine zweite Transistorschaltung auf. Die erste Transistorschaltung weist einen ersten Anschluß, der mit dem ersten Ausgangsanschluß der Kopfleseverstärkerschaltung gekoppelt ist, einen zweiten Anschluß, der mit dem ersten Anschluß des Magnetwiderstands gekoppelt ist, und einen dritten Anschluß auf, der mit der Schaltlogik gekoppelt ist. Die zweite Transistorschaltung weist einen ersten Anschluß, der mit einem zweiten Ausgangsanschluß der Kopfleseverstärkerschaltung gekoppelt ist, einen zweiten Anschluß, der mit dem zweiten Anschluß des Magnetwiderstands gekoppelt ist, und einen dritten Anschluß auf, der mit der Schaltlogik gekoppelt ist.

Wenn sich die Schaltlogik in dem ersten Zustand befindet, ist der dritte Anschluß der ersten Transistorschaltung mit einer Festbezugsspannungsquelle gekoppelt und wird durch dieselbe vorgespannt, und der dritte Anschluß der zweiten Transistorschaltung ist mit einem Ausgang eines Differenzfehlerverstärkers gekoppelt und wird durch denselben vorgespannt. Wenn sich die Schaltlogik in dem zweiten Zustand befindet, ist der dritte Anschluß der zweiten Transistorschaltung mit der Festbezugsspannungsquelle gekoppelt und wird durch dieselbe vorgespannt, und der dritte Anschluß der ersten Transistorschaltung ist mit dem Ausgang des Differenzfehlerverstärkers gekoppelt und wird durch denselben vorgespannt.

[0024] Vorzugsweise weist der Doppelpolaritätskopfleseverstärker eine Differenzrückkopplungsschaltung auf, die mit dem ersten und dem zweiten Ausgangsanschluß der Kopfleseverstärkerschaltung gekoppelt ist. Die Differenzrückkopplungsschaltung empfängt eine Differenzausgangsspannung, die an den Ausgangsanschlüssen der Kopfleseverstärkerschaltung erzeugt wird, und nullt die Differenzausgangsspannung. Die Differenzrückkopplungsschaltung weist den Differenzfehlerverstärker auf. Die Differenzrückkopplungsschaltung ist mit der Schaltlogik über den Differenzfehlerverstärker gekoppelt. Eine erste Gleichtaktrückkopplungsschaltung, die mit den Ausgangsanschlüssen der Kopfleseverstärkerschaltung gekoppelt ist, stellt einen minimalen Wert für den ersten Vorstrom ein. Die erste Gleichtaktrückkopplungsschaltung ist mit dem ersten Anschluß des Magnetwiderstands über einen ersten Stromquellentransistor gekoppelt. Eine zweite Gleichtaktrückkopplungsschaltung, die mit den Ausgangsanschlüssen der Kopfleseverstärkerschaltung gekoppelt ist, stellt einen minimalen Wert für den zweiten Vorstrom ein. Die zweite Gleichtaktrückkopplungsschaltung ist mit dem zweiten Anschluß des Magnetwiderstands über einen zweiten Stromquellentransistor gekoppelt.

[0025] Eine Stromdrain (Stromsenke) des Doppelpolaritätskopfleseverstärkers weist den ersten und den zweiten Stromquellentransistor und einen Induktor auf. Der erste Stromquellentransistor weist einen ersten Anschluß, der mit der ersten Gleichtaktrückkopplungsschaltung über die Schaltlogik gekoppelt ist, einen zweiten Anschluß, der mit dem ersten Anschluß des Magnetwiderstands gekoppelt ist, und einen dritten Anschluß auf, der mit einem ersten Anschluß des Induktors gekoppelt ist. Der zweite Stromquellentransistor weist einen ersten Anschluß, der mit der zweiten Gleichtaktrückkopplungsschaltung über die Schaltlogik gekoppelt ist, einen zweiten Anschluß, der mit dem zweiten Anschluß des Magnetwiderstands gekoppelt ist, und einen dritten Anschluß auf, der mit einem ersten Anschluß des Induktors gekoppelt ist. Der Induktor weist einen zweiten Anschluß auf, der mit Masse gekoppelt ist. Die Impedanz des Induktors reduziert jegliches Rauschen, das durch den ersten und den zweiten Stromquellentransistor erzeugt wird.

[0026] Vorzugsweise sind die erste und die zweite Vorstromquelle Strom-Digital-zu-Analog-Wandler und die Werte des ersten und des zweiten Vorstroms können durch Einstellen des Strom-Analog-zu-Digital-Wandlers eingestellt werden. Vorzugsweise ist die erste Transistorschaltung eine erste Kaskodenschaltung und die zweite Transistorschaltung ist eine zweite Kaskodenschaltung. Jede der Kaskodenschaltungen weist eine Mehrzahl von Transistoren auf, die seriell geschaltet sind. Die erste Kaskodenschaltung weist einen ersten Anschluß, der mit dem ersten Ausgangsanschluß der Kopfleseverstärkerschaltung gekoppelt ist, und einen zweiten Anschluß auf, der mit dem ersten Anschluß des Magnetwiderstands gekoppelt ist. Die zweite Kaskodenschaltung weist einen ersten Anschluß, der mit dem zweiten Ausgangsanschluß der Kopfleseverstärkerschaltung gekoppelt ist, und einen zweiten Anschluß auf, der mit dem zweiten Anschluß des Magnetwiderstands gekoppelt ist. Die erste Kaskodenschaltung ist vorzugsweise mit der zweiten Kaskodenschaltung über ein Paar von Kondensatoren kreuzgekoppelt.

[0027] Die erste Gleichtaktrückkopplungsschaltung weist einen ersten Gleichtaktverstärker auf, der einen ersten Anschluß, der zwischen die Ausgangsanschlüsse der Kopfleseverstärkerschaltung über einen Erfassungswiderstand gekoppelt ist, und einen zweiten Anschluß aufweist, der mit einer Gleichtaktbezugsspannung gekoppelt ist. Der erste Gleichtaktverstärker weist einen Ausgangsanschluß auf, der mit dem Gate des ersten Stromquellentransistors über die Schaltlogik gekoppelt ist. Wenn sich die Schaltlogik in dem ersten Zustand befindet, verbindet die Schaltlogik den Ausgang des ersten Gleichtaktverstärkers mit dem Gate des ersten Stromquellentransistors, um den ersten Stromquellentransistor einzuschalten. Die zweite Gleichtaktrückkopplungsschaltung weist einen zweiten Gleichtaktverstärker, der einen ersten Anschluß aufweist, der zwischen die Ausgangsanschlüsse der Kopfleseverstärkerschaltung über die Erfassungswiderstände gekoppelt ist, und einen zweiten Anschluß auf, der mit der Gleichtaktbezugsspannung gekoppelt ist. Der zweite Gleichtaktverstärker weist einen Ausgangsanschluß auf, der mit dem Gate des zweiten Stromquellentransistors über die Schaltlogik gekoppelt ist. Wenn sich die Schaltlogik in dem zweiten Zustand befindet, verbindet die Schaltlogik den Ausgang des zweiten Gleichtaktverstärkers mit dem Gate des zweiten Stromquellentransistors, um den zweiten Stromquellentransistor einzuschalten.

[0028] Daher steuert die Schaltlogik das Vorspannen der Kaskodenschaltungen und der Stromquellentran-

sistoren, um es zu ermöglichen, daß die Polarität des Vorstroms des Magnetwiderstands geschaltet werden kann, um die beste Polarität für den Vorstrom zu erhalten, während es die Strom-Digital-zu-Analog-Wandler ermöglichen, daß der Betrag des Vorstroms optimiert werden kann.

Ausführungsbeispiel

[0029] Bevorzugte Ausführungsbeispiele der vorliegenden Erfindung werden nachfolgend unter Bezugnahme auf die beigefügten Zeichnungen näher erläutert. Es zeigen:

[0030] Fig. 1 ein Blockdiagramm, das ein typisches Magnet-Lese/Schreib-System zum Lesen von Informationen von und zum Schreiben von Informationen zu einem Magnetspeichermedium, wie z. B. einer Magnetplatte oder einem Magnetband, darstellt;

[0031] Fig. 2 einen Doppelversorgungs-MR-Kopfleseverstärker des Typs, der allgemein bei Magnet-Lese/Schreib-Systemen verwendet wird, wie z. B. dasselbe, das in Fig. 1 gezeigt ist;

[0032] Fig. 3 ein schematisches Blockdiagramm des Unipolaritäts-MR-Kopfleseverstärkers der vorliegenden Erfindung gemäß einem ersten Ausführungsbeispiel; und

[0033] Fig. 4 den bidirektionalen Doppelpolaritäts-MR-Kopfleseverstärker der vorliegenden Erfindung gemäß dem zweiten Ausführungsbeispiel, der einen bidirektionalen MR-Vorstrom erzeugen kann.

[0034] Fig. 1 ist ein Blockdiagramm, das ein typisches Magnet-Lese/Schreib-System **1** zum Lesen von Informationen von und zum Schreiben von Informationen zu einem Magnetspeichermedium **2**, wie z. B. einer Magnetplatte oder einem Magnetband, darstellt. Die vorliegende Erfindung bezieht sich auf ein derartiges System unter der Ausnahme, daß dieses System der vorliegenden Erfindung den Kopfleseverstärker der vorliegenden Erfindung aufweist, der detailliert im folgenden unter Bezugnahme auf die Ausführungsbeispiele von Fig. 3 und Fig. 4 erörtert ist.

[0035] Ein typisches Magnet-Lese/Schreib-System **1** weist einen MR-Lesekopf **4** zum Lesen von Magnetinformationen, die in einem Magnetspeichermedium **2** gespeichert sind, auf. Der MR-Lesekopf **4** weist ein MR-Element (nicht gezeigt) auf, das einen Vorstrom erzeugt, der in Zuleitungen **5** und **6** zu dem Kopfleseverstärker **9** ausgegeben wird. Der Kopfleseverstärker **9** verstärkt die Lesesignalausgabe in den Leitungen **5** und **6** und verarbeitet das Signal in Informationen, die zur Übertragung über den Lese/Schreib-Kanal **11** geeignet sind. Der Lese/Schreib-Kanal **11** überträgt dann diese Informationen zu der Verarbeitungsschaltungsanordnung (nicht gezeigt), die beispielsweise einen Analog-zu-Digital-Wandler und einen Mikroprozessor umfassen kann.

[0036] Wenn Informationen zu den Speichermedien **2** geschrieben werden, werden Informationen, die geschrieben werden sollen, durch den Kopfleseverstärker **9** von dem Lese/Schreib-Kanal **11** empfangen. Die gleiche Schaltungsanordnung, die den Kopfleseverstärker **9** aufweist, weist ferner eine Schreibtreiberschaltung (nicht gezeigt) auf, die die zu schreibenden Informationen, die die Form von codierten Daten aufweisen, empfängt und bewirkt, daß der Kopfleseverstärker **9** einen Strom erzeugt, der ein induktives Element (nicht gezeigt) anregt, das der Schreibkopf **14** aufweist. Das induktive Element des Schreibkopfes **14** erzeugt Magnetfelder, die die Magnetisierung des Magnetspeichermediums **2** ändern.

[0037] Fig. 2 stellt einen Doppelversorgungs-MR-Kopfleseverstärker **16** de Typs dar, der üblicherweise bei Magnet-Lese/Schreib-Systemen verwendet wird, wie z. B. dasselbe, das in Fig. 1 gezeigt ist. Ein vorteilhaftes Merkmal des Kopfleseverstärkers **16** besteht darin, daß es die Doppelversorgung, die durch die positive Versorgung VDD **18** und die negative Versorgung VEE **19** gezeigt ist, ermöglicht, daß eine Null-volt-Kopf-zu-Medium-Vorspannung verwendet wird, d. h. das Medium ist auf Masse vorgespannt, was ein zweckmäßiges mechanisches Entwurfsmerkmal des Kopfleseverstärkers **16** ist. Ein weiteres vorteilhaftes Merkmal des Kopfleseverstärkers **16** besteht darin, daß der Entwurf der unteren Stromsenke, die aus dem Transistor **21** und dem Emitterwiderstand **23** besteht, das Rauschen der unteren Stromsenke reduziert.

[0038] Der Rückkopplungsverstärker **25** zwingt die Ströme in den zwei Beinen der Schaltung **28** und **29** dazu, daß dieselben identisch sind. Der Kopfleseverstärker **16** weist eine relativ niedrige und ausgeglichene Eingangsimpedanz auf, die zu einem sehr hohen Gleichtaktunterdrückungsverhältnis (CMRR; CMRR = Common Mode Rejection Ratio) zum Unterdrücken von Rauschen führt, das kapazitiv in die langen Zuleitungen **31** und **32** des Rmr-Elements **34** gekoppelt ist. Die Zuleitungen **31** und **32** sind lang, da der Kopfleseverstärker **16** von

dem Lesekopf **4** physisch getrennt ist, und die Zuleitungen **31** und **32** müssen lang genug sein, um das Rmr-Element **34** mit dem Kopfleseverstärker **16** zu verbinden. Eine Rückkopplungsschleife, die durch Verbinden des nicht-invertierenden Anschlusses des Verstärkers **36** mit dem Knoten zwischen den Widerständen **38** und **39** gebildet ist, steuert den Stromquellentransistor **21**, um eine niedrige Kopf-zu-Medien-Vorspannung sicherzustellen, bei der die Medienspannung Vmedia **43** durch die Rückkopplungsschleife dazu gezwungen wird, gleich der Spannung an dem Mittelpunkt des MR-Elements **34** zu sein.

[0039] Typischerweise reicht die negative Versorgung VEE **19** von –3 Volt bis –5 Volt Gleichstrom. Diese große negative Spannung ist nötig, um das Rauschen in der unteren Stromsenke zu verringern, die üblicherweise die dominante Rauschquelle bei dem Kopfleseverstärker **16** ist. Wenn der Emitterdegenerationswiderstand **23** ausreichend groß ist, ist der Rauschstrom In der unteren Stromquelle wie folgt definiert: $In^2 = 2qIc/\beta + 4KbT/R_{EE}$

[0040] Ic ist der Kollektorstrom, b ist die Stromverstärkung, q ist die Elektronenladung, Kb ist die Boltzmann-Konstante und T ist die absolute Temperatur. Bei der Abwesenheit des Emitterdegenerationswiderstands **23**, mit einem großen Spannungsabfall über denselben, ist der Rauschstrom In das gesamte Schrotrauschen des Kollektorstroms, das wie folgt definiert ist: $In^2 = 2qIc$

[0041] Dies führt zu einem nicht akzeptablen Rauschen.

[0042] Obwohl eine Degeneration, die aus der Verwendung des Degenerationswiderstands **23** resultiert, das Rauschen in der unteren Stromsenke reduziert, ist es dennoch wahrscheinlich, daß der untere Stromquellentransistor **21** ein großer Rauschbeitragender ist. Gemäß der vorliegenden Erfindung ist ein Kopfleseverstärker vorgesehen, der das Rauschen in dem Ausgangsstrom und in der unteren Stromsenke unter Verwendung eines Induktors reduziert, der der gleichen Funktion wie der Degenerationswiderstand **23** dient jedoch keinen großen Spannungsabfall in der Stromsenke erfordert. Außerdem ist der Kopfleseverstärker der vorliegenden Erfindung bei hohen Frequenzen wesentlich effektiver als der Kopfleseverstärker, der in Fig. 2 gezeigt ist, wie es detaillierter im folgenden unter Bezugnahme auf Fig. 3 erörtert ist. Die vorliegende Erfindung überwindet ferner die Notwendigkeit einer Negativspannungsversorgung, während gleichzeitig der größte Rauschbeitragende, nämlich der untere Stromquellentransistor, in einen relativ unwesentlichen Rauschbeitragenden umgewandelt wird.

[0043] Um das Rauschen des Ausgangsstroms eines Kopfleseverstärkers zu reduzieren, sollte der Kopfleseverstärker auf eine Art und Weise entworfen sein, daß ein hohes CMRR beibehalten wird. Bekannte Lösungsansätze haben versucht, ein hohes CMRR durch Beibehalten einer niedrigen Kopf-zu-Medien-Vorspannung zu erreichen, während gleichzeitig ein großer Spannungsabfall quer zu dem unteren Stromtransistor verwendet wird, um die Steilheit des unteren Stromquellentransistors effektiv zu verringern. Der Unipolaritätskopfleseverstärker **50** der vorliegenden Erfindung behält eine niedrige Kopf-zu-Medien-Vorspannung bei, während gleichzeitig ein sehr niedriger Spannungsabfall quer zu der unteren Stromsenke erzeugt wird. Vor dem Beschreiben der Vorteile des Unipolaritätskopfleseverstärkers **50** der vorliegenden Erfindung wird eine Erörterung des Gesamtbetriebs des Kopfleseverstärkers **50** geliefert.

[0044] Fig. 3 ist ein schematisches Blockdiagramm des Unipolaritätskopfleseverstärkers **50** der vorliegenden Erfindung gemäß einem ersten Ausführungsbeispiel. Wenn Informationen gelesen werden, die in einem Speichermedium (nicht gezeigt) gespeichert sind, bewirken Umgebungsmagnetfelder um das MR-Element **53**, das ferner mit "Rmr" bezeichnet ist, eine Änderung des Widerstandswerts ΔR des MR-Elements **53**. Diese Widerstandswertänderung führt zu einer Änderung des Stroms durch das MR-Element **53** aufgrund der Tatsache, daß die stationäre Vorspannung der Gateschaltungsfeldeffekttransistoren (FETs) **55** und **57** konstant ist. Die Schwankungen des Stroms in dem Rmr **53** führen zu gleichen und entgegengesetzten Phasenströmen in den Transistoren **55** und **57**. Dies liegt an der Tatsache, daß die Impedanzen, wenn man in die Sourcen der Transistoren **55** und **57** blickt, gleich sind und einen Wert von 1/gm jedes Transistors **55** und **57** aufweisen, wobei gm die Steilheit ist.

[0045] Zwei Transistoren **62** und **63**, die vorzugsweise Kaskoden(d. h. Gateschaltungs-) FETs sind, werden verwendet, um die Spannungsverstärkung zu erhöhen, und um den Miller-Effekt zu verringern, wie es für Fachleute offensichtlich ist. Die Differenzströme, die aus der Änderung des Widerstands des MR-Elements **53** ΔR resultieren, werden in eine Differenzausgangsspannung quer zu den Knoten **67** und **68** umgewandelt. Zwei Rückkopplungsschleifen stellen den Betriebspunkt ein, nämlich (1) eine Gleichtaktschleife, die die Summe der Ströme in beiden Widerständen **73** und **74** auf 2·ImrMin zwingt, und (2) eine Differenzrückkopplungsschleife, die die Differenzausgangsspannung von der ersten, zweiten oder jeder beliebigen gleichstromgekoppelten Verstärkungsstufe in der Verstärkungskette nullt. Die zweite Verstärkungsstufe, die mit der Ziffer **64** in Fig. 3

bezeichnet ist, sieht eine zusätzliche Verstärkung vor, die durch den Benutzer benötigt werden kann, und kann beispielsweise ein Differenzpaar mit Widerstandslasten aufweisen, wie es für Fachleute offensichtlich ist.

[0046] In der Differenzrückkopplungsschleife verstärkt der Verstärker **64** die Differenz zwischen den Spannungen an den Anschlüssen **67** und **68**, um OP2-ON2 an dem Eingang des Verstärkers **77** zu erzeugen. Der Verstärker **77** wandelt diese Spannung in ein Stromsignal um, das dann durch den Kondensator **78** integriert wird, um den richtigen Betrag der Gatevorspannung zu liefern, um den Transistor **55** einzuschalten. Der Transistor **55** wird in dieser negativen Rückkopplungsschleife genau durch den richtigen Betrag getrieben, derart, daß die Durchschnittsdifferenzspannung an den Anschlüssen **67** und **68** klein ist. Die Differenzausgangsspannung quer zu den Anschlüssen **67** und **68** wird durch den Fehlerverstärker **64** genullt. Das Gate des Transistors **57** ist mit einer Festvorspannung Vb2 **79** verbunden, die beispielsweise ein diodenverbundener FET sein kann, der durch einen Bezugsstrom von VDD gespeist wird, und dessen Source mit Masse verbunden ist, und dessen Gate und dessen Drain (Senke) kurzgeschlossen sind. Obwohl lediglich das Gate des Transistors **55** als mit dem Fehlerverstärker **77** verbunden und durch denselben getrieben gezeigt ist, kann entweder das Gate des Transistors **55** oder das Gate des Transistors **57** mit dem Fehlerverstärker **77** verbunden sein oder durch denselben getrieben sein, um die ordnungsgemäße Polarität in der Differenzrückkopplungsschleife zu erzeugen, die notwendig ist, um die Differenzausgangsspannung zu nullen.

[0047] Die Gleichtaktrückkopplungsschleife stellt den minimalen Wert des MR-Vorstrom (Imr) ein, auf den im folgenden als ImrMin Bezug genommen wird. Die Gleichtaktrückkopplungsschleife weist einen Transistor **81**, den Induktor **83**, beide Seiten der Gateschaltungskaskodenkonfiguration und die Gleichtakterfassungswiderstände **85** und **87** auf, die zwischen den Knoten **67** und **68** positioniert sind. Die Gleichtaktbezugsspannung **89** Cmref ist auf eine Spannung unterhalb von VDD derart eingestellt, daß, wenn VDD – ($V_{Knoten\ 67}$ + $V_{Knoten\ 68}$)/2 = VDD – Cmref ist, die Gleichtaktrückkopplungsschleife stabil ist. $V_{Knoten\ 67}$ stellt die Spannung an dem Knoten **67** dar und $V_{Knoten\ 68}$ stellt die Spannung an dem Knoten **68** dar. Der Verstärker **91** steuert das Gate des Stromquellentransistors **81** derart, daß die Summe der Ströme durch beide Widerstände **73** und **74** 2ImrMin ist.

[0048] Ein zusätzlicher MR-Vorstrom wird mit dem Strom-Digitalzu-Analog-Wandler **93** IDAC injiziert, wobei der Wert desselben vorzugsweise I(IDAC) = Imr – ImrMin ist. Gemäß dem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung ist IDAC **93** programmierbar, um zu ermöglichen, daß die MR-Kopfvorspannung für eine maximale Signalausgabe und eine Langzeitzuverlässigkeit optimiert wird. Höhere Werte von Imr können zum Erzeugen einer hohen Signalausgabe wünschenswert sein, während niedrigere Werte von Imr für eine Langzeitkopfzuverlässigkeit wünschenswert sein können. Niedrige Werte von Imr sind oftmals wünschenswert, da Änderungen des Widerstandswerts des Magnetwiderstands **53** etwa linear proportional zu Imr sind, was bedeutet, daß der Lesekopf aufgrund der Leistung schmelzen kann, die in dem Magnetwiderstand **53** verbreitet wird. Die Vorspannung vb2 **79** ist festgelegt, um eine niedrige Kopf-zu-Medien-Vorspannung derart beizubehalten, daß, wenn der Transistor **81** gesättigt ist, die Spannung quer zu der unteren Stromdrain lediglich etwa 0,4 Volt ist. Das Rauschen von dem Stromquellentransistor **81** wird bei höherer Frequenz aufgrund der Impedanz des Induktors **83** sehr stark gedämpft.

[0049] Es sei bemerkt, daß andere Rückkopplungsschleifen ferner entworfen und implementiert sein können, um den Betriebspunkt des MR-Kopfleseverstärkers **50** der vorliegenden Erfindung, wie es für Fachleute offensichtlich ist, einzustellen. Die bevorzugten Entwürfe für die Gleichtakt- und Differenzrückkopplungs-Schleifen sind für Zwecke des Zeigens der Prinzipien der vorliegenden Erfindung erörtert. Es ist für Fachleute offensichtlich, daß andere Entwürfe für die Gleichtaktrückkopplungsschleife implementiert werden können, um den minimalen Wert des MR-Vorstroms (Imr), ImrMin, einzustellen, der die Gleichspannung an dem unteren Ende des Widerstands **73** und **74** an den Anschlüssen **67** und **68** auf einen bestimmten gewünschten Gleichegel festlegt. Ähnlich können andere Entwürfe für die Differenzrückkopplungsschleife implementiert sein, um die Differenzausgangsspannung an den Anschlüssen **67** und **68** zu nullen, während der geeignete Betrag der Verstärkung geliefert wird, um den Transistor **55** einzuschalten.

[0050] Ein weiterer Vorteil des Kopfleseverstärkers **50** der vorliegenden Erfindung besteht darin, daß lediglich ein Bruchteil des Stromrauschens, das aus dem aktiven IDAC **93** sowie aus der unteren Stromsenke resultiert, als eine Differenzkomponente an dem Ausgang des Kopfleseverstärkers **50** quer zu den Knoten **67** und **68** erscheint. Die Gleichtaktrauschkomponenten werden durch das CMMR der zweiten Stufe **64** unterdrückt. Da die Impedanz, wenn man in den Transistor **57** hinein blickt, hoch ist, wird der gesamte Rauschstrom von dem IDAC **93** und der Senke in die niedrige Impedanz der Transistoren **57** und **62** gezwungen.

[0051] Die Komponenten des Unipolaritätskopfleseverstärkers **50**, die in Fig. 3 gezeigt sind, können verdoppelt werden und kombiniert werden, um einen Doppelpolaritäts-MR-Kopfleseverstärker zu erhalten. Fig. 4

stellt den bidirektionalen Doppelpolaritäts-MR-Kopfleseverstärker der vorliegenden Erfindung gemäß dem zweiten Ausführungsbeispiel dar, der einen bidirektionalen MR-Vorstrom erzeugen kann. Allgemein weist der bidirektionale MR-Kopfleseverstärker **100**, der in Fig. 4 gezeigt ist, zwei der Unipolaritätskopfleseverstärkerschaltungen **50** auf, die in Fig. 3 gezeigt sind, die kombiniert sind, um den Doppelpolaritäts-MR-Kopfleseverstärker zu erhalten, der in Fig. 4 gezeigt ist. Der Gesamtbetrieb des Doppelpolaritätskopfleseverstärkers **100** ist sehr ähnlich zu dem Betrieb des Unipolaritätskopfleseverstärkers **50**, der oben unter Bezugnahme auf Fig. 3 erörtert ist. Wenn die Informationen gelesen werden, die auf einem Speichermedium (nicht gezeigt) gespeichert sind, bewirken Umgebungsmagnetfelder um das MR-Element **102**, das ferner mit "Rmr" bezeichnet ist, eine Änderung des Widerstandswerts ΔR des MR-Elements **102**. Diese Änderung des Widerstandswerts führt zu einer Änderung des Stroms durch das MR-Element **102**.

[0052] Während des Betriebs fließt, wenn das Polaritätssteuersignal Po1 **105** wahr ist, Imr in der Richtung von Rxn **101** zu Ryn **103**. Das Steuersignal Po1N **106** ist das Komplement von Po1. Die Ausdrücke "Rxn" **101** und "Ryn" **103** werden verwendet, um die Leseeingangsstifte zu bezeichnen, die mit den Zuleitungen des nten Lesekopfes verbunden sind, wenn der Kopfleseverstärker **100** in ein Mehrkopfsystem eingebaut ist (d. h. Rx1 und Rx1 sind mit den Anschlüssen des ersten Lesekopfes verbunden etc.). Es ist Fachleuten offensichtlich, daß der Kopfleseverstärker **100** in einem Einzelkopfsystem oder in einem Mehrkopfsystem implementiert sein kann.

[0053] Wenn Po1 falsch ist, fließt Imr in der Richtung von Ryn **103** zu Rxn **101**. Abhängig von dem Zustand von Po1 werden die Transistoren **108** und **109** durch den Differenzschleifenfehlerverstärker **112** oder durch die Festbezugsspannung vb2 **113**, wie es durch die Schalterkonfiguration in Fig. 4 gezeigt ist, getrieben. Vorzugsweise ist die Logik, die Po1 und Po1N treibt, ein Register (nicht gezeigt), das durch eine Mikrosteuerung, durch einen Mikroprozessor oder durch eine andere Logik gesteuert werden kann, wie es Fachleuten offensichtlich ist. Der Benutzer kann dieses Register programmieren, um die gewünschte MR-Vorstrompolarität auszuwählen. Zwei IDACs **114** und **116** sind vorzugsweise in dem Kopfleseverstärker **100** implementiert, wobei sich lediglich einer derselben in der "Ein"-Position zu einem bestimmten Zeitpunkt befindet, wie es durch die Aktivierung des Steuersignals Po1 gesteuert wird.

[0054] Die Transistoren **124** und **125**, die vorzugsweise Kaskoden-FETs sind, erhöhen die Spannungsverstärkung und verringern den Miller-Effekt. Die Differenzströme, die aus der Änderung des Widerstands des MR-Elements **102** ΔR resultieren, werden in eine Differenzausgangsspannung quer zu den Knoten **128** und **131** umgewandelt. Die Gleichtaktschleife, die durch Rückspeisen der Spannung an den Knoten **132** in die Verstärker **135**, **136** gebildet ist, zwingt die Summe der Ströme in beiden Widerständen **135** und **137** auf 2·ImrMin. Die Differenzrückkopplungsschleife, die durch das Rückspeisen der Differenzausgangsspannung quer zu den Knoten **128** und **131** in den Differenzfehlerverstärker **112** gebildet ist, nullt die Differenzausgangsspannung quer zu den Knoten **128** und **131**. Wenn Po1 wahr ist, treibt der Differenzfehlerverstärker **112** das Gate des Transistors **109**, während das Gate des Transistors **108** durch die Festvorspannung vb2 **113** getrieben wird. Wenn Po1 falsch ist, ist das Gate des Transistors **109** mit der Festvorspannung **113** verbunden, und das Gate des Transistors **108** wird durch den Fehlerverstärker **112** gesteuert.

[0055] Die Gleichtaktbezugsspannung **141** ist auf eine Spannung unterhalb von VDD derart eingestellt, daß, wenn $VDD - (V_{Knoten\ 128} + V_{Knoten\ 131})/2 = VDD - Cmref$, die Gleichtaktrückkopplungsschleife stabil ist. $V_{Knoten\ 128}$ stellt die Spannung an dem Knoten **128** dar, und $V_{Knoten\ 131}$ stellt die Spannung an dem Knoten **131** dar. Cmref ist die Bezugsspannung **141**, die an die Verstärker **135** und **136** angelegt ist. Die Verstärker **135** und **136** steuern die Gates der Transistoren **121** und **122** derart, daß die Summe der Ströme durch beide Widerstände **135** und **137** 2ImrMin ist. Die Kondensatoren **108** und **109** erzeugen einen Wechselkurzschluß mit Masse an den Gates von **121** und **122**, was verhindert, daß jegliches Rauschen in der Gleichtaktrückkopplungsschleife zu dem Gate der Transistoren **121** und **122** übertragen wird. Die Gates der Transistoren **121** und **122** sollten lediglich eine Gleichvorspannung und keine nicht erwünschten Signale sehen, da jegliche unerwünschten Signale verstärkt werden.

[0056] Zusätzlich wird ein MR-Vorstrom Imr mit den IDAC **114** und **116** injiziert. Gemäß dem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung sind die IDAC **114** und **116** programmierbar, um es zu ermöglichen, daß die MR-Kopfvorspannung für eine maximale Signalausgabe und eine Langzeitzuverlässigkeit optimiert wird. Höhere Werte von Imr können für eine hohe Signalausgabe verwendet werden, während niedrigere Werte von Imr für eine Langzeitkopfstabilität wünschenswert sind. Die Vorspannung vb2 **113** ist festgelegt, um eine niedrige Kopf-zu-Medien-Vorspannung derart aufrecht zu erhalten, daß, wenn einer der Transistoren **121** oder **122** gesättigt ist, die Spannung quer zu der unteren Stromdrain lediglich etwa 0,4 Volt ist. Das Rauschen von den Stromquellentransistoren **121** und **122** wird bei höheren Frequenzen aufgrund der Impe-

danz des Induktors **150** stark gedämpft.

[0057] Lediglich ein Bruchteil des Stromrauschens, das aus den aktiven IDAC **114** und **116** sowie aus der unteren Stromsenke resultiert, erscheint als eine Differenzkomponente an dem Ausgang des Kopfleseverstärkers **100** quer zu den Knoten **128** und **131**. Die Gleichtaktrauschkomponenten werden durch das CMMR der zweiten Stufe unterdrückt, die durch den Verstärker **115** dargestellt ist. Da die Impedanzen, wenn man in die Transistoren **108** und **109** hinein schaut, hoch sind, wird der gesamte Rauschstrom von den IDAC **114** und **116** und von der Senke in die niedrigen Impedanzen der Transistoren **124** und **122** oder in die niedrigen Impedanzen der Transistoren **125** und **121**, abhängig von dem Zustand von Po1, gezwungen. Kreuzgekoppelte Kondensatoren **118** und **119** erhöhen das CMRR der Eingangsstufen, die die Verstärker **135** und **136** aufweisen.

[0058] Die Art und Weise, mit der das Rauschen unter Verwendung des Kopfleseverstärkers **100** reduziert wird, kann durch Betrachten der Eingangsrauschspannungen der Transistoren **121** und **122** gezeigt werden. Die Gleichungen, die in Tabelle 1 dargelegt sind, werden für diesen Zweck verwendet.

$e_n = \sqrt{4\ Kb\ t\ \gamma\ /\ gm}$	$VdSat = \sqrt{2\ Id\ /\ ((w/L)\ \mu\ Cox)}$
$gm = 2\ (Id\ /\ vdsat)$	$fp\ Senke: = Vdsat_{Senke}\ /\ (2\pi L2I_{Senke})$

TABELLE 1

[0059] Das Ausgangsrauschen abhängig von VdSat, die Polfrequenz der Stromsenke und der Drainstrom können unter Verwendung der Ausdrücke in Tabelle 1 auf eine Art und Weise erhalten werden, die im folgenden gezeigt ist, um das Ausgangsrauschen zu bestimmen:

$$InSenke: = \sqrt{4\ Kb\ T\ \gamma\ \left(2\ \frac{I_{Senke}}{Vdsat_{Senke}}\right)} \cdot \frac{2(I_{Senke}/Vdsat_{Senke})}{\sqrt{1+(f/fp_{Senke})}}$$

[0060] Vdsat ist die niedrigstmögliche Drain-zu-Source-Spannung, während das Element in Sättigung gehalten wird, und fp ist die Polfrequenz, die die effektive Steilheit qm der unteren Stromquelle (Transistoren **121** und **122**) sieht, d. h. die qm der unteren Stromquelle wird bei dieser Frequenz bei 6 dB/Oktave gedämpft. Diese Gleichung zeigt, daß das Senkenrauschen als eine Funktion der Frequenz f derart gedämpft wird, daß bei höheren Frequenzen innerhalb des Durchlaßbereiches des Kopfleseverstärkers **100** das Rauschen der Stromsenke des Kopfleseverstärkers **100** vernachlässigbar ist.

[0061] Es sie bemerkt, daß die Vorteile des Unipolaritätskopfleseverstärkers **50** von Fig. 3, d. h. die Reduktion des Rauschen, das dem IDAC und der unteren Stromsenke zugeordnet werden kann, ferner auf den Doppelpolaritätskopfleseverstärker **100** von Fig. 4 anwendbar sind. Fachleuten wird die Art und Weise offensichtlich sein, mit der diese Vorteile durch den Kopfleseverstärker **100** hinsichtlich der obigen Erörterung erreicht werden. Folglich kann der Doppelpolaritätskopfleseverstärker **100** der vorliegenden Erfindung einen MR-Lesekopf mit entgegengesetzten Polaritäten selektiv vorspannen, während derselbe ferner das Rauschen in dem MR-Kopfleseverstärker **100** minimiert.

Patentansprüche

1. Kopfleseverstärkerschaltung (**50**; **100**) eines Magnet-Lese/Schreib-Systems (**1**), wobei die Kopfleseverstärkerschaltung (**50**; **100**) folgende Merkmale aufweist:
einen Magnetwiderstand (**53**; **102**) mit einem ersten Anschluß und einem zweiten Anschluß, wobei der Magnetwiderstand (**53**; **102**) Änderungen des Magnetflusses auf einer Oberfläche eines Magnetspeichermediums (**2**) erfaßt und Änderungen des Widerstandswerts des Magnet, widerstands (**53**; **102**) ansprechend auf Änderungen des Magnetflusses erzeugt;
eine Differenzrückkopplungsschaltung (**64**, **77**, **78**; **112**, **115**, **118**, **119**), die mit einem ersten (**67**; **128**) und einem zweiten (**68**; **131**) Ausgangsanschluß der Kopfleseverstärkerschaltung (**50**; **100**) gekoppelt ist, wobei die Differenzrückkopplungsschaltung (**64**, **77**, **78**; **112**, **115**, **118**, **119**) eine Differenzausgangsspannung empfängt,

die an den Ausgangsanschlüssen der Kopfleseverstärkerschaltung (**50**; **100**) erzeugt wird, und die eine Durchschnittsdifferenzspannungserzeugungsschaltung (**77**; **78**) zum Erzeugen einer Durchschnittsdifferenzspannung aufweist, mit der ein Rückkopplungstransistor (**57**; **109**) angesteuert wird, der mit dem ersten Anschluß des Magnetwiderstands (**53**; **102**) verbunden ist;
eine Gleichtaktrückkopplungsschaltung (**85**, **87**, **91**; **132**, **135**, **136**), die mit den Ausgangsanschlüssen der Kopfleseverstärkerschaltung (**50**; **100**) gekoppelt ist, wobei die Gleichtaktrückkopplungsschaltung (**85**, **87**, **91**; **132**, **135**, **136**) einen minimalen Vorstrom für den Magnetwiderstand (**53**; **102**) einstellt, und wobei die Gleichtaktrückkopplungsschaltung (**85**, **87**, **91**; **132**, **135**, **136**) mit dem zweiten Anschluß des Magnetwiderstands (**53**; **102**) über einen Stromquellentransistor (**81**; **121**, **122**) gekoppelt ist; und
eine Stromsenke, den Stromquellentransistor (**81**; **121**, **122**) aufweist, und einen Induktor (**83**, **150**), wobei der Stromquellentransistor (**81**; **121**, **122**) einen ersten Anschluß aufweist, und die Gleichtaktrückkopplungsschaltung (**85**, **87**, **91**; **132**, **135**, **136**) mit dem ersten Anschluß des Stromquellentransistors (**81**; **121**, **122**) gekoppelt ist, der Stromquellentransistor (**81**; **121**, **122**) einen zweiten Anschluß aufweist, der mit dem zweiten Anschluß des Magnetwiderstands (**53**; **102**) gekoppelt ist, und wobei der Stromquellentransistor (**81**; **121**, **122**) einen dritten Anschluß aufweist, der mit einem ersten Anschluß des Induktors (**83**, **150**) gekoppelt ist, wobei der Induktor (**83**, **150**) einen zweiten Anschluß aufweist, der mit Masse gekoppelt ist, wobei die Impedanz des Induktors (**83**) jedes Rauschen reduziert, das durch den Stromquellentransistor (**81**; **121**, **122**) erzeugt wird.

2. Kopfleseverstärkerschaltung (**50**; **100**) gemäß Anspruch 1, bei der die Vorstromquelle ein Strom-Digital-zu-Analog-Wandler ist, und bei der der Wert des Vorstroms durch Einstellen des Strom-Analog-zu-Digital-Wandlers eingestellt werden kann.

3. Kopfleseverstärkerschaltung (**50**; **100**) gemäß Anspruch 1 oder 2, bei der die Gleichtaktrückkopplungsschaltung (**85**, **87**, **91**; **132**, **135**, **136**) eine erste Kaskodenschaltung (**55**, **62**) und eine zweite Kaskodenschaltung (**57**, **63**) aufweist, wobei die erste und die zweite Kaskodenschaltung jeweils eine Mehrzahl von Transistoren aufweisen, die seriell geschaltet sind, wobei die erste Kaskodenschaltung (**55**, **62**) einen ersten Anschluß aufweist, der mit dem ersten Ausgangsanschluß (**67**; **128**) der Kopfleseverstärkerschaltung (**50**; **100**) gekoppelt ist, und wobei die erste Kaskodenschaltung (**55**, **62**) einen zweiten Anschluß aufweist, der mit dem ersten Anschluß des Magnetwiderstands (**53**; **102**) gekoppelt ist, wobei die zweite Kaskodenschaltung (**57**, **63**) einen ersten Anschluß aufweist, der mit dem zweiten Ausgangsanschluß (**68**; **131**) der Kopfleseverstärkerschaltung (**50**; **100**) gekoppelt ist, und wobei die zweite Kaskodenschaltung (**57**, **63**) einen zweiten Anschluß aufweist, der mit dem zweiten Anschluß des Magnetwiderstands (**53**; **102**) gekoppelt ist.

4. Kopfleseverstärkerschaltung (**50**; **100**) gemäß einem der Ansprüche 1 bis 3, bei der die Differenzrückkopplungsschaltung (**64**, **77**, **78**; **112**, **115**, **118**, **119**) eine Verstärkungsstufe (**64**), die die Differenzausgangsspannung verstärkt, eine Spannungs-zu-Strom-Wandler-Stufe (**77**), die die verstärkte Differenzausgangsspannung in ein Stromsignal umwandelt, und einen Kondensator (**78**; **112**, **115**, **118**, **119**) aufweist, der das Stromsignal integriert, wobei der Kondensator (**78**; **112**, **115**, **118**, **119**) mit der ersten Kaskodenschaltung (**55**, **62**) zum Einschalten der ersten Kaskodenschaltung (**55**, **62**) gekoppelt ist.

5. Kopfleseverstärkerschaltung (**50**; **100**) gemäß einem der Ansprüche 1 bis 4, bei der die Gleichtaktrückkopplungsschaltung (**85**, **87**, **91**; **132**, **135**, **136**) einen Gleichtaktverstärker (**91**) aufweist, wobei der Gleichtaktverstärker (**91**) einen ersten Anschluß, der zwischen die Ausgangsanschlüsse der Kopfleseverstärkerschaltung (**50**; **100**) über einen Erfassungswiderstand (**85**, **87**) gekoppelt ist, und einen zweiten Anschluß aufweist, der mit einer Gleichtaktbezugsspannung (**89**) gekoppelt ist, und wobei der Gleichtaktverstärker (**91**) einen Ausgangsanschluß aufweist, der mit dem ersten Anschluß des Stromquellentransistors (**81**; **121**, **122**) gekoppelt ist, wobei der erste Anschluß des Stromquellentransistors (**81**; **121**, **122**) das Gate des Stromquellentransistors (**81**; **121**, **122**) ist.

6. Kopfleseverstärkerschaltung (**50**; **100**) gemäß einem der Ansprüche 1 bis 5, die ferner eine Vorstromquelle (**93**) zum Erzeugen eines Vorstroms für den Magnetwiderstand (**53**), wobei die Vorstromquelle (**93**) einen Ausgangsanschluß, der mit dem ersten Anschluß des Magnetwiderstands (**53**) gekoppelt ist, zum Weiterleiten des Vorstroms durch den Magnetwiderstand (**53**) aufweist.

7. Doppelpolaritätskopfleseverstärkerschaltung (**100**), die einen Magnetwiderstand (**102**) einer Kopfleseverstärkerschaltung (**100**) mit einem Vorstrom, der eine erste Polarität oder eine zweite Polarität aufweist, versorgen kann, wobei die erste und die zweite Polarität zueinander entgegengesetzt sind, und wobei die Kopfleseverstärkerschaltung (**100**) folgende Merkmale aufweist:
den Magnetwiderstand (**102**), wobei der Magnetwiderstand (**102**) einen ersten Anschluß und einen zweiten Anschluß aufweist, und wobei der Magnetwiderstand (**102**) Änderungen des Magnetflusses auf einer Oberfläche

eines Magnetspeichermediums (**2**) erfaßt und Änderungen des Widerstandswerts des Magnetwiderstands (**102**) ansprechend auf Änderungen des Magnetflusses erzeugt;
eine erste Vorstromquelle (**114**) zum Erzeugen eines ersten Vorstroms für den Magnetwiderstand (**102**), wobei die erste Vorstromquelle (**114**) die erste Polarität aufweist, und wobei die erste Vorstromquelle (**114**) einen Ausgangsanschluß aufweist, der mit dem ersten Anschluß des Magnetwiderstands (**102**) über eine Schaltlogik (**105**, **106**) zum Weiterleiten des ersten Vorstroms durch den Magnetwiderstand (**102**) gekoppelt ist, wenn sich die Schaltlogik (**105**, **106**) in einem ersten Zustand befindet;
eine zweite Vorstromquelle (**116**) zum Erzeugen eines zweiten Vorstroms für den Magnetwiderstand (**102**), wobei die zweite Vorstromquelle (**116**) die zweite Polarität aufweist, und wobei die zweite Vorstromquelle (**116**) einen Ausgangsanschluß, der mit dem zweiten Anschluß des Magnetwiderstands (**102**) über die Schaltlogik (**105**, **106**) gekoppelt ist, zum Weiterleiten des zweiten Vorstroms durch den Magnetwiderstand (**102**) aufweist, wenn sich die Schaltlogik (**105**, **106**) in einem zweiten Zustand befindet; und
eine Stromsenke (**121**, **122**, **150**), die einen ersten und einen zweiten Stromquellentransistor (**121**, **122**) und einen Induktor (**150**) aufweist.

8. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 7, die ferner folgende Merkmale aufweist:
eine erste Transistorschaltung (**108**, **124**), die einen ersten Anschluß, der mit einem ersten Ausgangsanschluß (**128**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, einen zweiten Anschluß, der mit dem ersten Anschluß (**101**) des Magnetwiderstands (**102**) gekoppelt ist, und einen dritten Anschluß aufweist, der mit der Schaltlogik (**105**, **106**) gekoppelt ist; und
eine zweite Transistorschaltung (**109**, **125**), die einen ersten Anschluß, der mit einem zweiten Ausgangsanschluß (**131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, einen zweiten Anschluß, der mit dem zweiten Anschluß (**103**) des Magnetwiderstands (**102**) gekoppelt ist, und einen dritten Anschluß aufweist, der mit der Schaltlogik (**105**, **106**) gekoppelt ist, wobei, wenn sich die Schaltlogik (**105**, **106**) in dem ersten Zustand befindet, der dritte Anschluß der ersten Transistorschaltung (**108**, **124**) mit einer Festbezugsspannungsquelle gekoppelt und durch dieselbe vorgespannt, und der dritte Anschluß der zweiten Transistorschaltung (**109**, **125**) mit einem Ausgang eines Differenzfehlerverstärkers (**112**) gekoppelt und durch denselben vorgespannt ist, und wobei, wenn sich die Schaltlogik (**105**, **106**) in dem zweiten Zustand befindet, der dritte Anschluß der zweiten Transistorschaltung (**109**, **125**) mit der Festbezugsspannungsquelle (**113**) gekoppelt und durch dieselbe vorgespannt ist, und der dritte Anschluß der ersten Transistorschaltung (**108**, **124**) mit dem Ausgang des Differenzfehlerverstärkers (**112**) gekoppelt und durch denselben vorgespannt ist.

9. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 8, die ferner folgende Merkmale aufweist:
eine Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**), die mit einem ersten und einem zweiten Ausgangsanschluß der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, wobei die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) eine Differenzausgangsspannung empfängt, die an den Ausgangsanschlüssen (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) erzeugt wird, und die Differenzausgangsspannung nullt, und wobei die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) den Differenzfehlerverstärker (**112**) aufweist, wobei das Ausgangssignal der Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) an dem Ausgang des Differenzfehlerverstärkers (**112**) erzeugt wird, und wobei die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) mit der Schaltlogik (**105**, **106**) über den Differenzfehlerverstärker (**112**) gekoppelt ist.

10. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 7 bis 9, die ferner folgende Merkmale aufweist:
eine erste Gleichtaktrückkopplungsschaltung (**132**, **135**), die mit den Ausgangsanschlüssen (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, wobei die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) einen minimalen Wert des ersten Vorstroms einstellt, und wobei die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) mit dem ersten Anschluß (**128**) des Magnetwiderstands (**102**) über einen ersten Stromquellentransistor (**121**) gekoppelt ist;
eine zweite Gleichtaktrückkopplungsschaltung (**132**, **136**), die mit den Ausgangsanschlüssen (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, wobei die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) einen minimalen Wert des zweiten Vorstroms einstellt, und wobei die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) mit dem zweiten Anschluß (**103**) des Magnetwiderstands (**102**) über einen zweiten Stromquellentransistor (**122**) gekoppelt ist; und eine Stromsenke (**121**, **122**, **150**), die den ersten und den zweiten Stromquellentransistor (**121**, **122**) und einen Induktor (**150**) aufweist, wobei der erste Stromquellentransistor (**121**) einen ersten Anschluß aufweist, und die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) mit dem ersten Anschluß des ersten Stromquellentransistors (**121**) über die Schaltlogik (**105**, **106**) gekoppelt ist, der erste Stromquellentransistor (**121**) einen zweiten Anschluß aufweist, der mit dem ersten Anschluß (**101**) des Mag-

netwiderstands (**102**) gekoppelt ist, und der erste Stromquellentransistor (**121**) einen dritten Anschluß aufweist, der mit einem ersten Anschluß des Induktors (**150**) gekoppelt ist, und wobei der zweite Stromquellentransistor (**122**) einen ersten Anschluß aufweist, und die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) mit dem ersten Anschluß des zweiten Stromquellentransistors (**122**) über die Schaltlogik (**105**, **106**) gekoppelt ist, der zweite Stromquellentransistor (**122**) einen zweiten Anschluß aufweist, der mit dem zweiten Anschluß des Magnetwiderstands (**102**) gekoppelt ist, und der zweite Stromquellentransistor (**122**) einen dritten Anschluß aufweist, der mit einem ersten Anschluß des Induktors (**150**) gekoppelt ist, wobei der Induktor (**150**) einen zweiten Anschluß aufweist, der mit Masse gekoppelt ist, und wobei die Impedanz des Induktors jegliches Rauschen reduziert, das durch den ersten und den zweiten Stromquellentransistor (**121**, **122**) erzeugt wird.

11. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 7 bis 10, bei der die erste Vorstromquelle (**114**) ein erster Strom-Digital-zu-Analog-Wandler ist, und bei der der Wert des ersten Vorstroms durch Einstellen des ersten Strom-Analog-zu-Digital-Wandlers eingestellt werden kann.

12. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 7 bis 11, bei der die zweite Vorstromquelle (**116**) ein zweiter Strom-Digital-zu-Analog-Wandler ist, und bei der der Wert der zweiten Vorstromquelle (**116**) durch Einstellen des zweiten Strom-Analog-zu-Digital-Wandlers eingestellt werden kann.

13. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 8 bis 12, bei der die erste Transistorschaltung (**108**, **124**) einer ersten Kaskodenschaltung (**108**, **124**) entspricht, und bei der die zweite Transistorschaltung (**109**, **125**) einer zweiten Kaskodenschaltung (**109**, **125**) entspricht, wobei die erste und die zweite Kaskodenschaltung jeweils eine Mehrzahl von Transistoren aufweisen, die seriell geschaltet sind, wobei die erste Kaskodenschaltung (**108**, **124**) einen ersten Anschluß aufweist, der mit dem ersten Ausgangsanschluß (**128**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, und die erste Kaskodenschaltung (**108**, **124**) einen zweiten Anschluß aufweist, der mit dem ersten Anschluß des Magnetwiderstands (**102**) gekoppelt ist, und wobei die zweite Kaskodenschaltung (**109**, **125**) einen ersten Anschluß aufweist, der mit dem zweiten Ausgangsanschluß (**131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, und die zweite Kaskodenschaltung (**109**, **125**) einen zweiten Anschluß aufweist, der mit dem zweiten Anschluß des Magnetwiderstands (**102**) gekoppelt ist, wobei die erste Kaskodenschaltung (**108**, **124**) mit der zweiten Kaskodenschaltung (**109**, **125**) über ein Paar von Kondensatoren (**118**, **119**) kreuzgekoppelt ist.

14. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 13, bei der die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) eine Verstärkungsstufe (**115**), die die Differenzausgangsspannung verstärkt, eine Spannungs-zu-Strom-Wandler-Stufe (**112**), die die verstärkte Differenzausgangsspannung in ein Stromsignal wandelt, und das Paar von Kondensatoren (**118**, **119**) zum Integrieren des Stromsignals aufweist.

15. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 10 bis 14, bei der die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) einen ersten Gleichtaktverstärker (**135**) aufweist, wobei der erste Gleichtaktverstärker (**135**) einen ersten Anschluß, der zwischen die Ausgangsanschlüsse (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) über einen Erfassungswiderstand gekoppelt ist, und einen zweiten Anschluß aufweist, der mit einer Gleichtaktbezugsspannung (**141**) gekoppelt ist, und wobei der erste Gleichtaktverstärker (**135**) einen Ausgangsanschluß aufweist, der mit dem ersten Anschluß des ersten Stromquellentransistors (**121**) über die Schaltlogik gekoppelt ist, wobei der erste Anschluß des ersten Stromquellentransistors das Gate des ersten Stromquellentransistors (**121**) ist, und wobei, wenn sich die Schaltlogik (**105**, **106**) in dem ersten Zustand befindet, die Schaltlogik (**105**, **106**) den Ausgang des ersten Gleichtaktverstärkers (**135**) mit dem Gate des ersten Stromquellentransistors (**121**) verbindet, wodurch der erste Stromquellentransistor (**121**) eingeschaltet wird.

16. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 10 bis 15, bei der die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) einen zweiten Gleichtaktverstärker (**136**) aufweist, wobei der zweite Gleichtaktverstärker (**136**) einen ersten Anschluß, der zwischen die Ausgangsanschlüsse (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) über den Erfassungswiderstand gekoppelt ist, und einen zweiten Anschluß aufweist, der mit der Gleichtaktbezugsspannung (**141**) gekoppelt ist, und wobei der zweite Gleichtaktverstärker (**136**) einen Ausgangsanschluß aufweist, der mit dem ersten Anschluß des zweiten Stromquellentransistors (**122**) über die Schaltlogik gekoppelt ist, wobei der erste Anschluß des zweiten Stromquellentransistors (**122**) das Gate des zweiten Stromquellentransistors (**122**) ist, wobei, wenn sich die Schaltlogik in dem zweiten Zustand befindet, die Schaltlogik den Ausgang des zweiten Gleichtaktverstärkers (**136**) mit dem Gate des zweiten Stromquellentransistors (**122**) verbindet, wodurch der zweite Stromquellentransistor (**122**) eingeschaltet wird, wobei, wenn der zweite Stromquellentransistor (**122**) eingeschaltet ist, der erste Stromquellen-

transistor (**121**) ausgeschaltet ist, und wobei, wenn der erste Stromquellentransistor (**121**) eingeschaltet ist, der zweite Stromquellentransistor (**122**) ausgeschaltet ist.

17. Doppelpolaritätskopfleseverstärkerschaltung (**100**), die einen Magnetwiderstand (**102**) der Kopfleseverstärkerschaltung (**100**) mit einem Strom, der eine erste Polarität oder eine zweite Polarität aufweist, vorspannen kann, wobei die erste und die zweite Polarität zueinander entgegengesetzt sind, und wobei die Kopfleseverstärkerschaltung (**100**) folgende Merkmale aufweist:
den Magnetwiderstand (**102**), wobei der Magnetwiderstand (**102**) einen ersten Anschluß und einen zweiten Anschluß aufweist, und wobei der Magnetwiderstand (**102**) Änderungen des Magnetflusses auf einer Oberfläche eines Magnetspeichermediums (**2**) erfaßt und Änderungen des Widerstandswerts des Magnetwiderstands (**102**) ansprechend auf Änderungen des Magnetflusses erzeugt;
eine erste Vorstromquelle (**114**) zum Erzeugen eines ersten Vorstroms für den Magnetwiderstand (**102**), wobei die erste Vorstromquelle (**114**) die erste Polarität aufweist, und wobei die erste Vorstromquelle (**114**) einen Ausgangsanschluß, der mit dem ersten Anschluß des Magnetwiderstands (**102**) über eine Schaltlogik (**105**, **106**) gekoppelt ist, zum Weiterleiten des ersten Vorstroms durch den Magnetwiderstand (**102**) aufweist, wenn sich die Schaltlogik (**105**, **106**) in einem ersten Zustand befindet;
eine zweite Vorstromquelle (**116**) zum Erzeugen eines zweiten Vorstroms für den Magnetwiderstand (**102**), wobei die zweite Vorstromquelle (**116**) die zweite Polarität aufweist, und wobei die zweite Vorstromquelle (**116**) einen Ausgangsanschluß, der mit dem zweiten Anschluß des Magnetwiderstands (**102**) über die Schaltlogik (**105**, **106**) gekoppelt ist, zum Weiterleiten des zweiten Vorstroms durch den Magnetwiderstand (**102**) aufweist, wenn sich die Schaltlogik (**105**, **106**) in einem zweiten Zustand befindet;
eine erste Transistorschaltung (**108**, **124**), die einen ersten Anschluß, der mit einem ersten Ausgangsanschluß (**128**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, einen zweiten Anschluß, der mit dem ersten Anschluß (**101**) des Magnetwiderstands (**102**) gekoppelt ist, und einen dritten Anschluß aufweist, der mit der Schaltlogik (**105**, **106**) gekoppelt ist; und
eine zweite Transistorschaltung (**109**, **125**), die einen ersten Anschluß, der mit einem zweiten Ausgangsanschluß (**131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, einen zweiten Anschluß, der mit dem zweiten Anschluß (**103**) des Magnetwiderstands (**102**) gekoppelt ist, und einen dritten Anschluß aufweist, der mit der Schaltlogik (**105**, **106**) gekoppelt ist, wobei, wenn sich die Schaltlogik (**105**, **106**) in dem ersten Zustand befindet, der dritte Anschluß der ersten Transistorschaltung (**108**, **124**) mit einer Festbezugsspannungsquelle gekoppelt ist, und durch dieselbe vorgespannt ist, und der dritte Anschluß der zweiten Transistorschaltung (**109**, **125**) mit einem Ausgang eines Differenzfehlerverstärkers (**112**) gekoppelt ist, und durch denselben vorgespannt ist, und wobei, wenn sich die Schaltlogik (**105**, **106**) in dem zweiten Zustand befindet, der dritte Anschluß der zweiten Transistorschaltung (**109**, **125**) mit der Festbezugsspannungsquelle (**113**) gekoppelt ist, und durch dieselbe vorgespannt ist, und der dritte Anschluß der ersten Transistorschaltung (**108**, **124**) mit dem Ausgang des Differenzfehlerverstärkers (**112**) gekoppelt ist, und durch denselben vorgespannt ist; und
eine Stromsenke (**121**, **122**, **150**), die einen ersen und einen zweiten Stromquellentransistor (**121**, **122**) und einen Induktor (**150**) aufweist.

18. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 17, die ferner folgende Merkmale aufweist:
eine Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**), die mit einem ersten und einem zweiten Ausgangsanschluß der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, wobei die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) eine Differenzausgangsspannung empfängt, die an den Ausgangsanschlüssen (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) erzeugt wird, und die Differenzausgangsspannung nullt, und wobei die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) den Differenzfehlerverstärker (**112**) aufweist, wobei das Ausgangssignal der Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) an dem Ausgang des Differenzfehlerverstärkers (**112**) erzeugt wird, und wobei die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) mit der Schaltlogik (**105**, **106**) über den Differenzfehlerverstärker (**112**) gekoppelt ist.

19. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 17 oder 18, die ferner folgende Merkmale aufweist:
eine erste Gleichtaktrückkopplungsschaltung (**132**, **135**), die mit den Ausgangsanschlüssen (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, wobei die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) einen minimalen Wert des ersten Vorstroms einstellt, und wobei die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) mit dem ersten Anschluß (**101**) des Magnetwiderstands (**102**) über einen ersten Stromquellentransistor (**121**) gekoppelt ist;
eine zweite Gleichtaktrückkopplungsschaltung (**132**, **136**), die mit den Ausgangsanschlüssen (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, wobei die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) einen minimalen Wert für den zweiten Vorstrom einstellt, und wobei die zweite Gleichtaktrückkopplungs-

schaltung (**132**, **136**) mit dem zweiten Anschluß (**103**) des Magnetwiderstands (**102**) über einen zweiten Stromquellentransistor (**122**) gekoppelt ist; und
eine Stromsenke (**121**, **122**, **150**), die den ersten und den zweiten Stromquellentransistor (**121**, **122**) und einen Induktor (**150**) aufweist, wobei der erste Stromquellentransistor (**121**) einen ersten Anschluß aufweist, und die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) mit dem ersten Anschluß des ersten Stromquellentransistors (**121**) über die Schaltlogik (**105**, **106**) gekoppelt ist, der erste Stromquellentransistor (**121**) einen zweiten Anschluß aufweist, der mit dem ersten Anschluß (**101**) des Magnetwiderstands (**102**) gekoppelt ist, und der erste Stromquellentransistor (**121**) einen dritten Anschluß aufweist, der mit einem ersten Anschluß des Induktors (**150**) gekoppelt ist, und wobei der zweite Stromquellentransistor (**122**) einen ersten Anschluß aufweist, und die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) mit dem ersten Anschluß des zweiten Stromquellentransistors (**122**) über die Schaltlogik (**105**, **106**) gekoppelt ist, der zweite Stromquellentransistor (**122**) einen zweiten Anschluß aufweist, der mit dem zweiten Anschluß des Magnetwiderstands (**102**) gekoppelt ist, und der zweite Stromquellentransistor (**122**) einen dritten Anschluß aufweist, der mit einem ersten Anschluß des Induktors (**150**) gekoppelt ist, wobei der Induktor (**150**) einen zweiten Anschluß aufweist, der mit Masse gekoppelt ist, und wobei die Impedanz des Induktors jegliches Rauschen reduziert, das durch den ersten und den zweiten Stromquellentransistor (**121**, **122**) erzeugt wird.

20. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 17 bis 19, bei der die erste Vorstromquelle (**114**) ein erster Strom-Digital-zu-Analog-Wandler ist, und bei der der Wert des ersten Vorstroms durch Einstellen des ersten Strom-Analog-zu-Digital-Wandlers eingestellt werden kann.

21. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 17 bis 20, bei der die zweite Vorstromquelle (**116**) ein zweiter Strom-Digital-zu-Analog-Wandler ist, und bei der der Wert des zweiten Vorstroms durch Einstellen des zweiten Strom-Analog-zu-Digital-Wandlers eingestellt werden kann.

22. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 17 bis 21, bei der die erste Transistorschaltung (**108**, **124**) einer ersten Kaskodenschaltung entspricht, und bei der die zweite Transistorschaltung (**109**, **125**) einer zweiten Kaskodenschaltung entspricht, wobei die erste und die zweite Kaskodenschaltung jeweils eine Mehrzahl von Transistoren aufweisen, die seriell geschaltet sind, wobei die erste Kaskodenschaltung (**108**, **124**) einen ersten Anschluß aufweist, der mit dem ersten Ausgangsanschluß (**128**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, und die erste Kaskodenschaltung (**108**, **124**) einen zweiten Anschluß aufweist, der mit dem ersten Anschluß des Magnetwiderstands (**102**) gekoppelt ist, und wobei die zweite Kaskodenschaltung (**109**, **125**) einen ersten Anschluß aufweist, der mit dem zweiten Ausgangsanschluß (**131**) der Kopfleseverstärkerschaltung (**100**) gekoppelt ist, und die zweite Kaskodenschaltung (**109**, **125**) einen zweiten Anschluß aufweist, der mit dem zweiten Anschluß des Magnetwiderstands (**102**) gekoppelt ist, wobei die erste Kaskodenschaltung (**108**, **124**) mit der zweiten Kaskodenschaltung (**109**, **125**) über ein Paar von Kondensatoren (**118**, **119**) kreuzgekoppelt ist.

23. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß Anspruch 22, bei der die Differenzrückkopplungsschaltung (**112**, **115**, **118**, **119**) eine Verstärkungsstufe (**115**), die die Differenzausgangsspannung verstärkt, eine Spannungs-zu-Strom-Wandler-Stufe (**112**), die die verstärkte Differenzausgangsspannung in ein Stromsignal wandelt, und das Paar von Kondensatoren (**118**, **119**) zum Integrieren des Stromsignals aufweist.

24. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 19 bis 23, bei der die erste Gleichtaktrückkopplungsschaltung (**132**, **135**) einen ersten Gleichtaktverstärker (**135**), wobei der erste Gleichtaktverstärker (**135**) einen ersten Anschluß aufweist, der zwischen die Ausgangsanschlüsse (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) über einen Erfassungswiderstand gekoppelt ist, und einen zweiten Anschluß aufweist, der mit einer Gleichtaktbezugsspannung (**141**) gekoppelt ist, und wobei der erste Gleichtaktverstärker (**135**) einen Ausgangsanschluß aufweist, der mit dem ersten Anschluß des ersten Stromquellentransistors (**121**) über die Schaltlogik gekoppelt ist, wobei der erste Anschluß des Stromquellentransistors das Gate des ersten Stromquellentransistors (**121**) ist, und wobei, wenn sich die Schaltlogik (**105**, **106**) in dem ersten Zustand befindet, die Schaltlogik (**105**, **106**) den Ausgang des ersten Gleichtaktverstärkers (**135**) mit dem Gate des ersten Stromquellentransistors (**121**) verbindet, wodurch der erste Stromquellentransistor (**121**) eingeschaltet wird.

25. Doppelpolaritätskopfleseverstärkerschaltung (**100**) gemäß einem der Ansprüche 19 bis 24, bei der die zweite Gleichtaktrückkopplungsschaltung (**132**, **136**) einen zweiten Gleichtaktverstärker (**136**) aufweist, wobei der zweite Gleichtaktverstärker (**136**) einen ersten Anschluß, der zwischen die Ausgangsanschlüsse (**128**, **131**) der Kopfleseverstärkerschaltung (**100**) über den Erfassungswiderstand gekoppelt ist, und einen zweiten

Anschluß aufweist, der mit der Gleichtaktbezugsspannung (**141**) gekoppelt ist, und wobei der zweite Gleichtaktverstärker (**136**) einen Ausgangsanschluß aufweist, der mit dem ersten Anschluß des zweiten Stromquellentransistors (**122**) über die Schaltlogik gekoppelt ist, wobei der erste Anschluß des zweiten Stromquellentransistors (**122**) das Gate des zweiten Stromquellentransistors (**122**) ist, wobei, wenn sich die Schaltlogik in dem zweiten Zustand befindet, die Schaltlogik den Ausgang des zweiten Gleichtaktverstärkers (**136**) mit dem Gate des zweiten Stromquellentransistors (**122**) verbindet, wodurch der zweite Stromquellentransistor (**122**) eingeschaltet wird, wobei, wenn der zweite Stromquellentransistor (**122**) eingeschaltet ist, der erste Stromquellentransistor (**121**) ausgeschaltet ist, und wobei, wenn der erste Stromquellentransistor (**121**) eingeschaltet ist, der zweite Stromquellentransistor (**122**) ausgeschaltet ist.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen

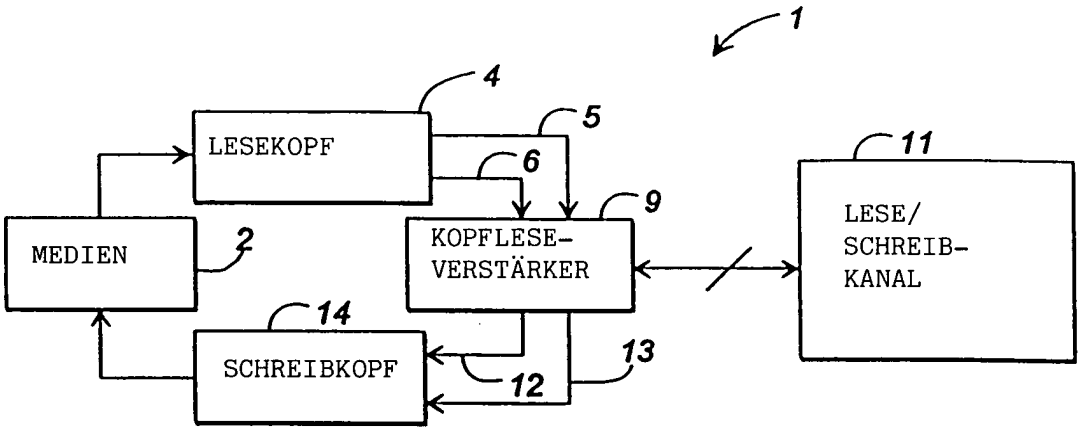


FIG. 1

(STAND DER TECHNIK)

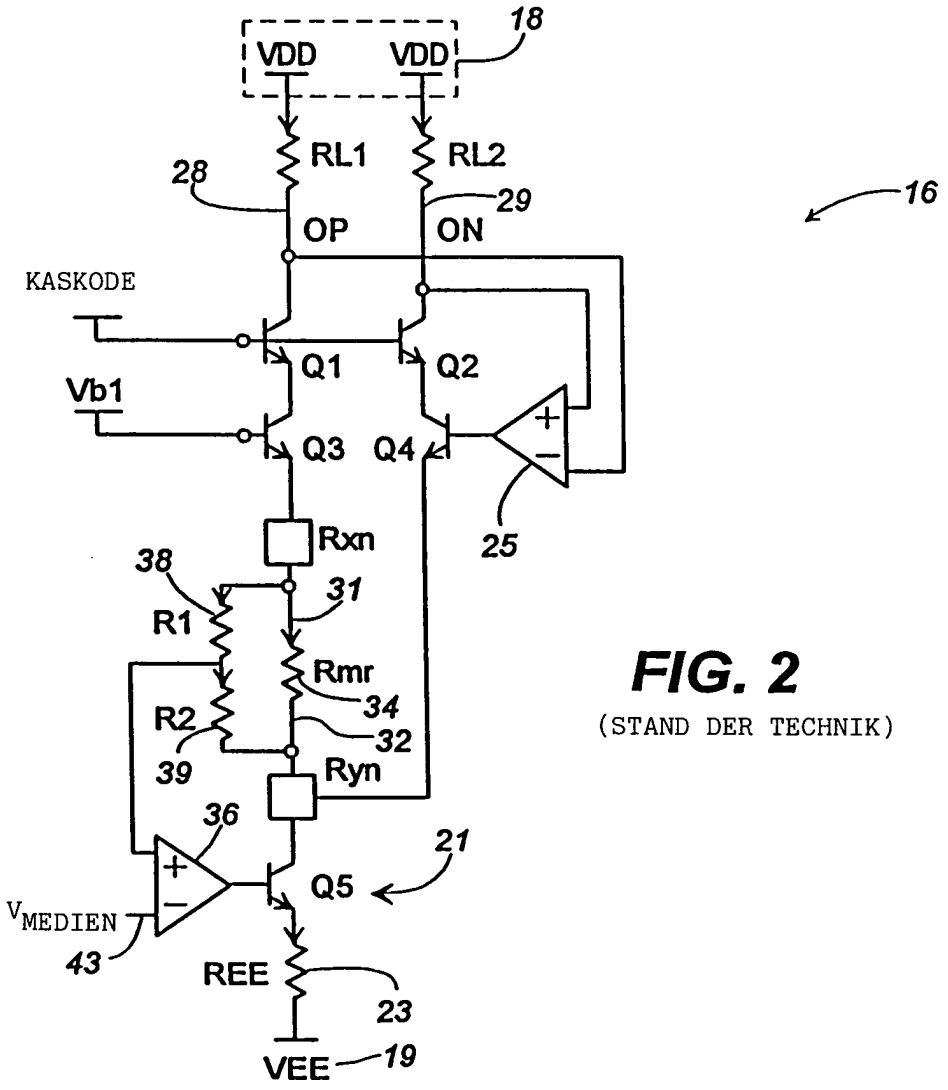


FIG. 2

(STAND DER TECHNIK)

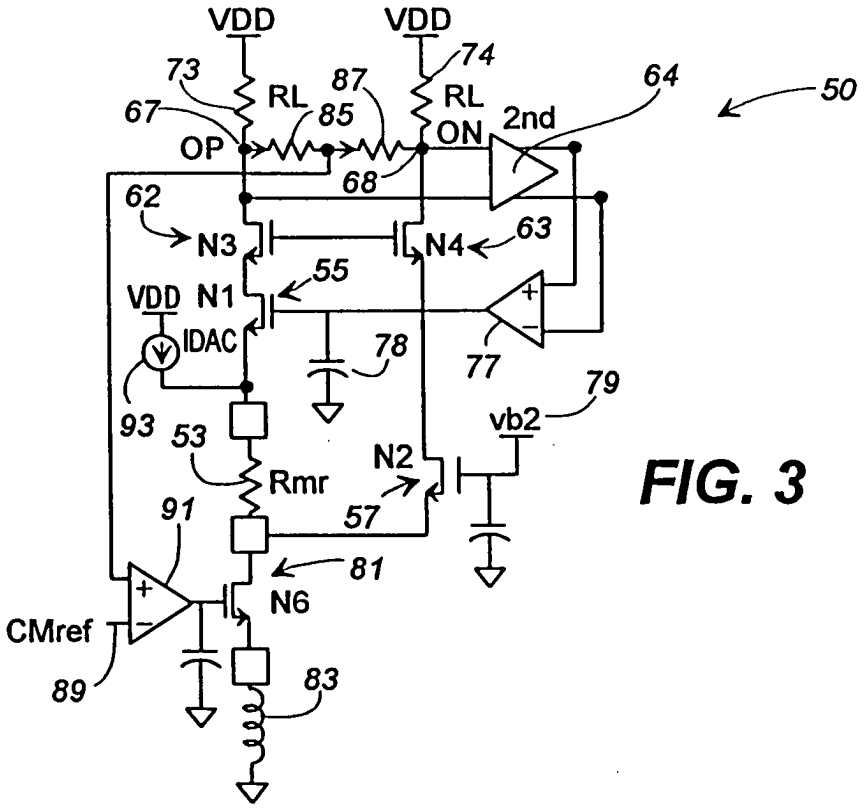

VDD
VDD
73
74
RL
87
RL
64
50
67
85
ON
2nd
OP
68
62
N3
N4
63
55
VDD
N1
IDAC
78
77
79
93
53
vb2
N2
Rmr
57
91
81
N6
CMref
89
83

FIG. 3

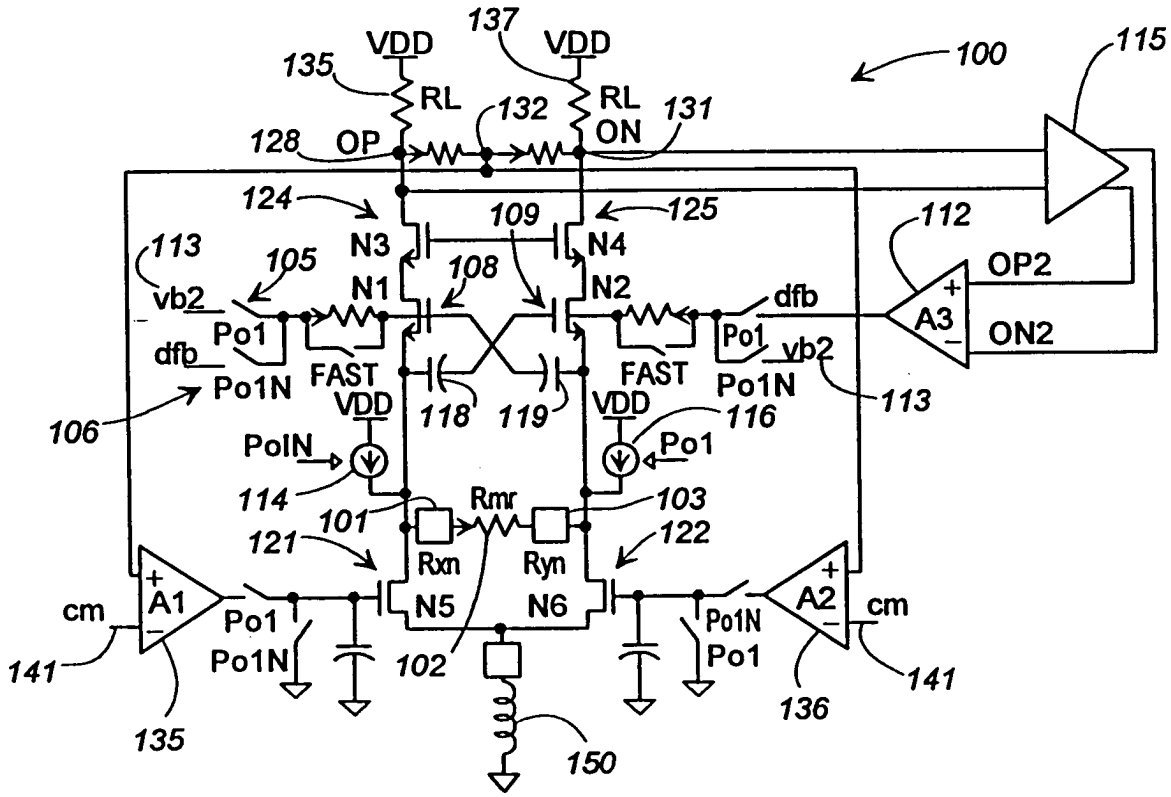

137
VDD
VDD
100
115
135
RL
132
RL
131
128
OP
ON
124
109
125
112
113
105
N3
N4
OP2
vb2
N1
108
N2
dfb
A3
Po1
Po1
ON2
dfb
FAST
FAST
vb2
Po1N
Po1N
113
106
VDD
118
119
VDD
116
PoIN
Po1
114
Rmr
103
101
121
122
Rxn
Ryn
A1
A2
cm
N5
N6
cm
Po1
Po1N
Po1N
Po1
141
102
141
135
136
150

FIG. 4